

针对双极信号使用运算放大器和全差分放大器 (FDA) 的单端到差分电路

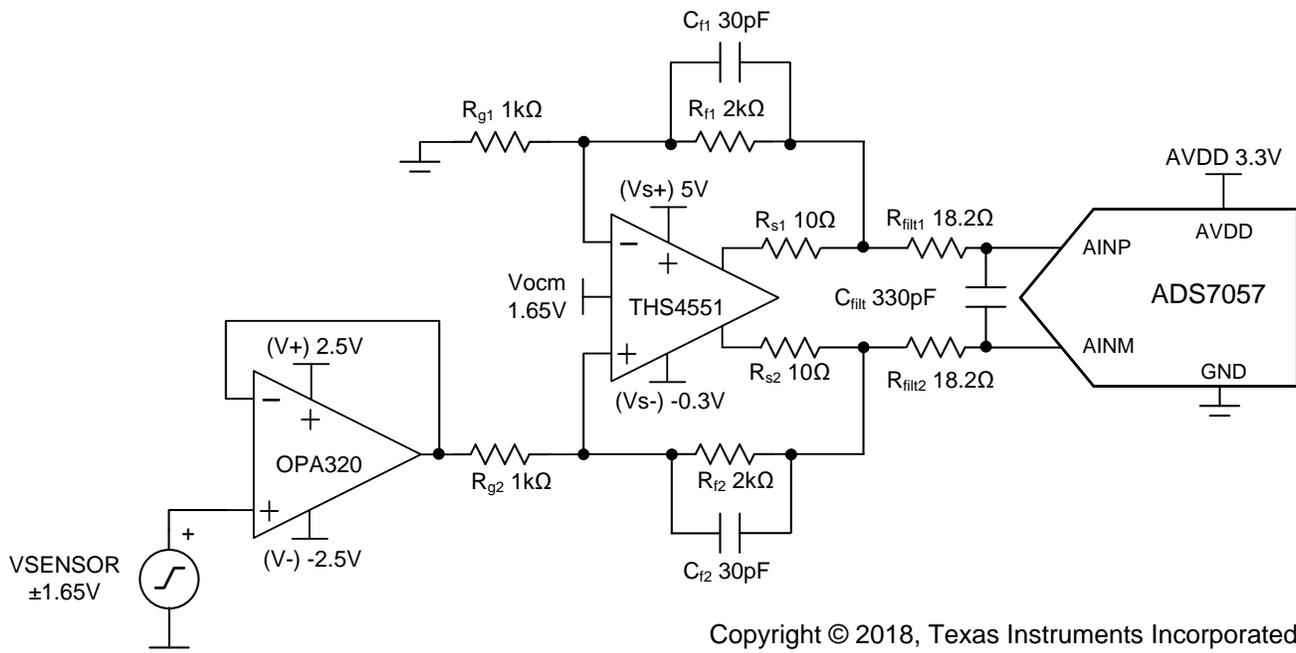
Evan Sawyer

输入	ADC 输入	数字输出 ADS7057
$V_{in} \text{ Min} = -3.3\text{V}$	AINP = 0V AINM = 3.3V	2000 _H 8192 ₁₀
$V_{in} \text{ Max} = 3.3\text{V}$	AINP = 3.3V AINM = 0V	1FFF _H 8191 ₁₀

电源		
AVDD	GND	DVDD
3.3V	0V	1.8V

设计说明

本设计旨在演示如何将双极、单端信号转换成单极、全差分信号并驱动差分模数转换器 (ADC) (有关这些信号及其他信号类型的更多信息, 请参见标题为 [SAR ADC 输入类型](#) 的 TI 高精度精密实验室 培训)。与单端器件相比, 全差分 ADC 具有 2 倍的动态范围, 这使得转换器的交流性能得以提高。许多常见系统 (如 [声纳接收器](#)、[流量计](#) 和 [电机控制器](#)) 均可受益于差分 ADC 较高的性能。本设计中的组件选择方程和说明性文字可根据系统规范和需求进行定制。有关采用单极输入信号的类似设计的更多信息, 请参见标题为 [单极单端输入信号转差分信号](#) 的指导性电路。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	计算值	仿真值
瞬态 ADC 输入趋稳 (250ksps)	$< 0.5 \cdot \text{LSB} = 201\mu\text{V}$	134.7 μV
经调节的信号范围 (在 250ksps 时)	$> 99\% \text{ ADC FSR} = > 6.53\text{V}$	6.60V
噪声	43.8 $\mu\text{V} / \sqrt{\text{Hz}}$	44.3 $\mu\text{V} / \sqrt{\text{Hz}}$

设计说明

1. 鉴于 ADS7057 在吞吐量 (2.5Msps)、尺寸 (2.25mm²)、低延时 (逐次逼近型寄存器 (SAR)、架构) 等方面的特性, 选择使用了该器件。
2. 根据共模、输出摆幅和线性开环增益规格, 确定全差分放大器 (ADC 驱动器) 的线性范围。此内容涵盖在组件选择部分之中。
3. 根据共模、输出摆幅和线性开环增益规格, 确定运算放大器的线性范围 (信号调节)。此内容涵盖在组件选择部分之中。
4. 对 C_{filt} , 选用 COG (NPO) 电容器, 以最大程度地减少失真。
5. 为实现最佳性能, 请考虑使用 0.1% 20ppm/°C 或更高规格的薄膜电阻器来最大程度地减小失真。
6. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了电荷储能电路 R_{filt} 和 C_{filt} 的选型方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为该示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果对设计进行了修改, 则必须选用不同的 RC 滤波器。有关如何选择 RC 滤波器以实现最佳趋稳和交流性能的说明性信息, 请参见 [SAR ADC 前端组件选择](#) (TI 高精度实验室 培训视频)。

组件选择

1. 选择一款能驱动该 ADC 的全差分放大器:

THS4551 – 低噪声、精密、150MHz、全差分放大器

- 宽输入共模电压范围:

$$V_{s-} - 0.1V < V_{cm} < V_{s+} - 1.3V$$

- 线性输出 (要求: 各输出的电压为 0V 至 3.3V)

$$V_{s-} + 0.22V < V_{out} < V_{s+} - 0.22V$$

2. 选择一款宽带宽运算放大器:

OPA320 – 精密、零交叉、20MHz、RRIO、运算放大器

- 增益带宽乘积 > 12.5MHz (> 5 倍采样率)

- 输入共模电压 (要求: $\pm 1.65V$):

$$V_{-} - 0.1V < V_{cm} < V_{+} + 0.1V$$

- 线性输出:

$$V_{-} + 0.03V < V_{out} < V_{+} - 0.03V$$

$$V_{-} + 0.2V < V_{out} < V_{+} - 0.2V$$

- 综合最坏情形的线性范围 (根据 OPA320 配合使用的电源电压计算得出):

$$-2.3V < V_{out} < 2.3V$$

注: 运算放大器用于保护传感器免遭 ADC 连接或断开采样电容器时发生的任何电荷反冲。若传感器输出阻抗高, 则可能不需要该放大器。假设传感器使用负电压轨运行, 则 OPA320 和 THS4551 均适合使用负电压轨运行。这样也可以通过提供满量程输入范围来确保 ADC 的最高性能。

3. 选择 R_{fx} 和 R_{gx}

- R_{fx} 和 R_{gx} 共同决定了系统的增益大小。在输入范围为 $\pm 1.65V$ 及 ADC 满量程为 $\pm 3.3V$ 的情况下, 为该系统选择使用的增益值为 2。

- 选择 $R_{fx} = 2k$ 及 $R_{gx} = 1k$, 以提供所需增益, 同时通过反馈网络限制电流, 从而最大程度地减少系统功耗。

4. 选择 R_{sx}

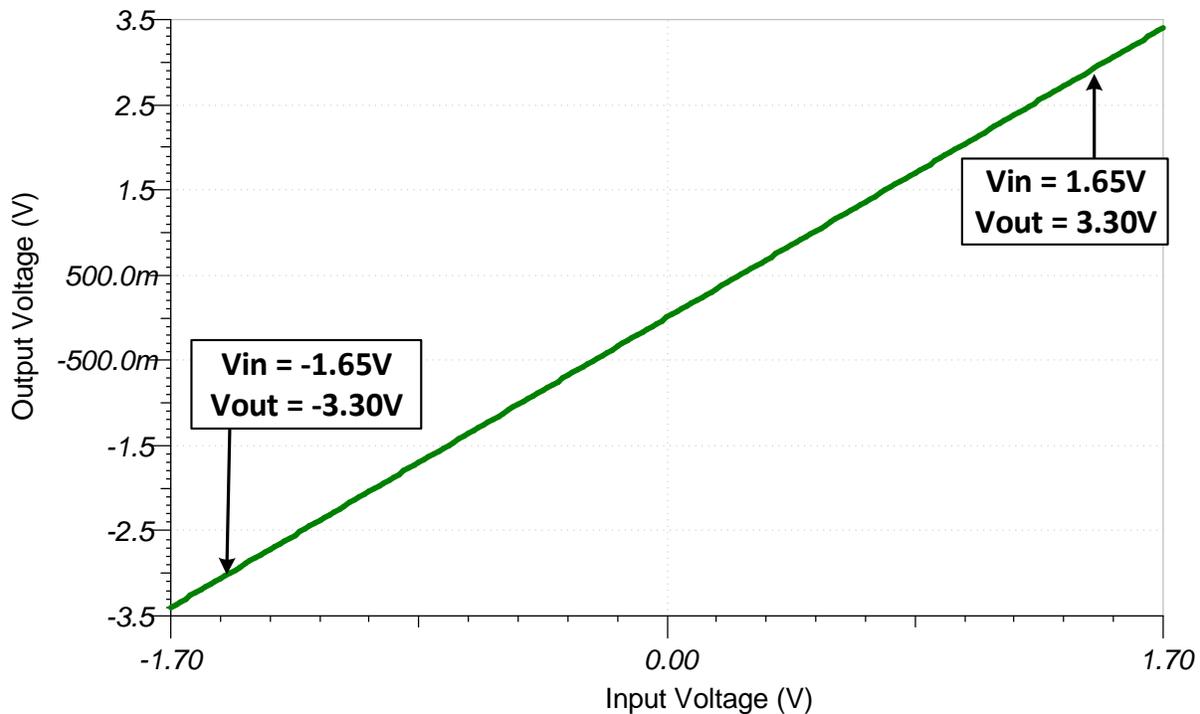
- 为了平缓输出阻抗并提高系统稳定性, 在放大器输出端连接小型电阻非常重要 (在本案例中, 该电阻为 10Ω)。

5. 选择 R_{filtx} 和 C_{filt} 的值, 以实现 250kHz 输入信号和 2.5Msps 采样率的趋稳:

- R_{filt} 和 C_{filt} 值调优 TI 高精度实验室 视频介绍了 R_{filtx} 和 C_{filt} 的选择方法。经证实, 18.2Ω 和 $330pF$ 的最终值可确保在采集窗口时间内趋稳至远低于最低有效位 (LSB) $\frac{1}{2}$ 的位置。

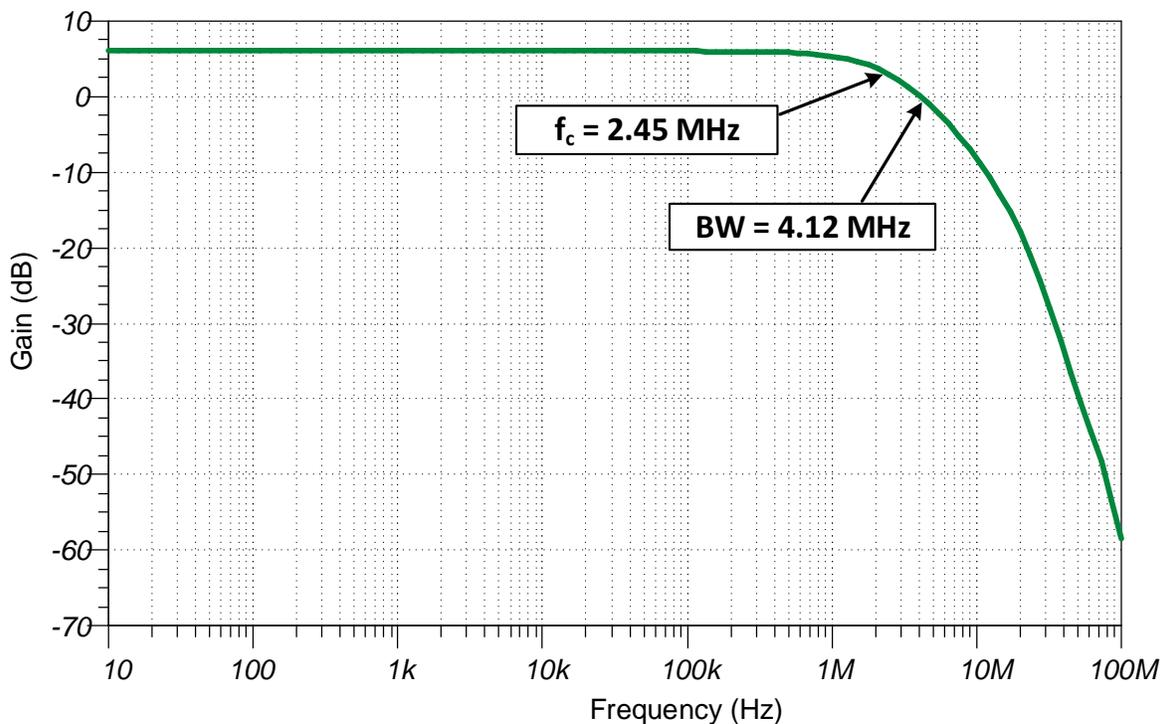
直流传输特性

下图所示为 $\pm 1.65\text{V}$ 输入的仿真输出。模拟前端的线性输出为 $\pm 3.3\text{V}$ ，与 ADC 的满量程范围 (FSR) 匹配 ($\text{AVDD} = 3.3\text{V}$)。



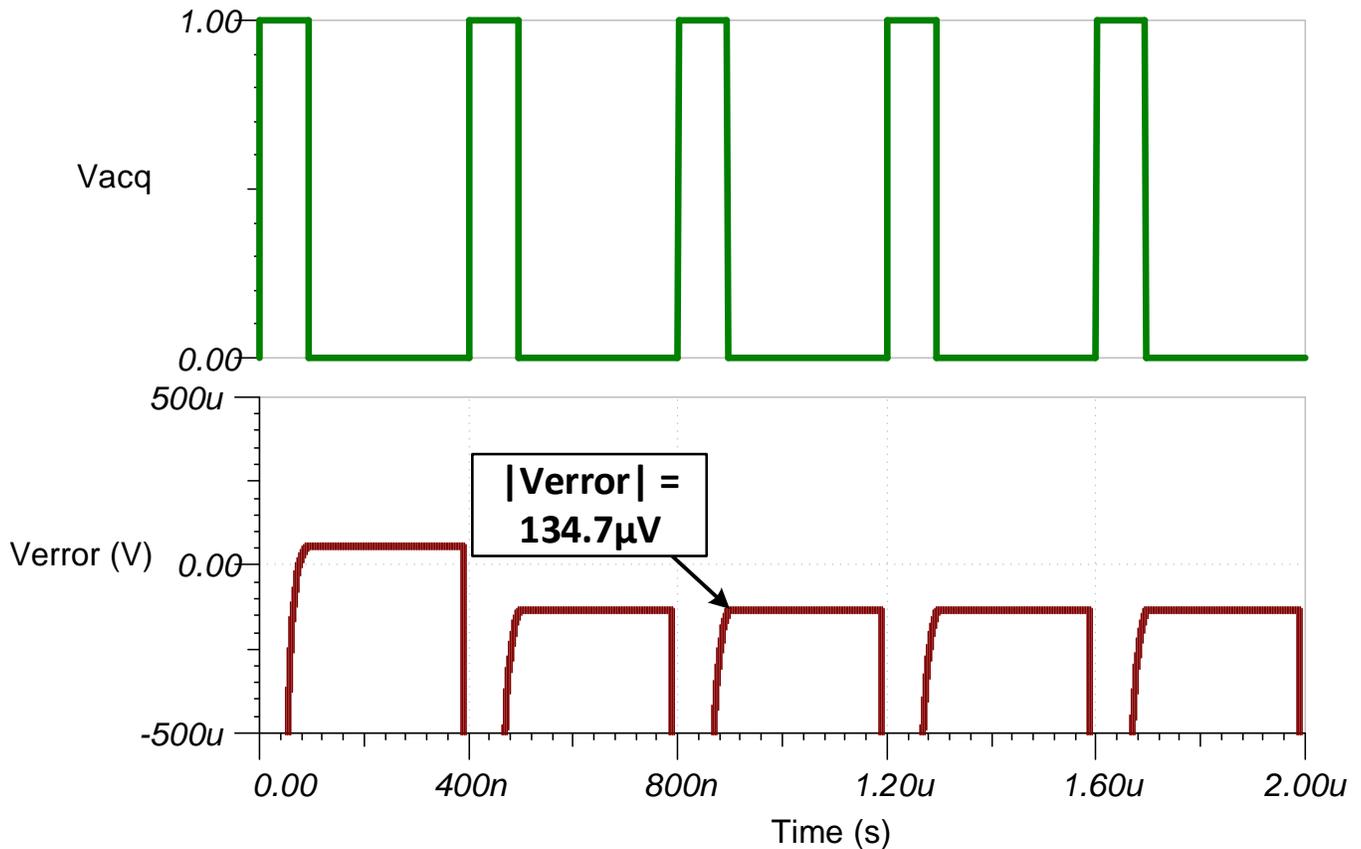
交流传输特性

模拟前端的带宽在 0dB 的增益（线性增益为 1）下仿真为 4.12MHz。此带宽将允许 ADC 的输入充分地趋向 250ksps 输入信号趋稳。



瞬态 ADC 输入趋稳仿真

以下仿真显示了 ADC 采样保持电容器向 3.3V 直流输入信号趋稳的情况。该仿真显示，模拟前端能够以较大的阶跃输入（0V 至 3.3V）驱动该 ADC，使之能在分配的采集时间（95ns）内趋稳到 LSB 的 1/2（约 200 μ V）以内。有关该主题的具体理论知识，请参见 [SAR ADC 前端组件选择介绍](#)，点击本设计最后的链接，即可下载这些仿真文件。



噪声仿真

本部分概要介绍简化的噪声计算方法，将粗略估算的结果与仿真结果进行比较。该计算中包含电阻器噪声，因为它是系统整体噪声的重要部分。请注意，通过使用较小电阻值的电阻器可以降低电阻器噪声，但会以增加反馈网络的功耗为代价。

$$f_c = \frac{1}{2 \times \pi \times R_{fil} \times C_{fil}} = \frac{1}{2 \times \pi \times 2k\Omega \times 30pF} = 2.65MHz$$

$$E_n = e_{OPA320} \times \sqrt{2 \times K_n \times f_c} = (7nV / \sqrt{Hz}) \times \sqrt{2 \times 1.57 \times 2.65MHz} = 20.2\mu V / \sqrt{Hz}$$

$$E_{n_OPA320} = E_n \times Gain = 20.2\mu V / \sqrt{Hz} \times 2 = 40.4\mu V / \sqrt{Hz}$$

$$E_{n_THS4551} = e_{nTHS4551} \times \sqrt{2 \times K_n \times f_c} = (3.3nV / \sqrt{Hz}) \times \sqrt{2 \times 1.57 \times 2.65MHz} = 9.52\mu V / \sqrt{Hz}$$

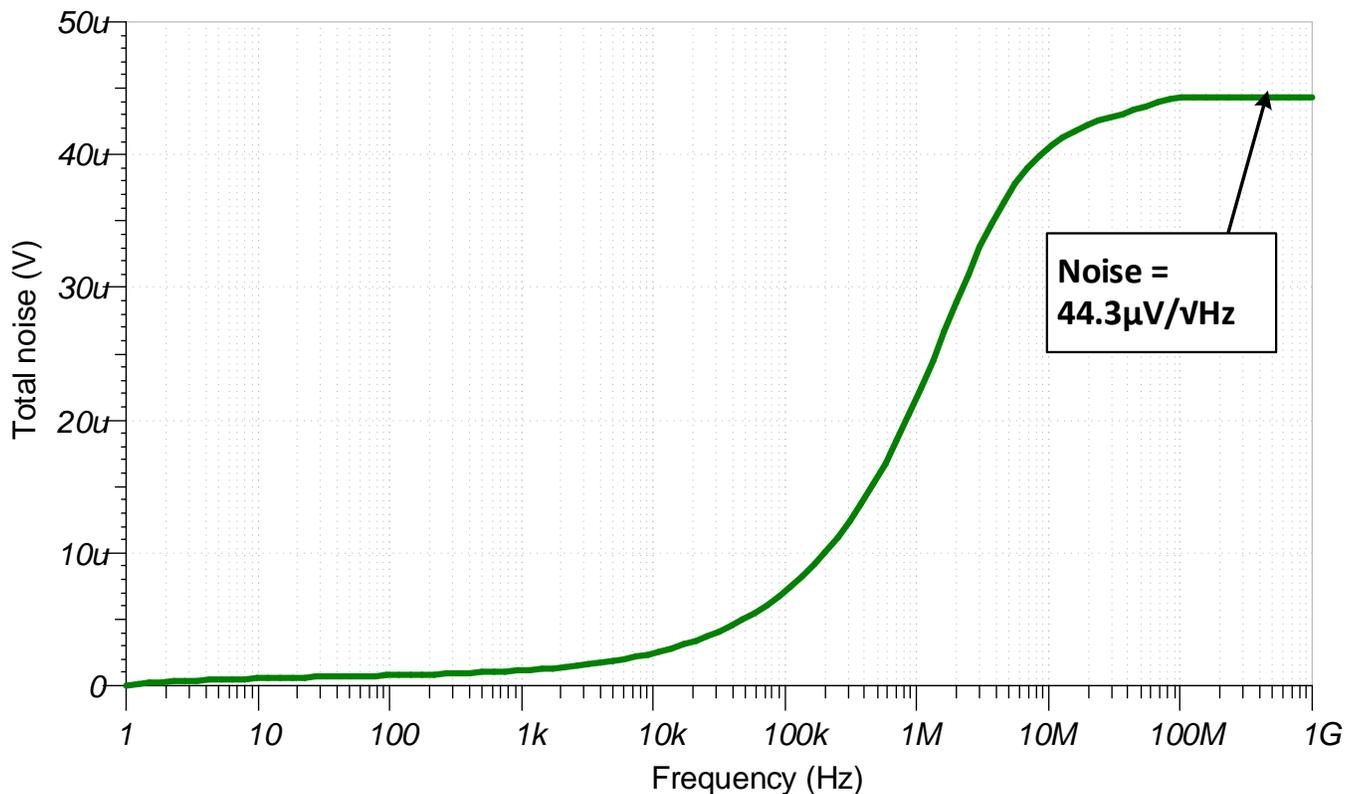
$$E_{Rg} = \frac{\sqrt{4 \times k \times T \times R_g}}{1 \times 10^{-9}} \times \frac{R_f}{R_g} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 1000}}{1 \times 10^{-9}} \times \frac{2000}{1000} \times \sqrt{2} = 11.47\mu V / \sqrt{Hz}$$

$$E_{Rf} = \frac{\sqrt{4 \times k \times T \times R_f}}{1 \times 10^{-9}} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 2000}}{1 \times 10^{-9}} \times \sqrt{2} = 8.11\mu V / \sqrt{Hz}$$

Total noise at output equation:

$$E_n = \sqrt{E_{nOPA320}^2 + E_{n_THS4551}^2 + E_{Rg}^2 + E_{Rf}^2} = \sqrt{40.4^2 + 9.52^2 + 11.47^2 + 8.11^2} = 43.8\mu V / \sqrt{Hz}$$

请注意，计算结果与仿真结果基本相符。有关该主题的具体理论知识，请参见 [TI 高精度实验室 - ADC 培训视频系列](#)。



设计中采用的器件

器件	主要 特性	链接	类似器件
ADS7057	14 位, 2.5Msps, 全差分输入, SPI, 2.25mm ² 封装	www.ti.com.cn/product/cn/ADS7057	www.ti.com.cn/adcs
THS4551	150MHz、3.3nV/√Hz 输入电压噪声全差分放大器	www.ti.com.cn/product/cn/THS4551	www.ti.com.cn/opamp
OPA320	高精度、零交叉、20MHz、0.9pA Ib、RRIO 运算放大器	www.ti.com.cn/product/cn/OPA320	www.ti.com.cn/opamp

注： ADS7057 使用 AVDD 作为基准输入。使用高 PSRR LDO（如 [TPS7A47](#)）作为电源。

设计参考资料

请参阅《[模拟工程师电路说明书](#)》，了解有关 TI 综合电路库的信息。

主要文件链接 (TINA):

该电路的设计文件 – <http://www.ti.com/cn/lit/zip/sbac181>。

相关指导手册的链接

[单极单端输入信号转差分信号](#)

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2021，德州仪器 (TI) 公司