

适用于压力传感器的 PGA300 信号调节器和发送器

1 特性

- 模拟特性：
 - 适用于电阻式电桥传感器的模拟前端
 - 传感器灵敏度可调节范围：1mV/V 至 135mV/V
 - 片上温度传感器
 - 可编程增益
 - 适用于信号通道的 16 位 Σ - Δ 模数转换器
 - 适用于温度通道的 16 位 Σ - Δ 模数转换器
 - 14 位输出 DAC
- 数字特性：
 - 整个温度范围内的 FSO 精度 < 0.1%
 - 系统响应时间：<220 μ s
 - 三阶温度和非线性补偿
 - 诊断功能
 - 集成 EEPROM 用于存储器件操作、校准数据和用户数据
- 外设功能：
 - 单线制接口，可通过电源引脚进行通信
 - 电流环路输出：4mA 至 20mA
 - 比例电压输出和绝对电压输出
- 电源：
 - 片上电源管理，支持 3.3V 至 30V 较宽的电电压范围
 - 集成反向电压保护电路
- 工业温度范围：-40°C 至 +150°C

2 应用

- [压力变送器](#)
- [温度变送器](#)
- [流量变送器](#)
- [液位发送器](#)

3 说明

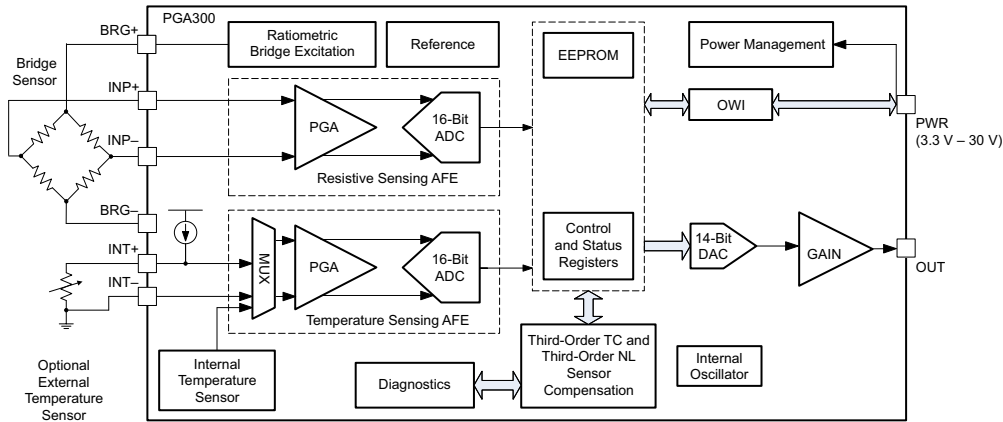
PGA300 提供了一个适用于压阻式和应力计压感元件的接口。该器件具有可编程模拟前端 (AFE)、模数转换器 (ADC) 和数字信号处理功能。这是一套完整的片上系统 (SoC) 解决方案，可直接连接传感元件。此外，PGA300 还集成了稳压器和振荡器，更大程度地减少了外部元件数。该器件采用三阶温度和非线性补偿实现高精度。凭借单线制串行接口 (OWI)，可以通过电源引脚实现外部通信，从而简化系统校准过程。集成 DAC 支持绝对电压、比例电压以及 4mA 至 20mA 的电流环路输出。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
PGA300	RHH (VQFN , 36)	6mm × 6mm

(1) 如需更多信息，请参阅 [机械](#)、[封装](#)和[可订购信息](#)。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



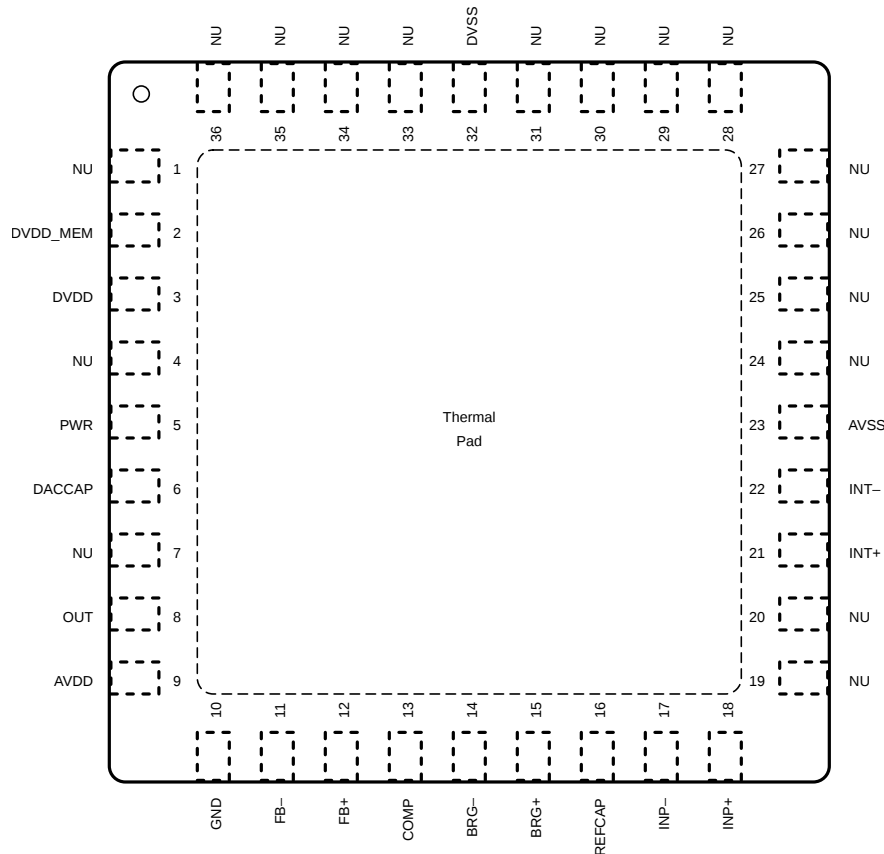
PGA300 简化方框图



内容

1 特性	1	5.22 电气特性：精度.....	12
2 应用	1	5.23 典型特性.....	12
3 说明	1	6 详细说明	13
4 引脚配置和功能	3	6.1 概述.....	13
5 规格	5	6.2 功能方框图.....	14
5.1 绝对最大额定值.....	5	6.3 特性说明.....	15
5.2 ESD 等级.....	5	6.4 器件功能模式.....	28
5.3 建议运行条件.....	5	6.5 编程.....	30
5.4 热性能信息.....	5	7 寄存器映射	40
5.5 电气特性：反向电压保护.....	6	7.1 寄存器设置.....	40
5.6 电气特性：稳压器.....	6	7.2 控制和状态寄存器.....	41
5.7 电气特性：内部基准.....	6	7.3 EEPROM 寄存器.....	43
5.8 电气特性：电桥传感器电源.....	6	7.4 寄存器说明.....	48
5.9 电气特性：外部温度传感器电源.....	6	8 应用和实施	67
5.10 电气特性：内部温度传感器.....	6	8.1 应用信息.....	67
5.11 电气特性：P 增益级（斩波稳定）.....	7	8.2 典型应用.....	68
5.12 电气特性：P 模数转换器.....	8	8.3 电源相关建议.....	72
5.13 电气特性：T 增益级（斩波稳定）.....	8	8.4 布局.....	72
5.14 电气特性：T 模数转换器.....	8	9 器件和文档支持	74
5.15 电气特性：DAC 输出.....	9	9.1 文档支持.....	74
5.16 电气特性：DAC 增益级.....	9	9.2 商标.....	74
5.17 电气特性：诊断.....	10	9.3 静电放电警告.....	74
5.18 电气特性：单线制接口.....	11	9.4 术语表.....	74
5.19 电气特性：EEPROM（非易失性存储器）.....	11	10 修订历史记录	74
5.20 电气特性：电源电流.....	11	11 机械、封装和可订购信息	74
5.21 电气特性：时序.....	11		

4 引脚配置和功能



NU - 无外部连接

图 4-1. RHH 封装，36 引脚带散热焊盘的 VQFN（顶视图）

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号		
AVDD	9	O	AVDD 稳压器输出。将 100nF 电容器连接到 AVSS。
AVSS	23	—	模拟地 ⁽¹⁾
BRG+	15	O	电桥驱动，正极
BRG -	14	O	电桥驱动，负极
COMP	13	I	输出放大器补偿
DACCAP	6	O	DAC 电容器
DVDD	3	O	DVDD 稳压器输出。将 100nF 电容器连接到 DVSS。
DVDD_MEM	2	O	用于 EEPROM 和 OTP 的电源。连接至 DVDD。
DVSS	32	—	数字地 ⁽¹⁾
FB+	12	I	反馈，正极
FB -	11	I	反馈，负极
GND	10	—	接地 ⁽¹⁾
INP+	18	I	电阻式传感器正极输入
INP -	17	I	电阻式传感器负极输入
INT+	21	I	外部温度传感器正极输入

表 4-1. 引脚功能 (续)

引脚		I/O	说明
名称	编号		
INT -	22	I	外部温度传感器负极输入
NU	1、4、7、19、 20、 24 至 31、33 至 36	—	保持悬空；焊接到 PCB，但不以电气方式连接到任何网络。
OUT	8	O	DAC 增益级输出
PWR	5	I	输入电源。将 100nF 电容器连接到 GND。
REFCAP	16	O	精确的基准电容器。将 100nF 电容器连接到 AVSS。
散热焊盘	—	—	连接到 AVSS

(1) 将 AVSS、DVSS 和 GND 连接在一起。

5 规格

5.1 绝对最大额定值

请参阅⁽¹⁾

		最小值	最大值	单位
V _{PWR}	电源电压	-28	33	V
	传感器输入引脚的电压：INP+、INP-、INT+、INT-	-0.3	2	V
	AVDD、AVSS、BRG+、BRG-、COMP、DACCAP、DVDD、DVDD_MEM、DVSS、FB-、REFCAP 引脚的电压	-0.3	3.6	V
	FB+ 引脚的电压	-2	V _{PWR} + 0.3	V
	OUT 引脚的电压	-0.3	33	V
I _{PWR}	电源电流 (OUT 引脚短接至 GND)		25	mA
T _{Jmax}	最大结温		155	°C
T _{stg}	贮存温度	-40	150	°C

(1) 应力超出绝对最大额定值下面列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在工作环境温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _{PWR}	电源电压		3.3		30	V
	压摆率	V _{PWR} = 0V 至 30V			0.5	V/μs
	PWR 引脚上的电容值		10	100		nF
	REFCAP 引脚上的电容值		10	100	1000	nF
T _A	工作环境温度		-40		150	°C
	EEPROM 编程温度		-40		140	°C

5.4 热性能信息

热指标 ⁽¹⁾		PGA300	单位
		RHH (VQFN)	
		36 引脚	
R _{θJA}	结至环境热阻	30.6	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	16.4	°C/W
R _{θJB}	结至电路板热阻	5.4	°C/W
ψ _{JT}	结至顶部特征参数	0.2	°C/W
ψ _{JB}	结至电路板特征参数	5.4	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	0.7	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

5.5 电气特性：反向电压保护

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
反向电压		-28			V
反向电压保护元件两端的压降			20		mV

5.6 电气特性：稳压器

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
V _{AVDD}	AVDD 电压 C _{AVDD} = 100nF		3		V
V _{DVDD}	DVDD 电压 - 工作 C _{DVDD} = 100nF		1.8		V

5.7 电气特性：内部基准

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
高压基准电压			1.2		V
精确的基准电压			2.5		V

5.8 电气特性：电桥传感器电源

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
V _{BRG+} - V _{BRG-}	电桥电源电压 VBRDG_CTRL[1:0] = 0b00, 空载		2.5		V
	VBRDG_CTRL[1:0] = 0b01, 空载		2		
	VBRDG_CTRL[1:0] = 0b10, 空载		1.25		
I _{BRG}	电桥的电流供应			1.5	mA
C _{BRG}	容性负载 R _{BRG} = 20k Ω			2	nF

5.9 电气特性：外部温度传感器电源

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
I _{TEMP}	外部温度传感器的电流供应 ITEMP_CTRL[2:0] = 0b000		25		μA
	ITEMP_CTRL[2:0] = 0b001		50		
	ITEMP_CTRL[2:0] = 0b010		100		
	ITEMP_CTRL[2:0] = 0b011		500		
	ITEMP_CTRL[2:0] = 0b1xx		关闭		
C _{TEMP}	容性负载			100	nF
	输出阻抗		15		MΩ

5.10 电气特性：内部温度传感器

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
温度范围		-40		150	°C
零温度 T _{ADC} 输出代码	T _A = 0°C, T 增益 = 5V/V		6680		十进制
温度系数	T 增益 = 5V/V		25.9		代码/°C

5.11 电气特性：P 增益级（斩波稳定）

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
增益阶跃（五位）	P_GAIN[4:0] = 0b00000		5		V/V
	P_GAIN[4:0] = 0b00001		5.48		
	P_GAIN[4:0] = 0b00010		5.97		
	P_GAIN[4:0] = 0b00011		6.56		
	P_GAIN[4:0] = 0b00100		7.02		
	P_GAIN[4:0] = 0b00101		8		
	P_GAIN[4:0] = 0b00110		9.09		
	P_GAIN[4:0] = 0b00111		10		
	P_GAIN[4:0] = 0b01000		10.53		
	P_GAIN[4:0] = 0b01001		11.11		
	P_GAIN[4:0] = 0b01010		12.5		
	P_GAIN[4:0] = 0b01011		13.33		
	P_GAIN[4:0] = 0b01100		14.29		
	P_GAIN[4:0] = 0b01101		16		
	P_GAIN[4:0] = 0b01110		17.39		
	P_GAIN[4:0] = 0b01111		18.18		
	P_GAIN[4:0] = 0b10000		19.05		
	P_GAIN[4:0] = 0b10001		20		
	P_GAIN[4:0] = 0b10010		22.22		
	P_GAIN[4:0] = 0b10011		25		
	P_GAIN[4:0] = 0b10100		30.77		
	P_GAIN[4:0] = 0b10101		36.36		
	P_GAIN[4:0] = 0b10110		40		
	P_GAIN[4:0] = 0b10111		44.44		
	P_GAIN[4:0] = 0b11000		50		
	P_GAIN[4:0] = 0b11001		57.14		
	P_GAIN[4:0] = 0b11010		66.67		
	P_GAIN[4:0] = 0b11011		80		
	P_GAIN[4:0] = 0b11100		100		
	P_GAIN[4:0] = 0b11101		133.33		
	P_GAIN[4:0] = 0b11110		200		
	P_GAIN[4:0] = 0b11111		400		
增益带宽积			10		MHz
输入基准噪声密度 ⁽¹⁾	f = 0.1Hz 至 2kHz，P 增益 = 400V/V		15		nV/√Hz
输入失调电压			10		μV
输入偏置电流			5		nA
频率响应	P 增益 = 400V/V，< 1kHz			±0.1	%V/V
共模电压范围		取决于所选增益，电桥电源和传感器范围 ⁽²⁾			V
共模抑制比	f _{CM} = 50Hz，P 增益 = 5V/V		110		dB
输入阻抗		10			MΩ

(1) 总输入基准噪声，包括 P 增益噪声、ADC 基准噪声、P ADC 热噪声和 P ADC 量化噪声。

(2) **P 增益输入和输出下的共模**：有两个限制：

- a. P 增益输入端正负引脚的单端电压必须在 0.3V 到 1.8V 之间。
- b. P 增益输出端正负引脚的单端电压必须介于 0.1V 和 2V 之间。

5.12 电气特性：P 模数转换器

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
Σ - Δ 调制器频率			1		MHz
差分输入电压范围		-2.5		2.5	V
位数			16		位
INL	积分非线性			± 0.5	LSB
ADC 二进制补码	差分输入 = -2.5V		0x8000		
	差分输入 = 0V		0x0000		
	差分输入 = 2.5V		0x7FFF		

5.13 电气特性：T 增益级（斩波稳定）

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
增益阶跃（两位）	T_GAIN[1:0] = 0b00		1.33		V/V
	T_GAIN[1:0] = 0b01		2		
	T_GAIN[1:0] = 0b10		5		
	T_GAIN[1:0] = 0b11		20		
增益带宽积			350		kHz
输入基准噪声密度 ⁽¹⁾	f = 0.1Hz 至 100Hz，T 增益 = 5V/V		110		nV/√Hz
输入失调电压			95		μV
输入偏置电流			5		nA
频率响应	T 增益 = 20V/V，< 100Hz			0.335	%V/V
共模电压范围			取决于所选增益和电流电源 ⁽²⁾		V
共模抑制比	f _{CM} = 50Hz		110		dB
输入阻抗		1			MΩ

(1) 总输入基准噪声，包括 T 增益噪声、ADC 基准噪声、T ADC 热噪声和 T ADC 量化噪声。

(2) T 增益输入和输出下的共模：有两个限制：

- T 增益输入端正负引脚的单端电压必须在 5mV 到 1.8V 之间。
- T 增益输出端正负引脚的单端电压必须在 0.1V 到 2V 之间。

5.14 电气特性：T 模数转换器

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
Σ - Δ 调制器频率			1		MHz
差分输入电压范围		-2.5		2.5	V
位数			16		位
INL	积分非线性			± 0.5	LSB
ADC 二进制补码	差分输入 = -2.5V		0x8000		
	差分输入 = 0V		0x0000		
	差分输入 = 2.5V		0x7FFF		

5.15 电气特性：DAC 输出

在工作环境温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
	DAC 基准电压	DAC_RATIOMETRIC = 0b0 (比例式)	0.25 × V _{PWR}			V
		DAC_RATIOMETRIC = 0b1	1.25			
	DAC 分辨率		14			位

5.16 电气特性：DAC 增益级

在工作环境温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
缓冲器增益 (请参阅 图 6-5)	DAC_GAIN[2:0] = 0b100		2		V/V	
	DAC_GAIN[2:0] = 0b010		4			
	DAC_GAIN[2:0] = 0b110		6.67			
	DAC_GAIN[2:0] = 0b001		10			
电流回路增益			1001		mA/mA	
增益带宽积			1		MHz	
零代码电压 (增益 = 4V/V)	DAC 代码 = 0x0000 , I _{DAC} = 2.5mA		20		mV	
满量程代码电压 (增益 = 4V/V)	DAC 代码为 0x1FFF , I _{DAC} = -2.5 mA	4.8			V	
输出电流	DAC 代码 = 0x1FFF , DAC 代码 = 0x0000		±2.5		mA	
短路拉电流	DAC 代码 = 0x1FFF		27		mA	
短路灌电流	DAC 代码 = 0x0000		27		mA	
最大电容	无补偿		100		pF	
	有补偿		100		nF	

5.17 电气特性：诊断

在工作环境温度范围内测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
OSC_PWR_OV	振荡器电路电源过压阈值				3.3		V
OSC_PWR_UV	振荡器电路电源欠压阈值				2.7		V
BRG_OV	电阻式电桥传感器电源过压阈值				10		% V _{BRG}
BRG_UV	电阻式电桥传感器电源欠压阈值				-10		% V _{BRG}
AVDD_OV	AVDD 过压阈值				3.3		V
AVDD_UV	AVDD 欠压阈值				2.7		V
DVDD_OV	DVDD 过压阈值				2		V
DVDD_UV	DVDD 欠压阈值				1.53		V
REF_OV	基准过压阈值				2.75		V
REF_UV	基准欠压阈值				2.25		V
P_DIAG_PD	P 增益输入诊断下拉电阻值	PD[1:0] = 0b00			4		MΩ
		PD[1:0] = 0b01			3		
		PD[1:0] = 0b10			2		
		PD[1:0] = 0b11			1		
T_DIAG_PU	T 增益输入诊断上拉电阻值				1		MΩ
INP_OV	P 增益输入过压阈值 ⁽¹⁾	V _{BRG} = 2.5V	THRS[2:0] = 0b000		72.5		% V _{BRG}
			THRS[2:0] = 0b001		70		
			THRS[2:0] = 0b010		65		
		V _{BRG} = 2V	THRS[2:0] = 0b011		90		
			THRS[2:0] = 0b100		87.5		
			THRS[2:0] = 0b101		82.5		
		V _{BRG} = 1.25V	THRS[2:0] = 0b110		100		
			THRS[2:0] = 0b111		95		
INP_UV	P 增益输入欠压阈值 ⁽¹⁾	V _{BRG} = 2.5V	THRS[2:0] = 0b000		7.5		% V _{BRG}
			THRS[2:0] = 0b001		10.0		
			THRS[2:0] = 0b010		15.0		
		V _{BRG} = 2V	THRS[2:0] = 0b011		10.0		
			THRS[2:0] = 0b100		12.5		
			THRS[2:0] = 0b101		17.5		
		V _{BRG} = 1.25V	THRS[2:0] = 0b110		17.5		
			THRS[2:0] = 0b111		22.5		
INT_OV	T 增益输入过压阈值 ⁽²⁾				2.1		V
PGAIN_OV	P 增益的输出过压（单端）阈值				2.25		V
PGAIN_UV	P 增益的输出欠压（单端）阈值				0.15		V
TGAIN_OV	T 增益的输出过压（单端）阈值				2.25		V
TGAIN_UV	T 增益的输出欠压（单端）阈值				0.15		V
HARNESS_FAULT1	开路漏电流 1。开路 PWR，上拉 OUT				2		μA
HARNESS_FAULT2	开路漏电流 2。开路 GND，下拉 OUT				20		μA

(1) INP+和 INP- 各自有单独的阈值比较器。

(2) INT+和 INT- 各自有单独的阈值比较器。

5.18 电气特性：单线制接口

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
通信波特率 ⁽¹⁾		600		9600	每秒位数
OWI_ENH	OWI 激活高电压	5.95			V
OWI_ENL	OWI 激活低电压			5.75	V
OWI_VIH	OWI 收发器针对高电压的接收阈值	4.8		5.1	V
OWI_VIL	OWI 收发器针对低电压的接收阈值	3.9		4.2	V
OWI_IOH	OWI 收发器针对高电压的发送阈值	500		1379	μA
OWI_IOL	OWI 收发器针对低电压的发送阈值	2		5	μA

(1) 如果传感器电源与 PWR 引脚之间存在 LDO，或 OWI 高低电压高于调节电压，则电源线上的 OWI 将不起作用。

5.19 电气特性：EEPROM（非易失性存储器）

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
尺寸			128		字节
擦除-写入周期				1000	周期
编程时间	每八字节页			8	ms
数据保存时间		10			年

5.20 电气特性：电源电流

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
I _{PWR}	正常运行。 BRG 上无负载，DAC 上无负载。		2.5		mA
	EEPROM 编程。 对 EEPROM 进行编程时，BRG 上无负载， DAC 上无负载。			9	

5.21 电气特性：时序

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
上电时间（包括模拟和数字）	V _{PWR} 压摆率 0.5V/μs			1	ms
启动时间	无 IIR 滤波器 ⁽¹⁾		180		μs
	IIR 滤波器 = 1000Hz ⁽²⁾		1158		
响应时间	无 IIR 滤波器 ⁽³⁾		211		μs
	IIR 滤波器 = 1000Hz ⁽⁴⁾		1050		
输出速率			128		μs

- (1) 从上电到达到有效输出 90% 的时间。
(2) 从上电到达到有效输出的时间，包括趋稳时间。
(3) 达到有效输出 90% 的时间。
(4) 达到有效输出的时间，包括趋稳时间。

5.22 电气特性：精度

在工作环境温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
绝对电压输出模式， 整体精度（仅限 PGA300，无感应元件） ⁽¹⁾	3 压力 - 1 温度校准，使用与校准所用点不同的点计算整体精度		0.2		%FSO
	3 压力 - 3 温度校准，输入电压不受温度变化的影响，使用与校准所用点不同的点计算整体精度		0.1		%FSO
	4 压力 - 4 温度校准，输入电压不受温度变化的影响，使用与校准所用点不同的点计算整体精度		0.08		%FSO
比例电压输出模式， 整体精度（PGA300，无感应元件） ⁽¹⁾	3 压力 - 1 温度校准，使用与校准所用点不同的点计算整体精度		0.5		%FSO
	3 压力 - 3 温度校准，输入电压不受温度变化的影响，使用与校准所用点不同的点计算整体精度		0.25		%FSO
	4 压力 - 4 温度校准，输入电压不受温度变化的影响，使用与校准所用点不同的点计算整体精度		0.2		%FSO
电流输出模式， 整体精度（PGA300，无感应元件） ⁽¹⁾	3 压力 - 1 温度校准，使用与校准所用点不同的点计算整体精度		0.2		%FSO
	3 压力 - 3 温度校准，输入电压不受温度变化的影响，使用与校准所用点不同的点计算整体精度		0.1		%FSO
	4 压力 - 4 温度校准，输入电压不受温度变化的影响，使用与校准所用点不同的点计算整体精度		0.09		%FSO

(1) 感应元件保持恒温，同时在 -25°C、25°C、85°C 和 125°C 校准 PGA300，然后在 -40°C、50°C 和 150°C 测量精度。

5.23 典型特性

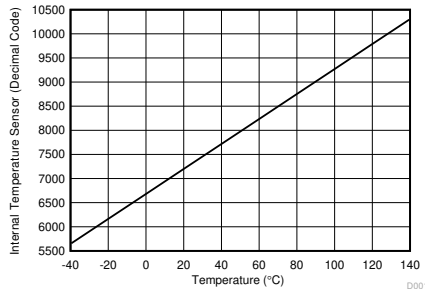


图 5-1. 内部温度传感器代码与温度之间的关系

6 详细说明

6.1 概述

PGA300 可用于多种应用。最常见的是用于压力和温度测量。根据应用的不同，器件本身可配置为不同的模式。以下各节提供了有关这些配置的详细信息。

PGA300 是一款高精度、低漂移、低噪声、低功耗且易于编程的信号调节器器件，适用于电阻式电桥压力和温度感测应用。PGA300 采用三阶温度系数 (TC) 和非线性 (NL) 补偿算法来线性化模拟输出。PGA300 适应各种传感元件类型，如压阻、陶瓷膜和钢膜。该器件支持 1mV/V 至 135mV/V 范围内的传感器元件灵敏度。支持的典型应用有压力感测发送器、传感器、液位计、流量计、应变计、体重秤、热电偶、热敏电阻、两线制电阻温度计 (RTD) 和电阻场发送器。该器件还可用于加速计和湿度传感器信号调节应用。

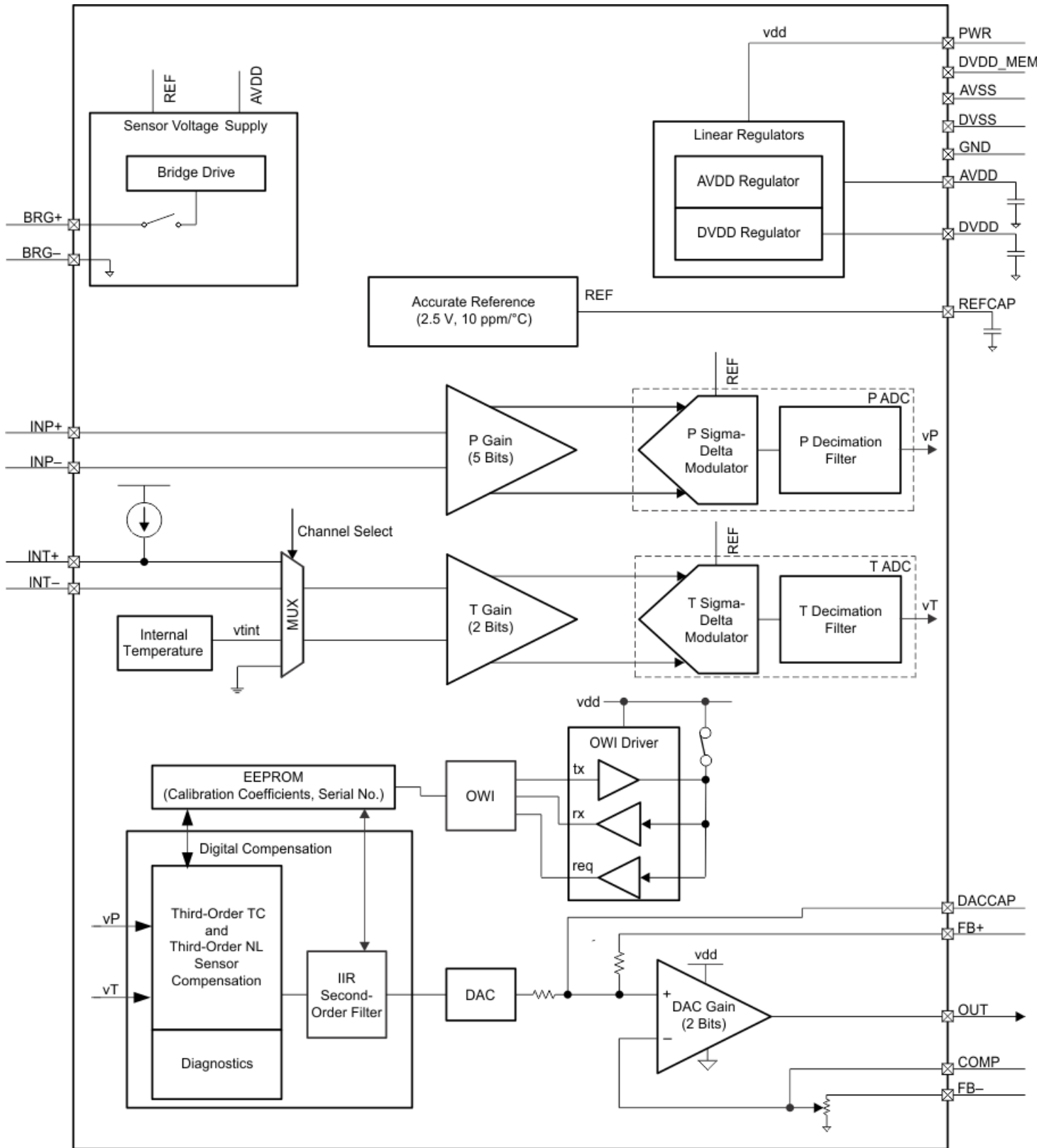
PGA300 提供 2.5V、2V 和 1.25V 的电桥励磁电压，电压均与 ADC 基准电平成比例。PGA300 具有独特的单线制接口 (OWI)，支持在校准过程中通过电源线进行通信和配置。这个特性大大减少了应用所需的电线数量。

PGA300 包含两个独立的模拟前端 (AFE) 信号链；一个用于电阻式电桥输入，另一个用于温度感测输入。每个 AFE 都具有自己的增益放大器和 16 位 ADC，以 7.8kHz 的输出速率运行。电阻式电桥输入 AFE 包含一个可编程增益，具有 32 个阶跃，范围为 5V/V 至 400V/V。对于温度感测 AFE，PGA300 提供一个可提供高达 500 μ A 的电流源，用于可选的外部温度感测。该电流源也可用作恒流电桥励磁。温度感测 AFE 中的可编程增益具有四个阶跃，范围为 1.33V/V 至 20V/V。此外，PGA300 还集成了一个内部温度传感器，该传感器可配置为温度感测 AFE 的输入。

PGA300 中集成了一个 128 字节 EEPROM，用于根据需要存储校准系数和 PGA300 配置设置。PGA300 具有一个 14 位 DAC，后跟一个 2V/V 至 10V/V 的缓冲器增益级。该器件支持三种工业标准输出：比例电压、绝对电压以及 4mA 至 20mA 电流环路。

诊断功能监控 PGA300 的运行条件。该器件可直接由 3.3V 至 30V 电源供电，无需使用外部 LDO。PGA300 具有 -40°C 至 150°C 的宽环境工作温度范围。封装形式为 6mm \times 6mm 36 引脚 VQFN。在如此小巧的封装尺寸内，PGA300 集成了电阻式电桥感测应用所需的所有功能，可极大限度缩小 PCB 面积并简化整体应用设计。

6.2 功能方框图



6.3 特性说明

本部分介绍了 PGA300 单独的功能块。

6.3.1 反向电压保护电路

PGA300 包含一个反向电压保护电路。该电路可保护器件免受外部电源上电池反向情况的影响。

6.3.2 线性稳压器

PGA300 有两个主要的线性稳压器：一个 AVDD 稳压器，一个 DVDD 稳压器。AVDD 稳压器为内部模拟电路提供 3V 电压源，而 DVDD 稳压器为数字电路提供 1.8V 稳压电压。在器件的 AVDD 和 AVSS 之间以及 DVDD 和 DVSS 之间连接 100nF 旁路电容器。

6.3.3 内部基准

PGA300 有两个内部基准。后续小节会介绍这些基准。

6.3.3.1 高电压基准

高电压基准是用于诊断阈值的不准确基准。

6.3.3.2 精确基准

精确基准用于生成 P ADC，T ADC 和 DAC 的基准电压。在 REFCAP 引脚和 AVSS 之间放置一个 100nF 电容器，以限制基准噪声的带宽。

备注

数字内核在上电时开始运行后，精确基准有效 50μs。

6.3.4 电阻式电桥的电桥传感器电源 (BRG+ 到 BRG-)

PGA300 的电桥传感器电压供应模块为电阻式电桥传感器供电。可以使用 BRDG_CTRL 寄存器中的 VBRDG_CTRL[1:0] 位将 PGA300 中的电桥传感器电源配置为 2.5V、2V 或 1.25V 的标称输出电压，以适应具有不同电阻值的电桥感应元件。电桥传感器电源与精确基准成比例，如 图 6-1 中所示。

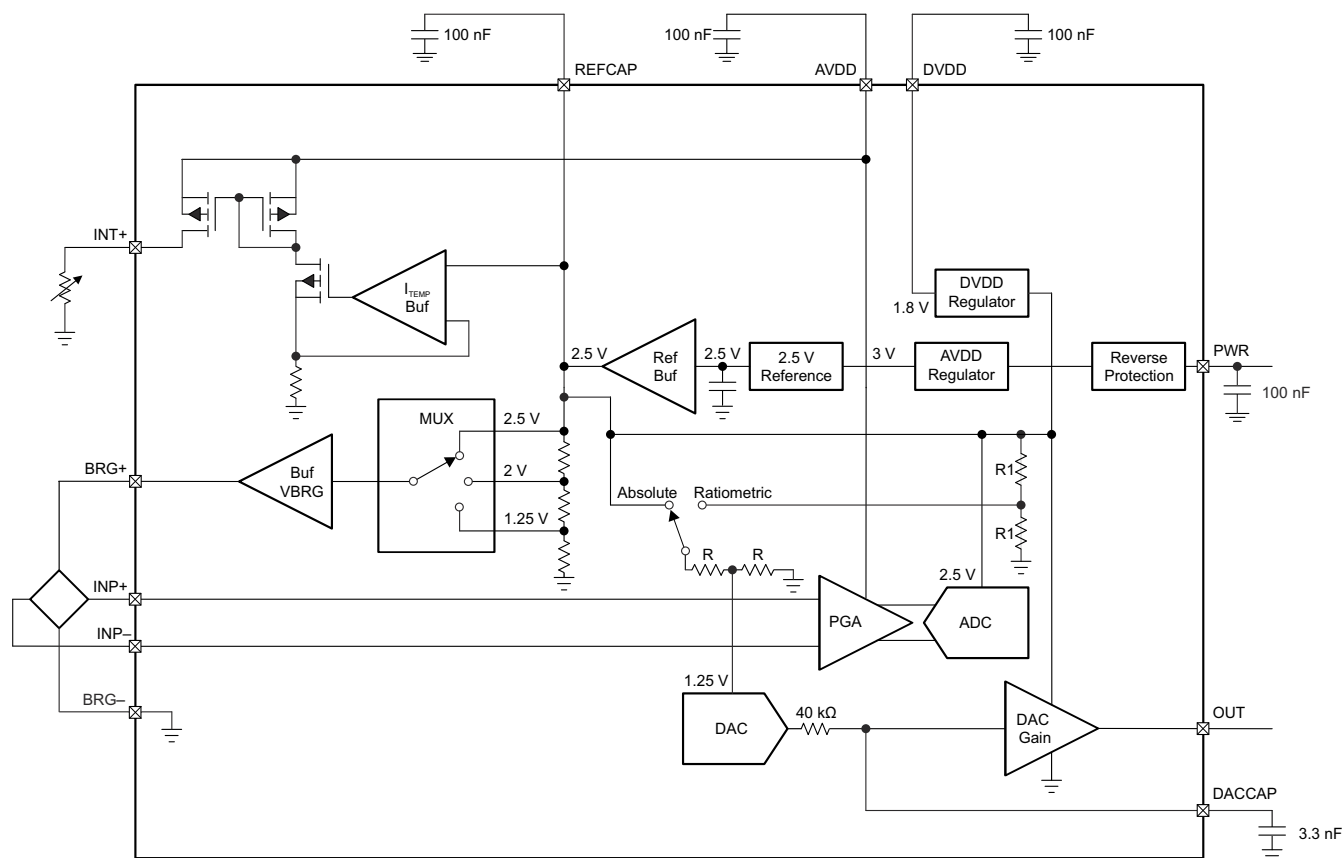


图 6-1. 电桥传感器电源和 P ADC 基准成比例

6.3.5 用于外部温度传感器的 ITEMP 电源

PGA300 中的 ITEMP 块为 RTD 温度探针、NTC 或 PTC 热敏电阻等外部温度传感器提供可编程电流。温度传感器电流源与精确基准成比例。

可以使用 TEMP_CTRL 寄存器中的 ITEMP_CTRL[2:0] 位对电流值进行编程。

6.3.6 内部温度传感器

PGA300 包括一个内部温度传感器，其电压输出由 T ADC 进行数字化处理。这个数字化值用于在软件中实现温度补偿算法。内部温度传感器产生的电压与器件结温成正比。

图 6-2 显示了内部温度传感器 AFE。

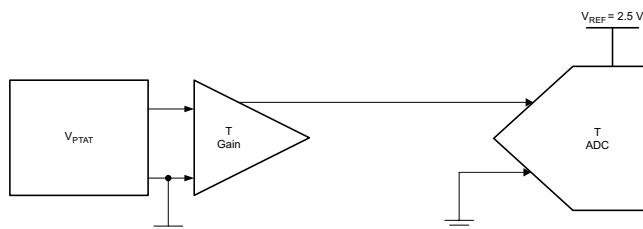


图 6-2. 温度传感器 AFE

6.3.7 压力测量信号链

PGA300 的压力测量信号链包含一个可编程增益、一个仪表放大器级 (P 增益) 和一个 16 位 Δ - Σ ADC (P ADC)。

6.3.7.1 P 增益级

P 增益级采用高精度、低漂移、低闪烁噪声、斩波稳定放大器设计。P 增益作为仪表放大器实现，如 图 6-3 所示。此级增益可以使用 P_GAIN_SELECT 寄存器中的 P_GAIN[4:0] 位来调节，以便适应具有宽信号跨度范围的传感元件。

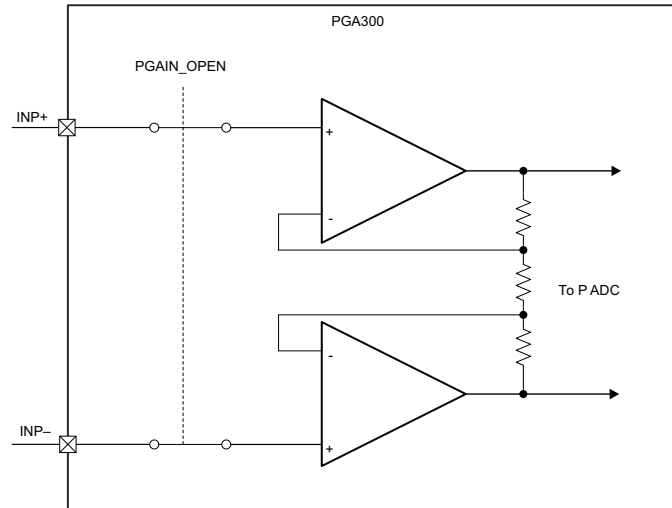


图 6-3. P 增益级图表

应根据最大电桥输出电压设置 P 增益值。最大电桥电压是整个工作温度范围内电桥偏移和电桥跨度的最大和。

6.3.7.2 P 模数转换器

P 模数转换器对 P 增益放大器的电压输出进行数字化。数字化值在 PADC_DATA_MSB 和 PADC_DATA_LSB 寄存器中可用。

6.3.7.2.1 用于 P ADC 的 P Σ - Δ 调制器

P ADC 中使用的 Σ - Δ 调制器是一个 1MHz 二阶三位量化 Σ - Δ 调制器。

6.3.7.2.2 用于 P ADC 的 P 抽取滤波器

压力信号路径输出转换时间为 128 μ s，相当于输出率为每秒 7.8125 千次采样。压力信号路径中的抽取滤波器输出是 16 位有符号值。表 6-1 显示了 Σ - Δ 调制器输入端给定差分电压的一些抽取输出代码示例。

表 6-1. 用于 P ADC 的输入电压到输出计数

Σ - Δ 调制器差分输入电压	16 位无噪声抽取滤波器输出
-2.5V	-32 768 (0x8000)
-1.25V	-16 384 (0xC000)
0V	0 (0x0000)
1.25V	16 383 (0x3FFF)
2.5V	32 767 (0x7FFF)

6.3.8 温度测量信号链

PGA300 的温度测量信号链由一个可编程增益放大器级 (T 增益) 和一个 16 位 Δ - Σ ADC (T ADC) 组成。

6.3.8.1 T 增益级

该器件可通过内部或外部温度传感器执行温度补偿。用户可以通过 TEMP_CTRL 寄存器中的 TEMP_MUX_CTRL[3:0] 位选择温度测量源。该器件通过 INT+ 和 INT- 引脚连接到外部温度传感器。

T 增益块由一个低闪烁噪声和低偏移的斩波稳定放大器构建。可以使用 T_GAIN_SELECT 寄存器中的 T_GAIN[1:0] 位来配置增益。图 6-4 显示了 T 增益放大器拓扑结构。

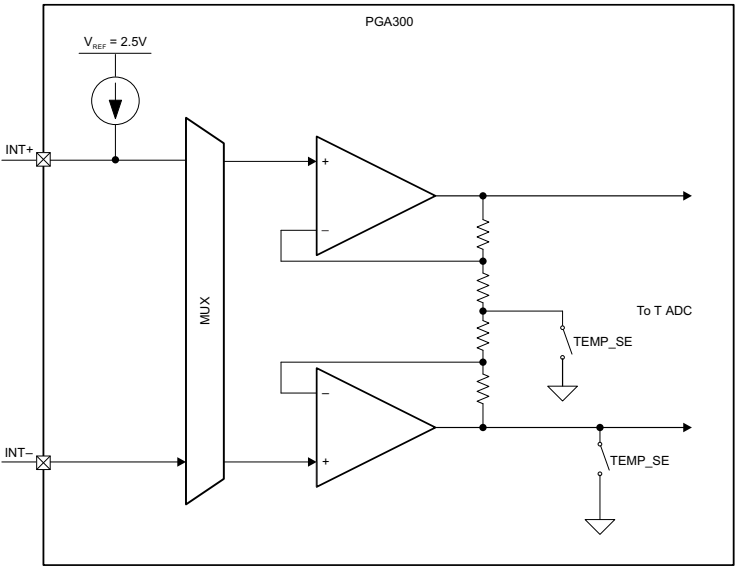


图 6-4. T 增益级示意图

可以使用 TEMP_SE 寄存器中的 TEMP_SE 位将 T 增益放大器配置为单端或差分运行。当 T 增益放大器配置为单端运行时，T ADC 转换的差分电压相对于接地。T 增益放大器必须设置为单端或差分配置，具体取决于 T 增益级的信号源。表 6-2 显示了用户必须为不同温度源选择的配置。

表 6-2. T 增益配置

温度源	T 增益配置
内部温度传感器	单端
外部温度传感器的一端接地	单端
外部温度传感器的两端均未接地	差分

T 增益值必须基于所用的温度检测元件进行设置：

- 对于内部温度传感器，设置 T 增益 = 5V/V
- 对于 PTC 热敏电阻等外部温度传感器，设置 T 增益 = 20V/V

6.3.8.2 T 模数转换器

T 模数转换器将 T 增益放大器输出数字化。数字化的值在 TADC_DATA_MSB 和 TADC_DATA_LSB 寄存器中可用。

6.3.8.2.1 用于 T ADC 的 Σ - Δ 调制器

T ADC 中使用的 Σ - Δ 调制器是一个 1MHz 的二阶三位量化 Σ - Δ 调制器。

6.3.8.2.2 用于 T ADC 的 T 抽取滤波器

温度信号路径包含一个内部输出速率为 128 μ s 的抽取滤波器。

抽取滤波器在温度信号路径中的输出是 16 位有符号值。表 6-3 显示了 Σ - Δ 调制器输入端给定差分电压的一些抽取输出代码示例。

表 6-3. T ADC 的输入电压与输出代码之间的关系

Σ - Δ 调制器差分输入电压	16 位无噪声抽取滤波器输出
-2.5V	-32 768 (0x8000)
-1.25V	-16 384 (0xC000)
0V	0 (0x0000)
1.25V	16 383 (0x3FFF)
2.5V	32 767 (0x7FFF)

当 T 增益 = 5 V/V 时，内部温度传感器与 16 位 T ADC 代码之间的标称关系如 方程式 1 所示。

$$\text{T ADC Code} = 25.9 \text{ Codes}/^{\circ}\text{C} \times \text{TEMP} + 6680 \text{ Codes} \quad (1)$$

其中

- TEMP 是温度，单位为 $^{\circ}\text{C}$

6.3.9 DAC 输出

该器件包括一个 14 位数模转换器，可产生相对于精确基准电压的绝对输出电压或相对于 PWR 电源的比例输出电压。

当器件复位时，DAC 寄存器会驱动为 0x0000 代码。

PGA300 在 DAC 的输出端集成了一个 40k Ω 滤波电阻器，如 图 6-5 中所示。与连接到 DACCAP 引脚的外部电容器搭配使用，可以在 DAC 输出和 DAC 增益放大器之间实现 RC 低通滤波器。通过打开开关 S₁ 可以断开外部电容器。OP_STAGE_CTRL 寄存器中的 DACCAP_EN 位控制 S₁ 开关的状态。

6.3.9.1 比例式输出模式与绝对输出模式

通过使用 DAC_CONFIG 寄存器中的 DAC_RATIOMETRIC 位，可以将 DAC 输出配置为比例式 PWR 模式或独立于 PWR (或绝对) 模式。

备注

在比例式模式下，V_{PWR} 电压的变化导致 DAC 输出电压成比例变化，因为 DAC 的基准来自 V_{PWR}。

6.3.10 DAC 增益级

DAC 增益放大器是位于 DAC 输出之后的可配置缓冲级。DAC 增益放大器可配置为在电压放大模式下运行 (用于电压输出) 或在电流放大模式下运行 (用于 4mA 至 20mA 应用)。在电压输出模式下，使用 OP_STAGE_CTRL 寄存器中的 DAC_GAIN[2:0] 位将 DAC 增益设置为四种可能的增益设置之一，如 图 6-5 中所示。在电流输出模式下，DAC 增益放大器的增益是固定的，无法更改。

DAC 增益放大器的最后一级连接到 PWR 和接地，从而能够将 V_{OUT} 电压驱动为接近 V_{PWR} 电压。

DAC 增益放大器还提供一个 COMP 引脚，以便在驱动大电容负载时实现补偿。有关详细信息，请参阅 [PGA900 DAC 输出稳定性应用手册](#) 和 [相关文档](#) 部分中的其他文档。

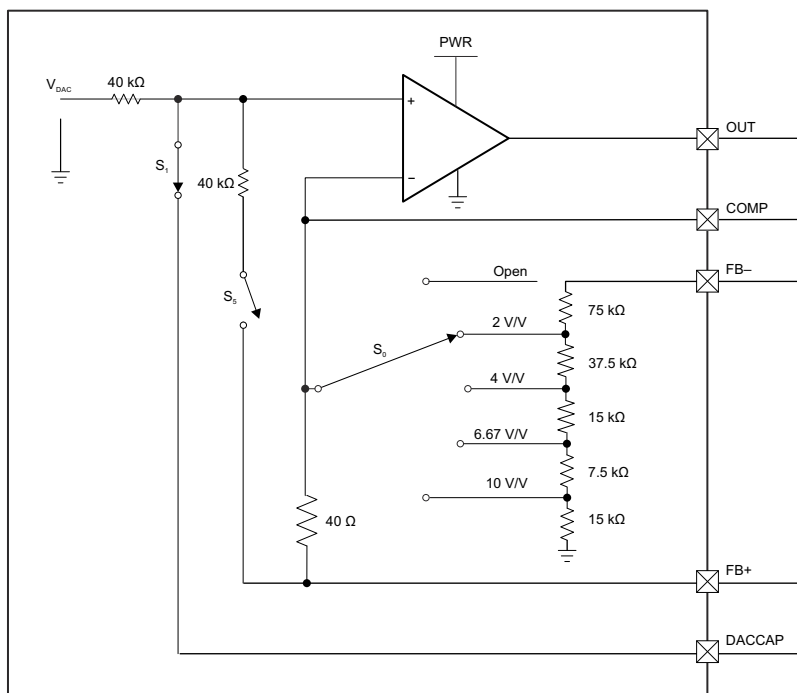


图 6-5. DAC 增益级图表

6.3.11 数字补偿和滤波器

PGA300 实现了数字增益和偏移补偿，以及压力和温度输入的三阶温度 (TC) 和非线性 (NL) 校正。使用二阶 IIR 滤波器对校正后的输出进行滤波，然后写入 DAC，如 图 6-6 中所示。

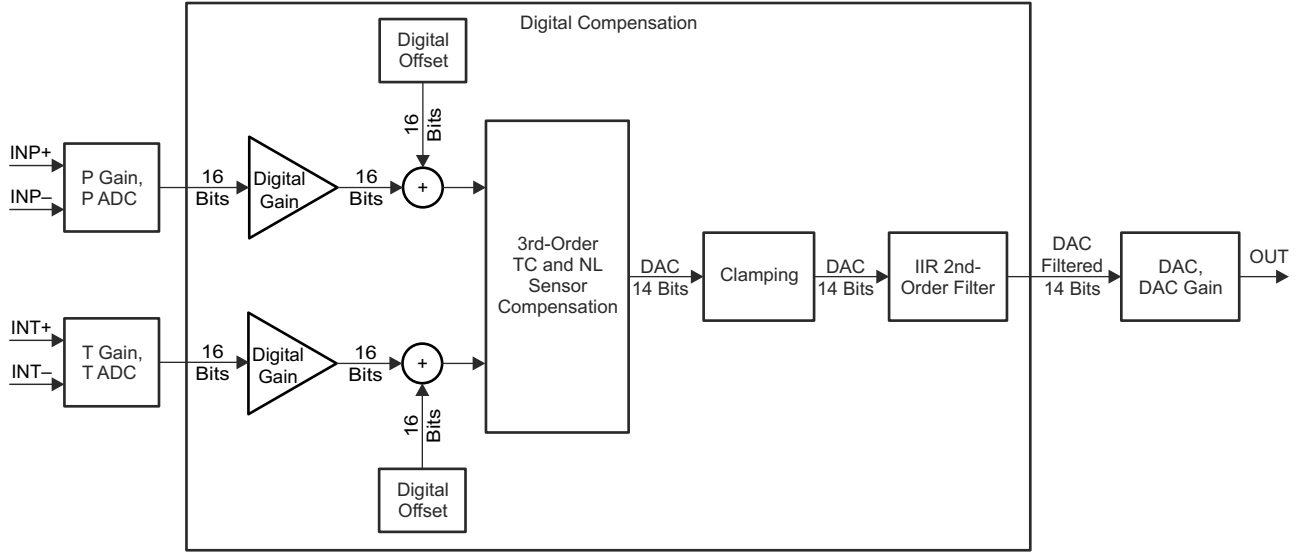


图 6-6. 数字补偿和滤波器方框图

6.3.11.1 数字增益和偏移补偿

PGA300 为压力和温度信号链实现数字增益和偏移补偿。方程式 2 和 方程式 3 分别显示了 P ADC 和 T ADC 的输出与增益和偏移补偿压力和温度值之间的关系：

$$P = a_P(P \text{ ADC} + b_P) \quad (2)$$

$$T = a_T(T \text{ ADC} + b_T) \quad (3)$$

其中

- a_P 和 a_T 分别是在 PADC_GAIN[15:0] 和 TADC_GAIN[15:0] 位中编程的数字增益系数
- b_P 和 b_T 分别是在 PADC_OFFSET[15:0] 和 TADC_OFFSET[15:0] 位中编程的数字偏移系数
- P 是增益和偏移补偿压力值
- T 是增益和偏移补偿温度值
- P ADC 是压力数字输出
- T ADC 是温度数字输出

对于偏移电压较大的传感器或共模电压较低或较高的传感器电桥，在数字域中放大和偏移 P ADC 值可能非常有用。数字增益和偏移补偿允许 PGA300 在温度和非线性补偿算法使用之前消除偏移并进一步放大信号。

6.3.11.2 温度和非线性补偿

PGA300 实现了对电桥偏移、电桥跨度和电桥非线性的三阶 TC 和 NL 补偿。方程式 4 显示了 PGA300 中实现的数字温度和非线性补偿算法：

$$\text{DAC} = (h_0 + h_1T + h_2T^2 + h_3T^3) + (g_0 + g_1T + g_2T^2 + g_3T^3) \times P + (n_0 + n_1T + n_2T^2 + n_3T^3) \times P^2 + (m_0 + m_1T + m_2T^2 + m_3T^3) \times P^3 \quad (4)$$

其中

- DAC = DAC 输入端的数字补偿值
- h_x 、 g_x 、 n_x 和 m_x 为 EEPROM 中编程的 TC 和 NL 补偿系数
- P 为偏移和增益补偿后的压力值
- T 为偏移和增益补偿后的温度值

方程式 4 有 16 个系数，因此至少需要 16 个不同的测量点来计算唯一的一组 16 个系数。

例如，可以在四种温度和四种不同压力下进行 16 个不同的 P ADC 和 T ADC 测量：

- 必须将所有测量的 P 增益和 T 增益值设置为固定值。
- 必须在每个测量点记录 P ADC 值和 T ADC 值，以便计算 16 个系数。
- 有时在不同的温度和压力下测量 P ADC 和 T ADC 的成本可能较高。在本例中，有三种方法：
 - 使用电桥模型来估算 P ADC 和 T ADC 测量值，而不是实际测量这些值。
 - 使用批量建模，即在整个温度范围内对检测元件进行表征，并在校准前确定补偿方程的 TC 系数。在生产线上，在有限数量的温度和压力设定点进行测量，并相应地调整系数。在 E2E 社区与 TI 应用工程师探讨详情。
 - 通过减小 TC 补偿的阶数来减少系数的数量。在 E2E 社区中与 TI 应用工程师探讨使用更少系数的过程。

6.3.11.2.1 在没有 TC 和 NL 补偿的情况下运行

在没有 TC 和 NL 补偿的情况下运行时，P ADC-DAC 转换的公式如方程式 5 所示。

$$\text{DAC} = \text{OFFSET}_{\text{PA2D}} + \text{GAIN}_{\text{PA2D}} \times \text{P ADC} \quad (5)$$

如果要在没有 TC 和 NL 补偿的情况下使用 PGA，请将 EEPROM 中的 h_x 、 g_x 、 n_x 和 m_x 系数设置为以下值：

- $h_0 = \text{OFFSET}_{\text{PA2D}} / 4$
- h_1 至 $h_3 = 0x0000$
- $g_0 = \text{GAIN}_{\text{PA2D}} \times 2^{14}$
- g_1 至 $g_3 = 0x0000$
- n_0 至 $n_3 = 0x0000$
- m_0 至 $m_3 = 0x0000$

假设将 16 位 P ADC 的正半部分缩放到 14 位 DAC 值。在这种情况下， $\text{OFFSET}_{\text{PA2D}} = 0$ 且 $\text{GAIN}_{\text{PA2D}} = 0.5$ 。因此， $h_0 = 0$ 且 $g_0 = 2^{13}$ 。

6.3.11.2.2 使用内部温度传感器实现温度补偿

可使用 $T_{\text{增益}} = 5V/V$ 的内部温度传感器实现温度补偿。不同温度下的典型内部温度传感器 ADC 值如表 6-4 所示。

表 6-4. 内部温度传感器的 T ADC 值

温度	T ADC 值 (典型值)
-40°C	0x160C
0°C	0x1A18
150°C	0x2945

对于中间温度下的 T ADC 输出代码，可采用线性插值法。

6.3.11.3 钳位

数字补偿的输出被钳位。低钳位值和高钳位值可使用 EEPROM 中的 LOW_CLAMP[15:0] 和 HIGH_CLAMP[15:0] 位进行编程。此外，可以使用 EEPROM 中的 NORMAL_LOW[15:0] 和 NORMAL_HIGH[15:0] 位配置正常运行输出。数字补偿的任何输出值如果超过 NORMAL_HIGH 阈值，都会驱动为 HIGH_CLAMP 值。类似地，低于 NORMAL_LOW 阈值的任何输出值都会驱动为 LOW_CLAMP 值。图 6-7 显示 0V 至 5V 电压输出模式的钳位功能示例。当使用 4mA 至 20mA 电流输出模式时，可以采用类似的方式配置补偿输出。不过，在这种情况下，LOW_CLAMP[15:0] 值必须大于器件正常运行所需的最大电源电流。

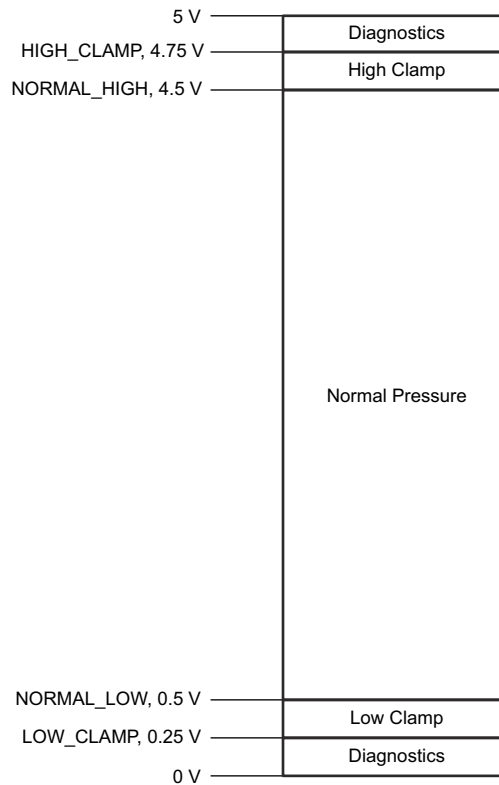


图 6-7. 数字补偿输出钳位示例

6.3.11.4 数字 IIR 滤波器

IIR 滤波器的实现方式如下：

$$w(n) = (a_0 \times \text{DAC}(n) + a_1 \times w(n-1) + a_2 \times w(n-2)) \quad (6)$$

$$\text{DACF}(n) = (b_0 \times w(n) + b_1 \times w(n-1) + b_2 \times w(n-2)) \quad (7)$$

其中

- a_0 、 a_1 、 a_2 、 b_0 、 b_1 和 b_2 是存储在 EEPROM 中的 IIR 滤波器系数。
- $\text{DAC}(n)$ 是经过 IIR 滤波器之前的 DAC 输出。
- $\text{DACF}(n)$ 是经过二阶 IIR 滤波器之后的 PGA300 的输出。

6.3.11.4.1 滤波器系数

6.3.11.4.1.1 无滤波

如果必须禁用滤波，则设置为 $a_0 = 0x0000$ 。

6.3.11.4.1.2 P ADC 采样率 = 128μs 的滤波器系数

表 6-5 显示了为达到特定的滤波器截止频率而必须进行编程的不同滤波器系数。

表 6-5. 滤波器截止频率和滤波器系数

截止频率 (Hz)	a_0	a_1	a_2	b_0	b_1	b_2
600	0x4000	0xAAA1	0x2060	0x0B01	0x1602	0x0B01
700	0x4000	0xB169	0x1CEE	0x0E57	0x1CAF	0x0E57
800	0x4000	0xB818	0x19E0	0x11F8	0x23F0	0x11F8
900	0x4000	0xBEAE	0x172D	0x15DB	0x2BB7	0x15DB
1000	0x4000	0xC52D	0x14CE	0x19FB	0x33F6	0x19FB
1100	0x4000	0xCB95	0x12BC	0x1E52	0x3CA3	0x1E52
1200	0x4000	0xD1EA	0x10F2	0x22DC	0x45B8	0x22DC
1300	0x4000	0xD82D	0x0F6A	0x2798	0x4F2F	0x2798
1400	0x4000	0xDE61	0x0E21	0x2C82	0x5905	0x2C82
1500	0x4000	0xE487	0x0D14	0x319B	0x6336	0x319B
1600	0x4000	0xEAA3	0x0C3F	0x36E2	0x6DC4	0x36E2
1700	0x4000	0xF0B6	0x0BA1	0x3C56	0x78AD	0x3C56
1800	0x4000	0xF6C3	0x0B37	0x41FA	0x83F4	0x41FA
1900	0x4000	0xFCCC	0x0B02	0x47CE	0x8F9C	0x47CE
2000	0x4000	0x02D4	0x0B01	0x4DD4	0x9BA9	0x4DD4
2100	0x4000	0x08DD	0x0B33	0x540F	0xA81F	0x540F
2200	0x4000	0x0EE9	0x0B99	0x5A82	0xB504	0x5A82
2300	0x4000	0x14FC	0x0C33	0x612F	0xC25E	0x612F
2400	0x4000	0x1B17	0x0D05	0x681B	0xD037	0x681B
2500	0x4000	0x213C	0x0E0F	0x6F4B	0xDE96	0x6F4B

6.3.12 诊断

PGA300 实施 表 6-6 中所述的诊断。

表 6-6. 诊断概述

诊断说明	操作
执行时序错误	DAC 已禁用，数字补偿逻辑设置为复位状态
内部逻辑的校验和错误	DAC 已禁用，数字补偿逻辑设置为复位状态
EEPROM 损坏或 EEPROM_CRC_GOOD = 0b0	DAC 代码驱动为 0 代码
电源和信号链错误	DAC 输出驱动为由 DAC_FAULT_LSB 和 DAC_FAULT_MSB 寄存器确定的值

可以通过设置 DIAG_ENABLE 寄存器中的 DIAG_ENABLE 位来启用所有上述诊断。要禁用诊断，请将 DIAG_ENABLE 位设置为 0b0。

6.3.12.1 电源诊断

PGA300 包括用于监控精度基准和电源是否存在故障的电路。具体而言，会监控以下信号是否存在过压和欠压：

- AVDD 电源电压
- DVDD 电源电压
- 电桥电源电压
- 内部振荡器电源电压
- 精确的基准输出电压

电气特性：诊断 表列出了每个电源轨的电压阈值。

6.3.12.2 信号链诊断

PGA300 包含用于监控 P 和 T 信号链是否存在故障的电路。本节介绍 PGA300 监测的故障。图 6-8 和 图 6-9 展示了 P 增益和 T 增益诊断的实现。

6.3.12.2.1 P 增益和 T 增益输入诊断

PGA300 包含监控传感器连接故障的电路。具体而言，此器件会监控电桥传感器引脚是否开路（包括传感器连接中断）、短接至地和短接至传感器电源。通过将 INP+ 和 INP- 引脚的电压与 **电气特性：诊断** 表中指定的过压 (INP_OV) 和欠压 (INP_UV) 阈值进行比较来实现监控。

电桥传感器连接故障通过使用内部下拉电阻器进行检测。通过 AFEDIAG_CFG 寄存器中的 PD[1:0] 和 THRS[2:0] 位来配置下拉电阻器的值和阈值。

此器件还在 INT+ 和 INT- 引脚使用 1MΩ 上拉电阻器进行过压监控。

上拉电阻器和下拉电阻器可通过 AFEDIAG_CFG 寄存器中的 DIS_R_P 和 DIS_R_T 位断开。

6.3.12.2.2 P 增益和 T 增益输出诊断

PGA300 包含监控器，可验证每个增益级的输出信号是否在特定范围内。P 增益和 T 增益监控器可确保信号链中的增益级正常工作。单个 P 增益输出和 T 增益输出上的比较器将电压与 **电气特性：诊断** 表中指定的过压 (PGAIN_OV、TGAIN_OV) 和欠压 (PGAIN_UV、TGAIN_UV) 阈值进行比较。

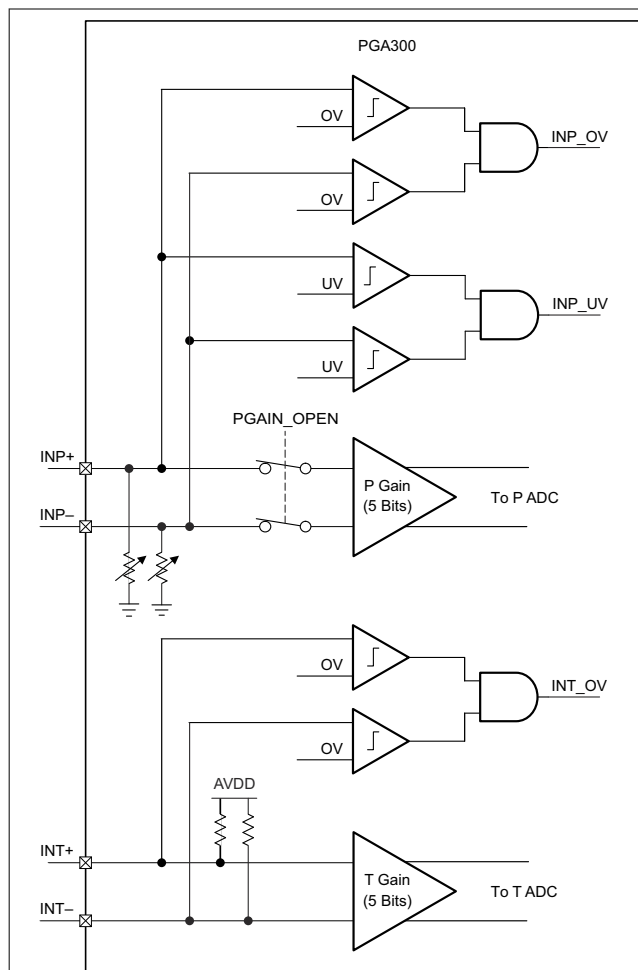


图 6-8. P 增益和 T 增益输入诊断方框图

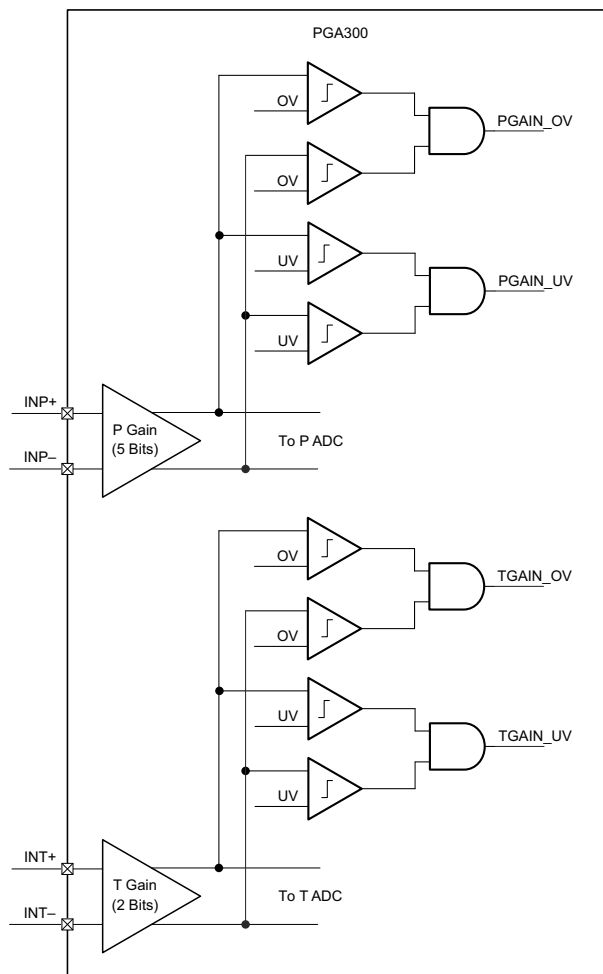


图 6-9. P 增益和 T 增益输出诊断方框图

6.3.12.2.3 屏蔽信号链诊断

可以使用 `AFEDIAG_MASK` 寄存器中的位选择性地启用和禁用信号链诊断。表 6-7 描述了屏蔽位。将位设置为 0b1 会启用相应故障的检测，将位设置为 0b0 则会禁用相应故障的检测。

表 6-7. 信号链故障屏蔽位

位	说明
0	INP+ 或 INP - 过压
1	INP+ 或 INP - 欠压
2	INT+ 或 INT - 过压
3	不适用
4	P 增益输出过压
5	P 增益输出欠压
6	T 增益输出过压
7	T 增益输出欠压

6.3.12.3 故障检测时序

PGA300 故障监控电路可在上电或定期运行时监控故障。表 6-8 介绍了故障检测时序。

表 6-8. 故障检测时序

故障类型	上电或运行期间	故障发生后的最短检测时间	故障发生后的最长检测时间
执行时序错误	运行时	500ms	—
内部逻辑的校验和错误	运行时	500ms	—
EEPROM 损坏或 EEPROM CRC_GOOD = 0b0	仅上电 (仅在上电时访问 EEPROM)	不适用	不适用
电源和信号链错误	运行时	8ms	16ms

6.4 器件功能模式

6.4.1 工作模式

PGA300 有两种工作模式：执行模式和配置模式。图 6-10 中的流程图显示了如何在这两种模式之间切换。

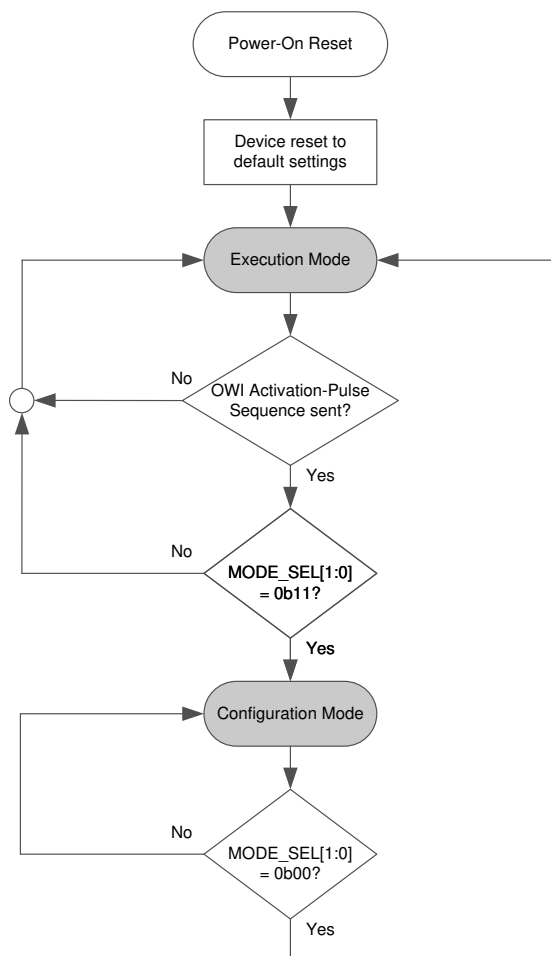


图 6-10. 工作流程图

6.4.1.1 执行模式

在执行模式下，T ADC 和 P ADC 进行转换，DAC 启用，DAC 增益级驱动 OUT 引脚上的电压或电流。ADC 转换结果被馈送到数字补偿和滤波器模块，然后输出到 DAC。在执行模式下，无法对器件控制和状态寄存器以及 EEPROM 进行编程。

6.4.1.2 配置模式

使用配置模式读取或写入器件控制和状态寄存器以及 EEPROM。在配置模式下，DAC 默认为禁用，不会连接到数字补偿和滤波器模块的输出端。必须按照以下序列才能进入配置模式：

1. 发送 OWI 激活脉冲序列。
2. 将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b11。

要退出配置模式并返回执行模式，请将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b00。

6.4.2 输出模式

PGA300 提供两种输出模式：电压输出和 4mA 至 20mA 电流输出模式。PGA300 的外部元件和连接取决于所选的输出模式。

6.4.2.1 电压输出模式

当配置为电压输出模式时，FB⁻ 引脚必须连接到 OUT 引脚。如果 OUT 引脚驱动大容量负载，可将一个补偿电容器连接到 COMP 引脚，并在 OUT 和 FB⁻ 引脚之间放置一个隔离电阻器。FB⁺ 引脚未在电压输出模式下使用。

若要将 PGA300 配置为电压输出模式，可在 OP_STAGE_CTRL 寄存器中设置以下位：

1. 4_20MA_EN = 0b0，以禁用电流输出模式。
2. DAC_GAIN[2:0] = 0b001、0b010、0b100 或 0b110，以选择四个中的其中一个可用增益设置，并启用电压输出模式。

此外，将 DAC_CONFIG 寄存器中的 DAC_RATIOMETRIC 位设置为所需的输出方法，即绝对或比例电压输出模式。

6.4.2.2 电流输出模式

当配置为电流输出模式时，OUT 引脚驱动双极结型晶体管 (BJT) 的基极；请参阅图 8-2。COMP 引脚连接到 BJT 的发射极，而 FB⁺ 引脚连接到电源的返回端。FB⁻ 引脚在电流输出模式下未使用。

要为电流输出模式配置 PGA300，请设置 OP_STAGE_CTRL 和 DAC_CONFIG 寄存器中的以下位：

1. 4_20MA_EN = 0b1 以启用电流输出模式。
2. DAC_GAIN[2:0] = 0b000 以禁用电压输出模式。
3. DAC_RATIOMETRIC = 0b0 以选择绝对输出模式。

6.5 编程

6.5.1 单线制接口 (OWI)

器件包含一个 OWI 数字通信接口。OWI 的功能旨在配置模式下支持对控制和状态寄存器以及 EEPROM 进行写入和读取。

6.5.1.1 OWI 概述

OWI 数字通信是一种控制器-目标通信链路，其中 PGA300 仅作为目标器件工作。控制器器件控制数据传输开始和结束的时间。在控制器发出命令之前，目标器件不会将数据发送回控制器。

PGA300 的 PWR 引脚用作 OWI 线，因此，当 PGA300 嵌入系统模块内部时，只需两个引脚（PWR 和 GND）即可进行通信。OWI 控制器通过调制 PWR 引脚上的电压与 PGA300 通信，而 PGA300 通过调制 PWR 引脚上的电流与控制器通信。OWI 控制器通过在 PWR 引脚上生成激活脉冲序列来激活 OWI 通信。

图 6-11 显示了 OWI 电路结构的功能等效电路。

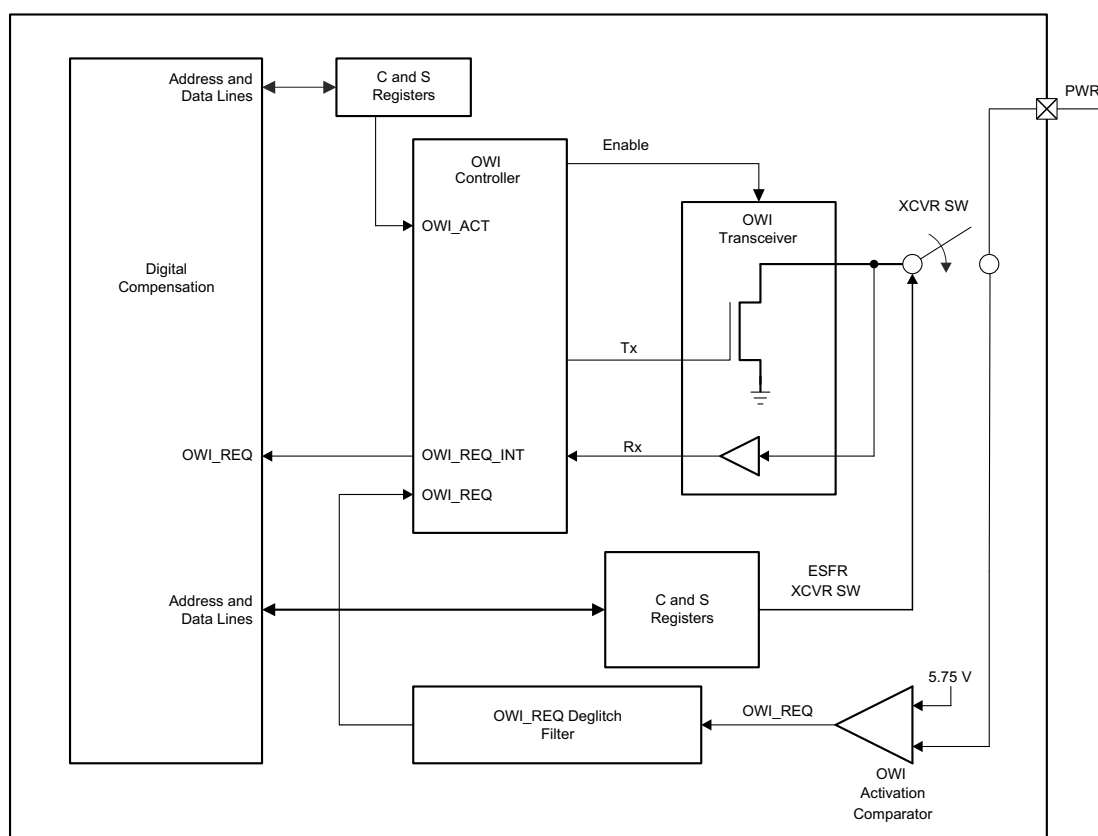


图 6-11. OWI 系统组件

6.5.1.2 激活和停用 OWI

6.5.1.2.1 激活 OWI 通信

OWI 控制器通过在 PWR 引脚上生成 OWI 激活脉冲序列来启动 OWI 通信，如 图 6-12 中所示。当 PGA300 接收到有效的 OWI 激活脉冲序列时，器件将自行对 OWI 通信做好准备。

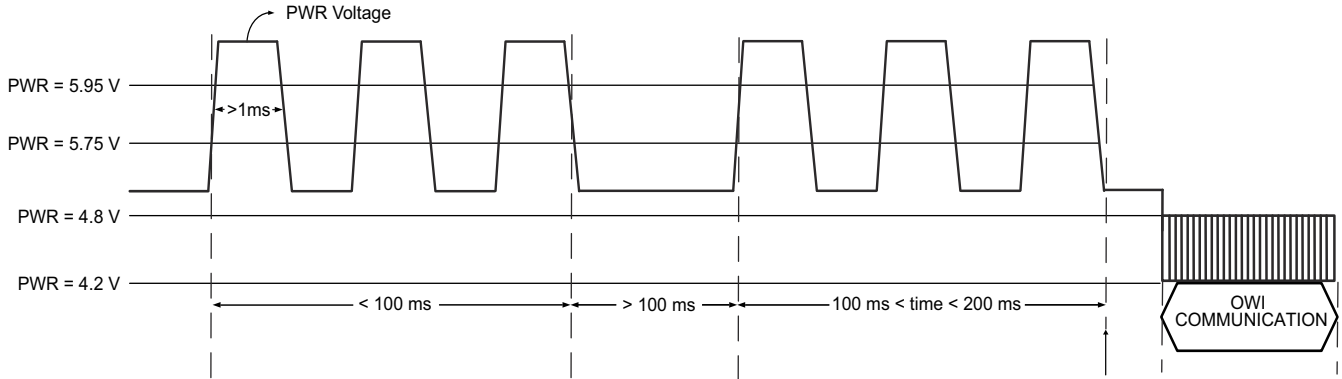


图 6-12. 使用过压驱动的 OWI 激活脉冲序列

6.5.1.2.2 停用 OWI 通信

要停用 OWI 通信并重新启动 PGA300 的执行模式，请将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b00。

6.5.1.3 OWI 协议

6.5.1.3.1 OWI 帧结构

6.5.1.3.1.1 标准字段结构

数据以字节大小数据包形式在单线制接口上进行传输。OWI 字段的第一位是起始位。该字段的接下来八位是 OWI 控制逻辑要处理的数据位。OWI 字段的最后一位是停止位。一组字段构成一个传输帧。一个传输帧由在单线制接口上完成一次传输操作所需的字段组成。OWI 字段的标准字段结构如 图 6-13 所示。

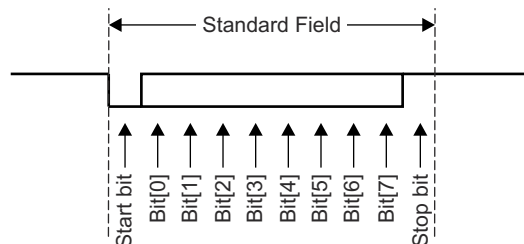


图 6-13. 标准 OWI 字段

6.5.1.3.1.2 帧结构

一个完整的单线数据传输操作在一个帧中完成，其结构如图 6-14 所示。

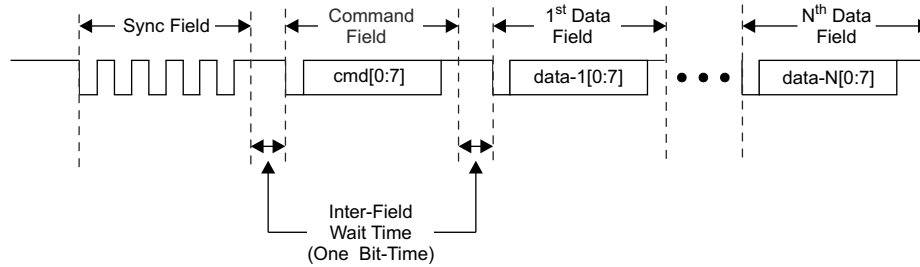


图 6-14. OWI 传输帧，N = 1 至 8

每个传输帧必须具有一个同步字段和一个命令字段，后跟零个至最多八个数据字段。同步字段和命令字段始终由控制器器件传输。数据字段可以由控制器或目标传输，具体取决于命令字段中提供的命令。命令字段决定数据字段的传输方向（控制器到目标或目标到控制器）。发送的数据字段数也由命令字段中的命令决定。字段间等待时间是可选项，对于目标或控制器来说可能是处理已接收到的数据所必需的。

备注

如果 OWI 在逻辑 -0 或逻辑 -1 状态下保持空闲状态超过 15ms，则 PGA300 通信将重置并要求从控制器接收同步字段作为下一次数据传输。

6.5.1.3.1.3 同步字段

同步字段是控制器发送的每个帧的第一个字段。目标器件使用同步字段来计算控制器发送的位宽。这个位宽用于准确接收控制器发送的所有后续字段。同步字段的格式如图 6-15 所示。

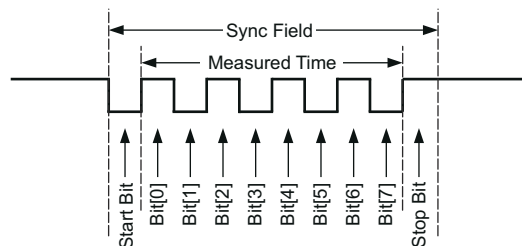


图 6-15. OWI 同步字段

备注

测量并比较连续同步字段位的宽度，以确定是否将有效的同步字段发送到 PGA300。如果任何两个连续同步字段位的位宽差大于 $\pm 25\%$ ，则 PGA300 会忽略 OWI 帧的其余部分；也就是说，PGA300 不响应 OWI 消息。

6.5.1.3.1.4 命令字段

命令字段是控制器发送的每个帧中的第二个字段。命令字段包含有关如何处理数据以及将数据发送到目标位置的说明。命令字段还可指示目标在读取操作期间将数据发送回控制器。要发送的数据字段的数量也由命令字段中的命令决定。该命令字段的格式如 图 6-16 中所示。

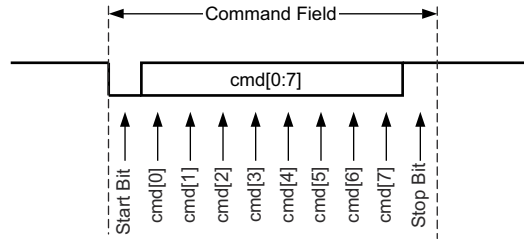


图 6-16. OWI 命令字段

6.5.1.3.1.5 数据字段

控制器在传输帧中发送命令字段后，将零个或多个数据字段发送到目标（写入操作）或控制器（读取操作）。数据字段可以是原始 EEPROM 数据，也可以是用于存储数据的地址位置。数据的格式由命令字段中的命令确定。数据字段的典型格式如 图 6-17 中所示。

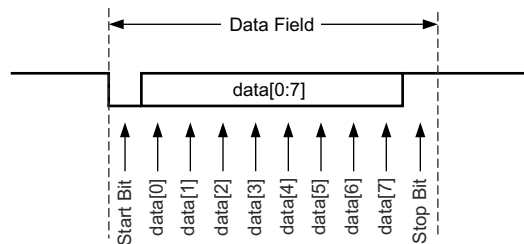


图 6-17. OWI 数据字段

6.5.1.3.2 OWI 命令

PGA300 支持以下五种 OWI 命令：

1. OWI 写入
2. OWI 读取初始化
3. OWI 读取响应
4. OWI 突发向 EEPROM 高速缓存写入
5. OWI 突发从 EEPROM 高速缓存读取

表 6-9. OWI 控制和状态寄存器页面解码

P2	P1	P0	控制和状态寄存器页面
0	0	0	控制和状态寄存器第 0 页
0	0	1	保留
0	1	0	控制和状态寄存器第二页
0	1	1	保留
1	0	0	保留
1	0	1	控制和状态寄存器第五页
1	1	0	保留
1	1	1	保留

6.5.1.3.2.1 OWI 写入命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	基本写入命令	0	P2	P1	P0	0	0	0	1
数据字段 1	目标地址	A7	A6	A5	A4	A3	A2	A1	A0
数据字段 2	需写入的数据字节	D7	D6	D5	D4	D3	D2	D1	D0

命令字段中的 P2、P1 和 P0 位决定了 OWI 访问的控制和状态寄存器页面。控制和状态寄存器页面解码如 [表 6-9](#) 所示。

6.5.1.3.2.2 OWI 读取初始化命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	读取初始化命令	0	P2	P1	P0	0	0	1	0
数据字段 1	获取地址	A7	A6	A5	A4	A3	A2	A1	A0

命令字段中的 P2、P1 和 P0 位决定了 OWI 访问的控制和状态寄存器页面。控制和状态寄存器页面解码如 [表 6-9](#) 所示。

6.5.1.3.2.3 OWI 读取响应命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	读取响应命令	0	1	1	1	0	0	1	1
数据字段 1	检索到的数据 (OWI 驱动数据输出)	D7	D6	D5	D4	D3	D2	D1	D0

6.5.1.3.2.4 OWI EEPROM 高速缓存突发写入命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	突发写入命令 (八字节)	1	1	0	1	0	0	0	0
数据字段 1	需写入的第一个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 2	需写入的第二个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 3	需写入的第三个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 4	需写入的第四个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 5	需写入的第五个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 6	需写入的第六个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 7	需写入的第七个数据字节	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 8	需写入的第八个数据字节	D7	D6	D5	D4	D3	D2	D1	D0

6.5.1.3.2.5 OWI EEPROM 高速缓存突发读取命令

字段位置	说明	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
命令字段	突发读取命令 (八字节)	1	1	0	1	0	0	1	1
数据字段 1	检索到的第一个数据字节。 EEPROM 高速缓存字节 0	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 2	检索到的第二个数据字节。 EEPROM 高速缓存字节 1	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 3	检索到的第三个数据字节。 EEPROM 高速缓存字节 2	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 4	检索到的第四个数据字节。 EEPROM 高速缓存字节 3	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 5	检索到的第五个数据字节。 EEPROM 高速缓存字节 4	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 6	检索到的第六个数据字节。 EEPROM 高速缓存字节 5	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 7	检索到的第七个数据字节。 EEPROM 高速缓存字节 6	D7	D6	D5	D4	D3	D2	D1	D0
数据字段 8	检索到第八个数据字节。 EEPROM 高速缓存字节 7	D7	D6	D5	D4	D3	D2	D1	D0

6.5.1.3.3 OWI 运营

6.5.1.3.3.1 写入操作

单线制接口上的写入操作由单个 OWI 帧组成。写入操作的命令字段指定要写入的控制和状态寄存器页面。第一个数据字段指定在该控制和状态寄存器页面中要写入的地址。第二个数据字段包含要写入目标器件（即 PGA300）中指定寄存器的数据。图 6-18 显示了写入操作。可选择发送数据字段三到八。目标会忽略这些额外的数据字段。

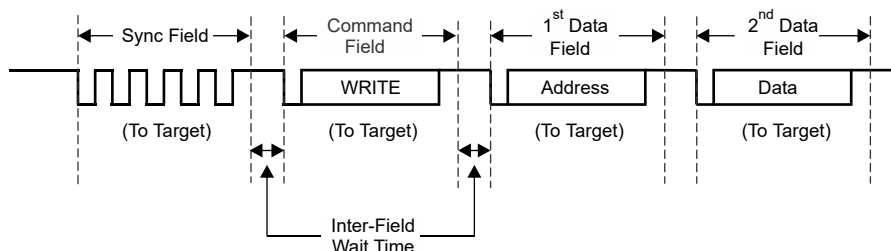


图 6-18. OWI 写入帧

6.5.1.3.3.2 读取操作

读取操作需要两个连续的 OWI 帧来将数据从目标移动到控制器。第一帧是读取初始化帧。此帧通知目标从目标器件内的特定寄存器位置检索数据，并准备通过 OWI 发送数据。读取初始化帧的命令字段指定要从哪个控制和状态寄存器页面读取。第一个数据字段指定要从该控制和状态寄存器页面中的哪个地址读取。可选择发送数据字段二到八。目标会忽略这些额外的数据字段。只有在控制器命令数据在后续帧（称为读取响应帧）中发送后，才会发送数据。在读取响应帧期间，发送读取响应命令字段后，数据方向会立即从控制器 → 目标变为目标 → 控制器。命令字段和数据字段之间有足够的時間间隔，以便信号驱动器改变方向。此过程的等待时间为 20μs，并且这个等待时间的计时器位于目标器件上。等待时间完成后，目标器件会发送请求的数据。控制器器件应已切换其信号驱动器并准备好接收数据。图 6-19 和图 6-20 显示了完成读取操作所需的两个读取帧。

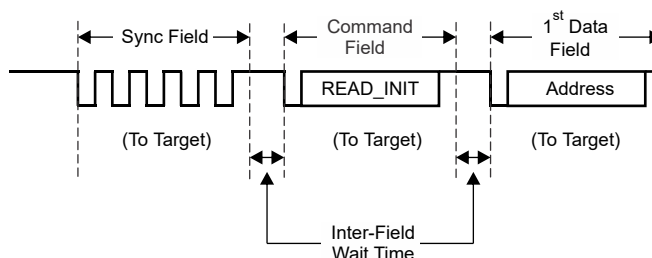


图 6-19. OWI 读取初始化帧

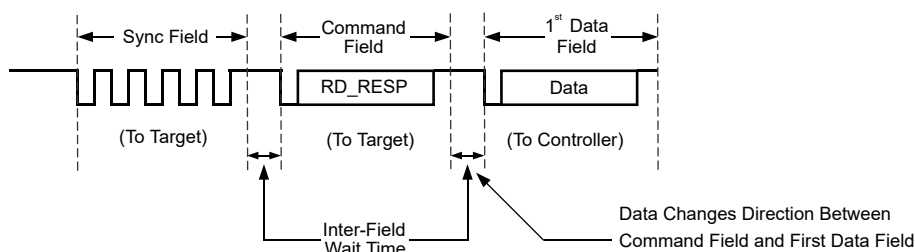


图 6-20. OWI 读取响应帧

6.5.1.3.3.3 EEPROM 高速缓存突发写入

EEPROM 高速缓存突发写入使用一个 OWI 帧将八字节数据写入 EEPROM 高速缓存，从而实现 EEPROM 快速编程。必须选择相应的 EEPROM 页面，然后才能将 EEPROM 高速缓存的内容传输到 EEPROM 存储单元。更多信息，请参阅 [EEPROM 编程过程](#) 部分。

6.5.1.3.3.4 EEPROM 高速缓存突发读取

EEPROM 高速缓存突发读取使用一个 OWI 帧从 EEPROM 高速缓存读取八字节数据，从而能够快速读取 EEPROM 高速缓存内容。读取过程用于验证对 EEPROM 高速缓存的写入。

6.5.2 存储器

6.5.2.1 EEPROM 存储器

图 6-21 显示 PGA300 的 EEPROM 结构。编程到 EEPROM 中的内容必须在写入之前传输到 EEPROM 高速缓存；也就是说，EEPROM 一次只能编程八个字节（一页）。EEPROM 读取时不需要 EEPROM 高速缓存。出于读取目的，将完整的 EEPROM 映射到控制和状态寄存器第五页中的地址空间（从 0x00 到 0x7F）。地址 0x00 映射到 EEPROM 第 0 页的字节 0，地址 0x7F 映射到 EEPROM 第 15 页的字节 7。

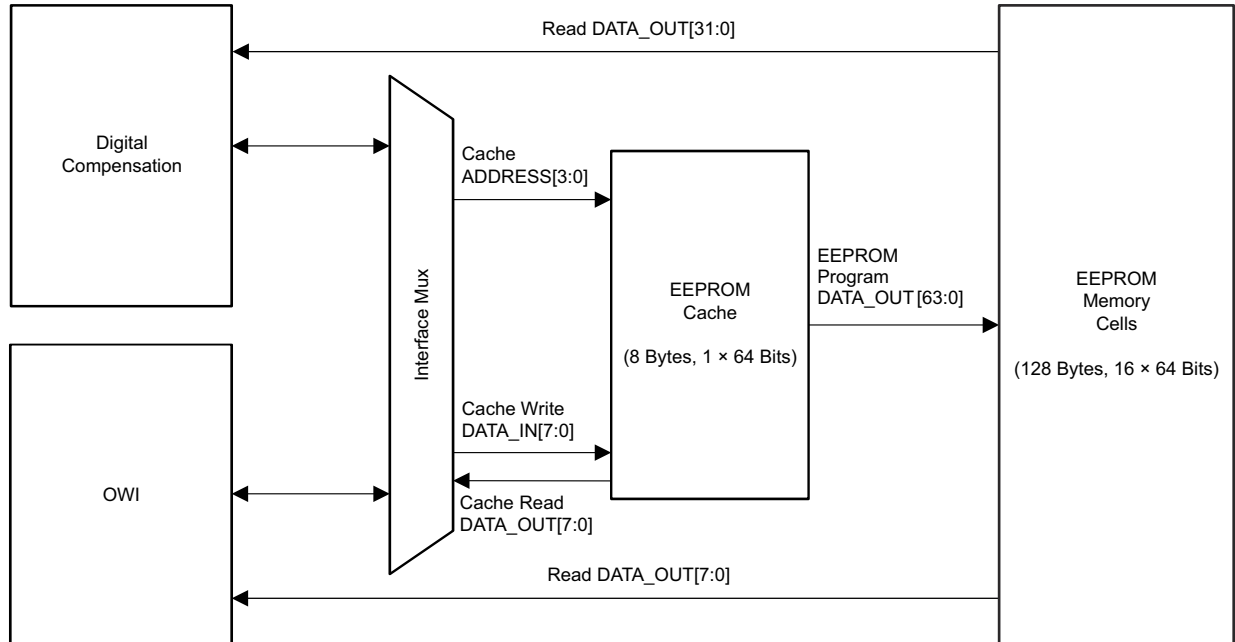


图 6-21. EEPROM 接口结构

6.5.2.1.1 EEPROM 高速缓存

EEPROM 高速缓存用于临时存储编程过程中传输到所选 EEPROM 位置的数据。

6.5.2.1.2 EEPROM 编程过程

EEPROM 分为 16 页，每页八个字节。通过写入八字节 EEPROM 高速缓存对 EEPROM 存储单元进行编程。高速缓存的内容通过以下方式传输到由 EEPROM 存储页面确定的 EEPROM 存储单元：

1. 将四位 EEPROM 页面写入 EEPROM_PAGE_ADDRESS 寄存器中的 ADDR[3:0] 位，以选择要写入的 EEPROM 页面。
2. 使用以下两种方法之一，通过写入 EEPROM_CACHE 寄存器空间来加载 8 字节 EEPROM 高速缓存：
 - OWI EEPROM 高速缓存突发写入命令可以在单个 OWI 帧中写入完整的 EEPROM 高速缓存。
 - 对控制和状态寄存器第五页中的地址 0x80 至 0x87 进行八次单独的 OWI 写入操作。所有八个字节都必须加载到 EEPROM_CACHE 寄存器中。
3. 作为可选的完整性检查，回读 EEPROM 高速缓存，以通过使用以下两种方法之一读取 EEPROM_CACHE 寄存器空间来验证 EEPROM 高速缓存是否正确写入：
 - OWI EEPROM 高速缓存突发读取命令可以在单个 OWI 帧中读取完整的 EEPROM 高速缓存。
 - 对控制和状态寄存器第五页中的地址 0x80 至 0x87 进行八次单独的 OWI 读取操作。
4. 设置 EEPROM_CTRL 寄存器中的 ERASE_AND_PROGRAM 位。设置该位会自动擦除选定的 EEPROM 存储器页面，并使用 EEPROM_CACHE 寄存器内容对该页进行编程。或者，可以通过向 EEPROM_CTRL 寄存器中的 ERASE 位写入 1 来擦除 EEPROM 存储器页面的内容，然后在擦除操作完成时向 EEPROM_CTRL 寄存器中的 PROGRAM 位写入 1。可以通过 EEPROM_STATUS 寄存器来监控擦除和编程操作的状态。

6.5.2.1.3 EEPROM 编程电流

EEPROM 编程过程在编程期间会在 PWR 引脚上产生一个额外的 6mA 电流。

6.5.2.1.4 EEPROM 存储器映射 CRC

EEPROM 存储器的最后一个字节，即 EEPROM_CRC_VALUE_USER 寄存器，是为存储器映射 CRC 而保留。此 CRC 值涵盖 EEPROM 存储器中的所有数据。每次写入 EEPROM_CRC_VALUE_USER 寄存器时，PGA300 都会计算 EEPROM 存储器中的 CRC 值，将计算得出的 CRC 值放入 EEPROM_CRC_VALUE_CALC 寄存器中，并根据 EEPROM_CRC_VALUE_USER 寄存器中编程的 CRC 值来验证该值。如果 EEPROM_CRC_VALUE_CALC 寄存器中计算得出的 CRC 值与 EEPROM_CRC_VALUE_USER 寄存器中编程的值相匹配，则会设置 EEPROM_CRC_STATUS 寄存器中的 CRC_GOOD 位。

也可以通过设置 EEPROM_CRC 寄存器中的 CALCULATE_CRC 位，随时启动 CRC 校验。EEPROM_CRC_STATUS 寄存器中的 CRC_CHECK_IN_PROG 位提供了 CRC 计算的状态，而 EEPROM_CRC_STATUS 寄存器中的 CRC_GOOD 位提供了 CRC 校验的结果。

CRC 计算伪代码如下：

```
currentCRC8 = 0xFF; // Current value of CRC8
for NextData
D = NextData;
C = currentCRC8;
begin
    nextCRC8_BIT0 = D_BIT7 ^ D_BIT6 ^ D_BIT0 ^ C_BIT0 ^ C_BIT6 ^ C_BIT7;
    nextCRC8_BIT1 = D_BIT6 ^ D_BIT1 ^ D_BIT0 ^ C_BIT0 ^ C_BIT1 ^ C_BIT6;
    nextCRC8_BIT2 = D_BIT6 ^ D_BIT2 ^ D_BIT1 ^ D_BIT0 ^ C_BIT0 ^ C_BIT1 ^ C_BIT2 ^ C_BIT6;
    nextCRC8_BIT3 = D_BIT7 ^ D_BIT3 ^ D_BIT2 ^ D_BIT1 ^ C_BIT1 ^ C_BIT2 ^ C_BIT3 ^ C_BIT7;
    nextCRC8_BIT4 = D_BIT4 ^ D_BIT3 ^ D_BIT2 ^ C_BIT2 ^ C_BIT3 ^ C_BIT4;
    nextCRC8_BIT5 = D_BIT5 ^ D_BIT4 ^ D_BIT3 ^ C_BIT3 ^ C_BIT4 ^ C_BIT5;
    nextCRC8_BIT6 = D_BIT6 ^ D_BIT5 ^ D_BIT4 ^ C_BIT4 ^ C_BIT5 ^ C_BIT6;
    nextCRC8_BIT7 = D_BIT7 ^ D_BIT6 ^ D_BIT5 ^ C_BIT5 ^ C_BIT6 ^ C_BIT7;
end
currentCRC8 = nextCRC8_D8;
endfor
```

备注

EEPROM CRC 计算在数字内核上电开始运行 340μs 后完成。

6.5.3 控制和状态寄存器

内部逻辑使用控制和状态寄存器与器件的模拟块进行交互。在配置模式下，控制和状态寄存器的设置优先于 EEPROM 寄存器的设置。在执行模式下，EEPROM 寄存器的设置生效。

7 寄存器映射

7.1 寄存器设置

在 PGA300 可用于任何应用之前，必须通过将各种 EEPROM 寄存器设置为所需值来配置该器件。表 7-1 列出了所有必须配置的 EEPROM 寄存器及其各自的默认配置。可通过写入 [EEPROM 寄存器](#) 部分中列出的相应 EEPROM 地址来配置寄存器。

表 7-1. 默认 EEPROM 寄存器设置

寄存器	值	说明
DAC_CONFIG	0x00	DAC 设置为绝对电压输出。
OP_STAGE_CTRL	0x08	输出配置为 4mA 至 20mA 电流输出模式。
BRDG_CTRL	0x00	电桥励磁设置为 2.5V。
P_GAIN_SELECT	0x00	P 增益设置为 5V/V。
T_GAIN_SELECT	0x00	T 增益设置为 1.33V/V。
TEMP_CTRL	0x40	I _{TEMP} 驱动已禁用且 T 信号链被设置为 V _{INT+} - V _{INT-} 。
TEMP_SE	0x00	T 增益设置为单端配置。
NORMAL_LOW_LSB	0x67	DAC 正常低电平输出设置为 0x0667。必须在校准期间更新。
NORMAL_LOW_MSB	0x06	DAC 正常低电平输出设置为 0x0667。必须在校准期间更新。
NORMAL_HIGH_LSB	0x9A	DAC 正常高电平输出设置为 0x399A。必须在校准期间更新。
NORMAL_HIGH_MSB	0x39	DAC 正常高电平输出设置为 0x399A。必须在校准期间更新。
LOW_CLAMP_LSB	0x34	DAC 钳位低电平输出设置为 0x0334。必须在校准期间更新。
LOW_CLAMP_MSB	0x03	DAC 钳位低电平输出设置为 0x0334。必须在校准期间更新。
HIGH_CLAMP_LSB	0xCF	DAC 钳位高电平输出设置为 0x3CCF。必须在校准期间更新。
HIGH_CLAMP_MSB	0x3C	DAC 钳位高电平输出设置为 0x3CCF。必须在校准期间更新。
DIAG_ENABLE	0x00	诊断已禁用。
EEPROM_LOCK	0x00	EEPROM 已解锁。
AFEDIAG_CFG	0x07	诊断下拉 (1MΩ) 和上拉 (1MΩ) 电阻器已启用， INP_UV 阈值 = 10%，INP_OV 阈值 = 70%
AFEDIAG_MASK	0x33	INP_UV、INP_OV 和 PGAIN_UV、PGAIN_OV 检测已启用。
SERIAL_NUMBER_BYTE0/1/2/3	0x00	客户指定的序列号。
EEPROM_CRC_VALUE_USER	0xB8	如果启用诊断，则必须在每次更改 EEPROM 时更新。

7.2 控制和状态寄存器

表 7-2. 控制和状态寄存器映射

寄存器名称	偏移	R/W	D7	D6	D5	D4	D3	D2	D1	D0	
控制和状态寄存器第 0 页											
MODE_CTRL	0x0C	R/W	RESERVED						MODE_SEL[1:0]		
控制和状态寄存器第二页											
PADC_DATA_LSB	0x20	R	PADC_DATA[7:0]								
PADC_DATA_MSB	0x21	R	PADC_DATA[15:8]								
TADC_DATA_LSB	0x24	R	TADC_DATA[7:0]								
TADC_DATA_MSB	0x25	R	TADC_DATA[15:8]								
DAC_REG_LSB	0x30	R/W	DAC_REG[7:0]								
DAC_REG_MSB	0x31	R/W	RESERVED			DAC_REG[13:8]					
DAC_CONFIG ⁽¹⁾	0x39	R/W	RESERVED								DAC_RATIO_M
OP_STAGE_CTRL ⁽¹⁾	0x3B	R/W	RESERVED			DACCAP_EN	4_20MA_EN	DAC_GAIN[2:0]			
BRDG_CTRL ⁽¹⁾	0x46	R/W	RESERVED						VBRDG_CTRL[1:0]		BRDG_EN
P_GAIN_SELECT ⁽¹⁾	0x47	R/W	P_INV	RESERVED			P_GAIN[4:0]				
T_GAIN_SELECT ⁽¹⁾	0x48	R/W	T_INV	RESERVED						T_GAIN[1:0]	
TEMP_CTRL ⁽¹⁾	0x4C	R/W	RESERVED	ITEMP_CTRL[2:0]			TEMP_MUX_CTRL[3:0]				
AFEDIAG	0x5A	R/W	TGAIN_UV	TGAIN_OV	PGAIN_UV	PGAIN_OV	RESERVED	INT_OV	INP_UV	INP_OV	
TEST_CTRL	0x67	R/W	RESERVED				TEST_TEMP_S E	RESERVED		TEST_DAC_EN	
控制和状态寄存器第五页											
EEPROM_ARRAY	0x00 - 0x7F	R									
EEPROM_CACHE	0x80 - 0x87	R/W									
EEPROM_PAGE_ADDRESS	0x88	R/W	RESERVED				ADDR[3:0]				
EEPROM_CTRL	0x89	R/W	RESERVED				FIXED_ERASE_PROG_TIME	ERASE_AND_PROGRAM	ERASE	PROGRAM	
EEPROM_CRC	0x8A	R/W	RESERVED							CALCULATE_CRC	
EEPROM_STATUS	0x8B	R	RESERVED					PROGRAM_IN_PROGRESS	ERASE_IN_PROGRESS	READ_IN_PROGRESS	

表 7-2. 控制和状态寄存器映射 (续)

寄存器名称	偏移	R/W	D7	D6	D5	D4	D3	D2	D1	D0
EEPROM_CRC_STATUS	0x8C	R	RESERVED						CRC_GOOD	CRC_CHECK_IN_PROG
EEPROM_CRC_VALUE_CALC	0x8D	R	EEPROM_CRC_CALC[7:0]							

(1) 寄存器既存在于控制和状态寄存器映射中，也存在于 EEPROM 寄存器映射中。控制和状态寄存器的设置在配置模式下生效。

7.3 EEPROM 寄存器

表 7-3. EEPROM 寄存器映射

寄存器名称	偏移	R/W	D7	D6	D5	D4	D3	D2	D1	D0
EEPROM 第 0 页 (ADDR[3:0] = 0x0)										
H0_LSB	0x00	R/W	H0[7:0]							
H0_MSB	0x01	R/W	H0[15:8]							
G0_LSB	0x02	R/W	G0[7:0]							
G0_MSB	0x03	R/W	G0[15:8]							
N0_LSB	0x04	R/W	N0[7:0]							
N0_MSB	0x05	R/W	N0[15:8]							
H1_LSB	0x06	R/W	H1[7:0]							
H1_MSB	0x07	R/W	H1[15:8]							
EEPROM 第一页 (ADDR[3:0] = 0x1)										
G1_LSB	0x00	R/W	G1[7:0]							
G1_MSB	0x01	R/W	G1[15:8]							
N1_LSB	0x02	R/W	N1[7:0]							
N1_MSB	0x03	R/W	N1[15:8]							
H2_LSB	0x04	R/W	H2[7:0]							
H2_MSB	0x05	R/W	H2[15:8]							
G2_LSB	0x06	R/W	G2[7:0]							
G2_MSB	0x07	R/W	G2[15:8]							
EEPROM 第二页 (ADDR[3:0] = 0x2)										
N2_LSB	0x00	R/W	N2[7:0]							
N2_MSB	0x01	R/W	N2[15:8]							
A0_LSB	0x02	R/W	A0[7:0]							
A0_MSB	0x03	R/W	A0[15:8]							
A1_LSB	0x04	R/W	A1[7:0]							
A1_MSB	0x05	R/W	A1[15:8]							
A2_LSB	0x06	R/W	A2[7:0]							
A2_MSB	0x07	R/W	A2[15:8]							

表 7-3. EEPROM 寄存器映射 (续)

寄存器名称	偏移	R/W	D7	D6	D5	D4	D3	D2	D1	D0
EEPROM 第三页 (ADDR[3:0] = 0x3)										
B0_LSB	0x00	R/W	B0[7:0]							
B0_MSB	0x01	R/W	B0[15:8]							
B1_LSB	0x02	R/W	B1[7:0]							
B1_MSB	0x03	R/W	B1[15:8]							
B2_LSB	0x04	R/W	B2[7:0]							
B2_MSB	0x05	R/W	B2[15:8]							
RESERVED	0x06	R/W	RESERVED							
RESERVED	0x07	R/W	RESERVED							
EEPROM 第四页 (ADDR[3:0] = 0x4)										
DAC_CONFIG ⁽¹⁾	0x00	R/W	RESERVED							DAC_RATIOMETRIC
OP_STAGE_CTRL ⁽¹⁾	0x01	R/W	RESERVED			DACCAP_EN	4_20MA_EN	DAC_GAIN[2:0]		
BRDG_CTRL ⁽¹⁾	0x02	R/W	RESERVED					VBRDG_CTRL[1:0]		RESERVED
P_GAIN_SELECT ⁽¹⁾	0x03	R/W	P_INV	RESERVED		P_GAIN[4:0]				
T_GAIN_SELECT ⁽¹⁾	0x04	R/W	T_INV	RESERVED					T_GAIN[1:0]	
TEMP_CTRL ⁽¹⁾	0x05	R/W	RESERVED	ITEMP_CTRL[2:0]			TEMP_MUX_CTRL[3:0]			
RESERVED	0x06	R/W	RESERVED							
RESERVED	0x07	R/W	RESERVED							
EEPROM 第五页 (ADDR[3:0] = 0x5)										
TEMP_SE	0x00	R/W	RESERVED							TEMP_SE
RESERVED	0x01	R/W	RESERVED							
NORMAL_LOW_LSB	0x02	R/W	NORMAL_LOW[7:0]							
NORMAL_LOW_MSB	0x03	R/W	RESERVED		NORMAL_LOW[13:8]					
NORMAL_HIGH_LSB	0x04	R/W	NORMAL_HIGH[7:0]							
NORMAL_HIGH_MSB	0x05	R/W	RESERVED		NORMAL_HIGH[13:8]					
LOW_CLAMP_LSB	0x06	R/W	LOW_CLAMP[7:0]							
LOW_CLAMP_MSB	0x07	R/W	RESERVED		LOW_CLAMP[13:8]					

表 7-3. EEPROM 寄存器映射 (续)

寄存器名称	偏移	R/W	D7	D6	D5	D4	D3	D2	D1	D0	
EEPROM 第六页 (ADDR[3:0] = 0x6)											
HIGH_CLAMP_LSB	0x00	R/W	HIGH_CLAMP[7:0]								
HIGH_CLAMP_MSB	0x01	R/W	RESERVED		HIGH_CLAMP[13:8]						
PADC_GAIN_LSB	0x02	R/W	PADC_GAIN[7:0]								
PADC_GAIN_MSB	0x03	R/W	PADC_GAIN[15:8]								
PADC_OFFSET_LSB	0x04	R/W	PADC_OFFSET[7:0]								
PADC_OFFSET_MSB	0x05	R/W	PADC_OFFSET[15:8]								
H3_LSB	0x06	R/W	H3[7:0]								
H3_MSB	0x07	R/W	H3[15:8]								
EEPROM 第七页 (ADDR[3:0] = 0x7)											
G3_LSB	0x00	R/W	G3[7:0]								
G3_MSB	0x01	R/W	G3[15:8]								
N3_LSB	0x02	R/W	N3[7:0]								
N3_MSB	0x03	R/W	N3[15:8]								
M0_LSB	0x04	R/W	M0[7:0]								
M0_MSB	0x05	R/W	M0[15:8]								
M1_MSB	0x06	R/W	M1[7:0]								
M1_LSB	0x07	R/W	M1[15:8]								
EEPROM 第八页 (ADDR[3:0] = 0x8)											
M2_LSB	0x00	R/W	M2[7:0]								
M2_MSB	0x01	R/W	M2[15:8]								
M3_LSB	0x02	R/W	M3[7:0]								
M3_MSB	0x03	R/W	M3[15:8]								
DIAG_ENABLE	0x04	R/W	RESERVED								DIAG_ENABLE
EEPROM_LOCK	0x05	R/W	RESERVED								EEPROM_LOCK
AFEDIAG_CFG	0x06	R/W	RESERVED	DIS_R_T	DIS_R_P	THRS[2:0]			PD[1:0]		
AFEDIAG_MASK	0x07	R/W	TGAIN_UV	TGAIN_OV	PGAIN_UV	PGAIN_OV	RESERVED	INT_OV	INP_UV	INP_OV	

表 7-3. EEPROM 寄存器映射 (续)

寄存器名称	偏移	R/W	D7	D6	D5	D4	D3	D2	D1	D0
EEPROM 第九页 (ADDR[3:0] = 0x9)										
RESERVED	0x00	R/W	RESERVED							
RESERVED	0x01	R/W	RESERVED							
DAC_FAULT_LSB	0x02	R/W	DAC_FAULT[7:0]							
DAC_FAULT_MSB	0x03	R/W	RESERVED			DAC_FAULT[13:8]				
TADC_GAIN_LSB	0x04	R/W	TADC_GAIN[7:0]							
TADC_GAIN_MSB	0x05	R/W	TADC_GAIN[15:8]							
TADC_OFFSET_LSB	0x06	R/W	TADC_OFFSET[7:0]							
TADC_OFFSET_MSB	0x07	R/W	TADC_OFFSET[15:8]							
EEPROM 第十页 (ADDR[3:0] = 0xA)										
SERIAL_NUMBER_BYTE0	0x00	R/W	SERIAL_NUMBER_BYTE0[7:0]							
SERIAL_NUMBER_BYTE1	0x01	R/W	SERIAL_NUMBER_BYTE1[7:0]							
SERIAL_NUMBER_BYTE2	0x02	R/W	SERIAL_NUMBER_BYTE2[7:0]							
SERIAL_NUMBER_BYTE3	0x03	R/W	SERIAL_NUMBER_BYTE3[7:0]							
RESERVED	0x04	R/W	RESERVED							
RESERVED	0x05	R/W	RESERVED							
RESERVED	0x06	R/W	RESERVED							
RESERVED	0x07	R/W	RESERVED							
EEPROM 第 15 页 (ADDR[3:0] = 0xF)										
RESERVED	0x00	R/W	RESERVED							
RESERVED	0x01	R/W	RESERVED							
RESERVED	0x02	R/W	RESERVED							
RESERVED	0x03	R/W	RESERVED							
RESERVED	0x04	R/W	RESERVED							
RESERVED	0x05	R/W	RESERVED							
RESERVED	0x06	R/W	RESERVED							
EEPROM_CRC_VALUE_USER	0x07	R/W	EEPROM_CRC_USER[7:0]							

(1) 寄存器既存在于控制和状态寄存器映射中，也存在于 EEPROM 寄存器映射中。EEPROM 寄存器的设置在执行模式下生效。

表 7-4 显示 EEPROM 的出厂编程默认值。请勿更改红色字体标记的字节值各自的默认值，否则器件将无法按规定运行。始终将如 表 7-4 中所示的默认值写入红色标记的字节。

表 7-4. EEPROM 默认值

EEPROM 页面	BYTE 0	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6	BYTE 7
0x0	0x00	0x00	0x00	0x00	0x00	0x00	0x00	0x00
0x1	0x00	0x00	0x00	0x00	0x00	0x00	0x00	0x00
0x2	0x00	0x00	0x00	0x00	0x00	0x00	0x00	0x00
0x3	0x00	0x00	0x00	0x00	0x00	0x00	0xFF	0xFF
0x4	0x00	0x08	0x00	0x00	0x00	0x40	0xFF	0x01
0x5	0x00	0xFF	0x67	0x06	0x9A	0x39	0x34	0x03
0x6	0xCF	0x3C	0x01	0x00	0x00	0x00	0x00	0x00
0x7	0x00	0x00	0x00	0x00	0x00	0x00	0x00	0x00
0x8	0x00	0x00	0x00	0x00	0x00	0x00	0x07	0x33
0x9	0xFF	0xFF	0xDD	0xCC	0x01	0x00	0x00	0x00
0xA	0x00	0x00	0x00	0x00	0xFF	0xFF	0xFF	0xFF
0xB	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF
0xC	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF
0xD	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF
0xE	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF
0xF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xFF	0xB8

7.4 寄存器说明

7.4.1 MODE_CTRL 寄存器

(CS 寄存器页面 : 0x0) (CS 偏移量 : 0x0C) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-1. MODE_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED						MODE_SEL[1:0]	
R/W-0b000000						R/W-0b00	

表 7-5. MODE_CTRL 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R/W	0b000000	保留 始终写入 0b000000。
1:0	MODE_SEL[1:0]	R/W	0b00	0b00 : 执行模式 0b01 : 请勿使用 0b10 : 请勿使用 0b11 : 配置模式。用于通过 OWI 读取和写入控制、状态和 EEPROM 寄存器。

7.4.2 PADC_DATA_LSB 和 PADC_DATA_MSB 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x20, 0x21) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

PADC_DATA_LSB 和 PADC_DATA_MSB 寄存器共同组成了可在配置模式下读取的 P ADC 转换结果 (PADC_DATA[15:0])。PADC_DATA[15:0] 数据以二进制补码格式提供。

图 7-2. PADC_DATA_LSB 寄存器

7	6	5	4	3	2	1	0
PADC_DATA[7:0]							
R-0bxxxxxxxx							

图 7-3. PADC_DATA_MSB 寄存器

7	6	5	4	3	2	1	0
PADC_DATA[15:8]							
R-0bxxxxxxxx							

7.4.3 TADC_DATA_LSB 和 TADC_DATA_MSB 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x24, 0x25) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

TADC_DATA_LSB 和 TADC_DATA_MSB 寄存器共同构成可在配置模式下读取的 T ADC 转换结果 (TADC_DATA[15:0])。TADC_DATA[15:0] 数据以二进制补码格式提供。

图 7-4. TADC_DATA_LSB 寄存器

7	6	5	4	3	2	1	0
TADC_DATA[7:0]							
R-0bxxxxxxxx							

图 7-5. TADC_DATA_MSB 寄存器

7	6	5	4	3	2	1	0
TADC_DATA[15:8]							
R-0bxxxxxxxx							

7.4.4 DAC_REG_LSB 和 DAC_REG_MSB 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x30、0x31) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

DAC_REG_LSB 和 DAC_REG_MSB 寄存器共同构成了可在配置模式下进行读取和写入的 DAC 输出代码 (DAC_REG[13:0])。DAC_REG[13:0] 数据以单极直接二进制格式提供。

图 7-6. DAC_REG_LSB 寄存器

7	6	5	4	3	2	1	0
DAC_REG[7:0]							
R/W-0bxxxxxxx							

图 7-7. DAC_REG_MSB 寄存器

7	6	5	4	3	2	1	0
RESERVED				DAC_REG[13:8]			
R/W-0b00				R/W-0bxxxxxx			

7.4.5 TC 和 NL 补偿系数 (h_x 、 g_x 、 n_x 和 m_x) 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：请参阅表 7-3) (EEPROM 偏移量：请参阅表 7-3)

H0_LSB 和 H0_MSB 寄存器共同构成 h_0 TC 和 NL 补偿系数 (H0[15:0])。H0[15:0] 数据以二进制补码格式提供。所有其他 TC 和 NL 补偿系数 (h_x 、 g_x 、 n_x 和 m_x) 都遵循相同的格式。

图 7-8. H0_LSB 寄存器

7	6	5	4	3	2	1	0
H0[7:0]							
R/W-0b00000000							

图 7-9. H0_MSB 寄存器

7	6	5	4	3	2	1	0
H0[15:8]							
R/W-0b00000000							

7.4.6 数字滤波器系数 (a_x 和 b_x) 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：请参阅表 7-3) (EEPROM 偏移量：请参阅表 7-3)

A0_LSB 和 A0_MSB 寄存器共同构成 a_0 数字滤波器系数 (A0[15:0])。A0[15:0] 数据以二进制补码格式提供。所有其他数字滤波器系数 (a_x 和 b_x) 都遵循相同的格式。有关数字滤波器系数设置的信息，请参阅 [滤波器系数](#) 部分。

图 7-10. A0_LSB 寄存器

7	6	5	4	3	2	1	0
A0[7:0]							
R/W-0b00000000							

图 7-11. A0_MSB 寄存器

7	6	5	4	3	2	1	0
A0[15:8]							
R/W-0b00000000							

7.4.7 NORMAL_LOW_LSB 和 NORMAL_LOW_MSB 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x5) (EEPROM 偏移量：0x02、0x03)

NORMAL_LOW_LSB 和 NORMAL_LOW_MSB 寄存器共同构成 NORMAL_LOW[13:0] DAC 输出阈值。任何低于 NORMAL_LOW[13:0] 阈值的 DAC 输出都被驱动为 LOW_CLAMP[13:0] DAC 输出代码。NORMAL_LOW[13:0] 数据以单极标准二进制格式提供。

图 7-12. NORMAL_LOW_LSB 寄存器

7	6	5	4	3	2	1	0
NORMAL_LOW[7:0]							
R/W-0b01100111							

图 7-13. NORMAL_LOW_MSB 寄存器

7	6	5	4	3	2	1	0
RESERVED		NORMAL_LOW[13:8]					
R/W-0b00		R/W-0b0000110					

7.4.8 NORMAL_HIGH_LSB 和 NORMAL_HIGH_MSB 寄存器

(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0x5) (EEPROM 偏移量 : 0x04、0x05)

NORMAL_HIGH_LSB 和 NORMAL_HIGH_MSB 寄存器共同构成 NORMAL_HIGH[13:0] DAC 输出阈值。任何高于 NORMAL_HIGH[13:0] 阈值的 DAC 输出都被驱动为 HIGH_CLAMP[13:0] DAC 输出代码。NORMAL_HIGH[13:0] 数据以单极标准二进制格式提供。

图 7-14. NORMAL_HIGH_LSB 寄存器

7	6	5	4	3	2	1	0
NORMAL_HIGH[7:0]							
R/W-0b10011010							

图 7-15. NORMAL_HIGH_MSB 寄存器

7	6	5	4	3	2	1	0
RESERVED		NORMAL_HIGH[13:8]					
R/W-0b00		R/W-0b111001					

7.4.9 LOW_CLAMP_LSB 和 LOW_CLAMP_MSB 寄存器

(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0x5) (EEPROM 偏移量 : 0x06、0x07)

LOW_CLAMP_LSB 和 LOW_CLAMP_MSB 寄存器一起构成了 LOW_CLAMP[13:0] DAC 输出值。任何低于 NORMAL_LOW[13:0] 阈值的 DAC 输出都被驱动为 LOW_CLAMP[13:0] DAC 输出代码。LOW_CLAMP[13:0] 数据以单极标准二进制格式提供。

图 7-16. LOW_CLAMP_LSB 寄存器

7	6	5	4	3	2	1	0
LOW_CLAMP[7:0]							
R/W-0b00110100							

图 7-17. LOW_CLAMP_MSB 寄存器

7	6	5	4	3	2	1	0
RESERVED		LOW_CLAMP[13:8]					
R/W-0b00		R/W-0b000011					

7.4.10 HIGH_CLAMP_LSB 和 HIGH_CLAMP_MSB 寄存器

(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0x6) (EEPROM 偏移量 : 0x00、0x01)

HIGH_CLAMP_LSB 和 HIGH_CLAMP_MSB 寄存器组合构成 HIGH_CLAMP[13:0] DAC 输出值。任何高于 NORMAL_HIGH[13:0] 阈值的 DAC 输出都被驱动为 HIGH_CLAMP[13:0] DAC 输出代码。HIGH_CLAMP[13:0] 数据以单极直接二进制格式提供。

图 7-18. HIGH_CLAMP_LSB 寄存器

7	6	5	4	3	2	1	0
HIGH_CLAMP[7:0]							
R/W-0b11001111							

图 7-19. HIGH_CLAMP_MSB 寄存器

7	6	5	4	3	2	1	0
RESERVED		HIGH_CLAMP[13:8]					

图 7-19. HIGH_CLAMP_MSB 寄存器 (续)

R/W-0b00

R/W-0b111100

7.4.11 PADC_GAIN_LSB 和 PADC_GAIN_MSB 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x6) (EEPROM 偏移量：0x02、0x03)

PADC_GAIN_LSB 和 PADC_GAIN_MSB 寄存器一起构成 P ADC 数字增益系数 (PADC_GAIN[15:0])。PADC_GAIN[15:0] 数据以二进制补码格式提供。不可能存在分数增益系数。这意味着值 0x0001 表示增益系数为 1x，而值 0x0010 表示增益系数为 2x。

图 7-20. PADC_GAIN_LSB 寄存器

7	6	5	4	3	2	1	0
PADC_GAIN[7:0]							
R/W-0b00000001							

图 7-21. PADC_GAIN_MSB 寄存器

7	6	5	4	3	2	1	0
PADC_GAIN[15:8]							
R/W-0b00000000							

7.4.12 PADC_OFFSET_LSB 和 PADC_OFFSET_MSB 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x6) (EEPROM 偏移量：0x04、0x05)

PADC_OFFSET_LSB 和 PADC_OFFSET_MSB 寄存器一起构成 P ADC 数字偏移系数 (PADC_OFFSET[15:0])。PADC_OFFSET[15:0] 数据以二进制补码格式提供。

图 7-22. PADC_OFFSET_LSB 寄存器

7	6	5	4	3	2	1	0
PADC_OFFSET[7:0]							
R/W-0b00000000							

图 7-23. PADC_OFFSET_MSB 寄存器

7	6	5	4	3	2	1	0
PADC_OFFSET[15:8]							
R/W-0b00000000							

7.4.13 DAC_FAULT_LSB 和 DAC_FAULT_MSB 寄存器
(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0x9) (EEPROM 偏移量 : 0x02、0x03)

DAC_FAULT_LSB 和 DAC_FAULT_MSB 寄存器共同构成 DAC_FAULT[13:0] DAC 输出值。启用诊断后，如果发生电源或信号链错误，DAC 输出将驱动为 DAC_FAULT[13:0] 值。DAC_FAULT[13:0] 数据以单极直接二进制格式提供。

电源或信号链错误指示优先于钳位条件。这意味着，如果 DAC 输出被钳位到 LOW_CLAMP[13:0] 或 HIGH_CLAMP[13:0] 值，并且发生电源或信号链错误，则 DAC 输出将驱动为 DAC_FAULT[13:0] 值。

图 7-24. DAC_FAULT_LSB 寄存器

7	6	5	4	3	2	1	0
DAC_FAULT[7:0]							
R/W-0b11011101							

图 7-25. DAC_FAULT_MSB 寄存器

7	6	5	4	3	2	1	0
RESERVED		DAC_FAULT[13:8]					
R/W-0b11		R/W-0b001100					

7.4.14 TADC_GAIN_LSB 和 TADC_GAIN_MSB 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x9) (EEPROM 偏移量：0x04、0x05)

TADC_GAIN_LSB 和 TADC_GAIN_MSB 寄存器共同构成 T ADC 数字增益系数 (TADC_GAIN[15:0])。TADC_GAIN[15:0] 数据以二进制补码格式提供。不可能存在分数增益系数。这意味着值 0x0001 表示增益系数为 1x，而值 0x0010 表示增益系数为 2x。

图 7-26. TADC_GAIN_LSB 寄存器

7	6	5	4	3	2	1	0
TADC_GAIN[7:0]							
R/W-0b00000001							

图 7-27. TADC_GAIN_MSB 寄存器

7	6	5	4	3	2	1	0
TADC_GAIN[15:8]							
R/W-0b00000000							

7.4.15 TADC_OFFSET_LSB 和 TADC_OFFSET_MSB 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x9) (EEPROM 偏移量：0x06、0x07)

TADC_OFFSET_LSB 和 TADC_OFFSET_MSB 寄存器共同构成 T ADC 数字偏移系数 (TADC_OFFSET[15:0])。TADC_OFFSET[15:0] 数据以二进制补码格式提供。

图 7-28. TADC_OFFSET_LSB 寄存器

7	6	5	4	3	2	1	0
TADC_OFFSET[7:0]							
R/W-0b00000000							

图 7-29. TADC_OFFSET_MSB 寄存器

7	6	5	4	3	2	1	0
TADC_OFFSET[15:8]							
R/W-0b00000000							

7.4.16 SERIAL_NUMBER_BYTE0/1/2/3 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0xA) (EEPROM 偏移量：0x00、0x01、0x02、0x03)

SERIAL_NUMBER_BYTEx 寄存器用于将用户定义的序列号编程到器件中。

图 7-30. SERIAL_NUMBER_BYTEx 寄存器

7	6	5	4	3	2	1	0
SERIAL_NUMBER_BYTEx[7:0]							
R/W-0b00000000							

7.4.17 DAC_CONFIG 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x39) (EEPROM 页面 : 0x4) (EEPROM 偏移量 : 0x00)

图 7-31. DAC_CONFIG 寄存器

7	6	5	4	3	2	1	0
RESERVED							DAC_RATIOMETRIC
R/W-0b0000000							R/W-0b0

表 7-6. DAC_CONFIG 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R/W	0b0000000	保留 始终写入 0b0000000。
0	DAC_RATIOMETRIC	R/W	0b0	在电流输出模式下设置为 0b0。 0b0 : DAC 处于绝对输出模式 0b1 : DAC 处于比例输出模式

7.4.18 OP_STAGE_CTRL 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x3B) (EEPROM 页面 : 0x4) (EEPROM 偏移量 : 0x01)

图 7-32. OP_STAGE_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED			DACCAP_EN	4_20MA_EN	DAC_GAIN[2:0]		
R/W-0b000			R/W-0b0	R/W-0b1	R/W-0b000		

表 7-7. OP_STAGE_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7:5	RESERVED	R/W	0b000	保留 始终写入 0b000。
4	DACCAP_EN	R/W	0b0	0b0 : 禁用 DACCAP 电容器 0b1 : 启用 DACCAP 电容器
3	4_20MA_EN	R/W	0b1	处于电压输出模式时设置为 0b0。 0b0 : 禁用 4mA 至 20mA 电流输出 0b1 : 启用 4mA 至 20mA 电流输出
2:0	DAC_GAIN[2:0]	R/W	0b000	处于电流输出模式时设置为 0b000。 0b000 : 禁用电压模式 0b001 : 增益 = 10V/V 0b010 : 增益 = 4V/V 0b011 : 保留 0b100 : 增益 = 2V/V 0b101 : 保留 0b110 : 增益 = 6.67V/V 0b111 : 保留

7.4.19 TEST_CTRL 寄存器

(CS 寄存器页面 : 0x02) (CS 偏移量 : 0x67) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-33. TEST_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED				TEST_TEMP_SE	RESERVED		TEST_DAC_EN
R/W-0b0000				R/W-0b0	R/W-0b00		R/W-0b0

表 7-8. TEST_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R/W	0b0000	保留 始终写入 0b0000。
3	TEST_TEMP_SE	R/W	0b0	0b0 : T 增益放大器在配置模式下的配置为单端运行 0b1 : T 增益放大器在配置模式下的配置为差分运行
2:1	RESERVED	R/W	0b00	保留 始终写入 0b00。
0	TEST_DAC_EN	R/W	0b0	0b0 : 在配置模式下禁用 DAC 输出 0b1 : 在配置模式下启用 DAC 输出并连接到 DAC 增益级

7.4.20 BRDG_CTRL 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x46) (EEPROM 页面 : 0x4) (EEPROM 偏移量 : 0x02)

图 7-34. BRDG_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED					VBRDG_CTRL[1:0]		BRDG_EN
R/W-0b00000					R/W-0b00		R/W-0b0

表 7-9. BRDG_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R/W	0b00000	保留 始终写入 0b00000。
2:1	VBRDG_CTRL[1:0]	R/W	0b00	0b00 : 电桥电源电压 = 2.5V 0b01 : 电桥电源电压 = 2.0V 0b10 : 电桥电源电压 = 1.25V 0b11 : 电桥电源电压 = 1.25V
0	BRDG_EN	R/W	0b0	BRDG_EN 仅在配置模式下可配置。无论 BRDG_EN 设置如何, BRDG_EN 始终在执行模式下启用。 0b0 : 在配置模式下禁用电桥电压 0b1 : 在配置模式下启用电桥电压

7.4.21 P_GAIN_SELECT 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x47) (EEPROM 页面 : 0x4) (EEPROM 偏移量 : 0x03)

图 7-35. P_GAIN_SELECT 寄存器

7	6	5	4	3	2	1	0
P_INV	RESERVED			P_GAIN[4:0]			
R/W-0b0	R/W-0b00			R/W-0b00000			

表 7-10. P_GAIN_SELECT 寄存器字段说明

位	字段	类型	复位	说明
7	P_INV	R/W	0b0	0b0 : 无反相 0b1 : 将 P 增益输出的输出反相
6:5	RESERVED	R/W	0b00	保留 始终写入 0b00。
4:0	P_GAIN[4:0]	R/W	0b00000	0b00000 : P 增益 = 5V/V 0b00001 : P 增益 = 5.48V/V 0b00010 : P 增益 = 5.97V/V 0b00011 : P 增益 = 6.56V/V 0b00100 : P 增益 = 7.02V/V 0b00101 : P 增益 = 8V/V 0b00110 : P 增益 = 9.09V/V 0b00111 : P 增益 = 10V/V 0b01000 : P 增益 = 10.53V/V 0b01001 : P 增益 = 11.11V/V 0b01010 : P 增益 = 12.5V/V 0b01011 : P 增益 = 13.33V/V 0b01100 : P 增益 = 14.29V/V 0b01101 : P 增益 = 16V/V 0b01110 : P 增益 = 17.39V/V 0b01111 : P 增益 = 18.18V/V 0b10000 : P 增益 = 19.05V/V 0b10001 : P 增益 = 20V/V 0b10010 : P 增益 = 22.22V/V 0b10011 : P 增益 = 25V/V 0b10100 : P 增益 = 30.77V/V 0b10101 : P 增益 = 36.36V/V 0b10110 : P 增益 = 40V/V 0b10111 : P 增益 = 44.44V/V 0b11000 : P 增益 = 50V/V 0b11001 : P 增益 = 57.14V/V 0b11010 : P 增益 = 66.67V/V 0b11011 : P 增益 = 80V/V 0b11100 : P 增益 = 100V/V 0b11101 : P 增益 = 133.33V/V 0b11110 : P 增益 = 200V/V 0b11111 : P 增益 = 400V/V

7.4.22 T_GAIN_SELECT 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x48) (EEPROM 页面 : 0x4) (EEPROM 偏移量 : 0x04)

图 7-36. T_GAIN_SELECT 寄存器

7	6	5	4	3	2	1	0
T_INV	RESERVED					T_GAIN[1:0]	
R/W-0b0	R/W-0b000000					R/W-0b00	

表 7-11. T_GAIN_SELECT 寄存器字段说明

位	字段	类型	复位	说明
7	T_INV	R/W	0b0	0b0 : 无反相 0b1 : 将 T 增益输出的输出反相
6:2	RESERVED	R/W	0b00000	保留 始终写入 0b00000。
1:0	T_GAIN[1:0]	R/W	0b00	0b00 : T 增益 = 1.33V/V 0b01 : T 增益 = 2V/V 0b10 : T 增益 = 5V/V 0b11 : T 增益 = 20V/V

7.4.23 TEMP_CTRL 寄存器

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x4C) (EEPROM 页面 : 0x4) (EEPROM 偏移量 : 0x05)

图 7-37. TEMP_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED	ITEMP_CTRL[2:0]			TEMP_MUX_CTRL[3:0]			
R/W-0b0	R/W-0b100			R/W-0b0000			

表 7-12. TEMP_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R/W	0b0	保留 始终写入 0b0。
6:4	ITEMP_CTRL[2:0]	R/W	0b100	0b000 : 25μA 0b001 : 50μA 0b010 : 100μA 0b011 : 500μA 0b1xx : 关闭
3:0	TEMP_MUX_CTRL[3:0]	R/W	0b0000	0b0000 : INT+ 和 INT - 0b0011 : VTEMP_INT-GND (内部温度传感器)

7.4.24 TEMP_SE 寄存器

(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0x5) (EEPROM 偏移量 : 0x00)

图 7-38. TEMP_SE 寄存器

7	6	5	4	3	2	1	0
RESERVED						TEMP_SE	
R/W-0b00000000						R/W-0b0	

表 7-13. TEMP_SE 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R/W	0b0000000	保留 始终写入 0b0000000。
0	TEMP_SE	R/W	0b0	0b0 : T 增益放大器配置为单端运行 0b1 : T 增益放大器配置为差分运行

7.4.25 DIAG_ENABLE 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x8) (EEPROM 偏移量：0x04)

图 7-39. DIAG_ENABLE 寄存器

7	6	5	4	3	2	1	0
RESERVED							DIAG_ENABLE
R/W-0b0000000							R/W-0b0

表 7-14. DIAG_ENABLE 寄存器字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R/W	0b0000000	保留 始终写入 0b0000000。
0	DIAG_ENABLE	R/W	0b0	0b0：诊断已禁用 0b1：诊断已启用

7.4.26 AFEDIAG_MASK 寄存器

(CS 寄存器页面：不适用) (CS 偏移量：不适用) (EEPROM 页面：0x8) (EEPROM 偏移量：0x07)

图 7-40. AFEDIAG_MASK 寄存器

7	6	5	4	3	2	1	0
TGAIN_UV	TGAIN_OV	PGAIN_UV	PGAIN_OV	RESERVED	INT_OV	INP_UV	INP_OV
R/W-0b0	R/W-0b0	R/W-0b1	R/W-0b1	R/W-0b0	R/W-0b0	R/W-0b1	R/W-0b1

表 7-15. AFEDIAG_MASK 寄存器字段说明

位	字段	类型	复位	说明
7	TGAIN_UV	R/W	0b0	0b0：禁用 T 增益输出引脚的欠压检测 0b1：启用 T 增益输出引脚的欠压检测
6	TGAIN_OV	R/W	0b0	0b0：禁用 T 增益输出引脚的过压检测 0b1：启用 T 增益输出引脚的过压检测
5	PGAIN_UV	R/W	0b1	0b0：禁用 P 增益输出引脚的欠压检测 0b1：启用 P 增益输出引脚的欠压检测
4	PGAIN_OV	R/W	0b1	0b0：禁用 P 增益输出引脚的过压检测 0b1：启用 P 增益输出引脚的过压检测
3	RESERVED	R/W	0b0	保留 始终写入 0b0。
2	INT_OV	R/W	0b0	0b0：禁用 T 增益输入引脚的过压检测 0b1：启用 T 增益输入引脚的过压检测
1	INP_UV	R/W	0b1	0b0：禁用 P 增益输入引脚的欠压检测 0b1：启用 P 增益输入引脚的欠压检测
0	INP_OV	R/W	0b1	0b0：禁用 P 增益输入引脚的过压检测 0b1：启用 P 增益输入引脚的过压检测

7.4.27 AFEDIAG_CFG 寄存器

(CS 寄存器页面: 不适用) (CS 偏移量: 不适用) (EEPROM 页面: 0x8) (EEPROM 偏移量: 0x06)

图 7-41. AFEDIAG_CFG 寄存器

7	6	5	4	3	2	1	0
RESERVED	DIS_R_T	DIS_R_P	THRS[2:0]		PD[1:0]		
R/W-0b0	R/W-0b0	R/W-0b0	R/W-0b001		R/W-0b11		

表 7-16. AFEDIAG_CFG 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R/W	0b0	保留 始终写入 0b0
6	DIS_R_T	R/W	0b0	0b0: 启用用于 INT+ 和 INT- 引脚开路/短路诊断的上拉电阻器 0b1: 禁用用于 INT+ 和 INT- 引脚开路/短路诊断的上拉电阻器
5	DIS_R_P	R/W	0b0	0b0: 启用用于 INP+ 和 INP- 引脚开路/短路诊断的下拉电阻器 0b1: 禁用用于 INP+ 和 INP- 引脚开路/短路诊断的下拉电阻器
4:2	THRS[2:0]	R/W	0b001	V _{BRG} = 2.5V : 0b000: INP_UV 阈值 = 编程 V _{BRG} 的 7.5% , INP_OV 阈值 = 编程 V _{BRG} 的 72.5% 0b001: INP_UV 阈值 = 编程 V _{BRG} 的 10% , INP_OV 阈值 = 编程 V _{BRG} 的 70% 0b010: INP_UV 阈值 = 编程 V _{BRG} 的 15% , INP_OV 阈值 = 编程 V _{BRG} 的 65% V _{BRG} = 2V : 0b011: INP_UV 阈值 = 编程 V _{BRG} 的 10% , INP_OV 阈值 = 编程 V _{BRG} 的 90% 0b100: INP_UV 阈值 = 编程 V _{BRG} 的 12.5% , INP_OV 阈值 = 编程 V _{BRG} 的 87.5% 0b101: INP_UV 阈值 = 编程 V _{BRG} 的 17.5% , INP_OV 阈值 = 编程 V _{BRG} 的 82.5% V _{BRG} = 1.25V : 0b110: INP_UV 阈值 = 编程 V _{BRG} 的 17.5% , INP_OV 阈值 = 编程 V _{BRG} 的 100% 0b111: INP_UV 阈值 = 编程 V _{BRG} 的 22.5% , INP_OV 阈值 = 编程 V _{BRG} 的 95%
1:0	PD[1:0]	R/W	0b11	0b00: 下拉电阻值 = 4M Ω 0b01: 下拉电阻值 = 2M Ω 0b10: 下拉电阻值 = 3M Ω 0b11: 下拉电阻值 = 1M Ω

7.4.28 AFEDIAG

(CS 寄存器页面 : 0x2) (CS 偏移量 : 0x5A) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-42. AFEDIAG 寄存器

7	6	5	4	3	2	1	0
TGAIN_UV	TGAIN_OV	PGAIN_UV	PGAIN_OV	RESERVED	INT_OV	INP_UV	INP_OV
R/W-0b0	R/W-0b0	R/W-0b0	R/W-0b0	R-0b0	R/W-0b0	R/W-0b0	R/W-0b0

表 7-17. AFEDIAG 寄存器字段说明

位	字段	类型	复位	说明
7	TGAIN_UV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 TGAIN_UV 标志在 T 增益配置为单端模式时始终被置位，因为其中一个端子始终处于地电位。 0b0：指示 T 增益输出引脚未欠压 0b1：指示 T 增益输出引脚欠压
6	TGAIN_OV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 0b0：指示 T 增益输出引脚未过压 0b1：指示 T 增益输出引脚过压
5	PGAIN_UV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 0b0：指示 P 增益输出引脚未欠压 0b1：指示 P 增益输出引脚欠压
4	PGAIN_OV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 0b0：指示 P 增益输出引脚未过压 0b1：指示 P 增益输出引脚过压
3	RESERVED	R/W	0b0	保留 始终写入 0b0。
2	INT_OV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 0b0：指示 T 增益输入引脚未过压 0b1：指示 T 增益输入引脚过压
1	INP_UV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 0b0：指示 P 增益输入引脚未欠压 0b1：指示 P 增益输入引脚欠压
0	INP_OV	R/W	0b0	写入 0b1 将位清零。写入 0b0 无效。 0b0：指示 P 增益输入引脚未过压 0b1：指示 P 增益输入引脚过压

7.4.29 EEPROM_LOCK 寄存器

(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0x8) (EEPROM 偏移量 : 0x05)

图 7-43. EEPROM_LOCK 寄存器

7	6	5	4	3	2	1	0
RESERVED							EEPROM_LOCK
R/W-0b00000000							R/W-0b0

表 7-18. EEPROM_LOCK 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R/W	0b00000000	保留 始终写入 0b00000000。
0	EEPROM_LOCK	R/W	0b0	0b0 : EEPROM 已解锁 - 可以访问 EEPROM 0b1 : EEPROM 已锁定 - 无法访问 EEPROM

7.4.30 EEPROM_PAGE_ADDRESS 寄存器

(CS 寄存器页面 : 0x5) (CS 偏移量 : 0x88) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-44. EEPROM_PAGE_ADDRESS 寄存器

7	6	5	4	3	2	1	0
RESERVED				ADDR[3:0]			
R/W-0b0000				R/W-0b0000			

表 7-19. EEPROM_PAGE_ADDRESS 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R/W	0b0000	保留 始终写入 0b0000。
3:0	ADDR[3:0]	R/W	0b0000	EEPROM 编程过程中使用的 EEPROM 页面地址

7.4.31 EEPROM_CTRL 寄存器

(CS 寄存器页面 : 0x5) (CS 偏移量 : 0x89) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-45. EEPROM_CTRL 寄存器

7	6	5	4	3	2	1	0
RESERVED				FIXED_ERASE_PROG_TIME	ERASE_AND_PROGRAM	ERASE	PROGRAM
R/W-0b0000				R/W-0b0	R/W-0b0	R/W-0b0	R/W-0b0

表 7-20. EEPROM_CTRL 字段说明

位	字段	类型	复位	说明
7:4	RESERVED	R/W	0b0000	保留 始终写入 0b0000。
3	FIXED_ERASE_PROG_TIME	R/W	0b0	0b0 : 使用小于 8ms 的变量时间作为擦除/编程时间。EEPROM 编程逻辑将确定对 EEPROM 存储器进行编程的持续时间。 0b1 : 使用固定的 8ms 作为擦除/编程时间
2	ERASE_AND_PROGRAM	R/W	0b0	0b0 : 无操作 0b1 : 擦除 EEPROM_PAGE_ADDRESS 指向的 EEPROM 存储器的内容并编程 EEPROM 高速缓存的内容
1	ERASE	R/W	0b0	0b0 : 无操作 0b1 : 擦除 EEPROM_PAGE_ADDRESS 指向的 EEPROM 存储器的内容
0	PROGRAM	R/W	0b0	0b0 : 无操作 0b1 : 将 EEPROM 高速缓存的内容编程到 EEPROM_PAGE_ADDRESS 指向的 EEPROM 存储器中

7.4.32 EEPROM_STATUS 寄存器

(CS 寄存器页面 : 0x5) (CS 偏移量 : 0x8B) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-46. EEPROM_STATUS 寄存器

7	6	5	4	3	2	1	0
RESERVED				PROGRAM_IN_PROGRESS	ERASE_IN_PROGRESS	READ_IN_PROGRESS	
R-0b00000				R-0b0	R-0b0	R-0b0	

表 7-21. EEPROM_STATUS 字段说明

位	字段	类型	复位	说明
7:3	RESERVED	R	0b00000	保留 始终写入 0b00000。
2	PROGRAM_IN_PROGRESS	R	0b0	0b0 : EEPROM 编程未进行 0b1 : EEPROM 编程正在进行
1	ERASE_IN_PROGRESS	R	0b0	0b0 : EEPROM 擦除未进行 0b1 : EEPROM 擦除正在进行
0	READ_IN_PROGRESS	R	0b0	0b0 : EEPROM 读取未进行 0b1 : EEPROM 读取正在进行

7.4.33 EEPROM_CRC 寄存器

(CS 寄存器页面 : 0x5) (CS 偏移量 : 0x8A) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-47. EEPROM_CRC 寄存器

7	6	5	4	3	2	1	0
RESERVED							CALCULATE_CRC
R/W-0b00000000							R/W-0b0

表 7-22. EEPROM_CRC 字段说明

位	字段	类型	复位	说明
7:1	RESERVED	R/W	0b00000000	保留 始终写入 0b00000000。
0	CALCULATE_CRC	R/W	0b0	0b0 : 无操作 0b1 : 计算 EEPROM CRC

7.4.34 EEPROM_CRC_STATUS 寄存器

(CS 寄存器页面 : 0x5) (CS 偏移量 : 0x8C) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-48. EEPROM_CRC_STATUS 寄存器

7	6	5	4	3	2	1	0
RESERVED						CRC_GOOD	CRC_CHECK_IN_PROG
R-0b0000000						R-0b0	R-0b0

表 7-23. EEPROM_CRC_STATUS 字段说明

位	字段	类型	复位	说明
7:2	RESERVED	R	0b0000000	保留 始终写入 0b0000000。
1	CRC_GOOD	R	0b0	0b0 : 编程的 EEPROM_CRC_VALUE_USER 与计算得出的 EEPROM_CRC_VALUE_CALC 不匹配 0b1 : 编程的 EEPROM_CRC_VALUE_USER 与计算得出的 EEPROM_CRC_VALUE_CALC 匹配
0	CRC_CHECK_IN_PROG	R	0b0	0b0 : EEPROM CRC 校验未进行 0b1 : EEPROM CRC 校验正在进行

7.4.35 EEPROM_CRC_VALUE_CALC 寄存器

(CS 寄存器页面 : 0x5) (CS 偏移量 : 0x8D) (EEPROM 页面 : 不适用) (EEPROM 偏移量 : 不适用)

图 7-49. EEPROM_CRC_VALUE_CALC 寄存器

7	6	5	4	3	2	1	0
EEPROM_CRC_CALC[7:0]							
R-0bxxxxxxx							

表 7-24. EEPROM_CRC_VALUE_CALC 字段说明

位	字段	类型	复位	说明
7:0	EEPROM_CRC_CALC[7:0]	R	0bxxxxxxx	由数字逻辑计算的 CRC 值。

7.4.36 EEPROM_CRC_VALUE_USER 寄存器

(CS 寄存器页面 : 不适用) (CS 偏移量 : 不适用) (EEPROM 页面 : 0xF) (EEPROM 偏移量 : 0x07)

图 7-50. EEPROM_CRC_VALUE_USER 寄存器

7	6	5	4	3	2	1	0
EEPROM_CRC_USER[7:0]							
R/W-0b10111000							

表 7-25. EEPROM_CRC_VALUE_USER 字段说明

位	字段	类型	复位	说明
7:0	EEPROM_CRC_USER[7:0]	R/W	0b10111000	用户写入的 CRC 值。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

PGA300 可用于各种应用，以测量压力和温度。根据应用的不同，器件可以配置为不同的输出模式，如 [典型应用](#) 部分中所示。

8.1.1 线束开路诊断

该器件允许由与 PGA300 相连的控制器执行开路诊断。具体来说，控制器可以通过在 OUT 线路上安装上拉或下拉电阻器来检测 PWR 或 GND 开路。

图 8-1 显示了 PWR 和 GND 引脚上可能出现的线束开路故障。

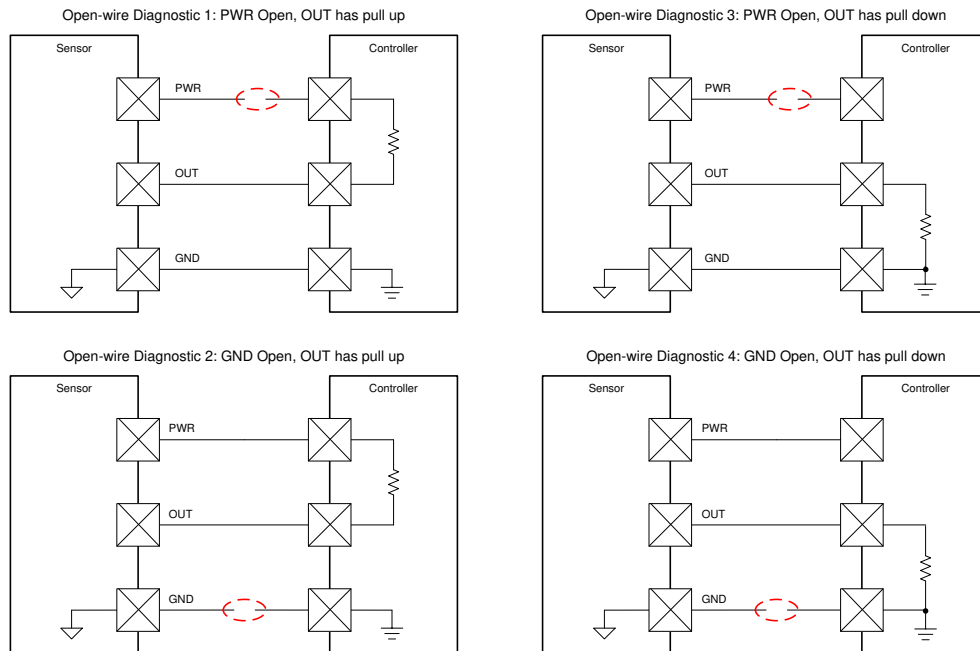


图 8-1. 线束开路诊断

8.2 典型应用

8.2.1 4mA 至 20mA 电流输出

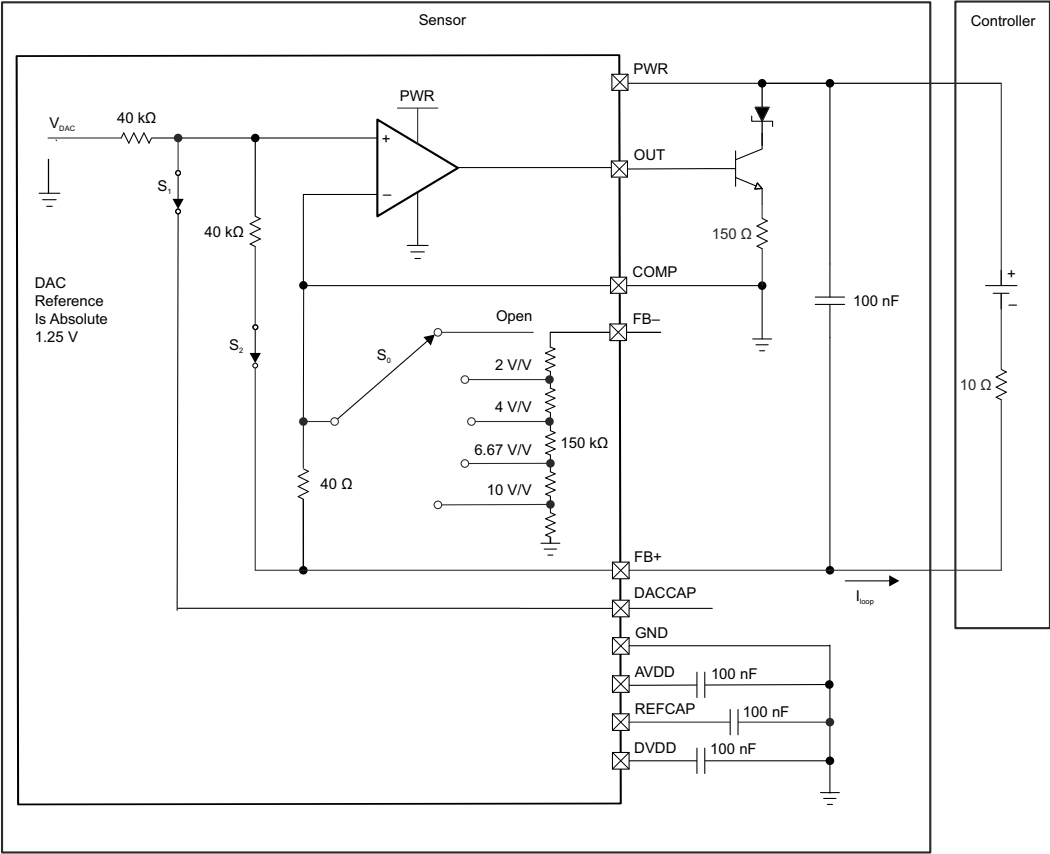


图 8-2. 4mA 至 20mA 电流输出图表

8.2.1.1 设计要求

使用内部电流感应电阻器对 PGA300 进行配置和编程，以实现 4mA 至 20mA 电流输出。

8.2.1.2 详细设计过程

8.2.1.2.1 外部组件

若要将 PGA300 配置为 4mA 至 20mA 电流输出，需要以下外部组件：

- 在 PWR 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 PWR 引脚。不得超过 PWR 引脚上的最大压摆率 0.5V/μs。
- 在 AVDD 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 AVDD 引脚。
- 在 DVDD 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 DVDD 引脚。
- 在 REFCAP 引脚与接地之间放置一个介于 10nF 和 1000nF 之间的电容器，并尽可能靠近 REFCAP 引脚。
- 在 COMP 引脚和 BJT 的发射极之间放置一个 150 Ω 的电阻器，以实现电流环路稳定性。
- 在 FB+ 引脚和控制器的负极端子之间放置一个 10 Ω 的电阻器，以测量电流。

8.2.1.2.2 编程和 EEPROM 设置

若要为电流输出模式编程和配置 PGA300，必须遵循以下顺序：

1. 发送 OWI 激活脉冲序列。
2. 将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b11 以切换到配置模式。
3. 在 OP_STAGE_CTRL 寄存器中编程 4_20mA_EN = 0b1 和 DAC_GAIN[2:0] = 0b000 以选择电流输出模式。
4. 将 DAC_CONFIG 寄存器中的 DAC_RATIOMETRIC 位编程到 0b0 以选择绝对输出模式。
5. 将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b00 以切换回执行模式。

默认情况下，PGA300 配置为在电流输出模式下运行。

8.2.1.3 应用曲线

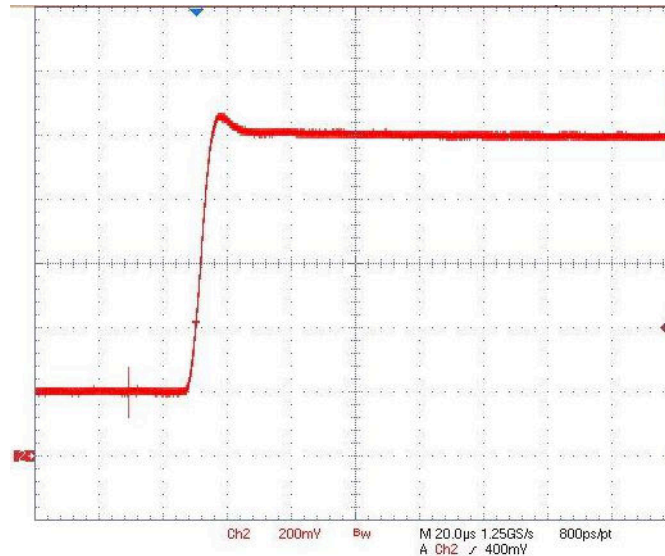


图 8-3. 从 4mA 到 20mA 的回路电流阶跃

PGA300 的 GND 引脚与控制器负极端子之间测得的电压。此测量包括内部 40 Ω 电阻器和外部 10 Ω 电阻器， $V_{PWR} = 15V$ 。所用的 DAC 代码为 0x880 和 0x2760，分别对应 4mA 和 20mA。

8.2.2 0V 至 10V 绝对电压输出

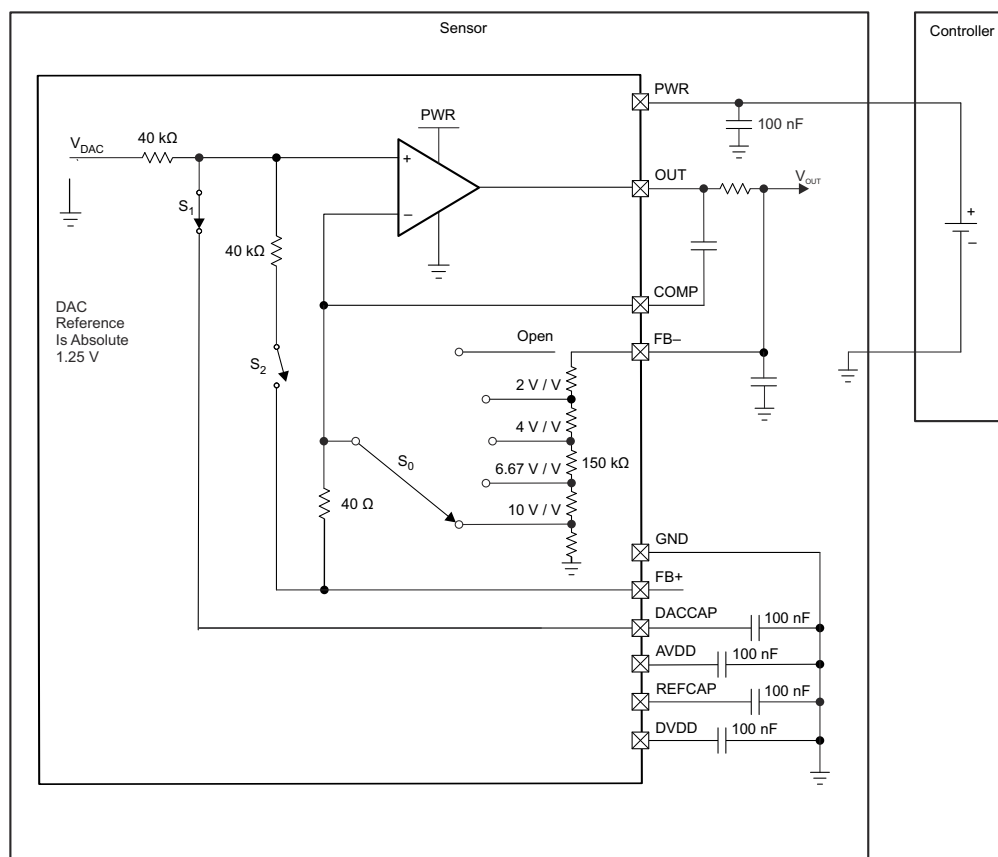


图 8-4. 0V 至 10V 绝对电压输出图表

8.2.2.1 设计要求

对 PGA300 进行配置和编程，以实现 0V 至 10V 绝对电压输出。

8.2.2.2 详细设计过程

8.2.2.2.1 外部组件

若要将 PGA300 配置为 0V 至 10V 绝对电压输出，需要以下外部组件：

- 在 PWR 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 PWR 引脚。
不得超过 PWR 引脚上的最大压摆率 0.5V/μs。
- 在 AVDD 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 AVDD 引脚。
- 在 DVDD 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 DVDD 引脚。
- 在 REFCAP 引脚与接地之间放置一个介于 10nF 和 1000nF 之间的电容器，并尽可能靠近 REFCAP 引脚。
- 通过 OUT 引脚驱动大容性负载时，可使用 COMP 引脚和隔离电阻器实现补偿。

8.2.3 0V 至 5V 比例电压输出

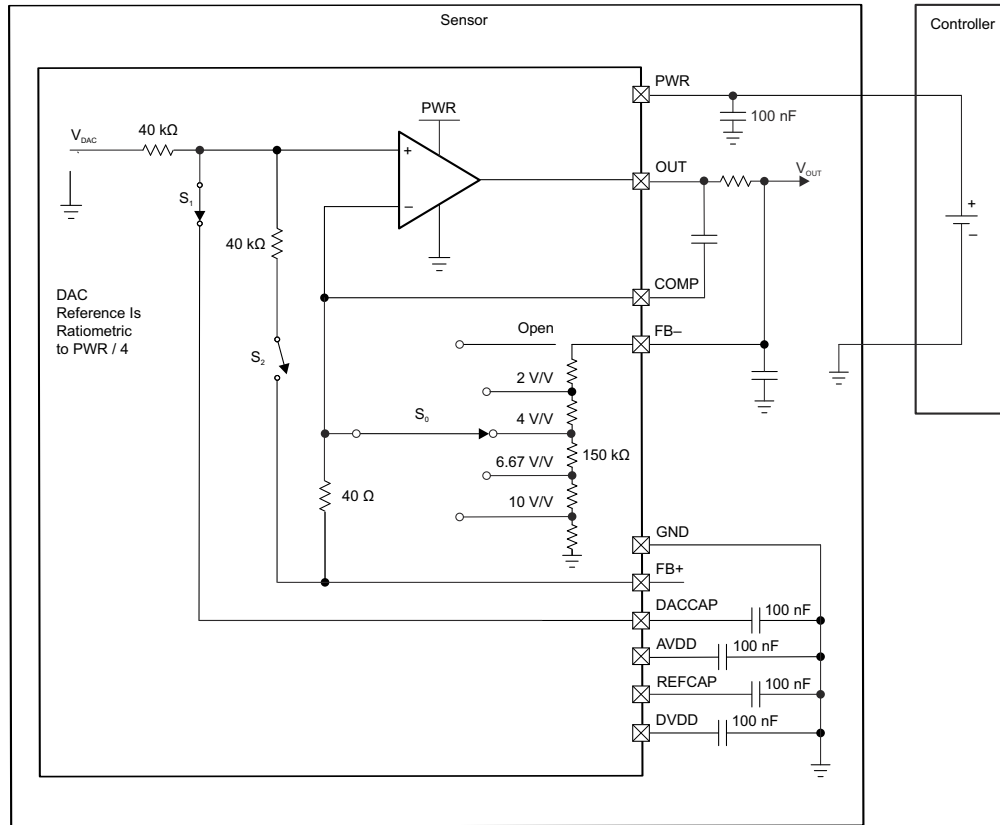


图 8-5. 0V 至 5V 比例电压输出图表

对 PGA300 进行配置和编程，以实现 0V 至 5V 比例电压输出。

8.2.3.2 详细设计过程

8.2.3.2.1 外部组件

若要将 PGA300 配置为 0V 至 5V 比例电压输出，需要以下外部组件：

- 在 PWR 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 PWR 引脚。
不得超过 PWR 引脚上的最大压摆率 0.5V/μs。
- 在 AVDD 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 AVDD 引脚。
- 在 DVDD 引脚和接地之间放置一个 100nF 的电容器，并尽可能靠近 DVDD 引脚。
- 在 REFCAP 引脚与接地之间放置一个介于 10nF 和 1000nF 之间的电容器，并尽可能靠近 REFCAP 引脚。
- 通过 OUT 引脚驱动大容性负载时，可使用 COMP 引脚和隔离电阻器实现补偿。

8.2.3.2.2 编程和 EEPROM 设置

若要为电压输出模式编程和配置 PGA300，必须遵循以下顺序：

- 发送 OWI 激活脉冲序列。
- 将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b11 以切换到配置模式。
- 将 OP_STAGE_CTRL 寄存器中的 4_20MA_EN 位编程到 0b0 以选择电压输出模式。
- 将 OP_STAGE_CTRL 寄存器中的 DAC_GAIN[2:0] 位编程到 0b010 以选择 4V/V 的 DAC 增益。
- 将 OP_STAGE_CTRL 寄存器中的 DACCAP_EN 位进行编程以连接或断开 DAC 输出端的外部电容器。
- 将 DAC_CONFIG 寄存器中的 DAC_RATIOMETRIC 位编程到 0b1 以选择比例式输出模式。
- 将 MODE_CTRL 寄存器中的 MODE_SEL[1:0] 位设置为 0b00 以切换回执行模式。

8.3 电源相关建议

PGA300 采用单电源输入引脚 (PWR)。PWR 引脚的最大转换率为 0.5V/μs，如 [建议运行条件](#) 表所示。较快的转换率可能会生成 POR。将一个 100nF 电源去耦电容器尽可能靠近 PWR 引脚放置。

8.4 布局

8.4.1 布局指南

在设计电路板以测试 PGA300 时，应采用标准布局实践。根据电路板中的层数，应将一个或多个 GND 平面作为内层插入。然而，考虑到使用 PGA300 的应用所需的外部元件数量有限，并且器件中的 NU 引脚数量有限，可以轻松设计一个简单的两层电路板。除此之外，PWR 去耦电容器应尽量靠近 PWR 引脚放置。同样，AVDD 和 DVDD 稳压器的 100nF 推荐电容器以及 REFCAP 的 10nF 至 1000nF 推荐电容器应尽可能靠近各自的引脚放置。

根据应用，FB-、FB+、COMP 和 OUT 的信号布线应避免彼此交叉，从而更大限度地减少耦合。

使用内部温度传感器时，必须在电路板设计中考虑热效应。将 PGA300 放置在尽可能靠近压力传感元件的位置。这种放置方式可确保内部温度传感器与检测元件有足够的热耦合。此外，如果在带有内部温度传感器的 4mA 至 20mA 输出模式下使用该器件，请将 BJT 尽可能远离 PGA300 和压力感应元件放置，以减少大电流输出端的额外发热。

8.4.2 布局示例

图 8-6 描述了前面讨论的在 PGA300 的六层插座式评估板 (EVM) 中实现的主要指南。两个主 GND 平面 (第二层和第五层) 用于为 EVM 中的每个信号层和电源平面 (第三层) 提供附近的 GND 平面。EVM 支持器件的电压和电流输出模式, 因此, 根据应用的不同, 需要进行 GND 分离。因此, 第二层是 EVM (IRETURN) 中大多数电路的实心 GND 平面。由于大多数电路以这个 GND 平面为基准, 因此第三层和第四层也包含连接到 IRETURN 的覆铜。该 GND 平面是 4mA 至 20mA 环路中使用的电源的返回路径。第五层是一个分割平面, 作为用于 EVM 的数字通信信号 (USBGND) 和器件中的接地引脚 (GND、AVSS 和 DVSS) 的接地基准, 也称为 ASICGND。EVM 提供了跳线以连接这三个平面或断开这三个平面之间的连接, 具体取决于所需的配置。

图 8-6 展示了为确保 PGA300 正常运行而建议使用的电容器。这些电容器尽可能靠近 EVM 上使用的插座的相应引脚放置。也可以观察到 FB-、FB+、COMP 和 OUT 的信号布线布置在同一层, 以避免相互交叉并更最大限度地减少耦合。

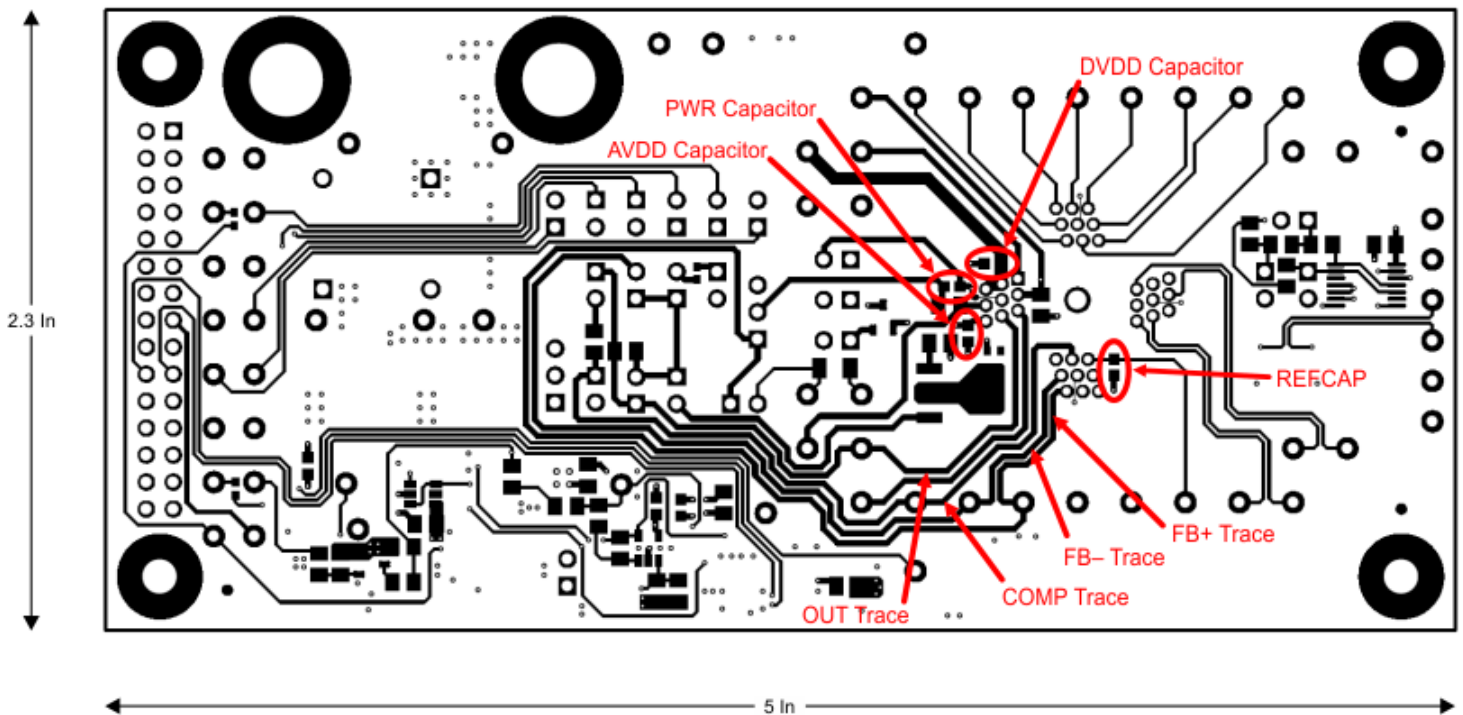


图 8-6. 布局图

9 器件和文档支持

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[PGA900 DAC 输出稳定性 应用手册](#)
- 德州仪器 (TI)，[将 PGA900 用作 4mA 至 20mA 电流环路变送器 应用手册](#)
- 德州仪器 (TI)，[了解 PGA900 DAC 增益放大器的开环增益 应用手册](#)
- 德州仪器 (TI)，[了解 PGA900 DAC 增益放大器的开环输出阻抗 应用手册](#)

9.2 商标

所有商标均为其各自所有者的财产。

9.3 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.4 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (August 2024) to Revision D (February 2025)	Page
• 首次公开发布完整数据表.....	1

Changes from Revision B (June 2020) to Revision C (August 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将提到 OWI 的旧术语实例全部更改为控制器和目标.....	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查看左侧的导航面板。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PGA300ARHHR	Active	Production	VQFN (RHH) 36	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	PGA300A RHH
PGA300ARHHR.A	Active	Production	VQFN (RHH) 36	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	PGA300A RHH
PGA300ARHHT	Active	Production	VQFN (RHH) 36	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	PGA300A RHH
PGA300ARHHT.A	Active	Production	VQFN (RHH) 36	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	PGA300A RHH

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
PGA300ARHHR	VQFN	RHH	36	2500	330.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2
PGA300ARHHT	VQFN	RHH	36	250	180.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
PGA300ARHHR	VQFN	RHH	36	2500	367.0	367.0	38.0
PGA300ARHHT	VQFN	RHH	36	250	210.0	185.0	35.0

GENERIC PACKAGE VIEW

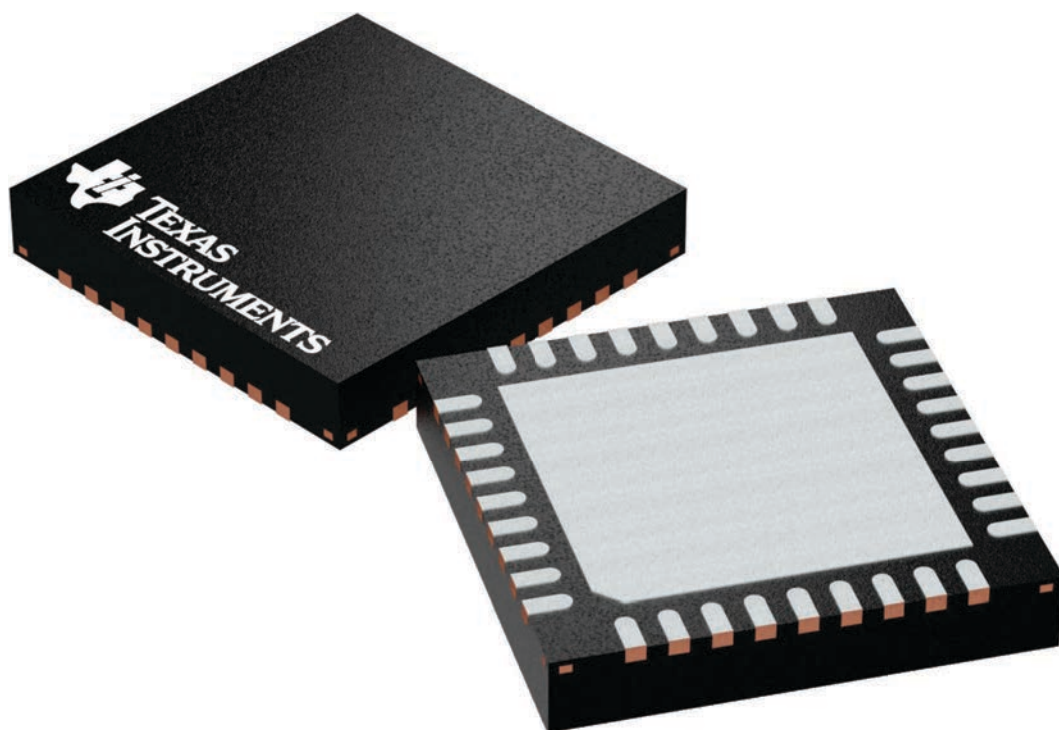
RHH 36

VQFN - 1 mm max height

6 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225440/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月