

Analog Engineer's Circuit

具有迟滞功能的同相比较器电路

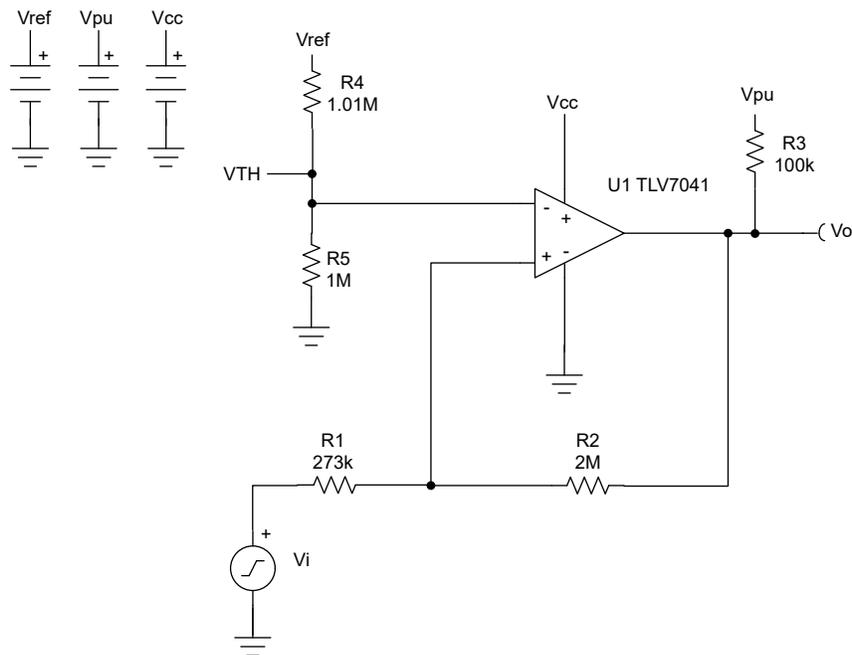


设计目标

输出		阈值			电源		
$V_o = \text{高电平}$	$V_o = \text{低电平}$	V_H	V_L	V_{HYS}	V_{CC}	V_{pu}	V_{ref}
$V_i > V_H$	$V_i < V_L$	1.7V	1.3V	400mV	3V	3V	3V

设计说明

比较器用于区分两种不同的信号电平。在存在噪声、信号变化或缓慢移动的信号的情况下，可以在恒定阈值下观察到输出端的不良转换。设置上限和下限迟滞阈值可消除这些不良输出转换。该电路示例聚焦于设计正反馈电阻器网络所需的步骤，以获得非反相比较器应用所需的迟滞。

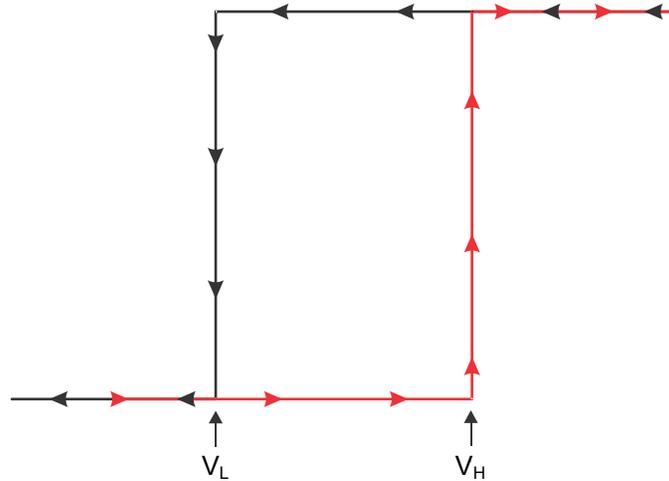


设计说明

- 迟滞阈值电压的精度与电路中使用的电阻器的容差、所选比较器的输入失调电压规格以及器件的任何内部迟滞相关。
- TLV7041 具有漏极开路输出级，因此需要上拉电阻器。

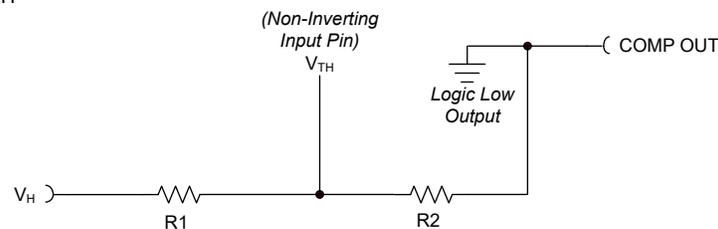
设计步骤

1. 选择比较器从高电平转换为低电平 (V_L) 和从低电平转换为高电平 (V_H) 的开关阈值。 V_L 是比较器输出转换为低电平所需的输入电压， V_H 是比较器输出高电平所需的输入电压。



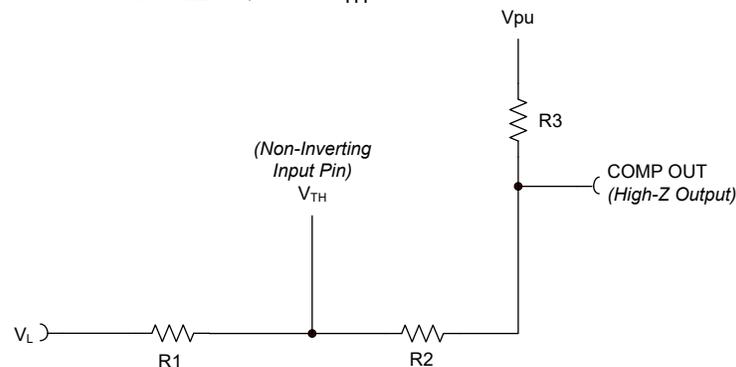
$$V_L=1.3V \text{ 和 } V_H=1.7V$$

2. 分析输入电压为 V_H 时的电路。此时， $V_o=0V$ ， 并且在比较器输出中启动向逻辑高电平的转换。求解比较器的同相引脚上的电压 V_{TH} 。



$$V_{TH} = V_H \times \left(\frac{R_2}{R_1 + R_2} \right)$$

3. 分析输入电压为 V_L 时的电路。此时， $V_o=V_{pu}$ (如果比较器具有推挽输出级， 则 $V_o=V_{cc}$)， 并且在比较器输出中启动向逻辑低电平的转换。使用叠加， 求解 V_{TH} 。



$$V_{TH} = V_L \times \left(\frac{R_2 + R_3}{R_1 + R_2 + R_3} \right) + V_{pu} \times \left(\frac{R_1}{R_1 + R_2 + R_3} \right)$$

4. 将 R_2 设置为较大的值以实现节能。可更改该电阻来满足特定设计规格， 但该电阻选择为 $2M\Omega$ 。 现将两个 V_{TH} 公式设为相等并求解 R_1 。

$$0 = (V_{PU}) \times R_1^2 + [V_{PU} \times R_2 + V_L \times (R_2 + R_3) - V_H \times R_2] \times R_1 + (V_L - V_H) \times (R_2^2 + R_2 \times R_3)$$

$$R_1 = 273.19\text{k}\Omega \cong \mathbf{273\text{k}\Omega}$$

5. 使用步骤 2 中导出的公式计算 V_{TH} 。

$$V_{\text{TH}} = V_{\text{H}} \times \left(\frac{R_2}{R_1 + R_2} \right)$$

$$V_{\text{TH}} = \mathbf{1.4958\text{V}}$$

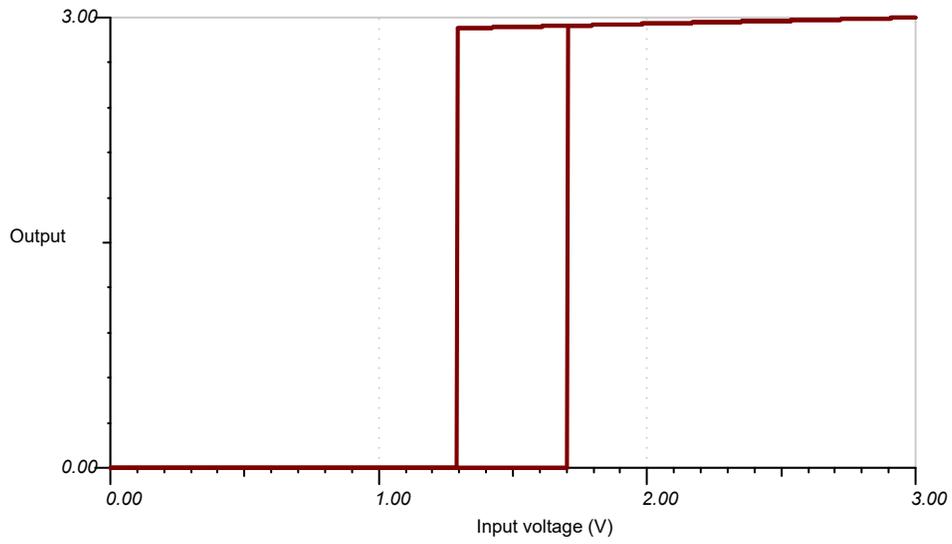
6. 为降低功耗，假设 R_5 的值为 $1\text{M}\Omega$ 。使用从基准电压 V_{REF} 的基础分压器得出的以下关系来计算 R_4 。反相端子的电压为 V_{TH} 。

$$V_{\text{TH}} = V_{\text{REF}} \times \left(\frac{R_5}{R_4 + R_5} \right)$$

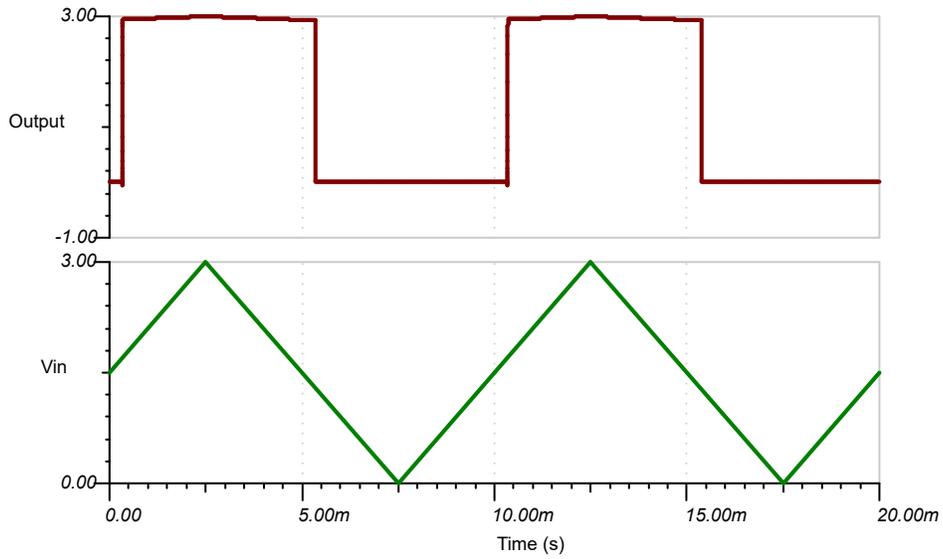
$$\Rightarrow R_4 = 1.0056\text{M}\Omega \cong \mathbf{1.01\text{M}\Omega}$$

设计仿真

直流传输仿真结果



瞬态仿真结果



设计参考资料

有关 TI 综合电路库的信息，请参阅 [模拟工程师电路手册](#)。

请参阅电路 SPICE 仿真文件 [SLVMCR2](#)。

有关大量比较器主题（包括迟滞、传播延迟和输入共模范围）的更多信息，请参阅 [TI 高精度实验室 - 运算放大器](#)。

设计特色比较器

TLV7031、TLV7041	
输出类型	PP (7031)、OD (7041)
V_{CC}	1.6V 至 6.5V
V_{inCM}	轨到轨
V_{OS}	$\pm 100\mu V$
V_{HYS}	7mV
I_q	335nA/通道
t_{pd}	3 μs
通道数	1 和 2
TLV7041 产品页面	

设计备用比较器

	TLV1701	TLV7011、TLV7011
输出类型	集电极开路	PP (7011)、OD (7021)
V_{CC}	2.2V 至 36V	1.6V 至 5.5V
V_{inCM}	轨到轨	轨到轨
V_{HYS}	不适用	4.2mV
V_{OS}	$\pm 500\mu V$	$\pm 500\mu V$
I_q	55 μA /通道	335nA/通道
t_{pd}	560ns	3 μs
通道数	1、2 和 4	1 和 2
	TLV1701 产品页面	TLV7011 产品页面

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司