

## 汽车级音频功放 TAS6424-Q1/TPA6404-Q1 设计注意事项

Charles Zhang

### ABSTRACT

**TAS6424/TPA6404** 系列产品在业界最先采用 **2.1MHz** 开关频率帮助减小系统尺寸，降低成本。该系列产品在汽车影音娱乐系统，车载音响，电动汽车模拟引擎声音系统等产品中均有广泛应用。本文列出了该系列产品在应用中的常见的注意事项，包括输出滤波电路设计，输入电路设计，负载诊断功能，**EMC** 设计，热设计等，并给出了相应的解决办法。

### Contents

1.	Class D 输出频谱 .....	2
2.	输出滤波器设计 .....	2
	2.1 LC 滤波器设计步骤 .....	2
	2.2 LC 滤波器设计常见问题 .....	4
3.	输入电路设计 .....	6
	3.1 数字输入接口设计 .....	6
	3.2 模拟输入接口设计 .....	7
4.	负载诊断设计 .....	8
	4.1 DC 与 AC 负载诊断 .....	8
	4.2 line out 负载诊断 .....	8
	4.2 负载诊断时间 .....	9
	4.3 实时负载诊断 .....	9
5.	EMC 设计注意事项 .....	10
	5.1 电路设计注意点 .....	10
	5.2 Layout 设计注意点 .....	11
6.	热设计注意事项 .....	12
7.	小结 .....	Error! Bookmark not defined.
8.	参考文献 .....	13

## 1. Class D 输出频谱

区别于 AB 类功放的功率器件工作于线性放大状态，D 类功放的功率器件，通常以远高于音频范围的频率工作在开关状态。基于脉冲宽度调制的原理，D 类功放根据输入信号控制每个开关周期的占空比，等效输出相应的音频信号，因此其频谱信号相对复杂。图 1 是基于 Simplis 仿真得到的 Class D 输出频谱示例，开关频率是 200KHz，输入信号频率是 1KHz。可见 D 类功放的输出频谱上，除了常见的基波信号以及谐波信号，还存在高频的开关信号及其谐波信号，所以在 D 类功放的应用中，通常需要设计滤波器来滤除高频开关信号。若开关信号频率越高，则相同的滤波器在开关频率处的滤波效果更好，TI 的 TAS6424 是采用的 2.1MHz 开关频率，能够让设计者使用更小尺寸，更高带宽的滤波器来达到滤波效果。

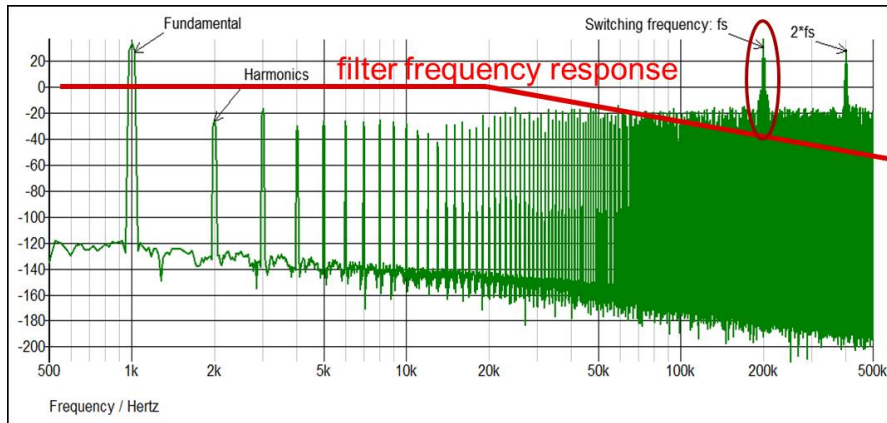


图 1: D 类功放的输出频谱

## 2. 输出滤波器设计

### 2.1 LC 滤波器设计步骤

巴特沃斯滤波器由于在通频带范围内频响特性平坦，被称为最大平坦滤波器，而且其设计简单，所以很多情况下都是按照巴特沃斯滤波器来进行设计。二阶巴特沃斯归一化表达式如式(1)所示，

$$G(s) = \frac{1}{s^2 + \sqrt{2}s + 1} \quad \text{公式(1)}$$

将 Class D 的 RLC 滤波电路的传递函数化简为归一化表达式，如式(2)所示，

$$G(s) = \frac{\frac{1}{LC}}{s^2 + \frac{1}{RC}s + \frac{1}{LC}} = \frac{1}{(\sqrt{LC}s)^2 + \frac{L}{R\sqrt{LC}}(\sqrt{LC}s) + 1} \quad \text{公式(2)}$$

对比可得，如果要将 LC 滤波电路设计成为巴特沃斯滤波器，那么

$$\frac{1}{\sqrt{LC}} = \omega_0, \frac{L}{R} \omega_0 = \sqrt{2} \quad \text{公式(3)}$$

则滤波器的大致设计步骤为

- 1) 选择合适的截止频率
- 2) 根据负载的阻抗计算 LC 滤波器的电感值  $L$ ，选择最为接近的器件参数
- 3) 根据截止频率与第二步计算出来的  $L$  值计算  $C$  值，选择最为接近的器件参数
- 4) 评估测试滤波器性能

上述步骤也可以看出，对于不同阻抗的喇叭，如果要设计出相同的截止频率，就需要不同的电感，电容值；而对于设计好的 LC 滤波器，如果更换负载阻抗，其阻尼系数发生变化，其频响特性曲线就不是典型的巴特沃斯滤波器。如图 2 所示，对于相同的 LC 滤波参数，当  $\zeta = 0.707$  时，系统频响特性曲线最为平坦，当  $\zeta < 0.707$  时，频响特性曲线有谐振峰；当  $\zeta > 0.707$  时，频响特性曲线过早开始衰减。

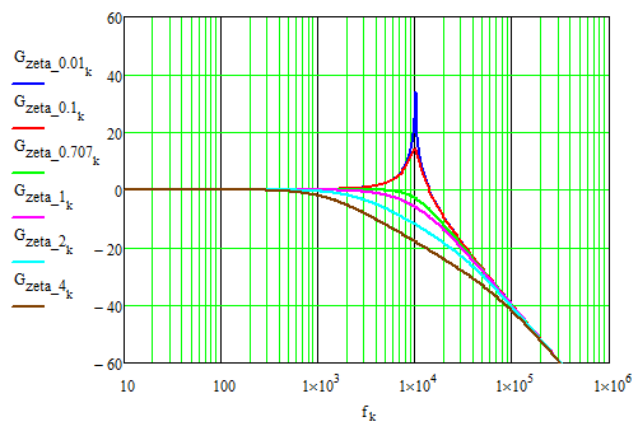


图 2：频响特性曲线

在车载音响中，以 2ohm 和 4ohm 的喇叭为主。因此在进行 TAS6424 滤波器设计时，应兼顾 2ohm 与 4ohm 负载。按照上述设计步骤，

- 1) LC 滤波器主要为了滤除高频开关信号，从频域的角度来看，需要 LC 滤波器的频响曲线在开关频率处有足够的衰减，一般要求衰减大约 40dB 以上，即开关频率是 LC 谐振频率的 10 倍以上。当开关频率比较低的时候，LC 的谐振频率也不能太低，避免落入音频范围内影响声音信号。当采用 2.1MHz 开关频率，可以设计 LC 滤波器以获得更大的衰减幅度，此处选择大约 80K 左右的谐振频率，则 2.1MHz 开关频率处可以有大约 57dB 的衰减。
- 2) 以 2ohm 喇叭为例，等效成两个 1ohm 阻抗串联，按照公式 (3)，可以算出  $L \approx 2.8\mu H$ ，考虑到需要兼容 4ohm 喇叭，应就近选择偏大一点的感值，故在常见感值中选择  $3.3\mu H$  电感。
- 3) 根据电感值及公式 (3)，可计算  $C \approx 1.2\mu F$ ， $C$  取偏小的  $1\mu F$  电容。
- 4) 评估滤波器性能，将上述所选的  $L, C$  的参数，结合 2ohm 及 4ohm 等效的一半阻抗值进行频响特性曲线计算，结果如图 3 所示。可以看出在中频段，对于 2ohm 喇叭，比标准的巴特沃斯滤波器衰减的稍微快一些；对于 4ohm 喇叭，在中频段频响曲线有上翘。但是对于低频段，20Hz~20KHz 音频范围内，频响特性曲线几乎是水平的，符合设计要求。

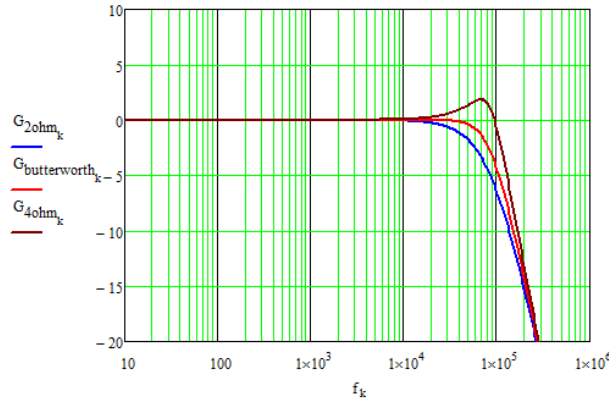


图 3 不同阻抗的频响特性曲线

## 2.2 LC 滤波器设计常见问题

在 Class D 的 LC 滤波器设计中，电感是非常重要的器件。除了感值之外，DCR，饱和电流，温升电流，感值-电流特性曲线也都是很关键的参数。

### 2.2.1 电感饱和和电流

一般情况下，相同封装的电感，感值越大，饱和电流越小；相同感值的电感，封装越小，其饱和电流越小。部分设计受尺寸限制，会选取较小尺寸的电感，这样芯片的饱和电流也会偏低，在启动的瞬间或者大功率输出时容易触发过流保护。尤其是在汽车应用中，电池电压可以在 6~16V 变动，部分厂商要求 18V 能工作一小时，当  $V_{in}$  比较高，芯片不能启动，而  $V_{in}$  比较低时芯片能启动，有较大可能性是  $V_{in}$  高时，启动电流较大，电感饱和进而电流非线性上升触发 OCP 保护。

### 2.2.2 电感材质

从电感选型的角度，相比于传统的铁氧体电感（Ferrite core），金属合金电感（Metal Alloy Core）会展现出更好的温度特性，电流饱和特性以及 EMC 性能。本文第 5 章会从电路层面进行分析 EMC 的设计，若仅从电感材质进行分析，两种电感的磁泄露仿真效果图如图 4(a)，4(b)所示，金属合金电感的对外辐射的能量明显小于铁氧体电感。

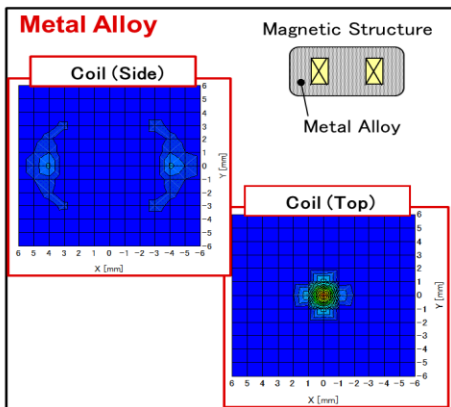


图 4(a) 金属合金电感漏磁

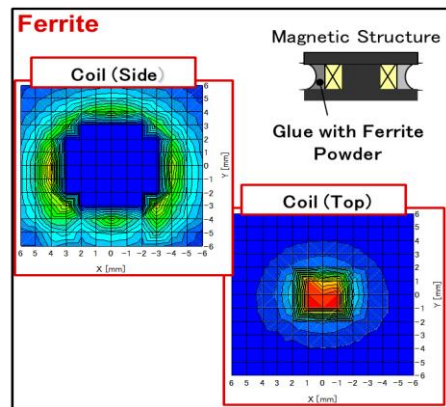


图 4(b) 铁氧体电感漏磁

### 2.2.3 电感非线性

电感的非线性是引起 Class D 的 THD 变差的原因之一，传统的 Class AB 的 THD+N vs Power 曲线随着功率的增加，THD+N 越来越小，输出电压幅值接近供电电压后，波形开始失真，THD+N 迅速变大；而 class D 随着输出功率的增加，在中等功率处，THD+N 会稍微变大一些。随着输出功率继续增大，输出电压接近供电电压，波形失真，THD+N 迅速变大。如图 5(a)，图 5(b)所示。

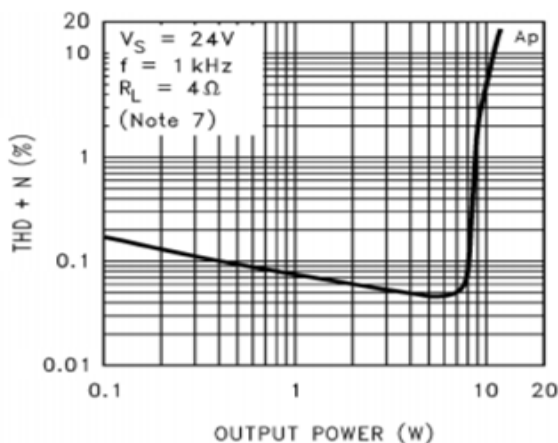


图 5(a) LM4755 THD+N vs Freq

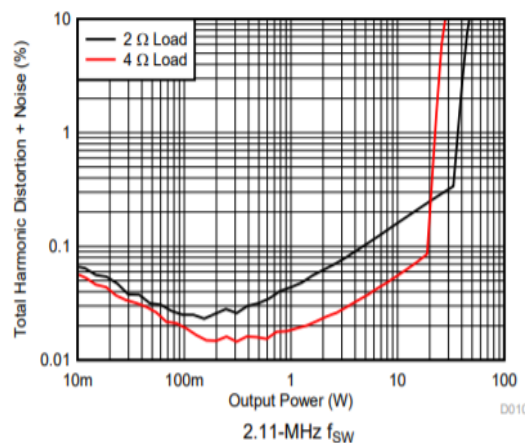


图 5(b) TAS6424 THD+N vs Freq

由于电感的非线性，随着输出电流的增加，电感的感值会降低。一方面，LC 滤波的带宽稍微变大，对噪声的滤波效果变差；另一方面，从频域角度分析，电感的阻抗变低，负载阻抗不变的情况下，输出的电压会稍微变大，输出波形的 THD 变差。

如图 6 所示，绿色为理想线性电感对应的输出波形，红色为非线性电感对应的输出波形。从整个周期来看，无明显差异。但在每个正弦周期内，当输出电压为零时，电流为零，两种电感对应的输出波形几乎重叠；当输出电压为输出正弦信号的峰值点时，输出电流也为峰值，电感值会明显带来输出波形的差异。因此在选择电感的时候，如需更好的 THD+N 性能，应选择在有效工作电流范围内，线性度更好的电感。

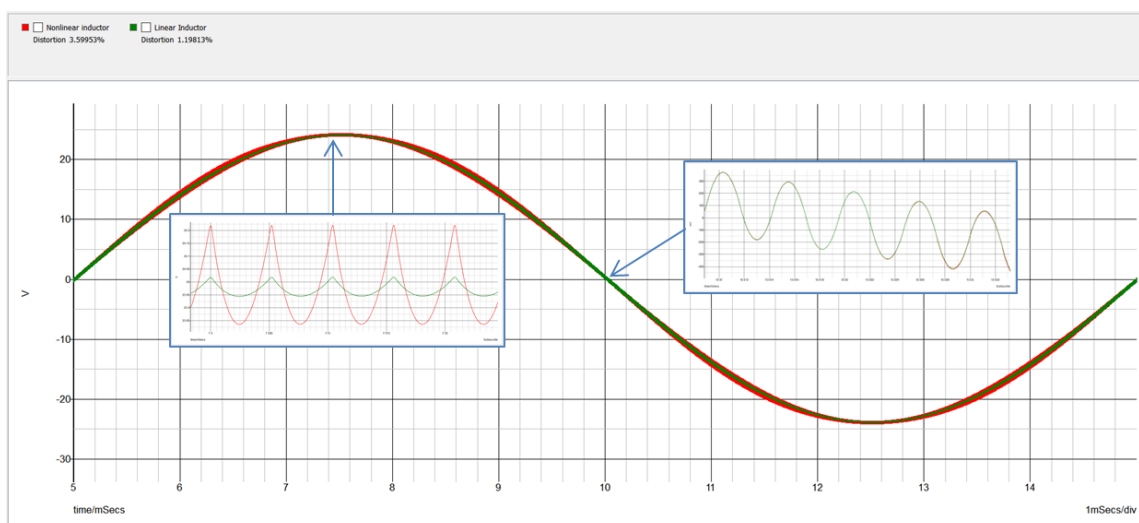


图 6：电感非线性引起输出波形的差异

## 2.2.4 输出电容

类似于电感的非线性，电容也具有非线性。一般的 MLCC 电容，DC 电压越大，电容的容值越小。输出电压在交变的过程中，电容的非线性也会带来输出波形的 THD 变差。

在交流电压下，输出电容上也会产生交流电流，该电流与输出到负载阻抗上的电流之和才是功放芯片的输出电流。如图 7(a), 7(b)所示，当信号频率越大，容抗越小，电容中流过的电流比重越大，负载喇叭上获得的功率就会越小。所以对于芯片内部固定的限流值，当信号频率较高的时候，负载阻抗上实际得到的功率会变小。

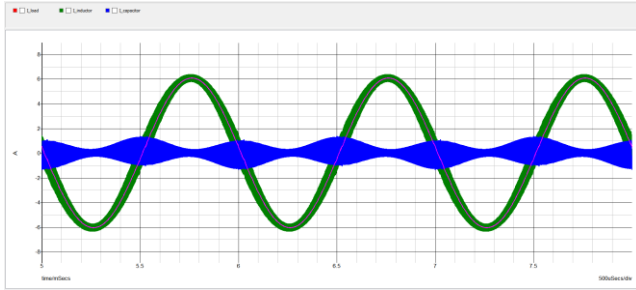


图 7(a) input freq=1K 电流波形

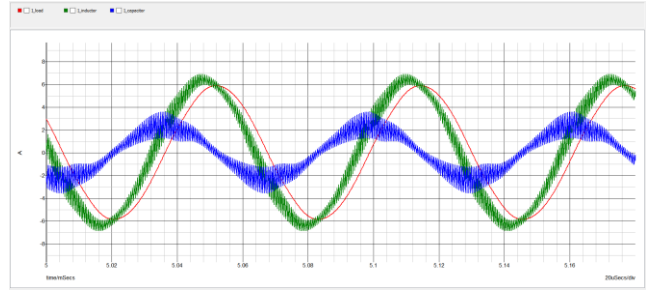


图 7(b) Input freq=16K 电流波形

## 3. 输入电路设计

### 3.1 数字输入接口设计

TAS6424 的数字输入接口主要有三根时钟线，MCLK, SCLK, FSYNC 及两根数据线 SDIN1, SDIN2。时钟信号是芯片能正常工作的前提，详细的时钟要求如表 1 所示

表 1: TAS6424 时钟需求

Clock Signal	Frequency	Requirement
FSYNC( $f_s$ )	44.1k, 48K, 96K	8ns min from FSYNC rising edge to SCLK edge.
SCLK	$64 f_s$ , $128 f_s$ or $256 f_s$	1, $64 f_s$ for I2S, LJ or RJ 2, $128 f_s$ or $256 f_s$ for TDM 3, 8ns min from SCLK rising edge to FSYNC edge.
MCLK	$128 f_s$ , $256 f_s$ or $512 f_s$	1, Max frequency is 25M. 2, 50% duty is required for $128f_s$ 3, MCLK should be synchronize with SCLK/FSYNC, using the same clock source



多数音频 DSP 或者 Tuner 芯片的 TDM/I2S 都同时具有上述三根时钟线，但是也有一部分芯片不具有 MCLK 时钟信号。对于此类芯片，可以通过外加锁相环倍频芯片 CDCS504-Q1，从 SCLK 产生倍频信号作为 MCLK，CDCS504-Q1 输出信号为 4 倍的输入信号，这样可以保证 MCLK 与 SCLK 同步。比如输入信号采用 I2S 格式，如果系统采样率为 48K，SCLK 的频率是 64fs，等于 3.072MHz。使用 CDCS504-Q1 作为倍频芯片，产生 12.288M 时钟可以作为 MCLK 送给 TAS6424-Q1。

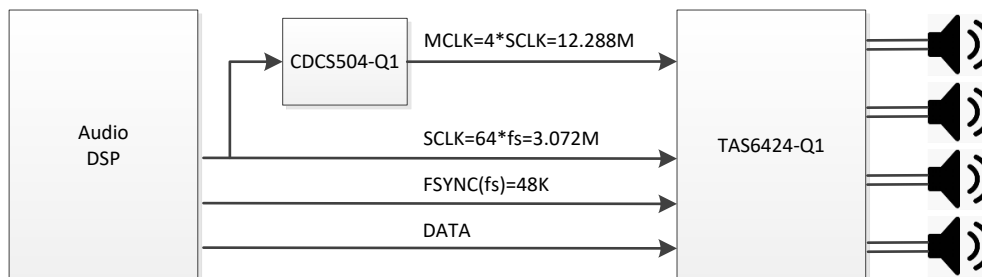


图 8 DSP 无 MCLK 时的数字输入接口电路

### 3.2 模拟输入接口设计

对于模拟输入的 D 类功放 TPA6404-Q1，其输入接口为差分输入，同时也支持单端输入。芯片内部有偏置电压，通常前级 DAC 或者 Codec 的输出级也具有直流偏置，为了避免两颗器件偏置电压不一致带来的问题，通常推荐 AC 耦合的方式。

当前级 DAC 或者 Codec 是单端输出时，依然推荐 P/M 引脚连接的阻容电路要一致，否则芯片启动的时候容易产生 pop 音，因为芯片输入端是有直流偏置的，当输入电路不一致时，芯片在 P/M 引脚上建立电压的时候，电压上升速度不一致会带来差分输入电压，进而引起 pop 音。

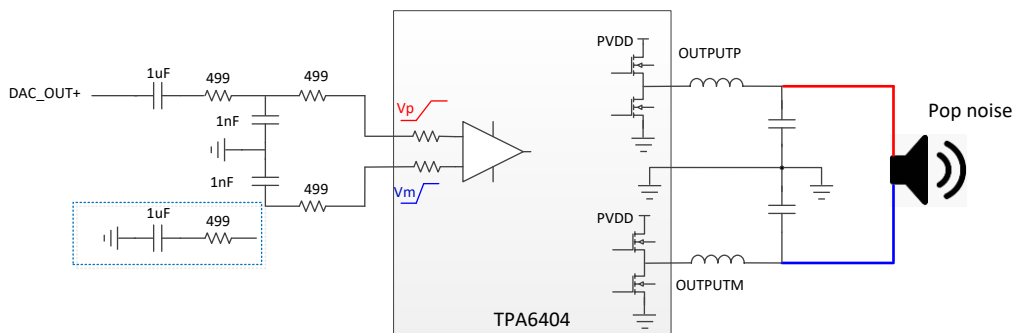


图 9 输入电路不对称导致输出 pop 音

在 layout 的时候，对于单端输出 DAC，推荐伪差分接法，即从 DAC 输出端附近 GND 拉出一根地线模拟 DAC\_OUT- 信号，与 DAC\_OUT+ 信号并行走线到 TPA6404 的输入 P/M 引脚，这样可以抑制音频模拟信号在板上走线时受到的共模干扰。

## 4. 负载诊断设计

### 4.1 DC 与 AC 负载诊断

TAS6424-Q1 与 TPA6404-Q1 都支持负载诊断功能，负载诊断类型包括 DC 诊断和 AC 诊断以及 line out 诊断。

DC 负载诊断包含常见的负载短电池（Short to battery），负载短地(Short to Ground)，负载开路(Open Load)，负载短路(Short Load)。每路负载可独立进行诊断，单个通道发生故障，不影响其他通道的正常运行。

AC 诊断适用于低音喇叭和高音喇叭并联的情况，可用来诊断高音喇叭是否正常连接。实现原理是芯片内部输出一定频率的正弦电流信号，通过测量阻抗两端的电压信号，求解出阻抗值。TAS6424-Q1 一般采用 19KHz 频率进行测试，TPA6404 的测试频率可通过 0x2A 寄存器从 1.125K 到 22.5K 进行调整。由于 AC 诊断会在喇叭上产生 19KHz 的电压信号，诊断过程中人耳可以听到，一般仅适用于工厂出厂检测阶段。

### 4.2 line out 负载诊断

根据车型配置不同，主机(Head Unit)有时直接驱动喇叭，有时只是把音频信号送给外部功放，由外部功放来驱动喇叭。由于车载喇叭的阻抗正常只有几欧姆，外部功放的输入阻抗正常都是几百欧姆到几千欧姆，因此对于按照直接驱动喇叭设计出来的 LC 滤波电路，在驱动外部功放时，往往都是欠阻尼状态，LC 谐振频率附近的噪声信号会被放大，在低频音频信号基础之上还会叠加中频噪声信号。

TAS6424/TPA6404 也设计了两种工作模式来适配这两种工作状况，normal/speaker mode 以及 line output mode。两种工作模式采用不同的控制环路，normal/speaker mode 除了用于直接驱动喇叭，如果驱动外部功放也能正常工作，只是中频段噪声稍微偏高一点。对于高输入阻抗的功放，line output mode 可以更好地抑制芯片的中频噪声。通常对于输入阻抗大于 600ohm 的功放，可以选择使用 line output mode。当芯片处于 normal/speaker mode，芯片的增益可调；但当芯片处于 line output mode，芯片的增益设定为固定的 level1。

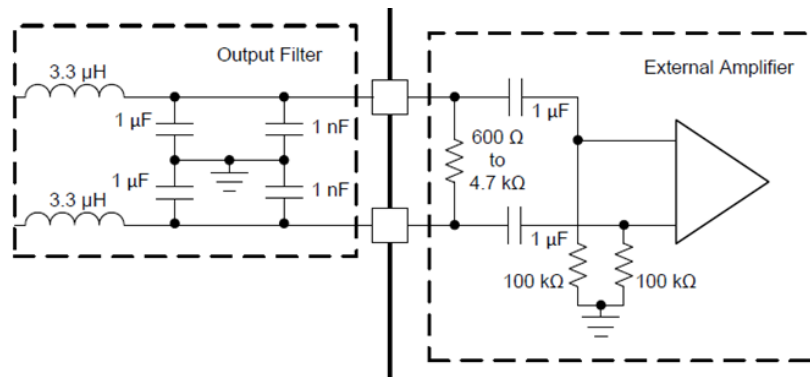


图 10 TAS6424 的 line out 工作模式

芯片也具有可选的 line out 诊断功能，通过配置 0x09 bit[1] LDG LO ENABLE 位来使能 line out 诊断，当系统用于 line out 连接方式时，可用于检测与外部功放的连接是否正常。Line out 诊断不能独立运行，在使能该诊断的条件下，需等待 DC 负载诊断结束之后，才会接着会进行 line out 诊断。



由于 line out 模式下，外部功放的输入阻抗都比较高，因此运行 DC 诊断时，如果不使能 lineout 诊断，则负载会被诊断为开路状态；如果使能了 lineout 诊断，则紧接的 line out 诊断可以区分出负载是否确实处于开路状态，如诊断出的阻抗值在 line out 阻抗范围内，则不会标记开路故障状态，并置位 line out 标志位，表征 line out 连接正常。具体不同模式下，以及不同的系统组成下，芯片的工作状态如表 2 所示。

表 2: 不同工作模式下的负载诊断结果

Device	Speaker/Normal mode				Line output mode			
	Enable Lineout Diagnostics		Disable Lineout Diagnostics		Enable Lineout Diagnostics		Disable Lineout Diagnostics	
	Diagnostics result	Play or not	Diagnostics result	Play or not	Diagnostics result	play or not	Diagnostics result	play or not
Speaker	Normal	Yes	Normal	Yes	Normal	Yes	Normal	Yes
Amplifier	Line out	Yes	Open load	No	Line out	Yes	Open load	No

### 4.2 负载诊断时间

TAS6424/TPA6404 上电之后的默认状态下，所有的通道是 Hi-Z，DC 诊断功能是使能状态。当芯片接受到指令从 Hi-Z 进入到 MUTE 或者 PLAY 状态时，芯片会先运行 DC 诊断。芯片的工作模式以及负载的故障状态不同，负载诊断需要的时间也不同。详细的负载诊断时间，可以参考在线培训视频。

在相同的负载状态下，负载诊断的时间也可以进行调节。TAS6424 的 DC 负载诊断寄存器 1(0x09)的 ramp time, settle time 可以调节诊断的波形；TPA6404 除了上述两个 bit，还有 BUFF bit 可以调节。如果需要快速启动，也可以关闭负载诊断功能。

### 4.3 实时负载诊断

一些与安全相关的应用会对喇叭的诊断提出更加严格的要求，有时需要实时了解负载的状态，甚至在播放声音的过程中也要能及时诊断出故障情况。TAS6424/TPA6404 的诊断默认是在芯片从 Hi-Z 切换到 MUTE 或者 PLAY 状态时进行诊断，或者手动向芯片发送诊断指令，在诊断的时候不能播放音频信号。

在发生短电源，短地，负载短路故障时，都会导致芯片触发过流，并通过芯片的 FAULT 引脚向 MCU 汇报，MCU 可以及时发出诊断指令，进行负载诊断。对于运行过程中，突然发生负载开路的情况，目前芯片无法及时感知，如果有这一需求，可以在滤波电路之后，加入电流采样电路加以判断，若发生负载开路的情况，输出电流为 0，软件上可以实现实时负载开路诊断。

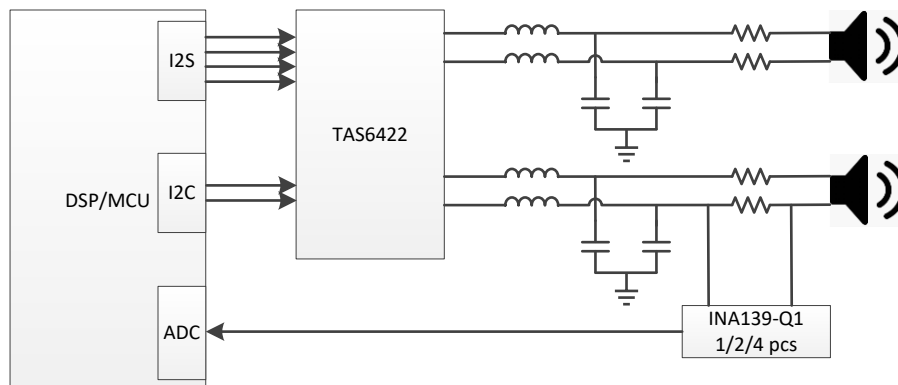


图 11 实时负载诊断推荐电路

## 5. EMC 设计注意事项

EMC 测试是汽车电子产品的主要测试项之一。EMC 属于系统层面的问题，芯片的特性、外部电路的性能、PCB 板的 layout、机械结构的接地屏蔽效果都会影响产品最终的 EMC 性能。

从器件角度来看，相对于传统的 Class AB 功放，Class D 采用的是 PWM 信号来等效音频信号，电路中的高频开关器件也对系统的 EMC 设计提出了更高要求。系统的机械设计更多和产品线的结构、外观相关，不再此文的讨论范畴。本文重点从硬件设计层面分别讨论电路设计以及 layout 如何优化 EMC 性能。

### 5.1 电路设计注意点

TI 对 TAS6424/TPA6404 都提供有 EVM 板，相应的 Schematic/layout 也可以在 TI 官网下载，目前 TI 的 EVM 可以满足 CISPR25 L5 的 EMC 要求。如果需要满足更严格的标准，或者为硬件设计留足裕量，需要在电路层面做一些预留设计方便实际调试。此处列出原理图设计阶段或者后期调试阶段可以参考的几个措施。

- 系统输入处设计  $\pi$  型 LC 滤波器，除了储能电容之外，用多个不同量级的小电容并联以滤除高频传导辐射。

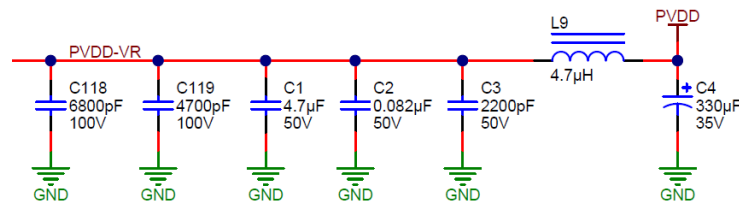


图 12 电源输入  $\pi$  型滤波电路

- 输出滤波器除了  $1\mu\text{F}$  滤波电容之外，再并联一个  $10\text{nF}$  高频电容，根据需要可以再预留一个  $2.2\text{nF}$  电容，实际调试时，可以根据需要，上下调整容值。
- 根据 PCB 尺寸预留 Switching node 处的 RC snubber 电路以吸收高频振铃，由于开关频率比较高，C 不可太大，在  $\text{pF}$  级别，否则电阻 R 上的功耗会比较大。
- PVDD 引脚供电电压并联小电容，同样用于吸收开关时产生的高频振铃。
- 输出滤波器的电感可以考虑选择合金屏蔽电感。
- 可选择在 OutputP/OutputN 的 LC filter 之后预留 common choke。
- 由于 TPA6404 是模拟输入接口，因此，在输入端设计 RCR 滤波电路，以避免高频信号干扰输入信号。

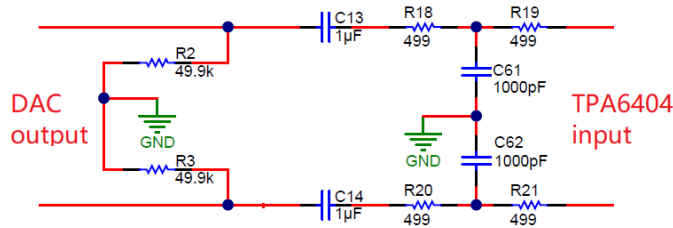


图 13 模拟输入 RCR 滤波电路

- 对于 TPA6404，设计有 SYNC pin，用来同步外部时钟源。可以在该引脚送入展频信号来降低单个频点的辐射值。图 14(a)和图 14(b)是使用展频前后 EMC 测试的差别。

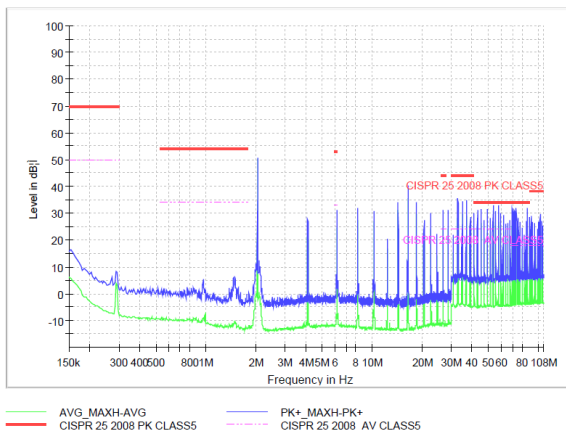


图 14(a) 固定频率同步信号输入

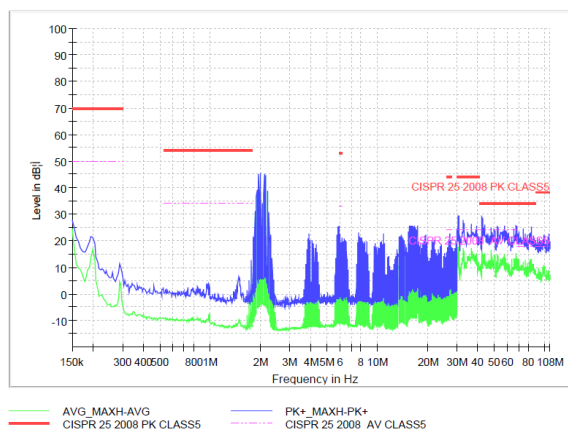


图 14(b) 展频同步信号输入

## 5.2 Layout 设计注意点

Class D 从器件拓扑角度和常见的 Buck 电路十分相似，在每个开关周期内，上下管交替导通，电感电流连续。在上管导通时，电流回路如图 15 中绿线所示；在下管导通时，电流回路如图 15 中蓝线所示。在 MOSFET 开关切换的瞬间，在图 15 所示红线回路中会有很高的 di/dt 变化，在 SW node 会有很高的 dv/dt 变化。在 layout 时，应当尽量控制图 15 所示的三个回路的面积，优化上下管输出的 PWM 信号的边沿。

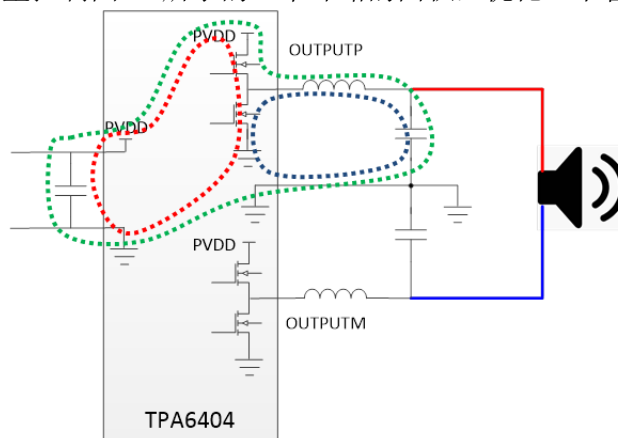


图 15 单个开关周期内电流路径示意

首先从布局上考虑，

- 输出 LC 滤波器的电感和电容应尽量靠近芯片，输出 OUTPUT pin 到电感的连线应尽量短。
- 输出 LC 滤波器并联的 EMC 小电容应尽量靠近输出连接器放置，尽量减小沿着导线的传导干扰信号。如图 16(a)红圈所示
- PVDD 输入滤波电容应尽量靠近芯片，这样可以保证高频开关回路面积最小，如图 16(b)红圈所示。
- TPA6404 的输入滤波阻容器件应尽量靠近芯片放置，以减少外部干扰信号，耦合到芯片的输入引脚。如图 16(b)绿圈所示。

从布线角度考虑

- Thermal pad 在芯片顶部，因此在芯片底部及芯片周围应保证一个完整的地平面。
- 输出 LC 滤波器 GND 到芯片的 GND Pin 应该提供一条直接的回路，更低的回路阻抗能将共模电流更多的控制在板内，如图 16(c)所示。
- 在输出连接器处，除了输出信号线之外，应该铺设地平面，并在此处的地平面上尽量多的增加过孔。
- 电感及 OUTPUT 与电感的连接线下应尽量避免走线。

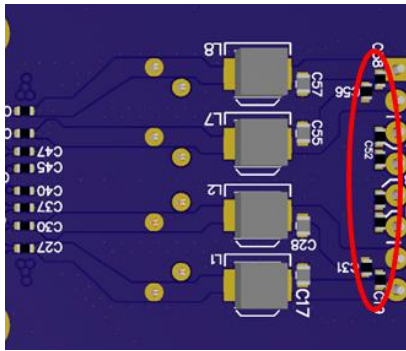


图 16(a) 器件拜访示意图 A

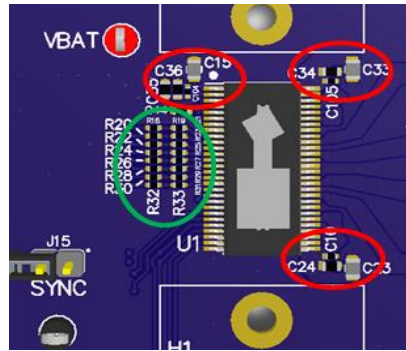


图 16(b) 器件拜访示意图 B

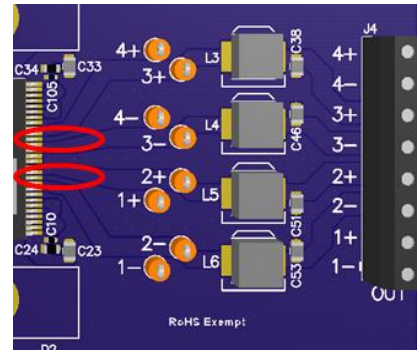


图 16(c) 器件拜访示意图 C

## 6. 热设计注意事项

虽然 Class D 的功率管工作于开关状态，能极大地提升转换效率，降低芯片功耗，但是芯片内部依然存在高频开关损耗，导通损耗以及内部供电 LDO 产生的损耗等。

在系统设计时，客户通常需要进行热评估以进行散热设计，热模型的建立以及热阻的计算是准确评估散热的必备条件。由于芯片采用了散热增强型 PowerPAD 封装，并将散热焊盘设计在芯片上部，芯片主要通过连接在顶部的 heat sink 进行散热。在实际的机械设计中，heat sink 一般很难保持与芯片完全接触，因此通常在芯片和 heat sink 中间加散热胶或者散热硅胶垫片来弥合公差。功放的散热模型如图 17 所示，芯片 junction 到芯片表面 thermal pad 的热阻定义为  $R_{th\_jc}$ ，芯片表面到 heat sink 中间的散热垫片的热阻定义为  $R_{th\_grease}$ ，heat sink 到周围空气的热阻定义为  $R_{th\_HS}$ ，则从 junction 到环境的热阻  $R_{th\_ja}$  为三者之和。

$$R_{th\_ja} = R_{th\_jc} + R_{th\_grease} + R_{th\_HS} \quad \text{公式(4)}$$

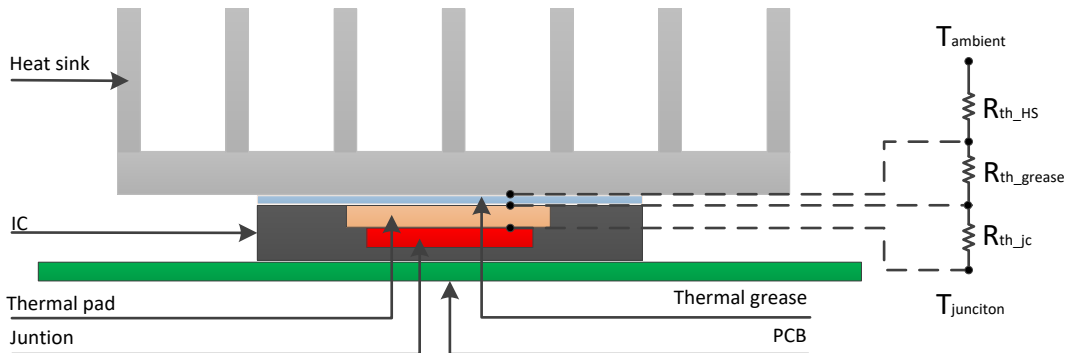


图 17 芯片散热模型

$R_{th\_jc}$  是取决于芯片的设计参数，可以从 datasheet 中看出，只有  $0.7\text{ }^{\circ}\text{C}/\text{W}$ 。根据实际工况下的环境温度和芯片功耗，可以计算中  $R_{th\_ja}$  的最大允许值，便可对  $R_{th\_grease}$  和  $R_{th\_HS}$  的设计提供参考依据。

以 TPA6404-Q1 为例，假设芯片的运行工况是 4\*10W，根据效率曲线，可以算出芯片的损耗大约在 8W。汽车 Infotainment 系统在评估热性能时，通常以 85℃ 作为 worst case 分析时的环境温度，芯片允许的最大结温是 150℃，那么

$$R_{th\_ja(max)} = \frac{150 - 85}{8} = 8.125^{\circ}C / W \quad \text{公式(5)}$$

$R_{th\_grease}$  的大小取决于机械设计的公差以及所选用的散热膏的导热系数，一般导热系数越高，散热面积越大，散热膏厚度越小， $R_{th\_grease}$  越小。比如常见的高导热硅胶垫片的导热系数为 3W/m·K，厚度在 0.3mm，芯片表面的 thermal pad 的散热面积为 47.6mm<sup>2</sup>。可以算出

$$R_{th\_grease} = \frac{0.3mm}{(3W / m \cdot K) \cdot 47.6mm^2} = 2.1K / W \quad \text{公式(6)}$$

则 heat sink 的热阻最大值为

$$R_{th\_HS} = R_{th\_ja} - R_{th\_jc} - R_{th\_grease} = 5.325^{\circ}C / W \quad \text{公式(7)}$$

有些设计如果在芯片和 heat sink 中间没有加散热垫片，或者垫片太薄而机械误差又比较大，那么芯片的 thermal pad 到 heat sink 之间的热阻就会很大，热不能及时散出。这种情况在全功率条件下运行时，虽然 heat sink 的温度还没有升高很多，但是芯片内部的 junction 温度会迅速升高，进而产生热保护关断。

为了更好地进行热管理，芯片的四路输出通道都设计有单独的温度传感器进行温度监控，同时还集成了一路全局温度传感器，对芯片整体温度进行监控。在完全进入 OT 关断状态前，可以给出 OT 告警信号。每个通道的过温告警阈值的典型值为 150℃，全局温度检测的过温阈值可通过寄存器配置，范围是 110~140℃，默认值为 130℃。DSP 收到告警信号之后，可以选择降低功放的输出功率来减少发热量，降低芯片温度，避免触发过温关断。

芯片的损耗也和 MOSFET 的开关频率相关，开关频率越高，开关损耗也越大。适当降低芯片的开关频率，也可以降低发热量。但是芯片的开关频率和电路中其他很多关键参数，比如电压纹波，电感电流纹波，电感饱和电流值的选取，EMC 辐射频点，THD+N，PSRR 等都有关系。因此在通过降低频率来优化热设计时，一定要综合评估系统的各方面性能。

## 7. 参考文献

- [1] TAS6424-Q1 datasheet, Texas Instruments
- [2] TPA6404-Q1 datasheet, Texas Instruments
- [3] CDCS504-Q1 datasheet, Texas Instruments
- [4] TAS6424-Q1 Inductor Selection Guide, sloa242, Texas Instruments
- [5] LC Filter Design (Rev. A), slaa701a, Texas Instruments
- [6] DC and AC Load Diagnostics Using 75-W TAS6424-Q1 Class-D Audio Amplifier, Texas Instruments
- [7] Reduce buck-converter EMI and voltage stress by minimizing inductive parasitics
- [8] <https://www.heatsinkcalculator.com/free-resources/heat-sink-thermal-resistance-calculator.html>

## 重要声明和免责声明

TI 均以“原样”提供技术性及其可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn上或随附TI产品提供的其他可适用条款的约束。TI提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122  
Copyright © 2019 德州仪器半导体技术（上海）有限公司