

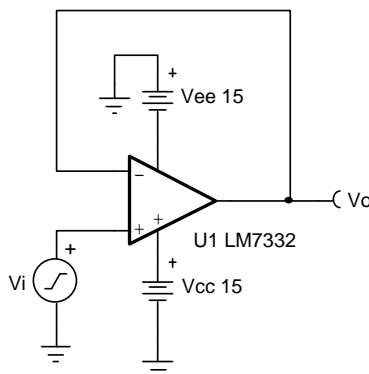
バッファ (フォロワー) 回路

設計目標

入力		出力		周波数	電源	
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	f	V_{cc}	V_{ee}
-10V	10V	-10V	10V	100kHz	15V	-15V

設計の説明

この設計は、高い入力インピーダンスと低い出力インピーダンスによって信号をバッファするため使用されます。この回路は一般に、低インピーダンスの負荷、アナログ/デジタル・コンバータ(ADC)、バッファ基準電圧を駆動するため使用されます。この回路の出力電圧は、入力電圧と同じです。



デザイン・ノート

1. オペアンプの線形出力動作範囲内で使用してください。この範囲は通常、 A_{OL} のテスト条件に記載されています。
2. 小信号帯域幅は、アンプのユニティ・ゲイン帯域幅により決定されます。
3. スルーに起因する歪みを最小限にするため、データシートにある最大出力電圧スイングと周波数との関係グラフをチェックしてください。
4. 同相電圧は、入力信号と同じです。
5. データシートで推奨されている値よりも大きな容量性負荷を、出力に直接接続してはいけません。
6. 低インピーダンスの負荷を駆動するには、出力電流の大きなアンプが必要になることがあります。
7. オペアンプの線形動作領域、安定性、スルーに起因する歪み、容量性負荷の駆動、ADC の駆動、および帯域幅の詳細については、「設計の参照資料」セクションを参照してください。

設計手順

この回路の伝達関数は次の式で示されます。

$$V_o = V_i$$

1. アンプが、供給される電源電圧から、目的の出力スイングを実現できることを確認します。 A_{OL} のテスト条件に記載されている出力スイングを使用します。アンプの出力スイング範囲は、設計で要求される出力スイングよりも大きい必要があります。

$$-14V \leq V_o \leq 14V$$

- LM7332で $\pm 15V$ の電源を使用する場合の出力スイングは、設計で要求される出力スイングを超えています。したがって、この要件は満たされません。
- 製品データシートで、出力電圧と出力電流の関係を示す曲線を調べ、求められる出力電流について目的の出力電圧を達成できることを確認します。

2. 供給される電源電圧の使用が、アンプの入力同相電圧に違反しないことを確認します。アンプの入力同相電圧範囲は、入力信号電圧の範囲より大きい必要があります。

$$-15.1 \text{ V} \leq V_{icm} \leq 15.1 \text{ V}$$

- LM7332で $\pm 15V$ の電源を使用する場合の入力同相範囲は、設計で要求される入力同相範囲を超えています。したがって、この要件は満たされません。

3. スルーにより起因する歪みを最小限にするため、必要な最小スルー・レートを計算します。

$$SR > 2 \times \pi \times V_p \times f = 2 \times \pi \times 10V \times 100kHz = 6.28V / \mu s$$

- LM7332のスルー・レートは $15.2V/\mu s$ です。したがって、この要件は満たされません。

4. デバイスに、目的の出力信号周波数について十分な帯域幅があることを確認します。

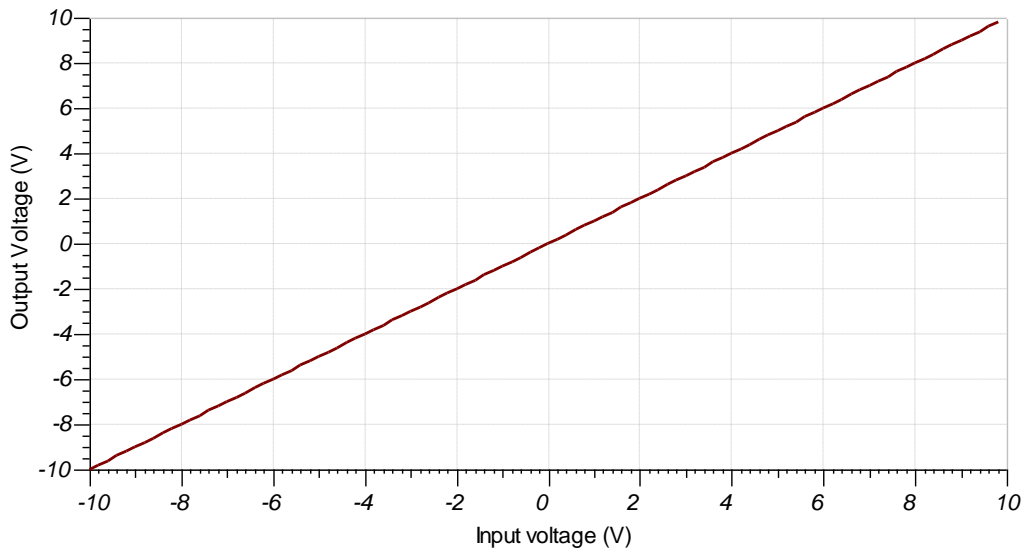
$$f_{\text{signal}} < f_{\text{unity}}$$

$$100kHz < 7.5MHz$$

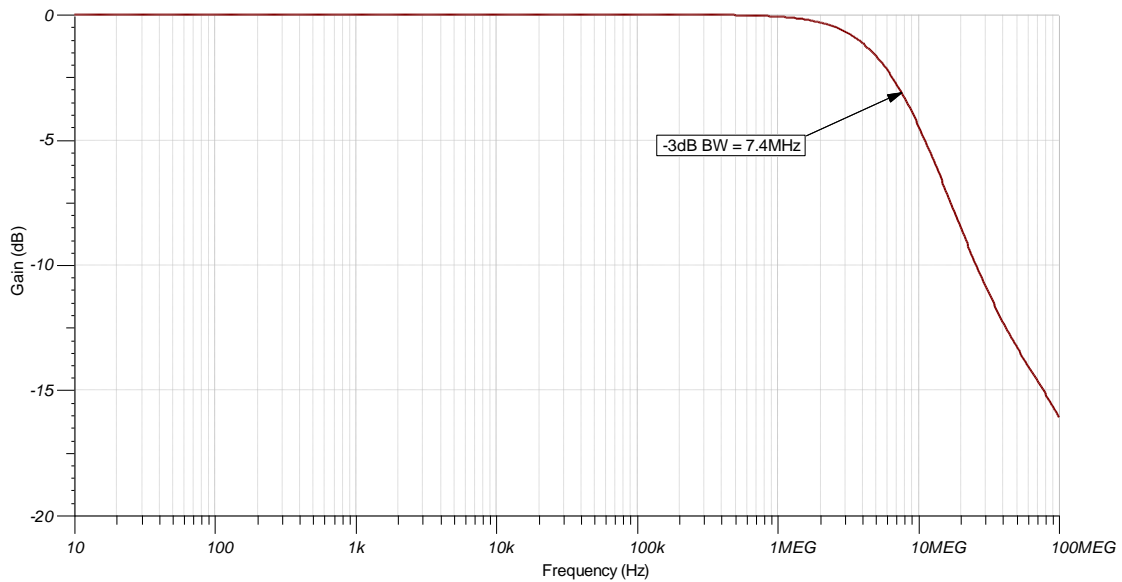
- 目的の出力信号周波数は、LM7332のユニティ・ゲイン帯域幅未満です。したがって、この要件は満たされません。

設計シミュレーション

DCシミュレーション結果



ACシミュレーション結果



設計の参照資料

TI の総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

詳細情報については、『[絶縁抵抗の使用による容量性負荷駆動のソリューション](#)』TI Design を参照してください。

回路 SPICE シミュレーション・ファイル SBOC491 - <http://www.ti.com/lit/zip/sboc491> を参照してください。

同相範囲、出力スイング、帯域幅、スルーレート、ADC の駆動方法など、オペアンプのトピックの詳細については、[TI プレジジョン・ラボ](#)を参照してください。

設計に使用されるオペアンプ

LM7332	
V_{ss}	2.5V~32V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	1.6mV
I_q	2mA
I_b	1 μ A
UGBW	7.5MHz (\pm 5V電源)
SR	15.2V/ μ s
チャンネル数	2
www.ti.com/product/LM7332	

設計の代替オペアンプ

OPA192	
V_{ss}	4.5V~36V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	5 μ V
I_q	1mA
I_b	5pA
UGBW	10MHz
SR	20V/ μ s
チャンネル数	1、2、4
www.ti.com/product/opa192	

バッテリー動作、または消費電力の制限が厳しい設計において、既に述べた元の設計目標以外に、システムの合計消費電力の低減が望まれる場合、次の部品を使用できます。

LPV511	
V_{ss}	2.7V~12V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	0.2mV
I_q	1.2 μ A
I_b	0.8nA
UGBW	27kHz
SR	7.5V/ms
チャンネル数	1
www.ti.com/product/lpv511	

改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さく変更。 「設計の代替オペアンプ」セクションに LPV511 の表を追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated