

DS34C86T

DS34C86T Quad CMOS Differential Line Receiver



Literature Number: JAJSBA9

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。
製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



National Semiconductor

May 1998

DS34C86T EIA-422 4回路入り CMOS 差動入力ライン・レシーバ

DS34C86T

EIA-422 4回路入り CMOS 差動入力ライン・レシーバ

概要

DS34C86T は、平衡伝送ラインでのデジタル・データ伝送用に設計された、4回路入り差動入力ライン・レシーバです。DS34C86T はEIA-422規格に適合しており、同規格であるDS34C87Tと組み合わせることにより1対nのデジタル伝送が可能です。DS34C86T はCMOS回路で構成されていますので、省電力のシリアル又はパラレル出力のインターフェースが可能です。

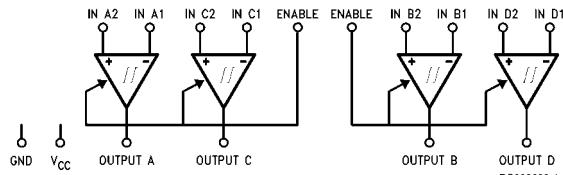
入力は同相電圧 $\pm 7V$ の範囲内において、入力レベル200mV以上の信号に対して出力を TTL 又はCMOS レベルに変換します。また、差動入力であるため同相ノイズの除去はもとより、60mV(標準値)のヒステリシスを有しているため、インパルス的なノイズまたは緩いエッジ波形に対して安定に波形を出力します。非能動時は出力を TRI-STATEにしておくことが可能なためバスに対して負荷となりません。この設定は ENABLE 端子で行い、2回路づつ制御が可能です。

DS34C86T はMC3486とピン・コンパチブルです。

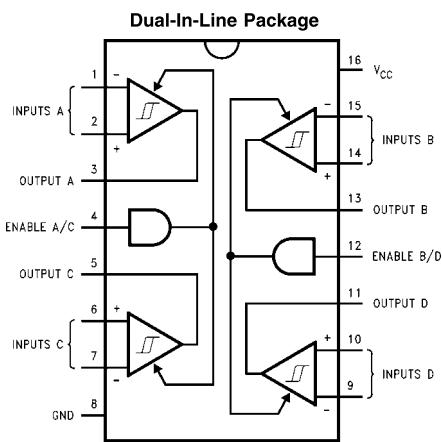
特長

低消費電力、CMOS プロセス	
5V 単一電源	
TIA/EIA-422B に適合	
$\pm 200mV$ の入力感度	
伝搬遅延時間:	19ns(標準値)
入力フェイリセーフ回路(入力解放時、出力“H”)	
$V_{CC} = 0V$ 時、入力ラインに対して負荷とならない	
TRI-STATE 出力	
静電破壊電圧 ESD 350V (EIAJ)	

Logic Diagram



Connection Diagram



Truth Table

Enable	Input	Output
L	X	Z
H	$V_{ID} \geq V_{TH} (\text{Max})$	H
H	$V_{ID} \leq V_{TH} (\text{Min})$	L
H	Open*	H

*Open, not terminated
Z = TRI-STATE

Top View

Order Number DS34C86TM, and DS34C86TN
See NS Package Number M16A and N16E

TRI-STATE® はナショナルセミコンダクター社の登録商標です。

絶対最大定格 (Note 1, 2)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

最大電源電圧(V_{CC})	7V	保存温度範囲(T_{STG})	- 65 ~ + 150
最大同相入力電圧(V_{CM})	± 14V	許容リード温度(ハンダ付け4秒)	+ 260
最大差動入力電圧(V_{DIFF})	± 14V	静電耐圧(ESD)	Note 4 参照
最大イネーブル入力電圧(V_{IN})	7V		
最大出力電流(I_{OUT})	± 25mA	電源電圧(V_{CC})	+ 4.50
最大パッケージ許容損失(PD)(周囲温度 25 °Cにおいて)(Note 5)	1645mW	動作周囲温度(T_A)	- 45 ~ + 85
プラスチック "N" パッケージ	1645mW	入力立ち上がり、立ち下がり時間(t_r, t_f)	500 ns
SOIC "M" パッケージ	1190mW		

DC 電気的特性

$V_{CC} = 5V \pm 10\%$ (特記のない限り)(Note 3)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{TH}	Minimum Differential Input Voltage	$V_{OUT} = V_{OH}$ or V_{OL} $-7V < V_{CM} < +7V$	-200	35	+200	mV
R_{IN}	Input Resistance	$V_{IN} = -7V, +7V$ (Other Input = GND)	5.0	6.8	10	kΩ
I_{IN}	Input Current (Under Test)	$V_{IN} = +10V$, Other Input = GND $V_{IN} = -10V$, Other Input = GND		+1.1 -2.0	+1.5 -2.5	mA
V_{OH}	Minimum High Level Output Voltage	$V_{CC} = \text{Min.}, V_{(DIFF)} = +1V$ $I_{OUT} = -6.0 \text{ mA}$	3.8	4.2		V
V_{OL}	Maximum Low Level Output Voltage	$V_{CC} = \text{Max.}, V_{(DIFF)} = -1V$ $I_{OUT} = 6.0 \text{ mA}$		0.2	0.3	V
V_{IH}	Minimum Enable High Input Level Voltage		2.0			V
V_{IL}	Maximum Enable Low Input Level Voltage				0.8	V
I_{OZ}	Maximum TRI-STATE Output Leakage Current	$V_{OUT} = V_{CC}$ or GND, TRI-STATE Control = V_{IL}		±0.5	±5.0	μA
I_I	Maximum Enable Input Current	$V_{IN} = V_{CC}$ or GND			±1.0	μA
I_{CC}	Quiescent Power Supply Current	$V_{CC} = \text{Max.}, V_{(DIFF)} = +1V$		16	23	mA
V_{HYST}	Input Hysteresis	$V_{CM} = 0V$		60		mV

AC 電気的特性 $V_{CC} = 5V \pm 10\%$ (特記のない限り)(Note 3)(Fig.1, 2, 3 参照)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PLH}, t_{PHL}	Propagation Delay Input to Output	$C_L = 50 \text{ pF}$ $V_{DIFF} = 2.5V$ $V_{CM} = 0V$		19	30	ns
t_{RISE}, t_{FALL}	Output Rise and Fall Times	$C_L = 50 \text{ pF}$ $V_{DIFF} = 2.5V$ $V_{CM} = 0V$		4	9	ns
t_{PLZ}, t_{PHZ}	Propagation Delay ENABLE to Output	$C_L = 50 \text{ pF}$ $R_L = 1000\Omega$ $V_{DIFF} = 2.5V$		13	18	ns

AC 電気的特性 $V_{CC} = 5V \pm 10\%$ (特記のない限り)(Note 3)(Fig.1、2、3 参照)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PZL}	Propagation Delay ENABLE to Output	$C_L = 50 \text{ pF}$ $R_L = 1000\Omega$ $V_{DIFF} = 2.5V$		13	21	ns
t_{PHZ}						

Note 1: 「絶対最大定格」とは、この値を超えるとデバイスの安全を保障できない制限値を意味します。デバイスがこの規格値で正常に動作する事を意味しているわけではありません。「電気的特性」の表に、デバイスの実際の動作条件が示されています。

Note 2: 特記のない限り電圧はすべてグランドを基準としています。デバイスのピンに流れ込む電流はすべて正、デバイスのピンから流れ出す電流は負と示されています。最大値または最小値として示されている値はすべて絶対値ベースで表されています。

Note 3: 特記のない限り、最小/最大値は -40 ~ +85 の温度範囲に適用します。すべての代表値は、 $V_{CC} = +5V$ 、 $T_A = +25$ の値です。

Note 4: ESD HBM (1.5kΩ, 100pF)

入力ピン 2000V

その他のピン 1000V

EIAJ (0Ω, 200pF) 350V

Note 5: 25 以上の周囲温度で使用される場合は、N パッケージについて 13.16mW/、M パッケージについては 9.52mW/ を減じてください。

“LS 型” 負荷でのスイッチング特性対照表 $V_{CC} = 5V$ 、 $T_A = 25$ (Fig.4、5)(Note 6)

Symbol	Parameter	DS34C86		DS3486		Units
		Typ	Max	Typ	Max	
$t_{PHL(D)}$	Propagation Delay Time Output High to Low	17		19		ns
$t_{PLH(D)}$	Propagation Delay Time Output Low to High	19		19		ns
t_{PLZ}	Output Low to TRI-STATE	13		23		ns
t_{PHZ}	Output High to TRI-STATE	12		25		ns
t_{PZH}	Output TRI-STATE to High	13		18		ns
t_{PZL}	Output TRI-STATE to Low	13		20		ns

Note 6: この表は対照するためのものです。表に示す DS34C87 の値はデバイス性能を反映していますが、保証試験済みではありません。

Test and Switching Waveforms

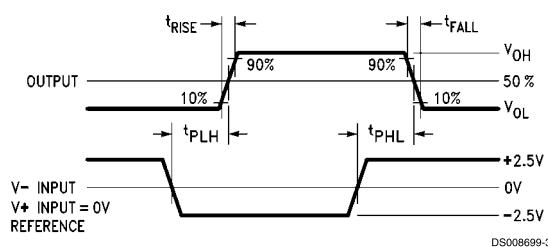
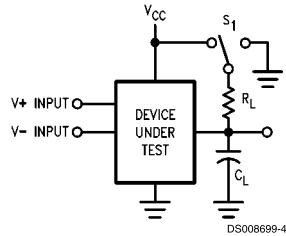


FIGURE 1. Propagation Delays

Test and Switching Waveforms (つづき)



C_L Includes load and test jig capacitance.
 $S_1 = V_{CC}$ for t_{PZL} , and t_{PLZ} measurements.
 $S_1 = GND$ for t_{PZH} , and t_{PHZ} measurements.

FIGURE 2. Test Circuit for TRI-STATE Output Tests

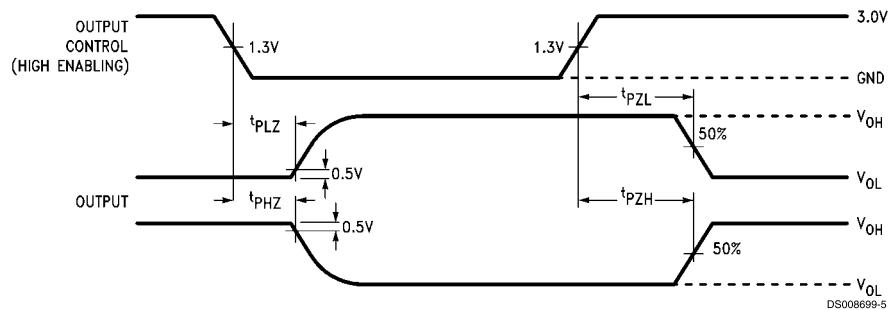
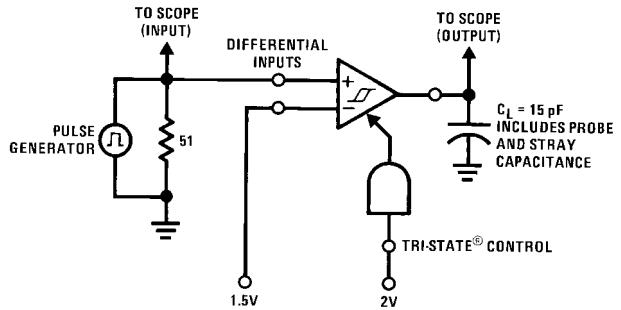
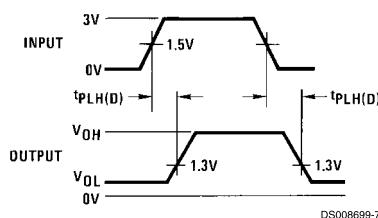


FIGURE 3. TRI-STATE Output Enable and Disable Waveforms

AC Test Circuits and Switching Time Waveforms



DS008699-6



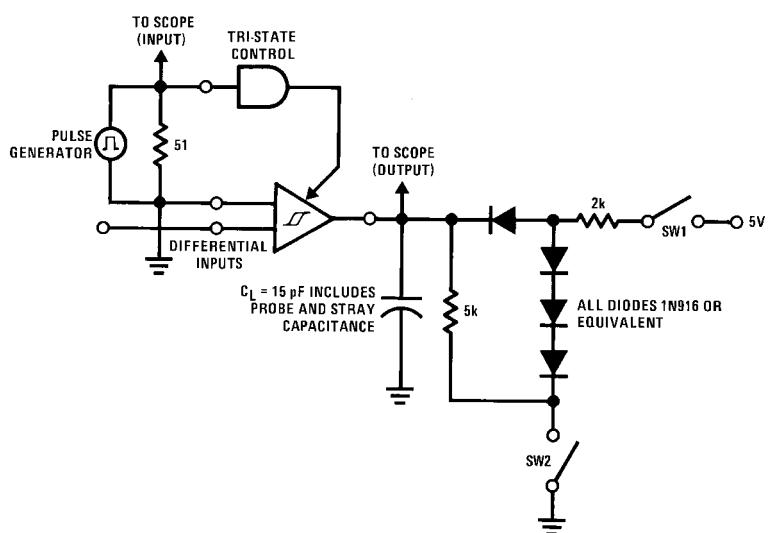
DS008699-7

Input Pulse Characteristics:

t_{T_{LH}} = t_{T_{HL}} = 6 ns (10% to 90%)

PRR = 1 MHz, 50% duty cycle

FIGURE 4. Propagation Delay Differential Input to Output for "LS-Type" Load



DS008699-8

1.5V for t_{PHZ} and t_{PLZ}

-1.5V for t_{PLZ} and t_{PZL}

Input Pulse Characteristics:

t_{T_{LH}} = t_{T_{HL}} = 6 ns (10% to 90%)

PRR = 1 MHz, 50% duty cycle

AC Test Circuits and Switching Time Waveforms (つづき)

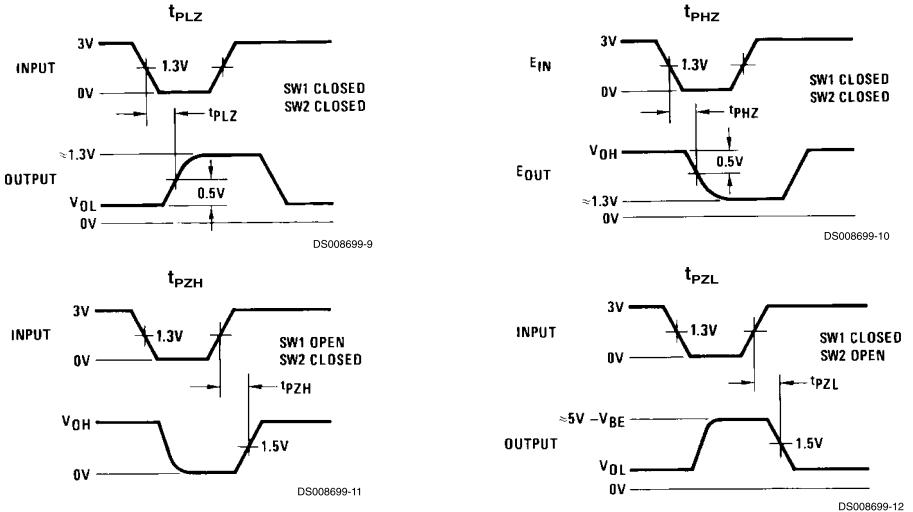
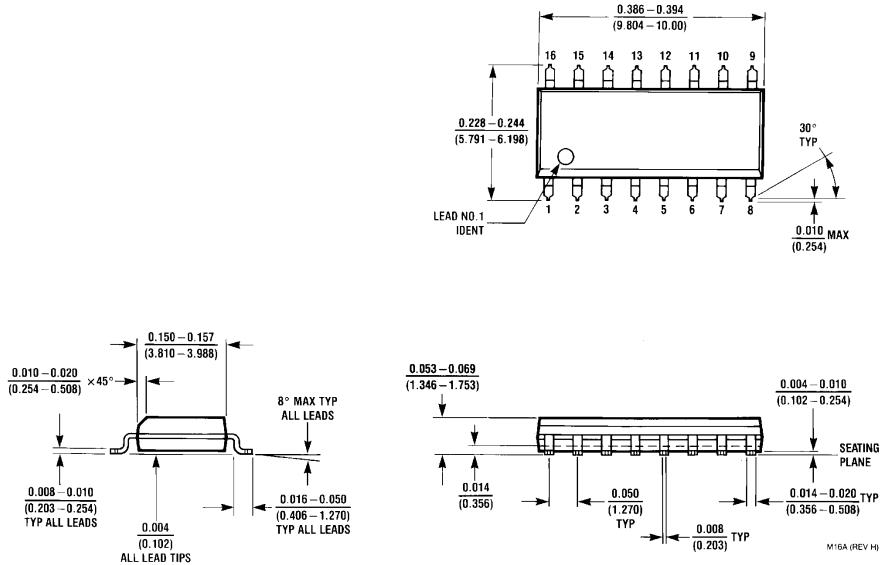
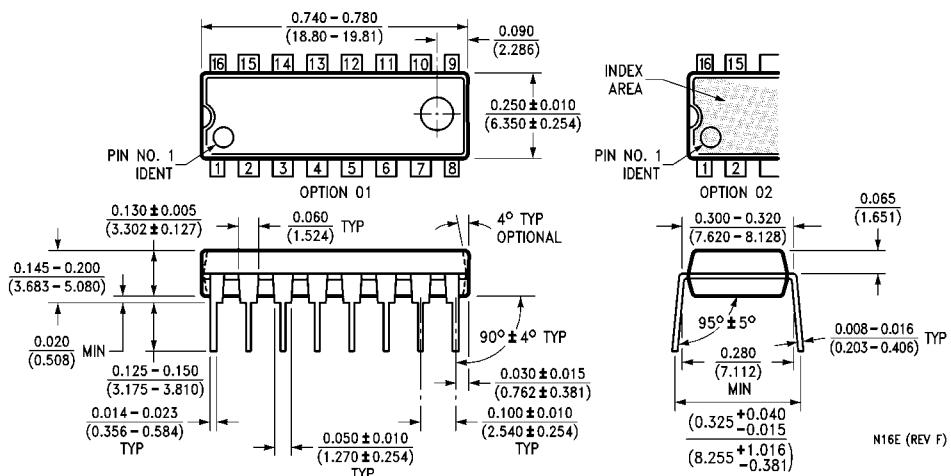


FIGURE 5. Propagation Delay TRI-STATE Control Unit to Output for “LS-Type” Load

Physical Dimensions inches (millimeters) unless otherwise noted



16-Lead Molded Small Outline Package (M)
Order Number DS34C86TM
NS Package Number M16A



16-Lead Dual-In-Line Package (N)
Order Number DS34C86TN
NS Package Number N16E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは(a)体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これらの不具合が使用者に身体的障害を与えると予想されるものをいいいます。
2. 重要な部品とは、生命維持にかかる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒135-0042 東京都江東区木場2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。  0120-666-116



この紙は再生紙を使用しています

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならぬ場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの默示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任も負いません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要件及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計もされていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 溫・湿度環境

- 温度：0～40°C、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260°C以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上