

# LMC7101,LMC7101Q

*LMC7101/LMC7101Q Tiny Low Power Operational Amplifier with Rail-to-Rail  
Input and Output*



Literature Number: JAJ809

## LMC7101

### 小型、低消費電力、入出力フルスイング CMOS オペアンプ

#### 概要

LMC7101 は、省スペース・タイプの SOT23-5 小型パッケージに実装された高性能 CMOS オペアンプです。省スペース化や軽量化を重視する設計に理想的なデバイスです。このオペアンプは、LMC6482/6484 タイプと同等の性能を備えており、フルスイングの入出力振幅、高オープンループ利得、低ひずみ、低消費電流を特長としています。

主な用途として、移動携帯電話、PHS ポケットベル、ノートブック・コンピュータ、パーソナル・デジタル・アシスタント (PDA)、PCMCIA カードなど携帯用の小型電子機器があり、この小型パッケージ・オペアンプを採用することで大きなメリットがもたらされます。また、シングルタイプにより任意の基板箇所に配置できるため、基板のレイアウトも簡単になります。

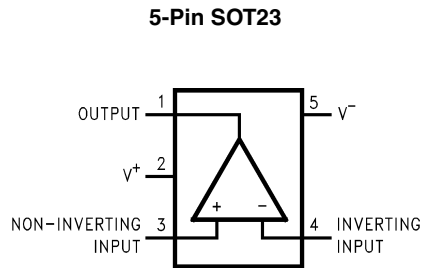
#### 特長

省スペース・タイプの小型 SOT23-5 パッケージの採用により、SO-8 パッケージ品に比べて約半分のスペースを節約  
 2.7V、3V、5V、15V の電源動作時の規格値を保証  
 5V 動作時の消費電流 0.5mA(代表値)  
 5V 動作時の全高調波歪み (THD) 0.01%以内  
 利得帯域幅 1.0MHz  
 LMC6482/6484 と同等性能  
 フルスイング入出力

#### アプリケーション

移動体通信携帯機器、PHS  
 ノートブック PC、PDA  
 バッテリ駆動用携帯機器  
 センサ・インタフェース

#### ピン配置図



Top View

#### 製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
5-Pin SOT23	LMC7101AIM5	A00A	1k Units on Tape and Reel	MF05A
	LMC7101AIM5X	A00A	3k Units Tape and Reel	
	LMC7101BIM5	A00B	1k Units on Tape and Reel	
	LMC7101BIM5X	A00B	3k Units Tape and Reel	

## 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電気的信頼性試験方法の規格を参照ください。

保存温度範囲 - 65 ~ + 150  
接合部温度 (Note 4) 150

ESD 耐圧 (Note 2) 2000V  
差動入力電圧 ±電源電圧  
入出力ピン電圧 (V<sup>+</sup>) + 0.3V、(V<sup>-</sup>) - 0.3V  
電流電圧 (V<sup>+</sup> - V<sup>-</sup>) 16V  
入力ピン電流 ± 5mA  
出力ピン電流 (Note 3) ± 35mA  
電源ピン電流 35 mA  
リード温度 (ハンダ付け、10 秒) 260

## 動作定格 (Note 2)

電源電圧 2.7V V<sup>+</sup> 15.5V  
温度範囲  
LMC7101AI, LMC7101BI - 40 ~ + 85  
熱抵抗 (J<sub>A</sub>)  
5ピン SOT23 325 /W

## 2.7V 時 DC 電気的特性

特記のない限り、以下の規格値は T<sub>J</sub> = 25 °C、V<sup>+</sup> = 2.7V、V<sup>-</sup> = 0V、V<sub>CM</sub> = V<sub>O</sub> = V<sup>+</sup> / 2、R<sub>L</sub> = 1M Ω に対して適用されます。  
太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7101AI Limit (Note 6)	LMC7101BI Limit (Note 6)	Units
V <sub>OS</sub>	Input Offset Voltage	V <sup>+</sup> = 2.7V	0.11	6	9	mV max
TCV <sub>OS</sub>	Input Offset Voltage Average Drift		1			μV/°C
I <sub>B</sub>	Input Bias Current		1.0	<b>64</b>	<b>64</b>	pA max
I <sub>OS</sub>	Input Offset Current		0.5	<b>32</b>	<b>32</b>	pA max
R <sub>IN</sub>	Input Resistance		>1			Tera Ω
CMRR	Common-Mode Rejection Ratio	0V ≤ V <sub>CM</sub> ≤ 2.7V V <sup>+</sup> = 2.7V	70	55	50	dB min
V <sub>CM</sub>	Input Common-Mode Voltage Range	For CMRR ≥ 50 dB	0.0	0.0	0.0	V min
			3.0	2.7	2.7	V max
PSRR	Power Supply Rejection Ratio	V <sup>+</sup> = 1.35V to 1.65V V <sup>-</sup> = -1.35V to -1.65V V <sub>CM</sub> = 0	60	50	45	dB min
C <sub>IN</sub>	Common-Mode Input Capacitance		3			pF
V <sub>O</sub>	Output Swing	R <sub>L</sub> = 2 kΩ	2.45	2.15	2.15	V min
			0.25	0.5	0.5	V max
		R <sub>L</sub> = 10 kΩ	2.68	2.64	2.64	V min
			0.025	0.06	0.06	V max
I <sub>S</sub>	Supply Current		0.5	0.81 <b>0.95</b>	0.81 <b>0.95</b>	mA max
SR	Slew Rate (Note 8)		0.7			V/μs
GBW	Gain-Bandwidth Product		0.6			MHz

### 3V 時 DC 電気的特性

特記のない限り、以下の規格値は  $T_J = 25$ 、 $V^+ = 3V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L = 1M$  に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7101AI Limit (Note 6)	LMC7101BI Limit (Note 6)	Units
$V_{OS}$	Input Offset Voltage		0.11	4 <b>6</b>	7 <b>9</b>	mV max
$TCV_{OS}$	Input Offset Voltage Average Drift		1			$\mu V/^\circ C$
$I_B$	Input Current		1.0	<b>64</b>	<b>64</b>	pA max
$I_{OS}$	Input Offset Current		0.5	<b>32</b>	<b>32</b>	pA max
$R_{IN}$	Input Resistance		>1			Tera $\Omega$
CMRR	Common-Mode Rejection Ratio	$0V \leq V_{CM} \leq 3V$ $V^+ = 3V$	74	64	60	db min
$V_{CM}$	Input Common-Mode Voltage Range	For CMRR $\geq 50$ dB	0.0	0.0	0.0	V min
			3.3	3.0	3.0	V max
PSRR	Power Supply Rejection Ratio	$V^+ = 1.5V$ to $7.5V$ $V^- = -1.5V$ to $-7.5V$ $V_O = V_{CM} = 0$	80	68	60	dB min
$C_{IN}$	Common-Mode Input Capacitance		3			pF
$V_O$	Output Swing	$R_L = 2 k\Omega$	2.8	2.6	2.6	V min
			0.2	0.4	0.4	V max
		$R_L = 600\Omega$	2.7	2.5	2.5	V min
			0.37	0.6	0.6	V max
$I_S$	Supply Current		0.5	0.81	0.81	mA
				<b>0.95</b>	<b>0.95</b>	max

### 5V 時 DC 電気的特性

特記のない限り、以下の規格値は  $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L = 1M$  に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7101AI Limit (Note 6)	LMC7101BI Limit (Note 6)	Units	
$V_{OS}$	Input Offset Voltage	$V^+ = 5V$	0.11	3 <b>5</b>	7 <b>9</b>	mV max	
$TCV_{OS}$	Input Offset Voltage Average Drift		1.0			$\mu V/^{\circ}C$	
$I_B$	Input Current		1	<b>64</b>	<b>64</b>	$\mu A$ max	
$I_{OS}$	Input Offset Current		0.5	<b>32</b>	<b>32</b>	$\mu A$ max	
$R_{IN}$	Input Resistance		>1			Tera $\Omega$	
CMRR	Common-Mode Rejection Ratio	$0V \leq V_{CM} \leq 5V$	82	65 <b>60</b>	60 <b>55</b>	db min	
+PSRR	Positive Power Supply Rejection Ratio	$V^+ = 5V$ to 15V $V^- = 0V$ , $V_O = 1.5V$	82	70 <b>65</b>	65 <b>62</b>	dB min	
-PSRR	Negative Power Supply Rejection Ratio	$V^- = -5V$ to -15V $V^+ = 0V$ , $V_O = -1.5V$	82	70 <b>65</b>	65 <b>62</b>	dB min	
$V_{CM}$	Input Common-Mode Voltage Range	For CMRR $\geq 50$ dB	-0.3	-0.20 <b>0.00</b>	-0.20 <b>0.00</b>	V min	
			5.3	5.20 <b>5.00</b>	5.20 <b>5.00</b>	V max	
			3			pF	
$V_O$	Output Swing	$R_L = 2$ k $\Omega$	4.9	4.7 <b>4.6</b>	4.7 <b>4.6</b>	V min	
			0.1	0.18 <b>0.24</b>	0.18 <b>0.24</b>	V max	
		$R_L = 600\Omega$	4.7	4.5 <b>4.24</b>	4.5 <b>4.24</b>	V min	
			0.3	0.5 <b>0.65</b>	0.5 <b>0.65</b>	V max	
$I_{SC}$	Output Short Circuit Current	$V_O = 0V$	Sourcing	24	16 <b>11</b>	16 <b>11</b>	mA min
		$V_O = 5V$	Sinking	19	11 <b>7.5</b>	11 <b>7.5</b>	mA min
$I_S$	Supply Current		0.5	0.85 <b>1.0</b>	0.85 <b>1.0</b>	mA max	

### 5V 時 AC 電気的特性

特記のない限り、以下の規格値は  $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L = 1M$  に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7101AI Limit (Note 6)	LMC7101BI Limit (Note 6)	Units
THD	Total Harmonic Distortion	$F = 10$ kHz, $A_V = -2$ $R_L = 10$ k $\Omega$ , $V_O = 4.0$ V <sub>PP</sub>	0.01			%
SR	Slew Rate		1.0			V/ $\mu s$
GBW	Gain Bandwidth Product		1.0			MHz

## 15V 時 DC 電气的特性

特記のない限り、以下の規格値は  $T_J = 25$ 、 $V^+ = 15V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L = 1M$  に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7101AI Limit (Note 6)	LMC7101BI Limit (Note 6)	Units	
$V_{OS}$	Input Offset Voltage		0.11			mV max	
$TCV_{OS}$	Input Offset Voltage Average Drift		1.0			$\mu V/^{\circ}C$	
$I_B$	Input Current		1.0	<b>64</b>	<b>64</b>	pA max	
$I_{OS}$	Input Offset Current		0.5	<b>32</b>	<b>32</b>	pA max	
$R_{IN}$	Input Resistance		>1			Tera $\Omega$	
CMRR	Common-Mode Rejection Ratio	$0V \leq V_{CM} \leq 15V$	82	70 <b>65</b>	65 <b>60</b>	dB min	
+PSRR	Positive Power Supply Rejection Ratio	$V^+ = 5V$ to 15V $V^- = 0V$ , $V_O = 1.5V$	82	70 <b>65</b>	65 <b>62</b>	dB min	
-PSRR	Negative Power Supply Rejection Ratio	$V^- = -5V$ to $-15V$ $V^+ = 0V$ , $V_O = -1.5V$	82	70 <b>65</b>	65 <b>62</b>	dB min	
$V_{CM}$	Input Common-Mode Voltage Range	$V^+ = 5V$ For CMRR $\geq 50$ dB	-0.3	-0.20 <b>0.00</b>	-0.20 <b>0.00</b>	V min	
			15.3	15.20 <b>15.00</b>	15.20 <b>15.00</b>	V max	
$A_V$	Large Signal Voltage Gain (Note 7)	$R_L = 2\text{ k}\Omega$	Sourcing	340	80 <b>40</b>	80 <b>40</b>	V/mV
			Sinking	24	15 <b>10</b>	15 <b>10</b>	
		$R_L = 600\Omega$	Sourcing	300	34	34	
			Sinking	15	6	6	
$C_{IN}$	Input Capacitance		3			pF	
$V_O$	Output Swing	$V^+ = 15V$ $R_L = 2\text{ k}\Omega$	14.7	14.4 <b>14.2</b>	14.4 <b>14.2</b>	V min	
			0.16	0.32 <b>0.45</b>	0.32 <b>0.45</b>	V max	
		$V^+ = 15V$ $R_L = 600\Omega$	14.1	13.4 <b>13.0</b>	13.4 <b>13.0</b>	V min	
			0.5	1.0 <b>1.3</b>	1.0 <b>1.3</b>	V max	
$I_{SC}$	Output Short Circuit Current (Note 9)	$V_O = 0V$	Sourcing	50	30 <b>20</b>	30 <b>20</b>	mA min
		$V_O = 12V$	Sinking	50	30 <b>20</b>	30 <b>20</b>	
$I_S$	Supply Current		0.8	1.50 <b>1.71</b>	1.50 <b>1.71</b>	mA max	

### 15V 時 AC 電氣的特性

特記のない限り、以下の規格値は  $T_J = 25$ 、 $V^+ = 15V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L = 1M$  に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7101AI Limit (Note 6)	LMC7101BI Limit (Note 6)	Units
SR	Slew Rate (Note 8)	$V^+ = 15V$	1.1	0.5 <b>0.4</b>	0.5 <b>0.4</b>	V/ $\mu$ s min
GBW	Gain-Bandwidth Product	$V^+ = 15V$	1.1			MHz
$\phi_m$	Phase Margin		45			deg
$G_m$	Gain Margin		10			dB
$e_n$	Input-Referred Voltage Noise	$f = 1$ kHz, $V_{CM} = 1V$	37			$\frac{nV}{\sqrt{Hz}}$
$i_n$	Input-Referred Current Noise	$f = 1$ kHz	1.5			$\frac{fA}{\sqrt{Hz}}$
THD	Total Harmonic Distortion	$f = 10$ kHz, $A_V = -2$ $R_L = 10$ k $\Omega$ , $V_O = 8.5$ V <sub>PP</sub>	0.01			%

**Note 1:** 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電氣的特性」を参照ください。

**Note 2:** 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k を通して各端子に放電させます。

**Note 3:** 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を超えることがあります。

**Note 4:** 最大消費電力は、最大接合部温度  $T_{J(MAX)}$ 、接合部・周囲温度間熱抵抗  $J_A$ 、および周囲温度  $T_A$  により決まります。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(MAX)} - T_A) / J_A$  から求められます。すべての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

**Note 5:** 代表値 (Typical) は最も標準的な数値です。

**Note 6:** すべてのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

**Note 7:**  $V^+ = 15V$ 、 $V_{CM} = 1.5V$ 、および  $R_L$  を 7.5V に接続します。電流ソース試験では 7.5V  $V_O$  12.5V、電流シンク試験では 2.5V  $V_O$  7.5V が適用されます。

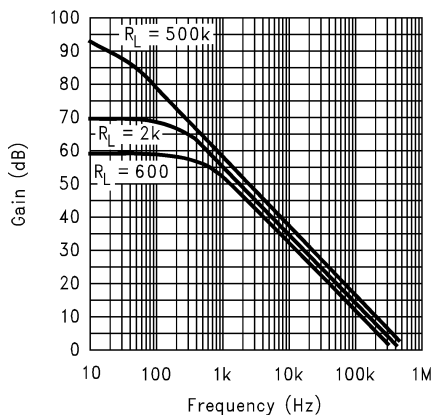
**Note 8:**  $V^+ = 15V$ 、10V のステップ入力を持つ電圧フォロウとして接続します。規定される数値は正および負のスルーレートのいずれかが遅いほうです。 $R_L = 100k$  を 7.5V に接続。 $V_O = 10V_{PP}$  になるようにアンプを 1kHz で励起させます。

**Note 9:**  $V^+$  が 12V 以上のときは、出力を  $V^+$  に短絡しないでください。信頼性が低下します。

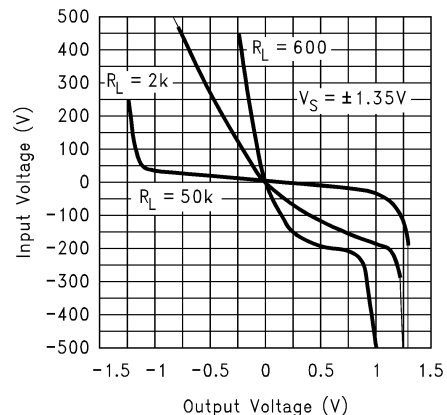
### 2.7V 時の代表的な性能特性

特記のない限り、 $V^+ = 2.7V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。

Open Loop Frequency Response



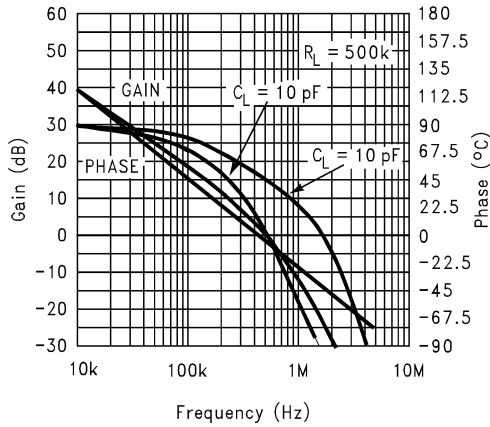
Input Voltage vs. Output Voltage



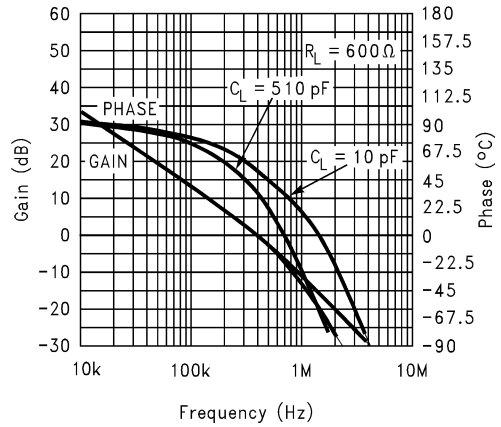
2.7V 時の代表的な性能特性

特記のない限り、 $V^+ = 2.7V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。(つづき)

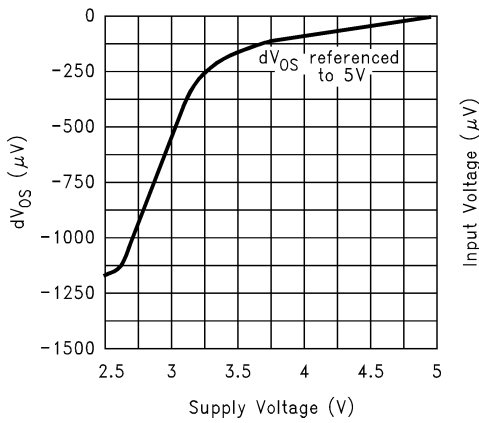
Gain and Phase vs. Capacitance Load



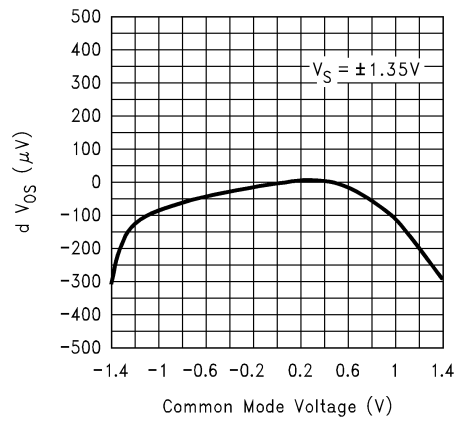
Gain and Phase vs. Capacitance Load



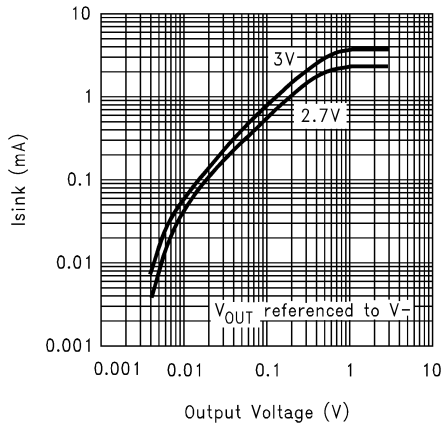
dV<sub>OS</sub> vs. Supply Voltage



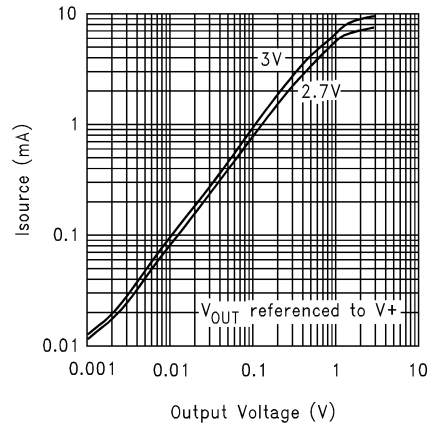
dV<sub>OS</sub> vs. Common Mode Voltage



Sinking Current vs. Output Voltage



Sourcing Current vs. Output Voltage

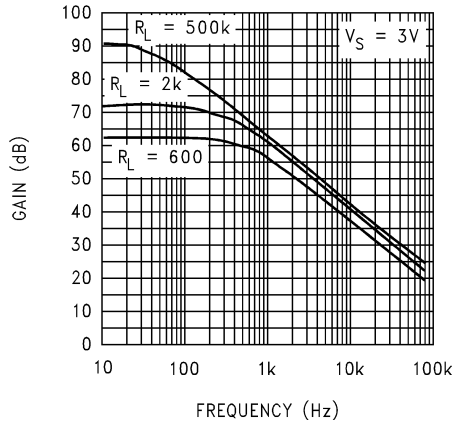




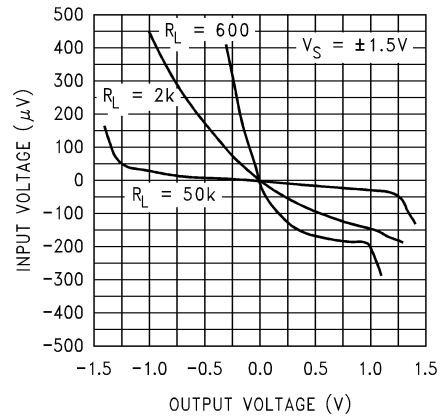
3V 時の代表的な性能特性

特記のない限り、 $V^+ = 3V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。

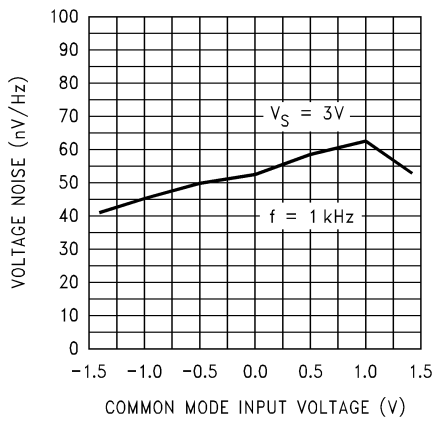
Open Loop Frequency Response



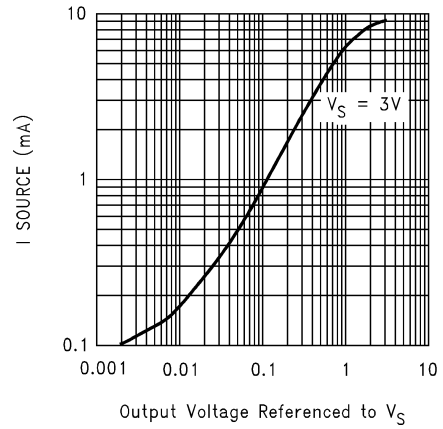
Input Voltage vs. Output Voltage



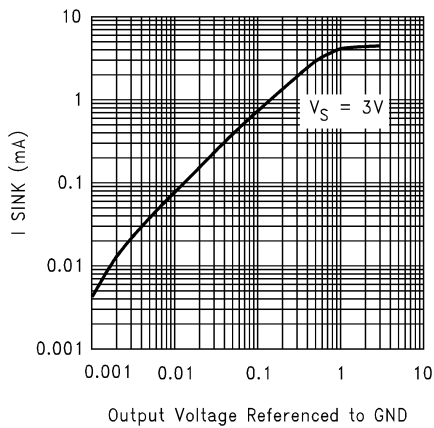
Input Voltage Noise vs. Input Voltage



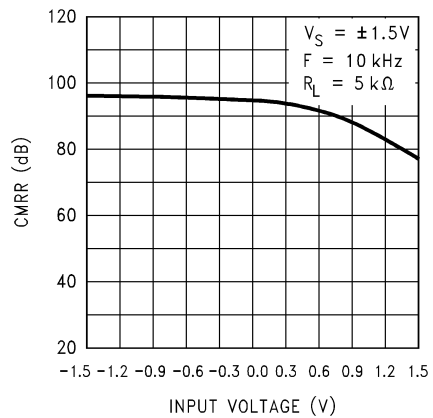
Sourcing Current vs. Output Voltage



Sinking Current vs. Output Voltage



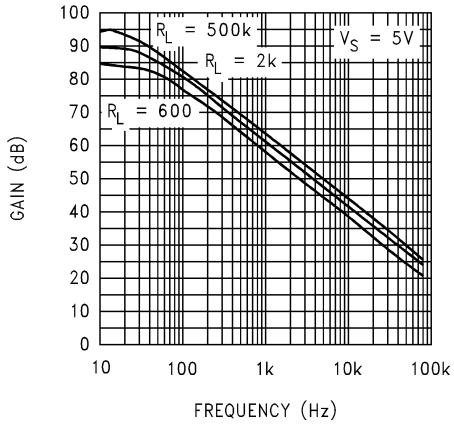
CMRR vs. Input Voltage



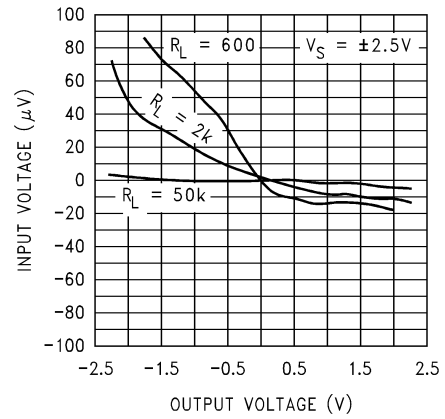
5V 時の代表的な性能特性

特記のない限り、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。

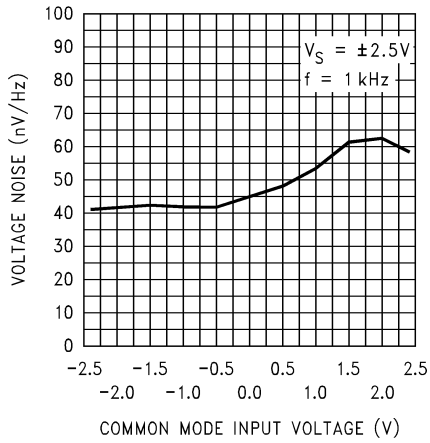
Open Loop Frequency Response



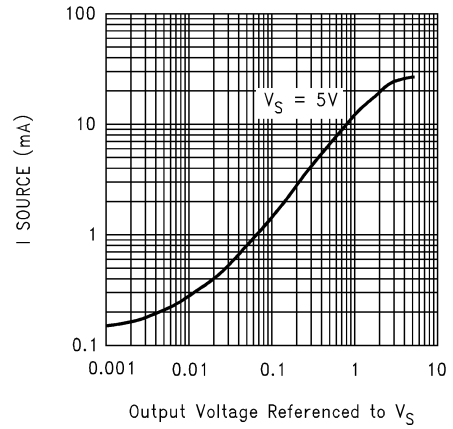
Input Voltage vs. Output Voltage



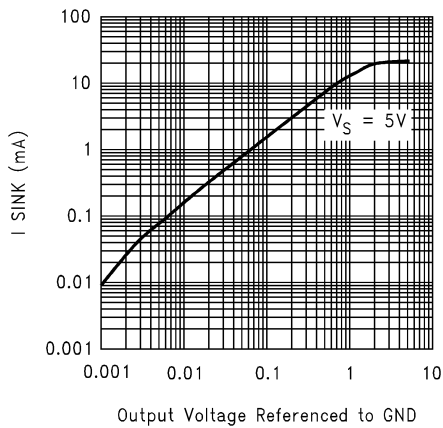
Input Voltage Noise vs. Input Voltage



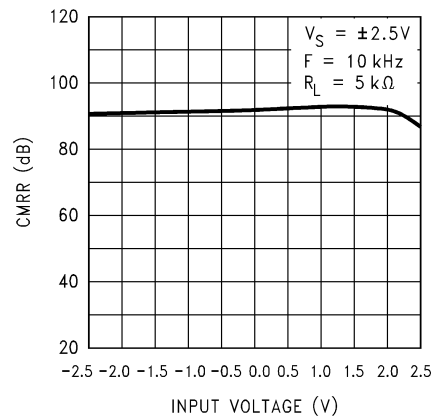
Sourcing Current vs. Output Voltage



Sinking Current vs. Output Voltage



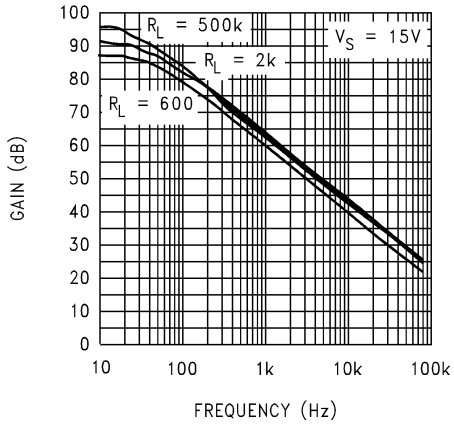
CMRR vs. Input Voltage



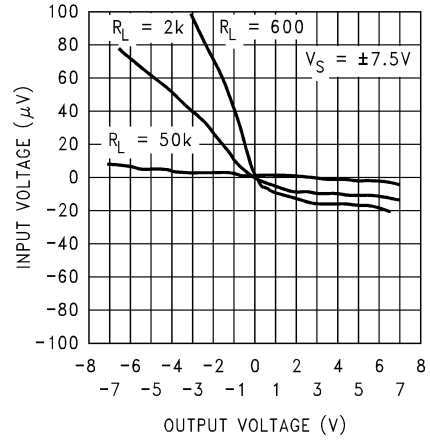
15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。

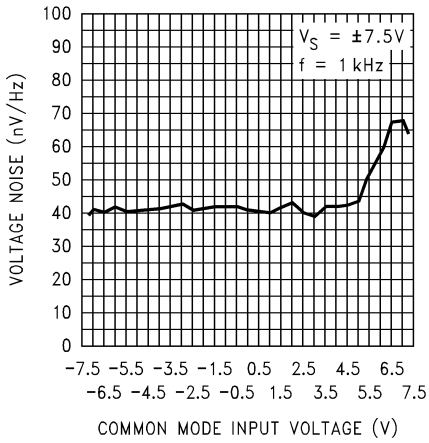
Open Loop Frequency Response



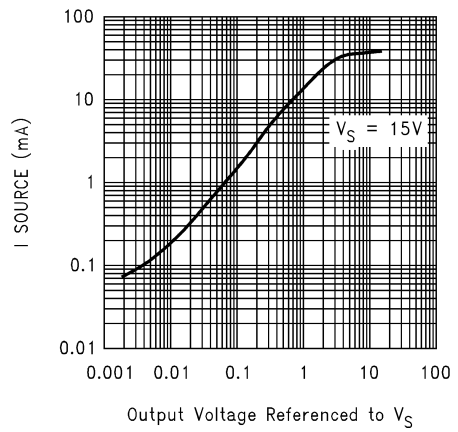
Input Voltage vs. Output Voltage



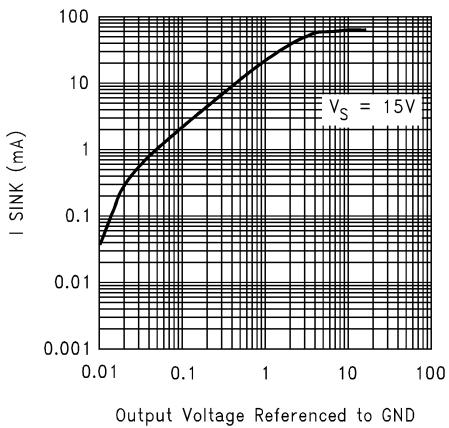
Input Voltage Noise vs. Input Voltage



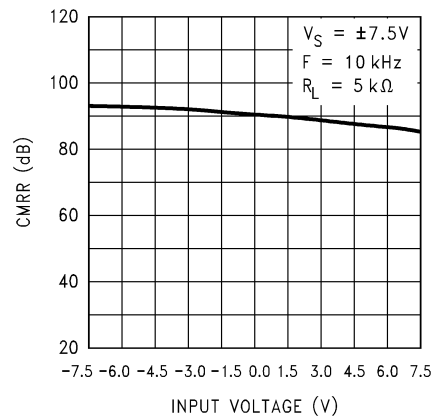
Sourcing Current vs. Output Voltage



Sinking Current vs. Output Voltage



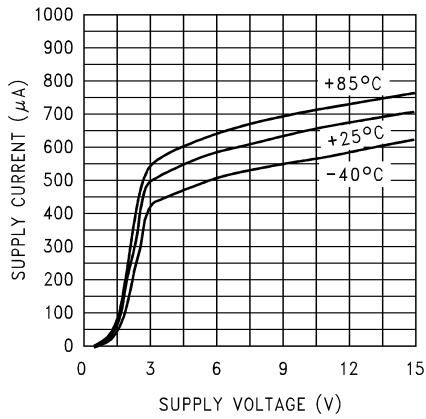
CMRR vs. Input Voltage



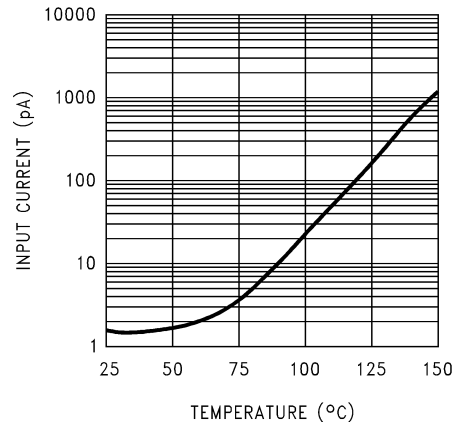
15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25^\circ C$  にて適用。(つづき)

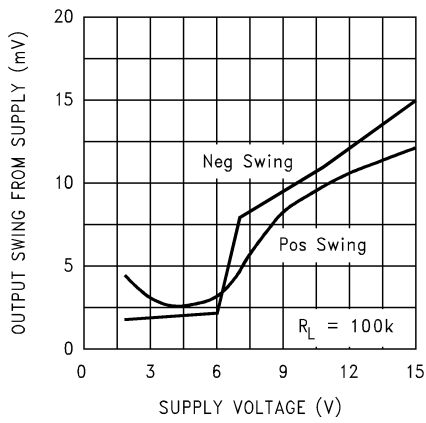
Supply Current vs. Supply Voltage



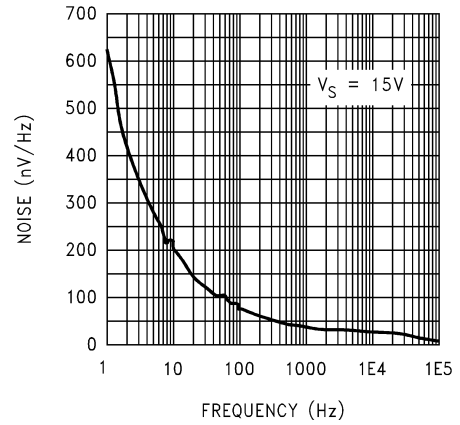
Input Current vs. Temperature



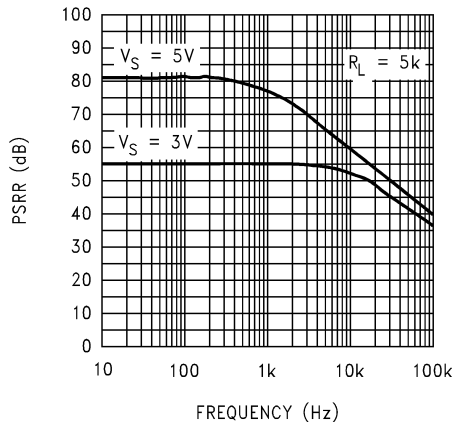
Output Voltage Swing vs. Supply Voltage



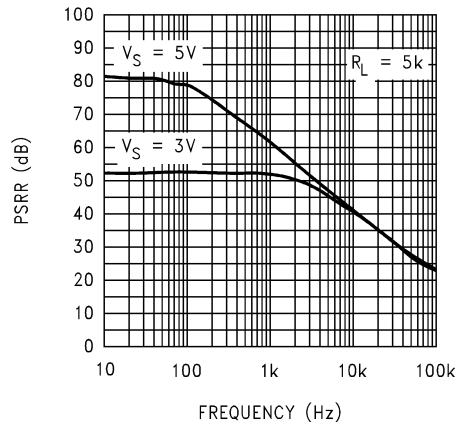
Input Voltage Noise vs. Frequency



Positive PSRR vs. Frequency



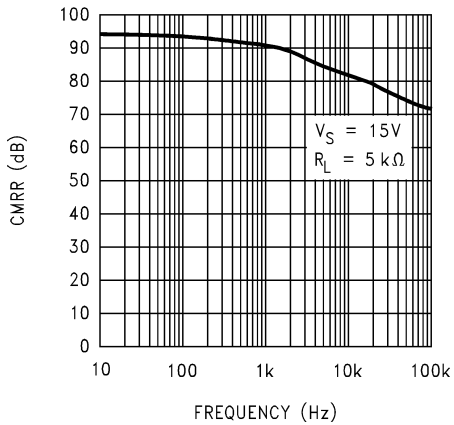
Negative PSRR vs. Frequency



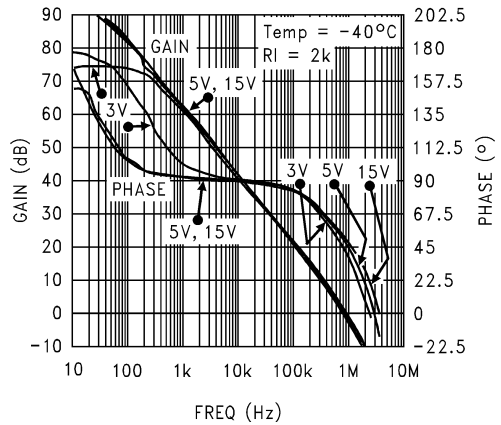
15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。(つづき)

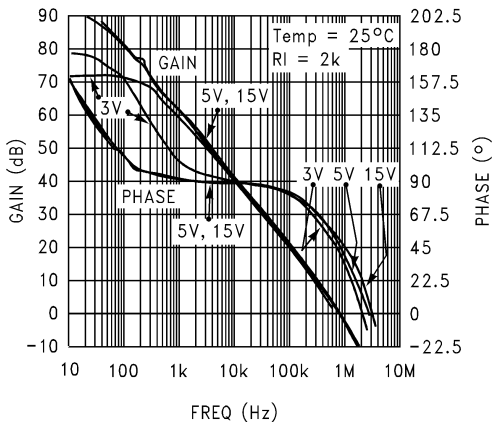
CMRR vs. Frequency



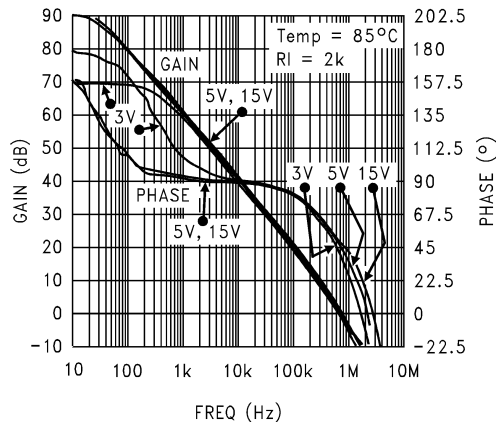
Open Loop Frequency Response @ 40



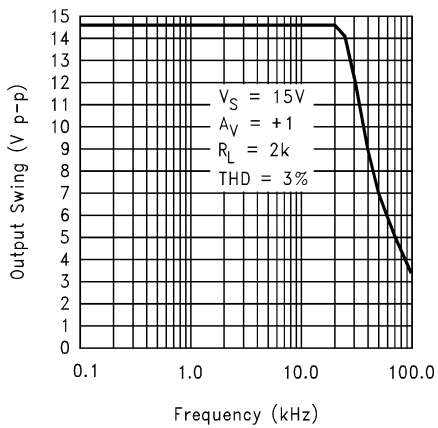
Open Loop Frequency Response @ 25



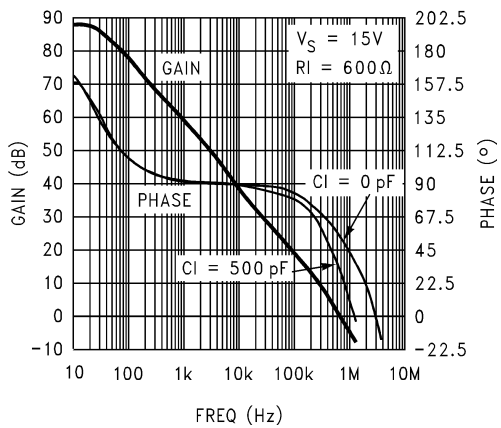
Open Loop Frequency Response @ 85



Maximum Output Swing vs. Frequency



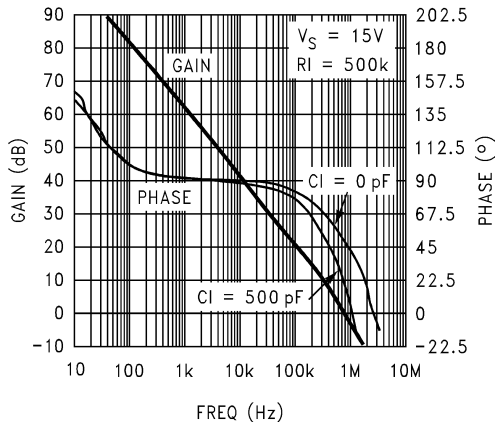
Gain and Phase vs. Capacitive Load



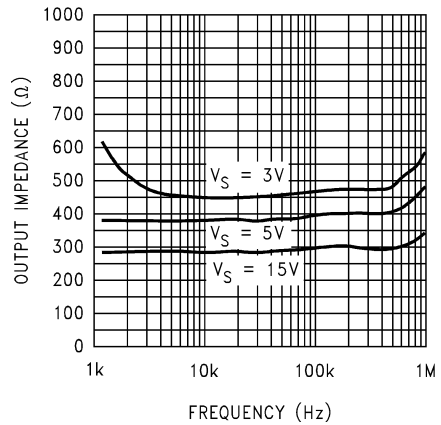
### 15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。(つづき)

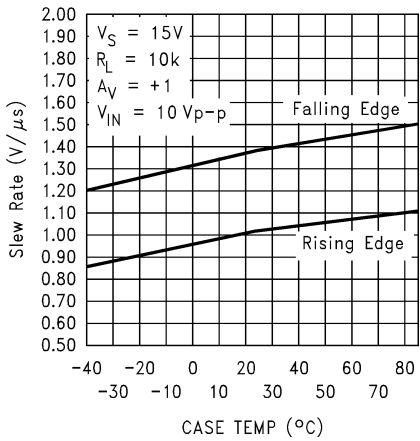
**Gain and Phase vs. Capacitive Load**



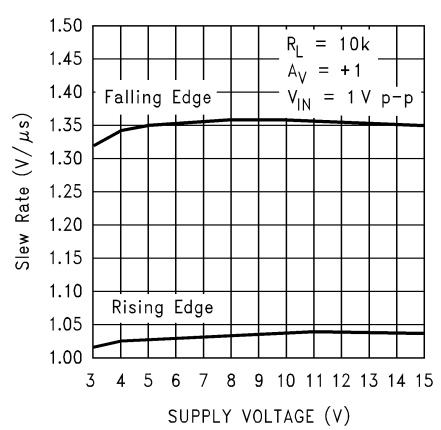
**Output Impedance vs. Frequency**



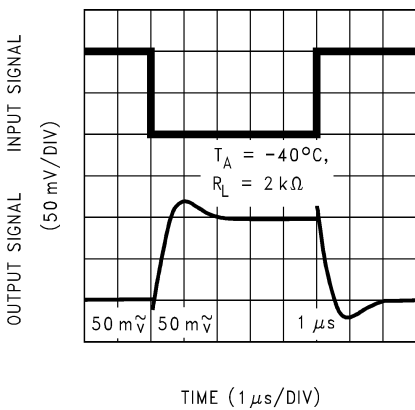
**Slew Rate vs. Temperature**



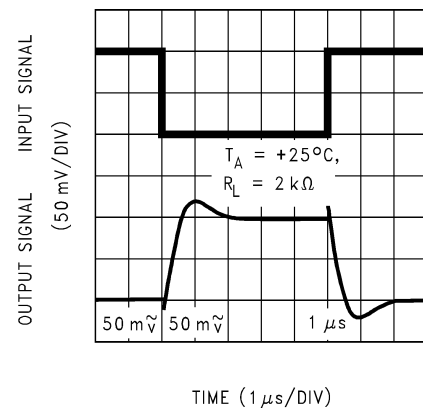
**Slew Rate vs. Supply Voltage**



**Inverting Small Signal Pulse Response**



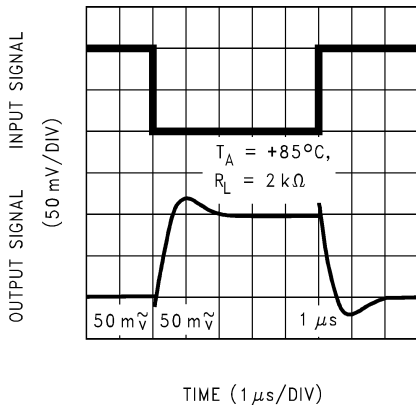
**Inverting Small Signal Pulse Response**



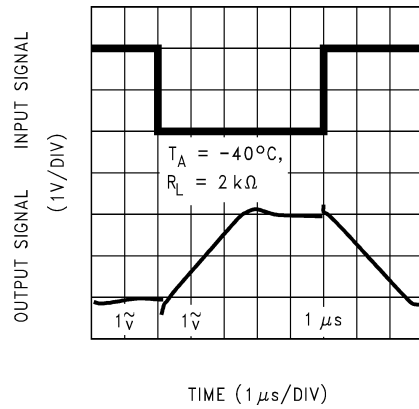
## 15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25^\circ\text{C}$  にて適用。(つづき)

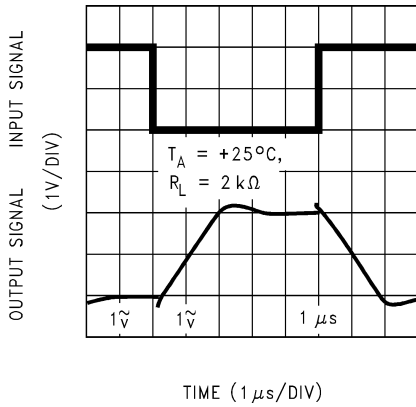
## Inverting Small Signal Pulse Response



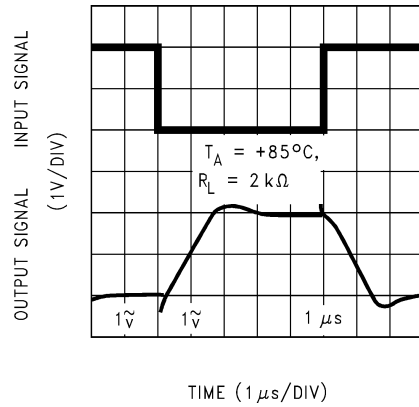
## Inverting Large Signal Pulse Response



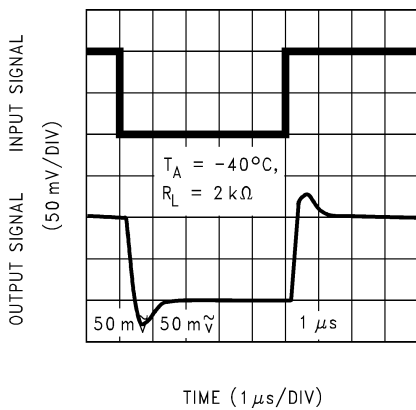
## Inverting Large Signal Pulse Response



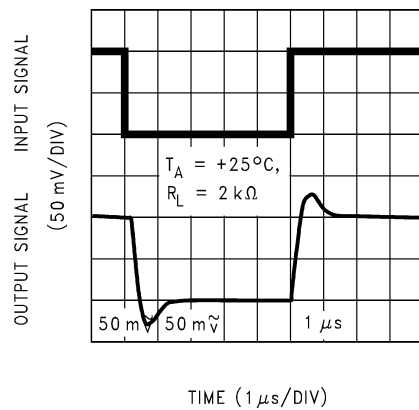
## Inverting Large Signal Pulse Response



## Non-Inverting Small Signal Pulse Response



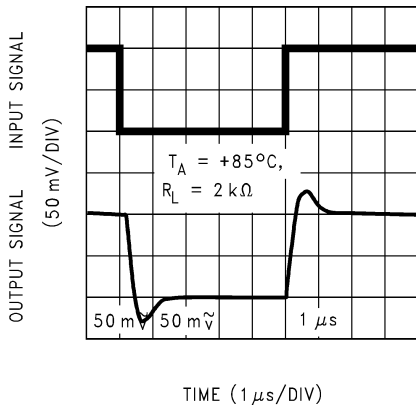
## Non-Inverting Small Signal Pulse Response



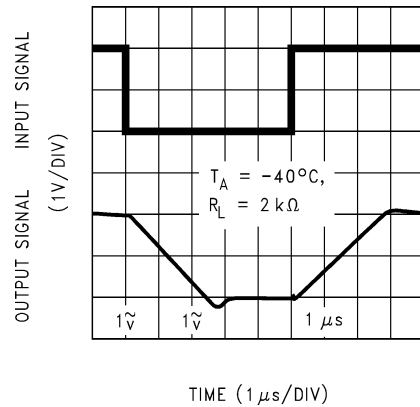
15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。(つづき)

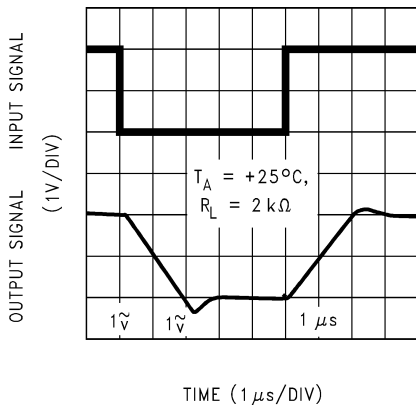
Non-Inverting Small Signal Pulse Response



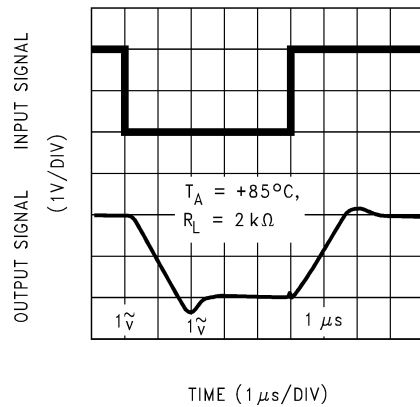
Non-Inverting Large Signal Pulse Response



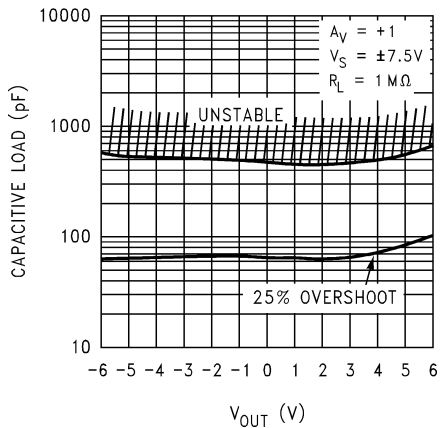
Non-Inverting Large Signal Pulse Response



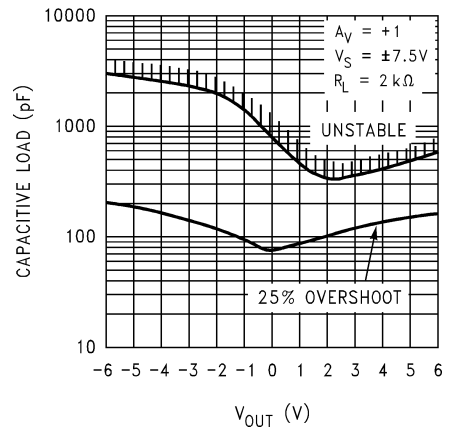
Non-Inverting Large Signal Pulse Response



Stability vs. Capacitive Load



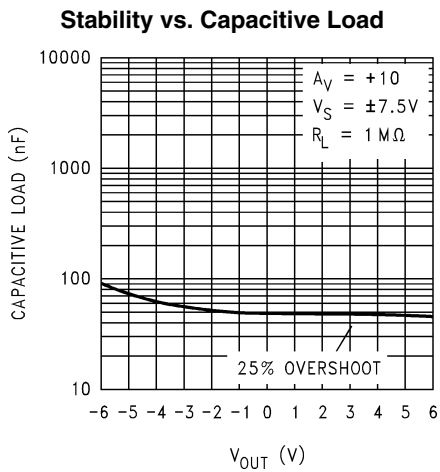
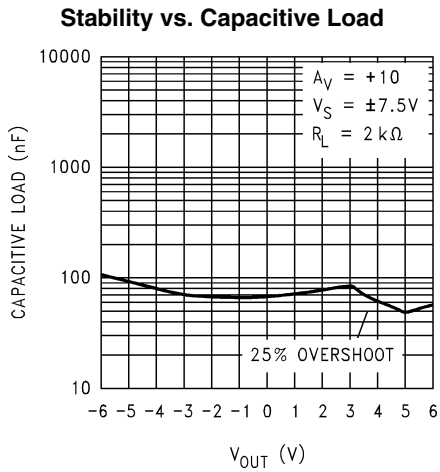
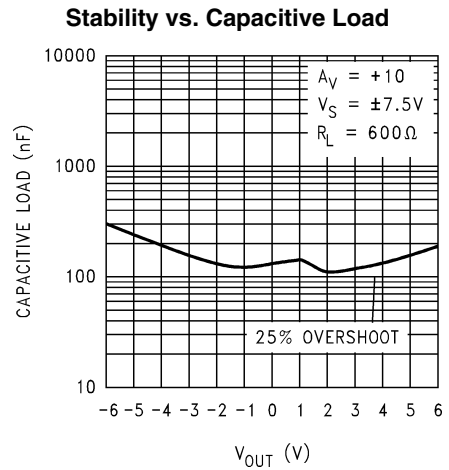
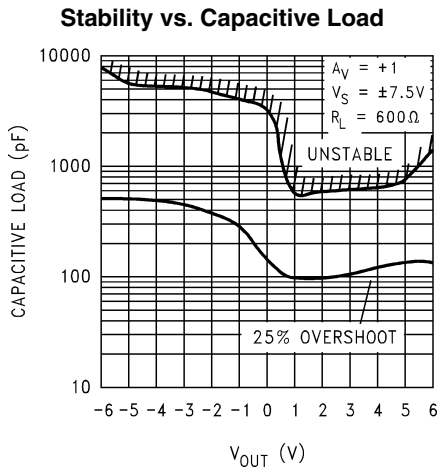
Stability vs. Capacitive Load





15V 時の代表的な性能特性

特記のない限り、 $V^+ = +15V$ 、 $V^- = 0V$ 、 $T_A = 25$  にて適用。(つづき)



## アプリケーション情報

### 1.0 LMC7101 小型アンプの利点

#### サイズ

SOT 23-5に実装されているため占有面積が小さく(0.120×0.118インチ、3.05×3.00mm)、PC基板面積を削減し、電子製品の小型化設計が可能です。ユーザーは携帯性を重視して、より小型・軽量の製品を好みます。

#### 高さ

高さが 0.056 インチ (1.43mm) であるため、PCMCIA タイプ III カードに搭載可能です。

#### 信号劣化の保全

信号は信号源からアンプに達するまでにノイズを拾いますが、パッケージが小型であるため、信号源の近くに配置しても、ノイズが混入したり信号状態の低下を招くことはありません。送信先デバイス (AD コンバータの基準電圧用バッファなど) に隣接して配置することも可能です。

#### 基板レイアウトの簡素化

小型アンプは種々の点で基板レイアウトの簡素化に有利です。まず、デュアルあるいはクワッド品に比べて必要な場所に最適配置可能なため、PC基板上の信号パターンを短くできます。

また、デュアルあるいはクワッド品を使用する場合に比べ、複数の小型アンプを使用するほうが、信号経路を単純化してクロストークを低減することも可能です。

#### 低歪率

LMC7101 アンプのオープンループ利得が高いため、オーディオ帯域の歪みを極めて低く抑えることが可能です (5V 電源、10k 負荷の場合、10kHz における歪みは標準で 0.01%)。したがって、オーディオ、モデム、低周波信号処理に最適です。

#### 低消費電流

LMC7101 の消費電流は 0.5mA (代表値) であり、ポータブル製品におけるバッテリー動作時間の改善、バッテリーの小型化が可能です。

#### 広い電圧範囲

LMC7101 では、15V、5V、3V の動作が保証されており、これらの電源電圧における性能データを提供しています。電圧範囲が広いので、バッテリーの寿命で電圧が大きく変動する場合も安定動作を保証します。

### 2.0 入力同相電圧範囲

LMC7101 は、入力電圧が負側の電源電圧を超えても位相が反転することはありません。Figure 1 に示すように、入力電圧が正あるいは負側のいずれの電源電圧を超えても、出力が反転することはありません。

室温における絶対最大入力電圧は、正および負側の電源電圧プラス 300mV です。これを大きく超える電圧が印加された場合は、Figure 2 に示すように、入力端子への入力電流、あるいは入力端子からの出力電流が過剰となり、信頼性を劣化させます。

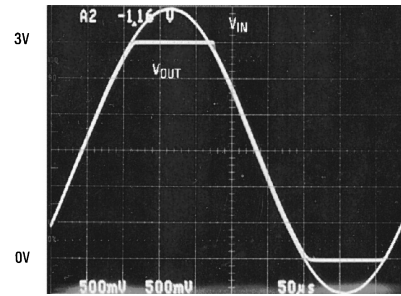


FIGURE 1. An Input Voltage Signal Exceeds the LMC7101 Power Supply Voltages with No Output Phase Inversion

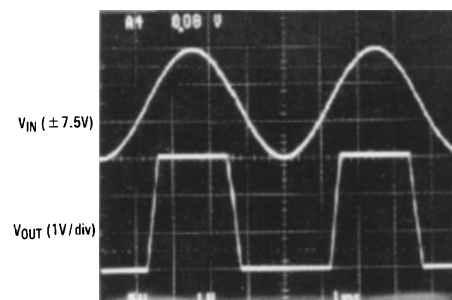


FIGURE 2. A  $\pm 7.5V$  Input Signal Greatly Exceeds the 3V Supply in FIGURE 1 Causing No Phase Inversion Due to  $R_I$

入力電圧がこの定格を超えるアプリケーションでは、Figure 3 のように入力抵抗を外付けして入力電流を  $\pm 5mA$  に制限しなければなりません。

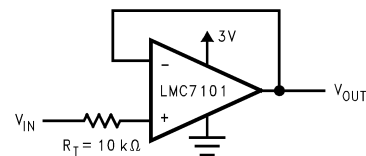


FIGURE 3.  $R_I$  Input Current Protection for Voltages Exceeding the Supply Voltage

### 3.0 フルスイングの出力電圧範囲

LMC7101 の出力抵抗は、 $V_S = 3V$  の場合でソース時に約 180  $\Omega$ 、シンク時に約 130  $\Omega$ 、 $V_S = 5V$  の場合で同様にそれぞれ 110  $\Omega$ 、80  $\Omega$  となります。この出力抵抗値を用いれば、最大出力電圧振幅を、負荷の関数として概算することができます。

アプリケーション情報 (つづき)

4.0 許容量負荷

LMC7101 は通常、 $V_S = 15V$  でユニティ・ゲインの場合、100pF の容量を共振なしで直接駆動することができます。ユニティ・ゲイン・フォロワは最も繊細な回路です。容量負荷を直接接続すると、オペアンプの位相マージンが減少します。オペアンプの出力インピーダンスの補償と容量性負荷は、位相遅れをもたらします。その結果、パルスのアンダーダンプ応答または共振が生じます。

容量性負荷の補償は Figure 4 のブロック図に示すように、抵抗によるアイソレーションで行うことができます。この手法は単純ですが、マルチプレクサや AD コンバータの容量性入力を分離するのに効果的です。

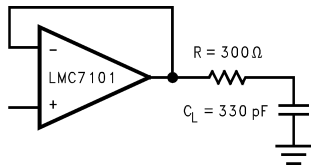


FIGURE 4. Resistive Isolation of a 330 pF Capacitive Load

5.0 大きなフィードバック抵抗を使用する場合の入力容量の補償方法

非常に大きな容量 (一般に 500k 以上) のフィードバック抵抗を使用する場合は、その大きなフィードバック抵抗値がトランスデューサやフォトダイオード、回路基板の寄生容量による入力容量と組合わさって、位相マージンを減少させます。

入力容量の影響は、フィードバック・コンデンサを付加することによって補償することができます (Figure 5 参照)。フィードバック・コンデンサを付加する場合は、先ず次のように  $C_f$  の値を概算します。

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

または

$$R_1 C_{IN} = R_2 C_f$$

通常、これによって十分過ぎる補償がなされます。

ただし、PC 基板の浮遊容量がプリントボードのそれと一致するとは限らず、実際に最適な  $C_f$  値は両者の間で異なることがありますから、実際の回路でチェックすべきです。(詳しくはクワッド CMOS アンプ LMC660 のデータシートを参照ください。)

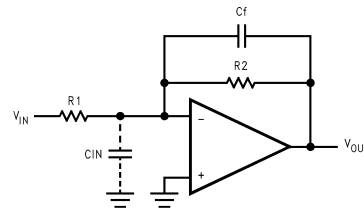


FIGURE 5. Cancelling the Effect of Input Capacitance

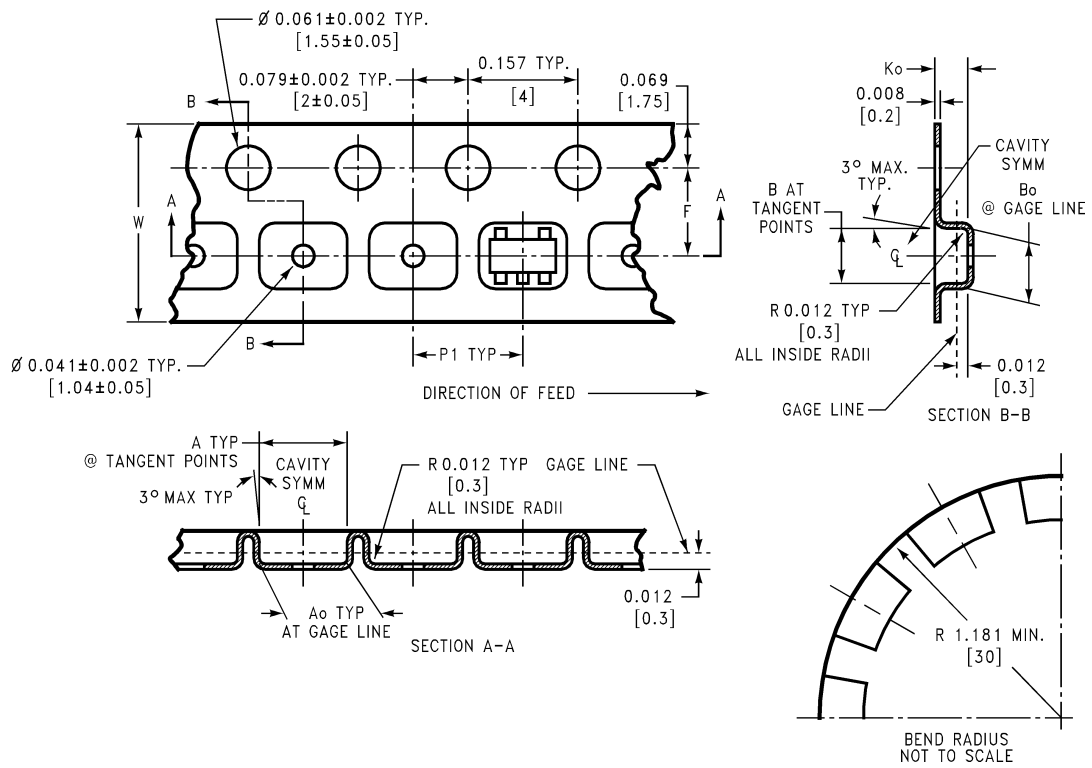
アプリケーション情報 (つづき)

SOT-23-5 のテープ/リール仕様

Tape Format

Tape Section	# Cavities	Cavity Status	Cover Tape Status
Leader (Start End)	0 (min)	Empty	Sealed
	75 (min)	Empty	Sealed
Carrier	3000	Filled	Sealed
	1000	Filled	Sealed
Trailer (Hub End)	125 (min)	Empty	Sealed
	0 (min)	Empty	Sealed

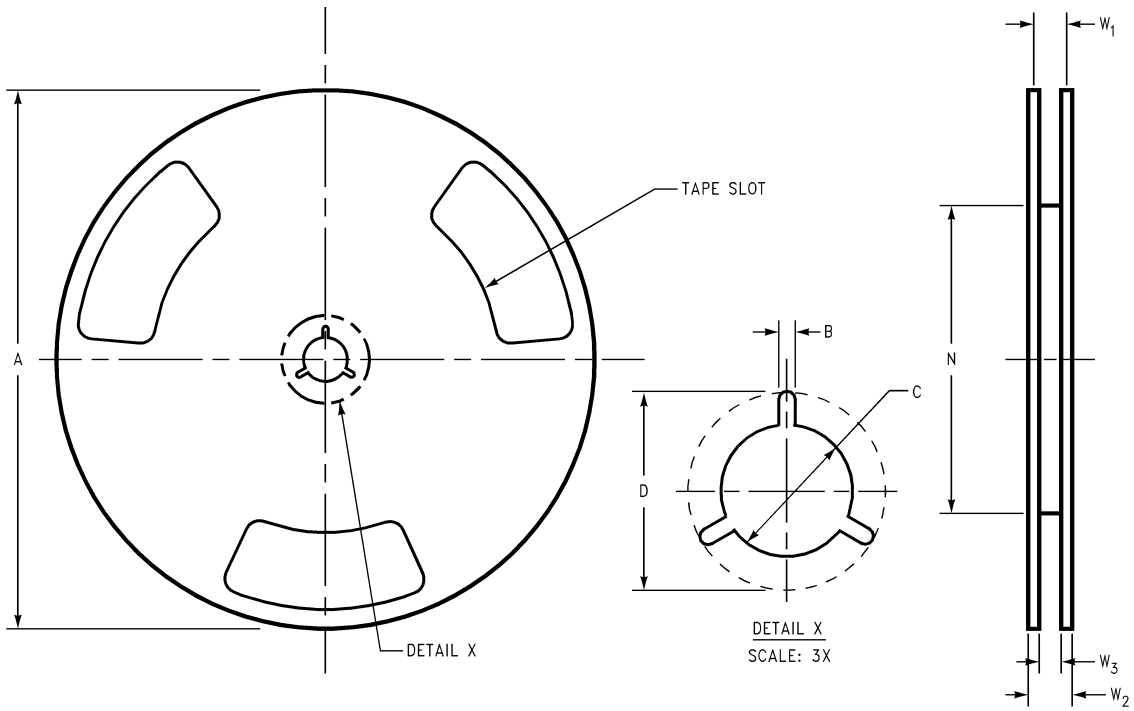
Tape Dimensions



<b>8 mm</b>	<b>0.130</b>	<b>0.124</b>	<b>0.130</b>	<b>0.126</b>	<b>0.138 ± 0.002</b>	<b>0.055 ± 0.004</b>	<b>0.157</b>	<b>0.315 ± 0.012</b>
	<b>(3.3)</b>	<b>(3.15)</b>	<b>(3.3)</b>	<b>(3.2)</b>	<b>(3.5 ± 0.05)</b>	<b>(1.4 ± 0.11)</b>	<b>(4)</b>	<b>(8 ± 0.3)</b>
Tape Size	DIM A	DIM Ao	DIM B	DIM Bo	DIM F	DIM Ko	DIM P1	DIM W

アプリケーション情報 (つぎ)

Reel Dimensions



<b>8 mm</b>	<b>7.00</b>	<b>0.059</b>	<b>0.512</b>	<b>0.795</b>	<b>2.165</b>	<b>0.331 + 0.059/-0.000</b>	<b>0.567</b>	<b>W1 + 0.078/-0.039</b>
	<b>330.00</b>	<b>1.50</b>	<b>13.00</b>	<b>20.20</b>	<b>55.00</b>	<b>8.40 + 1.50/-0.00</b>	<b>14.40</b>	<b>W1 + 2.00/-1.00</b>
Tape Size	A	B	C	D	N	W1	W2	W3



# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上