LMP7300

LMP7300 Micropower Precision Comparator and Precision Reference with Adjustable Hysteresis



Literature Number: JAJSAH9

National Semiconductor 2007年9月

LMP7300

可変ヒステリシス機能搭載のマイクロパワー高精度コンパレータ および高精度基準電圧源

概要

LMP7300は高精度のスレッショルド検出を行うための理想的な仕様を満たす、コンパレータと基準電圧源の両方を搭載したデバイスです。 高精度基準電圧 2.048V の最大誤差は 0.25% です。コンパレータは超低消費電力 (35 µW) と低オフセット電圧 (最大 0.75mV)を実現しており、正と負のヒステリシスを個別に設定できます。

コンパレータのヒステリシスは、2つの外部ピンによって調整します。 HYSTP ピンは正のヒステリシス、HYSTN ピンは負のヒステリシス を設定します。コンパレータの設計では、V_{IN} のソース・インピー ダンスと可変ヒステリシス成分を切り分けています。この分離に よって無用の相互作用を防止でき、レベル検出時に正確なスレッ ショルド電圧を保てます。

低オフセット電圧、ヒステリシスの外部制御、高精度の基準電圧を併せ持つこのデバイスによって、使いやすい超低消費電力の高精度スレッショルド検出器を構成できます。

また、LMP7300 のオープン・コレクタ出力は、多電圧システムの設計においても有利です。 出力電圧の上側レールは V_{CC} によって制限されず、 V_{CC} の上、最大 12V までプルアップできます。 LMP7300 は LMP® 高精度アンプ・ファミリ製品です。

特長

(特記のない限り V_S = 5V(typ))

消費電流 13 µA 伝搬遅延時間 4 µs 入力オフセット電圧 0.3mV CMRR 100dB PSRR 100dB

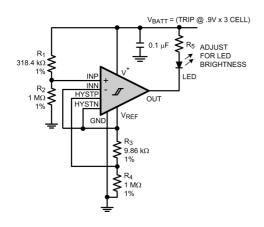
正および負のヒステリシス制御 調整可能なヒステリシス 1mV/mV 基準電圧 2.048V 基準電圧の精度 0.25% 基準電圧源の供給電流 1mA 広い電源電圧範囲 2.7V ~ 12V 動作温度範囲(周囲) - 40 ~ + 125

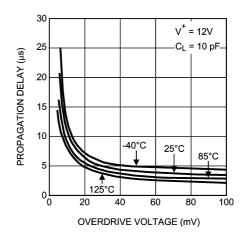
アプリケーション

高精度スレッショルド検出 バッテリ・モニタ バッテリ管理システム ゼロ交差検出器

代表的なアプリケーション

Micropower Precision Battery Low Voltage Detector for 3 Cell Discharge Voltage





LMP® はナショナル セミコンダクターの登録商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。 関連する電気的信頼性試験方法の規格を参照ください。 ハンダ付け情報

赤外線または対流方式 (20 秒)ウェーブ・ハンダ付けリード温度 (10 秒)260

ESD 耐圧 (Note 2)

人体モデル 2000V

マシン・モデル 200V $V_{\rm IN}$ 差動電圧 $\pm V_{\rm S}$ 電源電圧 $(V_{\rm S}-V_{\rm S}^+)$ 13.6V

電源電圧 (V_S = V ⁺ - V ⁻) 13.6V 入出力ピン電圧 V ⁺ + 0.3V、V ⁻ - 0.3V

 保存周囲温度範囲
 - 65 ~ + 150

 接合部温度 (Note 3)
 +150

動作定格 (Note 1)

温度範囲 (Note 3) - 40 ~ + 125

電源電圧 $(V_S = V^+ - V^-)$ 2.7V ~ 12V

パッケージ熱抵抗 (_{JA} (Note 3))

8 🗠 SOIC 166 /W

8 🖒 MSOP 235 /W

2.7V 電気的特性 (Note 4)

特記のない限り、以下のリミット値は、 T_A = 25 、 V^+ = 2.7V、 V^- = 0V、 V_{CM} = V^+ /2、 R_{PULLUP} = 100k 、 C_{LOAD} = 10pF に対して適用されます。 太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
I _S	Supply Current	R _{PULLUP} = Open		9	12 17	μΑ
Comparat	or		-			
V _{os}	Input Offset Voltage	V _{CM} = V+/2		±0.07	±0.75 ±2	mV
TCVos	Input Offset Average Drift	(Note 8)		1.8		μV/°C
I _B	Input Bias Current (Note 7)	IV _{ID} I < 2.5V		1.2	3 4	nA
Ios	Input Offset Current			0.15	0.5	nA
CMRR	Common Mode Rejection Ratio	1V < V _{CM} < 2.7V	80	100		dB
PSRR	Power Supply Rejection Ratio	V+ = 2.7V to 12V	80	100		dB
V _{OL}	Output Low Voltage	I _{LOAD} = 10 mA		0.25	0.4 0.5	٧
I _{LEAK}	Output Leakage Current	Comparator Output in High State		1		рA
HC _{LIN}	Hysteresis Control Voltage Linearity	0 < Ref-H _{YS} TP,N < 25 mV		1.000		mV/V
		25 mV < Ref-H _{YS} TP,N < 100 mV		0.950		
I _{HYS}	Hysteresis Leakage Current			1.2	3 4	nA
T _{PD}	Propagation Delay	Overdrive = 10 mV, C _L = 10 pF		12	17	
	(High to Low)	Overdrive = 100 mV, C _L = 10 pF		4.5	7.6	μs
Reference						
v_{o}	Reference Voltage		2.043	2.048	2.053	٧
	Line Regulation	V _{CC} = 2.7V to 12V		14	80	μV/V
	Load Regulation	I _{OUT} = 0 to 1 mA		0.2	0.5	mV/mA
TCV _{REF/°C}	Temperature Coefficient	-40°C to 125°C			55	ppm/°C
$\overline{V_N}$	Output Noise Voltage	0.1 Hz to 10 Hz		80		μV _{PP}
		10 Hz to 10 kHz		100		μV _{RMS}

5V 電気的特性 (Note 4)

特記のない限り、以下のリミナ値は、 T_A = 25 、 V^+ = 5V、 V^- = 0V、 V_{CM} = V^+ /2、 R_{PULLUP} = 100k 、 C_{LOAD} = 10pF に対して適用されます。 太字のリミナ値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
I _S	Supply Current	R _{PULLUP} = Open		10	13 18	μA
Comparate	or					
V _{OS}	Input Offset Voltage	V _{CM} = V+/2		±0.07	±0.75 ±2	mV
TCV _{OS}	Input Offset Average Drift	(Note 8)		1.8		μV/°C
I _B	Input Bias Current (Note 7)	V _{ID} < 2.5V		1.2	3 4	nA
l _{os}	Input Offset Current			0.15	0.5	nA
CMRR	Common Mode Rejection Ratio	1 ≤ V _{CM} ≤ 5V	80	100		dB
PSRR	Power Supply Rejection Ratio	V+ = 2.7V to 12V	80	100		dB
V _{OL}	Output Voltage Low	I _{LOAD} = 10 mA		0.25	0.4	V
I _{LEAK}	Output Leakage Current	Comparator Output in High State		1		pА
HC _{LIN}	Hysteresis Control Voltage Linearity	0 < Ref-V _{HYS} TP,N < 25 mV		1.000		mV/V
		25 mV < Ref-V _{HYS} TP,N < 100 mV		0.950		
I _{HYS}	Hysteresis Leakage Current			1.2	3 4	nA
TPD	Propagation Delay (High to Low)	Overdrive = 10 mV, C _L = 10 pF		12	15	
		Overdrive = 100 mV, C _L = 10 pF		4	7	1 µs
Reference						
v _o	Reference Voltage		2.043	2.048	2.053	V
	Line Regulation	V _{CC} = 2.7V to 12V		14	80	μV/V
	Load Regulation	I _{OUT} = 0 to 1 mA		0.2	0.5	mV/mA
TCV _{REF/°C}	Temperature Coefficient	-40°C to 125°C			55	ppm/°C
V_N	Output Noise Voltage	0.1 Hz to 10 Hz		80		μV _{PP}
		10 Hz to 10 kHz		100		μV _{RMS}

12V 電気的特性 (Note 4)

特記のない限り、以下のリミット値は、 T_A = 25 、 V^+ = 12V、 V^- = 0V、 V_{CM} = V^+ /2、 R_{PULLUP} = 100k 、 C_{LOAD} = 10pF に対して適用されます。 太字のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
I _S	Supply Current	R _{PULLUP} = Open	(11010 0)	11	14 20	μΑ
Comparate	or	•		**		
V _{OS}	Input Offset Voltage	V _{CM} = V+/2		±0.08	±0.75 ±2	mV
TCVos	Input Offset Average Drift	(Note 8)		1.8		μV/°C
I _B	Input Bias Current (Note 7)	V _{ID} > 2.5V		1.2	3 4	nA
I _{os}	Input Offset Current			0.15	0.5	nA
CMRR	Common Mode Rejection Ratio	1V ≤ V _{CM} ≤ 12V	80	100		dB
PSRR	Power Supply Rejection Ratio	V+ = 2.7V to 12V	80	100		dB
V _{OL}	Output Voltage Low	I _{LOAD} = 10 mA		0.25	0.4	٧
t _{LEAK}	Output Leakage Current	Comparator Output in High State		1		рA

12V 電気的特性 (Note 4)(つづき)

特記のない限り、以下のリミナ値は、 $T_A=25$ 、 $V^+=12V$ 、 $V^-=0V$ 、 $V_{CM}=V^+/2$ 、 $R_{PULLUP}=100k$ 、 $C_{LOAD}=10pF$ に対して適用されます。 太字のリミナ値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
HC _{LIN}	Hysteresis Control Voltage Linearity	0 < Ref-V _{+HYS} TP,N < 25 mV		1.000		mV/V
		25 mV < Ref-V _{+HYS} TP,N < 100 mV		0.950		
I _{HYS}	Hysteresis Leakage Current			1.2	3 4	nA
TPD	Propagation Delay (High to Low)	Overdrive = 10 mV, C _L = 10 pF		11	15	μs
		Overdrive = 100 mV, C _L = 10 pF		3.5	6.8	
Reference				•	•	
V _o	Reference Voltage	T _J = 25°C	2.043	2.048	2.053	V
	Line Regulation	V _{CC} = 2.7V to 12V		14	80	μV/V
	Load Regulation	I _{OUT} = 0 to 1 mA		0.2	0.5	mV/mA
TCV _{REF/°C}	Temperature Coefficient	-40°C to +125°C			55	ppm/°C
V _N	Output Noise Voltage	0.1 Hz to 10 Hz		80		μV _{PP}
		10 Hz to 10 kHz		100		μV _{RMS}

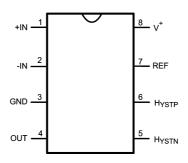
- Note 1: 絶対最大定格は、それを超えるとデバイスが破壊される可能性があるリミット値を示します。動作定格とはデバイスが機能する条件を示しますが、特定の性能を保証するものではありません。保証されている仕様およびその試験条件については、「電気的特性」の表を参照してください。
- Note 2: 人体モデル適用規格 MIL-STD-883、Method 3015.7 マシン・モデル適用規格 JESD22-A115-A (ESD MM std. of JEDEC) 電場 (界) 誘導帯電モデル適用規格 JESD22-C101-C (ESD FICDM std. of JEDEC)
- Note 3: 最大消費電力は、 $T_{J\,(MAX)}$ J_A の関数として求めることができます。任意の周囲温度での最大許容電力損失は、 P_D = $(T_{J\,(MAX)}$ $T_A)/J_A$ です。すべての数値は、プリント基板に直接ハンダ付けしたパッケージを対象とします。
- Note 4: 「電気的特性」の値は、記載温度の工場出荷試験条件にのみ適用されます。工場試験条件で生じる自己発熱は、 $T_J = T_A$ となる程度に合わめてわずかです。「電気的特性」には、自己発熱により $T_J > T_A$ となる条件下で保証されるパラメータ性能値は記載されていません。
- Note 5: 代表 (typ) 値は特性評価時におけるパラメータの標準値 (norm) を表します。 実際の代表値は、経時的に変化するとともに、アプリケーションや構成にも依存します。 この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
- Note 6: リミ外値は 25 において製品の全数検査を行っています。動作温度範囲でのリミ外値は標準統計品質管理 (SQC) 手法を用いた相関によって保証されています。
- Note 7: デバイスに向かって流れ込む電流を正方向の電流と定義しています。
- Note 8: 最低温度から最高温度までの VOS の変化量を、温度変化量の合計値で割ると、オフセット電圧の平均ドリフト量が求まります。

製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing	
0 Din COIC	LMP7300MA	LAADZOOMAA	95 Units/Rail	MOGA	
8-Pin SOIC	LMP7300MAX	LMP7300MA	2.5k Units Tape and Reel	M08A	
o Din MCOD	LMP7300MM	0014	1k Units Tape and Reel	MALLAGOA	
8-Pin MSOP	LMP7300MMX	C31A	3.5k Units Tape and Reel	MUA08A	

ピン配置図

8-Pin MSOP/SOIC



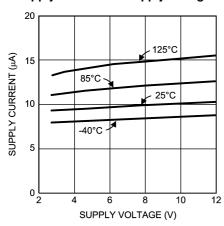
Top View

ピン説明

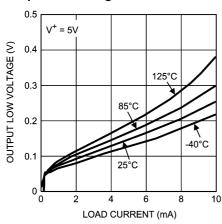
じく名		説明
+ IN	コンパレータの非反転入力	+ IN は、負側のレール電圧より IV 上から、正側レール電圧以下の範囲のコモンモード電圧です。 + IN ピンとレール電圧の間にはチップ上で ESD ダイオードが接続されており、入力段の過電圧を防止します。 入力電圧がレール電圧を超えると、ダイオードがオンになり入力電圧を安全なレベルにクランプします。
- IN	コンパレータの反転入力	- IN は、負側のレール電圧より IV 上から、正側レール電圧以下の範囲のコモンモード電圧です。 - IN ピンとレール電圧の間にはチップ上で ESD ダイオードが接続されており、入力段の過電圧を防止します。入力電圧がレール電圧を超えると、ダイオードがオンになり入力電圧を安全なレベルにクランプします。
GND	グラウンド	2 電源動作が必要なアプリケーションの場合、このピンは負の DC 電源に接続できます。 その場合は、0.1 μF のセラミック・コンデンサによってグラウンドにデカップリングしてください。 内部の基準電圧出力は、このピンを基準にします。 ダイ基板接続の電位は GND です。
OUT	コンパレータの出力	出力はオープン・コレクタ構成です。 プルアップ抵抗によって電圧負荷を駆動するか、最大出力電流を流せるようにして電流負荷を駆動することができます。 このピンは電源電圧にかかわらず、グラウンド・ピンに対して最大 + 12V までプルアップできます。
HYSTN	負側ヒステリシス設定ピン	下側スレッショルド電圧 $V_{\rm LL}$ を設定します。同相入力範囲は負側レールより $1V$ 上から $V_{\rm CC}$ までです。入力信号が $V_{\rm LL}$ より低くならない N 限り、コンパレータの状態は N 18 から N 2 に遷移しません。
HYSTP	正側ヒステリシス設定ピン	上側スレッショルド電圧 V_{IH} を設定します。 同相入力範囲は負側レールより IV 上から V_{CC} までです。 入力信号が V_{IH} より高くならない $IR()$ 、コンパレータの状態は Low から $High$ に遷移しません。
REF	基準電圧出力ピン	2.048V のバンドギャップ高精度基準電圧を出力します。
V *	正側電源端子	電源電圧の範囲は $2.7V\sim 12V$ です。このピンは $0.1\mu F$ のセラミック・コンデンサによってグラウンドにデカップリングしてください。

代表的な性能特性

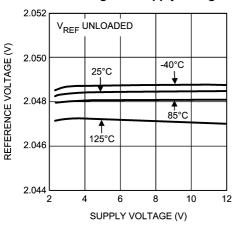
Supply Current vs. Supply Voltage



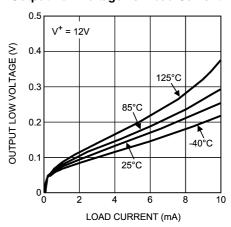
Output Low Voltage vs. Load Current



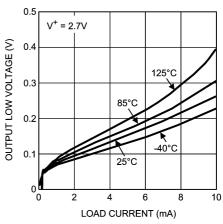
Reference Voltage vs. Supply Voltage



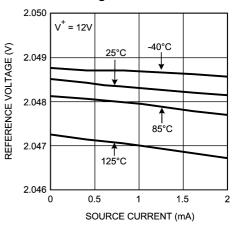
Output Low Voltage vs. Load Current



Output Low Voltage vs. Load Current

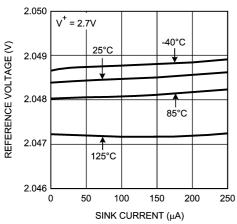


Reference Voltage vs. Source Current

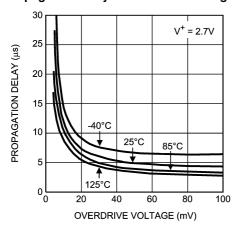


代表的な性能特性(つづき)

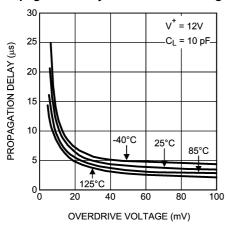
Reference Voltage vs. Sink Current



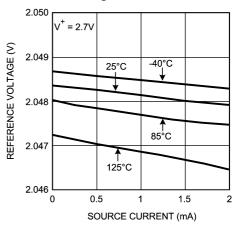
Propagation Delay vs. Overdrive Voltage



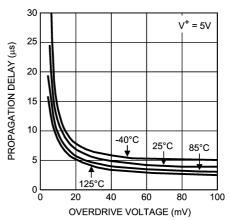
Propagation Delay vs. Overdrive Voltage



Reference Voltage vs. Source Current



Propagation Delay vs. Overdrive Voltage



アプリケーション情報

概要

LMP7300は独自の技術によって超低消費電力と高精度を両立させた製品です。オープン・コレクタのコンパレータは、低オフセット、高 CMPR、高 PSRR、プログラム可能なヒステリシス特性、μA オーダーの消費電流を実現しています。高精度の 2.048V 基準電圧は、DAC または ADC の 2 値判定を行う正確なスレッショルド電圧として使用できます。コンパレータと基準電圧源を組み合わせたこのチップを使えば、低消費電力のセンサや携帯アプリケーションに最適な 1 チップ・ソリューションを構築できます。

基準電圧

基準電圧は、ドリミングによって動作温度の全範囲 - 40 ~ 125 において代表値 0.2% の精度を得られる、バンドギャップ・ジェネレータを用いた 2.048V を発生します。ドリミングには曲率補正アルゴリズムを使い、バンドギャップ方式では本質的に避けられない、ベース・エミッタ間の熱非線形性を補償しています。基準電圧の精度と設定抵抗の許容誤差によって、プログラム可能なヒステリシスの値と精度が決まります。 基準電圧のノイズ・フィルタが必要な場合、190 の抵抗と 5 μF のコンデンサを直列にグラウンドに接続することを推奨します。

コンパレータ

出力段

コンパレータはオープン・コレクタの出力段を使用しており、超低消費電力の高精度スレッショルド電圧検出用 μA 負荷を、ソレノイド、電灯、LED などの起動を必要とするアプリケーションに切り替えることができます。 ワイヤード OR 式の出力は、ウインドウ・コンパレータ・アプリケーションのように、0.5V ~ 12V の範囲で TTL、CMOS、多レベル出力と簡単にインタフェースを取れます。 出力は 10mA より大きな出力電流を駆動できると同時に、飽和電圧は全温度範囲にわたり 0.4V 未満に保たれています。 重い負荷を駆動する場合、電源電流は線形に増加するため、超低消費電 カアプリケーションでは 100k 以上のプルアップ抵抗を推奨します

障害検出周期

ユーザーが選定するプルアップ抵抗と容量性負荷によって、最小 応答時間とイベント検出レートが決まります。 オーバードライブを最 適化することにより、プルアップ抵抗と容量性負荷の障害更新レートを 200kHz から 250kHz 以上にできます。

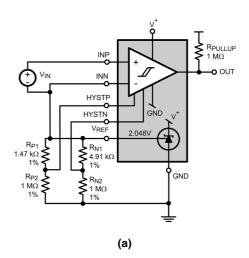
ヒステリシス

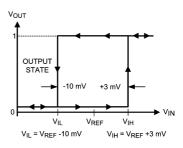
信号経路にカップリングするノイズによる誤った遷移はコンパレータを使うスレッショルド検出器ではよくある問題です。最も効果的な解決策はヒステリシス特性を与えることです。 ヒステリシスとは回路によって通常の入力に振幅変化の遅延を加えることによって得られる特性です。 正のヒステリシスでは、信号が上側スレッショルドを超えないと、出力が Low から High に切り替わりません。 負のヒステリシスは、その逆です。 これは一種のメモリ効果です。信号の遷移する方向によって、コンパレータの動作は異なります。

LMP7300は独自の方法でヒステリシス特性を実現しています。設定する上下スレッショルド電圧は、もう一方のスレッショルドの設定、電源、入出力条件に対して完全に独立に設定できます。 HYSTP ピンは正のヒステリシス、HYSTN ピンは負のヒステリシスを、2つの抵抗を用いた簡単な方法で設定します。2つのピンを互いに接続して同じヒステリシスを与えるか、異なる電圧タップに接続して非対称ヒステリシスを与えることができます。また、基準電圧に接続すれば、ヒステリシス特性をまったく持たなくなります。電圧タップを取り出す抵抗分圧回路の駆動に、高精度基準電圧を用いれば安定したスレッショルド・レベルが得られます。ヒステ リシス設定の最大推奨値は約 $130\,\mathrm{mV}$ です。これには HYSTP および HYSTN ピンの電圧を、 $2.7\mathrm{V}$ 動作の同相入力電圧範囲のほぼ中央にあたる、 V_{REF} - $130\,\mathrm{mV}$ に設定します。 一般的な回路例では、差動入力信号電圧 V_{IN} を、コンパレータの非反転および反転入力の INP と INN の間に印加します。DC 切り替え電圧、つまり入力スレッショルド電圧 V_{TH} を負側入力に設定し、この電圧より信号電圧が高い間は出力をオフにし、下回ったらオンにします。高精度のスレッショルドを得るには INN ピンを V_{REF} に接続します。 出力がオフになると、 回路は消費電力最小の状態になります。 Figure $1\sim\mathrm{Figure}$ 5 に、上側スレッショルド V_{IH} と下側スレッショルド V_{II} のさまざまな設定方法および、入力スレッショルド電圧 V_{REF} との関係を示します。 この関係は次式で表されます。

$$V_{IL} = V_{REF} - V_{REF} \left(\frac{R_1}{R_1 + R_2} \right)$$

$$V_{IH} = V_{REF} + V_{REF} \left(\frac{R_1}{R_1 + R_2} \right)$$



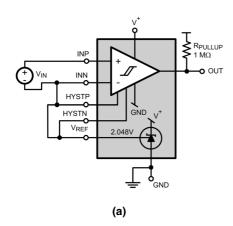


(b)

V_{ID} = 0、INN = INP = V_{TH} の場合

FIGURE 1. Typical Micropower Application to Set Asymmetric Positive and Negative Hysteresis of - 10mV, + 3mV

Figure 2 は、HYSTPとHYSTN と少を両方ともV_{REF} に接続して、ヒステリシス特性を与えない例です。この設定は、システム・ノイズによる誤作動の可能性が最も高くなり、推奨できません。



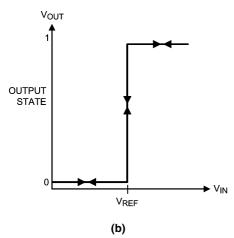
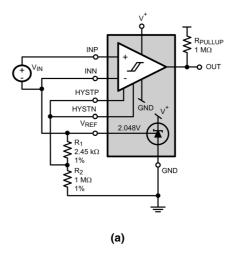


FIGURE 2. Typical Configuration for No Hysteresis

Figure 3 は、HYSTP と HYSTN ピンを両方とも V_{REF} より生小さい 同じ電圧に接続して、対称ヒステリシス特性を与える例です。 上下のスレッショル・設定によって、人力スレッショル・電圧 V_{REF} の両側にヒステリシス・バンドが設定されます。 正側と負側のパンドは等しくなります。

この構成は Figure 2 で言及した誤作動を抑えます。 高精度レベル検出アプリケーションでは、 5mV ~ 10mV より小さな値の対称ヒステリシスを推奨します。



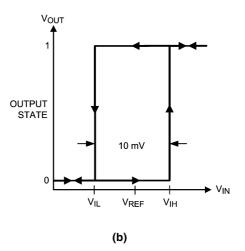
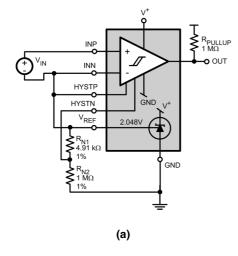
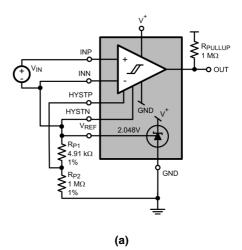


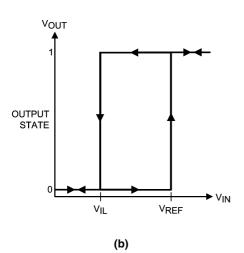
FIGURE 3. Symmetric Hysteresis ± 5mV

Figure 4 は、HYSN ピンのみに V_{REF} お先小さな電圧を印加することにおり負のヒステリシス特性を与える例です。

正のヒステリシス特性のみ与える例を Figure 5 に示します。







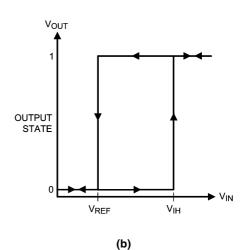


FIGURE 4. Typical Configuration for Negative Hysteresis = - 10 mV

FIGURE 5. Connections for Positive Hysteresis = +10 mV

一般的には、Figure 6 に示す正負のヒステリシス・バンドを設定した場合、このバンド内のノイズはコンパレータ出力に影響を与えません。 Example #1 ではノイズは小さく、バンド内にとどまっています。 出力も正常です。 Example #2 の場合、バンドをはみ出す著しいノイズがありますが、ヒステリシス特性の効果で正の立ち上がりエッジ、負の立ち下がりエッジで誤った信号の遷移は起こっていません。ヒステリシス特性があるために、信号レベルがヒステリシス・バンドを超えて高くなるか、あるいは低くならない限り、状態は遷移しません。

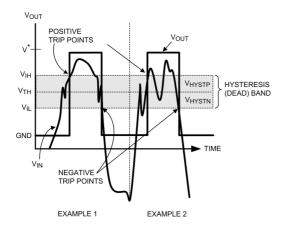


FIGURE 6. Output Response with Input Noise Less than Hysteresis Band

適正なヒステリシス設定

正常なスイッチングに必要なヒステリシス特性の値を得るには、誤った遷移が観測されるまでヒステリシスの値を小さくしたのち、その値を例えば3倍して最終回路の設定値とします。ブレッドボードの段階では R_1 と R_2 にポテンショメータを使用すると設計が楽になります。 LMP7300のノイズ感度は高温側で最大となるため、

+ 100 近辺またはそれ以上の温度で使用するアプリケーションでは、最低でも5mV のヒステリシスを与えることを推奨します。

レイアウトの考慮事項

入出力間のカップリングを低減するために、適切な PCB レイアウトを行うことが大切です。正のフィードバック・ノイズは性能を劣化させます。 LMP7300 では独自のパッケージ・ピン配置によって出力カップリングを最低限に抑えています。 出力は、非反転および反転入力、基準電圧、ヒステリシスの各ピンから遠ざけられています。

評価用ボード

ナショナル セミコンダクターは LMP7300 の性能を評価するための 以下の回路基板を提供しています。

デバイス パッケージ 評価用ボード

注文番号

LMP7300MA 8 SOIC LMP7300MA-EVAL LMP7300MM 8 MSOP LMP7300MM-EVAL

ウインドウ・コンパレータ

Figure 8 に、温度レベル検出アプリケーションに超低消費電力ウインドウ検出器として 2 つの LMP7300 を使用した例を示します。図の回路は周囲温度の変化を監視するものです。温度が 15~35 の範囲を外れると、高温側ではコンパレータ 1、低温側ではコンパレータ 2 が Low に遷移して、障害が発生したことを表示します。 オープン・コレクタ出力を個別にプルアップすることもできますが、ワイヤード OR して単一の障害表示にすることも可能です。 温度が上記の範囲内に戻っても、22mV の非対称ヒステリシス・パンドを超えない限リコンパレータは遷移しません。 つまり、高温側では温度が 34 を下回らない限り、低温側では温度が 16 を上回らない限り、出力は High に遷移せず、障害は解除されません。温度は25 で30k の抵抗を持つ、Omega Precision NTC サーミスタ#44008 (許容誤差± 0.2%) によって検出します。

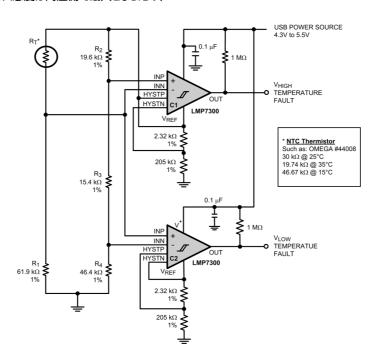


FIGURE 7. Temperature Controlled Window Detector to Monitor Ambient Temperature

高精度高温スイッチ

LMP7300 は、簡単なセンサ・スイッチのアプリケーションにも精度と安定性をもたらします。 Figure 9 に、高温スイッチを LMP7300で構成した例を示します。入力プリッジによって 85 でセット、80でリセットされる設定です。コンパレータには、正側のみに 14.3mVのヒステリシス特性を与え、負側のヒステリシスは設定しません。温度が上昇すると 85 で状態が遷移、セットされます。14.3mVのヒステリシス特性があるため、温度が 80 を下回らない限りリセットされません。

使用する温度センサは Omega Precision 44008 NTC サーミスタです。44008 の精度は \pm 0.2 です。85 における抵抗は3270.9 、80 では 3840.2 です。 スレッショルド電圧は、ブリッジの一方、 R_{ADJ} と R_{SET} の比率で決まります。 入力信号のバイアスはブリッジのもう一方、サーミスタの抵抗 R_{TH} と R_{SET} の比率で決まります。 抵抗値はサーミスタによる消費電力を抑えるために、ブリッジ電流

が~ $50 \mu A$ となるように選定します。 サーミスタの仕様によれば、電力消費による $1 \mod 0$ の誤差があります。ブリッジの電源を基準電圧から供給することにより、電源電圧の変動の影響を受けないようにします。 コンデンサ C_1 は、 $F_{CORNER} = 1/(2 C_1 \times 2(R_{SET}//R_{ADJ}))$ の低周波側ポールを設定します。 抵抗の値を設定後、 C_1 を F_C < 10Hz となるように選定します。 これによってブリッジの熱雑音を抑えられます。

回路の精度は、求めた計算結果に最も近い値を持つ標準抵抗の抵抗値から計算します。1%の抵抗の場合、RADJは3.24k、R_{SET}は78.7kになります。ブリッジのゲインは85 で2.488mV/です。通常、ブリッジ電流を大きくすればするほど、ブリッジのゲインは大きくなります。シミュレーションによって得られた実際のセット温度は85.3、リセット温度は80.04 でした。セット温度の誤差は±1.451、リセット温度の誤差は±1.548です。許容誤差0.1%の抵抗を選び、またOmega 44008 サーミスタの0.1%モデルを使用すれば精度を最大化できます。

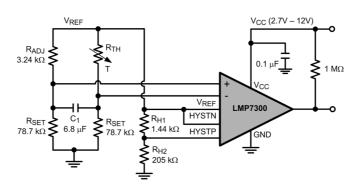


FIGURE 8. Precision High Temperature Switch

超低消費電力 高精度バッテリ電圧低下検出器

 非反転入力電圧が等しくなるように選定します。ここでは高精度基準電圧をコンパレータの非反転入力に直接接続し、高い精度のスレッショルド電圧を得ます。ヒステリシスは負側が 0mV、正側が 20mV です。 V_{BATT} の最小値より高い間は、出力はオフに、最小バッテリ電圧を検出するとオンになります。

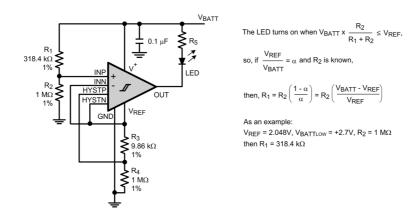
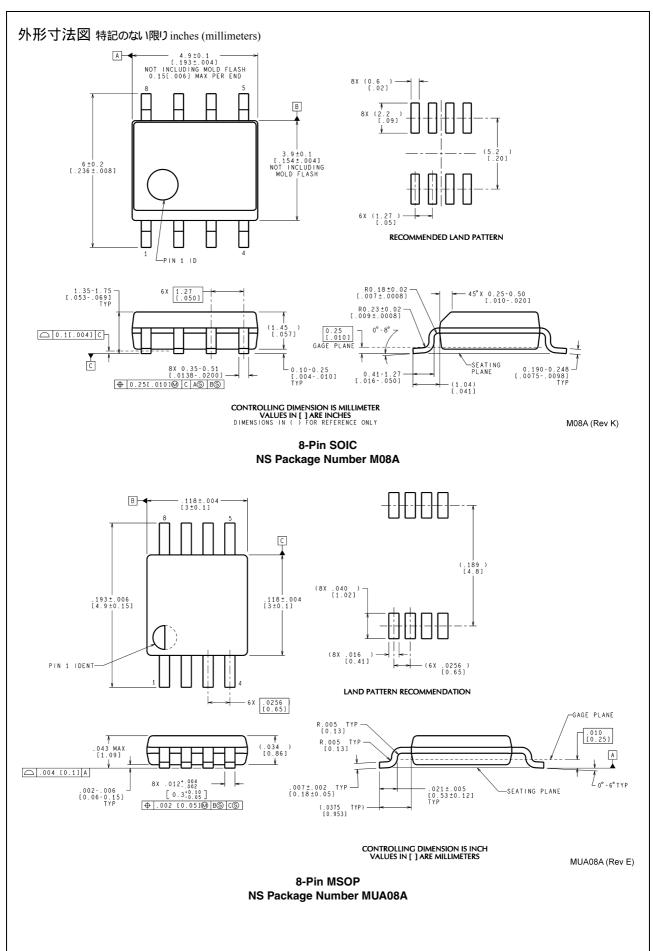


FIGURE 9. Battery Voltage Monitor for 3 Cell Discharge Voltage



このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が 課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナ ル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品 を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用ま たは供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社 は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

高の50 (生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは 支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与 えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不 具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいい ます。

-National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。 その他のブランド や製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation 製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料(日本語/英語)はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定して収ない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated 日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。 1 熱霊気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品 単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導 電性マットにアースをとったもの等)、アースをした作業者が行う こと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置 類の接地等の静電気帯電防止措置は、常に管理されその機能が確認 されていること。

2. 温·湿度環境

■ 温度:0~40℃、相対湿度:40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
- 3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
- 4. 機械的衝撃
 - 梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を 与えないこと。
- 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さら さないこと。(個別推奨条件がある時はそれに従うこと。)
- 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上