



I²C制御、選択可能フィルタ、モニタ・パススルー、2:1入力MUX、 および選択可能入力バイアス・モードを備えた、3チャンネルRGBHVビデオ・バッファ

特長

- CVBS、Sビデオ、およびSD/ED/HDのY'P'B'P'R、G'B'R、R'G'B'ビデオ用に3ビデオ・アンプを搭載
- 可変シュミット・トリガ付きHV同期パス
- 2:1入力MUX
- 全機能のI²C™制御
- ローパス・フィルタ内蔵ADCバッファ
 - 5次バターワース特性
 - 選択可能なコーナー周波数：9MHz、16MHz、35MHz、75MHz、およびバイパス (500MHz)
- 入力バイアス・モード選択：
 - シンク・チップ・クランプ付きAC結合
 - バイアス付きAC結合
 - オフセット・シフト付きDC結合
 - DC結合
- モニタ・パススルー機能：
 - フィルタリングなしで入力信号を通過
 - 500MHz BW、1300V/μsスルー・レート
 - SAG補正可能6dBゲイン
 - ディスエーブル時ハイ・インピーダンス出力
- 2.7V~5V単電源動作
- 3.3Vで330mW低消費電力
- ディスエーブル機能により電流を1μA未満に低減

- レール・ツー・レール出力：

— レールまで0.1V以内の出力スイング幅、AC/DC出力結合

- RoHS TQFPパッケージ

アプリケーション

- プロジェクタ
- プロフェッショナル・ビデオ・システム
- LCD/DLP/LCOS入力バッファリング

概要

THS7327は、新しいコンプリメンタリ・シリコン・ゲルマニウム (SiGe) BiCom-III プロセスを使用し、HおよびV同期信号パスを備えた、低電力、単電源 (2.7V~5V) の3チャンネル統合ビデオ・バッファです。選択可能な5次バターワース・アンチエイリアシング・フィルタを各チャンネルに内蔵しています。9MHzフィルタは、コンポジット、Sビデオ、480i/576iなどのSDTVビデオに最適な選択肢です。16MHzフィルタは、EDTV 480p/576pおよびVGA信号に対して理想的です。35MHzフィルタは、HDTV 720p/1080iおよびSVGA信号に使用できます。75MHzフィルタは、HDTV 1080pおよびXGA/SXGA信号に最適です。UXGA/QXGA R'G'B'信号に対しては、フィルタをバイパスすることにより、帯域幅500MHz、1150V/μsのアンプで信号をバッファリングできます。

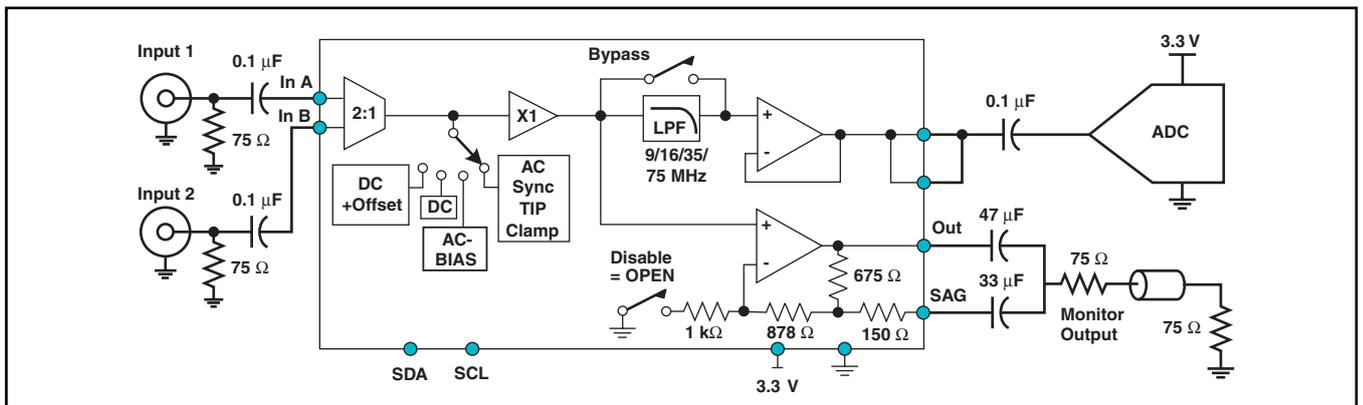


図 1. SAG補正付き3.3V単電源のAC入力/ACビデオ出力システム (3チャンネルのうち1チャンネルを示す)

PowerPADはテキサス・インスツルメンツ社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

注文情報

最新のパッケージおよび注文に関する情報は、本文書の巻末の「パッケージ・オプション」附録あるいはTIウェブサイト www.tij.co.jp もしくは www.ti.com をご覧ください。

THS7327の各チャンネルは、2:1入力MUXを含むすべての機能に対して、個別にI²C設定が可能です。レール・ツー・レールの出力段により、AC結合とDC結合の両方のアプリケーションに対応できます。モニター・パススルー・パスを使用すれば、入力信号をフィルタリングなしで他のシステムに転送することができます。このパスは、ゲイン6dB、帯域幅500MHz、スルーレート1300V/ μ sで、SAG補正機能を備え、ディスプレイ時にはハイインピーダンス出力となり、THS7327の柔軟性を高めています。

THS7327の柔軟性の一部として、入力にはAC結合入力またはDC結合入力を選択できます。AC結合モードでは、同期付きCVBS/Y/G/B/R'に対するシンク・チップ・クランプ・オプション、およびシンクなしC'/P'B/P'R/R'G'B'チャンネルに対する固定バイアスが備えられています。DC入力オプションでは、通常のDC入力に加えて、オフセット・シフト付きのDC入力をサポートし、0V入力時の出力でフル・シンク・ダイナミック・レンジを提供します。

THS7327は、RoHS準拠のTQFPパッケージで供給されます。

製品情報

製品名 (1)	パッケージ	出荷形態、数量
THS7327PHP	HTQFP-48 PowerPAD™	トレイ 250
THS7327PHPR		テープ・リール、1000

(1) 最新のパッケージおよびご注文情報については、このドキュメントの巻末にある「付録：パッケージ・オプション」を参照するか、またはTIのWebサイト (www.ti.com もしくは www.tij.co.jp) をご覧ください。

絶対最大定格 (1)

		単位
V _S	電源電圧 GND - V _A または GND - V _{DD}	5.5 V
V _I	入力電圧	-0.4 ~ V _{S+} V
I _O	出力電圧	±100 mA
連続電力消費		許容損失表参照
T _J	最大ジャンクション温度、すべての条件下 (2)	150 °C
T _J	最大ジャンクション温度、連続動作、長期信頼性 (3)	125 °C
T _{stg}	保存温度範囲	-65 ~ 150 °C
ESD定格	HBM (Human Body Model)	1500 V
	CDM (Charged Device Model)	1500 V
	MM (Machine Model)	100 V

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

(2) 任意の条件における絶対最大ジャンクション温度は、シリコン・プロセスの制約によって制限されます。

(3) 連続動作での絶対最大ジャンクション温度は、パッケージ制約によって制限されます。この温度で動作を行うと、デバイスの信頼性低下や寿命の短縮につながるおそれがあります。

許容損失

パッケージ	θ_{JC} (°C/W)	θ_{JA} (°C/W)	許容損失 (1)(2) ($T_J = 125^\circ\text{C}$)	
			$T_A = 25^\circ\text{C}$	$T_A = 85^\circ\text{C}$
HTQFP-48 w/PowerPAD (PHP)	1.1	35	2.85 W	1.14 W

(1) このデータは、PowerPADへの内部グランド・プレーン接続を備えた、PowerPAD標準の3インチ × 3インチの4層PCBで得られたものです。

(2) 電力定格は、ジャンクション温度125°Cで決定されます。この値を超えると、歪みが大幅に増加し始め、長期的な信頼性が低下し始めます。最高の性能および信頼性を得るには、最終的なPCBの熱管理でジャンクション温度を125°C以下に保持するようにしてください。

推奨動作条件

	MIN	NOM	MAX	単位
V _{DD} デジタル電源電圧	2.7		5	V
V _A アナログ電源電圧、V _{DD} 以上の電圧	V _{DD}		5	V
T _A 周囲温度	-40		85	°C

電気的特性、V_A = V_{DD} = 3.3 V

モニタ出力時はグランドに対してR_L = 150 Ω || 5 pFを接続、ADCバッファ時はグランドに対して19 kΩ || 8 pFの負荷を接続、ADCバッファ・フィルタ = 9 MHz、SAGピンとモニタ出力ピンを短絡(特に記述のない限り)

パラメータ	測定条件	TYP	温度範囲				単位	MIN/MAX/ TYP
		25°C	25°C	0°C to 70°C	-40°C to 85°C			
AC特性								
小信号帯域幅 (-3 dB)	バッファ出力 V _O = 0.2 V _{PP}	フィルタ選択 = 9 MHz ⁽¹⁾	9	7/10.4	6.9/10.5	6.8/10.5	MHz	Min/Max
		フィルタ選択 = 16 MHz ⁽¹⁾	16	13.1/9.6	12.9/19.7	12.8/19.7	MHz	Min/Max
		フィルタ選択 = 35 MHz ⁽¹⁾	35	28/40.5	27.8/41.3	27.7/41.3	MHz	Min/Max
		フィルタ選択 = 75 MHz ⁽¹⁾	75	61/86.8	60.5/90.3	60.4/90.3	MHz	Min/Max
		フィルタ選択 = Bypass	500				MHz	Typ
	モニタ出力		450			MHz	Typ	
大信号帯域幅 (-3 dB)	バッファ出力 V _O = 1 V _{PP}	フィルタ選択 = 9 MHz	9				MHz	Typ
		フィルタ選択 = 16 MHz	16				MHz	Typ
		フィルタ選択 = 35 MHz	35				MHz	Typ
		フィルタ選択 = 75 MHz	75				MHz	Typ
		フィルタ選択 = Bypass	500				MHz	Typ
	モニタ出力	V _O = 2 V _{PP}	300			MHz	Typ	
スルーレート	バッファ出力	フィルタ選択 = Bypass: V _O = 1 V _{PP}	1050				V/μs	Typ
	モニタ出力	V _O = 2 V _{PP}	1050				V/μs	Typ
群遅延 (100 kHz時)	バッファ出力	フィルタ選択 = 9 MHz	56				ns	Typ
		フィルタ選択 = 16 MHz	31				ns	Typ
		フィルタ選択 = 35 MHz	16				ns	Typ
		フィルタ選択 = 75 MHz	8				ns	Typ
		フィルタ選択 = Bypass	1.3				ns	Typ
	モニタ出力		1.3			ns	Typ	
群遅延変動 (100 kHzに対して)	バッファ出力	フィルタ選択 = 9 MHz: at 5.1 MHz	10.5				ns	Typ
		フィルタ選択 = 16 MHz: at 11 MHz	7.2				ns	Typ
		フィルタ選択 = 35 MHz: at 27 MHz	4				ns	Typ
		フィルタ選択 = 75 MHz: at 54 MHz	2				ns	Typ
減衰量 (100 kHzに対して)	バッファ出力	フィルタ選択 = 9 MHz: at 5.75 MHz	0.4	-0.3/1.5	-0.35/1.55	-0.4/1.6	dB	Min/Max
		フィルタ選択 = 9 MHz: at 27 MHz	39	31	30.5	30	dB	Min
		フィルタ選択 = 16 MHz: at 11 MHz	0.5	-0.3/1.5	-0.35/1.55	-0.4/1.6	dB	Min/Max
		フィルタ選択 = 16 MHz: at 54 MHz	40	32	31.5	31	dB	Min
		フィルタ選択 = 35 MHz: at 27 MHz	1	-0.3/2.7	-0.35/2.75	-0.4/2.8	dB	Min/Max
		フィルタ選択 = 35 MHz: at 74 MHz	27	19	18.5	18	dB	Min
		フィルタ選択 = 75 MHz: at 54 MHz	0.6	-0.3/1.8	-0.4/1.9	-0.45/2	dB	Min/Max
フィルタ選択 = 75 MHz: at 148 MHz	25	17	16.5	16	dB	Min		

(1) 表中の最小/最大値は、設計のみで規定されています。

電気的特性、 $V_A = V_{DD} = 3.3\text{ V}$

モニタ出力時はグラウンドに対して $R_L = 150\ \Omega$ 5 pFを接続、ADCバッファ時はグラウンドに対して19 k Ω 8 pFの負荷を接続、ADCバッファ・フィルタ = 9 MHz、SAGピンとモニタ出力ピンを短絡(特に記述のない限り)

パラメータ	測定条件	TYP	温度範囲				単位	MIN/MAX/ TYP
		25°C	25°C	0°C to 70°C	-40°C to 85°C			
微分ゲイン	バッファ出力	フィルタ選択 = 9 MHz: NTSC/PAL	0.3/0.45				%	Typ
	モニタ出力	NTSC/PAL	0.07/0.08				%	Typ
微分位相	バッファ出力	フィルタ選択 = 9 MHz: NTSC/PAL	0.45/0.5				°	Typ
	モニタ出力	NTSC/PAL	0.07/0.08				°	Typ
全高調波歪 $f = 1\text{ MHz}$	バッファ出力 $V_O = 1\text{ V}_{PP}$	フィルタ選択 = 9 MHz	-61				dB	Typ
		フィルタ選択 = 16 MHz	-60				dB	Typ
		フィルタ選択 = 35 MHz	-57				dB	Typ
		フィルタ選択 = 75 MHz	-55				dB	Typ
		フィルタ選択 = バイパス	-60				dB	Typ
	モニタ出力	$V_O = 2\text{ V}_{PP}$	-60				dB	Typ
信号対ノイズ比 (重みなし)	バッファ出力	フィルタ選択 = 9 MHz	80				dB	Typ
		フィルタ選択 = 16 MHz	77				dB	Typ
		フィルタ選択 = 35 MHz	75				dB	Typ
		フィルタ選択 = 75 MHz	73				dB	Typ
		フィルタ選択 = バイパス ⁽²⁾	66				dB	Typ
	モニタ出力	参照 ⁽²⁾	71				dB	Typ
チャンネル間クロストーク	バッファ出力	フィルタ選択 = 9 MHz: at 5 MHz	-58				dB	Typ
		フィルタ選択 = 16 MHz: at 10 MHz	-65				dB	Typ
		フィルタ選択 = 35 MHz: at 27 MHz	-58				dB	Typ
		フィルタ選択 = 75 MHz: at 60 MHz	-58				dB	Typ
		フィルタ選択 = バイパス: at 100 MHz	-47				dB	Typ
	モニタ出力	F = 100 MHz	-35				dB	Typ
MUXアイソレーション	バッファ出力	フィルタ選択 = 9 MHz: at 5.5 MHz	65				dB	Typ
		フィルタ選択 = 16 MHz: at 11 MHz	65				dB	Typ
		フィルタ選択 = 35 MHz: at 27 MHz	65				dB	Typ
		フィルタ選択 = バイパス: at 60 MHz	65				dB	Typ
	モニタ出力	f = 100 MHz	66				dB	Typ
ゲイン	バッファ出力	f = 100 kHz; $V_O = 1\text{ V}_{PP}$	0				dB	Typ
	モニタ出力	f = 100 kHz; $V_O = 2\text{ V}_{PP}$	6	5.8/6.25	5.75/6.3	5.75/6.35	dB	Min/Max
セトリング・タイム	バッファ出力	$V_{in} = 1\text{ V}_{PP}$; 0.5% セトリング	6				ns	Typ
	モニタ出力		6				ns	Typ
出力インピーダンス	バッファ出力	f = 10 MHz	2				Ω	Typ
	モニタ出力	f = 10 MHz	0.4				Ω	Typ
DC特性								
出力オフセット電圧	バッファ出力	バイアス = dc, フィルタ = 16 MHz	65	130	135	135	mV	Max
	モニタ出力	バイアス = dc	20	90	95	95	mV	Max
オフセット電圧ドリフト	バッファ出力	バイアス = dc				20	$\mu\text{V}/^\circ\text{C}$	Typ
	モニタ出力	バイアス = dc				20	$\mu\text{V}/^\circ\text{C}$	Typ
バイアス出力電圧	バッファ出力	バイアス = dc + シフト, $V_{in} = 0\text{ V}$	340	260/410	250/420	240/430	mV	Min/Max
		バイアス = acバイアス	1.1	0.95/1.25	0.9/1.3	0.9/1.3	V	Min/Max
	モニタ出力	バイアス = dc + シフト, $V_{in} = 0\text{ V}$	230	160/325	155/345	150/350	mV	Min/Max
		バイアス = acバイアス	1.7	1.55/1.85	1.5/1.9	1.5/1.9	V	Min/Max
シンク・チップ・クランプ電圧	バッファ出力	バイアス = ac STC, クランプ電圧	345	260/430	255/435	250/440	mV	Min/Max
	モニタ出力		305	210/400	205/405	200/410	mV	Min/Max
入力バイアス電流		バイアス = dc - ピン出力電流 I_b を含む	-1.4	-3	-3.5	-3.5	μA	Max
入力バイアス電流ドリフト		バイアス = dc				10	$\text{nA}/^\circ\text{C}$	Typ
シンク・チップ・クランプ・バイアス電流		バイアス = ac STC, ロー・バイアス	2.3	0.9/3.5	0.8/3.7	0.7/3.8	μA	Min/Max
		バイアス = ac STC, ミッド・バイアス	5.9	4.2/8	4/8.2	3.9/8.3	μA	Min/Max
		バイアス = ac STC, ハイ・バイアス	8.2	6.1/10.8	6/1	5.9/11.1	μA	Min/Max
入力特性								
入力電圧範囲		バイアス = dc	0/1.8				V	Typ

(2) 帯域幅100MHzまで。重み付けなし、傾斜なし。

電気的特性、 $V_A = V_{DD} = 3.3\text{ V}$

モニタ出力時はグラウンドに対して $R_L = 150\ \Omega \parallel 5\ \text{pF}$ を接続、ADCバッファ時はグラウンドに対して $19\ \text{k}\Omega \parallel 8\ \text{pF}$ の負荷を接続、ADCバッファ・フィルタ = 9 MHz、SAGピンとモニタ出力ピンを短絡(特に記述のない限り)

パラメータ	測定条件	TYP				温度範囲		
		25°C	25°C	0°C to 70°C	-40°C to 85°C	単位	MIN/MAX/TYP	
入力抵抗	バイアス = acバイアス・モード	25				k Ω	Typ	
	バイアス = dc, dc + Shift, ac STC	3				M Ω	Typ	
入力容量		1.5				pF	Typ	
出力特性 – モニタ出力								
“High” 出力電圧振幅	$R_L = 150\ \Omega \sim 1.65\text{ V}$	3.15	2.9	2.8	2.8	V	Min	
	$R_L = 150\ \Omega \sim \text{GND}$	3.05	2.85	2.75	2.75	V	Min	
	$R_L = 75\ \Omega \sim 1.65\text{ V}$	3.05				V	Min	
	$R_L = 75\ \Omega \sim \text{GND}$	2.9				V	Min	
“Low” 出力電圧振幅	$R_L = 150\ \Omega \sim 1.65\text{ V}$	0.15	0.25	0.28	0.29	V	Min	
	$R_L = 150\ \Omega \sim \text{GND}$	0.1	0.18	0.21	0.22	V	Min	
	$R_L = 75\ \Omega \sim 1.65\text{ V}$	0.25				V	Min	
	$R_L = 75\ \Omega \sim \text{GND}$	0.08				V	Min	
出力電流	ソース	$R_L = 10\ \Omega \sim 1.65\text{ V}$	80	50	47	45	mA	Min
	シンク	$R_L = 10\ \Omega \sim 1.65\text{ V}$	75	50	47	45	mA	Min
出力特性 – バッファ出力								
“High” 出力電圧振幅 (入力レンジ及びG = 0dBで制限される)	負荷 = $19\ \text{k}\Omega \parallel 8\ \text{pF} \sim 1.65\text{ V}$	2	1.8	1.75	1.75	V	Min	
“Low” 出力電圧振幅 (入力レンジ及びG = 0dBで制限される)		0.14	0.24	0.27	0.28	V	Max	
出力電流	ソース	$R_L = 10\ \Omega \sim \text{GND}$	80	50	47	45	mA	Min
	シンク	$R_L = 10\ \Omega \sim 1.65\text{ V}$	75	50	47	45	mA	Min
アナログ電源								
最大動作電圧	V_A	3.3	5.5	5.5	5.5	V	Max	
最小動作電圧	V_A	3.3	2.7	2.7	2.7	V	Min	
最大消費電流	$V_A, \text{ DC} + \text{Shift Mode}, \text{ Vin} = 100\ \text{mV}$	100	120	123	125	mA	Max	
最小消費電流	$V_A, \text{ DC} + \text{Shift Mode}, \text{ Vin} = 100\ \text{mV}$	100	80	77	75	mA	Min	
電源除去 (+PSRR)	Buffer Output	50				dB	Typ	
デジタル電源								
最大動作電圧	V_{DD}	3.3	5.5	5.5	5.5	V	Max	
最小動作電圧	V_{DD}	3.3	2.7	2.7	2.7	V	Min	
最大消費電流	$V_{DD}, \text{ Vin} = 0\text{ V}$	0.65	1.2	1.3	1.4	mA	Max	
最小消費電流	$V_{DD}, \text{ Vin} = 0\text{ V}$	0.65	0.35	0.3	0.25	mA	Min	
ディスエーブル特性 – 全チャネル・ディスエーブル								
消費電流	全3チャネル・ディスエーブル ⁽³⁾	0.1				μA	Typ	
ターンオン遅延 (t_{ON})	I ² Cによる起動後Isが終値の	5				μs	Typ	
ターンオン遅延 (t_{OFF})	50%になるまでの時間	2				μs	Typ	
デジタル特性 ⁽⁴⁾								
“H”レベル入力電圧	V_{IH}	2.3				V	Typ	
“L”レベル入力電圧	V_{IL}	1.0				V	Typ	
HVシンク特性 – 負荷 = 1 k Ω – GND								
シュミット・トリガ Adj. ピン電流	シュミット・トリガ参照	1.48	1.35/1.6	1.3/1.65	1.27/1.68	V	Min/Max	
シュミット・トリガしきい値レンジ	Sch. Trig. Adj. の許容範囲	0.9 ~ 2				V	Typ	
シュミット・トリガ VT+	正方向変化時のシュミット・トリガがしきい値に対するしきい値	0.25				V	Typ	
シュミット・トリガ VT-	負方向変化時のシュミット・トリガがしきい値に対するしきい値	-0.3				V	Typ	
シュミット・トリガ・ピン入力抵抗	コントロール・ピン入力抵抗	10				k Ω	Typ	
HV シンク入力インピーダンス		10				M Ω	Typ	
HV シンク “High” 出力電圧	1k Ω ~ GND	3.15	3.05	3	3	V	Min	
HV シンク “Low” 出力電圧	1k Ω ~ GND	0.01	0.05	0.1	0.1	V	Max	
HV シンク・ソース電流	10 Ω ~ GND	50	35	30	30	mA	Min	
HV シンク・シンク電流	10 Ω ~ 3.3V	35	25	23	21	mA	Min	
HV デレイ	入力~出力間デレイ	6.5				ns	Typ	
バッファ出力に対するHVスキュー	バッファ・チャネル・フィルタなし	5				ns	Typ	

(3) ディスエーブル・モード中もI²C回路がアクティブであることに注意してください。ここに示した電流は、THS7327の回路がまったく動作していないときの電流です。

(4) Standard CMOS logic.

電氣的特性、 $V_A = V_{DD} = 5V$

モニタ出力時はグラウンドに対して $R_L = 150\ \Omega$ 8 pFを接続、ADCバッファ時はグラウンドに対して19 k Ω 8 pFの負荷を接続、ADCバッファ・フィルタ = 9 MHz、SAGピンとモニタ出力ピンを短絡(特に記述のない限り)

パラメータ	測定条件	TYP	温度範囲				単位	MIN/MAX/ TYP
		25°C	25°C	0°C to 70°C	-40°C to 85°C			
AC特性								
小信号帯域幅 (-3 dB)	バッファ出力 $V_O = 0.2 V_{PP}$	フィルタ選択 = 9 MHz ⁽¹⁾	9	6.8/10.4	6.7/10.5	6.7/10.5	MHz	Min/Max
		フィルタ選択 = 16 MHz ⁽¹⁾	16	13.1/19.6	12.9/19.7	12.8/19.7	MHz	Min/Max
		フィルタ選択 = 35 MHz ⁽¹⁾	35	28/40.5	27.8/41.3	27.7/41.3	MHz	Min/Max
		フィルタ選択 = 75 MHz ⁽¹⁾	78	64/89	63.5/92.3	63.4/92.4	MHz	Min/Max
		フィルタ選択 = バイパス	500				MHz	Typ
	モニタ出力		500				MHz	Typ
大信号帯域幅 (-3 dB)	バッファ出力 $V_O = 1 V_{PP}$	フィルタ選択 = 9 MHz ⁽¹⁾	9				MHz	Typ
		フィルタ選択 = 16 MHz	16				MHz	Typ
		フィルタ選択 = 35 MHz	35				MHz	Typ
		フィルタ選択 = 75 MHz	78				MHz	Typ
		フィルタ選択 = バイパス	500				MHz	Typ
	モニタ出力	$V_O = 2 V_{PP}$	425				MHz	Typ
スルーレート	バッファ出力	フィルタ選択 = バイパス: $V_O = 1 V_{PP}$	1150				V/ μ s	Typ
	モニタ出力	$V_O = 2 V_{PP}$	1300				V/ μ s	Typ
群遅延 (100 kHzにおいて)	バッファ出力	フィルタ選択 = 9 MHz	56				ns	Typ
		フィルタ選択 = 16 MHz	31				ns	Typ
		フィルタ選択 = 35 MHz	16				ns	Typ
		フィルタ選択 = 75 MHz	8				ns	Typ
		フィルタ選択 = バイパス	1.3				ns	Typ
	モニタ出力		1.25				ns	Typ
群遅延変動 (100 kHzにおいて)	バッファ出力	フィルタ選択 = 9 MHz: at 5.1 MHz	10.5				ns	Typ
		フィルタ選択 = 16 MHz: at 11 MHz	7.2				ns	Typ
		フィルタ選択 = 35 MHz: at 27 MHz	4				ns	Typ
		フィルタ選択 = 75 MHz: at 54 MHz	2				ns	Typ
減衰量 (100 kHzにおいて)	バッファ出力 ⁽²⁾	フィルタ選択 = 9 MHz: at 5.75 MHz	0.4	-0.3/1.5	-0.35/1.55	-0.4/1.6	dB	Min/Max
		フィルタ選択 = 9 MHz: at 27 MHz	39	31	30.5	30	dB	Min
		フィルタ選択 = 16 MHz: at 11 MHz	0.5	-0.3/1.5	-0.35/1.55	-0.4/1.6	dB	Min/Max
		フィルタ選択 = 16 MHz: at 54 MHz	40	32	31.5	31	dB	Min
		フィルタ選択 = 35 MHz: at 27 MHz	1	-0.3/2.7	-0.35/2.75	-0.4/2.8	dB	Min/Max
		フィルタ選択 = 35 MHz: at 74 MHz	27	19	18.5	18	dB	Min
		フィルタ選択 = 75 MHz: at 54 MHz	0.6	-0.3/1.8	-0.4/1.9	-0.45/2	dB	Min/Max
		フィルタ選択 = 75 MHz: at 148 MHz	25	17	16.5	16	dB	Min
差動ゲイン	バッファ出力	フィルタ選択 = 9 MHz: NTSC/PAL	0.3/0.45				%	Typ
	モニタ出力	NTSC/PAL	0.07/0.08				%	Typ
差動位相	バッファ出力	フィルタ選択 = 9 MHz: NTSC/PAL	0.45/0.5				°	Typ
	モニタ出力	NTSC/PAL	0.07/0.08				°	Typ
全高調波歪 $f = 1\text{MHz}$	バッファ出力 $V_O = 1 V_{PP}$	フィルタ選択 = 9 MHz	-61				dB	Typ
		フィルタ選択 = 16 MHz	-60				dB	Typ
		フィルタ選択 = 35 MHz	-57				dB	Typ
		フィルタ選択 = 75 MHz	-55				dB	Typ
		フィルタ選択 = バイパス	-60				dB	Typ
	モニタ出力	$V_O = 2 V_{PP}$	-60				dB	Typ
信号対ノイズ比 (重みなし)	バッファ出力	フィルタ選択 = 9 MHz	80				dB	Typ
		フィルタ選択 = 16 MHz	77				dB	Typ
		フィルタ選択 = 35 MHz	75				dB	Typ
		フィルタ選択 = 75 MHz	73				dB	Typ
		フィルタ選択 = バイパス ⁽³⁾	66				dB	Typ
	モニタ出力	参照 ⁽³⁾	71				dB	Typ

(1) 表中の最小/最大値は、設計のみで規定されています。

(2) これらの性能は、設計、特性、および3.3V試験のみで規定されています。

(3) 帯域幅100MHzまで。重み付けなし、傾斜なし。

電氣的特性、 $V_A = V_{DD} = 5V$

モニタ出力時はグラウンドに対して $R_L = 150\ \Omega \parallel 5\ \text{pF}$ を接続、ADCバッファ時はグラウンドに対して $19\ \text{k}\Omega \parallel 8\ \text{pF}$ の負荷を接続、ADCバッファ・フィルタ = 9 MHz、SAGピンとモニタ出力ピンを短絡(特に記述のない限り)

パラメータ		テスト条件	TYP	温度範囲				単位	MIN/MAX/TYP
			25°C	25°C	0°C to 70°C	-40°C to 85°C			
チャンネル間クロストーク	バッファ出力	フィルタ選択 = 9 MHz: at 5 MHz	-58					dB	Typ
		フィルタ選択 = 16 MHz: at 10 MHz	-65					dB	Typ
		フィルタ選択 = 35 MHz: at 27 MHz	-58					dB	Typ
		フィルタ選択 = 75 MHz: at 60 MHz	-58					dB	Typ
		フィルタ選択 = バイパス: at 100 MHz	-47					dB	Typ
	モニタ出力	F = 100 MHz	-35					dB	Typ
MUXアイソレーション	バッファ出力	フィルタ選択 = 9 MHz: at 5.5 MHz	65					dB	Typ
		フィルタ選択 = 16 MHz: at 11 MHz	65					dB	Typ
		フィルタ選択 = 35 MHz: at 27 MHz	65					dB	Typ
		フィルタ選択 = バイパス: at 60 MHz	65					dB	Typ
	モニタ出力	f = 100 MHz	66					dB	Typ
ゲイン	バッファ出力	f = 100 kHz; $V_O = 1\text{Vpp}$	0					dB	Typ
	モニタ出力	f = 100 kHz; $V_O = 2\text{Vpp}$	6	5.8/6.25	5.75/6.3	5.75/6.35		dB	Min/Max
セトリング時間	バッファ出力	$V_{in} = 1\ \text{Vpp}$; 0.5% セトリング	6					ns	Typ
	モニタ出力		6					ns	Typ
出力インピーダンス	バッファ出力	f = 10 MHz	2					Ω	Typ
	モニタ出力	f = 10 MHz	0.4					Ω	Typ
DC特性									
出力オフセット電圧	バッファ出力	バイアス = dc, フィルタ = 16MHz	50	120	125	125		mV	Max
	モニタ出力	バイアス = dc	5	80	85	85		mV	Max
オフセット電圧ドリフト	バッファ出力	バイアス = dc				20		$\mu\text{V}/^\circ\text{C}$	Typ
	モニタ出力	バイアス = dc				20		$\mu\text{V}/^\circ\text{C}$	Typ
バイアス出力電圧	バッファ出力	バイアス = dc + Shift, $V_{in}=0\text{V}$	345	265/425	255/430	250/435		mV	Min/Max
		バイアス = acバイアス	1.55	1.4/1.7	1.35/1.75	1.35/1.75		V	Min/Max
	モニタ出力	バイアス = dc + Shift, $V_{in}=0\text{V}$	230	150/320	145/325	140/330		mV	Min/Max
		バイアス = acバイアス	2.65	2.5/2.8	2.45/2.85	2.45/2.85		V	Min/Max
シンク・チップ・クランプ出力電圧	バッファ出力	バイアス = ac STC, クランプ電圧	350	265/430	260/435	255/440		mV	Min/Max
	モニタ出力		305	210/400	205/405	200/410		mV	Min/Max
入力バイアス電流		バイアス = dc - ピン出力電力bを含む	-1.4	-3	-3.5	-3.5		μA	Max
バイアス電流ドリフト		バイアス = dc				10		$\text{nA}/^\circ\text{C}$	Typ
シンク・チップ・クランプ・バイアス電流		バイアス = ac STC, ロー・バイアス	2.45	1/3.9	0.9/4	0.8/4.1		μA	Min/Max
		バイアス = ac STC, ミッド・バイアス	6.35	4.3/8.4	4.1/8.6	4/8.7		μA	Min/Max
		バイアス = ac STC, ハイ・バイアス	8.75	6.4/11.2	6.2/11.4	6.1/11.5		μA	Min/Max
入力特性									
入力電圧範囲		バイアス = dc	0/2.5	0/2.45	0/2.4	0/2.4		V	Typ
入力抵抗		バイアス = acバイアス・モード	20					$\text{k}\Omega$	Typ
		バイアス = dc, dc + Shift, ac STC	3					$\text{M}\Omega$	Typ
入力容量			2					pF	Typ
出力特性 — モニタ出力									
"High" 出力電圧振幅		$R_L = 150\ \text{W} \sim 2.5\text{V}$	4.8	4.65	4.6	4.6		V	Min
		$R_L = 150\ \text{W} \sim \text{GND}$	4.7	4.55	4.5	4.5		V	Min
		$R_L = 75\ \text{W} \sim 2.5\text{V}$	4.7					V	Min
		$R_L = 75\ \text{W} \sim \text{GND}$	4.6					V	Min
"Low" 出力電圧振幅		$R_L = 150\ \text{W} \sim 2.5\text{V}$	0.19	0.25	0.28	0.3		V	Min
		$R_L = 150\ \text{W} \sim \text{GND}$	0.11	0.19	0.23	0.24		V	Min
		$R_L = 75\ \text{W} \sim 2.5\text{V}$	0.24					V	Min
		$R_L = 75\ \text{W} \sim \text{GND}$	0.085					V	Min
出力電流	ソース	$R_L = 10\ \text{W} \sim 2.5\text{V}$	110	85	80	75		mA	Min
	シンク	$R_L = 10\ \text{W} \sim 2.5\text{V}$	115	85	80	75		mA	Min

電気的特性、 $V_A = V_{DD} = 5V$

モニタ出力時はグラウンドに対して $R_L = 150\Omega$ 5 pFを接続、ADCバッファ時はグラウンドに対して19 k Ω 8 pFの負荷を接続、ADCバッファ・フィルタ = 9 MHz、SAGピンとモニタ出力ピンを短絡(特に記述のない限り)

パラメータ	測定条件	TYP	温度範囲				単位	MIN/MAX/ TYP
		25°C	25°C	0°C to 70°C	-40°C to 85°C			
出力特性 – バッファ出力								
“High”出力電圧振幅 (入力レンジ及びG = 0dBで制限される)	負荷 = 19k Ω 8pF ~ 2.5V	3.4	3.1	3	3	V	Min	
“Low”出力電圧振幅 (入力レンジ及びG = 0dBで制限される)		0.14	0.24	0.27	0.28	V	Max	
出力電流	ソース	RL = 10 Ω ~ GND	110	85	80	75	mA	Min
	シンク	RL = 10 Ω ~ 1.65V	80	85	80	75	mA	Min
アナログ電流								
最大動作電圧	V_A	5	5.5	5.5	5.5	V	Max	
最小動作電圧	V_A	5	2.7	2.7	2.7	V	Min	
最大消費電流	V_A , DC+Shift Mode, $V_{in} = 100$ mV	118	145	148	150	mA	Max	
最小消費電流	V_A , DC+Shift Mode, $V_{in} = 100$ mV	118	95	92	90	mA	Min	
電源除去 (+PSRR)	Buffer Output	46				dB	Typ	
デジタル電流								
最大動作電圧	V_{DD}	5	5.5	5.5	5.5	V	Max	
最小動作電圧	V_{DD}	5	2.7	2.7	2.7	V	Min	
最大消費電流	V_{DD} , $V_{in} = 0V$	1	2	3	3	mA	Max	
最小消費電流	V_{DD} , $V_{in} = 0V$	1	0.5	0.4	0.4	mA	Min	
デイスエーブル特性 – 全チャネル・デイスエーブル								
消費電流	全3チャネル・デイスエーブル ⁽³⁾	1				μ A	Typ	
ターンオン遅延 (t_{ON})	I ² Cによる起動後Isが終値の	5				μ s	Typ	
ターンオン遅延 (t_{OFF})	50%になるまでの時間	2				μ s	Typ	
デジタル特性⁽⁵⁾								
“H”レベル入力電圧	V_{IH}	3.5				V	Typ	
“L”レベル入力電圧	V_{IL}	1.5				V	Typ	
HVシンク特性 – 負荷								
シュミット・トリガ Adj. ピン電流	シュミット・トリガ参照	1.55	1.45/1.65	1.4/1.7	1.37/1.73	V	Min/Max	
シュミット・トリガしきい値レンジ	Sch. Trig. Adj. の許容範囲	0.9 ~ 2				V	Typ	
シュミット・トリガVT+	正方向変化時のシュミット・トリガがしきい値に対するしきい値	0.25				V	Typ	
シュミット・トリガVT-	負方向変化時のシュミット・トリガがしきい値に対するしきい値	-0.3				V	Typ	
シュミット・トリガ・ピン入力抵抗	コントロール・ピン入力抵抗	10				k Ω	Typ	
HV シンク入力インピーダンス		10				M Ω	Typ	
HV シンク “High” 出力電圧	1k Ω ~ GND	4.8	4.7	4.6	4.6	V	Min	
HV シンク “Low” 出力電圧	1k Ω ~ GND	0.01	0.05	0.1	0.1	V	Max	
HV シンク・ソース電流	10 Ω ~ GND	90	60	55	55	mA	Min	
HV シンク・シンク電流	10 Ω ~ 5V	50	30	27	25	mA	Min	
HV デイレイ	入力~出力間デイレイ	6.5				ns	Typ	
バッファ出力に対するHVスキュー	バッファ・チャネル・フィルタなし	5				ns	Typ	

(4) デイスエーブル・モード中もI²C回路がアクティブであることに注意してください。ここに示した電流は、THS7327のI²C回路がまったく動作していないときの電流です。

(5) Standard CMOS logic.

(6) シュミット・トリガ・スレッシュホールドは $(VT+ - VT-)/2$ として定義されています。

I²Cインターフェイスのタイミング仕様 (1) (2)

V_{DD} = 2.7 V ~ 5 V

パラメータ	スタンダード・モード		ファースト・モード		単位
	MIN	MAX	MIN	MAX	
f _{SCL} クロック周波数	0	100	0	400	kHz
t _{w(H)} SCL “H” パルス幅	4		0.6		μs
t _{w(L)} SCL “L” パルス幅	4.7		1.3		μs
t _r 立ち上がり時間		1000		300	ns
t _f 立ち下がり時間		300		300	ns
t _{su(1)} セットアップ時間	250		100		ns
t _{h(1)} ホールド時間	0		0		ns
t _(buf) ストップ/スタート時間のバス・フリー時間	4.7		1.3		μs
t _{su(2)} セットアップ時間、SCLからスタート条件まで	4.7		0.6		μs
t _{h(2)} ホールド時間、スタート条件からSCLまで	4		0.6		μs
t _{su(3)} セットアップ時間、SCLからストップ条件まで	4		0.6		μs
C _b 各バス・ラインへの容量性負荷		400		400	pF

(1) THS7327のI²Cアドレスは、01011 (A1) (A0) (R/W) です。詳細については、「アプリケーション情報」を参照してください。

(2) THS7327は、I²C仕様のバージョン2.1に準拠して設計されています。

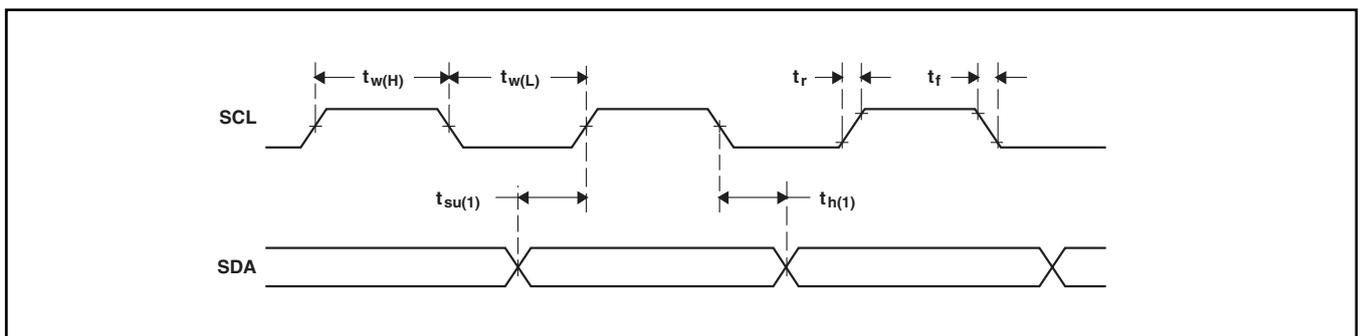


図 2. SCLとSDAのタイミング

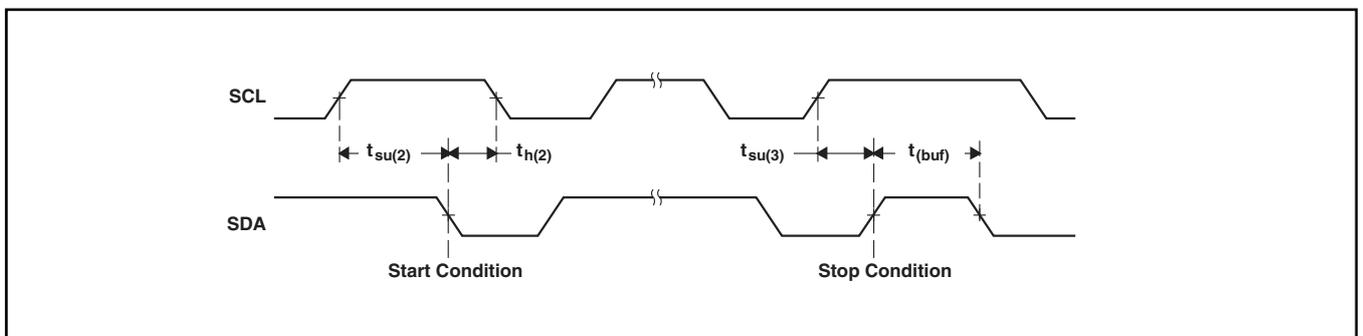
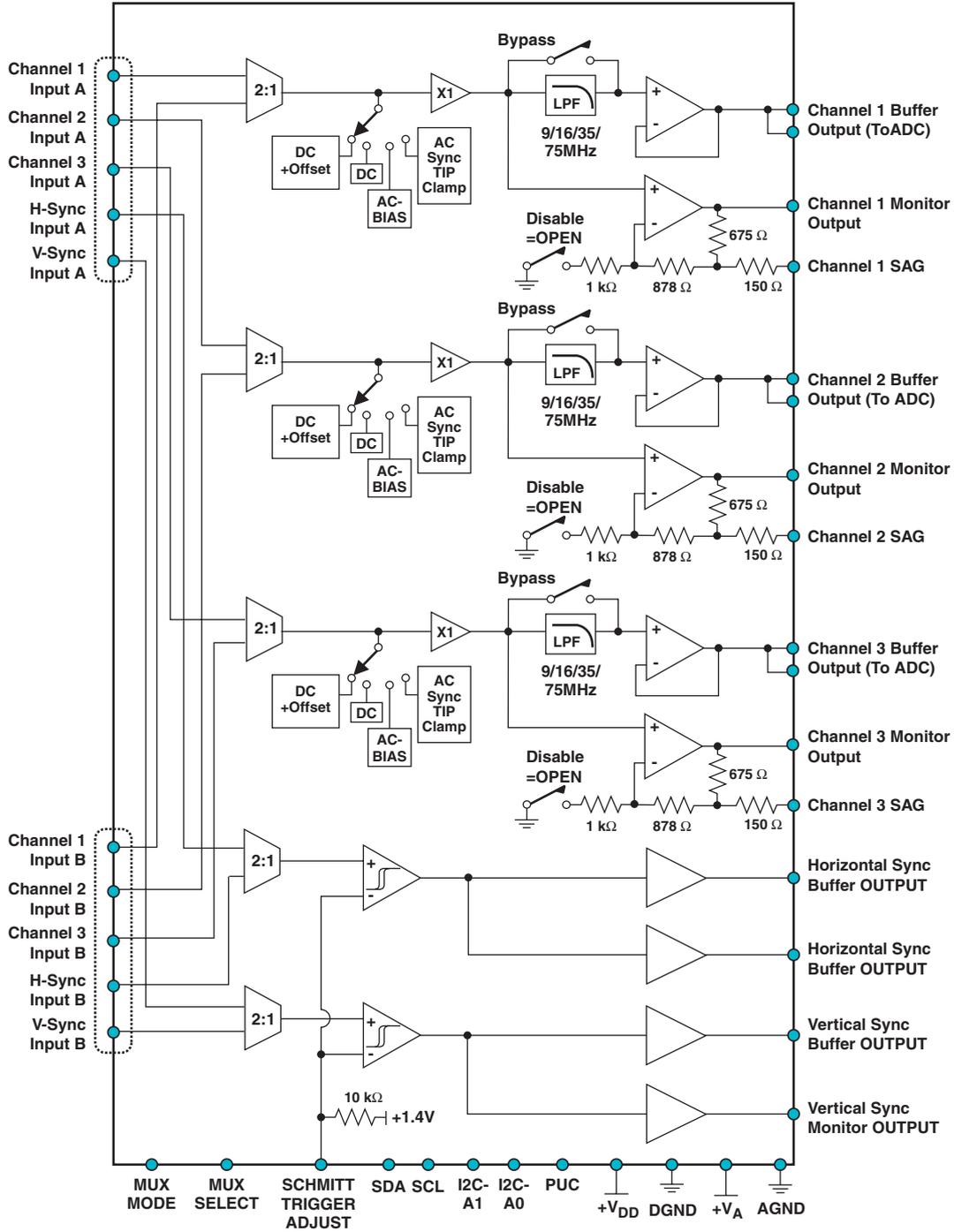


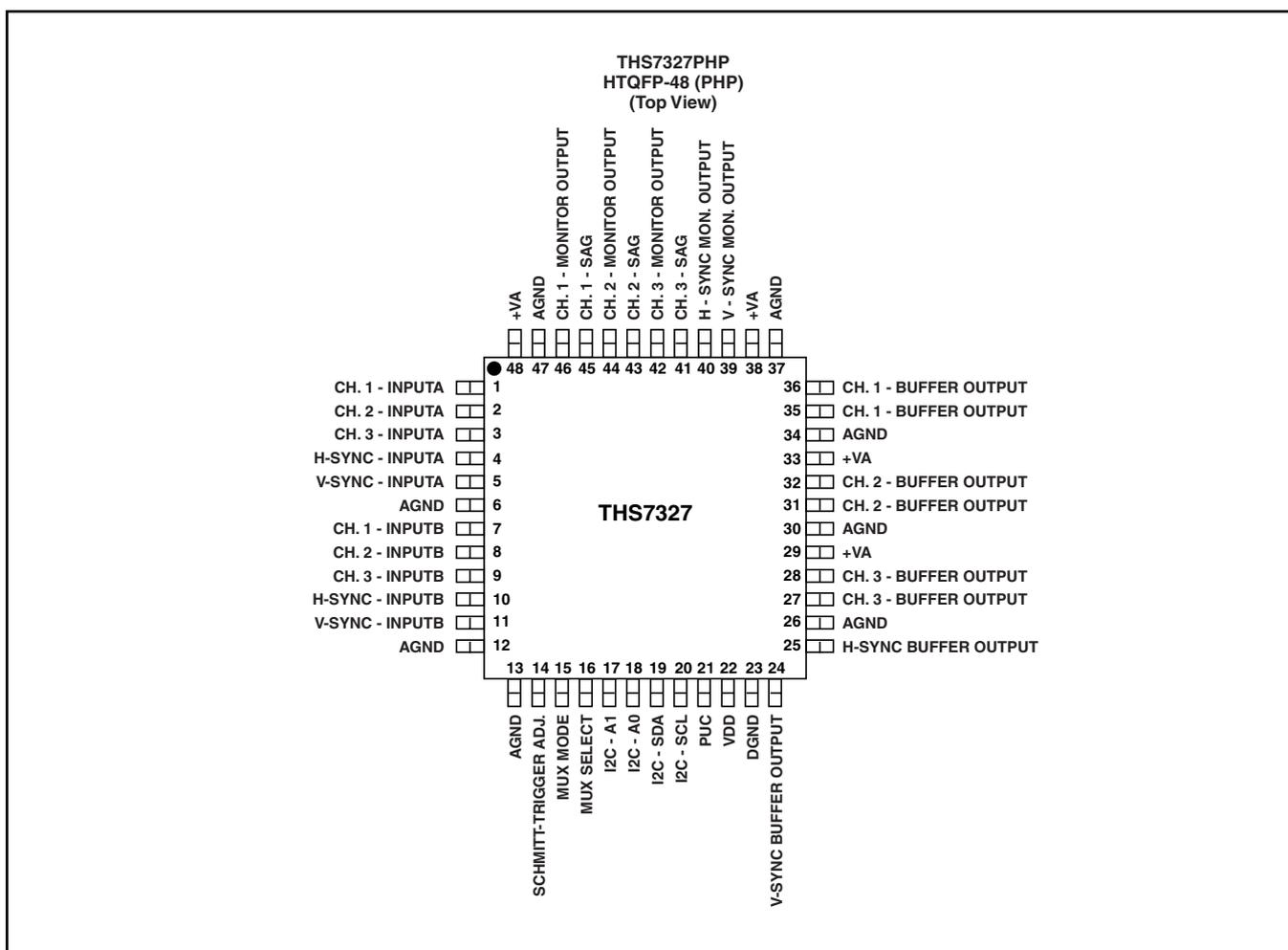
図 3. スタート条件とストップ条件

機能図



注：THS7327のI2Cアドレスは、01011 (A1) (A0) (R/W)です。

ピン配置



ピン構成

端子		I/O	説明
名称	NO. HTQFP-48		
CH. 1 - INPUT A	1	I	ビデオ入力チャンネル1 - 入力A
CH. 2 - INPUT A	2	I	ビデオ入力チャンネル2 - 入力A
CH. 3 - INPUT A	3	I	ビデオ入力チャンネル3 - 入力A
H-Sync - INPUT A	4	I	水平同期 - 入力A
V-Sync - INPUT A	5	I	垂直同期 - 入力A
CH. 1 - INPUT B	7	I	ビデオ入力チャンネル1 - 入力B
CH. 2 - INPUT B	8	I	ビデオ入力チャンネル2 - 入力B
CH. 3 - INPUT B	9	I	ビデオ入力チャンネル3 - 入力B
H-Sync - INPUT B	10	I	水平同期 - 入力B
V-Sync - INPUT B	11	I	垂直同期 - 入力B
I ² C-A1	17	I	I ² Cスレーブ・アドレス制御ビットA1 - 論理1プリセット値の場合はVs+に接続、論理0プリセット値の場合はGNDに接続。
I ² C-A0	18	I	I ² Cスレーブ・アドレス制御ビットA0 - 論理1プリセット値の場合はVs+に接続、論理0プリセット値の場合はGNDに接続。

ピン構成

端子		I/O	説明
名称	NO. HTQFP-48		
I ² C – SDA	19	I/O	I ² Cバスのシリアル・データ・ライン。プルアップ抵抗の最小値は2kΩ、最大値は19kΩです。Vs+にプルアップします。
I ² C – SCL	20	I	I ² Cバスのクロック・ライン。プルアップ抵抗の最小値は2kΩ、最大値は19kΩです。Vs+にプルアップします。
PUC	21	I	パワーアップ状態 – パワーアップ時にすべてのチャンネルをディスエーブルにする場合は、GNDに接続。チャンネル1~3をACバイアス構成でバッファ出力をオフ、モニタ出力をオンにして、HV同期をイネーブルにする場合は、VDD (“High”) に接続。
MUX MODE	15	I	MUX構成制御を設定 – MUXをMUX選択 (ピン16) で制御する場合は、“Low” に接続。MUXをI ² C制御する場合は、“High” に接続。
MUX Select	16	I	MUXモード (ピン15) が “Low” の場合のMUX選択を制御。MUX選択を入力Aに設定する場合は、“Low” に接続。MUX選択を入力Bに設定する場合は、“High” に接続。
CH. 1 – Buffer Output	35, 36	O	CH. 1 – INPUT AもしくはCH. 1 – INPUT Bからのチャンネル1出力。ADC/スカラ/デコーダに接続。
CH. 2 – Buffer Output	31, 32	O	CH. 2 – INPUT AもしくはCH. 2 – INPUT Bからのチャンネル2出力。ADC/スカラ/デコーダに接続。
CH. 3 – Buffer Output	27, 28	O	CH. 3 – INPUT AもしくはCH. 3 – INPUT Bからのチャンネル3出力。ADC/スカラ/デコーダに接続。
Horizontal Sync Output	25	O	水平同期出力 – ADC/スカラH同期入力に接続
Vertical Sync Output	24	O	垂直同期出力 – ADC/スカラV同期入力に接続
CH. 1 - SAG	45	O	ビデオ・モニタ・バススルー出力チャンネル1のSAG補正ピン。SAGを使用しない場合は、CH. 1 – OUTPUT (ピン46) に直接接続。
CH. 1 – OUTPUT	46	O	CH. 1 – INPUT AもしくはCH. 1 – INPUT Bからのビデオ・モニタ・バススルー・チャンネル1出力
CH. 2 - SAG	43	O	ビデオ・モニタ・バススルー出力チャンネル2のSAG補正ピン。SAGを使用しない場合は、CH. 2 – OUTPUT (ピン44) に直接接続。
CH. 2 – OUTPUT	44	O	CH. 2 – INPUT AもしくはCH. 2 – INPUT Bからのビデオ・モニタ・バススルー・チャンネル2出力
CH. 3 - SAG	41	O	ビデオ・モニタ・バススルー出力チャンネル3のSAG補正ピン。SAGを使用しない場合は、CH. 3 – OUTPUT (ピン42) に直接接続。
CH. 3 – OUTPUT	42	O	CH. 3 – INPUT AもしくはCH. 3 – INPUT Bからのビデオ・モニタ・バススルー・チャンネル3出力
Horizontal Sync Monitor Output	40	O	水平同期モニタ・バススルー出力
Vertical Sync Monitor Output	39	O	垂直同期モニタ・バススルー出力
AGND	6, 12, 13, 26, 30, 34, 37, 47	I	アナログ信号のグラウンド・リファレンス・ピン。内部でDGNDに接続します。ただし、最高の結果を得るには、AGNDおよびDGNDを適切な信号に接続することを推奨します。
+VA	29, 33, 38, 48	I	アナログ正電源入力ピン：2.7V~5Vに接続します。VDD以上にする必要があります。
VDD	22	I	I ² C回路およびHV同期出力のデジタル正電源ピン：2.7V~5Vに接続します。
DGND	23	I	HV回路およびI ² C回路のデジタル・グラウンド・ピン。
Schmitt Trigger Adjust	14	I	デフォルトで1.45Vです (TTL互換)。0.9V~2VのHVシンク入力スレッショルドを調整するために、外部電圧リファレンスに接続します。

代表的特性：3.3V

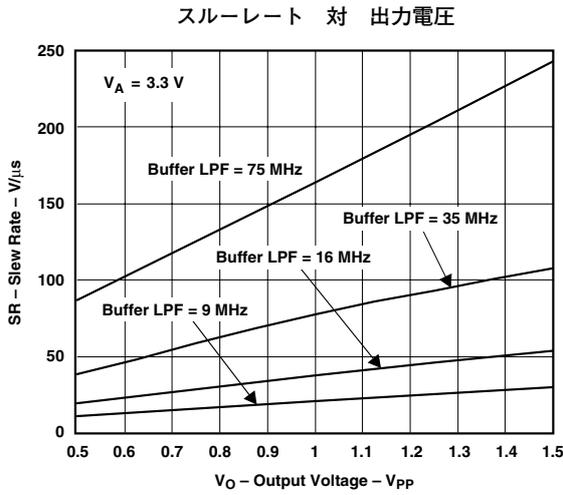


図 4

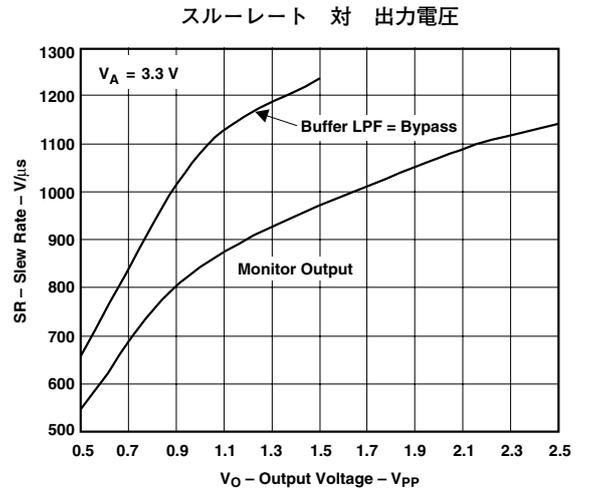


図 5

代表的特性：5V

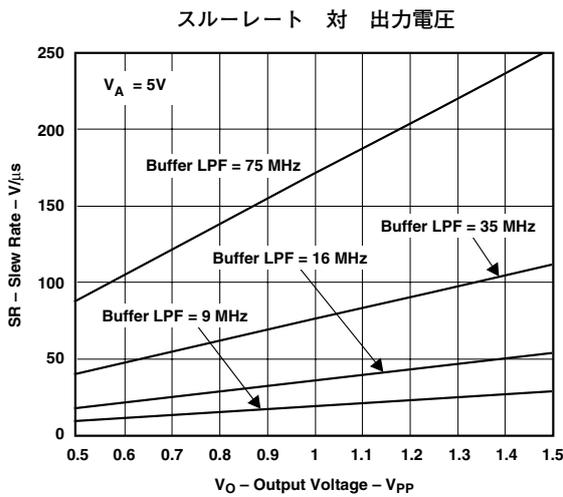


図 6

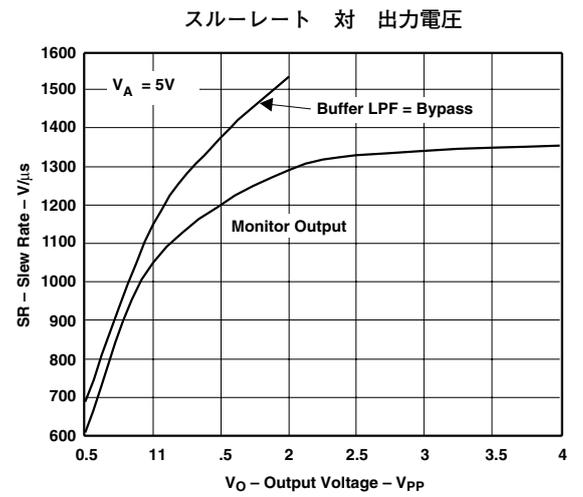


図 7

アプリケーション情報

THS7327は、RGB + H/Vシンクのビデオ・バッファ・アプリケーション向けに設計されています。他の多くのアプリケーションにも使用可能ですが、ビデオ信号のニーズと要件がTHS7327の最も重要な設計パラメータとなっています。THS7327は、コンプリメンタリ・シリコン・ゲルマニウム(SiGe) BiCom-3プロセスで構築され、多くの機能を低消費電力で提供します。各チャンネルの構成は、他のチャンネルと完全に独立しています。これにより、各チャンネルのすべての構成を、デバイスではなくエンド・ユーザによって設定できるため、柔軟性の高いシステムが得られます。THS7327には、以下の機能があります。

- I²Cによりシステムへのインターフェイスが容易
- 2.7V~5Vの単電源動作、3.3Vでの電流100mA
- 2:1入力MUX
- 入力構成はDC、DC+シフト、ACバイアス、ACシンク・チップ・クランプから選択可能
- ユニティ・ゲイン・バッファ・パスでADC/スカラ/デコーダを駆動
- バッファ・パス上の選択可能な5次ローパス・フィルタによるDAC復元またはADCイメージ除去：
 - 9MHz: SDTV NTSCおよび480i、PAL/SECAMおよび576i、およびSビデオ信号用
 - 16MHz: EDTV 480pおよび576p Y'P'B'R信号、およびR'G'B'(G'B'R')VGA信号用
 - 35MHz: HDTV 720pおよび1080i Y'P'B'R信号、およびR'G'B' SVGAおよびXGA信号用
 - 75MHz: HDTV 1080pおよびR'G'B' SXGA信号用
 - バイパス・モード: R'G'B' UXGA、QXGA、またはそれ以上の信号を通過
- モニタ・パススルー・パスでは、内部固定ゲイン2V/V(6dB)のアンプにより、DC結合、従来のAC結合、またはSAG補正AC結合のビデオ・ラインを2本駆動可能。
- ディスエーブル時はモニタ・パススルー・パス出力がハイ・インピーダンス(>500 kΩ || 8 pF)
- パワーアップ制御(PUC)により、最初の電源投入時にTHS7327を完全にディスエーブル、またはモニタ・パススルー機能(すべてのチャンネルがACバイアス・モード)をイネーブル可能
- MUX Modeピンの状態に基づき、I²CまたはGPIOピンによってMUXを制御。
- HおよびVシンク・パスのシュミット・トリガ・スレッシュホールドを外部で調整可能
- ディスエーブル・モードでは電流を0.1μAまで低減。

動作電圧

THS7327は、-40°C~85°Cの温度範囲にわたって2.7V~5Vで動作するように設計されています。薄いフィルム抵抗と低温度係数コンデンサにより、温度範囲全体にわたって温度の影響はほとんど無視できます。

電源ピンには、0.1μF~0.01μFのコンデンサをピンにできるだけ近づけて配置する必要があります。そうしないと、THS7327の出力にリングングまたは発振が起こる可能性があります。また、50Hz/60Hzのライン周波数に関する問題を最小限

に抑えるため、電源ラインには22μF~100μFの大容量コンデンサを配置してください。

入力電圧

THS7327の入力電圧範囲は、グラウンドから約(V_{S+} - 1.6V)までの入力信号を許容します。ただし、2V/V(6dB)の内部固定ゲインにより、許容されるリニア入力範囲は一般に出力によって制限されます。例えば、5V電源の場合、本来のリニア入力範囲はGND~3.4Vです。しかしゲインにより、リニア入力範囲はリニア出力範囲によってGND~最大2.5Vまでに制限されます。

入力過電圧保護

THS7327は、高速のコンプリメンタリ バイポーラ/CMOSおよびCMOSプロセスを使用して構築されています。このような非常にサイズの小さなデバイスでは、内部のジャンクション降伏電圧が比較的低くなっています。これは、絶対最大定格の表に反映されています。デバイスのすべての入力および出力ピンは、図8に示すように、電源に対する内部のESD保護ダイオードによって保護されています。

これらのダイオードにより、電源の範囲を超えた入力オーバードライブ電圧に対してある程度の保護が提供されます。これらの保護ダイオードは一般に、オーバードライブ時に30mAの連続電流に対処できます。

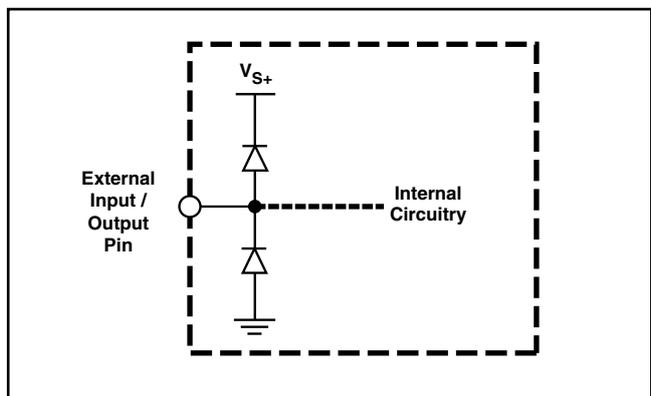


図 8. 内部ESD保護

標準的な構成

一般に、THS7327は、ビデオADC(TVP7001など)を0dBゲインで駆動するビデオ・バッファとして使用され、モニタ出力パスでは、水平(H)および垂直(V)同期信号とともに6dBゲインで出力ラインを駆動します。多機能に対応しているため、THS7327ではほとんどのビデオ信号に使用可能です。これには、標準画質(SD)、クリアビジョン(ED)、およびハイビジョン(HD)のY'P'B'R信号(またはY'U'V'、あるいは不正確にY'C'B'Rと呼ばれる場合もあります)、SビデオY'/C'信号、およびSDビデオ・システムのコンポジット・ビデオ・ベースバンド信号(CVBS)が含まれます。これらの信号は、R'G'B'(またはG'B'R')、あるいは、一般にR'G'sB'(シンク・オン・グリーン)またはR'sG'sB's(シンク付信号)と呼ばれる同期信号方式にも

対応しています。さらに、THS7327は、ノイズ耐性を強化したシュミット・トリガによってデジタルHおよびV同期信号を処理します。このシュミット・トリガのしきい値はデフォルトで1.45Vですが、外部で0.9V～2.0Vの任意の値に設定でき、柔軟性を高めることができます。

THS7327は、単純なI²C制御を使用して、考えられる任意の構成に設定できます。例えば、チャンネル1入力を入力Aに接続し、チャンネル2および3を入力Bに接続するといった構成が可能です。これらのオプションの設定方法の詳細については、このドキュメントで後述するI²Cインターフェイス関連の項目を参照してください。

このドキュメントでYは、一般的な輝度 (Y) ではなく、輝度 (Y') として使用していることに注意してください。これは、CIE (国際照明委員会) で規定された輝度の定義に基づいています。RGB信号にガンマという非線形項が追加されてR'G'B'信号が形成されるため、ビデオはRGB信号の輝度から離れています。これらのR'G'B'信号を使用して、数学的に輝度 (Y') が作成されます。その結果、輝度ルミナンス (Y) は保持されないため、それぞれ別の語を使用しています。

この原理は、色 (C') の項にも適用されます。クロマ (C') は非線形のR'G'B'項から求められるため、やはり非線形です。色信号であるクロミナンス (C) は線形RGBから求められるため、クロマ (C') とクロミナンス (C) の間に違いが生じます。色差信号 (P_B' / P_R' / U' / V') についても、同様の原理で非線形 (ガンマ補正) 信号を表しています。

R'G'B' (一般には不正確にRGBと表記) は、プロフェッショナル・ビデオ・システムではG'B'R' (やはり不正確にGBRと表記) と呼ばれます。SMPTE標準では、最初のチャンネルに輝度情報が配置され、2番目のチャンネルに青の色差信号、3番目のチャンネルに赤の色差信号が配置されるよう規定しています。これは、Y'P_B'P_R' という名称と一致しています。輝度 (Y') に同期情報が含まれ、緑の色差チャンネル (G') にも同期情報が含まれるため、G'をシステムの最初に配置することは論理的に自然です。次に青の色差チャンネル (P_B')、最後に赤の色差チャンネル (P_R') が続くので、2番目のチャンネルにB'信号、3番目のチャンネルにR'信号をそれぞれ配置することも論理的です。したがって、R'G'B'よりもG'B'R'を使用した方が、ハードウェア互換性の面で優れています。多くのG'B'R'システムでは同期が3つのチャンネルすべてに埋め込まれていますが、すべてのシステムでそうであるとは限りません。

I²Cインターフェイスに関する注意事項

I²Cインターフェイスは、THS7327の内部レジスタへのアクセスに使用されます。I²Cは、Philips Semiconductor社によって開発された2線式シリアル・インターフェイスです (『I²C-Bus Specification, Version 2.1』(2000年1月) を参照)。THS7327は、バージョン2.1仕様に準拠して設計されています。バスは、プルアップ構造を持つデータ・ライン (SDA) とクロック・ライン (SCL) で構成されます。バスがアイドルのときは、SDAとSCLの両方が“High”になります。I²C互換のデバイスはすべて、オープン・ドレインのI/OラインであるSDAおよびSCLを介してI²Cバスに接続します。マスタ・デバイス (通常はマイクロコントローラまたはデジタル信号プロセッサ) がバスを制御します。SCLの信号およびデバイス・アドレスは、マスタが生成する必要があります。また、マスタは、データ転送の開始と停止を示す特定の条件も生成します。スレーブ・デバイスは、マスタ・デバイスの制御に従ってバス上でデータを送受信します。THS7327は、スレーブとして動作し、I²Cバス仕様で定義されるスタンダード・モード転送 (100kbps) とファースト・モード転送 (400kbps) をサポートします。THS7327は、ハイスピード・モード (3.4Mbps) でも完全に機能することが試験済みですが、現時点では仕様に含まれていません。

I²Cの基本的な開始および停止アクセス・サイクルを図9に示します。

基本アクセス・サイクルは、以下から構成されます。

- スタート条件
- スレーブ・アドレス・サイクル
- 任意の数のデータ・サイクル
- ストップ条件

一般的なI²Cプロトコル

- マスタがスタート条件を生成して、データ転送を開始します。スタート条件は、図9に示されるように、SCLが“High”の間にSDAラインが“High”から“Low”に遷移すると発生します。すべてのI²C互換デバイスが、スタート条件を認識する必要があります。
- 次に、マスタはSCLパルスを生成し、7ビットのアドレスと読み取り/書き込み指定ビットR/WをSDAライン上で送信します。すべての送信中、マスタはデータが有効であることを確認します。データが有効であるためには、クロック・パルスの“High”期間全体にわたってSDAラインが安定してい

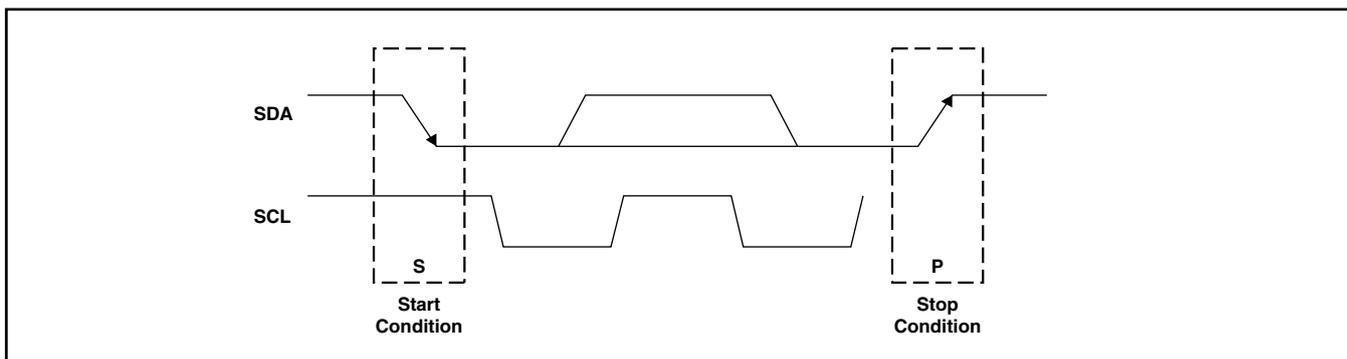


図 9. I²Cのスタート条件とストップ条件

する必要があります(図10を参照)。すべてのデバイスは、マスタによって送信されたアドレスを認識して、デバイス内部の固定アドレスと比較します。一致するアドレスを持つスレーブ・デバイスだけが、9回目のSCLサイクルの“High”期間全体でSDAラインを“Low”にすることで、ACK (Acknowledge)を生成します(図11を参照)。このACKを検出することで、マスタはスレーブとの通信リンクが確立されたと判断します。

- マスタは、スレーブへのデータ送信(R/Wビット = 1)またはスレーブからのデータ受信(R/Wビット = 0)を行うために、引き続きSCLサイクルを生成します。いずれの場合も、送信側から送信されたデータに対して受信側がACKを返す必要があります。したがって、ACK信号は、どちらが受信側か

に応じて、マスタが生成する場合とスレーブが生成する場合があります。8ビットのデータと1ビットのACKから構成される9ビットの有効なデータ・シーケンスを、必要な長さだけ続けることができます(図12を参照)。

- データ転送の終わりを通知するときには、マスタはSCLラインが“High”の間にSDAラインを“Low”から“High”にすることで、ストップ条件を生成します。これによってバスが解放され、アドレス指定されたスレーブとの通信リンクが停止します。すべてのI²C互換デバイスが、ストップ条件の受信によってバスが解放されたことを知り、スタート条件および一致するアドレスが送信されるのを待ちます。書き込みサイクル時、送信デバイスはACKサイクル中にSDA

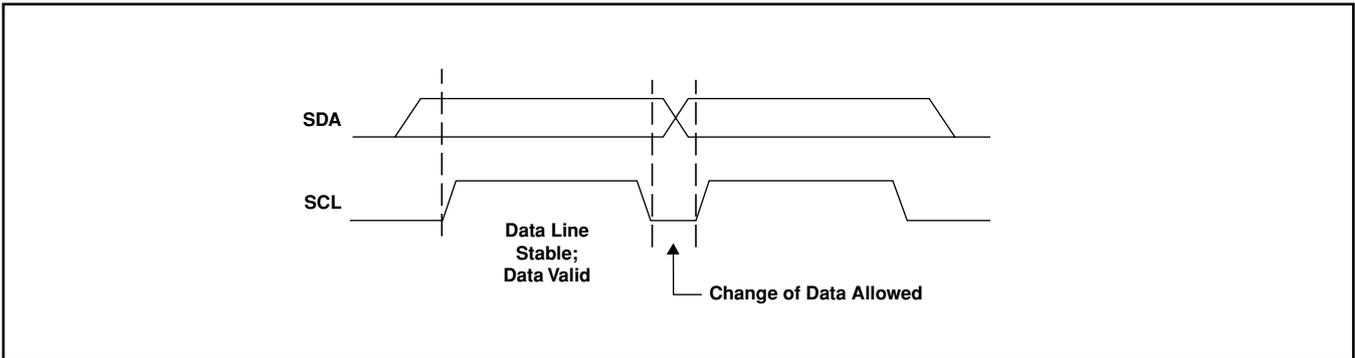


図 10. I²Cのビット転送

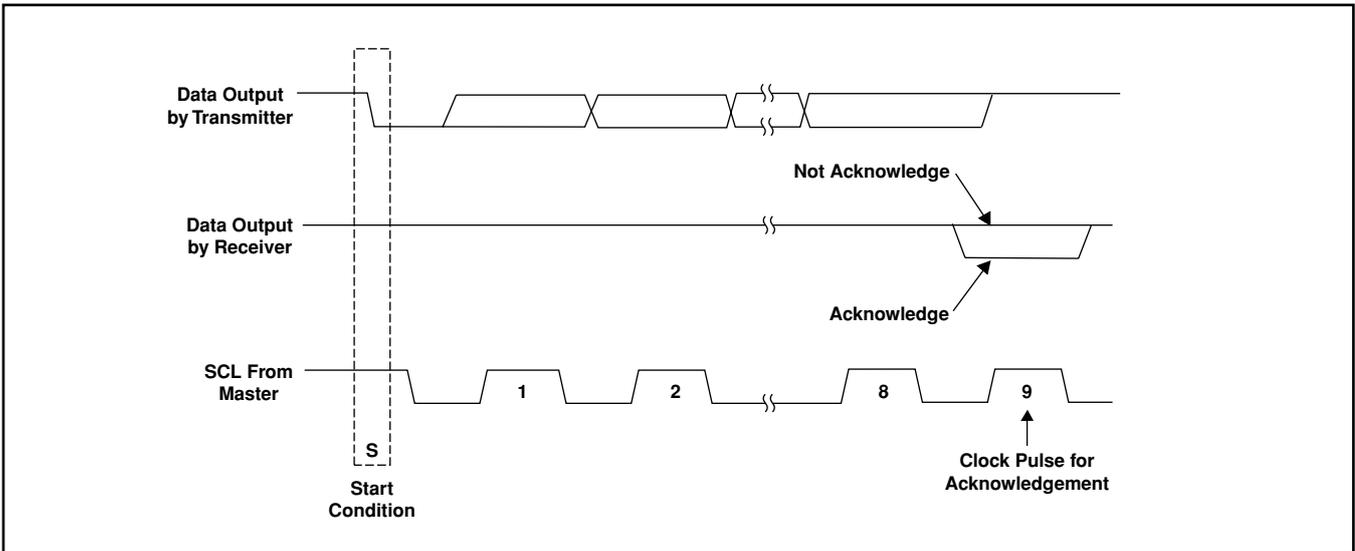


図 11. I²Cの確認応答

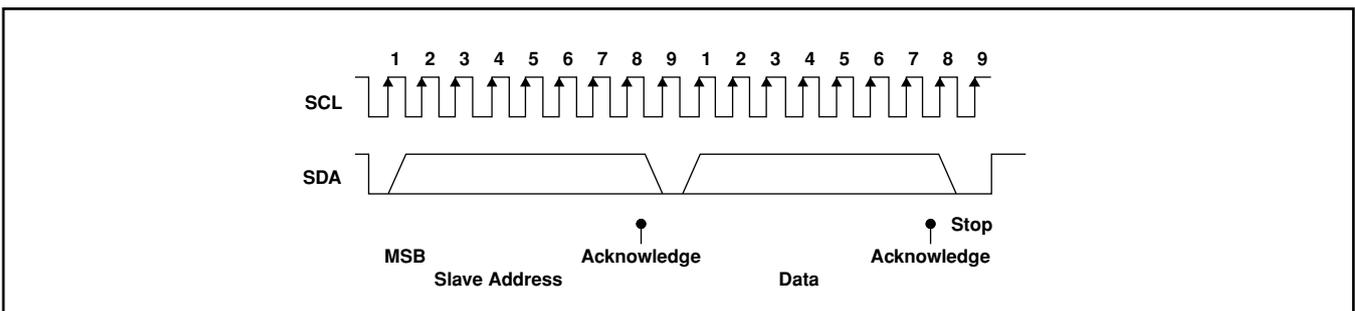


図 12. I²Cのアドレスおよびデータ・サイクル

信号ラインを駆動してはならないため、受信デバイスはSDA信号を“Low”に駆動できます。アドレス・バイトに続く各バイト転送後に、受信デバイスはSCLの1クロック・サイクル期間だけSDAラインを“Low”にします。最後のバイトが転送された後、送信デバイスによってストップ条件が開始されます。書き込みサイクルの例を図13および図14に示します。THS7327では、マルチ・ライト・トランスファを実行できないことに注意してください。詳細については、「例 – THS7327への書き込み」を参照してください。

読み取りサイクル時、受信側のスレーブは、自分自身のアド

レスを検出すると、最初のアドレス・バイトに対してACKを行います。このスレーブによる最初のACKの後、マスタ・デバイスが受信側になり、スレーブによって送信されるデータにACKを行います。すべての要求するデータをスレーブから受信すると、マスタはSDA信号を“High”に維持することで否定応答NAC (Not Acknowledge) (\bar{A}) 条件を生成し、直後にストップ (P) 条件をアサートします。図15および図16に示すように、このシーケンスによって読み取りサイクルが終了します。THS7327では、マルチ・リード・トランスファを実行できないことに注意してください。詳細については、「例 – THS7327からの読み取り」を参照してください。

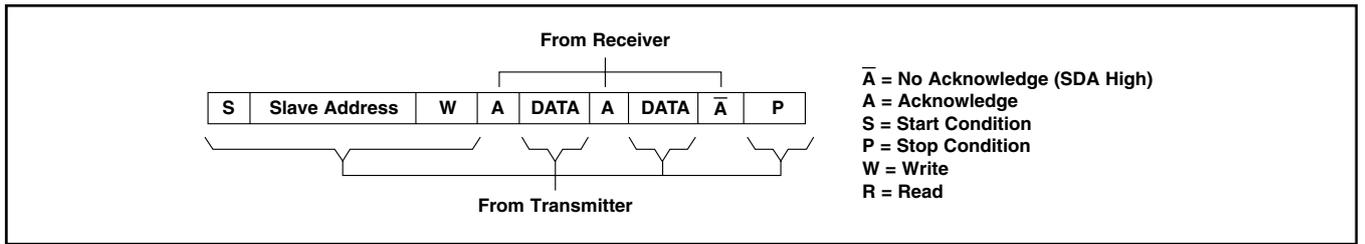


図 13. I²Cの書き込みサイクル

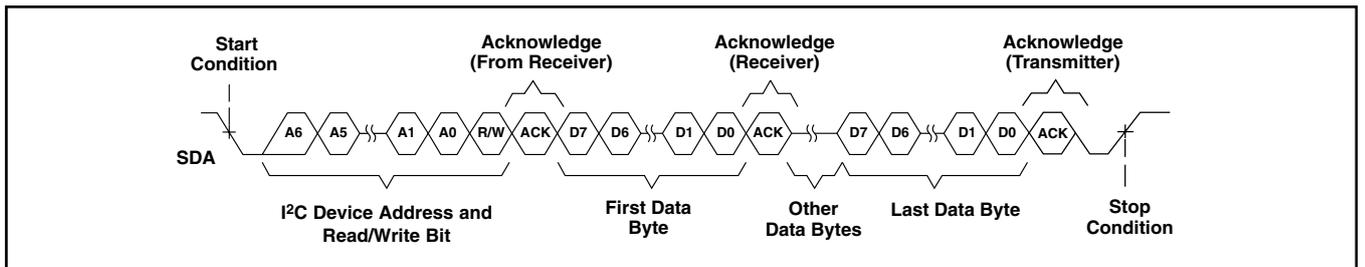


図 14. 複数バイトの書き込み転送

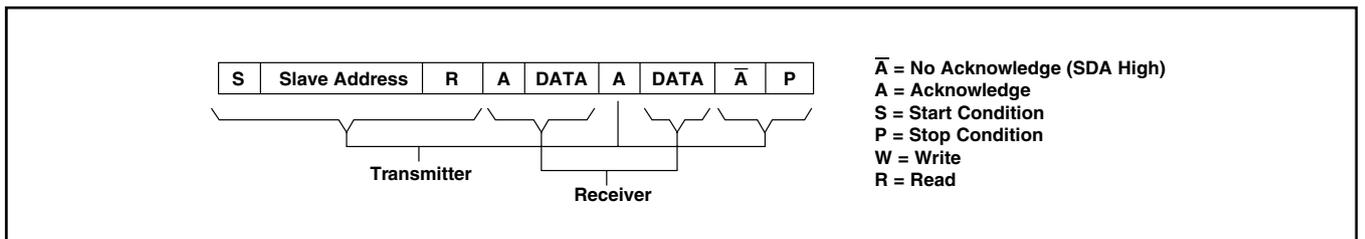


図 15. I²Cの読み取りサイクル

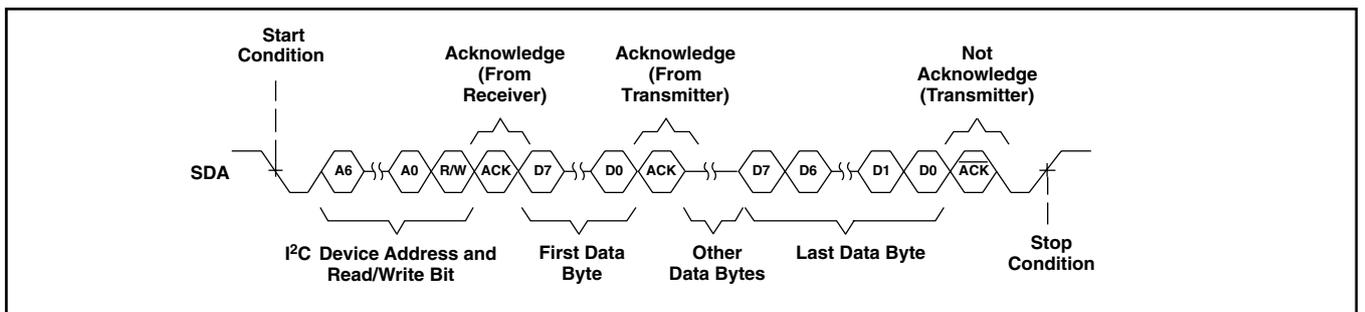


図 16. 複数バイトの読み取り転送

スレーブ・アドレス

SDAおよびSCLはいずれも、プルアップ抵抗を介して正の電源電圧に接続される必要があります。これらの抵抗は、I²C仕様である2kΩ～19kΩの範囲に準拠する必要があります。バスがフリーのときは、両方のラインが“High”になります。アドレス・バイトは、マスター・デバイスからスタート条件に続いて受信される最初のバイトです。アドレスの上位5ビットは、出荷時に01011に設定されています。THS7327アドレスの次の2ビットは、I²C-A1およびI²C-A0ピンの論理レベルによって制御されます。I²C-A1およびI²C-A0のアドレス入力は、V_{S+} (論理1)またはGND (論理0)に接続するか、またはTTL/CMOS論理レベルでアクティブに駆動することができます。デバイス・アドレスは、これらのピンの状態によって設定され、ラッチはされません。したがって、動的なアドレス制御システムを使用して、同じシステムに複数のデバイスを含めることもできます。追加のロジック回路なしで、最大4個までのTHS7327デバイスと同じI²Cバスに接続可能です。表1に、THS7327の可能なアドレスの一覧を示します。

チャンネル選択レジスタの説明(サブアドレス)およびパワーアップ条件(PUC)ピン

THS7327は、図13および図15のような1バイト転送プロトコルを使用して動作します。内部のサブアドレス・レジスタの一覧とそれらの機能を表2に示します。デバイスに書き込む際には、対応する内部サブアドレスに1バイトのデータを送信する

必要があります。3つのチャンネルすべての制御が必要である場合、マスターは、一度に1つずつすべてのサブアドレス(チャンネル)でサイクルを実行する必要があります。THS7327に書き込むための適切な手順については、「例 - THS7327への書き込み」を参照してください。

読み取りサイクルの場合、THS7327は、情報を要求するマスター・デバイスに対して、選択されたサブアドレス(チャンネル)のデータを1回の転送で送信します。THS7327から読み取るための適切な手順については、「例 - THS7327からの読み取り」を参照してください。

電源投入時、THS7327レジスタはパワーアップ制御(PUC)ピンによって設定されます。PUCピンがGNDに接続されている場合、THS7327は完全にディスエーブルされた状態でパワーアップされます。電源投入時にPUCがVDDに接続されている場合、THS7327は、HV同期がオン、バッファ・パスがディスエーブル、モニタ・バスがイネーブル、およびすべての入力チャンネルで入力バイアス・モードがACバイアスに設定された状態で、パワーアップされます。THS7327に対して有効な書き込みシーケンスが行われるまで、THS7327はこの状態に留まります。合計12バイトのデータによって、THS7327のすべてのチャンネルが完全に設定されます。このように、THS7327の設定はすばやく簡単に行うことができます。

固定アドレス					アドレス・ピンで選択可能		READ/WRITE BIT
Bit 7 (MSB)	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2 (A1)	Bit 1 (A0)	Bit 0
0	1	0	1	1	0	0	0
0	1	0	1	1	0	0	1
0	1	0	1	1	0	1	0
0	1	0	1	1	0	1	1
0	1	0	1	1	1	0	0
0	1	0	1	1	1	0	1
0	1	0	1	1	1	1	0
0	1	0	1	1	1	1	1

表 1. THS7327のスレーブ・アドレス

レジスタ名	ビット・アドレス (b ₇ b ₆ b ₅ ...b ₀)
チャンネル 1	0000 0001
チャンネル 2	0000 0010
チャンネル 3	0000 0011
チャンネルH/Vシンク及びディスエーブル制御	0000 0100

表 2. THS7327のチャンネル選択レジスタ・ビットの割り当て

チャンネル・レジスタ・ビットの説明

前述したサブアドレス (チャンネル選択) 制御レジスタの各ビットにより、ユーザはTHS7327の機能を個別に制御できます。これには、各チャンネルの機能を他のチャンネルとは独立に制御できるというメリットがあります。表3および表4に、各ビット・コードの説明を示します。

ビット	機能	ビット値	説明
(MSB) 7	シンク・チップ・クランプ・フィルタ	0	STC回路の500kHzフィルタ
		1	STC回路の5MHzフィルタ
6, 5, 4, 3	MUX選択 + ローパス・フィルタ	0 0 0 0	MUX入力A, LPF = 9MHz
		0 0 0 1	MUX入力A, LPF = 16MHz
		0 0 1 0	MUX入力A, LPF = 35MHz
		0 0 1 1	MUX入力A, LPF = 75MHz
		0 1 0 0	MUX入力A, LPF = バイパス
		0 1 0 1	MUX入力B, LPF = 9MHz
		0 1 1 0	MUX入力B, LPF = 16MHz
		0 1 1 1	MUX入力B, LPF = 35MHz
		1 0 0 0	MUX入力B, LPF = 75MHz
		1 0 0 1	MUX入力B, LPF = バイパス
		1 0 1 0	予約 - Don't Care
		1 0 1 1	予約 - Don't Care
		1 1 0 0	予約 - Don't Care
		1 1 0 1	予約 - Don't Care
1 1 1 0	予約 - Don't Care		
1 1 1 1	予約 - Don't Care		
2, 1, 0 (LSB)	入力モード + 動作	0 0 0	各チャンネルレジスタのモニタ・パスとバッファ・パスの両方をディスエーブル
		0 0 1	チャンネル・ミュート
		0 1 0	入力モード = DC
		0 1 1	入力モード = DC+シフト
		1 0 0	入力モード = ACバイアス
		1 0 1	入力モード = 低バイアスAC-STC
		1 1 0	入力モード = 中バイアスAC-STC
		1 1 1	入力モード = 高バイアスAC-STC

表 3. THS7327チャンネル・レジスタ (チャンネル1~3) のビット・デコード表 — レジスタ・ビット・コード (0000 0001)、(0000 0010)、および (0000 0011) とともに使用

ビット7 (MSB) — シンク・チップ・クランプ・フィルタを制御します。AC-STC入力モード選択時のみ有効です。

ビット6、5、4、3 — 入力MUXチャンネルおよびバッファのローパス・フィルタを選択します。

ビット2、1、および0 (LSB) — チャンネルのモードおよび動作を設定します。イネーブル/ディスエーブル状態に関する詳細は、表4のビット6および5を参照してください。

ビット	機能	ビット値	説明
(MSB) 7	予約 – Don't Care	X	予約 – Don't Care
6	モニタ・パススルー・ディスエーブル・モード (表3と併用)	0	レジスタ1～3のビット2:0の状態に関係なくすべてのモニタ・チャンネルをディスエーブル
		1	プログラムされた各レジスタ・コードで指定されるモニタ・チャンネル機能をイネーブル
5	バッファ・パス・ディスエーブル・モード (表3と併用)	0	レジスタ1～3のビット2:0の状態に関係なくすべてのバッファ・チャンネルをディスエーブル
		1	プログラムされた各レジスタ・コードで指定されるバッファ・チャンネル機能をイネーブル
4, 3	垂直同期チャンネルMUX選択	0 0	MUX入力 A
		0 1	MUX入力 B
		1 0	予約 – Don't Care
		1 1	予約 – Don't Care
2, 1	水平同期チャンネルMUX選択	0 0	MUX入力 A
		0 1	MUX入力 B
		1 0	予約 – Don't Care
		1 1	予約 – Don't Care
0 (LSB)	HVシンク・パス・ディスエーブル	0	HおよびV同期チャンネルをディスエーブル
		1	HおよびV同期チャンネルをイネーブル

表 4. THS7327チャンネル・レジスタ (HV同期チャンネル + ADC状態) のビット・デコード表 – レジスタ・ビット・コード (0000 0100) とともに使用

ビット7 (MSB) – 予約 – Do Not Care

ビット6 – マスタ・モニタ・パスのディスエーブル。各レジスタ・チャンネル (1～3) のプログラム内容に関係なくすべてのモニタ・チャンネルをディスエーブルします。

ビット5 – マスタ・バッファ・パスのディスエーブル。各レジスタ・チャンネル (1～3) のプログラム内容に関係なくすべてのバッファ・チャンネルをディスエーブルします。

ビット4、3 – 垂直同期の入力MUXチャンネルを選択します。

ビット2、1 – 水平同期の入力MUXチャンネルを選択します。

ビット0 (LSB) – HおよびV同期チャンネルをイネーブルまたはディスエーブルします。

例 – THS7327への書き込み

THS7327に書き込むための適切な方法を次に示します。

I²CマスタがTHS7327への書き込み動作を開始するために、スタート条件(S)を生成し、THS7327のI²Cアドレス(下記参照)をMSBファーストで送信し、書き込みサイクルを示す0を送信します。THS7327からのACKを受信すると、マスタは、書き込み先のサブアドレス(チャンネル)をMSBファーストの1バイト・データとして送信します。転送完了後、THS7327はこのバイトのACKを返します。最後に、マスタはレジスタ(チャンネル)に

書き込むデータを送信し、THS7327がバイトのACKを行います。その後、I²Cマスタは、ストップ条件(P)の生成によって書き込み動作を終了します。THS7327は複数バイト転送をサポートしないことに注意してください。3つのチャンネル(レジスタ)すべてに書き込む場合は、一度に1回ずつ、各レジスタに対してこの手順を繰り返す必要があります(つまり、手順1~8をチャンネルごとに繰り返します)。

ステップ1	0								
I ² C 開始(マスタ)	S								
ステップ2	7	6	5	4	3	2	1	0	
I ² C 固定アドレス(マスタ)	0	1	0	1	1	X	X	0	

ここで、Xの論理状態は、V_{S+}またはGNDに接続される I²C-A1 および I²C-A0 ピンによって定義されます。

ステップ3	9								
I ² C ACK(スレーブ)	A								
ステップ4	7	6	5	4	3	2	1	0	
I ² C 書き込みチャンネル・アドレス(マスタ)	0	0	0	0	0	Addr	Addr	Addr	

ここで、Addrは表2に示される値から決定されます。

ステップ5	9								
I ² C ACK(スレーブ)	A								
ステップ6	7	6	5	4	3	2	1	0	
I ² C 書き込みデータ(マスタ)	Data								

ここで、Dataは表3または表4に示される値から決定されます。

ステップ7	9								
I ² C ACK(スレーブ)	A								
ステップ8	0								
I ² C ストップ条件(マスタ)	P								

例 — THS7327からの読み取り

読み取り動作は、2つのフェーズで構成されます。最初のフェーズは、アドレス・フェーズです。このフェーズでは、I²CマスタがTHS7327への書き込み動作を開始するために、スタート条件(S)を生成し、THS7327のI²CアドレスをMSBファーストで送信し、書き込みサイクルを示す0を送信します。THS7327からのACKを受信すると、マスタは、読み取り先のサブアドレス(チャンネル)を送信します。サイクルのACK(A)が行われた後、マスタは直ちにストップ条件(P)を生成してサイクルを終了します。

2番目のフェーズは、データ・フェーズです。このフェーズでは、I²CマスタがTHS7327への読み取り動作を開始するために、スタート条件を生成し、THS7327のI²Cアドレス(下記参照)をMSBファーストで送信し、読み取りサイクルを示す1を送信します。THS7327からのACK後、I²CマスタはTHS7327から1バイトのデータを受信します。THS7327からマスタへデータ・バイトが送信された後、マスタはNACの生成後にストップ条件を生成します。書き込み機能の場合と同様に、すべてのチャンネルを読み取るには、必要な各チャンネルに対して手順1~11を繰り返す必要があります。

THS7327読み取りフェーズ1:

ステップ1	0							
I ² C 開始(マスタ)	S							
ステップ2	7	6	5	4	3	2	1	0
I ² C 固定アドレス(マスタ)	0	1	0	1	1	X	X	0

ここで、Xの論理状態は、V_{S+}またはGNDに接続される I²C-A1 および I²C-A0 ピンによって定義されます。

ステップ3	9							
I ² C ACK(スレーブ)	A							
ステップ4	7	6	5	4	3	2	1	0
I ² C 読み取りチャンネル・アドレス(マスタ)	0	0	0	0	0	Addr	Addr	Addr

ここで、Addrは表2に示される値から決定されます。

ステップ5	9							
I ² C ACK(スレーブ)	A							
ステップ6	0							
I ² C 開始(マスタ)	P							

THS7327読み取りフェーズ2:

ステップ7	0							
I ² C 開始(マスタ)	S							
ステップ8	7	6	5	4	3	2	1	0
I ² C 固定アドレス(マスタ)	0	1	0	1	1	X	X	1

ここで、Xの論理状態は、V_{S+}またはGNDに接続される I²C-A1 および I²C-A0 ピンによって定義されます。

ステップ9	9							
I ² C ACK(スレーブ)	A							
ステップ10	7	6	5	4	3	2	1	0
I ² C 読み取りデータ(スレーブ)	Data							

ここで、Dataはチャンネル・レジスタに格納された論理値から決定されます。

ステップ11	9							
I ² C NAC(マスタ)	\bar{A}							
ステップ12	0							
I ² C ストップ条件(マスタ)	P							

パッケージ・オプション

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
THS7327PHP	ACTIVE	HTQFP	PHP	48	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR
THS7327PHPG4	ACTIVE	HTQFP	PHP	48	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR
THS7327PHPR	ACTIVE	HTQFP	PHP	48	1000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR
THS7327PHPRG4	ACTIVE	HTQFP	PHP	48	1000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-3-260C-168 HR

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

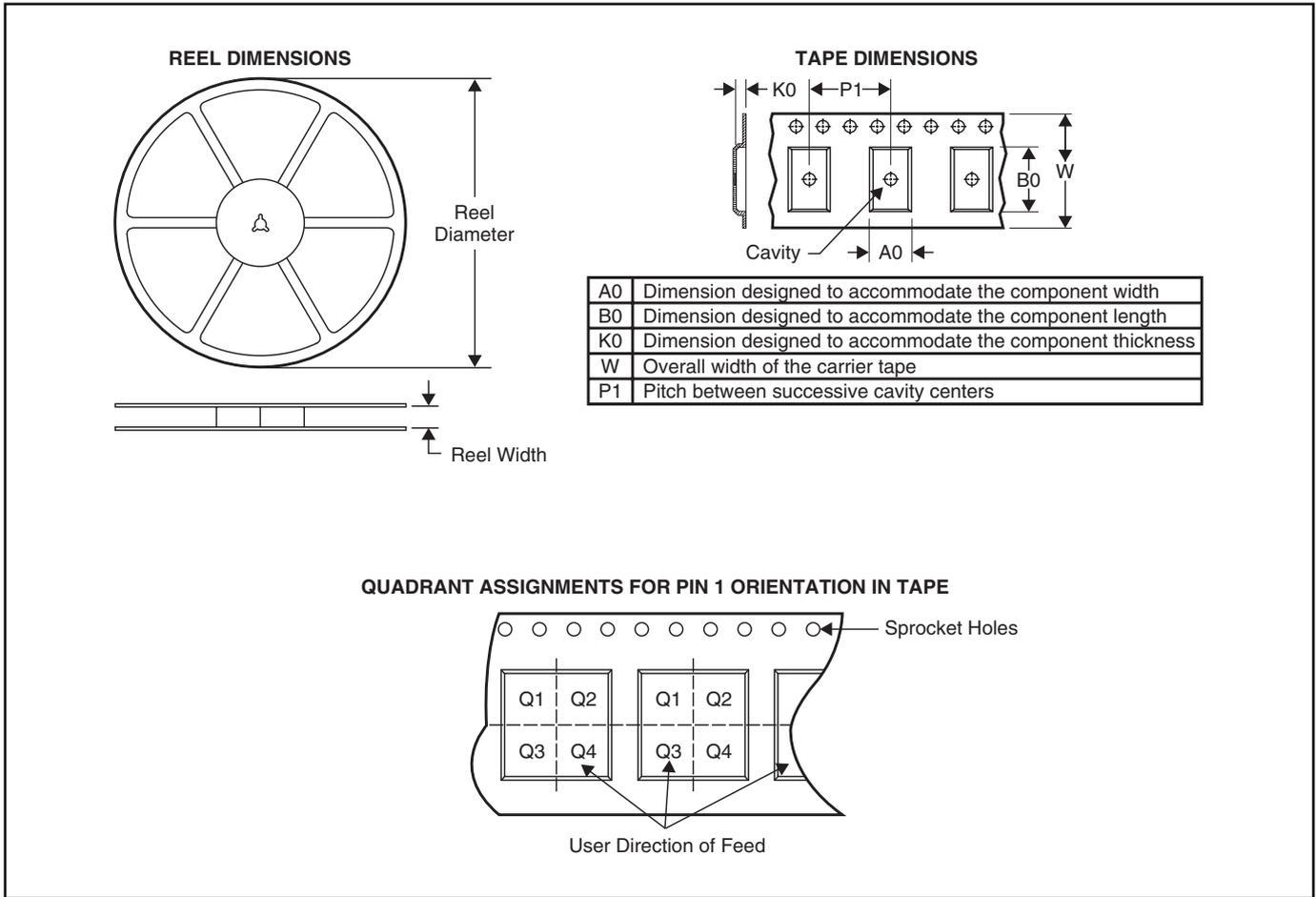
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

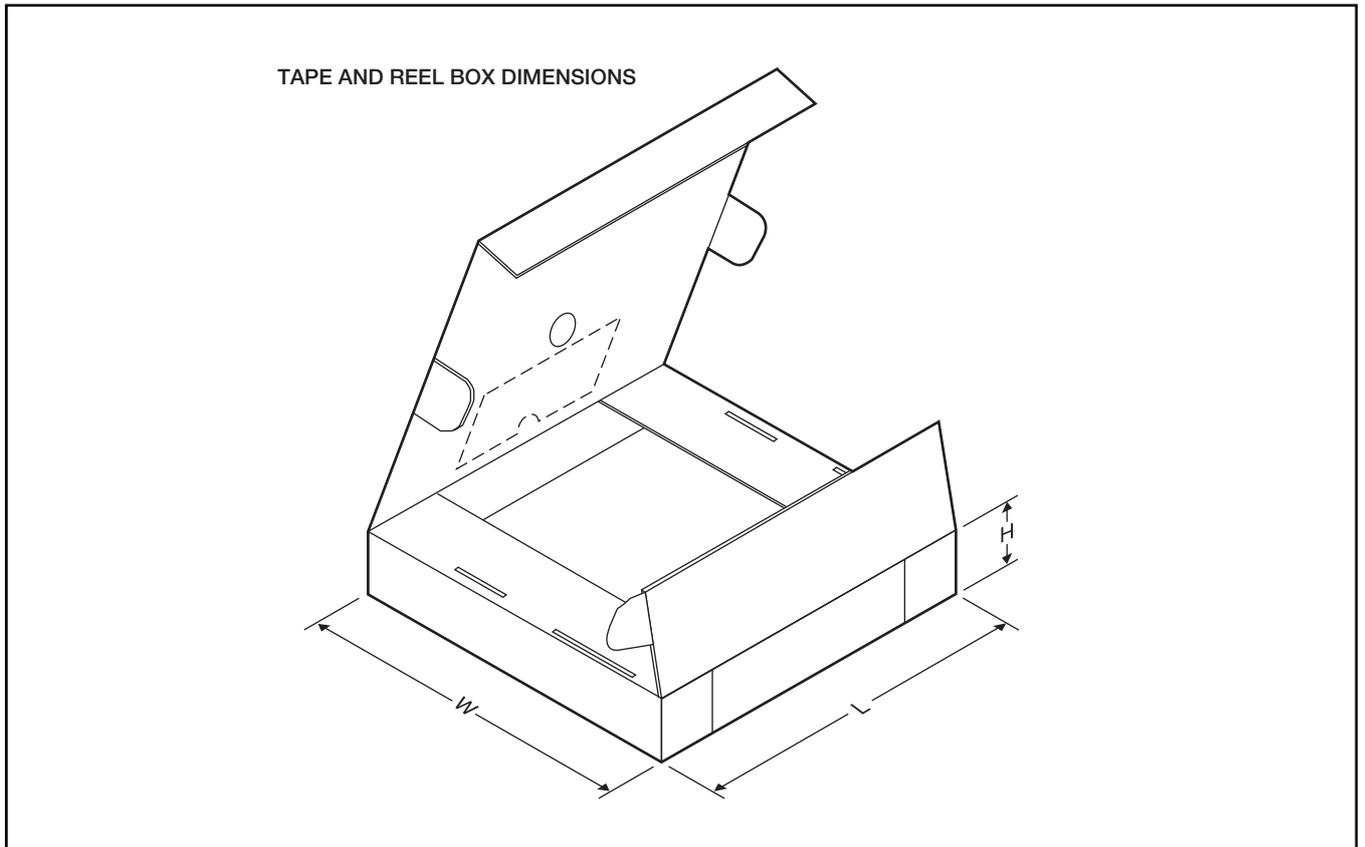
パッケージ・材料情報

テープおよびリール・ボックス情報



Device	Package	Pins	Site	Reel Diameter (mm)	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THS7327PHPR	PHP	48	SITE 60	330	16	9.6	9.6	1.5	12	16	Q2

パッケージ・材料情報

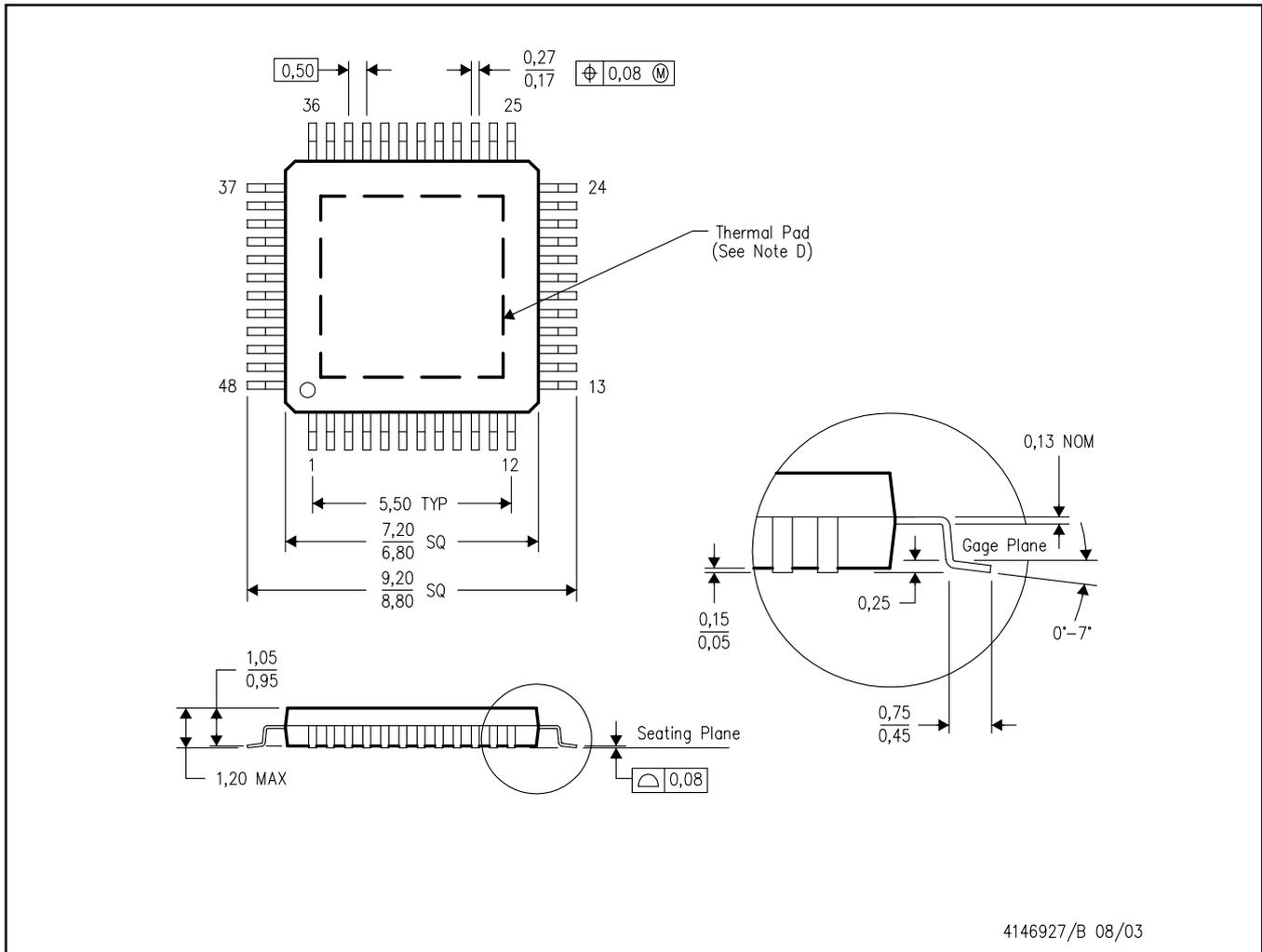


Device	Package	Pins	Site	Length (mm)	Width (mm)	Height (mm)
THS7327PHPR	PHP	48	SITE 60	346.0	346.0	33.0

メカニカル・データ

PHP (S-PQFP-G48)

PowerPAD™ PLASTIC QUAD FLATPACK



4146927/B 08/03

- 注記:
- A. 全ての線寸法の単位はミリメートルです。
 - B. 図は予告なく変更することがあります。
 - C. 本体寸法にはバリや突起を含みません。
 - D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 - E. JEDEC MS-026に適合しています。

サーマル・パッド機構図

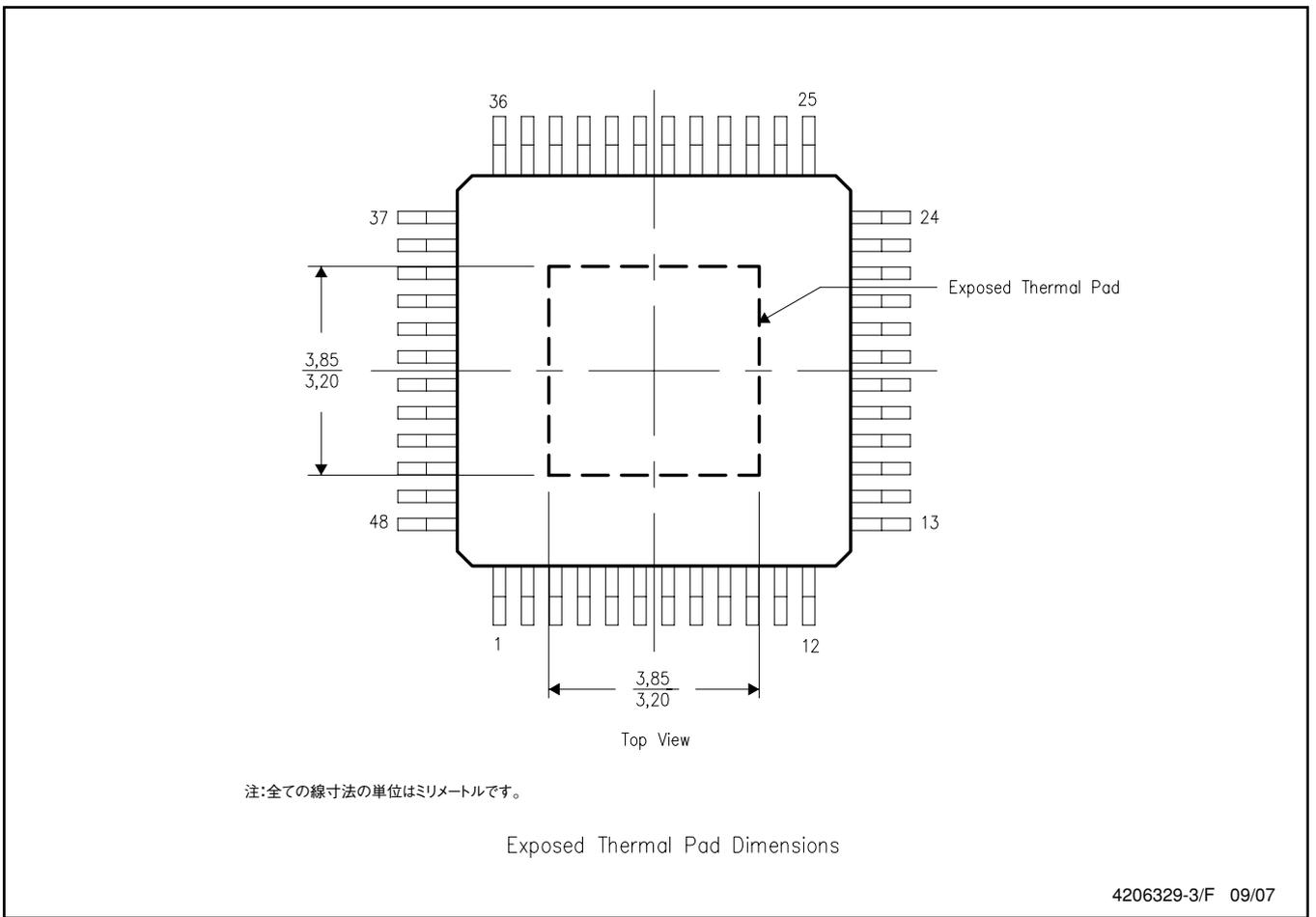
PHP (S-PQFP-G48)

熱特性について

このPowerPAD™パッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマル・パッドが装備されています。このサーマル・パッドは、プリント基板 (PCB) に直接半田付けする必要があります。半田付け後は、PCBをヒートシンクとして使用できます。また、サーマル・ビアを使用して、サーマル・パッドをデバイスの回路図に示された適切な銅プレーンに直接接続するか、あるいはPCB内に設計された特別なヒートシンク構造に接続することができます。この設計により、ICからの熱伝導が最適化されます。

PowerPAD™パッケージについての追加情報及びその熱放散能力の利用法については、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002) およびアプリケーション・ブリーフ『PowerPAD Made Easy』(TI文献番号SLMA004)を参照してください。いずれもホームページ www.ti.com で入手できます。

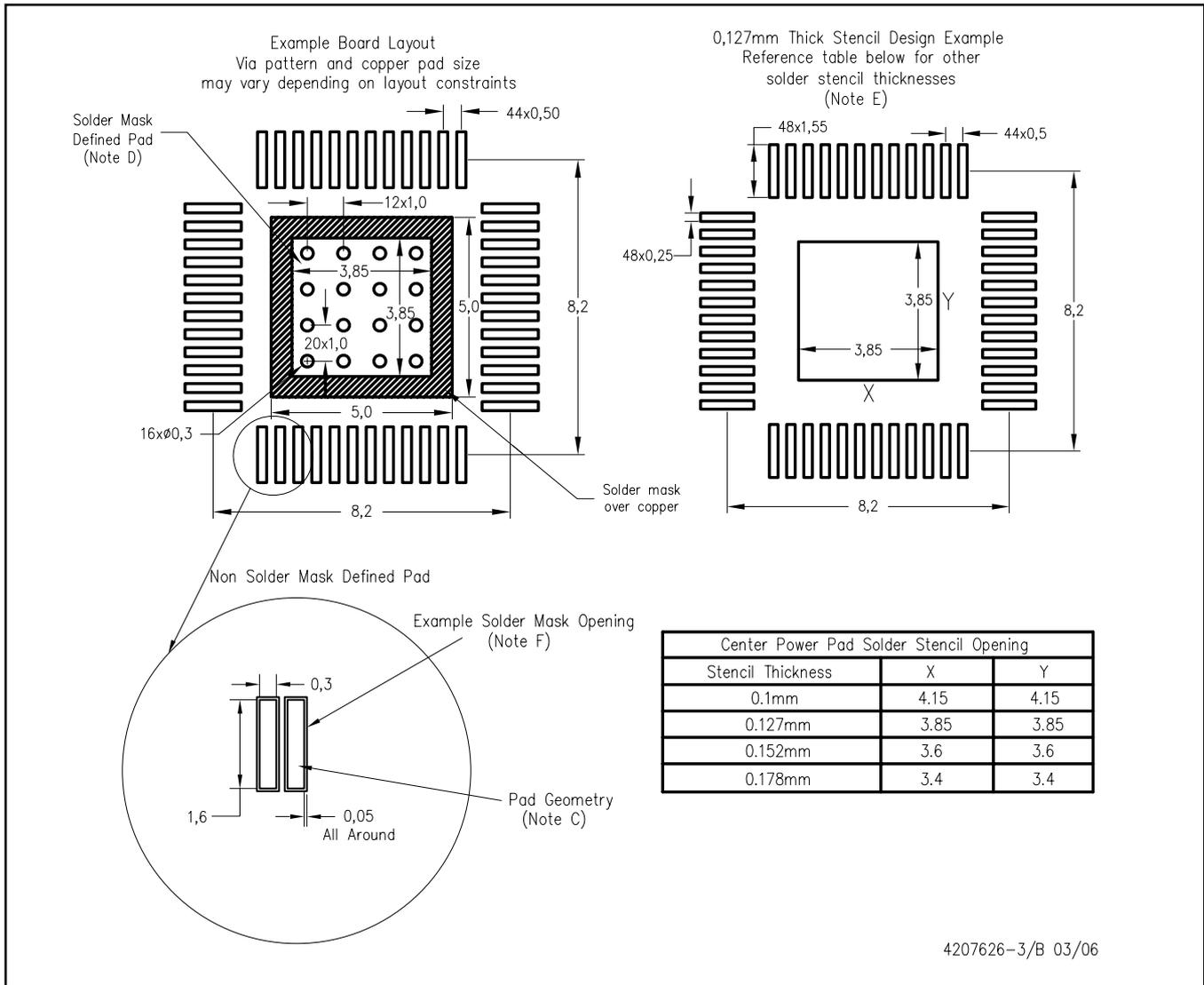
このパッケージの露出したサーマル・パッドの寸法を次の図に示します。



サーマル・パッド寸法図

ランド・パターン

PHP (R-PDSO-G48) PowerPAD™



- 注記： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-7351を推奨します。
 D. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ「PowerPAD Thermally Enhanced Package」(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。ステンシル設計上の考慮事項については、IPC 7525を参照してください。
 F. 半田マスクの推奨許容差、およびサーマル・パッドに配置するビアのテンティングに関するオプションについては、基板組み立て拠点にお問い合わせください。

(SLOS502A)

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIJの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIJが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認を意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIJのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIJは、そのような変更された情報や複製については何の義務も責任も負いません。

TIJの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIJの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIJが特別に指定した製品である場合は除きます。TIJが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIJが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIJがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIJは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2008, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使用すること。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上