

Analog Engineer's Circuit

半波整流回路



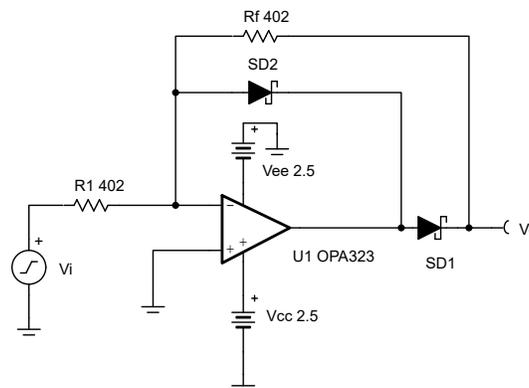
Amplifiers

設計目標

入力		出力		電源	
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}
$\pm 0.2mV_{pp}$	$\pm 4V_{pp}$	$0.1V_p$	$2V_p$	2.5V	-2.5V

設計の説明

この高精度の半波整流器は、変動する入力信号 (正弦波が望ましい) の負側の半分だけを反転して出力に転送します。帰還抵抗の値を適切に選択することで、各種のゲインを実現できます。高精度の半波整流器は一般に、DC 出力電圧を生成するため、ピーク検出器や帯域幅の制限された非反転アンプなど、他のオペアンプ回路とともに使用されます。この構成は、最高 50kHz の周波数で、 $0.2mV_{pp} \sim 4V_{pp}$ の範囲の正弦波入力信号に対して動作するよう設計されています。



デザインノート

1. スルーレートの高いオペアンプを選択します。入力信号の極性が変化するとき、アンプの出力は 2 つのダイオード電圧降下をスルーする必要があります。
2. リニア出力スイングに基づいて出力範囲を設定します (A_{o1} の仕様を参照)。
3. 高速スイッチングダイオードを使用します。高周波の入力信号は、ダイオードがブロッキングから順方向導通モードに移行する速度に応じて歪みます。ショットキーダイオードは、PN 接合ダイオードよりも移行が高速なので望ましい選択となる可能性があります。逆リーク電流が大きい欠点があります。
4. 回路のゲイン誤差は、抵抗の公差により決定されます。
5. 値の低い抵抗を選択し、ノイズ誤差を最小化してください。

設計手順

1. 半波整流器の目的のゲインを設定し、帰還抵抗を選択します。

$$V_o = \text{Gain} \times V_i$$

$$\text{Gain} = -\frac{R_f}{R_1} = -1$$

$$R_f = R_1 = 2 \times R_{eq}$$

- ここで、 R_{eq} は R_1 と R_f の並列結合です。

2. オペアンプの電圧広帯域ノイズと比較して、抵抗のノイズが無視できるよう、抵抗を選択します。

$$E_{nr} = \sqrt{4 \times k_b \times T \times R_{eq}}$$

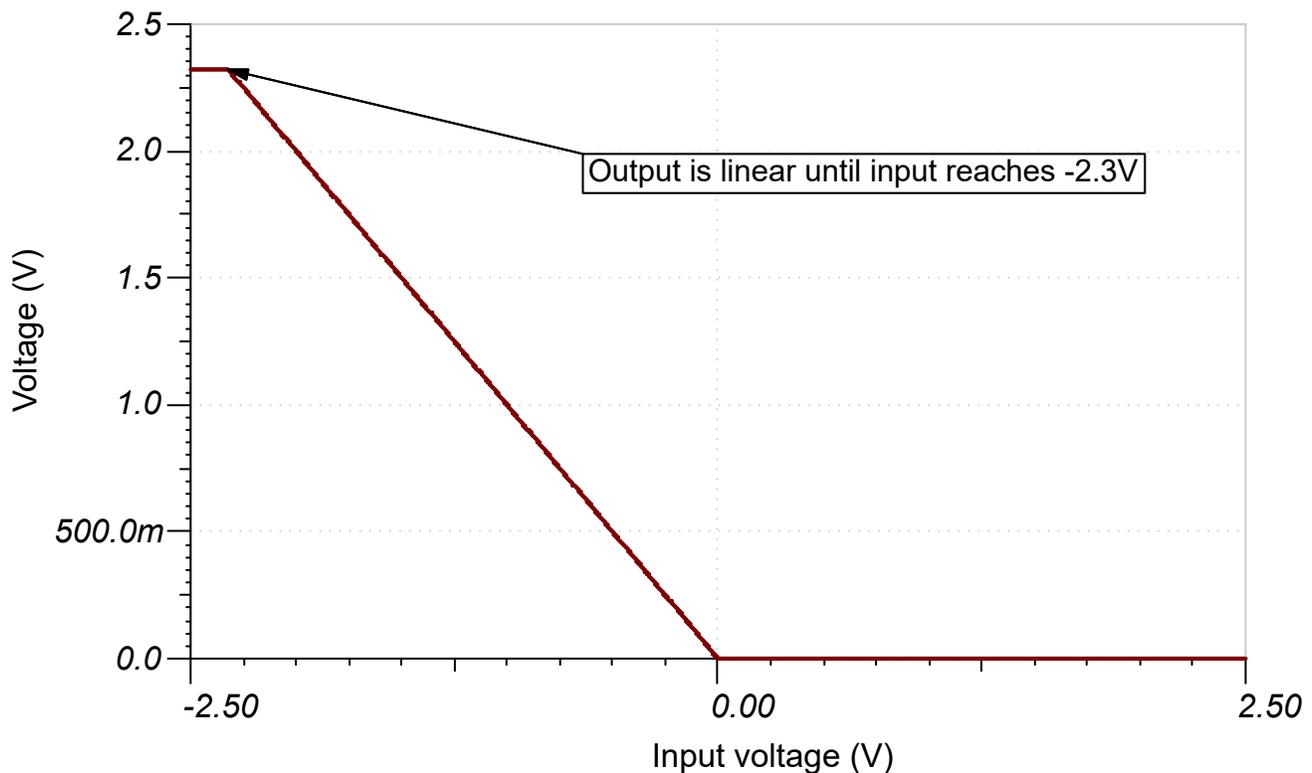
$$R_{eq} \leq \frac{E_{nbb}^2}{4 \times k_b \times T \times 3^2} = (E_{nbb})$$

$$= \frac{(5.5 \times 10^{-9})^2}{4 \times 1.381 \times 10^{-23} \times 298 \times 3^2} = 204\Omega$$

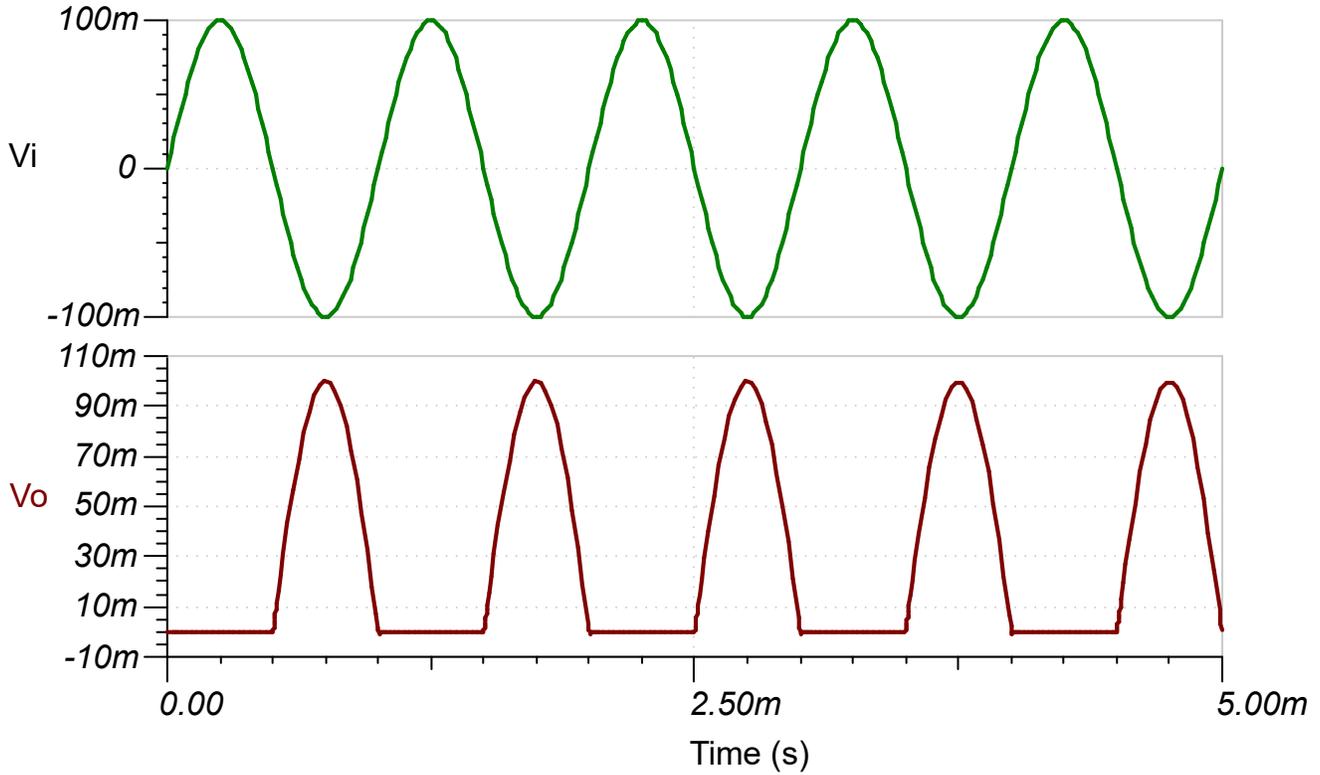
$$R_f = R_1 = 2 \times 204 \leq 408\Omega \rightarrow 402\Omega \text{ (Standard Value)}$$

設計シミュレーション

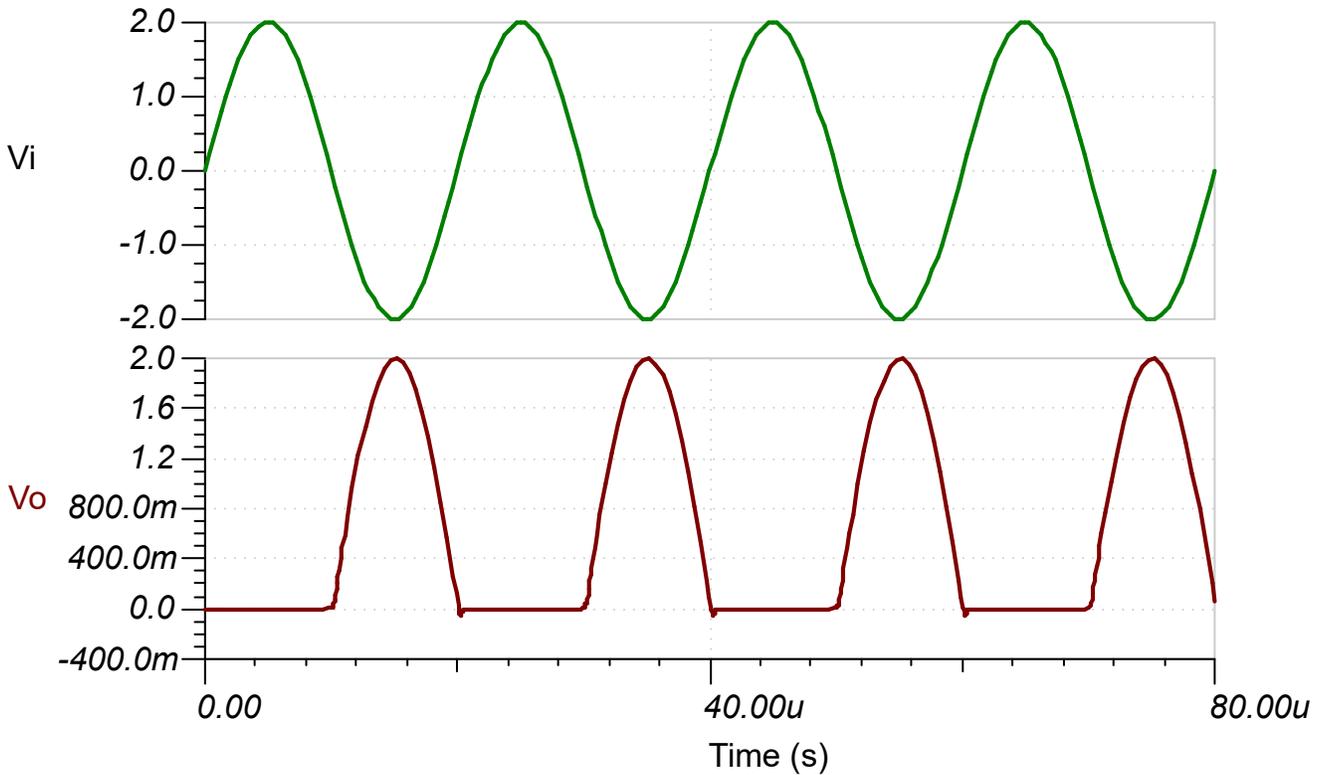
DC シミュレーション結果



過渡シミュレーション結果



1kHz で 200mV_{pp}



50kHz で 4V_{pp}

設計の参照資料

テキサス・インスツルメンツの総合的な回路ライブラリについては、『[アナログ エンジニア向け回路クックブック](#)』を参照してください。

回路 [SPICE シミュレーション ファイル SBOC509](#) を参照してください。

設計に使用されているオペアンプ

OPA323	
V_{ss}	1.7V~5.5V
V_{inCM}	レール ツー レール
V_{out}	レール ツー レール
UGBW	20MHz
SR	33V/ μ s
リンク	OPA323

設計の代替オペアンプ

デバイス仕様	
$V_{ss(Max)}$	$\geq 5V$
V_{inCM}	レール ツー レール
V_{out}	レール ツー レール
UGBW	10MHz 以上
SR	$\geq 5V/\mu$ s
リンク	デバイス

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated