

Kiscellás mobil adathálózatok

a Texas Instruments többmagos rendszerchipjeivel

Az okostelefonok és más mobil adatfeldolgozó eszközök példátlanul megnövelték a vezetékmentes hálózati forgalom mértékét és megváltoztatták annak természetét. Az új szolgáltatások támogatásához szükséges nagy adatsebesség és sávszélesség az a kihívás, amellyel a jelenlegi hálózatoknak szembe kell nézniük. Ehhez alkalmazkodva kezdődött meg a hálózatok átalakulása. A legjelentősebb változás a kisméretű cellák megjelenése és a felhasznált bázisállomások választékának szélesedése. A cikk bemutatja a kiscellás rendszerek főbb jellemzőit, valamint azt, hogyan képes ezeket a Texas Instruments új architektúrája hatékonyan megvalósítani.

Bevezetés

A Texas Instruments (TI) új rendszerchip (System on a Chip – SoC) architektúrája hatékony és innovatív platformot kínál a jelenleg létező, vezetékmentes bázisállomások gyártási költségeinek csökkentéséhez és egy új, élvonalbeli bázisállomás-technológia kialakításához. A mobilhálózatok adatátviteli alkalmazásának terjedése a mobilipart új megoldások kifejlesztésére ösztönzi, amelyek szerves része a hálózati topológiák forradalmi átalakulása. A jelenkor döntően makrocellás felépítésű hálózatai rétegelt cellákon alapuló, vegyesebb felépítésű cellastruktúrává alakulnak át, amelyekben a nagyobb területű cellákon belül kisebb léptékű cellák is helyet kaphatnak. Ez a különféle sugarú és teljesítményszintű bel- és kültéri hálózatokra is igaz, amelyek zavartalanul együttműködhetnek a hangátviteli és nagysebességű adatátviteli szolgáltatások megvalósításában.

A TI nemrég bejelentett, többmagos SoC-architektúrája új funkcionalitásokkal bővíti mind a magasabb rétegek alkalmazási oldalát, mind pedig az analóg rádió frontend megoldásait.

A kiscellás rendszerek áttekintése

A gyakran femtocelláknak vagy pikocelláknak is nevezett kiscellás megoldások jó néhány jellegzetes tulajdonságukban különböznek a hagyományos makrocellás alkalmazásoktól. Függetlenül attól, hogy bel- vagy kültéri üzemeltetésűek-e, jellegzetes tulajdonságuk, hogy

- egyetlen szektort támogatnak 500 m-nél kisebb cellasugárral,
- „egydobozos” – a digitális, az analóg és az RF-áramköröket egyetlen egységbe foglaló – megoldásuk,
- rendszerint vezetéken kapcsolódnak a gerinchálózat-hoz (de kültéri pikocelláknál előfordulhat vezetékmentes gerinchálózati kapcsolat is).

A kis cellák makrocellás hálózaton belüli alkalmazása interferencia- és kapcsolatátadási (handover-) problémákat okoz a kis cellák szélén, amely cellaperemi konfliktusokat okoz a makrocellákkal.

A változások hajtóereje a mobil adatforgalom drámai növekedése. Bár a LTE- (Long Term Evolution) mobil-



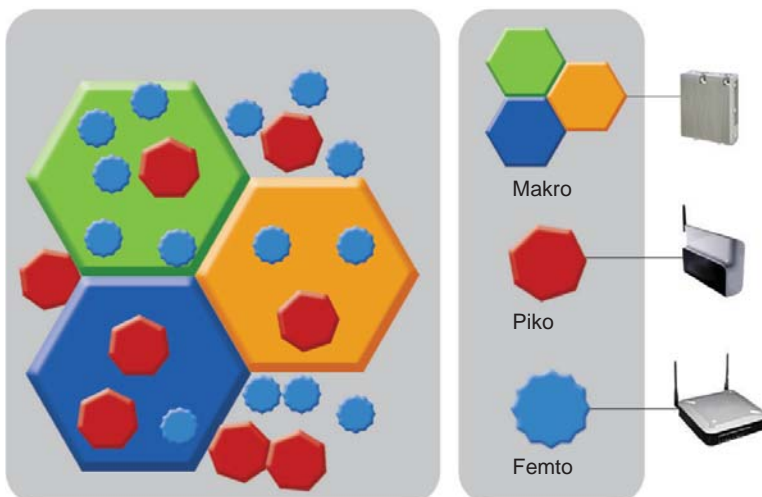
technológia megjelenése növeli a hálózati kapacitást, már látható, hogy ez nem elegendő ahhoz, hogy lépést tartson az adattípusú felhasználás kapacitásigényének növekedésével. A kiutat az jelentheti, ha csökkentjük a cellák sugarát és ennek megfelelően növeljük a cellák számát. Ez nem is lineárisan, hanem exponenciálisan növeli a hálózati kapacitást, de ennek az az ára, hogy a cellasugár felére csökkentését 2^2 cella létesítésével lehet kompenzálni. Ahhoz, hogy ezt a kapacitásbővítési lehetőséget a gyakorlatban is meg lehessen valósítani, néhány követelménynek eleget kell tenni.

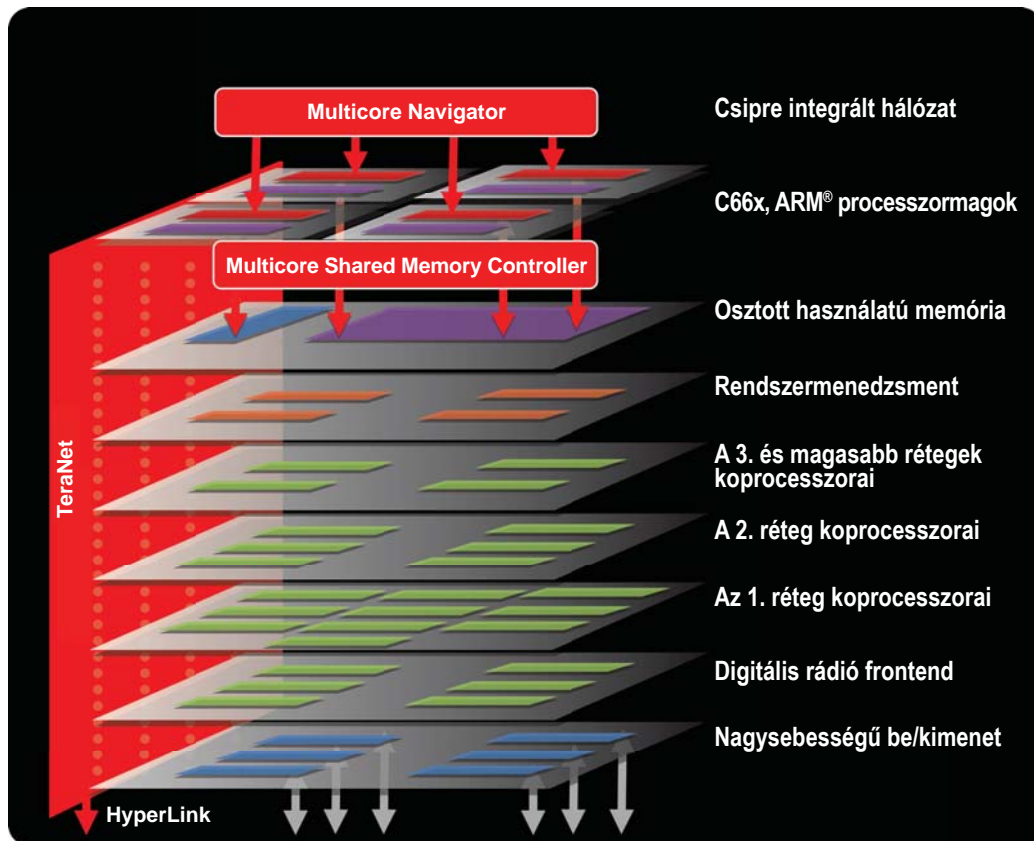
Ezek a következők:

- A bázisállomások beszerzési költségének csökkennie kell.
- Csökkenteni kell azok fizikai méretét és teljesítményfelvételt.
- A telepítésnek is sokkal olcsóbbnak kell lennie.
- Mérsékelni kell az egymást átfedő cellák kölcsönös interferenciáját.

A TI új SoC-architektúrája a felsorolt kritikus követelményekre egyszerre kísérel meg megoldást kínálni, és lehetővé teszi, hogy ezekre az új hálózati topológiákra az eredeti berendezésgyártók

1. ábra A kis cellák megjelenésének hatása a hálózati architektúrára





2. ábra A Texas Instruments többmagos SoC-architektúrája

(OEM-ek) költséghatékonyan tudjanak robusztus kiscellás megoldásokat fejleszteni (1. ábra).

A kisebb cellaméreték felé való elmozdulás első és leginkább magától értetődő hatása a költségcsökkentésre irányuló igény. Röviden: a bázisállomások beszerzését, telepítését és üzemeltetését minél olcsóbbá kell tenni.

A digitális rendszerlemek beszerzési árának csökkentéséhez az integráció jelenti a megoldást. Egy bázisállomási feldolgozó-kártya tipikusan három alapegységből áll: általános célú vezérlőprocesszor (General Purpose Processor – GPP), egy digitális jelfeldolgozó (Digital Signal Processor – DSP) és egy céláramköri csipvel vagy egy FPGA-val megvalósított, digitális rádió frontend logikai egység, amelynek feladata a vezérlőjel előkészítése az analóg frontend számára. A TI új SoC-architektúrája mindezeket egy ARM-processzormag, egy digitális frontend logika és egy piacvezető DSP egybeintegrálásával valósítja meg.

Az architektúra ARM-processzormagot tartalmazó részegységének megvalósításában jelentő szerepe volt a TI DaVinci™-processzorcsaládjával szerzett tapasztalatoknak. A digitális rádió frontend kialakításához a cég HPA (High Performance Analog – jó minőségű analóg) részlege által kifejlesztett szellemi terméket (Intellectual Property – IP) használták fel. A cég különböző részlegeinél felhalmozott tapasztalatok széles köre lehetővé tette, hogy a SoC-fejlesztők – az új rendszer felépítése során – átléphessék a hagyományos „tanulási görbe” késleltetéseit azáltal, hogy optimalizált és a gyakorlatban már bizonyított technológiát gyorsan és hatékonyan vehették a birtokukba.

A telepítési költségek és az interferenciaproblémák csökkentését a mobilszakma önmagát optimalizálni képes hálózati megoldások kifejlesztésével kívánja elérni. A bázisállomások érzékelik és figyelik a szomszédos cellák tevékenységét, és kommunikálnak velük annak érdekében, hogy automatikusan megállapítsák a kapcsolatátadás feltételeit, és hozzáigazíthatassák

ehhez saját adásteljesítményszintjüket és más paramétereiket. A cél az, hogy az interferencia minél kevésbé zavarja a szomszédos cellák működését. Ennek az új funkcionalitásnak a megvalósításához programozható, rugalmas megoldásokra van szükség. A TI SoC-architektúrája a szabványos, jól definiált feldolgozó funkciókat koprocesszorokra terheli, ezáltal a programozható ARM- és DSP-processzormagokat felszabadítja a funkcionális bővítések számára. Az eredmény egy teljesen programozható architektúra, amely lehetőséget ad arra, hogy a megoldást könnyen bővíteni lehessen új algoritmusokkal, amelyekkel a hálózatok iránti követelmények változását követni lehet.

Miközben a felhasználók használatának súlypontja fokozatosan áthelyeződik a régebbi technológiákról az újabbakra, a hálózati szolgáltatóknak egyidejűleg többféle szabványt kell támogatniuk. Következésképpen

fontos, hogy a kiscellás megoldások is több szabványt támogathassanak, és korszerűsítéssel képeseknek kell lenniük a fejlettebb technológiák használatára is. A TI SoC-architektúrája az összes ismert, vezetékmentes szabványt támogatja a bázisállomások valamennyi osztályára: a makro-, mikro-, piko- és femtocellákra egyaránt. Mindezen elemeknek egyetlen rendszercsipben való egyesítése szerteágazó rendszertervezési feladat. A TI SoC-architektúrája mindazokat a kulcselemeket magában foglalja, amelyek az összes típusú bázisállomás megvalósításához szükségesek. A 2. ábra szemlélteti azt a réteges tervezési megközelítést, amelyet a TI az új SoC-architektúra kialakításához használt. Vegyük észre, hogy az architektúra rétegszerkezete a kiscellás rendszer feldolgozási szintjeinek rétegszerkezetét tükrözi.

Feldolgozási teljesítmény

A TI új architektúráját olyan DSP-technológia jellemzi, amelynek 1,2 GHz-es órajelsebessége és 256 GMAC¹ feldolgozási teljesítménye majdnem egy nagyságrenddel nagyobb a versenytársak bármelyik létező vagy bejelentett, fejlesztés alatt álló típusánál. Ráadásul a DSP-mag fix- és lebegőpontos műveletekre is képes, és az utasításkészlet 100%-osan visszafelé kompatibilis a TI díjnyertes C64x+™ DSP-családjával. Az 1 GHz feletti sebességnél egységesen végrehajtható fix- és lebegőpontos utasításkészlet jelentős szemléletbeli eltolódást eredményez a DSP-világban. A fejlesztőknek nem kell a továbbiakban azzal vesztegetniük az időt, hogy válasszanak a fixpontos műveletvégzés „nyers ereje”, egyszerű, de gyorsan végrehajtható utasításai vagy az összetett, kifinomult, de lassú lebegőpontos műveletek között. Első közelítésben rendelkezés-

¹ GMAC: MAC: egyetlen elemi DSP-művelet (Multiply and Accumulate – szorzás és összegzés). GMAC: egymilliárd MAC

re áll mindaz, ami mindkét megoldás előnyeit képes kihasználni, és a TI új architektúrája könnyű és szabad „átjárás” tesz lehetővé a fixpontos és lebegőpontos adatábrázolás között.

Az a tény, hogy a „veleszületett” lebegőpontos képességek a szakmában ma létező legnagyobb DSP-sebességgel is elérhetők, valódi technológiai áttörés. Ugyanis hagyományosan a lebegőpontos processzorok sokkal lassabbak a fixpontosaknál. Ennek következtében a lebegőpontos adatábrázolást ritkán használták a bázisállomások szoftverének megvalósításához annak ellenére, hogy a lebegőpontos ábrázolás jelentősen megkönnyíti a bázisállomások fejlesztését. Azáltal, hogy a teljes sebességű lebegőpontos támogatás előnyét egyesítették a C64x+ DSP-k szakmaszerte legjobb fixpontos képességeivel, a mobilhálózati bázisállomások világának legjobb teljesítményű megoldása vált elérhetővé. A programozó használhat egy 16 bites, optimalizált kódot, ha a pontosság nem lényeges; de ha az alkalmazás nagy számítási pontosságot igényel, alkalmazhat egy IEEE-szabványú, lebegőpontos megoldást is, mint például a MIMO²-kiegyenlítőknél. Ez rendkívül hatékony, a lehető legkisebb teljesítményfogyasztású, magas minőségű, vezetékmentes rendszerstruktúrákat tesz lehetővé, amelyek a bázisállomás legnagyobb áteresztőképességét eredményezik.

A TI-eszközök lebegőpontos képességei lehetővé teszik a legújabb celluláris mobilszabványok által használt, többantennás jelfeldolgozást, mint a MIMO és a „sugárformálás” (az elektronikusan befolyásolt iránykarakterisztika). Ezeknek a korszerű antennatechnológiáknak a használatához az algebra n-változós, n-ismeretlenes egyenletrendszer megoldására hasonlító, mátrixinverziót igénylő számításokat kell elvégezni.

A mátrixinverzió megjelenése az adatfeldolgozási láncban a fixpontos processzorok teljesítményére nézve mélyreható következményekkel jár. Ennek az az oka, hogy a mátrixinverzió nagyon érzékeny a számítások pontosságára, és ebből következik, hogy a 16, de néha még a 32 bites számábrázolás pontossági korlátait is „megszenvedí” az algoritmus. Az eredmény minőségromlás lehet, egészen addig, hogy a megoldás egyszerűen nem működik. A programozók ilyenkor általában bizonyos „félíg-meddig lebegőpontos” kompromisszumra kényszerülnek annak érdekében, hogy elérjék az elvárt pontosságot, hogy ne kelljen a pontatlanságokért a rendszer feldolgozási teljesítményének jelentős csökkenésével fizetni.

A lebegőpontos algoritmustervezés járulékos előnye az a könnyedség, amellyel a fejlesztők az algoritmusokat kidolgozhatják, továbbfejleszthetik vagy a valós környezethez adaptálhatják. Egy kommunikációs rendszer tipikus fejlesztési folyamata ugyanis a következő lépésekből áll: először számítógépes modelleken kidolgozzák és ellenőrzik az algoritmusokat, majd ezeket átültetik a rendszermegvalósításba. Az új algoritmusok kidolgozására leggyakrabban a MATLAB-megvalósításokat használják, amelyek alapvetően lebegőpontos felépítésűek. Az igazi kihívást az jelenti, hogy ezeket a lebegőpontos MATLAB-algoritmusokat fixpontos DSP-implementációvá alakítsák át oly módon, hogy a rendszer teljesítménycsökkenése nélkül megtartsák az algoritmus minőségét, ugyanis az esetlen algoritmusok aránytalanul sok rendszererőforrást „zabálhatnak fel”, ami az egész bázisállomás átfogó minőségi jellemzőinek rovására megy.

Egyáltalán nem szokatlan, hogy ha valamilyen bonyolultabb mátrixművelet is szerepel az algoritmusban, a kipróbált, bevált MATLAB-programkódnak a valódi rendszerbe való átültetése heteket-hónapokat vesz igénybe. Ha viszont a TI új architek-

túrája által kínált, teljes képességű, lebegőpontos támogatását használjuk, ez az egész lépés kihagyható. A MATLAB-kód könnyűszerrel átvihető lebegőpontos C-kódba, amely közvetlenül lefordítható a TI DSP-jének tárgykódjává.

Az alkalmazások elterjedésének és számának növekedésével a mérnökök is egyre több, a való világból származó adatra tesznek szert, amelyet a rendszerminőség javítására visszajuttatnak az algoritmustervező részlegekhez – ezért a folyamat mindig újrakezdődik. Nehéz túlbecsülni, mekkora terhelést jelent ez a rendszertervezőknek és a vezetékmentes infrastruktúra rendszerprogramozóinak. Ezért a lebegőpontos megvalósítás valószínűleg még fontosabbá válik a jövőben, egyebek között a többantennás feldolgozás bonyolultsága miatt, amint az LTE-szabvány LTE-A-vá és még újabb jövőbeni szabványokká fejlődik.

Multicore Navigator

A legnagyobb probléma, amivel ma a bázisállomás-gyártó OEM-ek szembesülnek, a bázisállomás szoftverének fejlesztése. A makrocellás rendszerek szoftverfejlesztése több száz emberérvnyi fejlesztési ráfordítást is igényelhet. A TI új architektúrájának fejlesztésénél felhasználták mindazt a tapasztalatot, amit a többmagos processzorok és a bázisállomás-rendszerek korábbi generációival szereztek, hogy egy olyan SoC-eszközt fejlesszenek ki, amelynek éppoly egyszerű a használata, mint amilyen hatékony a működése.

A TI új architektúrájának alapvető eleme az új Multicore Navigator. Ez egy olyan rendszerelem, amelynek a feladata az akadálytalan adatáramlás fenntartása az egész SoC-áramkörön belül.

Megfelelő konfigurálás után a Multicore Navigator egymaga kezeli a csomagtovábbítást, a memóriakiosztást, a gyorsító áramkörök indítását és a több rendeltetési helyre küldendő adatok mozgását – és mindezt anélkül, hogy ehhez a DSP- vagy az ARM-processzornak akár csak egyetlen ciklusnyi számítási kapacitását is igénybe venné. Ez felszabadítja a processzormagok erőforrásait a rendszerszintű feldolgozási algoritmusok számára – anélkül, hogy azokat „elárasztanák” az adatmozgatás végrehajtásának aprólékos részletei. A hasonló eszközök rendszerint többszörös megszakítási rendszerekkel és programkörnyezet-függő kapcsolókkal oldják meg ugyanezt, de mindezek rendkívüli mértékben csökkentik a rendszer teljesítményét. Példaképp említjük, hogy ha egy TI-alapú LTE-rendszerben mobil adatsomagok érkeznek az antennainterférszre (amely egy külön célra szolgáló, nagysebességű interfész, amely támogatja az OBSAI- és a CPRI-szabványokat), a csomagok „sorba állnak”, majd átírányítják azokat a gyors Fourier-transzformációt végző, koprocesszoron történő feldolgozásra (ez az első lépés az LTE 1. feldolgozási rétegében), majd ismételt sorbaállítás után átírányítódnak a megfelelő DSP-processzormagra – mindezt pedig a fő processzormag bármilyen csekély beavatkozása nélkül. Hasonlóképpen adat érkezik több antenna és több szektor felől is, amely ugyancsak automatikusan irányítódik át a megfelelő feldolgozóegységhez. Ez tehát azt jelenti, hogy az adatok a rendszerelemek között processzormag-beavatkozás és különböző processzormagok közötti versenyhelyzetek nélkül áramolhatnak.

A TI Multicore Navigátora a bázisállomások kritikus elemeinek alapos átgondolásával korábbi rendszertervezési megoldásokból fejlődött ki. A Multicore Navigator kivételesen hatékony a csomagformátumban továbbított adatfolyamoknál, és nagymértékben optimalizált a nagysebességű harmadik generációs rendszerek (mint pl. a HSPA+) és a negyedik generációs

² MIMO: Multiple Input, Multiple Output (több be- és kimenetű) áramkör

LTE- és WiMAX-rendszerek igényeinek megfelelően. Olyan hardvermechanizmust is tartalmaz, amely garantálja, hogy a sorbaállási folyamatok és adattovábbítási műveletek „atomi oszthatatlansággal” hajtódjanak végre – azaz az egymással versenyző adatátviteli műveletek nem zavarhatják egymást, és az erőforrás-megosztásnál az egyes processzormagoknak nem kell várniuk arra, hogy más magok befejazzék a soron levő feldolgozási lépést. Ez együtt egy teljes többmagos megközelítést tesz lehetővé, amely lényegében azt jelenti, hogy a TI úgy használja a többmagos processzor előnyét, mintha az egyetlen, nagyteljesítményű processzormag volna – ahelyett, hogy egy elosztott feldolgozási rendszernek tekintenék. Ez a többmagos adatfeldolgozás „szent grálja” – nehezen elérhető, de törekedni kell rá.

TeraNet

A SoC-architektúráknak nagyon magas külső és belső adatsebességet kell támogatniuk, miközben az adatok a rendszer belsejében áramlanak, vagy kiküldik azokat az antennákra továbbítás céljából. Az ilyen nagy adatsebesség az egyes célfeladatokra szánt gyorsítók és programozható szoftverelemek legkülönbözőbb szintű „keverékét” igényli. Az elemek közötti adatmozgás támogatása a tervezés kritikus szempontja.

A TI TeraNet megoldása része a SoC-eszközök „csipre integrált”, hierarchikus hálózatának, amely több terabitnyi adatblokkolódásmentes mozgását teszi lehetővé a processzormagok, a perifériák, a memória és a hardvergyorsítók között. Rendszerszinten ez azt jelenti, hogy minden rendszerelem egyidejűleg, egymástól függetlenül működhet anélkül, hogy várnia kellene arra, hogy előbb más rendszerelemek befejazzék a feldolgozási vagy adatátviteli műveleteiket. Egy nagymértékben optimalizált és összetett rendszerben, mint amilyen egy vezetékmentes bázisállomás is, ennek közvetlen hatása van a teljesítőképességre, amely lehetővé teszi a rendszerfejlesztőknek, hogy teljesen felszabadítsák a SoC-ben rejlő képességeket.

Feldolgozás a 2. rétegben

A MIMO hatása nemcsak a fizikai rétegben zajló feldolgozásra, hanem a 2. réteg kapacitástervezésére is hatással van. Az LTE megjelenése jelentősen bonyolultabb kapacitástervezést kíván egy olyan területen, amely a korábbi szabványokban nem igényelt különösebben bonyolult algoritmusokat. A kapacitástervezés (scheduling) az a folyamat, melynek során a bázisállomás meghatározza, mennyi rádió-sávszélességet használ majd fel minden egyes mobilfelhasználó vagy mobileszköz minden egyes adatkeretében. Az LTE-ben például ez a meghatározás minden ms-ban egyszer megtörténik, azon az alapon, hogy milyen természetű a felhasználó adathasználati módja (hangkapcsolat, video, játék stb.), továbbá figyelembe véve a felhasználók kiszolgálási tervét és a felhasználók elhelyezkedését (hogy a bázisállomás környezetének magas vagy alacsony jelszintű tartományában tartózkodnak-e).

Ezek a tényezők kulcsszerepet játszanak annak befolyásolásában, hogyan határozza meg a kapacitásütemező a keretek kiosztását. A MIMO még tovább bonyolítja a feladatot azáltal, hogy ugyanazt a frekvenciasávot kell több felhasználó között kiosztania. Ennek megvalósításához a bázisállomásnak minden felhasználóra vonatkozó, méréseken alapuló számításokat kell elvégeznie annak meghatározására, mely felhasználókat lehet egyidejű használatra ütemezni. Ennek kiszámításához milliszekundumonként – a felhasználók összes lehetséges kombinációjára vonatkozó – mátrixinverziókat kell elvégezni. Ez súlyos feladat egy valós idejű működésre használt, fixpontos

feldolgozóeszköz számára. A kapacitáskiosztás gyenge végrehajtása pedig az értékes frekvenciaspektrum optimálisnál rosszabb kihasználását eredményezi, és minden bizonnyal a szolgáltatásminőség felhasználók által is észlelhető romlásával jár. A MIMO-val kapcsolatos számításokról leírtakat azzal egészítjük ki, hogy az új TI-architektúra beépített, lebegőpontos támogatása jelentősen egyszerűsíti és felgyorsítja a szükséges számításokat, mivel a fixpontos összemérhető sebességű lebegőpontos aritmetika rendkívüli előnyt jelent a mátrixinverzió gyors elvégzésénél.

Digitális rádió frontend

A kiscellás rendszer bázisállomásait be- és kültérben egyaránt el lehet helyezni úgy, hogy leggyakrabban az egész berendezés egyetlen egységbe van foglalva. Ez lényeges eltérés a makrocellák bázisállomásaitól, amelyek analóg és RF-egységei a toronyban, míg a digitális alapsávi feldolgozóegységek a torony tövében elhelyezett üzemi helyiségben vannak elhelyezve. A kiscellás, rendszercsipalapú architektúra az analóg egység hatékony csatlakoztatására tartalmazza mind a digitális feldolgozóegységet, mind pedig a szükséges interfészeket. Ez nagyon egyszerű és kevés alkatrészből megvalósítható megoldást eredményez, amely egyszerre képes megfelelni az árat, a méretet és a teljesítményfelvételt korlátozó követelményeknek.

Többmagos, megosztott memóriavezérlő

A többmagos feladatmegosztás felé vezető út másik fontos fejlesztése a TI új, többmagos, megosztott memóriavezérlője. Ha az adatokat több magnak kell szekvenciálisan feldolgoznia, jelentős teljesítményvesztés származhat abból, ahogyan az adatokat a külső memóriából előveszi a rendszer, vagy amikor az egyes magok helyi memóriái között adatmozgás történik. A TI új architektúrájában a többmagos, megosztott memóriavezérlő megszünteti ezt a korlátozást azáltal, hogy a megosztott memóriához való hozzáférést pontosan olyan hatékonyra teszi, mint az a processzormaghoz rendelt helyi memóriával végrehajtható. Ez feleslegessé teszi a helyi memória és a megosztott memória közötti adatmozgatást, és minden processzormag közvetlenül és hatékonyan dolgozhat a megosztott központi memóriában tárolt adatokon. A többmagos, megosztott memóriavezérlő, a Multicore Navigator és a TeraNet segítségével a TI képessé vált arra, hogy nagy hatékonyságú, rendszerszintű tervezést végezzen, amely példátlan, többmagos hatékonysággal szolgálja ki a kiscellás bázisállomások tervezőit.

Skálázhatóság

Amint azt korábban említettük, a mobil adatszolgáltatási igény viharos növekedése új korszakot jelez előre a vezetékmentesen elérhető adatsebességben és a celluláris hálózati topológiában. A jelenlegi mobilhálózatok még elsősorban makrocellákból állnak, a piko- és femtocellák jelenléte nagyon korlátozott. De az előrejelzett adathasználati növekedési ütemet még az LTE fokozott spektrumkihasználásával sem lehet a kizárólag makrocellás hálózati topológiával kiszolgálni. A 3GPP-szabvány ezt felismerve módszereket fejleszt arra, hogyan lehet a legegyszerűbben piko- és femtocellákkal bővíteni a hálózatokat. Ez heterogén hálózatszerkezetet eredményez, amely a homogén makrocellás topológia helyett különböző méretű cellákból áll. A heterogén hálózatokban a megoldások és architektúrák méretezhetősége, skálázhatósága fontos eszközzé válik a rendszertervezők kezében annak érdekében, hogy a kutató-fejlesztő erőforrásokat hatékonyan használhassák fel a bázisállomások architektúrájának kialakítása során.

A heterogén hálózatok jövője

A TI új, SoC-architektúrája példátlan mértékben teszi lehetővé a szoftverelemek újrahasznosítását a bázisállomás típusától függetlenül. Az új architektúra változó számú feldolgozóelemet támogat minden eszköznél. A feldolgozóelemek lehetnek a bázisállomás bármelyik funkcióját ellátó processzormagok, koprocesszorok, hardvergyorsítók. A rugalmas hardver és szoftvertervezésnek ez a kombinációja a tervezési projektek jelentősen rövidebb idő alatti végrehajtását teszi lehetővé. Az eredmény az optimalizált hardverkötség, az alacsonyabb tervezési költség, mivel a berendezégyártók a kész terveket egy heterogén hálózat összes elemének kidolgozásához felhasználhatják – mindent egybevetve tehát olcsóbb állomásokat ajánlhatnak a szolgáltatóknak.

A kulcselem, amely minden funkciót egyesít, a Multicore Navigator, amely által a tervező a többmagos felépítéstől elvonatkoztatva, mivel minden processzormag egymástól függetlenül, a Multicore Navigator hardver irányítása alatt működik. A processzormagok, koprocesszorok és perifériák absztrakt kezelése miatt a Multicore Navigator vezérlőszoftvere csupán minimális változtatásokat kíván akkor, ha a hardvert a heterogén hálózatok különféle típusú bázisállomásainak eltérő teljesítményigényéhez kell igazítani. Az a tény, hogy a heterogén hálózat különböző léptékű bázisállomásainak közös architektúrára az alapja, jelentősen megkönnyíti a vezetékmentes hálózati szolgáltatók telepítési és fenntartási tevékenységét.

Kezeljük a kiscellás hálózatok kihívásait

Az eddigiek alapján hogyan lehet ezeket az architektúráis jellemzőket kihasználni a kiscellás hálózatok problémáinak megoldására? Először is azáltal, hogy az új eszköz példátlan mértékű funkcionális integrációt valósít meg egyetlen eszközben, és egyben jelentős hatékonyságnövekedést kínál. Lehetővé teszi, hogy a jelenlegi megoldásoknál fizikailag kisebb méretű, kisebb fogyasztású és olcsóbb anyagköltésű kiscellás bázisállomásokat lehessen létrehozni. Továbbá a bázisállomások funkciójára tervezett SoC lehetőséget ad azonos szoftverelemek felhasználására a legkülönbözőbb méretű és megvalósítású bázisállomásokban, amely csökkenti a fejlesztési költséget és a piacépes termék előállításához szükséges időt. Ez mérsékli a bázisállomások előállításának költségeit, ugyanakkor egyszerűsíti a telepítést és a karbantartást is. Végül pedig a rugalmas, programozható, a

ma ismert szabványokkal teljes egészében összhangban álló SoC képessé teszi az OEM-eket, hogy a legkorszerűbb interferencia-kioltási módszereket és más fejlett cellamenedzsment-eljárásokat is használhassák. Végeredményben a TI új architektúrája a szakma első, valóban skálázható architektúrája, amely egyaránt képes lefedni a kiscellás és makrocellás hálózati topológiákat.

Összegzés

A celluláris hálózatokban drámai és mélyreható változások várhatók. A rendszeren átáramló roppant adatmennyiség napról napra növekszik, és ezzel az igénnyel a mobilszolgáltatóknak és a bázisállomások gyártóinak versenyt kell futniuk. Az alkatrész szintű innováció segítségével olyan eszközökhöz juthatunk, amelyek ahhoz szükségesek, hogy a következő mobilkészülék-generáció támogatásához szükséges infrastruktúra szinten tartható és fejleszthető legyen.

A TI új, többmagos SoC-architektúrája csak egy példa a sok közül, amely azt igazolja, hogy a TI élen jár abban a technológiai fejlesztésben, amely a celluláris rendszerek következő generációjához vezet. Ezek a fejlesztések lehetővé teszik a mobilszolgáltatóknak, hogy sikeresen megfeleljenek a mobilhálózatok növekvő adattípusú felhasználásával járó kihívásoknak, a berendezégyártók kezébe pedig eszközt és technológiát adnak, hogy gyorsan és hatékonyan használatba vehető és olcsón fenntartható, költség- és teljesítményhatékony femtocellás bázisállomásokkal lépjenek piacra.

A szerző

Arnon Friedmann, PhD, a Texas Instruments stratégiai és műszaki marketing igazgatójaként a cég bázisállomási infrastruktúra terén végzett fejlesztési tevékenységének hajtóereje. Munkájának is része van abban, hogy a TI még a jelenlegi gyorsan fejlődő piacon is megtartotta vezető szerepét. A szakmában töltött 12 éve alatt széles körű tapasztalatokat szerzett a digitális kommunikáció, a mágneses tárolás és a vezetékmentes rendszerek alkalmazásainak kutatásában és fejlesztésében. Friedmann a kommunikációelmélet és rendszerek tárgyában PhD-fokozatot, műszaki fizikából pedig BSc-fokozatot szerzett a San Diego-i egyetemen.

www.ti.com

<http://www.ti.com/ww/hu/cikkek-szakirodalom.html>

Így lesz jelen a jövőből

Nemrég zárult sorozatunk a mikrokontrollerek következő évtizedében várható fejlődésének lehetséges irányairól. Érdekes az egybecsengés az ott leírt koncepciók és a jelen számunk „Kiscellás mobil adathálózatok” című cikke között. A „jövőbe látók” talán „legmerészebbje” Alan Gatherer volt (ME XXVII. évf. 3. szám, 89. oldal), aki éves pontossággal adta meg a közeljövő néhány architektúráis újdonsága bevezetésének várható idejét. Mondhattuk erre: „könnyű neki, ő már most ismeri a folyamatban levő fejlesztéseket és határidőiket”. De hogy ez nem ilyen egyszerű, abból is látszik, hogy a szerző – egyebek között – 2012-re jósolta a csipre integrált hálózatok (Network on Chip – NoC) megjelenését. És lám, 2010-ben késztermékként beszélünk a TMS320C6x Femtocell IC-ről, amelynek egyik nagy „trükkje” az eszköz belső „feldolgozó szigetei”, processzorai, koprocesszorai, hardvergyorsítói, perifériái közti adatforgalmat lebonyolító TeraNet belső hálózat. Tehát két évvel a „jósolt” bevezetési idő előtt kereskedelmi forgalomban van az ötlet egy életképes megvalósítása, ráadásul tiszteltre méltó műszaki

paraméterekkel – terabitnyi információátvitel mozgatására alkalmasan. Egy példa persze nem tévesztendő össze a tömeges alkalmazással, de a működő integrált bázisállomás példája bizonyítja, hogy a NoC-technológia életképes, tehát széles körű alkalmazhatóságának sem lehet különösebb akadálya. Persze egy műszaki megoldást öncélúan, csak az alkalmazás kedvéért bizonyára nem használnak a félvezetőgyártók sem. Kell hozzá egy olyan „adatforgalom-intenzív” alkalmazás, amelyhez a NoC a legmegfelelőbb architektúráis alap. Ha tehát a jóslat abban az értelemben érvényes, hogy 2012-re már valóban tipikus lesz a ma még kivételesnek számító megoldás, az nem is az architektúrára, hanem az alkalmazások jellegének az „adatforgalom-intenzív” alkalmazások felé való eltolódására nézve állít valamit. A holnap technológiai tehát már a kezünkben vannak – csak az alkalmazási kultúrának kell „felőnie” hozzájuk?

Tóth Ferenc