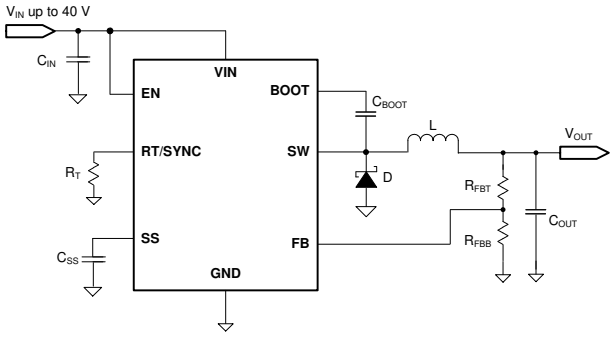
LMR14030 具有 40µA I_Q 的 SIMPLE SWITCHER® 40V 3.5A 2.2MHz 降压转换器

1 特性

- 输入电压范围：4V 至 40V
- 3.5A 持续输出电流
- 40µA 超低工作静态电流
- 90mΩ 高侧 MOSFET
- 75ns 最短导通时间
- 电流模式控制
- 可调节开关频率范围：200kHz 至 2.5MHz
- 与外部时钟频率同步
- 内置补偿功能，便于使用
- 支持高占空比运行
- 精密使能输入
- 关断电流：1µA
- 外部软启动
- 过热保护、过压保护和短路保护
- 采用 PowerPAD™ 的 8 引脚 HSOIC 封装

2 应用

- 汽车电池稳压
- 工业电源
- 电信和数据通信系统
- 电池供电型系统



简化版原理图

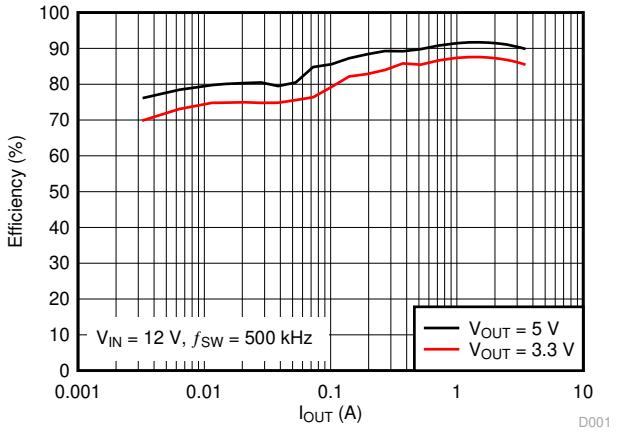
3 说明

LMR14030 是一款具有集成式高侧 MOSFET 的 40V、3.5A 降压稳压器。该器件具有 4V 至 40V 的宽输入范围，适用于从工业到汽车各类应用中非稳压电源的电源调节。该稳压器在睡眠模式下的静态电流为 40µA，非常适合电池供电型系统。它在关断模式下具有 1 µ A 的超低电流，可进一步延长电池使用寿命。该稳压器的可调开关频率范围较宽，这使得效率或外部元件尺寸能够得到优化。内部环路补偿意味着用户不用承担设计环路补偿组件的枯燥工作。并且还能够以最大限度减少器件的外部元件数。利用精密使能端输入可以简化稳压器控制和系统电源时序。此外，该器件还内置多种保护特性：逐周期电流限制保护、应对功耗过大的热感测和热关断保护、以及输出过压保护。

封装信息

器件型号	封装(1)	封装尺寸(2)
LMR14030SDDA	DDA（HSOIC，8）	4.9mm × 6mm

(1) 有关更多信息，请参阅节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



效率与输出电流之间的关系

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 建议运行条件 4
5.4 热性能信息 5
5.5 电气特性 5
5.6 开关特性 6
5.7 典型特性 7
6 详细说明 9
6.1 概述 9
6.2 功能方框图 9
6.3 特性说明 10
6.4 器件功能模式 15
7 应用和实施 16
7.1 应用信息 16
7.2 典型应用 16
7.3 电源相关建议 21
7.4 布局 21
8 器件和文档支持 23
8.1 接收文档更新通知 23
8.2 支持资源 23
8.3 商标 23
8.4 静电放电警告 23
8.5 术语表 23
9 修订历史记录 23
10 机械、封装和可订购信息 23

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

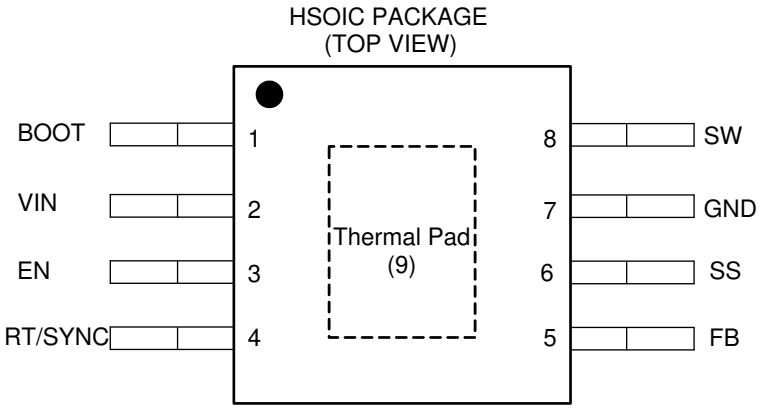


图 4-1. DDA HSOIC 8 引脚（顶视图）

表 4-1. 引脚功能

引脚		类型(1)	说明
名称	编号		
BOOT	1	O	高侧 MOSFET 驱动器的自举电容连接。在 BOOT 和 SW 之间连接一个优质 0.1 µ F 电容。
VIN	2	I	连接到电源和旁路电容 C_{IN}。从 VIN 引脚到高频旁路 C_{IN} 和 GND 的路径必须尽可能短。
EN	3	I	使能引脚，具有内部上拉电流源。拉至 1.2V 以下可禁用器件。悬空或连接到 VIN 可启用器件。可通过两个电阻调节输入欠压锁定。请参阅“使能和调节欠压锁定”部分。
RT/SYNC	4	I	电阻时序或外部时钟输入。当使用外部接地电阻设置开关频率时，内部放大器将该引脚保持为固定电压。如果该引脚拉至超出 PLL 上限阈值，则模式发生变化，引脚变为同步输入。内部放大器禁用，引脚呈现为内部 PLL 的高阻抗时钟输入。如果时钟边沿停止，内部放大器将重新使能，并且工作模式会恢复为通过电阻进行频率编程。
FB	5	I	反馈输入引脚，连接到反馈分压器以设置 V_{OUT}。在运行期间，请勿使该引脚发生接地短路。
SS	6	O	软启动控制引脚。连接到电容器以设置软启动时间。
GND	7	G	系统接地引脚。
SW	8	O	稳压器的开关输出。内部连接到低侧功率 MOSFET。连接到功率电感器。
散热焊盘	9	G	裸片的主要热耗散途径。必须连接到 PCB 上的接地层。

(1) I = 输入，O = 输出，G = 地

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入电压	VIN，EN 至 GND	-0.3	44	V
	BOOT 至 GND	-0.3	49	
	SS 至 GND	-0.3	5	
	FB 至 GND	-0.3	5.5	
	RT/SYNC 至 GND	-0.3	3.6	
输出电压	BOOT 至 SW		5.5	V
	SW 至 GND	-3	44	
T_J	结温	-40	150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 应力超出*绝对最大额定值*下面列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

参数	定义		值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	2	kV
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	0.5	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
降压稳压器	VIN	4	40	V
	VOUT	0.8	28	
	BOOT		45	
	SW	-1	40	
	FB	0	5	
控制	EN	0	40	V
	RT/SYNC	0	3.3	
	SS	0	3	
频率	RT 模式下的开关频率范围	200	2500	kHz
	SYNC 模式下的开关频率范围	250	2300	
温度	工作结温，T_J	-40	125	°C

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		DDA (HSOIC)	单位
		8 引脚	
$R_{\theta JA}$	结至环境热阻	43.2	°C/W
ψ_{JT}	结至顶部特征参数	5.2	
ψ_{JB}	结至电路板特征参数	16.4	
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	52.1	
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	7.8	
$R_{\theta JB}$	结至电路板热阻	16.4	

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.5 电气特性

最大/最小限制适用于推荐的 -40°C 至 +125°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限制经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，否则以下条件适用：V_{IN} = 4.0V 至 40V

参数		测试条件	最小值	典型值	最大值	单位
电源电压（VIN 引脚）						
V_{IN}	工作输入电压		4		40	V
UVLO	欠压锁定阈值	上升阈值	3.5	3.7	3.9	V
		迟滞		285		mV
I_{SHDN}	关断电源电流	V_{EN} = 0V，T_A = 25°C，4.0V ≤ V_{IN} ≤ 40V		1.0	3.0	µA
I_Q	静态工作电流（非开关状态）	V_{FB} = 1.0V，T_A = 25°C		40		µA
使能（EN 引脚）						
V_{EN_TH}	EN 阈值电压		1.05	1.20	1.38	V
I_{EN_PIN}	EN 引脚电流	使能阈值 +50mV		-4.6		µA
		使能阈值 -50mV		-1.0		
I_{EN_HYS}	EN 迟滞电流			-3.6		µA
外部软启动						
I_{SS}	SS 引脚电流	T_A = 25°C		3		µA
电压基准（FB 引脚）						
V_{FB}	反馈电压	T_J = 25°C	0.744	0.750	0.756	V
		T_J = -40°C 至 125°C	0.735	0.750	0.765	V
高侧 MOSFET						
R_{DS_ON}	导通电阻	V_{IN} = 12V		90	180	mΩ
高侧 MOSFET 电流限制						
I_{LIMT}	电流限制	V_{IN} = 12V，T_A = 25°C，开环	4.4	5.5	6.6	A
热性能						
T_{SHDN}	热关断阈值			170		°C
T_{HYS}	迟滞			12		

Copyright © 2025 Texas Instruments Incorporated

5.6 开关特性

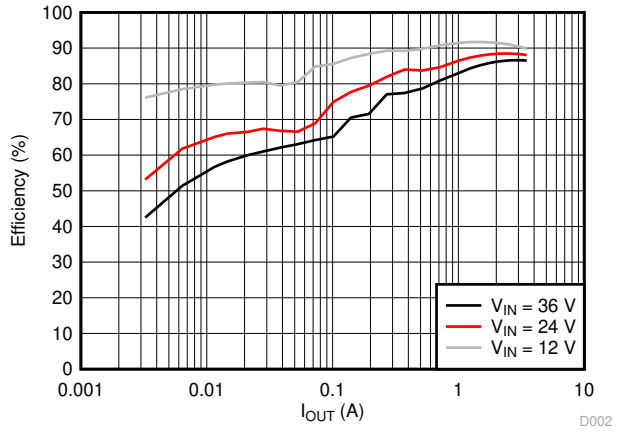
在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
f_{SW}	开关频率	R_T = 49.9kΩ，1% 精度	400	500	600	kHz
V_{SYNC_HI}	SYNC 时钟高电压阈值		1.7			V
V_{SYNC_LO}	SYNC 时钟低电压阈值				0.5	
T_{SYNC_MIN}	最小 SYNC 输入脉冲宽度	在 500kHz 时测得，V_{SYNC_HI} > 3V，V_{SYNC_LO} < 0.3V		30		ns
T_{LOCK_IN}	PLL 锁定时间	在 500kHz 时测得		100		µs
T_{ON_MIN}	最短可控导通时间	V_{IN} = 12V，I_{Load} = 1A		75		ns
D_{MAX}	最大占空比	f_{SW} = 200kHz		97		%

Copyright © 2025 Texas Instruments Incorporated

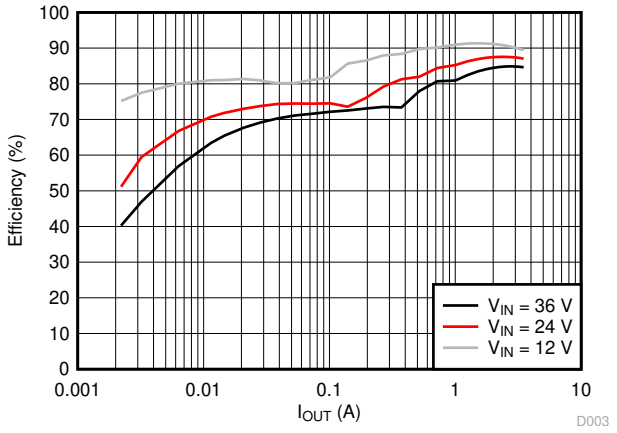
5.7 典型特性

除非另有说明，否则以下条件适用：V_{IN} = 12V，f_{SW} = 500kHz，L = 5.6µH，C_{OUT} = 47µF x 2，T_A = 25°C。



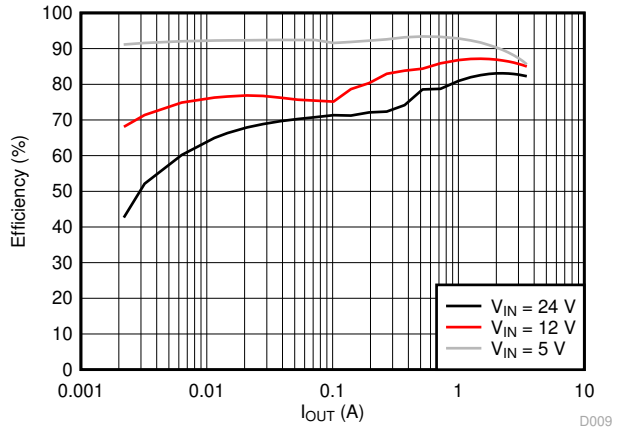
V_{OUT} = 5V　　f_{SW} = 500kHz

图 5-1. 效率与负载电流间的关系



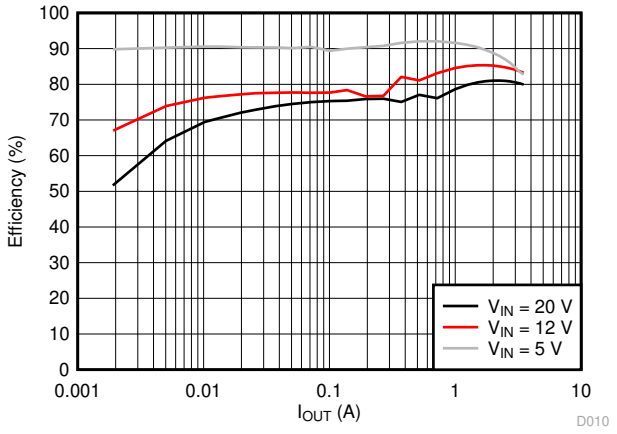
V_{OUT} = 5V　　f_{SW} = 1MHz

图 5-2. 效率与负载电流间的关系



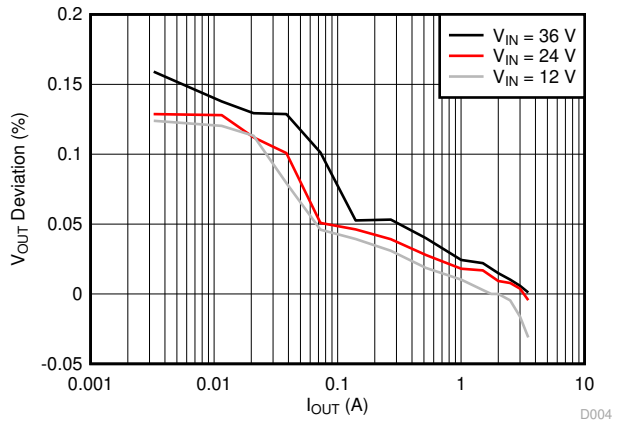
V_{OUT} = 3.3V　　f_{SW} = 1MHz

图 5-3. 效率与负载电流间的关系



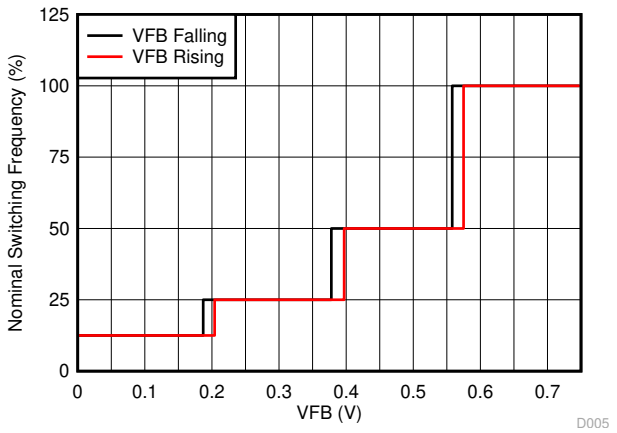
V_{OUT} = 3.3V　　f_{SW} = 2.2MHz

图 5-4. 效率与负载电流间的关系



V_{OUT} = 5V　　f_{SW} = 500kHz

图 5-5. 负载调整率

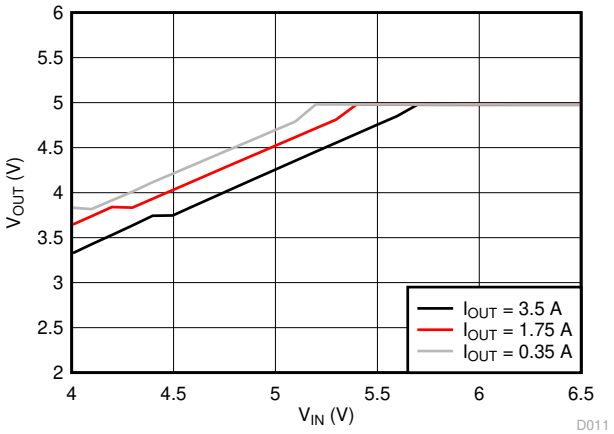


V_{OUT} = 5V　　f_{SW} = 500kHz

图 5-6. 频率与 V_{FB} 间的关系

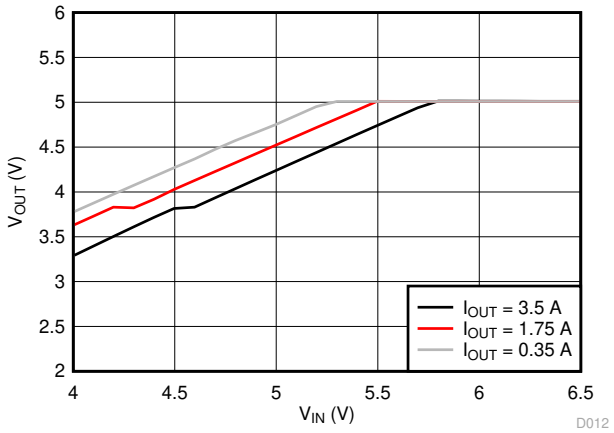
5.7 典型特性（续）

除非另有说明，否则以下条件适用：V_{IN} = 12V，f_{SW} = 500kHz，L = 5.6µH，C_{OUT} = 47µF x 2，T_A = 25°C。



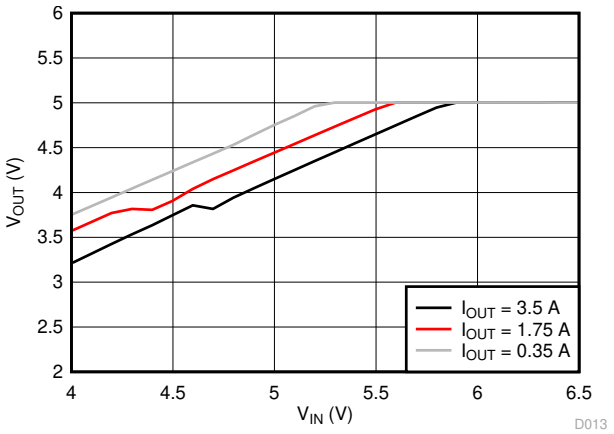
V_{OUT} = 5V　　f_{SW} = 500kHz

图 5-7. 压降曲线



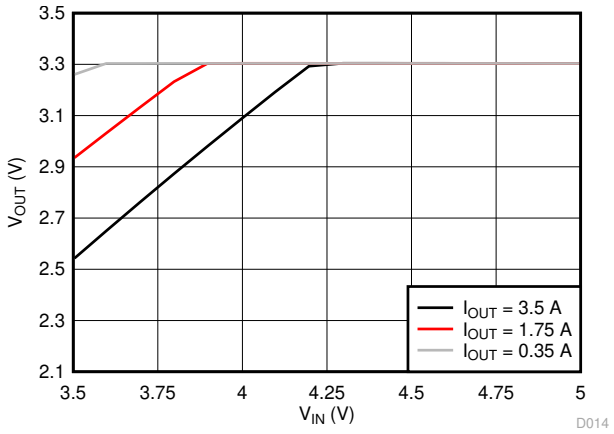
V_{OUT} = 5V　　f_{SW} = 1MHz

图 5-8. 压降曲线



V_{OUT} = 5V　　f_{SW} = 2.2MHz

图 5-9. 压降曲线



V_{OUT} = 3.3V　　f_{SW} = 2.2MHz

图 5-10. 压降曲线

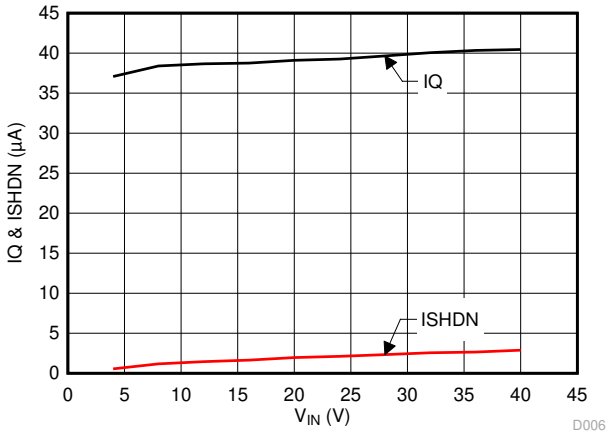
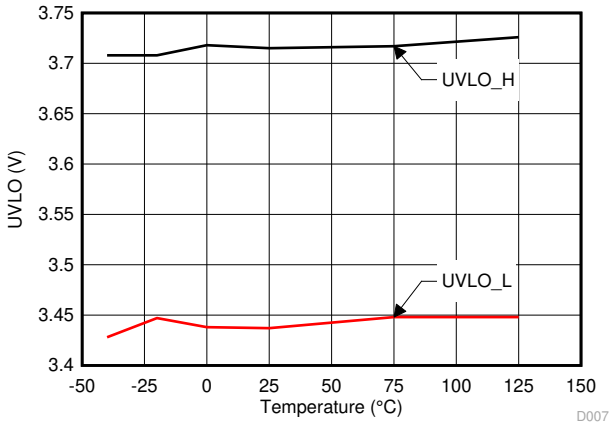


图 5-11. 关断电流和静态电流



I_{OUT} = 0A

图 5-12. UVLO Threshold

Copyright © 2025 Texas Instruments Incorporated

6 详细说明

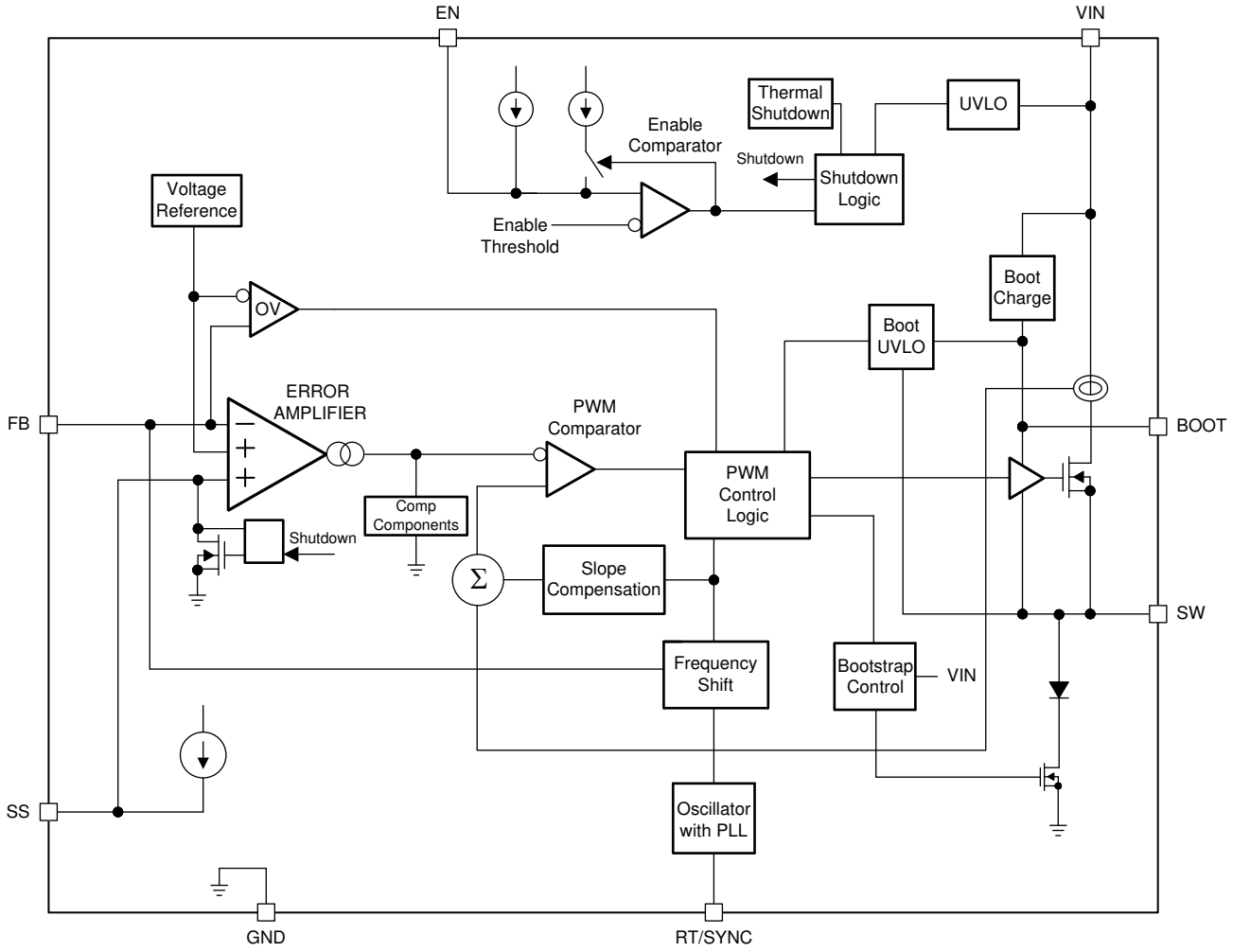
6.1 概述

LMR14030 SIMPLE SWITCHER® 电源转换器稳压器是一款易于使用的直流/直流降压转换器，工作电源电压为 4.0V 至 40V。该器件集成了 90mΩ（典型值）高侧 MOSFET，能够以非常小的设计尺寸提供高达 3.5A 的直流负载电流，并具有出色的效率和热性能。在空载条件下（不进行开关），工作电流通常为 40μA。该器件禁用后，电源电流通常为 1μA。扩展系列可采用引脚对引脚兼容的封装，并提供 2A 和 5A 负载选项。

LMR14030 实现了恒定频率峰值电流模式控制，并在轻负载条件下以睡眠模式运行，从而实现高效率。该器件具有内部补偿功能，可节省设计时间并减少外部元件数量。开关频率可通过外部电阻 R_T 在 200kHz 至 2.5MHz 之间编程。LMR14030 还能够与 250kHz 至 2.3MHz 频率范围内的外部时钟同步，从而对该器件进行优化，以便在较高频率下适应小布板空间或在较低频率下实现高效电源转换。

为满足更全面的系统要求，该器件还包含其他可选功能，其中包括精密使能、可调软启动时间，以及由 BOOT 电容器充电电路实现的约 97% 占空比。这些功能为广泛的应用提供了一个灵活且易于使用的平台。保护特性包括过热关断、V_{OUT} 过压保护 (OVP)、V_{IN} 欠压锁定 (UVLO)、逐周期电流限制和具有频率折返功能的短路保护。

6.2 功能方框图



6.3 特性说明

6.3.1 固定频率峰值电流模式控制

以下对 LMR14030 的运行说明参考了*功能方框图* 和图 6-1 中的波形。通过在受控导通时间内导通高侧 N-MOSFET，可调节 LMR14030 的输出电压。在高侧开关导通期间，SW 引脚电压摆动至约 V_{IN}，电感器电流 i_L 以 (V_{IN} – V_{OUT})/L 的线性斜率增加。当高侧开关关断时，电感器电流通过续流二极管以 –V_{OUT}/L 的斜率放电。降压转换器的控制参数定义为占空比 D = t_{ON}/T_{SW}，其中 t_{ON} 是高侧开关导通时间，T_{SW} 是开关周期。稳压器控制环路通过调整占空比 D 来维持恒定的输出电压。在可忽略损耗的理想降压转换器中，D 与输出电压成正比，与输入电压成反比：D = V_{OUT}/V_{IN}。

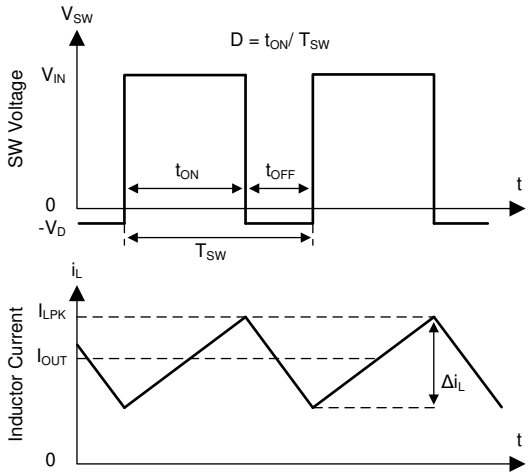


图 6-1. 连续导通模式 (CCM) 下的 SW 节点和电感器电流波形

LMR14030 采用固定频率峰值电流模式控制。它使用电压反馈环路并基于失调电压通过调节峰值电流响应来获得精确的直流电压调节。通过检测高侧开关的峰值电感电流，并与峰值电流进行比较来控制高侧开关的导通时间。电压反馈环路具有内部补偿功能，需要较少外部元件，使设计变得简单并提供几乎任何输出电容器组合的稳定操作。正常负载条件下，稳压器以固定开关频率工作。在极轻负载条件下，LMR14030 以睡眠模式运行，从而保持高效率，并且开关频率会随着负载电流的减小而降低。

6.3.2 斜率补偿

LMR14030 为 MOSFET 开关电流检测信号添加了一个补偿斜坡。此斜率补偿可防止在占空比大于 50% 时发生次谐波振荡。高侧开关的峰值电流限制不受斜率补偿影响，在整个占空比范围内保持恒定。

6.3.3 睡眠模式

LMR14030 在睡眠模式下以轻负载电流运行，从而通过减少开关损耗和栅极驱动损耗来提高效率。如果输出电压处于稳压范围内，并且任一开关周期结束时的峰值开关电流低于 300mA 的电流阈值，则器件进入睡眠模式。睡眠模式电流阈值是与 400mV 标称内部 COMP 电压相对应的峰值开关电流电平。

处于睡眠模式时，内部 COMP 电压被钳位在 400mV，高侧 MOSFET 被抑制，并且器件仅消耗 40 µA 输入静态电流（典型值）。由于器件不进行开关，因此输出电压开始衰减。电压控制环路通过增大内部 COMP 电压来响应输出电压的下降。当误差放大器将内部 COMP 电压提升至 400mV 以上时，高侧 MOSFET 会启用，并且开关将恢复。输出电压恢复到稳压值，内部 COMP 电压最终降至睡眠模式阈值以下，此时器件再次进入睡眠模式。

6.3.4 低压降操作和自举电压 (BOOT)

LMR14030 集成了自举电压稳压器。BOOT 引脚和 SW 引脚之间的小电容器为高侧 MOSFET 提供栅极驱动电压。当高侧 MOSFET 关断且外部低侧二极管导通时，BOOT 电容器充电。BOOT 电容器的建议值是 0.1 µF。推荐使用电介质等级为 X7R 或 X5R，额定电压为 16 V 或更高的陶瓷电容器，以保证稳定的温度和电压特性。

Copyright © 2025 Texas Instruments Incorporated

当从输入到输出具有低压差的条件下运行时，LMR14030 的高侧 MOSFET 以大约 97% 的占空比运行。当高侧 MOSFET 持续导通 5 或 6 个开关周期（频率低于 1MHz 时为 5 或 6 个开关周期，而频率高于 1MHz 时为 10 或 11 个开关周期），并且从 BOOT 到 SW 的电压降至 3.2V 以下时，高侧 MOSFET 关断，且集成式低侧 MOSFET 将 SW 拉至低电平，从而为 BOOT 电容器充电。

由于 BOOT 电容器提供的栅极驱动电流很小，因此高侧 MOSFET 可以在许多开关周期内保持导通，然后 MOSFET 会关断以刷新该电容器。因此，开关稳压器的有效占空比可能很高，接近 97%。压降期间转换器的有效占空比主要受功率 MOSFET 两端的压降、电感器电阻、低侧二极管电压和印刷电路板电阻的影响。

6.3.5 可调节输出电压

内部电压基准在工作温度范围内产生精确的 0.75V（典型值）电压基准。输出电压通过输出电压到 FB 引脚的电阻分压器设置。TI 建议使用容差为 1% 或更佳、温度系数为 100ppm 或更低的分压电阻器。根据所需的分压器电流选择合适的低侧电阻 R_{FBB}，并使用方程式 1 来计算高侧 R_{FBT}。较大阻值的分压电阻器有利于在轻负载条件下提高效率。不过，如果值太大，稳压器更容易受到噪声的影响，并且 FB 输入电流产生的电压误差也很明显。对于大多数应用来说，R_{FBB} 的建议阻值范围为 10kΩ 至 100kΩ。

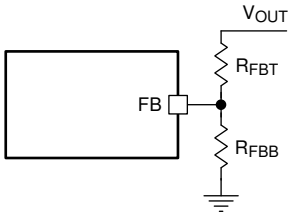


图 6-2. 输出电压设置

$$R_{FBT} = \frac{V_{OUT} - 0.75}{0.75} R_{FBB} \quad (1)$$

6.3.6 使能和可调节欠压锁定

当 VIN 引脚电压上升到 3.7V（典型值）以上且 EN 引脚电压超过 1.2V（典型值）的使能阈值时，将启用 LMR14030。当 VIN 引脚电压降至 3.52V（典型值）以下或 EN 引脚电压低于 1.2V 时，将禁用 LMR14030。EN 引脚有一个内部上拉电流源（通常 I_{EN} = 1 µA），这可以在 EN 引脚悬空时支持 LMR14030 的运行。

许多应用都受益于采用使能分压器 R_{ENT} 和 R_{ENB}（在图 6-3 中）来为级建立精密的系统 UVLO 电平。系统 UVLO 可用于由市电和电池供电运行的电源。系统 UVLO 可用于实现时序控制，从而确保可靠运行或提供保护（例如电池）。此外，还可使用外部逻辑信号驱动 EN 输入来实现系统时序控制和保护。

当 EN 端子电压超过 1.2V 时，EN 端子会提供额外的迟滞电流（通常 I_{HYS} = 3.6 µA）。当 EN 端子被拉至 1.2V 以下时，I_{HYS} 电流将消失。这一额外的电流有助于实现可调输入电压 UVLO 迟滞。可以使用方程式 2 和方程式 3 来计算 R_{ENT} 和 R_{ENB}，从而获得所需的 UVLO 迟滞电压。

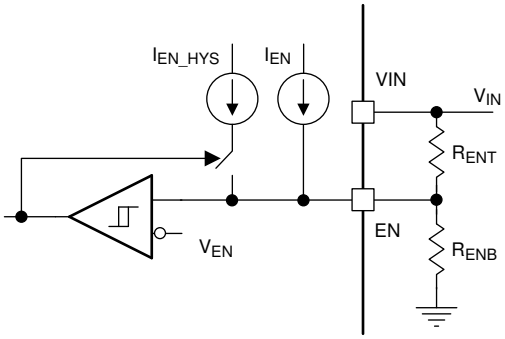


图 6-3. 由使能分压器实施的系统 UVLO

$$R_{ENT} = \frac{V_{START} - V_{STOP}}{I_{HYS}} \quad (2)$$

$$R_{ENB} = \frac{V_{EN}}{\frac{V_{START} - V_{EN}}{R_{ENT}} + I_{EN}} \quad (3)$$

其中，V_{START} 是启用 LMR14030 所需的电压阈值，V_{STOP} 是禁用器件所需的电压阈值。

6.3.7 外部软启动

LMR14030 具有软启动引脚，用于提供可编程输出斜升时间。软启动功能用于防止首次加电时浪涌电流对 LMR14030 及其负载的影响。可以通过在 SS 引脚与 GND 之间连接外部电容器 C_{SS} 来对软启动时间进行编程。使用一个内部电流源（通常为 I_{SS} = 3 μ A）为 C_{SS} 充电，并生成从 0V 到 V_{REF} 的斜坡。可通过方程式 4 计算软启动时间：

$$t_{SS}(ms) = \frac{C_{SS}(nF) \times V_{REF}(V)}{I_{SS}(\mu A)} \quad (4)$$

当器件被禁用或处于热关断时，内部软启动会复位。

6.3.8 开关频率和同步 (RT/SYNC)

可通过电阻器 R_T 从 RT/SYNC 引脚和 GND 引脚对 LMR14030 的开关频率进行编程。RT/SYNC 引脚不能悬空或短接至地。对于给定的开关频率，要确定时序电阻，请使用方程式 5 或图 6-4 中的曲线。表 6-1 给出了在给定 f_{SW} 下的 R_T 典型值。

$$R_T(k\Omega) = 32537 \times f_{SW}(kHz)^{-1.045} \quad (5)$$

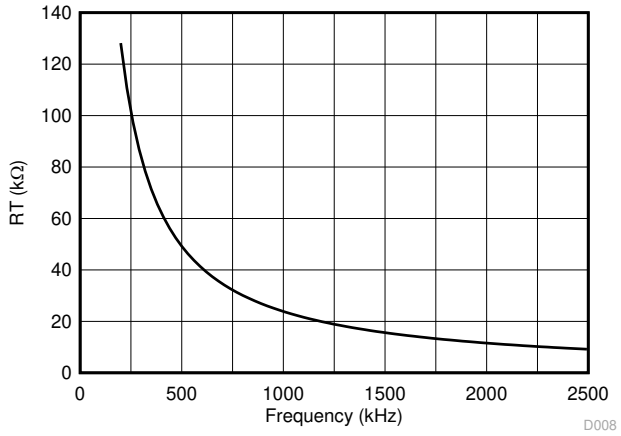


图 6-4. R_T 与频率曲线间的关系

表 6-1. 典型频率设置 R_T 电阻

f_{SW} (kHz)	R_T (kΩ)
200	127
350	71.5
500	49.9
750	32.4
1000	23.7
1500	15.8

Copyright © 2025 Texas Instruments Incorporated

表 6-1. 典型频率设置 R_T 电阻（续）

f_{SW} (kHz)	R_T (kΩ)
2000	11.5
2200	10.5

LMR14030 开关操作也可以同步至频率为 250kHz 至 2.3MHz 的外部时钟。通过图 6-5 中所示的任一电路网络，将方波连接至 RT/SYNC 引脚。内部振荡器由外部时钟的下降沿同步。对于外部时钟的建议包括：高电平不低于 1.7V，低电平不高于 0.5V，以及脉冲宽度大于 30ns。在使用低阻抗信号源时，频率设置电阻器 R_T 与交流耦合电容器 C_{COUP} 并联，然后连接至端接电阻器 R_{TERM}（即 50Ω）。两个串联电阻器在信号源关闭时提供默认的频率设置电阻。对于 C_{COUP}，可以使用 10pF 的陶瓷电容器。图 6-6、图 6-7 和图 6-8 展示了与外部系统时钟同步的器件。

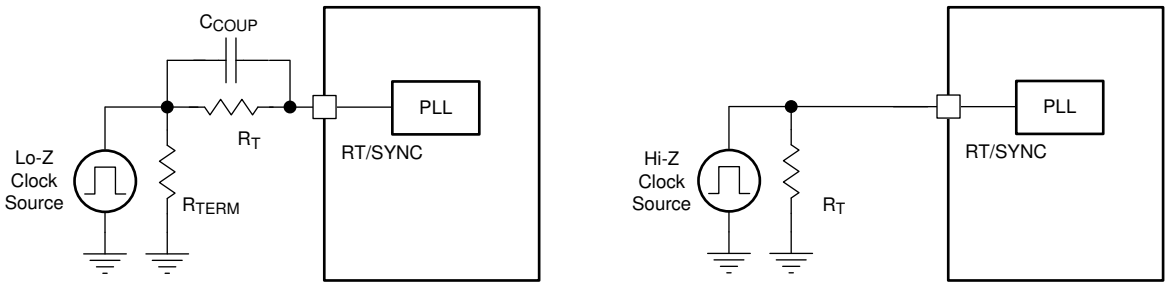


图 6-5. 与外部时钟同步

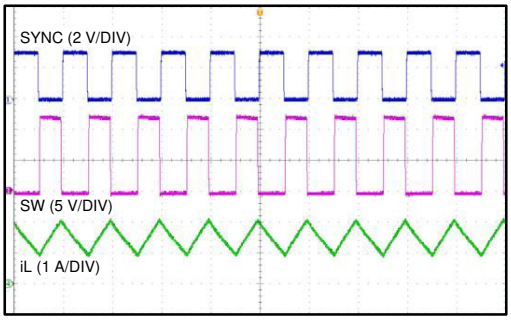


图 6-6. 在 CCM 下同步

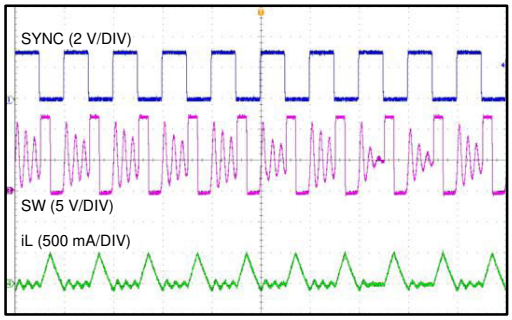


图 6-7. 在 DCM 下同步

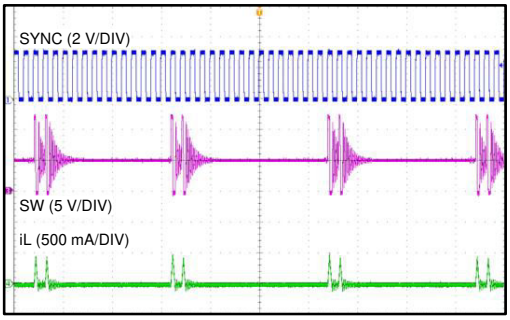


图 6-8. 在睡眠模式中同步

Copyright © 2025 Texas Instruments Incorporated

方程式 6 可以计算由最短可控导通时间和输入至输出降压比设置的最大开关频率限制。将开关频率设置为高于该值会导致稳压器跳过开关脉冲，以实现最大输入电压条件下所需的低占空比。

$$f_{SW(max)} = \frac{1}{t_{ON}} \times \left(\frac{I_{OUT} \times R_{IND} + V_{OUT} + V_D}{V_{IN_MAX} - I_{OUT} \times R_{DS_ON} + V_D} \right) \quad (6)$$

其中

- I_{OUT} = 输出电流
- R_{IND} = 电感器串联电阻
- V_{IN_MAX} = 最大输入电压
- V_{OUT} = 输出电压
- V_D = 二极管压降
- R_{DS_ON} = 高侧 MOSFET 开关导通电阻
- t_{ON} = 最短导通时间

6.3.9 过流和短路保护

LMR14030 通过针对高侧 MOSFET 峰值电流的逐周期电流限制在过流情况下受到保护。由于其固有的性质，峰值电流模式可实现高侧 MOSFET 过流保护。每个开关周期内，高侧开关电流会与误差放大器 (EA) 减去斜坡补偿的输出进行比较。有关详细信息，请参阅*功能方框图*。高侧开关的峰值电流受恒定的最大钳位峰值电流阈值限制。所以高侧开关的峰值电流限制不受斜率补偿影响，并且在全部占空比范围内保持恒定。

LMR14030 还实现了频率折返，以便在严重过流或短路情况下保护转换器。随着 FB 引脚电压降至 V_{REF} 的 75%、50% 和 25%，振荡器频率会进行 2、4 和 8 分频。频率折返通过增加开关周期来延长关断时间，以便为电感器电流下降提供更多时间，并降低平均电感器电流。较低的频率还意味着较低的开关损耗。频率折返可降低功耗，并防止器件过热和受到损坏。

6.3.10 过压保护

LMR14030 采用输出过压保护 (OVP) 电路，当器件在具有低输出电容的设计中从输出故障条件或强空载瞬态条件恢复时，可以尽可能削弱电压过冲。OVP 功能可在 FB 电压达到 OVP 上升阈值时立即关断高侧开关，从而尽可能地削弱输出过冲，其中 OVP 上升阈值为内部电压基准 V_{REF} 标称值的 109%。当 FB 电压降至 OVP 下降阈值（即 V_{REF} 标称值的 107%）以下时，高侧 MOSFET 恢复正常运行。

6.3.11 热关断

当结温超过 170°C（典型值）时，LMR14030 触发内部热关断电路，以保护器件。当热关断激活时，高侧 MOSFET 会停止开关。在裸片温度降至 158°C（典型值）以下后，器件将重新启动由内部软启动电路控制的上电序列。

Copyright © 2025 Texas Instruments Incorporated

6.4 器件功能模式

6.4.1 关断模式

EN 引脚为 LMR14030 提供电气开/关控制功能。当 V_{EN} 低于 1.0V 时，器件处于关断模式。开关稳压器将关闭，静态电流通常会降至 1.0μA。LMR14030 还采用欠压锁定保护。如果 V_{IN} 电压低于 UVLO 电平，稳压器将关闭。

6.4.2 工作模式

当 V_{EN} 高于精密使能阈值且 V_{IN} 高于其 UVLO 电平时，LMR14030 将处于活动模式。启用 LMR14030 的最简单方式是将 EN 引脚连接至 VIN 引脚。当输入电压处于以下工作范围内时，此操作可实现自启动：4.0V 至 40V。有关设置这些工作电平的详细信息，请参阅节 6.3.6。

在工作模式下，根据负载电流的不同，LMR14030 将采取以下三种模式之一：

1. 连续导通模式 (CCM)：开关频率固定，负载电流大于峰峰值电感电流纹波的一半。
2. 非连续导通模式 (DCM)：开关频率固定，CCM 运行下负载电流小于峰峰值电感电流纹波一半。
3. 睡眠模式：在极轻负载条件下，内部 COMP 电压降至 400mV。

6.4.3 CCM 模式

当负载电流大于电感电流峰峰值的一半时，LMR14030 将采用 CCM 模式运行。在 CCM 模式下，运行频率固定，输出电压纹波最小，LMR14030 可提供 3.5A 的最大输出电流。

6.4.4 轻负载运行

当 CCM 模式的负载电流低于电感电流峰峰值的一半时，LMR14030 以 DCM 模式运行。电流负载更小时，会触发睡眠模式，从而通过减少开关和栅极驱动损耗来保持高效率运行。

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

LMR14030 是一款降压型直流/直流稳压器。该器件通常用于将较高的直流电压转换为较低的直流电压，最大输出电流为 3.5A。以下设计过程可用于为 LMR14030 选择元件。本部分简要讨论了设计过程。

7.2 典型应用

LMR14030 只需很少的外部元件，即可将宽范围的电源电压转换为固定输出电压。图 7-1 中展示了 5V/3.5A 应用电路的原理图。外部元件不仅需要满足应用需求，还需要满足器件控制环路的稳定性条件。

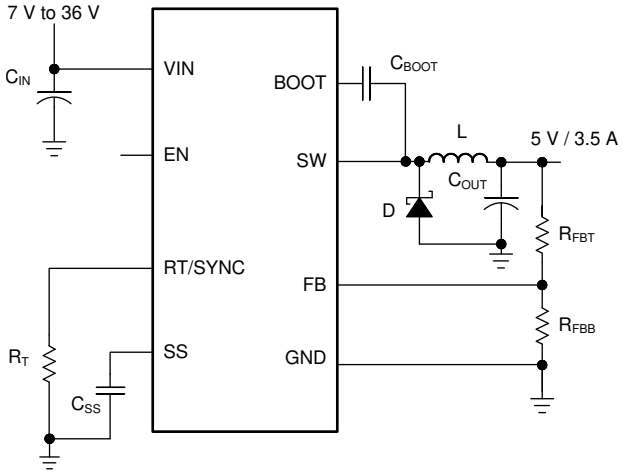


图 7-1. 应用电路，5V 输出

7.2.1 设计要求

本示例详细介绍了使用陶瓷输出电容的高频开关稳压器设计过程。在开始该设计过程之前，必须先了解一些参数。这些参数通常在系统层面确定：

输入电压，V_{IN}	7V 至 36V，典型值为 12V
输出电压，V_{OUT}	5.0V
最大输出电流 I_{O_MAX}	3.5A
瞬态响应（0.35A 至 3.5A）	5%
输出电压纹波	50mV
输入电压纹波	400mV
开关频率 f_{SW}	500kHz
软启动时间	5ms

7.2.2 详细设计过程

7.2.2.1 输出电压设定点

LMR14030 的输出电压通过一个电阻分压器网络从外部调节。分压器网络由上反馈电阻 R_{FBT} 和下反馈电阻 R_{FBB} 组成。可使用方程式 7 来确定输出电压：

Copyright © 2025 Texas Instruments Incorporated

$$R_{FBT} = \frac{V_{OUT} - 0.75}{0.75} R_{FBB} \quad (7)$$

将 R_{FBT} 值选定为 100kΩ。当预期的输出电压设置为 5V 并且 V_{FB} = 0.75V 时，R_{FBB} 的值可通过方程式 7 计算得出。通过该公式可得出该值为 17.65 kΩ。为 R_{FBB} 选择最接近的可用值 17.8kΩ。

7.2.2.2 *开关频率*

对于所需的频率，可以使用方程式 8 来计算所需的 R_T 值。

$$R_T(k\Omega) = 32537 \times f_{SW}(kHz)^{-1.045} \quad (8)$$

对于 500kHz，计算得出的 R_T 为 49.2kΩ，因此可以使用标准值 49.9kΩ 来将开关频率设置为 500kHz。

7.2.2.3 *输出电感器选择*

电感器最关键的参数是电感、饱和电流和 RMS 电流。电感值由预期的纹波电流峰峰值 Δi_L 确定。纹波电流随着输入电压的增加而增加，因此始终使用最大输入电压来计算最小电感 L_{MIN}。可使用方程式 10 来计算输出电感的最小值。K_{IND} 是一个系数，表示电感器纹波电流值与最大输出电流之比。K_{IND} 的合理值必须处于 20% 至 40% 的范围之内。在瞬时短路或过流操作事件发生时，RMS 和电感电流峰值会变得很高。电感器电流额定值必须高于电流限值。

$$\Delta i_L = \frac{V_{OUT} \times (V_{IN_MAX} - V_{OUT})}{V_{IN_MAX} \times L \times f_{SW}} \quad (9)$$

$$L_{MIN} = \frac{V_{IN_MAX} - V_{OUT}}{I_{OUT} \times K_{IND}} \times \frac{V_{OUT}}{V_{IN_MAX} \times f_{SW}} \quad (10)$$

一般来说，应在开关电源中选择较低的电感，因为较低的电感通常可以提高瞬态响应速度，并允许选择更小 DCR 和更小尺寸的电感器，从而实现更紧凑的设计。但是电感值太小，会使电感器电流纹波过大，可能导致在满载时误触发过流保护。由于 RMS 电流稍高，电感值太小还会产生更多传导损耗。在相同输出电容下，电感电流纹波越大，输出电压纹波则越大。峰值电流控制模式下，TI 不建议使用过小的电感电流纹波。较大的峰值电流纹波提高了比较器信噪比。

在此设计示例中，选择 K_{IND} = 0.4，计算出的最小电感值为 6.12μH，因此选择最接近的标准值：6.5μH。可使用 RMS 电流为 5A 且饱和电流为 7A 的标准 6.5μH 铁氧体电感器。

7.2.2.4 *输出电容器选型*

必须谨慎选择输出电容器 C_{OUT}，因为它直接影响稳态输出电压纹波、环路稳定性以及负载电流瞬态期间的电压过冲/下冲。

输出纹波主要由两部分组成。一部分由电感电流纹波经过输出电容的等效串联电阻 (ESR) 造成：

$$\Delta V_{OUT_ESR} = \Delta i_L \times ESR = K_{IND} \times I_{OUT} \times ESR \quad (11)$$

另一部分是由电感电流纹波对输出电容充放电造成的：

$$\Delta V_{OUT_C} = \frac{\Delta i_L}{8 \times f_{SW} \times C_{OUT}} = \frac{K_{IND} \times I_{OUT}}{8 \times f_{SW} \times C_{OUT}} \quad (12)$$

因为两部分电压纹波不是同相位的，所以实际纹波峰峰值小于这两个峰值之和。

Copyright © 2025 Texas Instruments Incorporated

输出电容通常受到瞬态性能参数的限制，特别是系统要求在快速变化的大电流阶跃下保持电压稳定。当负载快速大幅增加时，输出电容在电感电流上升到适当的水平之前为其提供需要的电荷。稳压器控制环路通常需要三个或更多的时钟周期，对输出电压的下降进行响应。输出电容必须足够大，才能提供三个时钟周期的电流差，从而将输出电压保持在指定范围内。方程式 13

方程式 13 给出针对特定输出下冲需要的最小输出电容。当一个大负载突然下降时，输出电容吸收储存于电感中的能量。环流二极管无法灌入电流，因此存储在电感器中的能量会导致输出电压过冲。方程式 14 计算了将电压过冲保持在一个特定的范围所需要的最小电容值。

$$C_{OUT} > \frac{3 \times (I_{OH} - I_{OL})}{f_{SW} \times V_{US}} \tag{13}$$

$$C_{OUT} > \frac{I_{OH}^2 - I_{OL}^2}{(V_{OUT} + V_{OS})^2 - V_{OUT}^2} \times L \tag{14}$$

其中

- K_{IND} = 电感纹波电流的纹波系数 (Δi_L / I_{OUT})
- I_{OL} = 负载瞬态过程中的低电平输出电流
- I_{OH} = 负载瞬态过程中的高电平输出电流
- V_{US} = 目标输出电压下冲
- V_{OS} = 目标输出电压过冲

此设计示例中，目标输出纹波是 50mV。假设 $\Delta V_{OUT_ESR} = \Delta V_{OUT_C}$ = 50mV，并选择 K_{IND} = 0.4。通过方程式 11 可得出不大于 35.7mΩ 的 ESR，通过方程式 12 可得出不小于 7 µF 的 C_{OUT}。为达到此设计的目标过冲/下冲范围，$V_{US} = V_{OS}$ = 5% × V_{OUT} = 250mV。可以分别通过方程式 13 和方程式 14 计算出 C_{OUT} 不小于 75.6 µF 和 30.8 µF。综上所述，输出电容器的最严格标准是 75.6 µF。可以并联使用两个 47 µF、16V、X7R 且 ESR 为 5mΩ 的陶瓷电容器。

7.2.2.5 *肖特基二极管选型*

二极管的击穿电压额定值最好比最大输入电压高 25%。二极管的电流额定值必须等于最大输出电流，才能在大多数应用中实现更高的可靠性。在输入电压远高于输出电压的情况下，平均二极管电流较低。在该情况下，可以使用平均电流额定值较低 (约为 (1-D) × I_{OUT}) 的二极管。但其峰值电流额定值必须高于最大负载电流。使用电流额定值为 4A 至 5A 的二极管是一个很好的起点。

7.2.2.6 *输入电容器选型*

根据应用的不同，LMR14030 器件需要高频输入去耦电容和大容量输入电容。高频去耦电容器的一般建议电容值为 4.7 µF 到 10 µF。TI 建议使用有足够额定电压的 X5R 或 X7R 类高品质陶瓷电容。为补偿陶瓷电容的容值下降，建议电容额定电压为最大输入电压的两倍。此外，LMR14030 电路距离输入电压源约 5cm 以外时需要一些大容量电容。该电容用于衰减由线缆和走线的引线电感引起的电压尖峰。该设计中使用了 2 个 2.2 µF、X7R 类型且额定电压为 100V 的陶瓷电容。使用 0.1 µF 进行高频滤波，并尽可能将其靠近器件引脚放置。

7.2.2.7 *自举电容器选型*

每个 LMR14030 设计都需要一个自举电容器 (C_{BOOT})。建议使用额定电压为 16V 或更高的 0.1 µF 电容器。自举电容器放在 SW 引脚和 BOOT 引脚之间。为了达到更好的温度稳定性，该自举电容器必须是 X7R 或 X5R 级电介质的高品质陶瓷电容器。

7.2.2.8 *软启动电容器选型*

可根据方程式 15 计算软启动电容值：

Copyright © 2025 Texas Instruments Incorporated

$$C_{SS}(nF) = \frac{t_{SS}(ms) \times I_{SS}(\mu A)}{V_{REF}(V)} \quad (15)$$

其中

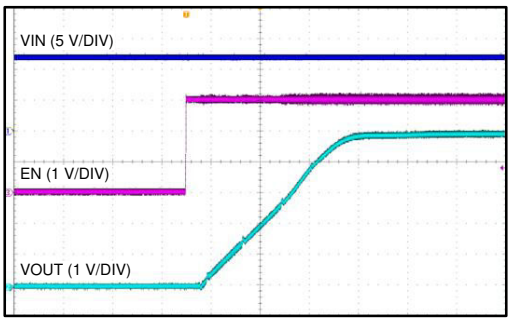
- C_{SS} = 软启动电容值
- I_{SS} = 软启动充电电流 (3 μ A)
- t_{SS} = 所需的软启动时间

当所需软启动时间为 5ms 且软启动充电电流为 3.0 μ A 时，通过方程式 15 得出软启动电容值为 20nF，因而可以使用标准的 22nF 陶瓷电容器。

Copyright © 2025 Texas Instruments Incorporated

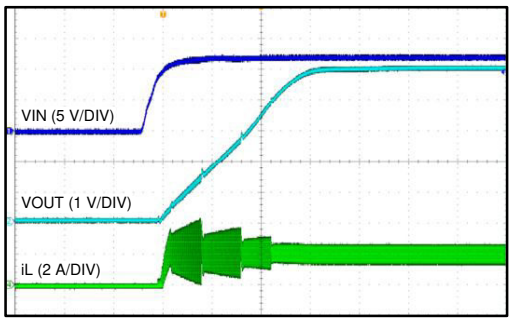
7.2.3 应用曲线

除非另有说明，否则以下条件适用：V_{IN} = 12V，f_{SW} = 500kHz，L = 5.6µH，C_{OUT} = 47µF x 2，T_A = 25°C。



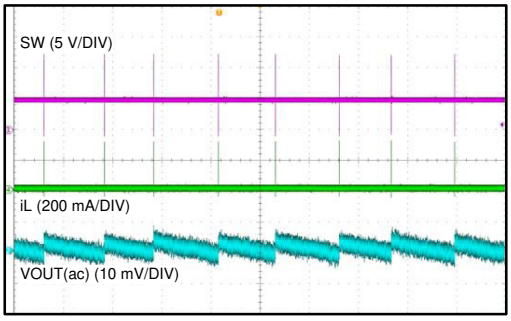
V_{IN} = 12V　　V_{OUT} = 5V　　I_{OUT} = 2A

图 7-2. 由 EN 启动



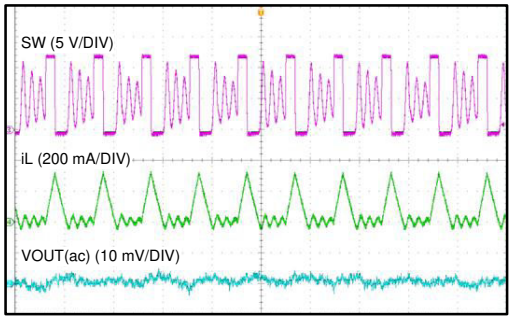
V_{IN} = 12V　　V_{OUT} = 5V　　I_{OUT} = 2A

图 7-3. 由 V_{IN} 启动



V_{IN} = 12V　　V_{OUT} = 5V　　I_{OUT} = 0A

图 7-4. 睡眠模式



V_{IN} = 12V　　V_{OUT} = 5V　　I_{OUT} = 100mA

图 7-5. DCM 模式

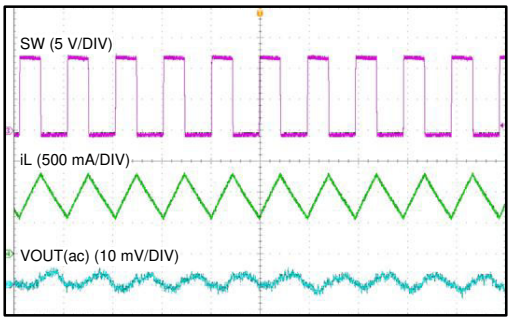
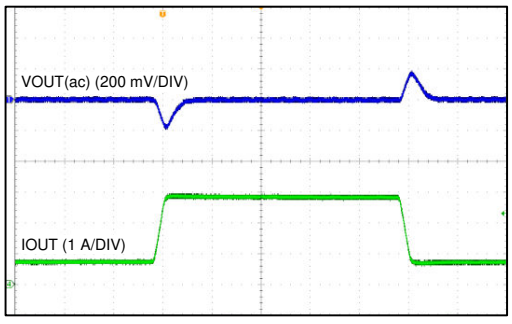


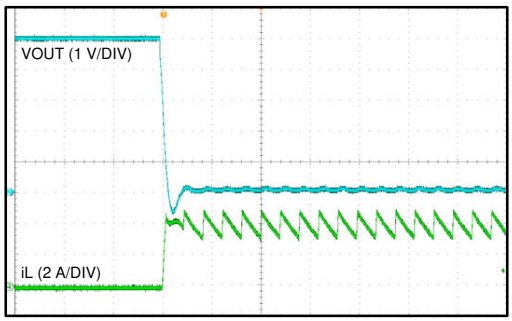
图 7-6. CCM 模式



I_{OUT}：3.5A 的 20% → 80%　　压摆率 = 100mA/µs

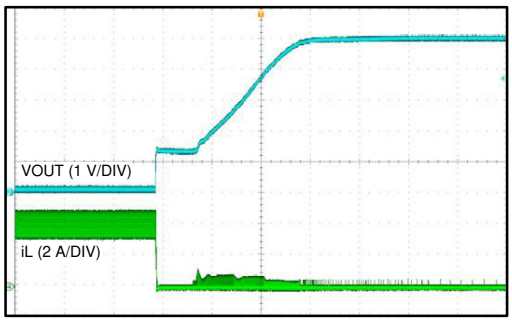
图 7-7. 负载瞬态

Copyright © 2025 Texas Instruments Incorporated



V_{IN} = 12V V_{OUT} = 5V

图 7-8. 输出短路



V_{IN} = 12V V_{OUT} = 5V

图 7-9. 输出短路恢复

7.3 电源相关建议

LMR14030 可在 4V 到 40V 的输入电源电压范围内运行。此输入电源必须能承受最大输入电流并保持稳定的电压值。输入电源轨的电阻必须足够低，以使输入电流瞬态不会在 LMR14030 电源电压上造成足够高的压降，从而避免导致错误的 UVLO 故障触发和系统复位。如果输入电源距离 LMR14030 几英寸以上，那么除了陶瓷输入电容器之外，还可能需要额外的大容量电容。大容量电容的容值并不关键，但一般选择 47 µ F 或 100 µ F 的电解电容。

7.4 布局

7.4.1 布局指南

好的布局是衡量电源设计的一个重要部分。用户可根据下面的指南设计一个 PCB，实现出色的功率转换和热性能，并更大限度地减小不必要的 EMI。

1. 反馈网络（电阻 R_{FBT} 和 R_{FBB}）必须靠近 FB 引脚。V_{OUT} 检测路径远离噪声节点，最好从屏蔽层另一面的一层中经过。
2. 输入旁路电容 C_{IN} 必须尽可能靠近 VIN 引脚和接地端放置。输入电容和输出电容的接地都必须包含连接到 GND 引脚和焊盘的局部顶部平面。
3. 电感器 L 必须靠近 SW 引脚放置，以减少磁噪声和静电噪声。
4. 输出电容器 C_{OUT} 必须靠近 L 和二极管 D 的连接处放置。L、D 和 C_{OUT} 布线必须尽可能短，用于减少传导噪声和辐射噪声并提高整体效率。
5. 二极管、C_{IN} 和 C_{OUT} 的接地连接必须尽可能小，并仅在一处（最好在 C_{OUT} 接地点）连接到系统接地平面，从而尽可能减少系统接地层中的传导噪声
6. 有关开关电源布局注意事项的更多详细信息，请参阅应用手册 AN-1149

Copyright © 2025 Texas Instruments Incorporated

7.4.2 布局示例

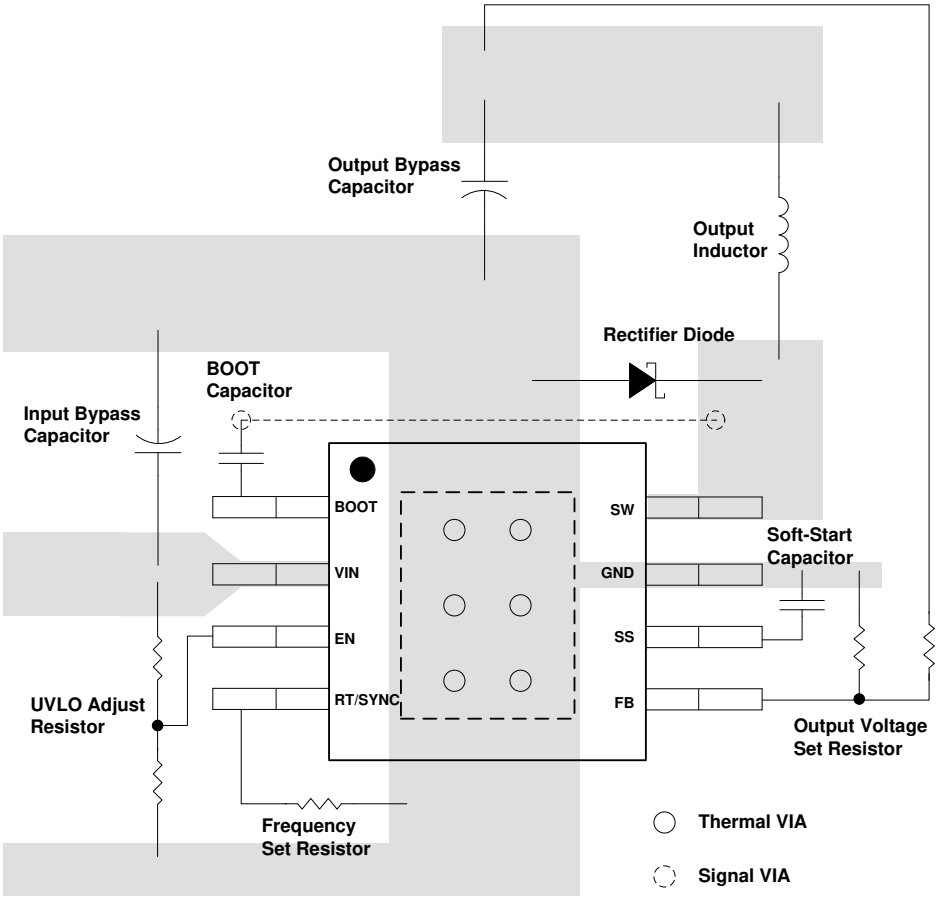


图 7-10. 布局

Copyright © 2025 Texas Instruments Incorporated

8 器件和文档支持

8.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.3 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.
SIMPLE SWITCHER® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (April 2015) to Revision B (December 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 通篇在 SIMPLE SWITCHER 商标后添加了经批准的名词	1
• 将 BOOT 至 SW 的最大额定电压从 6.5V 更改为 5.5V，并将 FB 至 GND 的最大额定电压从 7V 更改为 5.5V	4
• 添加了适用 JEDEC 标准关于 HBM 和 CDM 参数的说明。	4
• 更改了 DDA 封装的热指标：将 $R_{\theta JA}$ 从 42.5 更改为 43.2，将 ψ_{JT} 从 9.9 更改为 5.2，将 ψ_{JB} 从 25.4 更改为 16.4，将 $R_{\theta JC(top)}$ 从 56.1 更改为 52.1，将 $R_{\theta JC(bot)}$ 从 3.8 更改为 7.8，将 $R_{\theta JB}$ 从 25.5 更改为 16.4	5
• 删除了参数 R_{DS_ON} 的测试条件“BOOT 至 SW = 5.8V”	5
• 删除了参数 T_{ON_MIN} 的测试条件“BOOT 至 SW = 5.8V”	6
• 添加了*器件功能模式* 部分	15

Changes from Revision * (February 2015) to Revision A (April 2015)	Page
• 将“产品预发布”更改为“量产数据”	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMR14030SDDA	Active	Production	SO PowerPAD (DDA) | 8	75 | TUBE	Yes	NIPDAU | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	DB3SP
LMR14030SDDA.A	Active	Production	SO PowerPAD (DDA) | 8	75 | TUBE	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	DB3SP
LMR14030SDDAR	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	DB3SP
LMR14030SDDAR.A	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	DB3SP
LMR14030SDDARG4	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	DB3SP
LMR14030SDDARG4.A	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	DB3SP

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

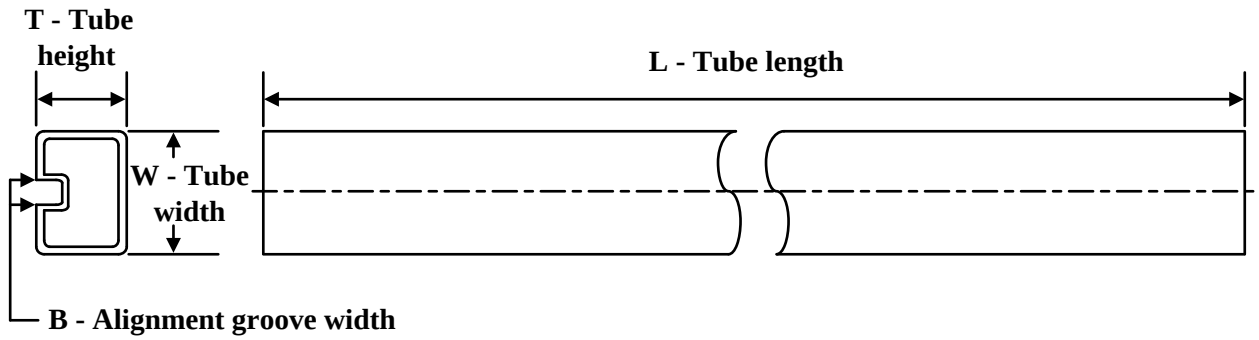
OTHER QUALIFIED VERSIONS OF LMR14030 :

- Automotive : LMR14030-Q1

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

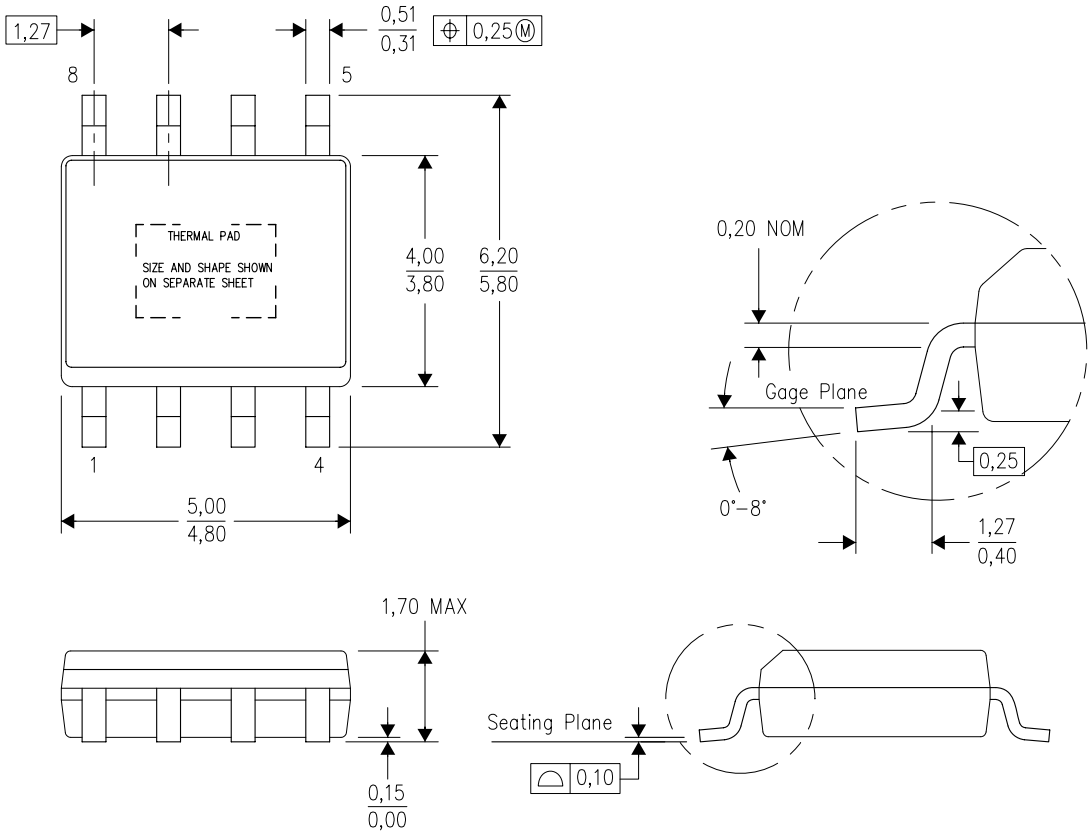
TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LMR14030SDDA	DDA	HSOIC	8	75	517	7.87	635	4.25
LMR14030SDDA	DDA	HSOIC	8	75	507	8	3940	4.32
LMR14030SDDA.A	DDA	HSOIC	8	75	507	8	3940	4.32
LMR14030SDDA.A	DDA	HSOIC	8	75	517	7.87	635	4.25

DDA (R–PDSO–G8) PowerPAD™ PLASTIC SMALL–OUTLINE



NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5–1994.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
D. This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <http://www.ti.com>.
E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
F. This package complies to JEDEC MS–012 variation BA

PowerPAD is a trademark of Texas Instruments.

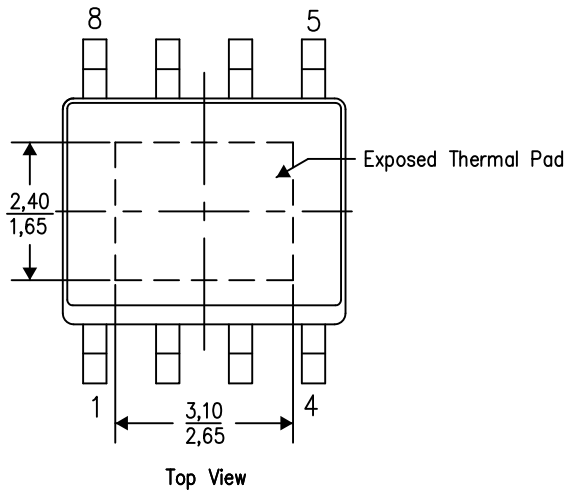
DDA (R–PDSO–G8) PowerPAD™ PLASTIC SMALL OUTLINE

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached to a printed circuit board (PCB). The thermal pad must be soldered directly to the PCB. After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



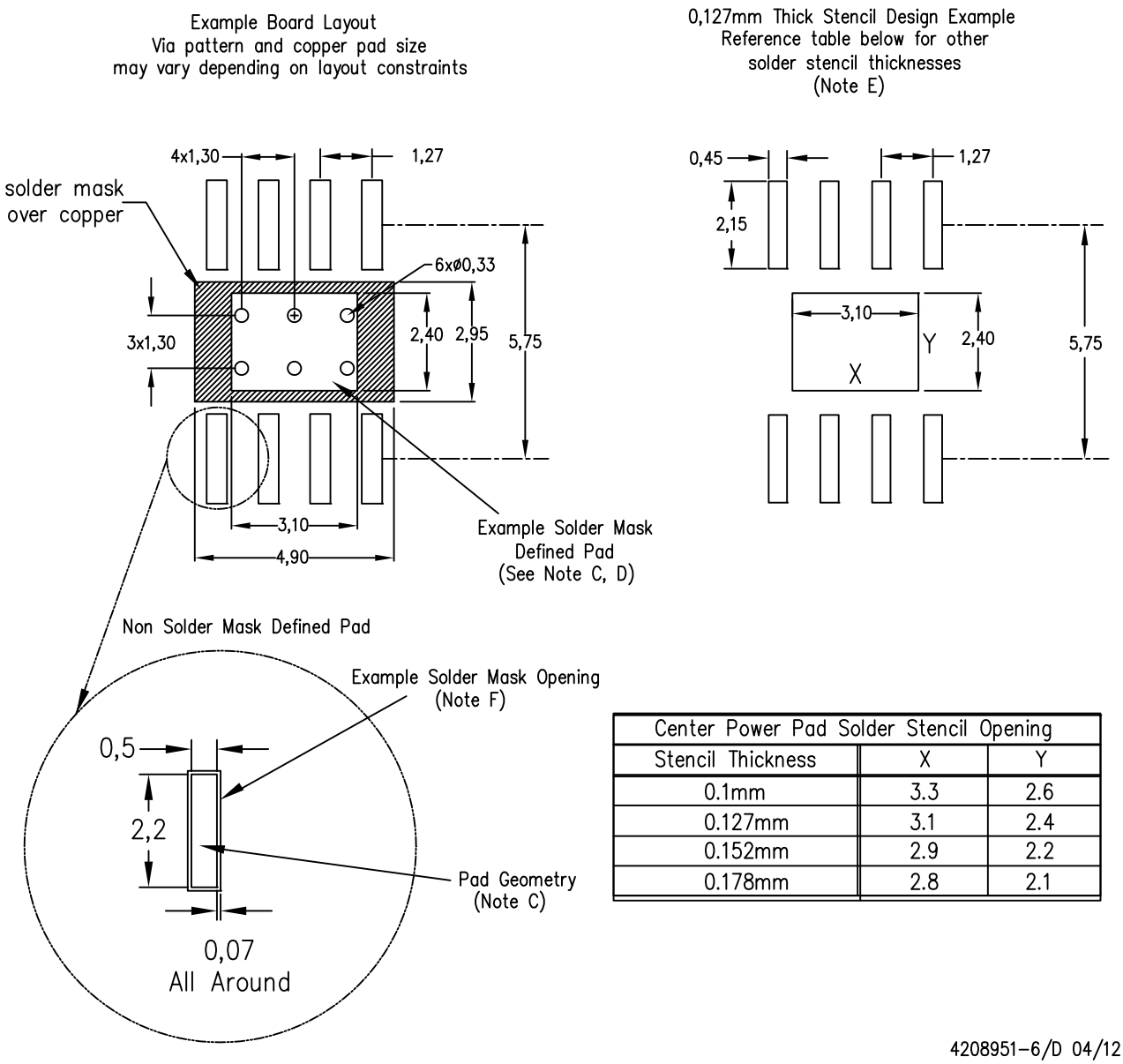
Exposed Thermal Pad Dimensions

4206322–6/L 05/12

NOTE: A. All linear dimensions are in millimeters

PowerPAD is a trademark of Texas Instruments

DDA (R–PDSO–G8) PowerPAD™ PLASTIC SMALL OUTLINE



Center Power Pad Solder Stencil Opening		
Stencil Thickness	X	Y
0.1mm	3.3	2.6
0.127mm	3.1	2.4
0.152mm	2.9	2.2
0.178mm	2.8	2.1

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002, SLMA004, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <http://www.ti.com>. Publication IPC–7351 is recommended for alternate designs.
E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC–7525 for other stencil recommendations.
F. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

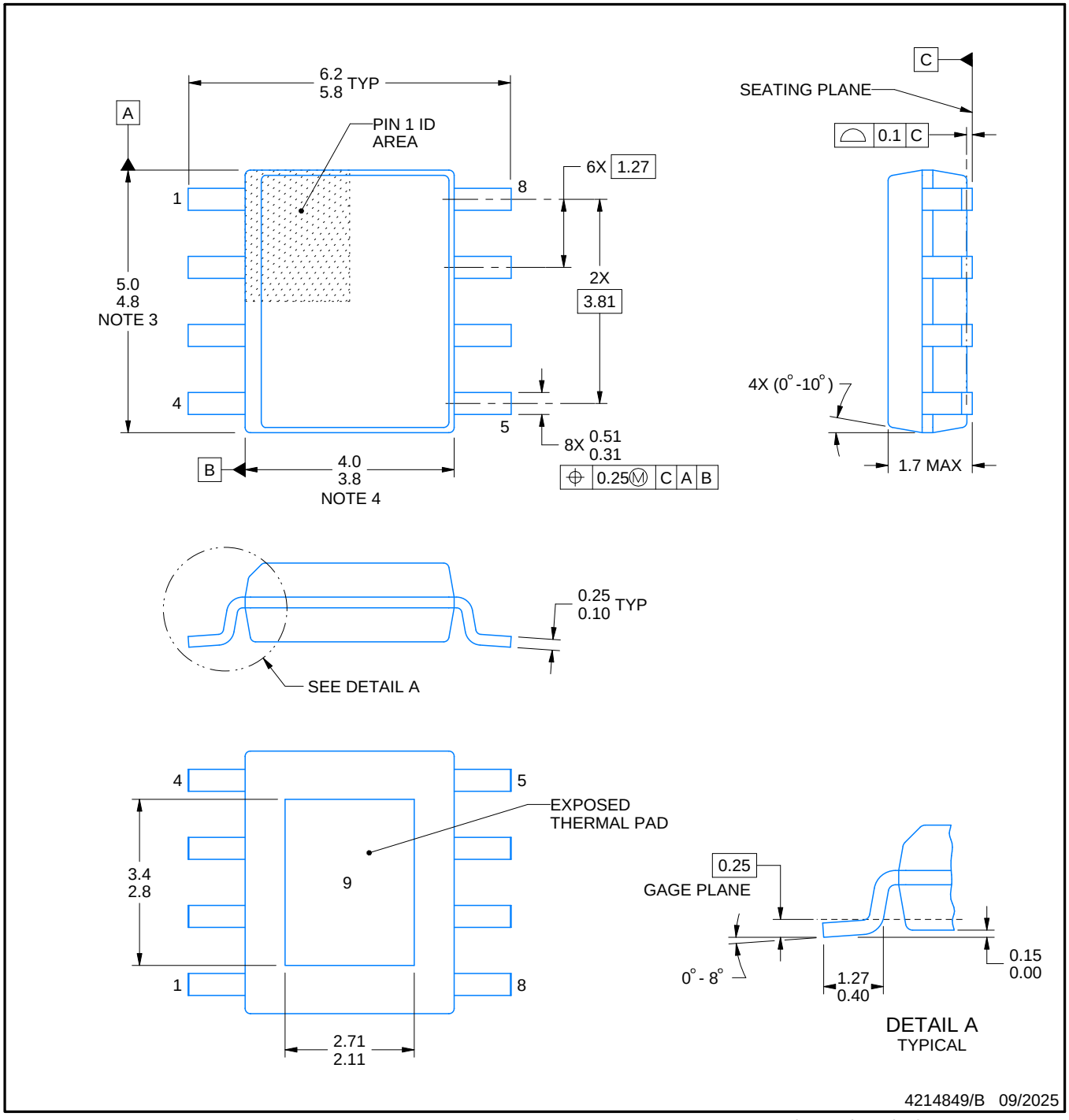
PowerPAD is a trademark of Texas Instruments.

PACKAGE OUTLINE

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

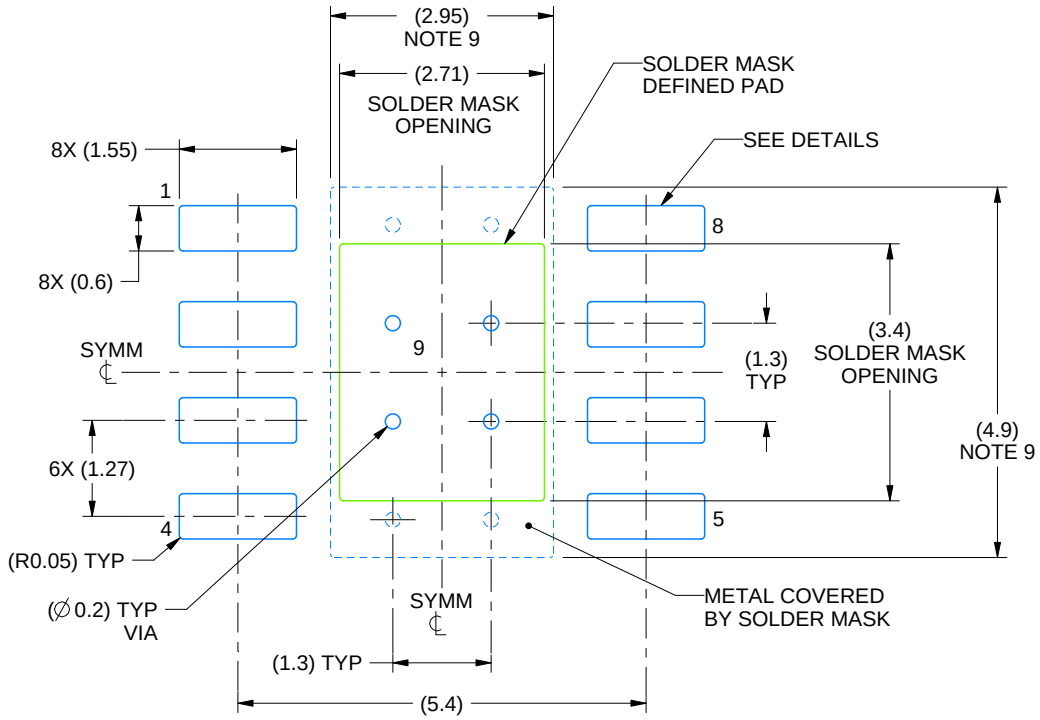
PLASTIC SMALL OUTLINE



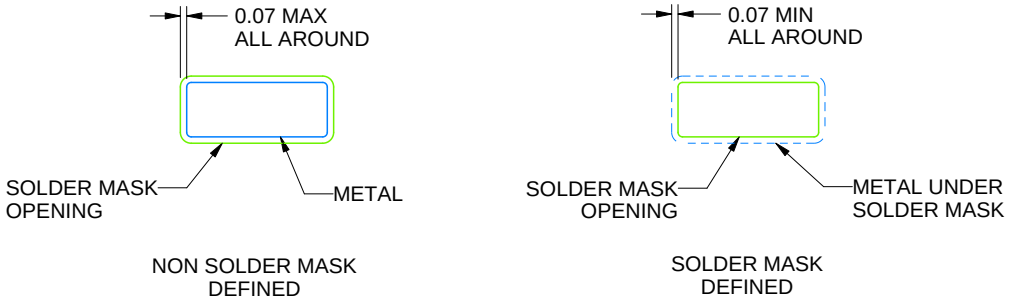
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MS-012.



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
PADS 1-8

4214849/B 09/2025

NOTES: (continued)

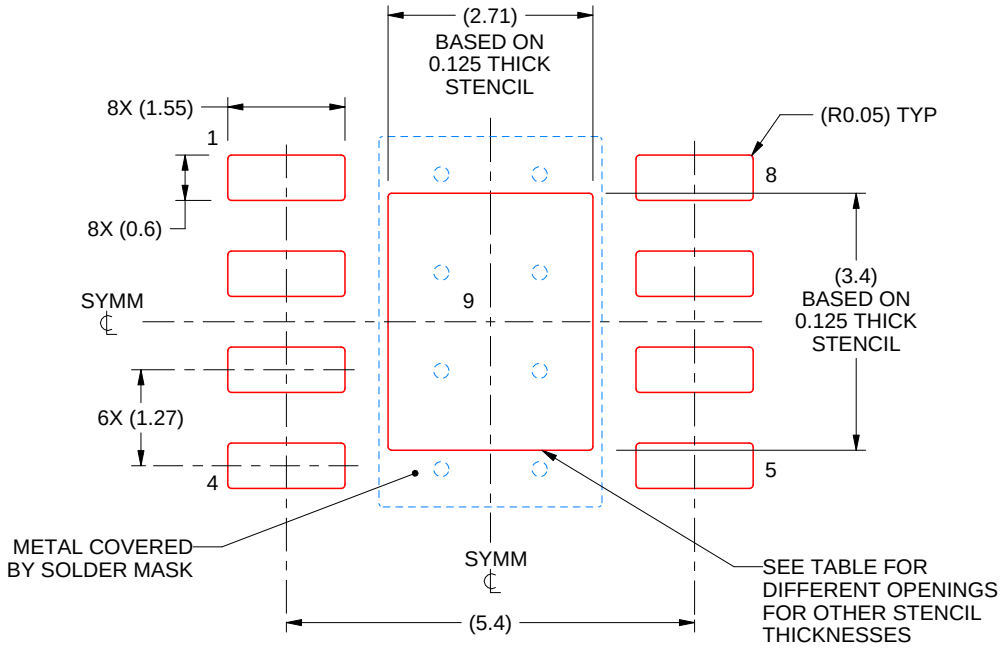
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.03 X 3.80
0.125	2.71 X 3.40 (SHOWN)
0.150	2.47 X 3.10
0.175	2.29 X 2.87

4214849/B 09/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月