LOG114 单电源、高速、精密对数放大器。

1 特性

- 优势：
  - 对于高密度系统来说体积小巧
  - 单电源下实现高精度
  - 跨越八个数量级的快速响应
  - 经过全面测试的功能
- 两个缩放放大器
- 宽输入动态范围：八个数量级，100pA 至 10mA
- 2.5V 基准电压
- 温度稳定性好
- 低静态电流：10mA
- 双电源或单电源：±5V，5V
- 封装：小巧的 QFN-16 (4mm × 4mm)
- 额定温度范围：-5°C 至 75°C

2 应用

- 光学模块
- 数据中心间互联
- 光纤网络终端装置
- 化学/气体分析仪
- 掺铒光纤放大器 (EDFA)

3 说明

LOG114 专为测量通信、激光、医疗和工业系统中的低电平和宽动态范围电流而设计。该器件会计算输入电流或电压相对于参考电流或电压（对数跨阻放大器）的对数或对数比率。

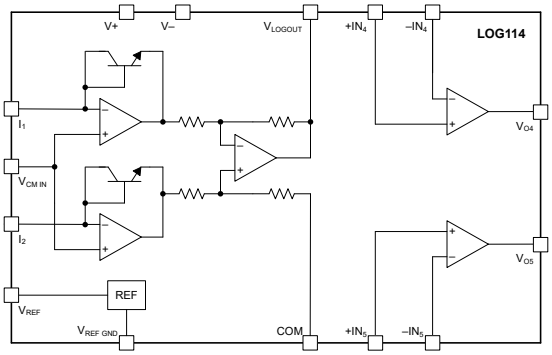
无论是在双极性 (±5V) 还是单极性 (5V) 电源下，在宽动态范围输入信号下的高精度都已得到验证。片上集成了特殊的温度漂移补偿电路。在对数比应用中，信号电流可以来自高阻抗源，例如光电二极管或与低阻抗电压源串联的电阻器。参考电流由与精密内部电压基准、光电二极管或有源电流源串联的一个电阻器提供。

V_{LOGOUT} 处的输出信号具有每输入电流数量级 0.375V 的比例因子，这对输出进行了限制，使输出在 5V 或 10V 的范围内。可以使用可用的附加放大器之一对输出进行缩放和偏移，从而使输出匹配各种 ADC 输入范围。稳定的直流性能支持其在宽温度范围内精确测量低电平信号。LOG114 的额定工作温度范围是 - 5°C 至 75°C，并且可以在 - 40°C 至 85°C 的温度下工作。

封装信息

器件型号	封装(1)	封装尺寸(2)
LOG114	RGV（VQFN，16）	4mm × 4mm

(1) 有关更多信息，请参阅节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



A. 热性能相关的 R_1 和 R_3 提供温度补偿。
B. $V_{LOGOUT} = 0.375 \times \log(I_1/I_2)$.
C. $V_{O4} = 0.375 \times K \times \log(I_1/I_2)$, $K = 1 + R_6/R_5$.
D. 差分放大器 (A_3) 增益= 6.25

功能方框图

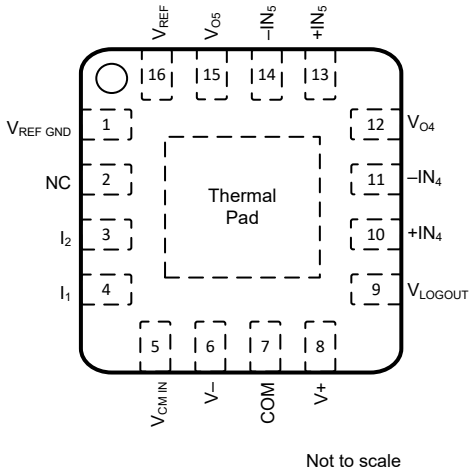
本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置.....3
5 规格.....4
5.1 绝对最大额定值.....4
5.2 ESD 等级.....4
5.3 建议运行条件.....4
5.4 热性能信息.....4
5.5 电气特性 (±5V).....6
5.6 电气特性 (5V).....9
5.7 典型特性：V_S = ±5V.....12
6 详细说明.....16
6.1 概述.....16
6.2 功能方框图.....16
6.3 特性说明.....16
6.4 器件功能模式.....17
7 应用和实施.....18
7.1 应用信息.....18
7.2 典型应用.....23
7.3 电源相关建议.....29
7.4 布局.....29
8 器件和文档支持.....31
8.1 器件支持.....31
8.2 文档支持.....31
8.3 接收文档更新通知.....31
8.4 支持资源.....31
8.5 商标.....31
8.6 静电放电警告.....32
8.7 术语表.....32
9 修订历史记录.....32
10 机械、封装和可订购信息.....34

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置



Not to scale

图 4-1. RGV 封装，16 引脚 VQFN（俯视图）

引脚		类型	说明
名称	编号		
COM	7	输入	差分放大器的基准电压
$+IN_4$	10	输入	辅助运算放大器电压非反相输入
$-IN_4$	11	输入	辅助运算放大器电压反相输入
$+IN_5$	13	输入	辅助运算放大器电压非反相输入
$-IN_5$	14	输入	辅助运算放大器电压反相输入
NC	2	不适用	无连接
I_1	4	输入	对数分子的电流输入
I_2	3	输入	对数分母的电流输入
V+	8	电源	正电源电压
V-	6	电源	负电源电压
$V_{CM\ IN}$	5	输入	输入共模电压
V_{LOGOUT}	9	输出	对数差分放大器输出
V_{O4}	12	输出	辅助运算放大器电压输出
V_{O5}	15	输出	辅助运算放大器电压输出
V_{REF}	16	电源	2.5V 基准电压
V_{REFGND}	1	接地	基准电压接地
散热焊盘	PAD	—	散热焊盘。连接至 V-

Copyright © 2025 Texas Instruments Incorporated

5 规格

备注

TI 为此器件认证了多种合格的制造流程。性能差异按芯片原产地 (CSO) 进行标记。为确保系统稳健性，强烈建议针对所有流程进行设计。有关更多信息，请参阅节 8.1.1。

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_S	电源电压，V_S = (V+) – (V–)			12	V
	信号输入端子	电压(2)	(V–) – 0.5	(V+) + 0.5	V
		电流(2)		±10	mA
	输出短路(3)		持续		
T_A	工作温度		-40	85	°C
T_J	结温			150	°C
T_{stg}	贮存温度		-55	125	°C

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在*建议的工作条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在 *绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 输入端子被二极管钳制至电源轨。对于摆幅可能超过电源轨 0.5V 的输入信号，必须将其电流限制为 10mA 或者更低。
(3) 接地短路，每个封装对应一个放大器。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	1500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_S	电源电压	±2.4		±5.5	V
T_A	额定温度	-5		75	°C
	工作温度	-40		85	°C

5.4 热性能信息

热指标(1)		LOG114 RGV (VQFN) 16 引脚	单位
$R_{\theta JA}$	结至环境热阻	46.6	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	42.9	°C/W
$R_{\theta JB}$	结至电路板热阻	21.8	°C/W
ψ_{JT}	结至顶部特征参数	1.1	°C/W
ψ_{JB}	结至电路板特征参数	21.8	°C/W

Copyright © 2025 Texas Instruments Incorporated

热指标(1)		LOG114 RGV (VQFN) 16 引脚	单位
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	6.6	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

5.5 电气特性 (±5V)

在 T_A = 25°C，V_S = ±5V，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。

参数		测试条件		最小值	典型值	最大值	单位
核心对数函数							
	核心对数函数	I_{IN}/V_{OUT} 公式			$V_O = (0.375) \log (I_1/I_2)$		V
对数一致性误差							
	对数一致性误差(1)	1nA 至 100μA（5 个数量级）			0.1	0.3	%
					0.009	0.026	dB
			T_A = -5°C 至 75°C		0.1	0.4	%
		100pA 至 3.5mA（7.5 个数量级）			2.2		%
					0.19		dB
			T_A = -5°C 至 75°C		2.3		%
		1mA 至 10mA			请参阅典型特性		
			T_A = -5°C 至 75°C		请参阅典型特性		
传递函数（增益）							
	初始比例因子	100pA 至 10mA			0.375		V/decade
	比例因子误差(2)	1nA 至 100μA			0.4	±2.5	%
					0.035	0.21	dB
			T_A = -5°C 至 75°C		1.5	±3.5	%
			T_A = 15°C 至 50°C		0.7	±3	%
输入，A_1 和 A_2							
V_{OS}	失调电压				±1	±4	mV
dV_{OS}/dT	失调电压漂移	T_A = -5°C 至 75°C			±15		μV/℃
PSRR	失调电压与电源间的关系	V_S = ±2.25V 至 ±5.5V			75	400	μV/V
I_B	输入偏置电流				±5		pA
		T_A = -5°C 至 75°C			每升高 10℃就翻倍。		
V_{CM}	输入共模范围			(V－) + 1.5V		(V+) － 1.5	V
e_n	电压噪声	f = 0.1Hz 至 10kHz			3		μVrms
		f = 1kHz			30		nV/√Hz
i_n	电流噪声	f = 1kHz			4		fA/√Hz
输出，A_3 (V_{LOGOUT})							
V_{OSO}	输出失调电压				±11	±50	mV
		T_A = -5°C 至 75°C			±15	±65	mV
FSO	满量程输出(3)			(V－) + 0.6		(V+) － 0.6	V
GBW	增益带宽积	I_{IN} = 1μA			50		MHz
I_{SC}	短路电流				±18		mA
	容性负载				100		pF
运算放大器，A_4 和 A_5							
V_{OS}	输入偏移电压				±250	±1000	μV
dV_{OS}/dT	输入失调电压与温度间的关系	T_A = -5°C 至 75°C			±2		μV/℃
PSRR	输入失调电压与电源电压间的关系	V_S = ±4.5V 至 ±5.5V			30	250	μV/V
CMRR	输入失调电压与共模电压间的关系				74		dB
I_B	输入偏置电流				-1		μA
I_{OS}	输入失调电流				±0.05		μA
	输入电压范围			(V－)		(V+) － 2V	V
	输入电压噪声	f = 0.1Hz 至 10kHz			2		μVpp
		f = 1kHz			13		nV/√Hz

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性 (±5V) （续）

在 T_A = 25°C，V_S = ±5V，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。

参数		测试条件			最小值	典型值	最大值	单位
i_n	电流噪声	f = 1kHz				2		pA/√Hz
A_{OL}	开环电压增益					100		dB
GBW	增益带宽积	CSO：SHE				15		MHz
		CSO：TID				60		
SR	压摆率	CSO：SHE				5		V/μs
		CSO：TID				22		
t_S	建立时间 0.01%	G = -1，3V 阶跃，C_L = 100pF				1.5		μs
	额定输出				(V－) + 0.5V		(V+) － 0.5V	V
I_{SC}	短路电流	拉电流	CSO：SHE			+4		mA
			CSO：TID			+20		
		灌电流	CSO：SHE			-10		
			CSO：TID			-20		
总误差								
	总误差(4) (5)					请参阅典型特性		
频率响应，核心对数函数								
	BW，3dB，I_1 或 I_2 (6)	I_{AC} = I_{DC} 值的 10%，I_{REF} = 1μA	1nA			5		kHz
			10nA			12		
			100nA			120		
			1μA			2.3		MHz
			10μA 至 10mA			> 5		
	阶跃响应，I_1 或 I_2 (6)	8nA 至 240nA（比率 1:30）	上升，I_{REF} = 1μA			0.8		μs
			下降，I_{REF} = 1μA	CSO：SHE		4		
				CSO：TID		7.6		
		10nA 至 100nA（比率 1:10）	上升，I_{REF} = 1μA			1.5		
			下降，I_{REF} = 1μA	CSO：SHE		4		
				CSO：TID		5		
		10nA 至 1μA（比率 1:100）	上升，I_{REF} = 1μA			0.25		
			下降，I_{REF} = 1μA	CSO：SHE		4		
				CSO：TID		6		
		1mA 至 10mA（比率 1:10）	上升，I_{REF} = 1μA			1		
			下降，I_{REF} = 1μA			1		
	带隙电压					2.5		V
电压基准								
	错误					±0.15	±1	%
		T_A = -5°C 至 75°C				±25		ppm/℃
		V_S = ±4.5V 至 ±5.5V				±30		ppm/V
		I_O = ±2mA				±200		ppm/mA
	短路电流					±10		mA
电源								
I_Q	静态电流	I_O = 0	CSO：SHE			±10	±15	mA
			CSO：TID			±6.5	±15	

(1) 对数一致性误差是 VO 与 Log (I_1/I_2) 曲线的最佳拟合直线的峰值偏差，以峰峰值满量程输出的百分比表示。比例因子 K 等于输入电流每变化 1 个数量级输出电压为 0.375V。
(2) 核心对数函数的比例因子经微调后为：输入电流每变化 1 个数量级，输出电压为 0.375V。
(3) 根据设计确定。
(4) 对于任意 I_1/I_2 的比率，当分别考量 I 和 I_2 时，最坏情况下的总误差为两者误差中的较大值。
(5) 总误差包括失调电压、偏置电流、增益以及对数一致性。

Copyright © 2025 Texas Instruments Incorporated

(6) 小信号带宽 (3dB) 和瞬态响应是输入电流电平的函数。输入电流幅度越小，带宽就越低。

Copyright © 2025 Texas Instruments Incorporated

5.6 电气特性 (5V)

在 T_A = 25°C，V_S = 5V，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。

参数		测试条件		最小值	典型值	最大值	单位
核心对数函数							
	核心对数函数	I_{IN}/V_{OUT} 公式			$V_O = (0.375) \log (I_1/I_2)+V_{CM}$		V
对数一致性误差							
	对数一致性误差(1)	1nA 至 100μA（5 个数量级）			0.1	0.3	%
					0.009	0.026	dB
			T_A = -5°C 至 75°C		0.1	0.4	%
		100pA 至 3.5mA（7.5 个数量级）			2.2		%
					0.19		dB
			T_A = -5°C 至 75°C		2.3		%
		1mA 至 10mA			请参阅典型特性		
			T_A = -5°C 至 75°C		请参阅典型特性		
传递函数（增益）							
	初始比例因子	100pA 至 10mA			0.375		V/decade
	比例因子误差(2)	1nA 至 100μA			0.4	±2.5	%
					0.035	0.21	dB
			T_A = -5°C 至 75°C		1.5	±3.5	%
			T_A = 15°C 至 50°C		0.7	±3	%
输入，A_1 和 A_2							
V_{OS}	失调电压				±1	±7	mV
dV_{OS}/dT	失调电压与温度间的关系	T_A = -5°C 至 75°C			±30		μV/℃
PSRR	失调电压与电源间的关系	V_S = 4.5V 至 5.5V			300		μV/V
I_B	输入偏置电流				±5		pA
		T_A = -5°C 至 75°C			每升高 10℃就翻倍。		
V_{CM}	输入共模范围			(V－) + 1.5V		(V+) － 1.5	V
e_n	电压噪声	f = 0.1Hz 至 10kHz			3		μVrms
		f = 1kHz			30		nV/√Hz
i_n	电流噪声	f = 1kHz			4		fA/√Hz
输出，A_3 (V_{LOGOUT})							
V_{OSO}	输出失调电压				±14	±65	mV
		T_A = -5°C 至 75°C			±18	±80	mV
FSO	满量程输出(3)			(V－) + 0.6		(V+) － 0.6	V
GBW	增益带宽积	I_{IN} = 1μA			50		MHz
I_{SC}	短路电流				±18		mA
	容性负载				100		pF
运算放大器，A_4 和 A_5							
V_{OS}	输入偏移电压				±250	±4000	μV
dV_{OS}/dT	输入失调电压与温度间的关系	T_A = -5°C 至 75°C			±2		μV/℃
PSRR	输入失调电压与电源电压间的关系	V_S = 4.8V 至 5.5V			30		μV/V
CMRR	输入失调电压与共模电压间的关系				70		dB
I_B	输入偏置电流				-1		μA
I_{OS}	输入失调电流				±0.05		μA
	输入电压范围			(V－)		(V+) － 1.5V	V
	输入电压噪声	f = 0.1Hz 至 10kHz			1		μVpp
		f = 1kHz			28		nV/√Hz

Copyright © 2025 Texas Instruments Incorporated

5.6 电气特性 (5V) （续）

在 T_A = 25°C，V_S = 5V，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。

参数		测试条件			最小值	典型值	最大值	单位
i_n	电流噪声	f = 1kHz				2		pA/√Hz
A_{OL}	开环电压增益					100		dB
GBW	增益带宽积	CSO：SHE				15		MHz
		CSO：TID				60		
SR	压摆率	CSO：SHE				5		V/μs
		CSO：TID				22		
t_S	建立时间 0.01%	G = -1，3V 阶跃，C_L = 100pF				1.5		μs
	额定输出				(V－) + 0.5V		(V+) － 0.5V	V
I_{SC}	短路电流	拉电流	CSO：SHE			+4		mA
			CSO：TID			+20		
		灌电流	CSO：SHE			-10		
			CSO：TID			-20		
总误差								
	总误差(4) (5)					请参阅典型特性		
频率响应，核心对数函数								
	BW，3dB，I_1 或 I_2 (6)	I_{AC} = I_{DC} 值的 10%，I_{REF} = 1μA	1nA			5		kHz
			10nA			12		
			100nA			120		
			1μA			2.3		MHz
			10μA 至 10mA（比率 1:1k）			> 5		
	阶跃响应，I_1 或 I_2 (6)	8nA 至 240nA（比率 1:30）	上升，I_{REF} = 1μA			0.8		μs
			下降，I_{REF} = 1μA	CSO：SHE		4		
				CSO：TID		7.6		
		10nA 至 100nA（比率 1:10）	上升，I_{REF} = 1μA			1.5		
			下降，I_{REF} = 1μA	CSO：SHE		4		
				CSO：TID		5		
		10nA 至 1μA（比率 1:100）	上升，I_{REF} = 1μA			0.25		
			下降，I_{REF} = 1μA	CSO：SHE		4		
				CSO：TID		6		
		1mA 至 10mA（比率 1:10）	上升，I_{REF} = 1μA			1		
			下降，I_{REF} = 1μA			1		
电压基准								
	带隙电压					2.5		V
	错误					±0.15	±1	%
		T_A = -5°C 至 75°C				±25		ppm/℃
		V_S = 4.8V 至 11V				±30		ppm/V
		I_O = ±2mA				±200		ppm/mA
I_{SC}	短路电流					±10		mA
电源								
I_Q	静态电流	I_O = 0	CSO：SHE			±10	±15	mA
			CSO：TID			±6.3	±15	

(1) 对数一致性误差是 VO 与 Log (I1/I2) 曲线的最佳拟合直线的峰值偏差，以峰峰值满量程输出的百分比表示。比例因子 K 等于输入电流每变化 1 个数量级输出电压为 0.375V。
(2) 核心对数函数的比例因子经微调后为：输入电流每变化 1 个数量级，输出电压为 0.375V。
(3) 根据设计确定。
(4) 对于任意 I_1/I_2 的比率，当分别考量 I 和 I2 时，最坏情况下的总误差为两者误差中的较大值。
(5) 总误差包括失调电压、偏置电流、增益以及对数一致性。

Copyright © 2025 Texas Instruments Incorporated

(6) 小信号带宽 (3dB) 和瞬态响应是输入电流电平的函数。输入电流幅度越小，带宽就越低。

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性：V_S = ±5V

在 T_A = 25°C，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。对于交流测量，小信号表示最高约为直流电平的 10%。

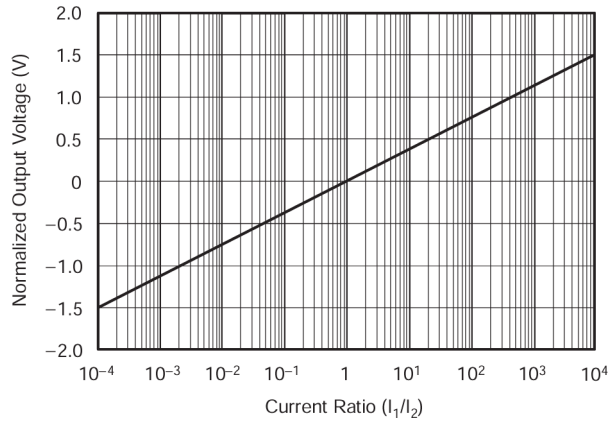


图 5-1. 归一化传递函数

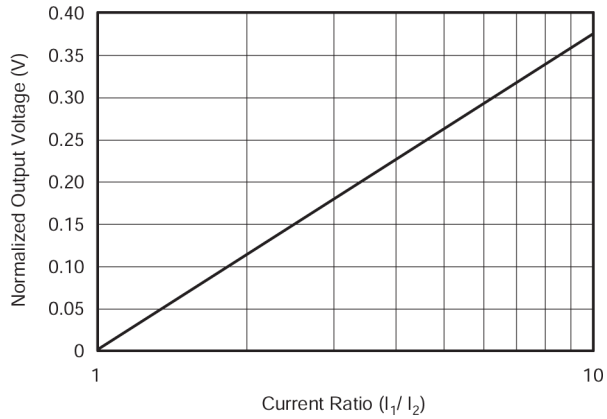


图 5-2. 归一化传递函数的一个周期

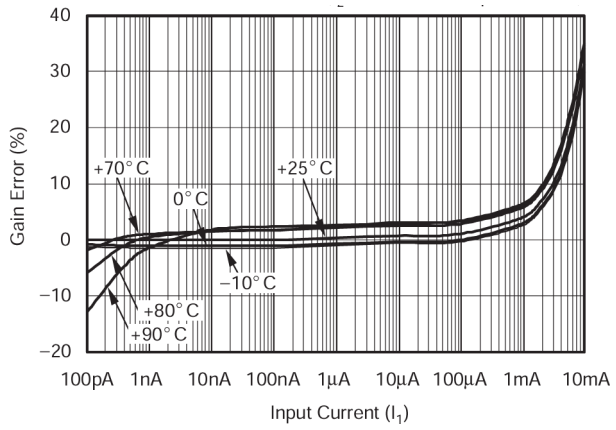


图 5-3. 比例因子误差 (I_2 =基准 100pA 至 10mA)

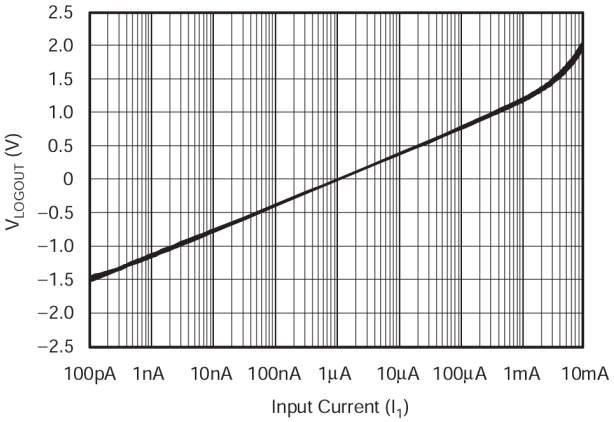


图 5-4. V_{LOGOUT} 与 I_1 输入间的关系 (I_2 = 1 µ A)

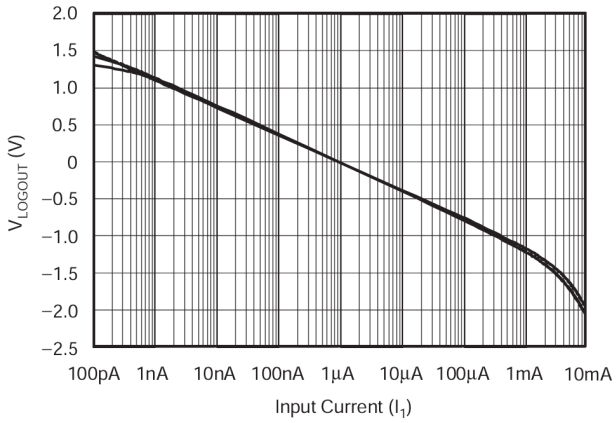


图 5-5. V_{LOGOUT} 与 I_2 输入间的关系 (I_1 = 1 µ A)

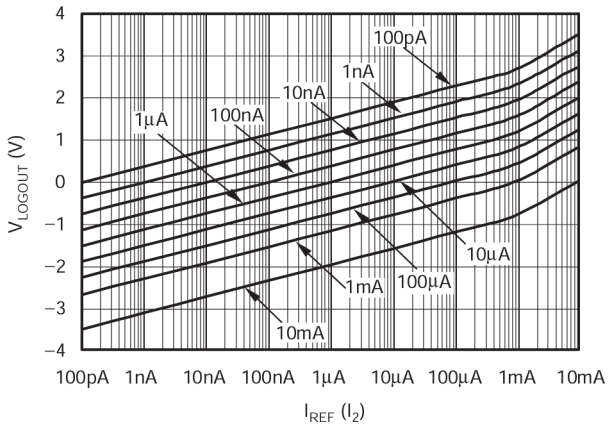


图 5-6. V_{LOGOUT} 与 I_{REF} 间的关系

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性：V_S = ±5V （续）

在 T_A = 25°C，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。对于交流测量，小信号表示最高约为直流电平的 10%。

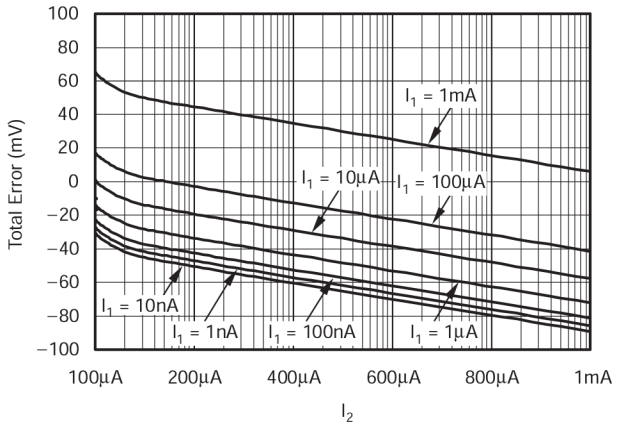


图 5-7. 80°C 时的平均总误差

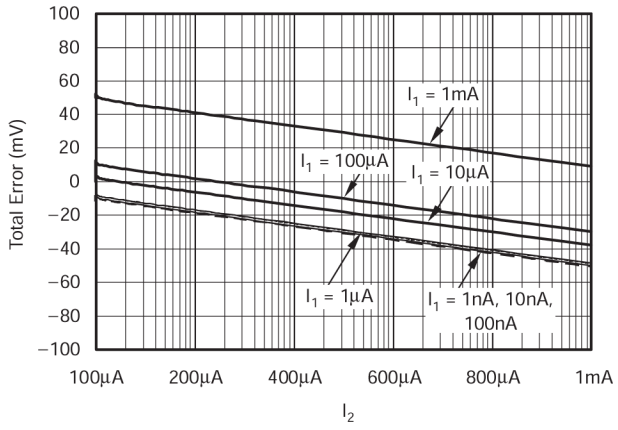


图 5-8. 25°C 时的平均总误差

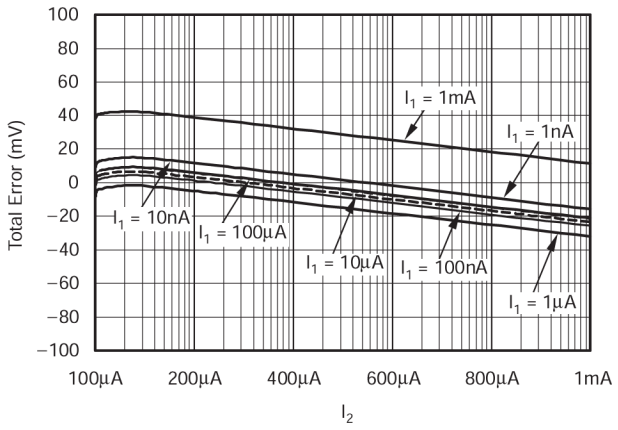


图 5-9. -10°C 时的平均总误差

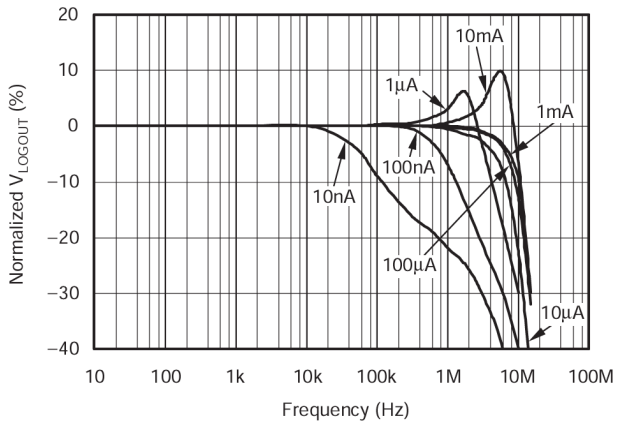


图 5-10. 小信号 V_{LOGOUT}

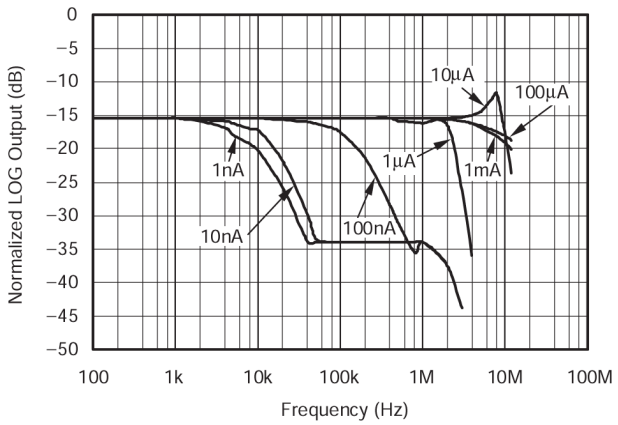


图 5-11. 小信号交流响应 I_1（10% 正弦调制）

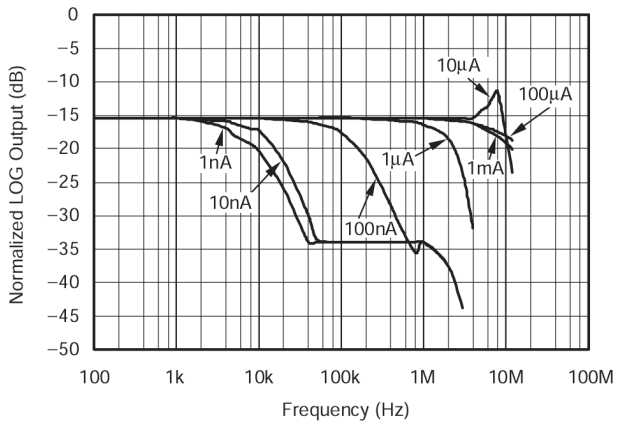


图 5-12. 小信号交流响应 I_2（10% 正弦调制）

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性：V_S = ±5V （续）

在 T_A = 25°C，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。对于交流测量，小信号表示最高约为直流电平的 10%。

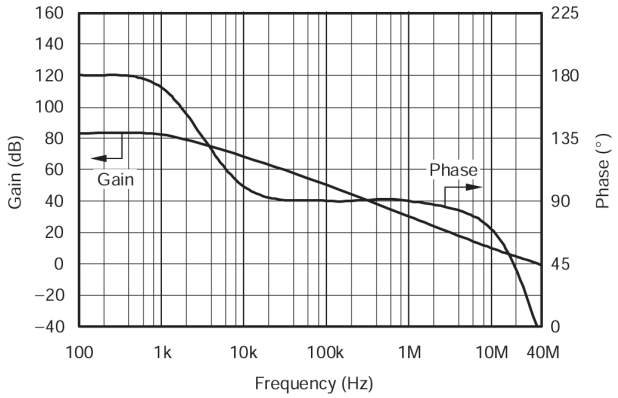
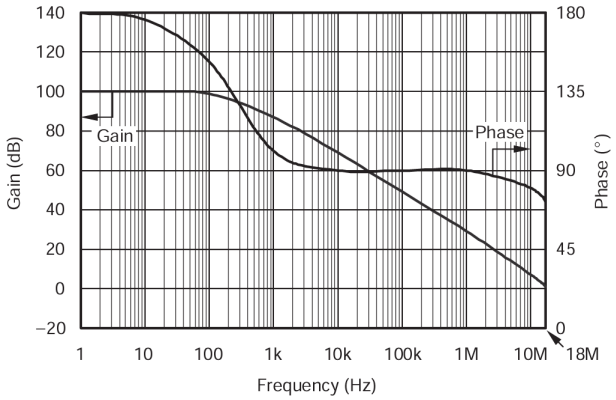
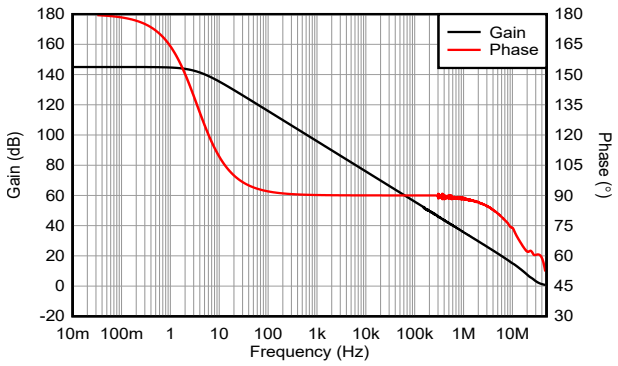


图 5-13. A_3 增益和相位与频率间的关系



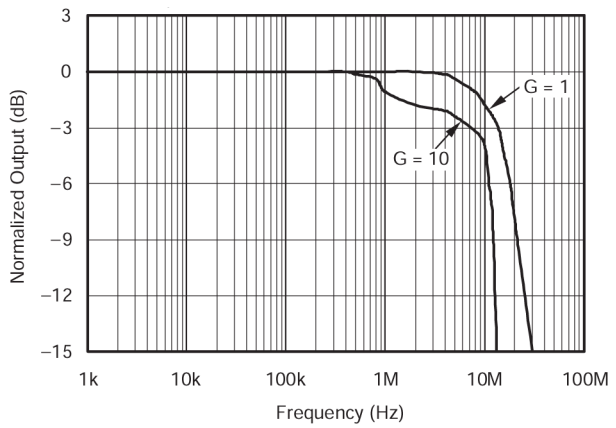
CSO：SHE

图 5-14. A_4 和 A_5 增益和相位与频率间的关系



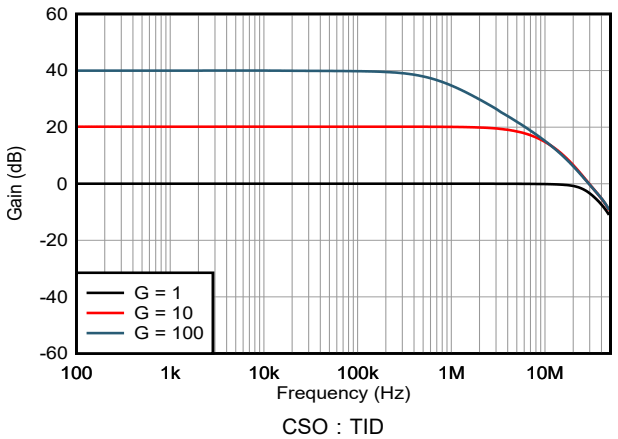
CSO：TID

图 5-15. A_4 和 A_5 增益和相位与频率间的关系



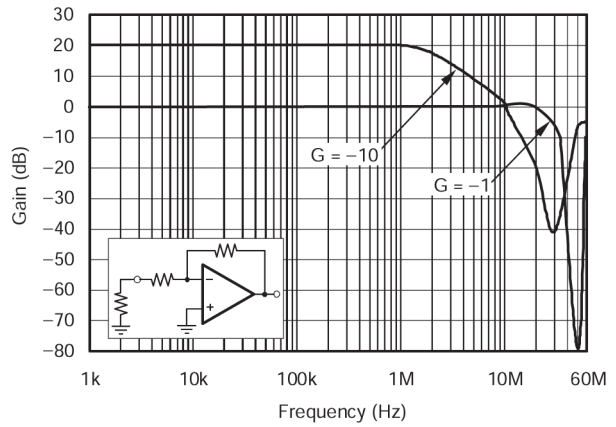
CSO：SHE

图 5-16. A_4 和 A_5 非反相闭环响应



CSO：TID

图 5-17. A_4 和 A_5 非反相闭环响应



CSO：SHE

图 5-18. A_4 和 A_5 反相闭环响应

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性：V_S = ±5V （续）

在 T_A = 25°C，V_{LOGOUT} R_L = 10kΩ，V_{CM} = GND，所有芯片原产地 (CSO) 的条件下测得，除非另有说明。对于交流测量，小信号表示最高约为直流电平的 10%。

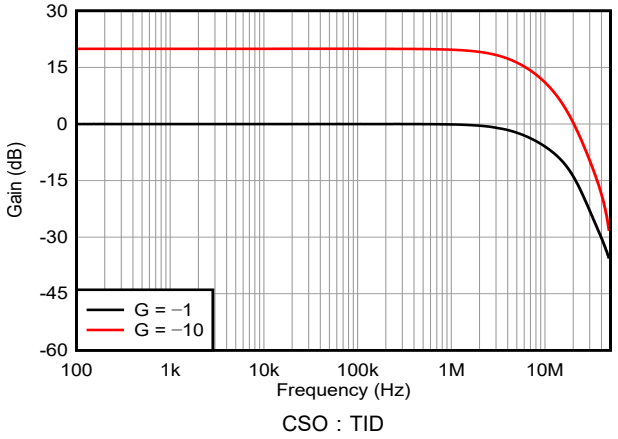


图 5-19. A_4 和 A_5 反相闭环响应

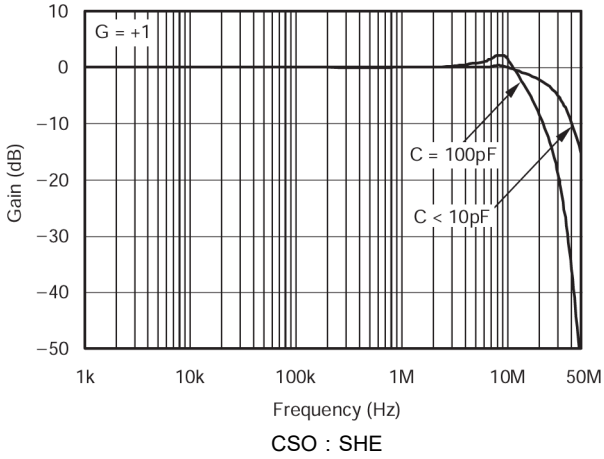


图 5-20. A_4 和 A_5 容性负载响应

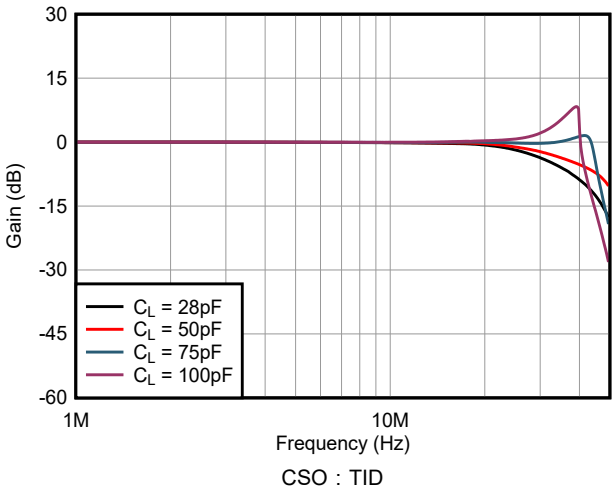


图 5-21. A_4 和 A_5 容性负载响应

6 详细说明

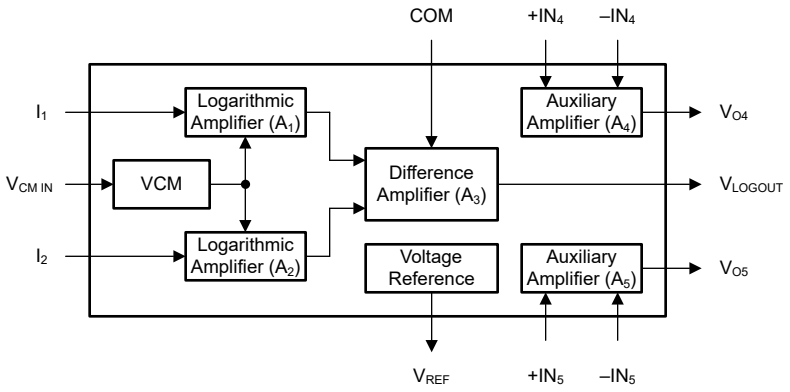
6.1 概述

LOG114 专为测量通信、激光、医疗和工业系统中的低电平和宽动态范围电流而设计。该器件会计算输入电流或电压相对于参考电流或电压（对数跨阻放大器）的对数或对数比率。

无论是在双极性 (±5V) 还是单极性 (5V) 电源下，其设计都能在宽动态范围的输入信号下实现高精度。片上集成了特殊的温度漂移补偿电路。在对数比应用中，信号电流可以来自高阻抗源，例如光电二极管或与低阻抗电压源串联的电阻器。参考电流由与精密内部电压基准、光电二极管或有源电流源串联的一个电阻器提供。

V_{LOGOUT} 处的输出信号具有每输入电流数量级 0.375V 的比例因子，这对输出进行了限制，使输出信号在 5V 或 10V 的范围内。输出可以直接数字化，或者使用可用的附加放大器之一进行缩放和偏移，以匹配各种不同的 ADC 输入范围。稳定的直流性能支持其在宽温度范围内精确测量低电平信号。LOG114 的额定工作温度范围是 - 5°C 至 75°C，并且可以在 - 40°C 至 85°C 的温度下工作。

6.2 功能方框图



6.3 特性说明

6.3.1 对数和差分放大器

LOG114 使用两个匹配的对数放大器（A_1 和 A_2，反馈环路中带有对数二极管）分别生成输出 log (I_1) 和 log (I_2)。增益为 6.25 的差分放大器 (A_3) 从 A_1 的输出中减去 A_2 的输出，得到 [log(I_1) − log(I_2)] 或 log(I_1/I_2)。A_1 和 A_2 对数放大器的对称设计允许 I_1 和 I_2 互换使用，并在不同频率下提供良好的带宽和相位特性。

6.3.2 COM 电压范围

COM 引脚上的电压用于将差分放大器 A_3 偏置到线性范围内。该电压可提供 V_{LOGOUT} 电压的非对称偏移。

6.3.3 $V_{CM\ IN}$

$V_{CM\ IN}$ 引脚用于将 A_1 和 A_2 放大器偏置到共模输入电压范围，即 (V−) + 1.5V 至 (V+) − 1.5V。

6.3.4 辅助运算放大器

LOG114 具有两个额外的宽带宽放大器，即 A_4 和 A_5。这些放大器用于支持单端至差分转换或单端增益、缩放、偏移、阈值检测、滤波或其他功能等功能。

为了验证运算放大器的稳定性，有时需要隔离电阻器或 R_{iso}，尤其是在运算放大器驱动容性负载时。图 6-1 是隔离电阻器架构的示例。

Copyright © 2025 Texas Instruments Incorporated

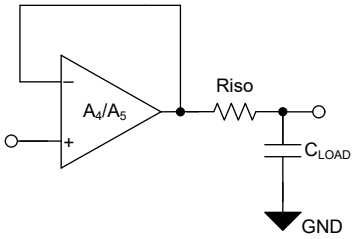


图 6-1. 隔离电阻器示例

如图 5-21 所示，对于 50pF 以上的容性负载，需在电路中包含一个 R_{iso}，以保持至少 45° 的相补角。

运算放大器不稳定的另一个原因可能是采用了较大的阻抗反馈电阻器。这种不稳定性导致反馈电阻器与辅助放大器的内部输入电容器发生相互作用。有两种方法可以纠正这种不稳定情况。第一种是降低反馈环路中的电阻器值。

第二种方法，如 图 6-2 中所示，在反馈环路中放置一个与反馈电阻器并联的反馈电容。

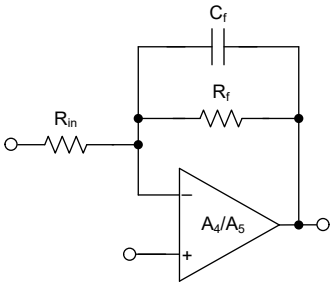


图 6-2. 反馈电容器示例

6.4 器件功能模式

该器件有一种运行模式，适用于在*建议运行条件* 下运行的情况。

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

7.1.1 传递函数

LOG114 的理想传递函数为：

$$V_{LOGOUT} = 0.375 \times \log\left(\frac{I_1}{I_2}\right) \quad (1)$$

这个传递函数可以在典型特性曲线 图 5-6 中以图形方式查看。

当基准电压或失调电压 (V_{COM}) 连接到 COM 引脚时，会在公式中引入额外的偏移项：

$$V_{LOGOUT} = 0.375 \times \log\left(\frac{I_1}{I_2}\right) + V_{COM} \quad (2)$$

7.1.2 输入电流范围

要保持指定的精度，请将 LOG114 的输入电流范围限制为 100pA 至 3.5mA。超出此范围的输入电流会影响 LOG114 性能。输入电流大于 3.5mA 会导致非线性增加。包含 10mA 的绝对最大输入电流额定值是为了防止过大的功耗损坏输入晶体管。

7.1.3 设置参考电流

当 LOG114 用于计算对数时，I_1 或 I_2 中任意一个可以保持恒定，作为彼此比较的参考电流 (I_{REF})。如 图 7-1 中所示，I_2 用作 I_{REF} 并使用片上 2.5V V_{REF} 引脚生成。

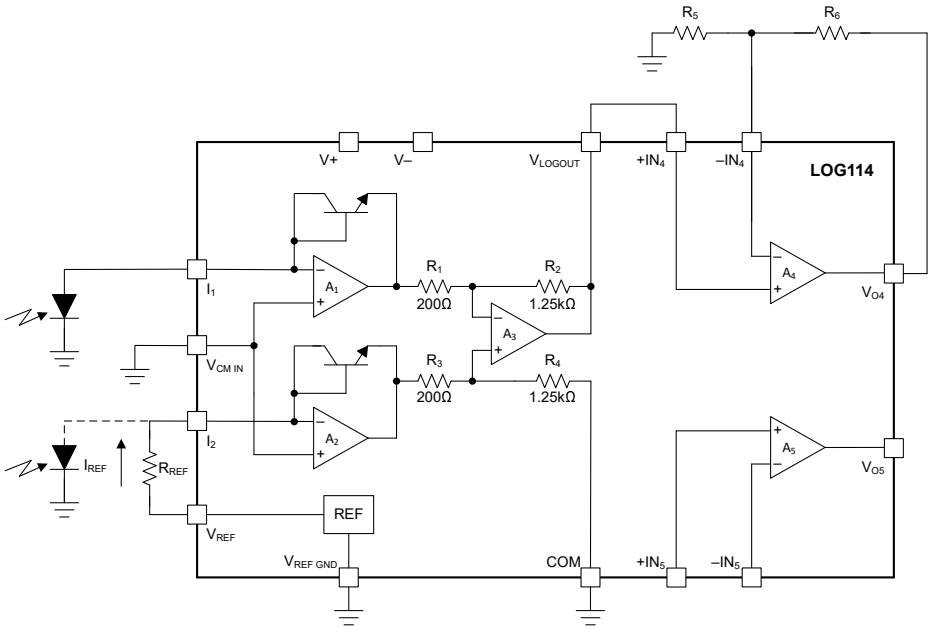


图 7-1. 设置 I_{REF} 的示例

Copyright © 2025 Texas Instruments Incorporated

在较低的电流值 (< 20nA) 下可能难以获得准确的 I_{REF}。与其选择 I_{REF} 值等于 $I_{SIGNAL\ (min)}$，不如像 方程式 3 中所示，选择将 I_{REF} 位于整个信号范围的中心位置，这样可以实现更高的精度。

$$I_{REF} = I_{SIGNAL\ (min)} \times \sqrt{\frac{I_{SIGNAL\ (max)}}{I_{SIGNAL\ (min)}}} \quad (3)$$

例如，对于 1nA 至 1mA 的信号范围，将数值代入 方程式 3 后，I_{REF} = 1 μA。与使用 1nA 作为参考电流相比，使用 1 μA 直流电流电平作为参考电流可提供更高的精度（直流精度、温度稳定性和更低的噪声）。

参考电流可以来自具有一个或多个电阻器的电压源。使用单个电阻器时，该值可能很大，具体取决于 I_{REF}。如果 I_{REF} 为 10nA 且使用 2.5V 电压源：

$$R_{REF} = \frac{V_{SOURCE}}{I_{REF}} = \frac{2.5V}{10nA} = 250M\Omega \quad (4)$$

可以使用分压器 T 型网络电路来减小电阻器值，如 图 7-2 中所示。使用该方法时，应考虑放大器输入失调电压可能导致的误差。在±5V 的电源系统中，放大器 A_1 的输入失调电压最大值为 4mV，在 5V 的电源系统中，最大值为 7mV。同时，还应考虑电阻器温度稳定性和噪声影响。

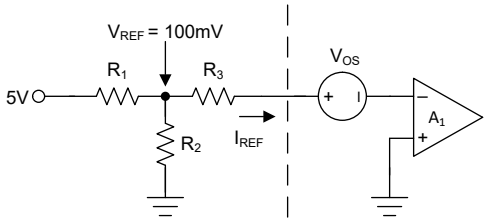


图 7-2. 用于参考电流的 T 型网络

V_{REF} 可以是外部精密电压基准，也可以是 LOG114 的片上 2.5V 电压基准。

I_{REF} 可从外部电流源获得，如 图 7-3 中所示。

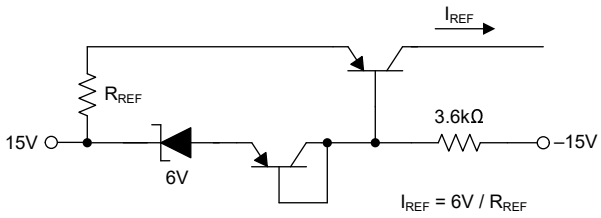


图 7-3. 温度补偿电流源

7.1.4 负输入电流

LOG114 仅在正输入电流（常规电流流入输入电流引脚）下工作。在需要负输入电流的情况下，可以参阅 图 7-4、图 7-5 和 图 7-6 中的示例电路。

Copyright © 2025 Texas Instruments Incorporated

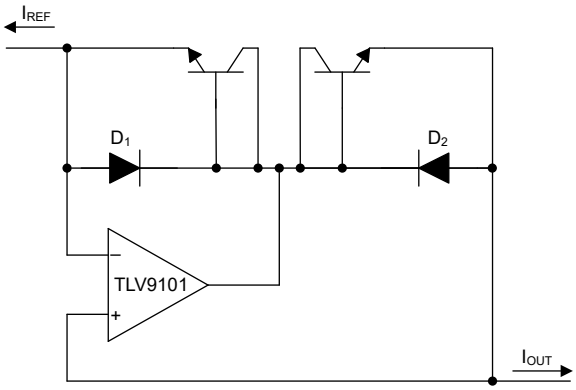


图 7-4. 电流逆变器/电流源

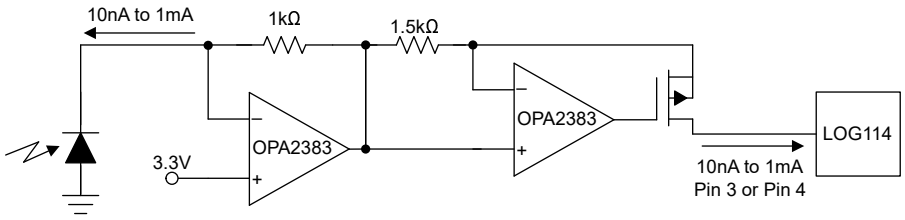


图 7-5. 精密电流逆变器/电流源

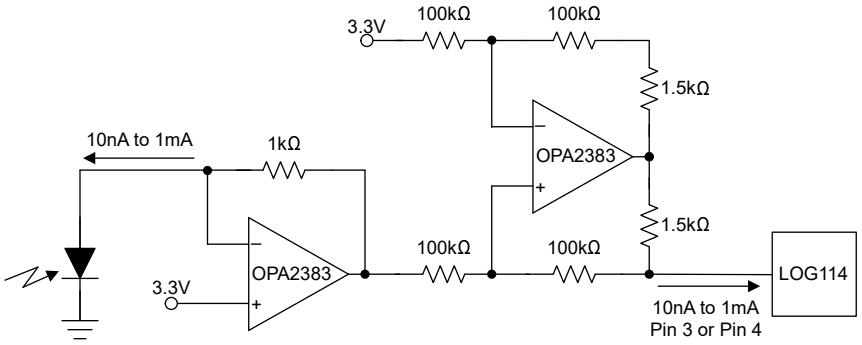


图 7-6. 精密电流逆变器/电流源

7.1.5 电压输入

LOG114 针对电流输入进行了优化。电压输入可以通过使用带有串联电阻器的低阻抗电压源直接处理，但动态输入范围限制在大约三个数量级的输入电压。存在此限制的原因在于所需输入电压的大小以及相应串联电阻器的大小。对于 10nA 的输入电流，需要一个 10V 电压源和一个 1GΩ 电阻器。必须考虑这些来源的电压和电流噪声，这些噪声会限制该技术的实用性。

7.1.6 高电流线性度校正

LOG114 能够处理宽动态范围的电流，从低于 100pA 的电流（在精心设计的 PCB 中）到高电流应用中的 10mA。LOG114 专为高速而设计，因此在 LOG114 内部为放大器 A_1 和 A_2 提供反馈的晶体管具有较小的串联电阻 R_S。当输入电流超过大约 1mA 时，这个小串联电阻会导致 LOG114 传递函数产生偏差。方程式 5 给出了显示这种偏差的 V_{LOGOUT} 修正公式。

$$V_{LOGOUT} = 0.375 \times \log\left(\frac{I_1}{I_2}\right) + I_1 \times R_S + 2 \quad (5)$$

Copyright © 2025 Texas Instruments Incorporated

高电流线性度校正电路（参见 图 7-7）通过使用 R_2、R_3 和 R_4 以及放大器 A_5 生成与输入电流 I_1 成比例的误差信号。电阻器 R_1 用于对生成的输出信号进行适当的电平转换。然后，运算放大器 A_5 的输出信号以从输出 V_{LOGOUT} 中减去误差信号的方式耦合到运算放大器 A_4 的输入。

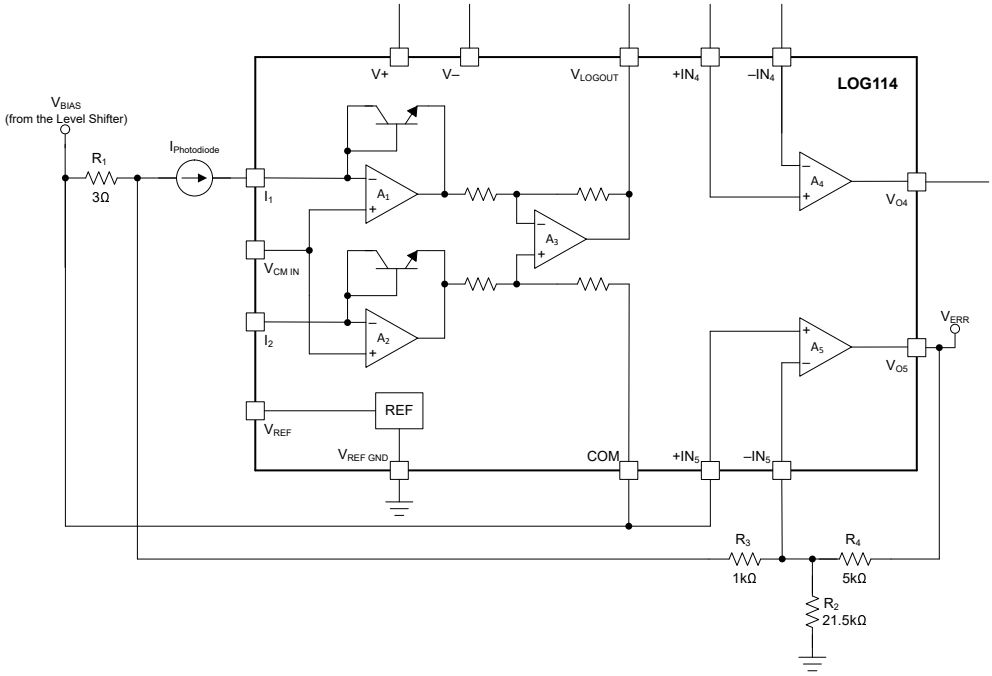


图 7-7. 高电流线性度校正电路

7.1.7 误差源

7.1.7.1 精度

对数比放大器的精度考虑因素比其他放大器稍微复杂一些。这种复杂性的存在是因为传递函数是非线性的，并且有两个输入，每个输入都可以在宽动态范围内变化。任何输入组合的精度均由总误差规格决定。

7.1.7.2 总误差

总误差是指实际输出与理想输出之间的偏差。因此：

$$V_{LOGOUT\ (actual)} = V_{LOGOUT\ (ideal)} \pm Total_Error \quad (6)$$

方程式 6 表示在电流输入模式下运行时，通常与对数放大器相关的所有单独误差分量的总和。对于任意给定的 I_1/I_2 比率，当分别考量 I_1 和 I_2 时，最坏情况下的误差为两者误差中的较大值。温度也会影响总误差。

7.1.7.3 误差 RTO 和 RTI

与任何传递函数一样，该函数生成的误差可以输出为基准 (RTO) 或以输入为基准 (RTI)。对数放大器具有独特的特性，无论实际输入电平如何，输出端的误差电压都对应于输入的恒定百分比。

7.1.7.4 对数一致性

对于 LOG114，对数一致性的计算方式与线性度相同，并以半对数刻度绘制为 I_1/I_2。在许多应用中，对数一致性是最重要的规格参数。这种情况成立是因为偏置电流误差可以忽略不计（LOG114 为 5pA），并且比例因子和偏移误差可以通过系统校准调整为零或消除。这些因素导致对数一致性成为误差的主要来源。

对数一致性定义为 V_{LOGOUT} 与 $\log(I_1/I_2)$ 曲线的最佳拟合直线的峰值偏差。对数一致性以理想满量程输出的百分比表示。因此，在 *m* 个数量级上以伏特表示的非线性误差为：

Copyright © 2025 Texas Instruments Incorporated

$$V_{LOGOUT\ (nonlinear)} = 0.375\frac{V}{decade} \times 2Nm \quad (7)$$

其中

- N 是对数一致性误差，以百分比为单位

7.1.7.5 单个误差分量

带有电流输入的理想传递函数为：

$$V_{LOGOUT\ (IDEAL)} = 0.375 \times \log\left(\frac{I_1}{I_2}\right) \quad (8)$$

带有主要误差分量的实际传递函数为：

$$V_{LOGOUT\ (actual)} = 0.375 \times \left(1 \pm \Delta K\right) \times \log\left(\frac{I_1}{I_2}\right) \pm 2Nm \pm V_{OSO} \quad (9)$$

其中：

- ΔK =增益误差（0.4%、典型值、如*电气特性*表中所指定）
- I_{B1} = A_1 的偏置电流（5pA，典型值）
- I_{B2} = A_2 的偏置电流（5pA，典型值）
- m =指定对数一致性误差所涉及的数量级数量
- N =对数一致性误差（当 m 为 5 个数量级时，典型值为 0.1%；当 m 为 7.5 个数量级时，典型值为 0.9%）
- V_{OSO} =输出失调电压（对于 ±5V 电源，典型值为 11mV；对于 + 5V 电源，典型值为 14mV）

为了确定由这些误差分量引起的典型误差，首先计算理想输出。然后再次计算输出，这次包括各个误差分量。然后使用 方程式 10 确定误差百分比：

$$\%\ error = \left|\frac{V_{LOGOUT\ (ideal)} - V_{LOGOUT\ (typical)}}{V_{LOGOUT\ (ideal)}}\right| \times 100\,\% \quad (10)$$

例如，在一个配置为测量五个数量级的系统中，I_1 = 1mA 且 I_2 = 10 μA：

$$V_{LOGOUT\ (ideal)} = 0.375 \times \log\left(\frac{10^{-3}}{10^{-5}}\right) = 0.75V \quad (11)$$

$$V_{LOGOUT\ (typical)} = 0.375\left(1 \pm 0.004\right) \times \log\left(\frac{10^{-3} - 5 \times 10^{-12}}{10^{-5} - 5 \times 10^{-12}}\right) \pm 2\left(0.001\right)\left(5\right) \pm 0.011 \quad (12)$$

使用正误差分量（ΔK Ω、+2Nm 和+V_{OSO}）来计算最大典型输出：

$$V_{LOGOUT\ (typical)} = 0.774V \quad (13)$$

因此，误差的百分比为：

$$\%\ error = \left|\frac{0.75 - 0.774}{0.75}\right| \times 100\,\% = 3.2\,\% \quad (14)$$

Copyright © 2025 Texas Instruments Incorporated

7.2 典型应用

7.2.1 双电源配置的设计示例

在给定以下条件的情况下：

表 7-1. 双电源参数的设计参数示例

参数	示例值
正电源电压	5V
负电源电压	-5V
输入信号	100pA 至 10mA
基准电压	2.5V
输出电压	0V 至 2.5V

1. 由于 LOG114 的对称性，可以选择 I_1 或 I_2 作为信号输入引脚。选择 I_1 作为基准会使运算放大器 A_4 周围的电阻器网络更简单。（注意：电流必须流入 I_1 和 I_2 引脚。）
2. 选择参考电流的大小。信号 (I_2) 跨越八个数量级，因此将 I_1 设置为 1 μA，即比 I_2 最小值高四个数量级。（请注意，该值不一定要设置在中间。如果 I_2 跨越七个数量级，则 I_1 可以设置为比最小值高三个数量级，比 I_2 最大低四个数量级。）这种配置会在负向产生更大的摆幅幅度，当电流信号减小时，能提供更高的灵敏度 ($\Delta V_{O4}/\Delta I_2$)。
3. 使用 方程式 1 计算 V_{LOGOUT} 处对数输出的预期范围：

$$\text{For}\quad I_2 = 10\text{mA}: \tag{15}$$
$$V_{LOGOUT} = 0.375 \times \log\left(\frac{1\mu A}{10\text{mA}}\right) = -1.5\text{V} \quad \text{For}\quad I_2 = 100\text{pA}:$$
$$V_{LOGOUT} = 0.375 \times \log\left(\frac{1\mu A}{100\text{pA}}\right) = 1.5\text{V}$$

因此，放大器 A_3 输出端的预期电压范围为：

$$-1.5\text{V} \le V_{LOGOUT} \le 1.5\text{V} \tag{16}$$

4. A_4 放大器缩放和偏移 V_{LOGOUT} 信号以供 ADC 使用，公式如下：

$$V_{O4} = \left(-G_{A_4} \times V_{LOGOUT}\right) + V_{OFFSET} \tag{17}$$

A_4 放大器的额定输出摆幅范围为 (V−) +0.5V 至 (V+) − 0.5V。

因此，选择最终的 A_4 输出：

$$0\text{V} \le V_{O4} \le 2.5\text{V} \tag{18}$$

此输出使得 3V 的 V_{LOGOUT} 范围对应 2.5V 的输出范围，因此 A_4 需要 5/6 的增益。

5. 当 I_2 = 10mA 时，V_{LOGOUT} =−1.5V。使用步骤 4 中的 方程式 19：

$$0\text{V} = \frac{-2.5\text{V}}{3\text{V}} \times \left(-1.5\text{V}\right) + V_{OFFSET} \tag{19}$$

因此，V_{OFFSET} = 1.25V

这使得 A_4 公式为：

$$V_{O4} = \frac{-5}{6}(V_{LOGOUT}) + 1.25 \tag{20}$$

将 V_{LOGOUT} 替换为 方程式 1，可使系统的整体函数为：

Copyright © 2025 Texas Instruments Incorporated

$$V_{O4} = -0.347 \times \log\left(\frac{I_1}{I_2}\right) + 1.25V \quad (21)$$

A_4 的外部电阻器值如 图 7-8 中所示。

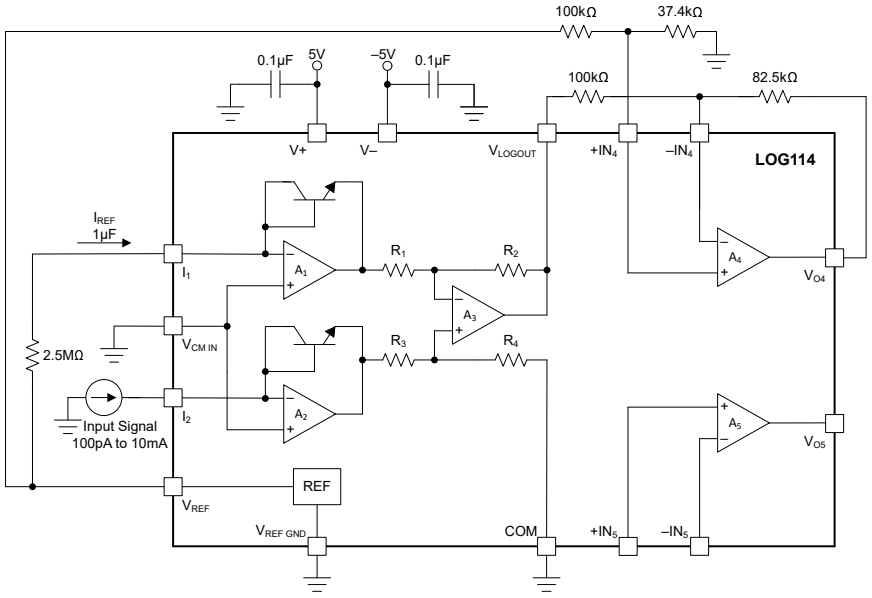


图 7-8. 跨越八个数量级实现优越精度的双电源配置示例

7.2.2 单电源配置的设计示例

在给定以下条件的情况下：

表 7-2. 单电源参数的设计参数示例

参数	示例值
正电源电压	5V
负电源电压	0V
输入信号	100pA 至 10mA
基准电压	2.5V
输出电压	0.5V 至 2.5V

1. 选择 I_1 或 I_2 作为信号输入引脚。本示例使用 I_2。选择 I_1 作为参考电流会使运算放大器 A_4 周围的电阻器网络更简单。（注意：电流仅流入 I_1 和 I_2 引脚。）
2. 选择参考电流的大小。由于信号 (I_2) 跨越八个数量级，因此将 I_1 设置为 1 µA，即比 I_2 最小值高四个数量级，比 I_2 最大值低四个数量级。（请注意，该值不一定要设置在中间。如果 I_2 跨越七个数量级，则 I_1 可以设置为比最小值高三个数量级，比 I_2 最大低四个数量级。）这种配置会在负向产生更大的摆幅幅度，当电流信号减小时，能提供更高的灵敏度 ($\Delta V_{O4}/\Delta I_2$)。
3. 使用 方程式 1 计算 V_{LOGOUT} 处对数输出的预期范围：

$$\text{For } I_2 = 10mA: \quad (22)$$
$$V_{LOGOUT} = 0.375 \times \log\left(\frac{1\mu A}{10mA}\right) = -1.5V \quad \text{For } I_2 = 100pA: V_{LOGOUT} = 0.375 \times \log\left(\frac{1\mu A}{100pA}\right) = 1.5V$$

因此，放大器 A_3 输出端的预期电压范围为：

$$-1.5V \le V_{LOGOUT} \le 1.5V \quad (23)$$

Copyright © 2025 Texas Instruments Incorporated

这个结果在双电源系统（V+ = 5V，V– = −5V）中是可以接受的，因为在这种系统中输出可以摆动到地电位以下，但这个结果在 5V 单电源系统中不适用。因此，必须向系统添加失调电压。

4. 选择一个失调电压 V_{COM}，让输出居中位于 (V−)+ 0.6V 和 (V+)−0.6V 之间，此区间为 A_3 放大器的满量程输出能力范围。选择 V_{COM} = 2.5V，并使用 方程式 2 重新计算 V_{LOGOUT} 的预期电压输出范围，结果为：

$$1V \le V_{LOGOUT} \le 4V \tag{24}$$

5. A_4 放大器缩放和偏移 V_{LOGOUT} 信号以供 ADC 使用，公式如下：

$$V_{O4} = -G_{A_4} \times V_{LOGOUT} + V_{OFFSET} \tag{25}$$

A_4 放大器的额定输出摆幅范围为 (V−) +0.5V 至 (V+) − 0.5V。

因此，选择最终的 A_4 输出：

$$0.5V \le V_{O4} \le 2.5V \tag{26}$$

此输出使得 3V 的 V_{LOGOUT} 范围对应 2V 的输出范围，因此 A_4 需要 2/3 的增益。

6. 当 I_2 = 10mA 时，V_{LOGOUT} = 1V 且 V_{O4} = 2.5V。使用步骤 5 中的 方程式 25：

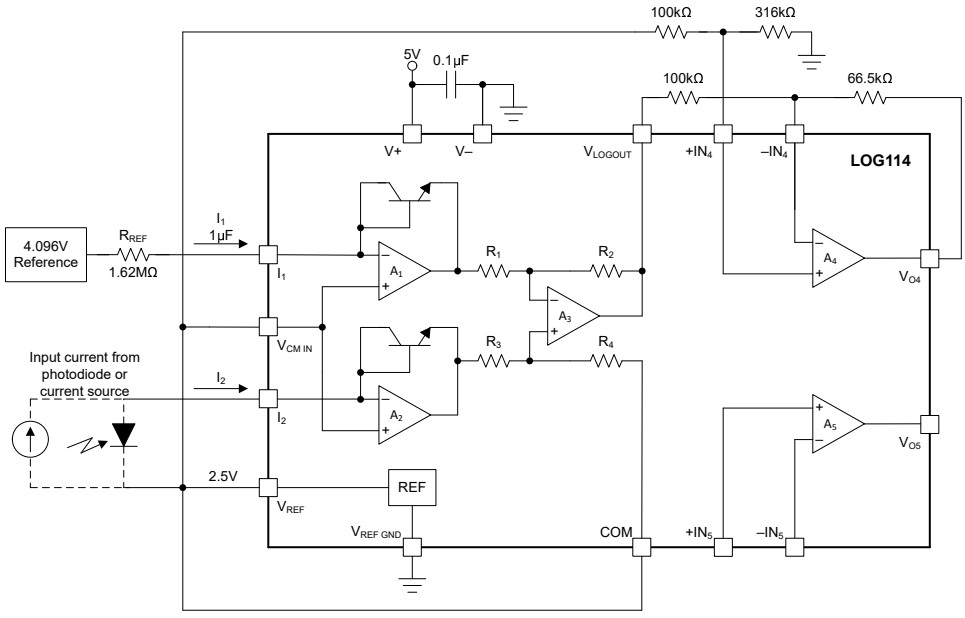
$$2.5V = \frac{-2V}{3V} \times (1V) + V_{OFFSET} \tag{27}$$

因此，V_{OFFSET} = 3.17V

V_{O4} =−2/3 (V_{LOGOUT})+ 3.17 的 A_4 放大器配置如 图 7-10 中所示。

整体传递函数为：

$$V_{O4} = -0.25 \times \log\left(\frac{I_1}{I_2}\right) + 1.5V \tag{28}$$



A. 在单电源配置中，$V_{CM\ IN}$ 必须连接至 ≥ 1V。

B. 光电二极管的阴极返回到 V_{REF}，从而使光电二极管两端出现零偏置。阴极可以返回到比 $V_{CM\ IN}$ 更正的电压，以产生反向偏置，从而减少光电二极管电容，提高速度。

图 7-9. 超过八个数量级测量值的单电源配置示例

Copyright © 2025 Texas Instruments Incorporated

可以使用类似的过程来配置外部轨到轨输出运算放大器，例如 OPA383。OPA383 运算放大器可以向下摆动至接近 0V（有关详细信息，请参阅 OPA383 数据表），因此比例因子可近似取为 2.5/3，相应的 V_{OFFSET} 为 1.24V。图 7-10 显示了这种电路配置。

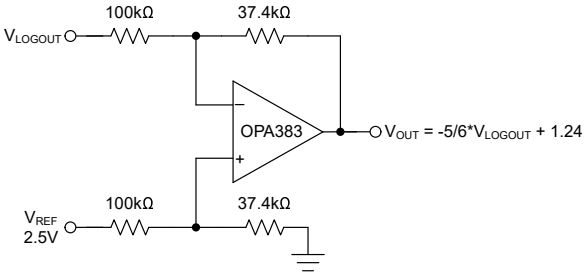


图 7-10. 用于对转至 ADC 级的输出进行缩放和偏移的运算放大器配置

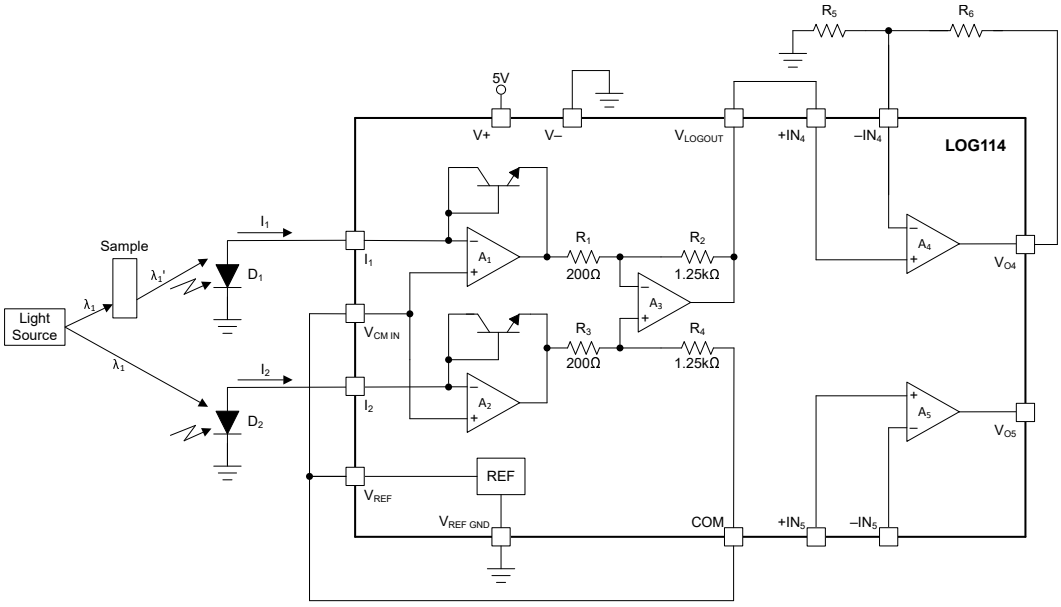
7.2.3 双电源工作的优点

LOG114 通过将 COM 引脚电平转换为半电源并提高输入放大器的共模电压（$V_{CM\ IN}$ 引脚），在由 5V 单电源供电时具有良好的性能。这种电平转换使输入放大器处于线性工作范围内。但是，采用双 ±5V 电源运行 LOG114 也有一些优点。这些优点包括：

1. 无需 4.096V 精密基准电压源
2. 消除由电平转换电压的噪声和温度漂移引起的少量额外误差源
3. 从而增加光电二极管上的反向偏置电压幅度

7.2.4 对数比

对数比放大器较常见的用途之一是测量吸光度。有关典型应用，请参阅 图 7-11。样品的吸光度为 $A = \log \lambda_1' / \lambda_1$.如果 D_1 和 D_2 匹配，则 $A \propto (0.375V) \log(I_1/I_2)$。



A. $V_{LOGOUT} = 0.375 \times \log(I_1/I_2)$.
B. $V_{O4} = 0.375 \times K \times \log(I_1/I_2)$, $K = 1 + R_6/R_5$.

图 7-11. 使用 LOG114 测量吸光度

Copyright © 2025 Texas Instruments Incorporated

7.2.5 数据压缩

在许多应用中，对数传递函数的压缩效应非常实用。例如，在 12 位 ADC 之前使用 LOG114 可以产生与 20 位转换器（如 ADS7818 或 ADS7834）等效的动态范围。

7.2.6 由 3.3V 电压供电运行

对于只有 3.3V 电源的系统，可以使用 TPS60241 零纹波开关电容器降压/升压转换器（输入 2.7V 至 5.5V，输出 5V）为 LOG114 生成 5V 电源（请参阅图 7-12）。

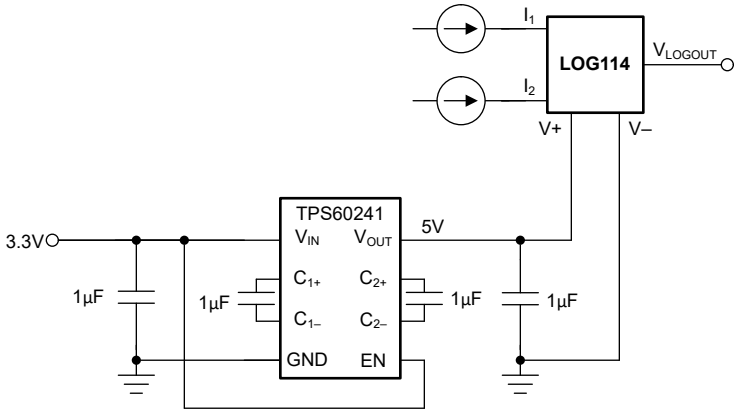


图 7-12. 从 3.3V 电源生成 5V 电源

同样，TPS6040 负电荷泵可以连接到 TPS60241 的 5V 输出，以生成 −5V 电源，从而为 LOG114 生成 ±5V 电源（请参阅图 7-13）。

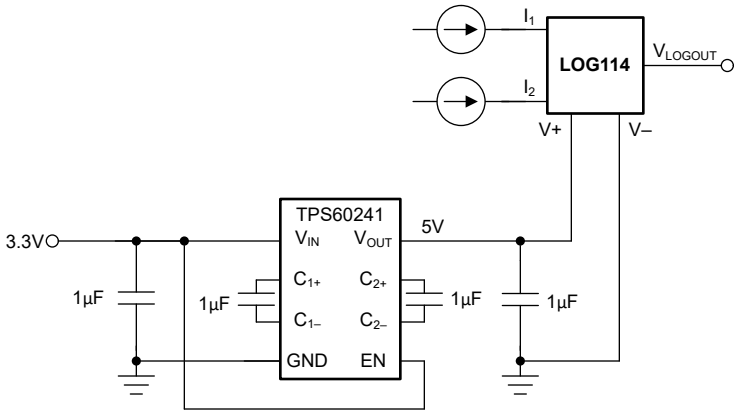


图 7-13. 从 3.3V 电源生成 ±5V 电源

7.2.7 掺铒光纤放大器 (EDFA)

LOG114 适用于光纤网络系统。图 7-14 展示了典型 EDFA 应用中 LOG114 的方框图。此应用使用两个对数放大器来测量放大器的光输入和输出功率。差分放大器将两个对数放大器的对数输出信号相减，并将一个误差电压施加到比例积分微分 (PID) 控制器上。控制器输出调节一个电压控制电流源 (V_{CCS})，后者然后驱动功率运算放大器和泵激光器。当 PID 上的误差电压为零时，就会实现所需的光学增益。

对数比率函数就是 EDFA 的光功率增益。该电路路形成了一个自动功率电平控制环路。

由于 LOG114 本身具有对数比率功能，所以 图 7-14 中所示系统的另一种设计是可行的。因此，可通过将其中一个光电二极管连接到 LOG114 I_1 输入，将另一个连接到 I_2 输入，来省去一个对数放大器。这样就可以省去差动放大器。

Copyright © 2025 Texas Instruments Incorporated

LOG114 的快速上升和下降时间适用于大多数 EDFA 应用（对于 100:1 的电流输入阶跃，通常小于 1 µs）。该器件还可以测量高达八个数量级的非常宽的动态范围。

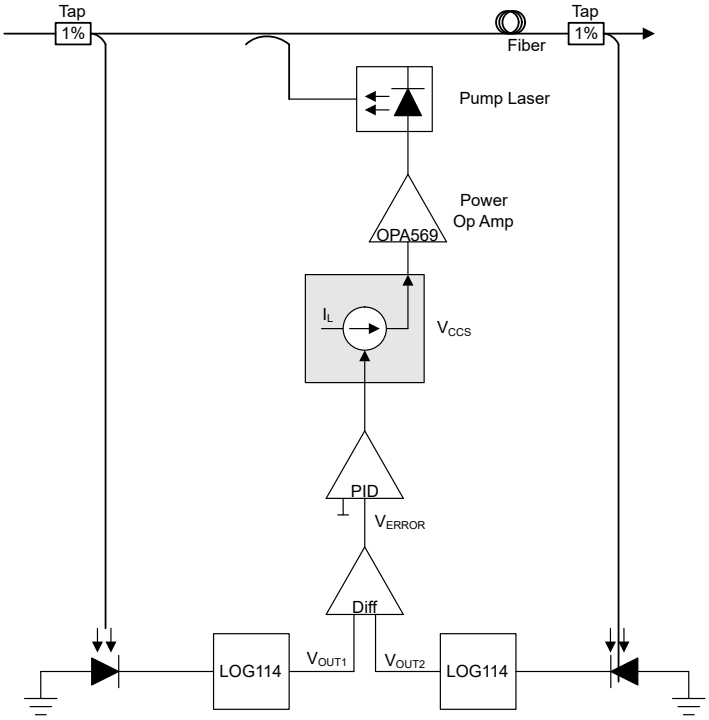


图 7-14. 掺铒光纤放大器 (EDFA) 方框图

Copyright © 2025 Texas Instruments Incorporated

7.3 电源相关建议

为了降低电源线引线电感的影响，TI 建议使用 0.1μF 陶瓷电容器旁路每个电源。将这些电容器尽可能靠近 LOG114 电源引脚与接地端连接，以改善与电源相关的噪声抑制。针对单电源应用，V+ 与接地端之间可以接入单个旁路电容器。

7.4 布局

7.4.1 布局指南

建议使用良好的布局实践。为了使器件具有出色的运行性能，请使用良好的印刷电路板 (PCB) 布局实践，包括：

- 确保次级运算放大器的两个输入路径在源阻抗和电容方面对称且匹配良好，以避免将共模信号转换为差模信号和热电动势 (EMF)。
- 噪声可通过器件的电源引脚和整个电路的电源引脚传播到模拟电路中。旁路电容器通过提供模拟电路的本地低阻抗电源来减少耦合噪声。在每个电源引脚和接地端之间连接低 ESR 0.1μF X7R 陶瓷旁路电容器，放置位置尽量靠近器件。针对单电源应用，V+ 与接地端之间可以接入单个旁路电容器。
- 为 VCM 去耦电容选择 C0G (NP0) 陶瓷电容器，并尽可能靠近 VCM 引脚放置。
- 对于光电检测应用，将光电二极管尽可能靠近 I_1 引脚放置，以最大限度地减小寄生电感。
- 为了减少寄生耦合，请让输入布线尽可能远离电源或输出布线。如果上述布线无法分离，则让敏感性布线与有噪声布线垂直交叉要远优于选择平行的布线方式。
- 尽可能减少热结的数量。信号路径最好在单层内布线，不使用过孔，并尽可能缩短布线。
- 与主要热源（高功耗电路）保持足够的距离。如果不可能，请调整器件位置，使热源对差分信号路径高侧和低侧的影响能够均匀匹配。
- 将散热焊盘焊接到 PCB 上。为了使 LOG114 能够正常散热并更大限度地减少漏电，即使在低功耗应用中，也要将散热焊盘连接到与 V– 电连接的平面或大面积覆铜上。
  - 外露焊盘也必须焊接到 PCB 上，实现结构完整性和长期可靠性。

LOG114 采用 QFN-16 封装。这种无引线封装在封装底部四个侧面都有引线触点，从而更大限度地节省布板空间。封装底部的外露引线框芯片垫可以增强散热和电气特性。

QFN 封装体积小巧，具有更小的布线面积、更高的散热性能以及更低的电气寄生效应。此外，无外部引线也消除了引线弯曲问题。

QFN 封装可使用标准印刷电路板 (PCB) 组装技术轻松安装。另请参阅 *QFN 和 SON 器件在 PCB 上的贴装* 应用手册和 *Quad Flatpack No−Lead Logic 逻辑封装* 应用手册。

Copyright © 2025 Texas Instruments Incorporated

7.4.2 布局示例

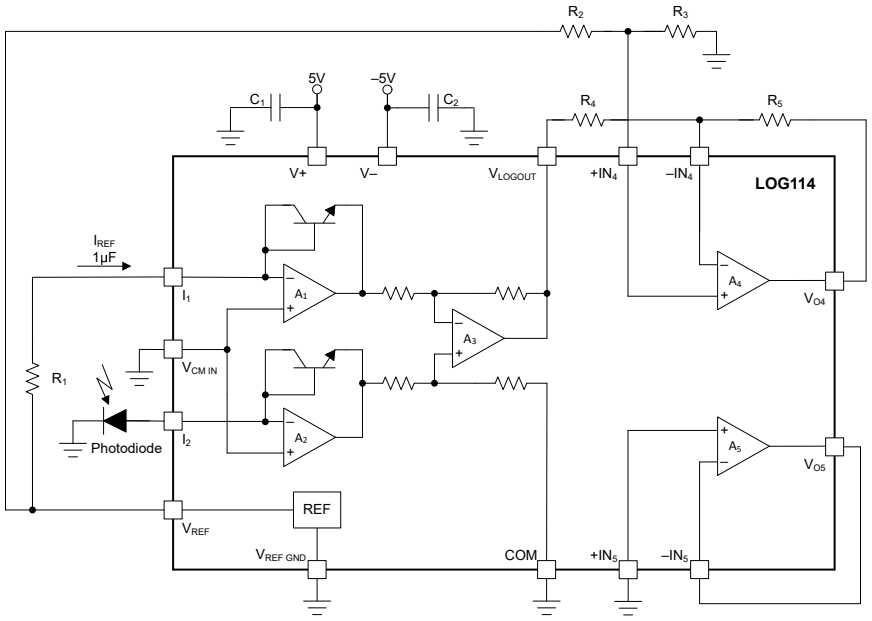


图 7-15. LOG114 示例电路

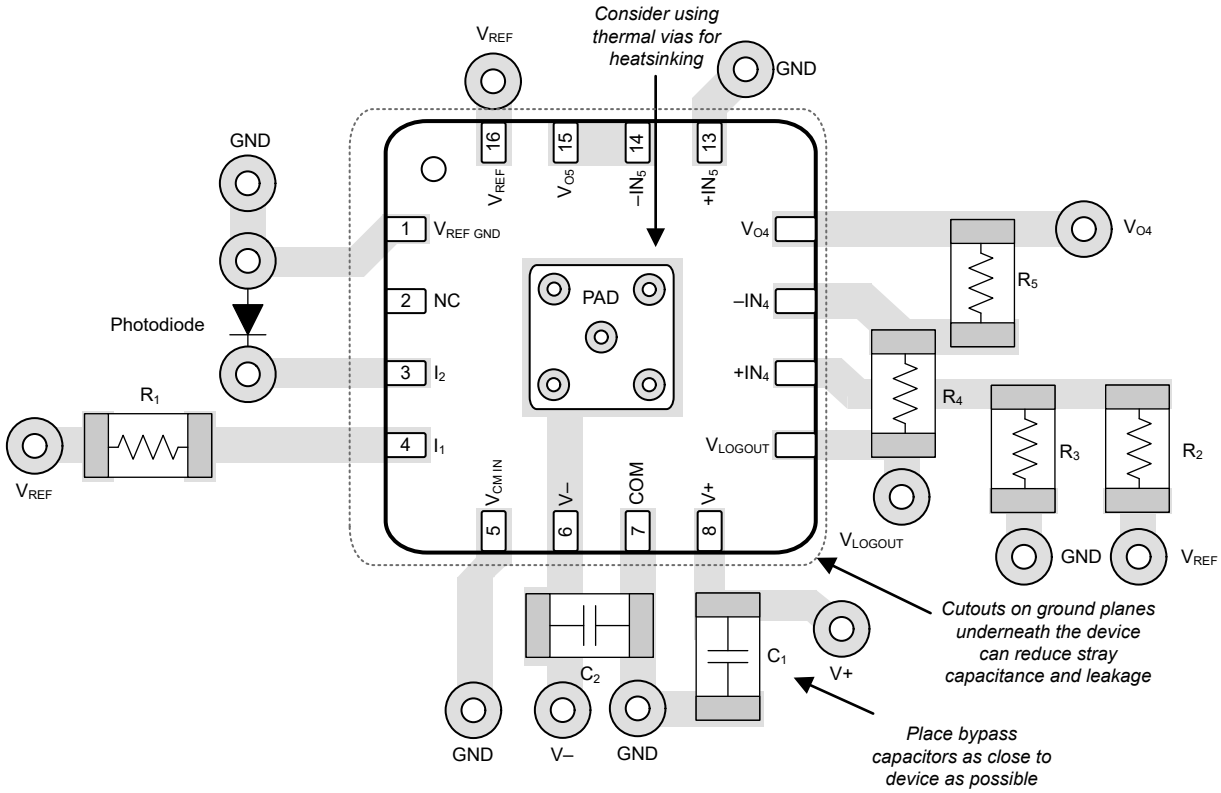


图 7-16. LOG114 布局示例

Copyright © 2025 Texas Instruments Incorporated

8 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

8.1 器件支持

8.1.1 器件命名规则

器件型号	定义
LOG114AIRGVR LOG114AIRGVT	裸片生产地为 CSO：SHE 或 CSO：TID。

8.2 文档支持

关于此产品的开发支持，请参阅以下内容：

8.2.1 相关文档

- 德州仪器 (TI)，*QFN 和 SON 器件在 PCB 上的贴装*应用手册
- 德州仪器 (TI)，*Quad Flatpack No-Lead 逻辑封装*应用手册

8.2.2 PSpice® for TI

PSpice for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

8.2.3 TINA-TI™（免费软件下载）

TINA™ 是一款基于 SPICE 引擎的简单、功能强大且易于使用的电路仿真程序。TINA-TI 是 TINA 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 可通过模拟电子实验室设计中心免费下载，该软件提供了丰富的后处理能力，允许用户以各种方式格式化结果。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

这些文件要求安装 TINA 软件（从 DesignSoft™）或者 TINA-TI 软件。请从 TINA-TI 文件夹中下载免费的 TINA-TI 软件。

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

DesignSoft™ is a trademark of DesignSoft, Inc.
TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

Copyright © 2025 Texas Instruments Incorporated

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (March 2025) to Revision C (December 2025)	Page
• 在*规格*中添加了器件流程信息的说明	4
• 向*电气特性*中的典型测试条件添加了*所有芯片原产地 (CSO)* 条件	6
• 向*电气特性*中的增益带宽添加了不同的制造过程规格	6
• 向*电气特性*中的转换率添加了不同的制造过程规格	6
• 向*电气特性*中的短路电流添加了不同的制造过程规格	6
• 向*电气特性*中的 8nA 至 240nA（下降）电流阶跃响应时间添加了不同的制造过程规格	6
• 在*电气特性*中将 8nA 至 240nA（下降）的阶跃响应时间从 6µs 更改为 7.6µs	6
• 向*电气特性*中的 10nA 至 100nA（下降）电流阶跃响应时间添加了不同的制造过程规格	6
• 向*电气特性*中的 10nA 至 1µA（下降）电流阶跃响应时间添加了不同的制造过程规格	6
• 向*电气特性*中的静态电流添加了不同的制造过程规格	6
• 向*电气特性*中的典型测试条件添加了*所有芯片原产地 (CSO)* 条件	9
• 向*电气特性*中的增益带宽添加了不同的制造过程规格	9
• 向*电气特性*中的转换率添加了不同的制造过程规格	9
• 向*电气特性*中的短路电流添加了不同的制造过程规格	9
• 向*电气特性*中的 8nA 至 240nA（下降）电流阶跃响应时间添加了不同的制造过程规格	9
• 在*电气特性*中将 8nA 至 240nA（下降）的阶跃响应时间从 6µs 更改为 7.6µs	9
• 向*电气特性*中的 10nA 至 100nA（下降）电流阶跃响应时间添加了不同的制造过程规格	9
• 向*电气特性*中的 10nA 至 1µA（下降）电流阶跃响应时间添加了不同的制造过程规格	9
• 向*电气特性*中的静态电流添加了不同的制造过程规格	9
• 向*典型特性*中的典型测试条件添加了*所有芯片原产地 (CSO)* 条件	12
• 在*典型特性*中添加了 CSO：SHE 流的 A_4 *和* A_5 *增益和相位与频率间的关系*、A_4 *和* A_5 *非反相闭环响应*、A_4 *和* A_5 *反相闭环响应*、A_4 *和* A_5 *容性负载响应*曲线	12
• 向*典型特性*中的 A_4 *和* A_5 *增益和相位与频率间的关系*、A_4 *和* A_5 *非反相闭环响应*、A_4 *和* A_5 *反相闭环响应*、A_4 *和* A_5 *容性负载响应*添加了 CSO：TID 信息	12
• 向*器件命名规则*添加了器件型号流程信息表	31

Changes from Revision A (March 2007) to Revision B (March 2025)	Page
• 添加了*“引脚配置”*、*“规格”*、*“ESD 等级”*、*“建议的工作条件”*、*“热性能信息”*、*“详细说明”*、*“典型应用”*、*“布局”*、*“布局指南”*、*“器件和文档支持”*以及*“机械、封装和可订购信息”*这些章节	1
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 添加了*引脚功能*表	3
• 添加了 CDM ESD 等级	4
• 将 ESD 额度值从*绝对最大额定值等级* 移至 *ESD 等级*	4

Copyright © 2025 Texas Instruments Incorporated

- 将指定温度和电源参数从*电气特性* 移至*建议运行条件* 4
- 删除了*电气特性*中的热阻 θ_{JA} 参数，并将其替换为*热性能信息*中的详细热模型参数..... 4
- 更新了*电气特性*表的格式..... 6
- 更改了*电气特性*中的对数一致性误差，在 1nA 至 100μA（5 个数量级）范围内，最大规格由 0.2% 调整为 0.3%（0.017dB 至 0.026dB）..... 6
- 更改了*电气特性*中的对数一致性误差，在 100pA 至 3.5mA（7.5 个数量级）范围内，典型规格由 0.9% 调整为 2.2%（0.08dB 至 0.19dB）..... 6
- 更改了*电气特性*中的对数一致性误差，在 100pA 至 3.5mA（7.5 个数量级）（-5°C 至 75°C）范围内，典型规格由 0.5% 调整为 2.3%..... 6
- 在*电气特性*中为电流噪声 i_n 添加了测试条件..... 6
- 在*电气特性*中将 BW（10μA 至 1mA（比率 1:100）、1mA 至 3.5mA（比率 1:3.5）和 3.5mA 至 10mA（比率 1:2.9））整合为 10μA 至 10mA (1:1k)..... 6
- 删除了电气特性中的 10nA 至 10μA（比率 1:1k）和 10nA 至 1mA（比率 1:100k）的阶跃响应规格..... 6
- 在*电气特性*中将 8nA 至 240nA（上升）的阶跃响应时间从 0.7μs 更改为 0.8μs..... 6
- 在电气特性中将 8nA 至 240nA（下降）的阶跃响应时间从 1μs 更改为 6μs..... 6
- 在*电气特性*中将 10nA 至 1μA（上升）的阶跃响应时间从 0.15μs 更改为 0.25μs..... 6
- 在*电气特性*中将 10nA 至 1μA（下降）的阶跃响应时间从 0.25μs 更改为 4μs..... 6
- 更改了*电气特性*中的对数一致性误差，在 1nA 至 100μA（5 个数量级）范围内，最大规格由 0.25% 调整为 0.3%（0.022dB 至 0.026dB）..... 9
- 更改了*电气特性*中的对数一致性误差，在 100pA 至 3.5mA（7.5 个数量级）范围内，典型规格由 0.9% 调整为 2.2%（0.08dB 至 0.19dB）..... 9
- 更改了*电气特性*中的对数一致性误差，在 100pA 至 3.5mA（7.5 个数量级）（-5°C 至 75°C）范围内，典型规格由 0.5% 调整为 2.3%..... 9
- 将*电气特性中的比例因子误差从 0.0.35dB 更改为 0.035dB* 9
- 将*电气特性*中的比例因子误差从 0.035% 更改为 1.5%..... 9
- 在*电气特性中为电流噪声 i_n 添加了测试条件* 9
- 在*电气特性*中将 BW（10μA 至 1mA（比率 1:100）、1mA 至 3.5mA（比率 1:3.5）和 3.5mA 至 10mA（比率 1:2.9））整合为 10μA 至 10mA (1:1k)..... 9
- 删除了*电气特性*中的 10nA 至 10μA（比率 1:1k）和 10nA 至 1mA（比率 1:100k）的阶跃响应规格..... 9
- 在*电气特性*中将 8nA 至 240nA（上升）的阶跃响应时间从 0.7μs 更改为 0.8μs..... 9
- 在*电气特性*中将 8nA 至 240nA（下降）的阶跃响应时间从 1μs 更改为 6μs..... 9
- 在*电气特性*中将 10nA 至 100nA（下降）的阶跃响应时间从 2μs 更改为 5μs..... 9
- 在*电气特性*中将 10nA 至 1μA（上升）的阶跃响应时间从 0.15μs 更改为 0.25μs..... 9
- 在*电气特性*中将 10nA 至 1μA（下降）的阶跃响应时间从 0.25μs 更改为 4μs..... 9
- 更改了典型图：*A_4 和 A_5 增益和相位与频率间的关系*，*A_4 和 A_5 非反相闭环响应*，*A_4 和 A_5 反相闭环响应*，*A_4 和 A_5 容性负载响应* 12
- 删除了典型特性图：*对数一致性随温度变化*，*4 个数量级 I_{REF}* 下的对数一致性，*5 个数量级 I_{REF}* 下的对数一致性，*6 个数量级 I_{REF}* 下的对数一致性，*8 个数量级 I_{REF} 下的对数一致性* 12
- 添加了“*辅助运算放大器*”章节..... 16
- 删除了*设置 I_{REF} 的示例* 图中建议的晶体管..... 18
- 更改了“*负输入电流*”章节中建议的运算放大器、晶体管和二极管..... 19
- 添加了“*高电流线性度校正*”章节..... 20
- 更改了“*双电源配置的设计示例*”章节中的公式..... 23
- 更改了*用于对转至 ADC 级的输出进行缩放和偏移的运算放大器配置*图..... 24

Copyright © 2025 Texas Instruments Incorporated

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LOG114AIRGVR	Active	Production	VQFN (RGV) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	LOG 114
LOG114AIRGVR.A	Active	Production	VQFN (RGV) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	LOG 114
LOG114AIRGVR.B	Active	Production	VQFN (RGV) | 16	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	LOG 114
LOG114AIRGVT	Active	Production	VQFN (RGV) | 16	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	LOG 114
LOG114AIRGVT.A	Active	Production	VQFN (RGV) | 16	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	LOG 114
LOG114AIRGVT.B	Active	Production	VQFN (RGV) | 16	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	LOG 114

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

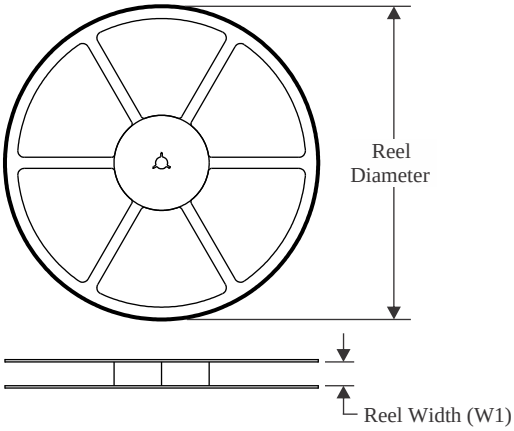
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

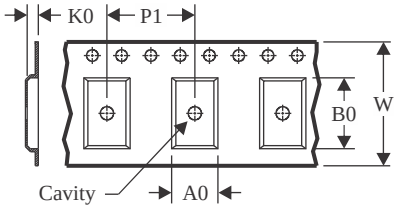
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

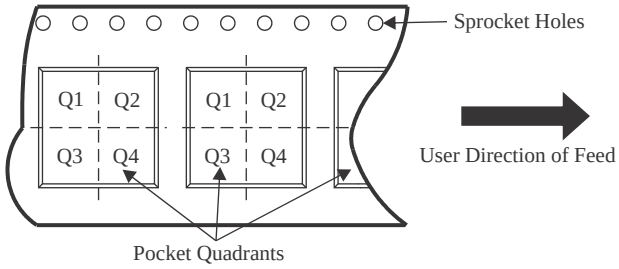


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

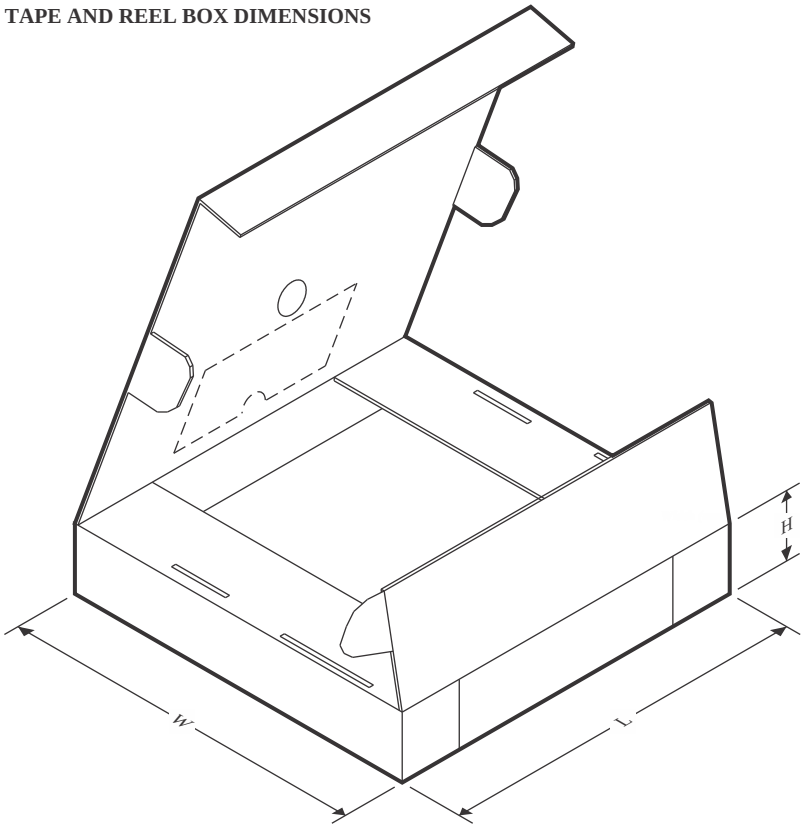
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LOG114AIRGVR	VQFN	RGV	16	2500	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
LOG114AIRGVT	VQFN	RGV	16	250	180.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LOG114AIRGVR	VQFN	RGV	16	2500	360.0	360.0	36.0
LOG114AIRGVT	VQFN	RGV	16	250	210.0	185.0	35.0

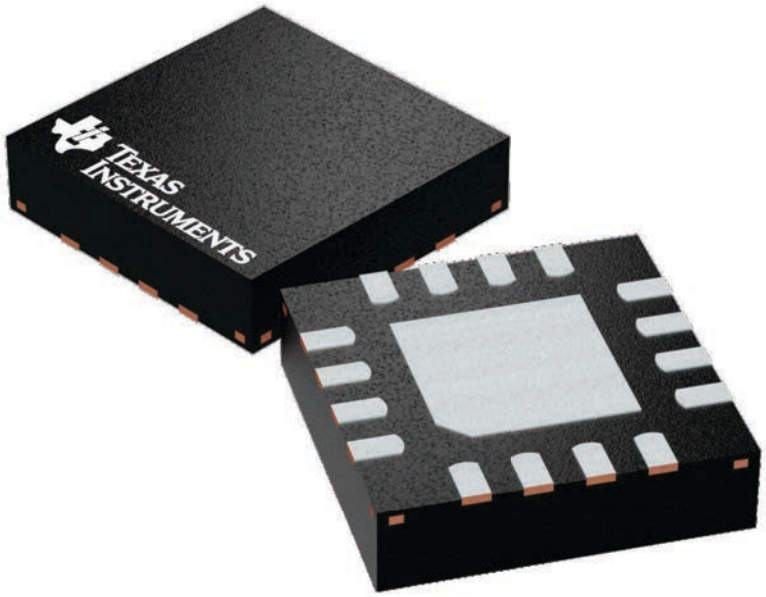
GENERIC PACKAGE VIEW

RGV 16

VQFN - 1 mm max height

4 x 4, 0.65 mm pitch

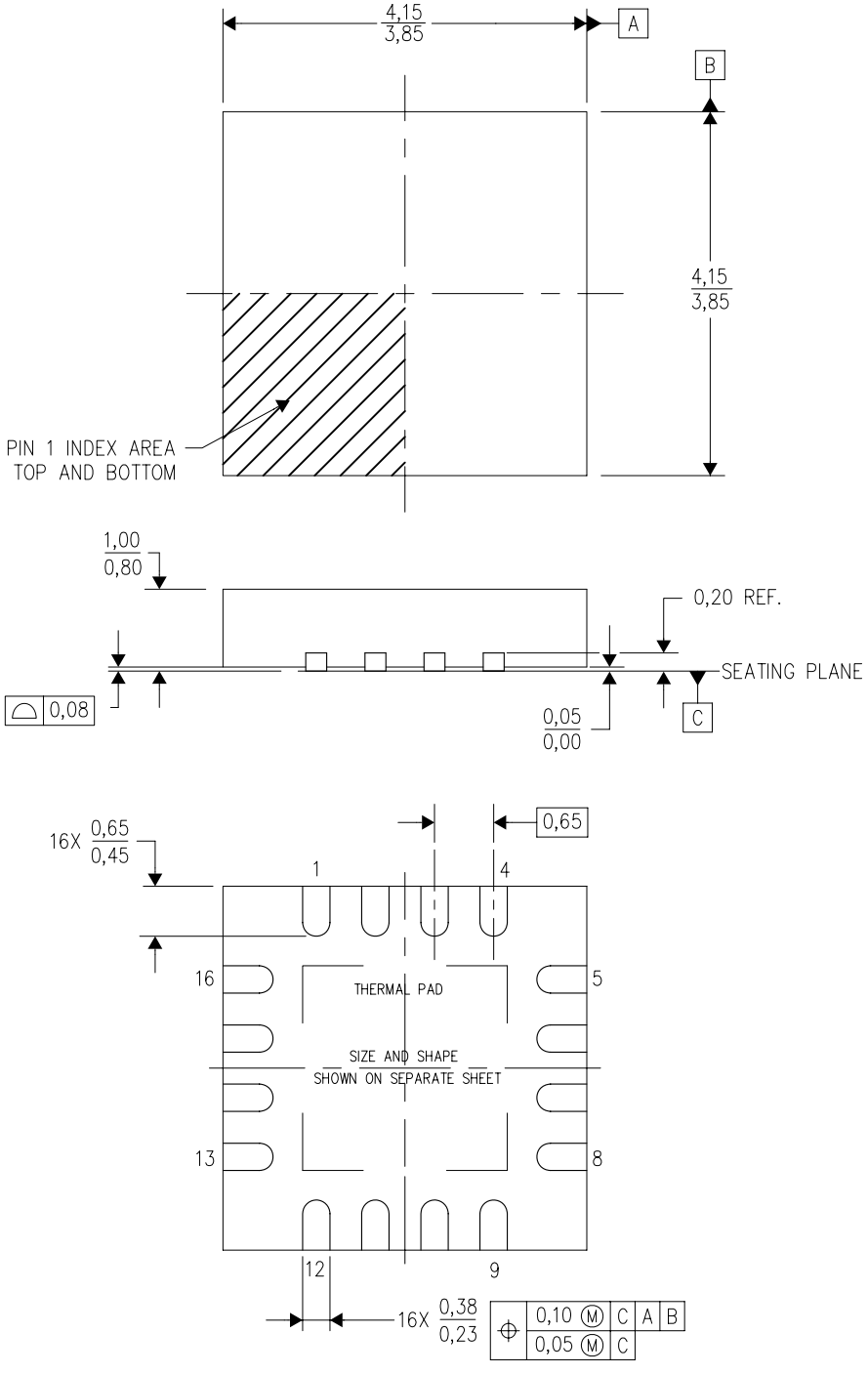
PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224748/A

RGV (S–PVQFN–N16) PLASTIC QUAD FLATPACK NO–LEAD



NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. Quad Flatpack, No–leads (QFN) package configuration.
D. The package thermal pad must be soldered to the board for thermal and mechanical performance.
E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
F. Falls within JEDEC MO–220.

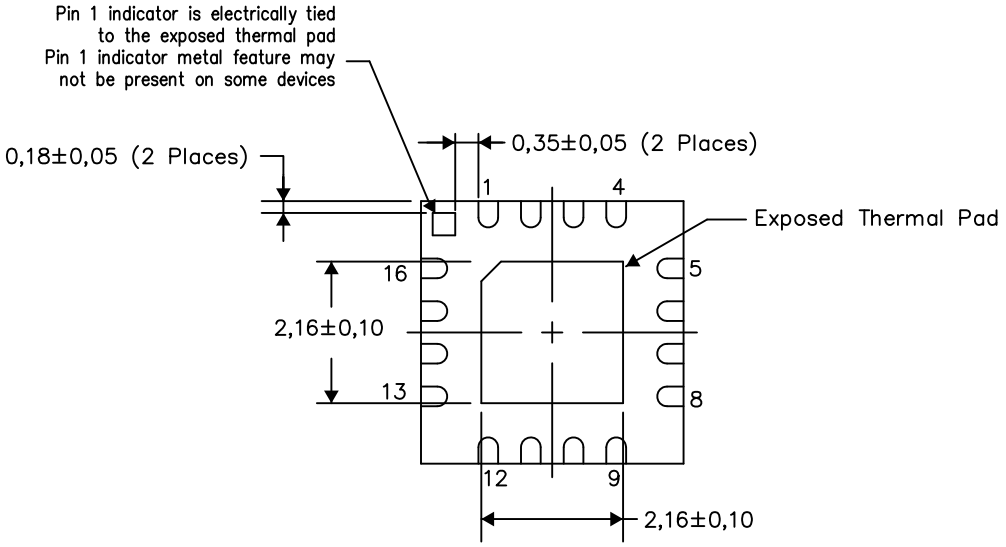
RGV (S–PVQFN–N16) PLASTIC QUAD FLATPACK NO–LEAD

THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No–Lead (QFN) package and its advantages, refer to Application Report, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



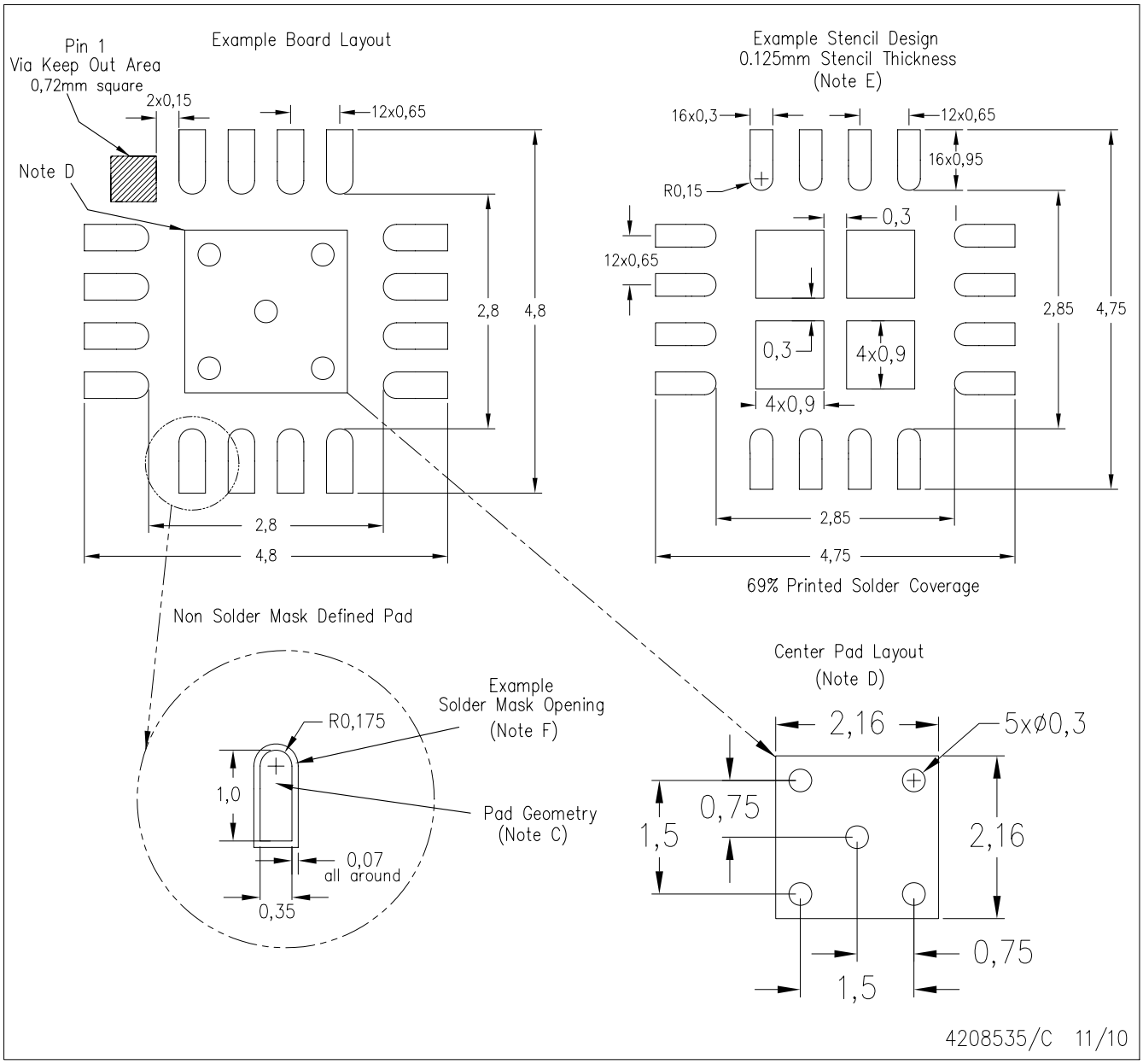
Bottom View

Exposed Thermal Pad Dimensions

4206351–2/L 05/13

NOTE: All linear dimensions are in millimeters

RGV (S–PVQFN–N16) PLASTIC QUAD FLATPACK NO–LEAD



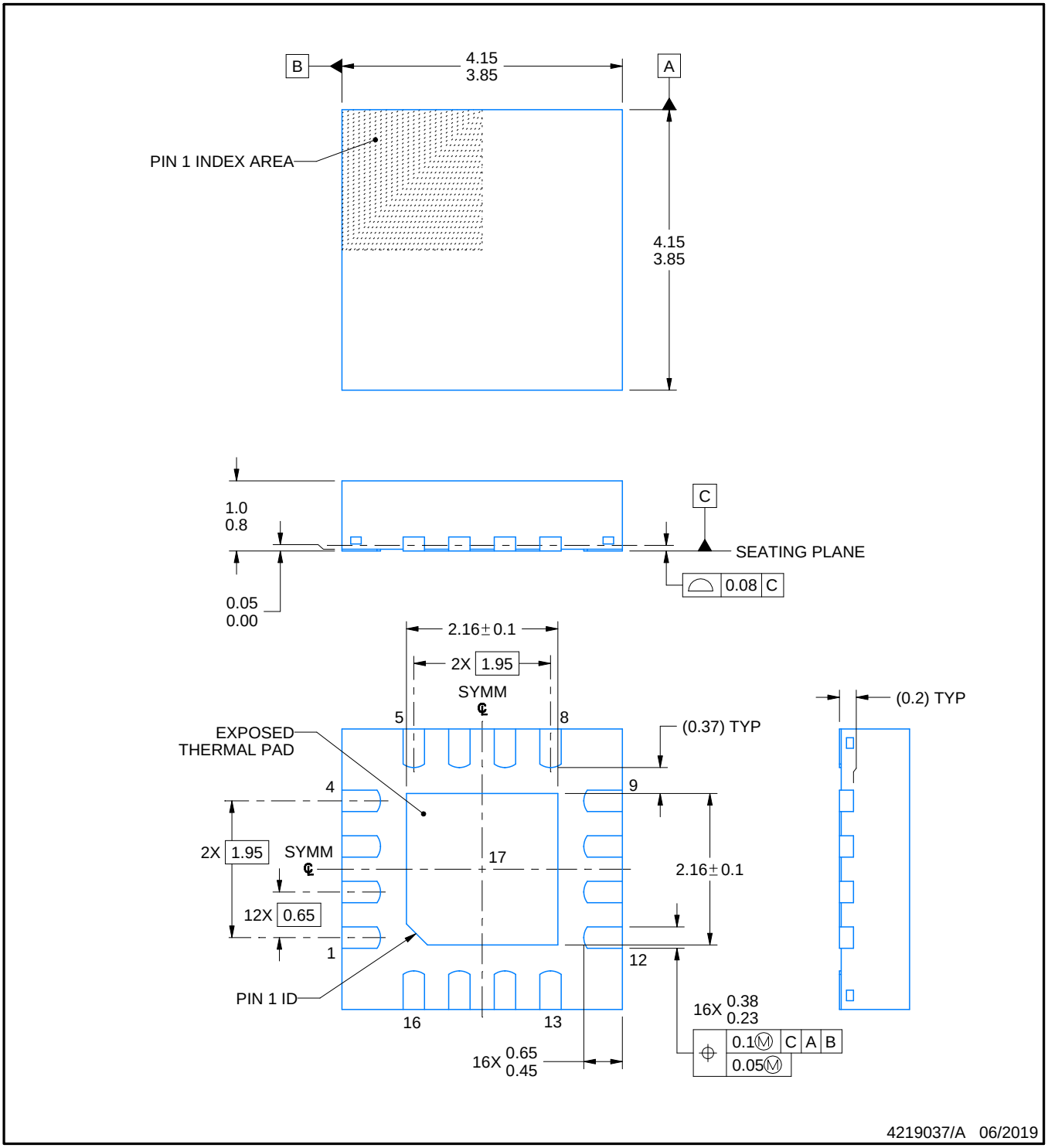
NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, QFN Packages, Texas Instruments Literature No. SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <http://www.ti.com>.
E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
F. Customers should contact their board fabrication site for solder mask tolerances.

RGV0016A

PACKAGE OUTLINE

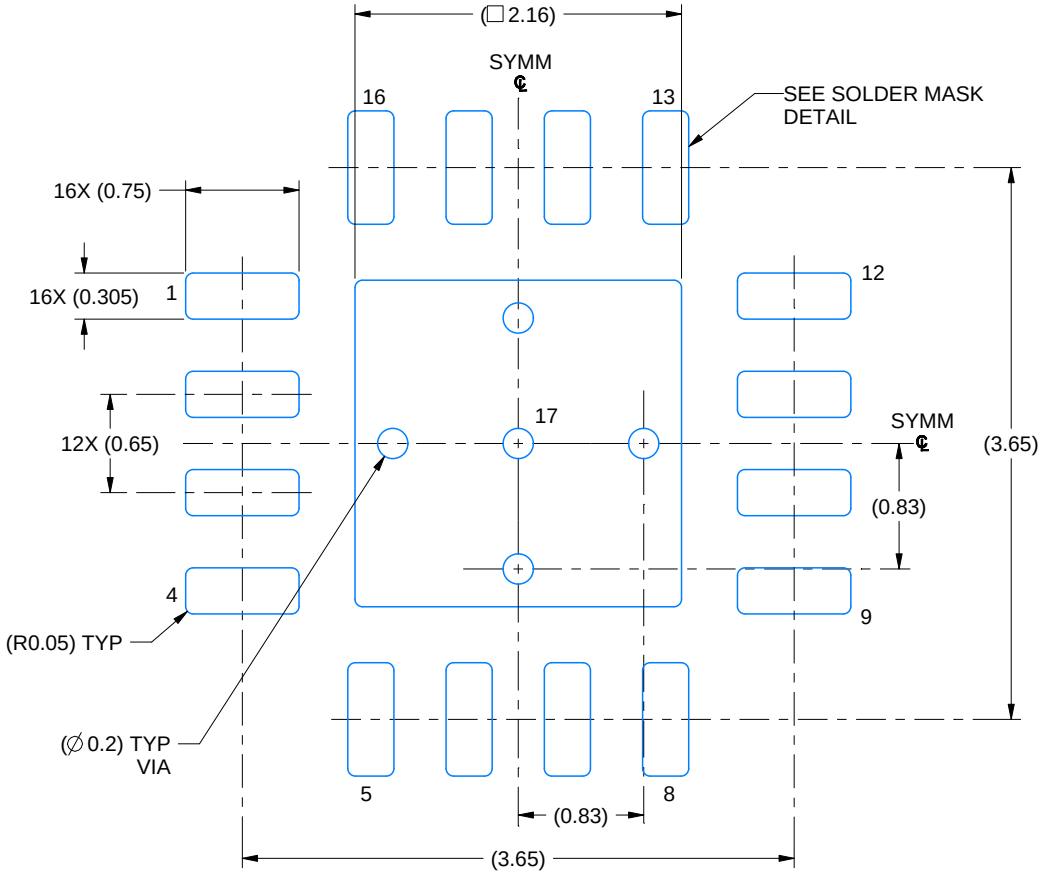
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

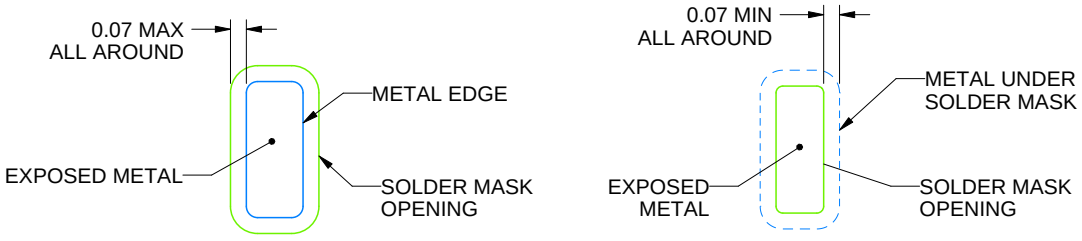


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



NON SOLDER MASK DEFINED (PREFERRED)

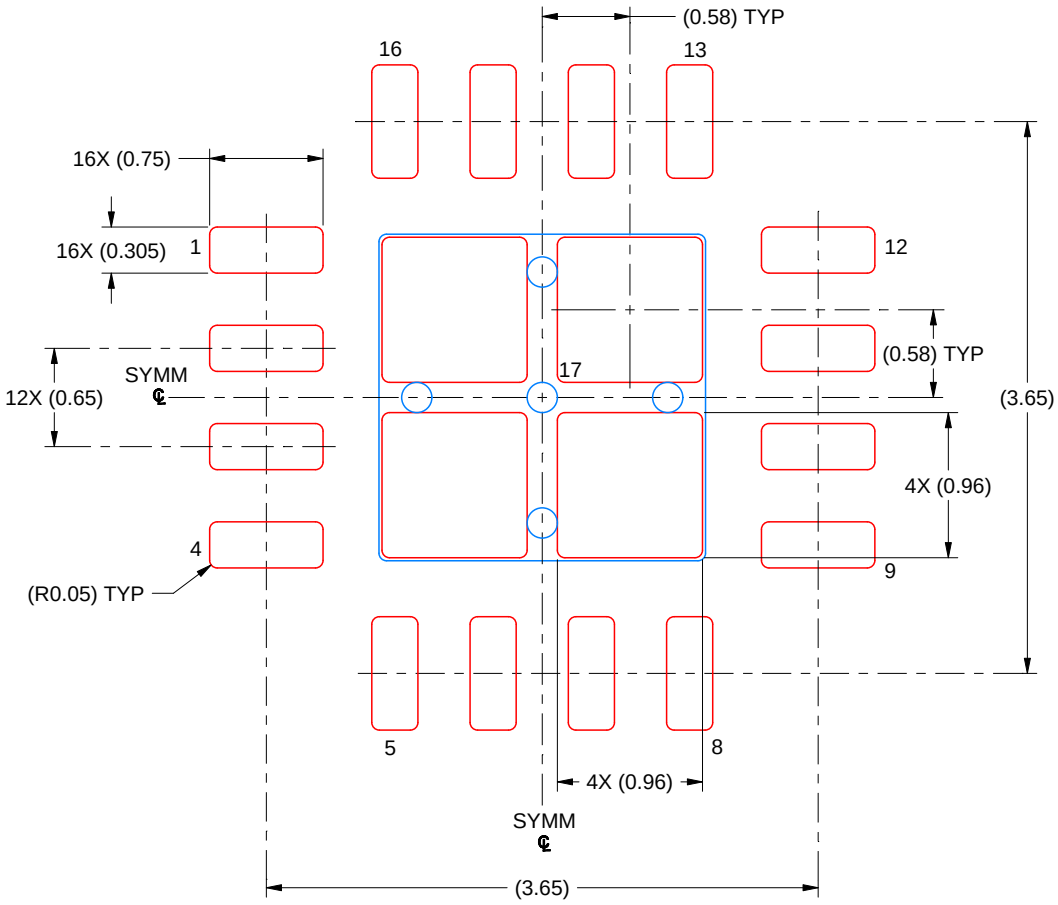
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4219037/A 06/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
79% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4219037/A 06/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月