

具有系统电源选择器、交流过功率保护、可编程 OVP 和低 I_q 的主机控制型多化学物电池充电器

1 特性

- NMOS-NMOS 同步降压转换器，开关频率 300kHz，转换效率大于 95%
- 驱动最小死区时间 30ns，有效占空比最高可达 99.5%
- 高精度电压和电流调节
 - 充电电压精度为 $\pm 0.5\%$
 - 充电电流精度为 $\pm 3\%$
 - 适配器电流精度为 $\pm 3\%$
 - 输入电流检测放大器精度为 $\pm 2\%$
- 集成
 - 自动选择交流/直流适配器或电池作为系统电源
 - 内部环路补偿
 - 内部软启动
- 安全
 - 可编程输入过压保护 (OVP)
 - 带状态指示功能的动态电源管理 (DPM)
 - 可编程浪涌适配器功率 (ACOP) 和过流 (ACOC) 限制
 - 具备反向导通保护输入的 FET
- 支持两节、三节或四节锂离子电池芯
- 5 - 24V 交流/直流适配器工作电压范围
- 模拟输入采用比例式编程方式，可通过电阻或 DAC/GPIO 主机控制实现配置
 - 充电电压 (每节电芯 4-4.512V)
 - 充电电流 (高达 10A，搭配 10m Ω 检测电阻)
 - 适配器电流限制 (DPM)
- 状态和监测输出
 - 交流/直流适配器在位检测，带可编程电压阈值
 - 电流从输入电源汲取
- 电池 LEARN 周期控制
- 支持任何电池化合物：锂离子、镍镉、镍氢、铅酸等
- 充电启用
- 28 引脚、5x5mm QFN 封装
- 能源之星低静态电流 I_q
 - 关断状态电池放电电流小于 10 μ A
 - 关断状态输入静态电流小于 1.5mA

2 应用

- 笔记本电脑和超便携计算机
- 便携式数据采集终端
- 便携式打印机
- 医疗诊断设备
- 座式电池充电器
- 备用电池系统

3 说明

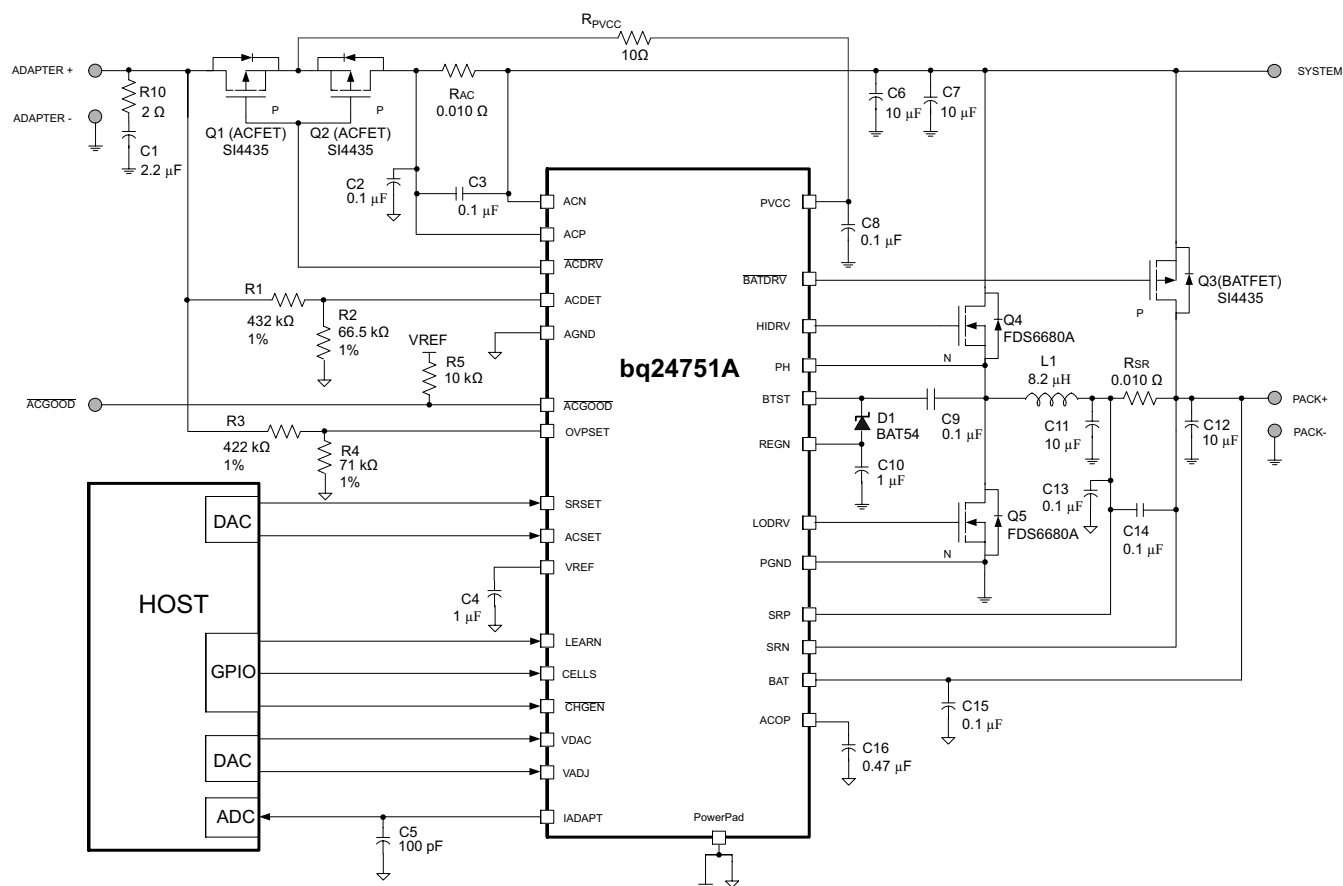
bq24751A 是一款高效率同步电池充电器，集成补偿电路与系统电源选择逻辑，在空间受限的多化学物电池充电应用中可减少元件数量。比例式充电电流和电压编程能够实现非常高的调节精度，既可通过电阻器进行硬接线，也可通过系统电源管理微控制器使用 DAC 或 GPIO 完成配置。

bq24751A 可为 2 节、3 节或 4 节串联锂离子电池充电，支持高达 10A 的充电电流，提供 28 引脚 5x5mm 薄型 QFN 封装。

bq24751A 控制外部开关实现多项功能：防止电池向输入端放电，将适配器连接至系统，并使用 6V 栅极驱动器将电池连接至系统，以提高系统效率。为了充分提高系统安全性，浪涌功率限制功能可对输入电压乘以电流形成的大功率做出瞬时响应。此项交流过功率保护 (ACOP) 功能将输入开关电源限制在 ACOP 引脚的配置值；如果大功率工况持续，则锁存关断，以避免过热。

bq24751A 具备动态电源管理 (DPM) 和输入功率限制功能。当达到输入功率限值时，这些功能会减小电池充电电流，防止交流适配器在同时为负载和电池充电器供电时过载。高精度电流检测放大器能够精确测量交流适配器的输入电流，以监视总体系统功率。

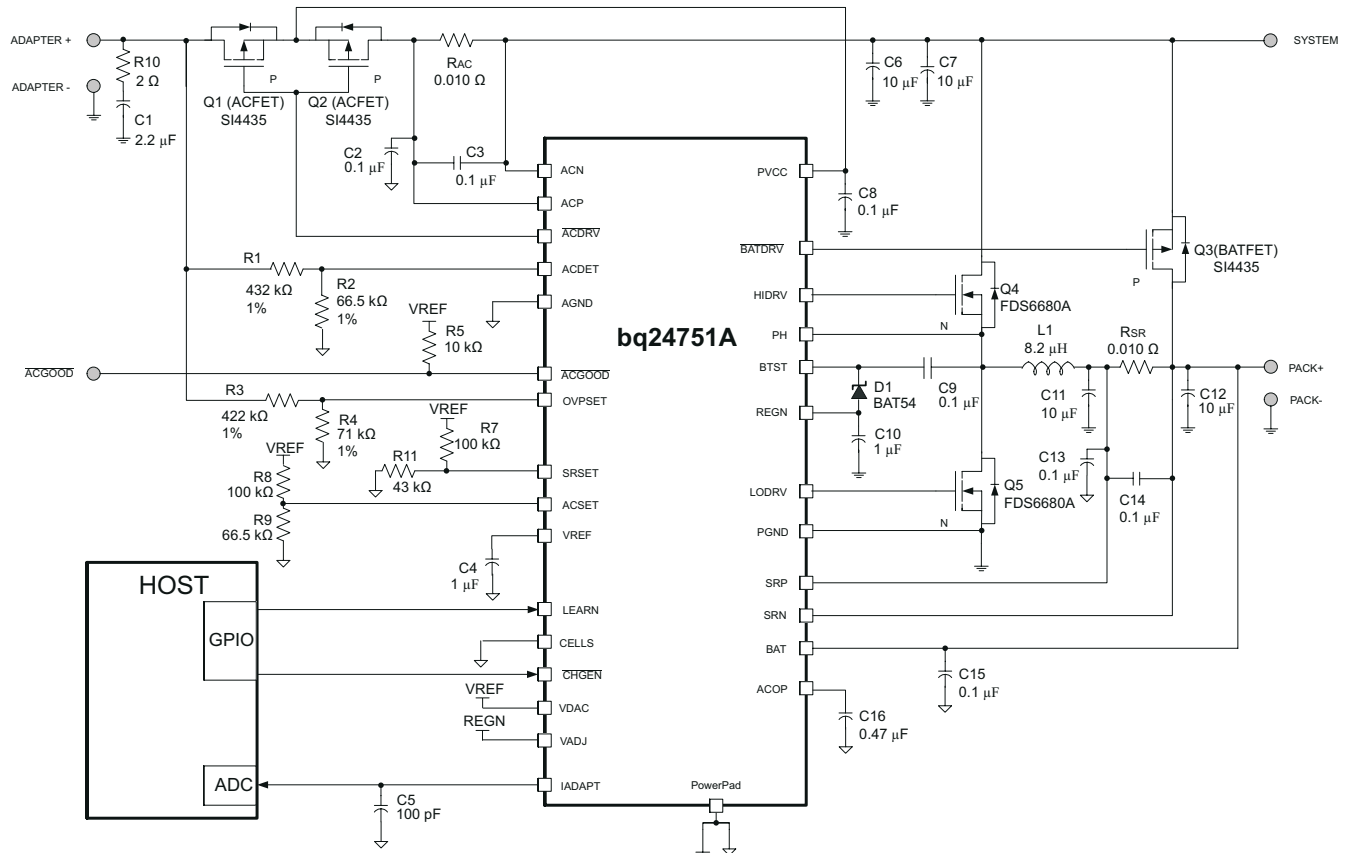




- (1) 上拉电源轨可以是 VREF 或其他系统电源轨。
- (2) SRSET/ACSET 可以来自 DAC 或电阻分压器。

$V_{IN} = 20V$, $V_{BAT} = 3$ 节锂离子电池, $I_{charge} = 3A$, $I_{adapter_limit} = 4A$

典型系统原理图，电压与电流由 DAC 进行配置



- (1) 上拉电源轨可以是 VREF 或其他系统电源轨。
- (2) SRSET/ACSET 可以来自 DAC 或电阻分压器。

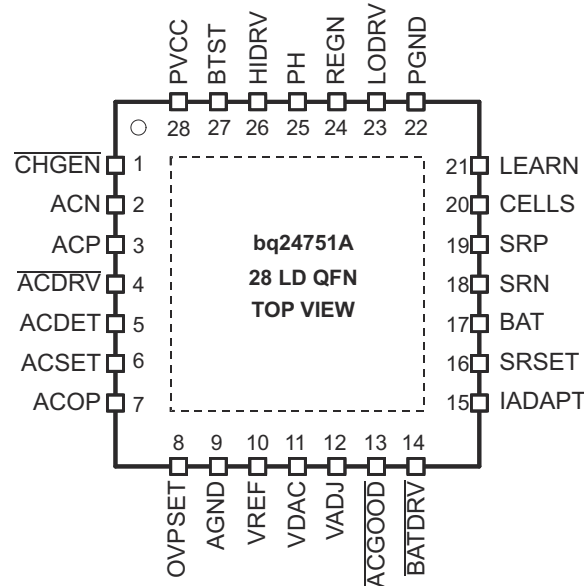
$V_{IN} = 20V$, $V_{BAT} = 3$ 节锂离子电池, $I_{charge} = 3A$, $I_{adapter_limit} = 4A$

典型系统原理图，电压与电流由电阻进行配置

内容

1 特性	1	6.11 同步与非同步工作.....	25
2 应用	1	6.12 使用电流检测放大器 (CSA) 的高精度 IADAPT.....	26
3 说明	1	6.13 输入过压保护 (ACOV).....	26
4 引脚配置和功能	5	6.14 输入欠压闭锁 (UVLO).....	26
4.1 终端功能.....	5	6.15 电池过压保护.....	26
5 规格	7	6.16 电池短路 (电池欠压) 保护.....	26
5.1 绝对最大额定值.....	7	6.17 充电过流保护.....	26
5.2 建议运行条件.....	7	6.18 热关断保护.....	26
5.3 封装热性能数据.....	8	6.19 适配器检测到的状态寄存器 (ACGOOD 引脚)	27
5.4 电气特性.....	8	6.20 输入过功率保护 (ACOP).....	27
5.5 典型特性.....	14	7 应用信息	32
6 详细说明	21	7.1 输入电容计算.....	32
6.1 功能方框图.....	21	7.2 PCB 布局设计准则.....	35
6.2 电池电压调节.....	22	8 器件和文档支持	36
6.3 电池电流调节.....	22	8.1 接收文档更新通知.....	36
6.4 输入适配器电流调节.....	22	8.2 支持资源.....	36
6.5 适配器检测与上电.....	23	8.3 商标.....	36
6.6 启用和禁用充电.....	23	8.4 静电放电警告.....	36
6.7 系统电源选择器.....	23	8.5 术语表.....	36
6.8 电池 LEARN 周期.....	24	9 修订历史记录	36
6.9 自动内部软启动充电器电流.....	24	10 机械、封装和可订购信息	36
6.10 转换器运行.....	24		

4 引脚配置和功能



4.1 终端功能

表 4-1. 28-PIN QFN

名称	编号	说明
CHGEN	1	充电启用低电平有效逻辑输入引脚。低电平开启充电。高电平关闭充电。
ACN	2	适配器电流检测电阻负输入引脚。在 ACN 与 ACP 之间放置一颗 0.1 μ F 陶瓷电容器，以提供差模滤波。在 ACN 引脚与 AGND 之间放置一颗可选的 0.1 μ F 陶瓷电容器，以实现共模滤波。
ACP	3	适配器电流检测电阻正输入引脚。在 ACN 与 ACP 之间放置一颗 0.1 μ F 陶瓷电容器，以提供差模滤波。在 ACP 引脚与 AGND 之间放置一颗 0.1 μ F 陶瓷电容器，以实现共模滤波。
ACDRV	4	交流适配器至系统开关驱动输出引脚。直接连接至 ACFET P 沟道功率 MOSFET 与反向导通阻断 P 沟道功率 MOSFET 的栅极。两只 FET 采用共源极接法。ACFET 漏极连接至系统负载侧。PVCC 应连接至共源节点，以确保驱动器逻辑在需要时始终处于工作状态。如有需要，可在 ACFET 栅极与源极之间选配一颗电容器，用于减缓开通和关断速率。内部栅极驱动电路是非对称设计，除搭配 BATDRV 实现内置先断后合逻辑外，关断速度快，开通速度平缓。当输入检测电流超出 ACOC 阈值时，输出进入线性调节模式。ACDRV 在 ACOP 电压超过 2V 后锁存关断，以保护充电系统，防止 ACFET 出现过功率情况。
ACDET	5	适配器检测电压设定输入引脚。通过在适配器输入端、ACDET 引脚与 AGND 引脚之间连接一个电阻分压器，对适配器检测阈值进行配置。如果 ACDET 引脚电压大于 2.4V，则检测到适配器电压。当 ACDET 引脚电压大于 0.6V 时，I _{ADAPT} 电流检测放大器处于活动状态。
ACSET	6	适配器电流设定输入引脚。ACSET 引脚电压与 VDAC 引脚电压之比，用于配置动态功率管理 (DPM) 模式下的输入电流调节设定。配置方法：在 VDAC、ACSET 和 AGND 之间连接电阻分压器；或是将外部 DAC 输出端连接至 ACSET 引脚，并将 DAC 供电端连接至 VDAC 引脚。
ACOP	7	输入功率限制设定输入引脚。在 ACOP 引脚与 AGND 引脚之间放置一颗陶瓷电容器，以此配置输入过功率时间常数。该电容器用于设定输入电流限制 ACOC 可维持的时长，超出该时长后功率 MOSFET 就会达到功率上限。当 ACOP 引脚电压超过 2V 时，ACDRV 会锁存关断，以保护充电系统免受 ACOP 过功率工况的影响。通过切换 ACDET 或 PVCC_UVLO，即可复位锁存状态。
OVPSET	8	输入过压保护阈值设定引脚。如果适配器输入电压高于 OVPSET 设定阈值，则充电功能关闭，ACDRV 引脚输出关断。当 OVPSET 引脚电压大于 3.1V 时，触发输入过压保护 ACOV，停止充电并关断 ACDRV。ACOV 无锁存机制。通过在适配器输入端、OVPSET 引脚与 AGND 引脚之间连接一个电阻分压器，对过压保护阈值进行配置。
AGND	9	模拟地。为小电流敏感模拟信号与数字信号提供接地通路。在 PCB 布局上，连接至模拟接地平面，并且仅通过 IC 下方的 PowerPad 连接至 PGND。
VREF	10	3.3V 稳压电压输出引脚。在 VREF 引脚与 AGND 引脚之间放置一颗 1 μ F 陶瓷电容器，使其靠近 IC。该电压可用于电压和电流调节的比例式配置。

表 4-1. 28-PIN QFN (续)

终端		说明
名称	编号	
VDAC	11	充电电压设定基准输入引脚。将 VREF 或外部 DAC 电压源连接至 VDAC 引脚。电池电压、充电电流和输入电流分别通过 VDAC 引脚电压与 VADJ、SRSET 和 ACSET 引脚电压的比值完成配置。在 VDAC 分别至 VADJ、SRSET 和 ACSET 引脚再到 AGND 之间放置电阻分压器，以进行配置。也可使用 DAC 进行配置：将 DAC 供电端连接至 VDAC，并将输出端连接至 VADJ、SRSET 或 ACSET 引脚。
VADJ	12	充电电压设定输入引脚。VADJ 引脚电压与 VDAC 引脚电压的比值，用于配置电池稳压调节设定点。配置方式：在 VDAC、VADJ 与 AGND 之间连接电阻分压器；或将外部 DAC 输出端连接至 VADJ，同时将 DAC 供电端连接至 VDAC。若将 VADJ 与 REGN 短接，可配置单节电芯默认充电电压 (4.2V)。
ACGOOD	13	适配器有效检测开漏输出引脚，低电平有效。当输入电压高于所配置的 ACDET 时，该引脚被拉低。在 ACGOOD 与 VREF 之间连接一颗 10kΩ 上拉电阻，或者连接至其他上拉电源轨。
BATDRV	14	电池至系统开关驱动输出引脚。该引脚为电池至系统负载侧 BAT PMOS 功率 FET 提供栅极驱动，可将系统与电池隔离，避免电流从系统倒灌至电池；同时为电池向系统供电、电池组向系统负载放电提供低阻抗通路。将该引脚直接连接至输入侧 BAT P 沟道功率 MOSFET 的栅极。将 FET 的源极连接至系统负载电压节点。将 FET 的漏极连接至电池包正极节点。在栅极和源极之间放置一个可选电容器，以减缓开关切换速度。内部栅极驱动电路是非对称设计，除搭配 ACDRV 实现内置先断后合逻辑外，关断速度快，开通速度平缓。
IADAPT	15	适配器电流检测放大器输出引脚。IADAPT 电压是 ACP 与 ACN 两端差分电压的 20 倍。在 IADAPT 与 AGND 之间放置一颗 100pF 或更小的陶瓷去耦电容器。
SRSET	16	充电电流设定输入引脚。SRSET 引脚电压与 VDAC 引脚电压的比值，用于配置充电电流调节设定点。配置方法：在 VDAC、SRSET 和 AGND 之间连接电阻分压器；或是将外部 DAC 输出端连接至 SRSET 引脚，并将 DAC 供电端连接至 VDAC 引脚。
BAT	17	电池电压远端检测引脚。在电池包正极端子与 BAT 引脚之间直接连接一条开尔文检测走线，以精准检测电池包电压。在 BAT 和 AGND 之间靠近 IC 的位置放置一颗 0.1 μF 电容器，用于滤除高频噪声。
SRN	18	充电电流检测电阻负输入引脚。在 SRN 与 SRP 之间放置一颗 0.1 μF 陶瓷电容器，以提供差模滤波。在 SRN 引脚与 AGND 之间放置一颗可选的 0.1 μF 陶瓷电容器，以实现共模滤波。
SRP	19	充电电流检测电阻正输入引脚。在 SRN 与 SRP 之间放置一颗 0.1 μF 陶瓷电容器，以提供差模滤波。在 SRP 引脚与 AGND 之间放置一颗 0.1 μF 陶瓷电容器，以实现共模滤波。
CELLS	20	2、3 或 4 节电芯选择逻辑输入引脚。逻辑低电平配置为 3 节电芯。逻辑高电平配置为 4 节电芯。引脚悬空配置为 2 节电芯。
LEARN	21	学习模式逻辑输入控制引脚——当适配器接入且引脚为高电平时，将覆盖系统选择器，使电池放电，以重新校准电池包电量监测计。适配器接入且 LEARN 引脚为高电平时，充电功能关闭，适配器连接断开 (ACDRV 关断)，电池连接至系统 (BATDRV 导通)。如果电池放电至 LOWBAT (3V) 以下，系统选择器会自动切换至适配器。适配器接入且 LEARN 引脚为低电平时，选择器逻辑正常运行，适配器连接至系统 (ACDRV 导通，BATDRV 关断)，可对电池充电。适配器未接入时，电池将始终连接至系统 (ACDRV 关断，BATDRV 导通)。
PGND	22	电源地。大电流功率转换器节点接地引脚。在 PCB 布局上，该引脚直接连接至低侧功率 MOSFET，以及充电器输入和输出电容器的接地端。仅可通过 IC 下方的 PowerPad 连接至 AGND。
LODRV	23	PWM 低侧驱动器输出引脚。使用短走线连接至低侧功率 MOSFET 的栅极。
REGN	24	PWM 低侧驱动器 6V 正供电输出引脚。在 REGN 与 PGND 引脚之间连接一颗 1 μF 陶瓷电容器，使其靠近 IC。可将一颗小信号肖特基二极管连接在 REGN 与 BTST 之间，为高侧驱动器提供自举电压。
PH	25	PWM 高侧驱动器负供电引脚。连接至相位开关节点 (低侧功率 MOSFET 漏极、高侧功率 MOSFET 源极和输出电感器的交汇点)。在 PH 引脚与 BTST 引脚之间连接 0.1 μF 自举电容器。
HIDRV	26	PWM 高侧驱动器输出引脚。使用短走线连接至高侧功率 MOSFET 的栅极。
BTST	27	PWM 高侧驱动器正电源。在 BTST 与 PH 之间连接 0.1 μF 自举电容器。在 REGN 与 BTST 之间连接一颗小型自举肖特基二极管。
PVCC	28	IC 电源正供电引脚。连接至共源极 (二极管或逻辑) 节点：高侧 P 沟道 MOSFET 源极与防倒灌功率 P 沟道 MOSFET 源极的连接点。在 PVCC 引脚与 PGND 引脚之间放置一颗 1 μF 陶瓷电容器，使其靠近 IC。
PowerPad		IC 下方的外露焊盘。AGND 与 PGND 仅可在 PowerPad 平面做星形单点连接。PowerPad 必须焊接在电路板上，并在 PowerPad 平面布设过孔，分别连接至 AGND 和 PGND 平面。它还用作散热焊盘以进行散热。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1) (2)

		值	单位
电压范围	PVCC、ACP、ACN、SRP、SRN、BAT、BATDRV、ACDRV	-0.3 至 30	V
	PH	-1 至 30	
	REGN、LODRV、VREF、VDAC、VADJ、ACSET、SRSET、ACDET、ACOP、CHGEN、CELLS、STAT、ACGOOD、LEARN、OVPSET	-0.3 至 7	
	VREF、IADAPT	-0.3 至 3.6	
	BTST、HIDRV，以 AGND 和 PGND 为基准	-0.3 至 36	
最大差分电压	ACP - ACN、SRP - SRN、AGND - PGND	-0.5 至 0.5	°C
结温范围		-40 至 155	
贮存温度范围		-55 至 155	

- (1) 超出最大绝对额定值下列出的值的应力可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下的器件的功能性操作以及在超出推荐的运行条件下标明的任何其它条件下的操作，在此并未说明。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 除非另有说明，否则所有电压均以接地为基准。电流是指定端子的正输入、负输出。有关封装的热限制和注意事项，请参阅数据手册的“封装”部分。

5.2 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
电压范围	PH	-1		24	V
	PVCC、ACP、ACN、SRP、SRN、BAT、BATDRV、ACDRV	0		24	
	REGN、LODRV	0		6.5	
	VDAC、IADAPT	0		3.6	
	VREF		3.3		
	ACSET、SRSET、TS、ACDET、ACOP、CHGEN、CELLS、ACGOOD、LEARN、OVPSET	0		5.5	
	VADJ	0		6.5	
	BTST、HIDRV，以 AGND 和 PGND 为基准	0		30	
	AGND、PGND	-0.3		0.3	
最大差分电压：ACP-ACN、SRP-SRN		-0.3		0.3	V
结温范围		-40		125	°C
贮存温度范围		-55		150	

5.3 封装热性能数据

封装	θ_{JA}	$T_A = 70^\circ\text{C}$ 功率等级	降额因子 高于 $T_A = 25^\circ\text{C}$
QFN - RHD ^{(1) (2)}	39°C/W	2.36W	0.028W/°C

(1) 如需了解最新的封装及订购信息，请参见本文件结尾处的“封装选项附录”。

(2) 此数据基于 JEDEC High-K 电路板测得，外露芯片焊盘与板载铜焊盘相连。二者通过 2x3 过孔矩阵连接至接地平面。

5.4 电气特性

$7.0\text{V} \leq V_{PVCC} \leq 24\text{V}$, $0^\circ\text{C} < T_J < +125^\circ\text{C}$ ，典型值是 $T_A = 25^\circ\text{C}$ 条件下的值，以 AGND 为基准（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
运行条件					
V_{PVCC_OP} PVCC 宽输入工作电压范围		5.0		24.0	V
充电电压调节					
$V_{BAT_REG_RNG}$ BAT 电压调节范围	每节电芯 4-4.512V，乘以 2、3 或 4 节电芯	8		18.048	V
V_{VDAC_OP} VDAC 基准电压范围		2.6		3.6	V
V_{ADJ_OP} VADJ 电压范围		0		REGN	V
充电电压调节精度	8V、8.4V、9.024V	-0.5		0.5	%
	12V、12.6V、13.536V	-0.5		0.5	
	16V、16.8V、18.048V	-0.5		0.5	
充电电压调节默认设置为每节电芯 4.2V	VADJ 连接至 REGN，8.4V、12.6V、16.8V	-0.5		0.5	%
充电电流调节					
V_{IREG_CHG} 充电电流调节差分电压范围	$V_{IREG_CHG} = V_{SRP} - V_{SRN}$	0		100	mV
V_{SRSET_OP} SRSET 电压范围		0		VDAC	V
充电电流调节精度	$V_{IREG_CHG} = 40 - 100\text{ mV}$	-3		3	%
	$V_{IREG_CHG} = 20\text{ mV}$	-5		5	
	$V_{IREG_CHG} = 5\text{ mV}$	-25		25	
	$V_{IREG_CHG} = 1.5\text{ mV} (V_{BAT} > 4\text{V})$	-33		33	

5.4 电气特性 (续)

7.0V ≤ V_{PVCC} ≤ 24V, 0°C < T_J < +125°C, 典型值是 T_A = 25°C 条件下的值, 以 AGND 为基准 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
输入电流调节						
V _{I_{REG_DPM}}	适配器电流调节差分电压范围	V _{I_{REG_DPM}} = V _{ACP} - V _{ACN}	0		100	mV
V _{ACSET_OP}	ACSET 电压范围		0		VDAC	V
输入电流调节精度		V _{I_{REG_DPM}} = 40 - 100 mV	-3		3	%
		V _{I_{REG_DPM}} = 20 mV	-5		5	
		V _{I_{REG_DPM}} = 5 mV	-25		25	
		V _{I_{REG_DPM}} = 1.5 mV	-33		33	
VREF 稳压器						
V _{VREF_REG}	VREF 稳压器电压	V _{ACDET} > 0.6V, 0 - 30mA	3.267	3.3	3.333	V
I _{VREF_LIM}	VREF 电流限制	V _{VREF} = 0V, V _{ACDET} > 0.6V	35		75	mA
REGN 稳压器						
V _{REGN_REG}	REGN 稳压器电压	V _{ACDET} > 0.6V, 0 - 75mA, PVCC > 10V	5.6	5.9	6.2	V
I _{REGN_LIM}	REGN 电流限制	V _{REGN} = 0 V, V _{ACDET} > 0.6 V	90		135	mA
适配器电流检测放大器						
V _{ACP/N_OP}	输入共模范围	ACP/ACN 上的电压	0		24	V
V _{IADAPT}	IADAPT 输出电压范围		0		2	
I _{IADAPT}	IADAPT 输出电流		0		1	mA
A _{IADAPT}	电流检测放大器电压增益	A _{IADAPT} = V _{IADAPT} / V _{I_{REG_DPM}}		20		V/V
适配器电流检测精度		V _{I_{REG_DPM}} = 40 - 100 mV	-2		2	%
		V _{I_{REG_DPM}} = 20 mV	-3		3	
		V _{I_{REG_DPM}} = 5 mV	-25		25	
		V _{I_{REG_DPM}} = 1.5 mV	-33		33	
I _{IADAPT_LIM}	输出电流限制	V _{IADAPT} = 0 V	1			mA
C _{IADAPT_MAX}	最大输出负载电容	确保 0mA 到 1mA 负载的稳定性			100	pF
ACDET 比较器						
V _{ACDET_CHG}	ACDET 适配器检测上升阈值	启用充电的最小电压, V _{ACDET} 上升	2.376	2.40	2.424	V
V _{ACDET_CHG_HYS}	ACDET 下降迟滞	V _{ACDET} 下降		40		mV
	ACDET 上升抗尖峰脉冲	V _{ACDET} 上升	518	700	908	ms
	ACDET 下降抗尖峰脉冲	V _{ACDET} 下降	7	9	11	ms
V _{ACDET_BIAS}	ACDET 使能偏置上升阈值	启用所有偏置的最小电压, V _{ACDET} 上升	0.56	0.62	0.68	V
V _{ACDET_BIAS_HYS}	适配器存在下降迟滞	V _{ACDET} 下降		20		mV
	ACDET 上升抗尖峰脉冲	V _{ACDET} 上升		10		μ s
	ACDET 下降抗尖峰脉冲	V _{ACDET} 下降		10		μ s
PVCC/BAT 比较器 (反向放电保护)						
V _{PVCC-BAT_OP}	PVCC 至 BAT 的差分电压		-20		24	V
V _{PVCC-BAT_FALL}	PVCC 至 BAT 下降阈值	V _{PVCC} - V _{BAT} , 关断 ACFET	140	185	240	mV
V _{PVCC-BAT_HYS}	PVCC 至 BAT 迟滞			50		mV
	PVCC 至 BAT 上升抗尖峰脉冲	V _{PVCC} - V _{BAT} > V _{PVCC-BAT_RISE}	7	9	11	ms
	PVCC 至 BAT 下降抗尖峰脉冲	V _{PVCC} - V _{BAT} < V _{PVCC-BAT_FALL}		6		μ s
输入欠压锁存关断比较器 (UVLO)						
V _{UVLO}	交流欠压上升阈值	在 PVCC 上测得	3.5	4	4.5	V

5.4 电气特性 (续)

7.0V ≤ V_{PVCC} ≤ 24V , 0°C < T_J < +125°C , 典型值是 T_A = 25°C 条件下的值 , 以 AGND 为基准 (除非另有说明)

参数		测试条件	最小值	典型 值	最大值	单位
V _{UVLO_HYS}	交流欠压迟滞 , 下降			260		mV

5.4 电气特性 (续)

7.0V ≤ V_{PVCC} ≤ 24V, 0°C < T_J < +125°C, 典型值是 T_A = 25°C 条件下的值, 以 AGND 为基准 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
ACN/BAT 比较器						
V _{ACN-BAT_FALL}	ACN 至 BAT 下降阈值	V _{ACN} - V _{BAT} , 导通 $\overline{\text{BATDRV}}$	175	285	340	mV
V _{ACN-BAT_HYS}	ACN 至 BAT 迟滞			50		mV
	ACN 至 BAT 上升抗尖峰脉冲	V _{ACN} - V _{BAT} > V _{ACN-BAT_RISE}		20		μ s
	ACN 至 BAT 下降抗尖峰脉冲	V _{ACN} - V _{BAT} < V _{ACN-BAT_FALL}		6		μ s
BAT 过压比较器						
V _{OV_RISE}	过压上升阈值	以 V _{BAT_REG} 的百分比表示		104		%
V _{OV_FALL}	过压下降阈值	以 V _{BAT_REG} 的百分比表示		102		
BAT 短路 (欠压) 比较器						
V _{BAT_SHORT_FALL}	BAT 短路下降阈值		2.755	2.9	3.045	V/电芯
V _{BAT_SHORT_HYS}	BAT 短路迟滞			250		mV/电芯
	BAT 短路上升抗尖峰脉冲	V _{BAT} > V _{BAT_SHORT} +V _{BAT_SHORT_HYS} 检测延迟		1.5		s
	BAT 短路下降抗尖峰脉冲	V _{BAT} < V _{BAT_SHORT}		1.5		
充电过流比较器						
V _{OC}	充电过流下降阈值	以 I _{REG_CHG} 的百分比表示		145		%
	最小电流限制 (SRP-SRN)			50		mV
充电欠流比较器 (同步至非同步转换)						
V _{ISYNSET_FALL}	充电欠流下降阈值	从同步更改为非同步	9.75	13	16.25	mV
V _{ISYNSET_HYS}	充电欠流上升迟滞			8		mV
	充电欠流, 下降电流抗尖峰脉冲	V _{I_{REG}_DPM} < V _{ISYNSET}		20		μ s
	充电欠流, 上升电流抗尖峰脉冲			640		
输入过压比较器 (ACOP)						
V _{ACOC}	初始 ACOC 电流限制的 ACOC 增益 (已编程 V _{I_{REG}_DPM} 的百分比)	在 ACDET 后 700ms 开始； 输入电流被限制至该阈值，用于故障保护		150		% V _{I_{REG}_DPM}
V _{ACOC_CEILING}	最大 ACOC 输入电流限制 (V _{ACP} - V _{ACN})max	内部限制上限 V _{ACOC_MAX} = (V _{ACP} - V _{ACN})max		100		mV
	ACOC 处于活动状态时的 ACOP 锁存器消隐时间 (在 ACDET 后 700 ms 开始)	在 ACDET 后 700ms 开始 (不允许 ACOP 锁存关断，且无 ACOP 源极电流)		2		ms
V _{ACOP}	ACOP 引脚锁存关断阈值电压 (参见 终端功能表 中的 ACOP)		1.95	2	2.05	V
K _{ACOP}	处于 ACOC 限流时的 ACOP 源极电流增益	处于 ACOC 限流时的电流源开启。功率 FET 两端电压的函数 I _{ACOP_SOURCE} = K _{ACOP} × (V _{PVCC} -V _{ACP})		18		μ A / V
I _{ACOP_SINK}	未进入 ACOC 限流时的 ACOP 灌电流当 ACDET 检测失效或触发 UVLO 时，复位 ACOP 锁存状态	未进入 ACOC 限流时的灌电流开启		5		μ A
V _{ACN-SHORT}	ACN 短路保护阈值锁存	ACN < 2.4V，ACDET > 2.4V		2.4		V

5.4 电气特性 (续)

7.0V ≤ V_{PVCC} ≤ 24V, 0°C < T_J < +125°C, 典型值是 T_A = 25°C 条件下的值, 以 AGND 为基准 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
输入过压比较器 (ACOV)						
V _{ACOV}	OVPSET 上的交流过压上升阈值 (参见 节 4.1OVPSET)	在 OVPSET 上测得	3.007	3.1	3.193	V
V _{ACOV_HYS}	交流过压上升抗尖峰脉冲			1.3		ms
	交流过压下降抗尖峰脉冲			1.3		
热关断比较器						
T _{SHUT}	热关断上升温度	温度升高		155		°C
T _{SHUT_HYS}	热关断迟滞，下降			20		°C
电池开关 (BATDRV) 驱动器						
R _{DS_BAT_OFF}	BATFET 关断电阻	V _{ACN} > 5V			160	Ω
R _{DS_BAT_ON}	BATFET 导通电阻	V _{ACN} > 5V			3	kΩ
V _{BATDRV_REG}	BATFET 驱动电压	当 V _{ACN} > 5V 且 BATFET 导通时， V _{BATDRV_REG} = V _{ACN} - V _{BATDRV}		6.5		V
	BATFET 上电延迟	检测到适配器后 (ACDET > 2.4 之后) 关断 BATFET 的延时	518	700	908	ms
交流开关 (ACDRV) 驱动程序						
R _{DS_AC_OFF}	ACFET 关断电阻	V _{PVCC} > 5V			80	Ω
R _{DS_AC_ON}	ACFET 导通电阻	V _{PVCC} > 5V			2.5	kΩ
V _{ACDRV_REG}	ACFET 驱动电压	当 V _{PVCC} > 5V 且 ACFET 导通时， V _{ACDRV_REG} = V _{PVCC} - V _{ACDRV}		6.5		V
	ACFET 上电延迟	检测到适配器后 (ACDET > 2.4 之后) 导通 ACFET 的延时	518	700	908	ms
AC/BAT MOSFET 驱动器时序						
	驱动器死区时间	在 $\overline{\text{ACDRV}}$ 和 $\overline{\text{BATDRV}}$ 之间切换时的死区时间		10		μ s
PWM 高侧驱动器 (HIDRV)						
R _{DS_HI_ON}	高侧驱动器导通电阻	V _{BTST} - V _{PH} = 5.5V，测试电流 100mA		3	6	Ω
R _{DS_HI_OFF}	高侧驱动器关断电阻	V _{BTST} - V _{PH} = 5.5V，测试电流 100mA		0.7	1.4	Ω
V _{BTST_REFRESH}	自举刷新比较器阈值电压	V _{BTST} - V _{PH} ，请求低侧刷新脉冲时	4			V
PWM 低侧驱动器 (LODRV)						
R _{DS_LO_ON}	低侧驱动器导通电阻	REGN = 6V，测试电流 100mA		3	6	Ω
R _{DS_LO_OFF}	低侧驱动器关断电阻	REGN = 6V，测试电流 100mA		0.6	1.2	Ω
PWM 驱动器时序						
	驱动器死区时间 — 在 LODRV 和 HIDRV 之间切换时的死区时间。 LODRV 和 HIDRV 上无负载		30			ns
PWM 振荡器						
F _{SW}	PWM 开关频率		240		360	kHz
V _{RAMP_HEIGHT}	PWM 斜坡高度	占 PVCC 的百分比		6.6		%PVCC

5.4 电气特性 (续)

7.0V ≤ V_{PVCC} ≤ 24V, 0°C < T_J < +125°C, 典型值是 T_A = 25°C 条件下的值, 以 AGND 为基准 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
静态电流						
I _{OFF_STATE}	流入以下引脚的总关断状态静态电流: SRP、SRN、BAT、BTST、PH、PVCC、ACP、ACN	V _{BAT} = 16.8V, V _{ACDET} < 0.6V, V _{PVCC} > 5V, T _J = 0 至 85°C		7	10	μA
I _{BATQ_CD}	流入以下引脚的总静态电流: SRP、SRN、BAT、BTST、PH	适配器存在, V _{ACDET} > 2.4V, 充电功能禁用		100	200	μA
I _{AC}	适配器静态电流	V _{PVCC} = 20V, 充电功能禁用		1	1.5	mA
内部软启动 (分 8 步达到调节电流)						
	软启动步骤			8		步骤
	软启动步长时间			1.7		ms
充电单元上电时序控制						
	上电后充电启用延迟	从检测到适配器到允许充电器导通的延时	518	700	908	ms
逻辑输入引脚特性 (CHGEN, LEARN)						
V _{IN_LO}	输入低电平阈值电压			0.8		V
V _{IN_HI}	输入高电平阈值电压		2.1			
I _{BIAS}	输入偏置电流	V _{CHGEN} = 0 至 V _{REGN}			1	μA
t _{CHGEN_DEGLITCH}	充电启用抗尖峰脉冲时间, CHGEN 下降 = 启用充电	ACDET > 2.4V, CHGEN 上升		2		ms
逻辑输入引脚特性 (CELLS)						
V _{IN_LO}	输入低阈值电压, 3 节电芯	CELLS 电压下降沿		0.5		V
V _{IN_MID}	输入中阈值电压, 2 节电芯	CELLS 电压上升达到 MIN 值, CELLS 电压下降达到 MAX 值	0.8		1.8	
V _{IN_HI}	输入高阈值电压, 4 节电芯	CELLS 电压上升	2.5			
I _{BIAS_FLOAT}	2 节电芯选择功能的输入偏置浮空电流	V _{CHGEN} = 0 至 V _{REGN}	-1		1	μA
开漏逻辑输出引脚特性 (ACGOOD)						
V _{OUT_LO}	输出低电平饱和电压	灌电流 = 5mA		0.5		V
			518	700	908	ms
	延迟, ACGOOD 上升			10		ms
	延迟, ACGOOD 下降					ms

5.5 典型特性

表 5-1. 图形表

Y ⁽¹⁾	X	图
VREF 负载和线性调整率	与负载电流间的关系	图 5-1
REGN 负载和线性调整率	与负载电流间的关系	图 5-2
BAT 电压	与 VADJ/VDAC 比间的关系	图 5-3
充电电流	与 SRSET/VDAC 比间的关系	图 5-4
输入电流	与 ACSET/VDAC 比间的关系	图 5-5
BAT 电压调节精度	与充电电流间的关系	图 5-6
BAT 电压调节精度		图 5-7
充电电流调节精度		图 5-8
输入电流调节 (DPM) 精度		图 5-9
V _{IADAPT} 输入电流检测放大器精度		图 5-10
输入调节电流 (DPM) 和充电电流	与系统电流间的关系	图 5-11
瞬态系统负载 (DPM) 响应		图 5-12
充电电流调节	与 BAT 电压间的关系	图 5-13
效率	与电池充电电流间的关系	图 5-14
电池移除 (从恒流模式)		图 5-15
ACDRV 和 BATDRV 启动		图 5-16
REF 和 REGN 启动		图 5-17
搭配 390 μ F SYS 至 PGND 系统电容器, 适配器插入时系统选择器		图 5-18
搭配 390 μ F SYS 至 PGND 系统电容器, 适配器拔除时系统选择器		图 5-19
搭配 390 μ F SYS 至 PGND 系统电容器, 系统电源选择器 LEARN 导通		图 5-20
搭配 390 μ F SYS 至 PGND 系统电容器, 系统电源选择器 LEARN 关断		图 5-21
适配器插入时系统选择器		图 5-22
ACDET 检测适配器后延时 700ms, 选择器栅极驱动电压		图 5-23
充电器开启/适配器拔除		图 5-24
充电启用/禁用和电流软启动		图 5-25
非同步至同步转换		图 5-26
同步至非同步转换		图 5-27
占空比接近 100% 时自举电容充电脉冲		图 5-28
电池短路充电器响应、过流保护 (OCP) 和充电电流调节		图 5-29
连续导通模式 (CCM) 开关波形		图 5-30
不连续导通模式 (DCM) 开关波形		图 5-31

(1) 测试结果基于典型系统原理图, 电压与电流由电阻进行配置应用原理图测得。除非另有说明, 否则 $V_{IN} = 20V$, $V_{BAT} = 3$ 节锂离子电池, $I_{CHG} = 3A$, $I_{ADAPTER_LIMIT} = 4A$, $T_A = 25^\circ C$ 。

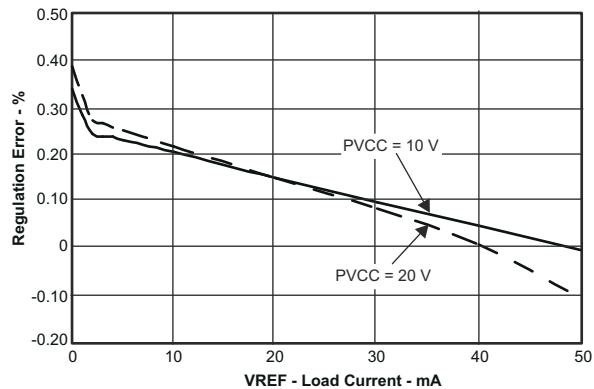


图 5-1. VREF 负载和线性调整率与负载电流间的关系

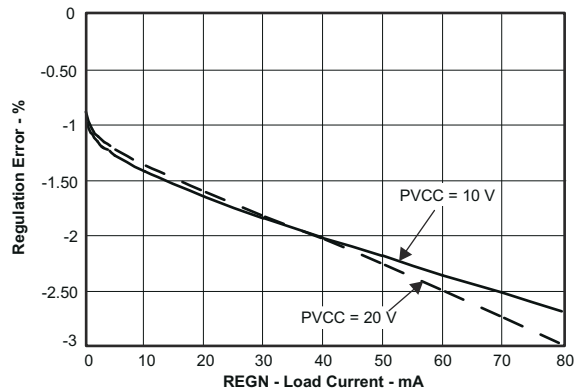


图 5-2. REGN 负载和线性调整率与负载电流间的关系

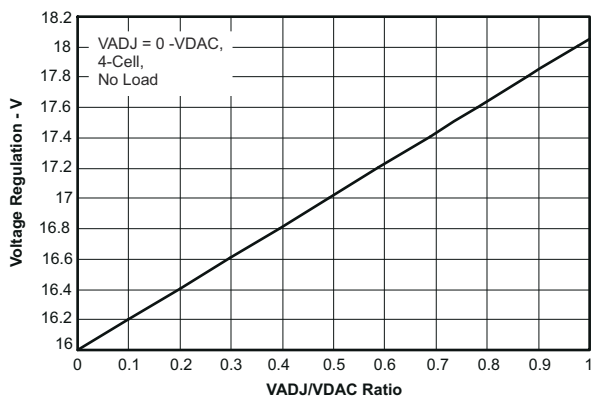


图 5-3. BAT 电压与 VADJ/VDAC 比间的关系

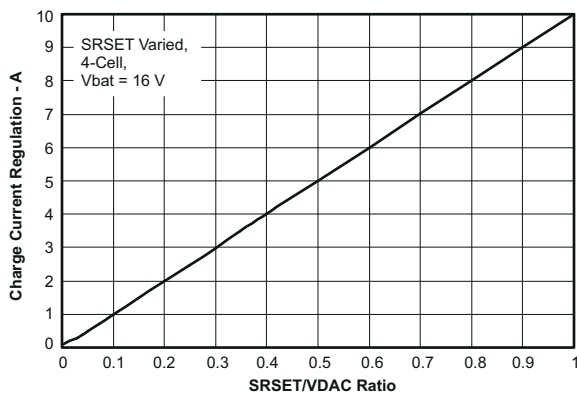


图 5-4. 充电电流与 SRSET/VDAC 比间的关系

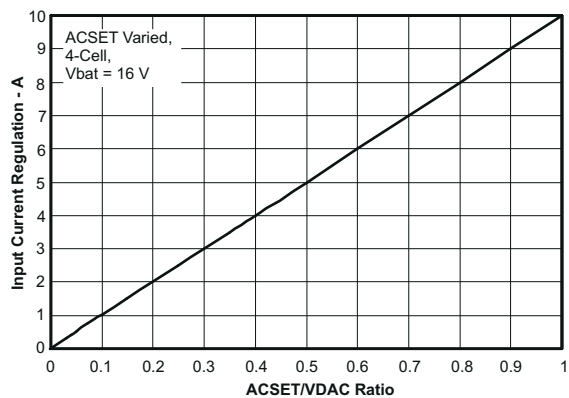


图 5-5. 输入电流与 ACSET/VDAC 比间的关系

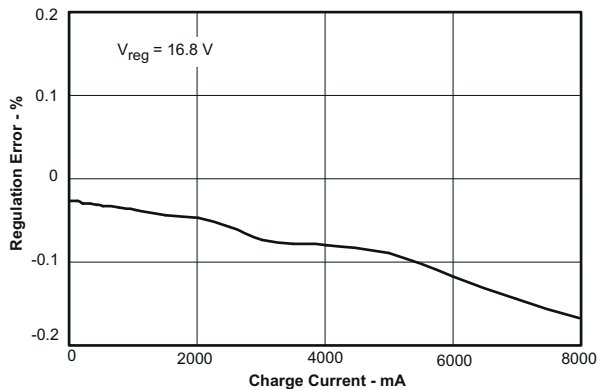


图 5-6. BAT 电压调节精度与充电电流间的关系

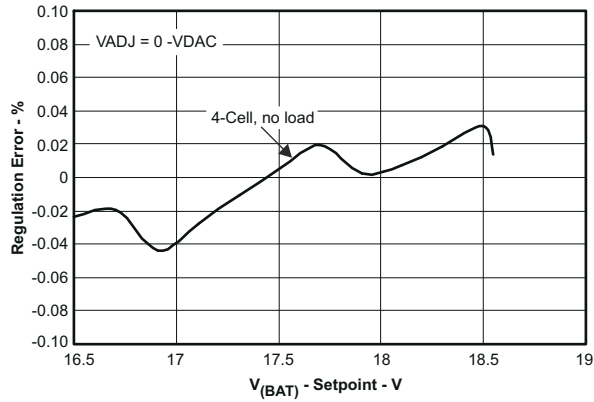


图 5-7. BAT 电压调节精度

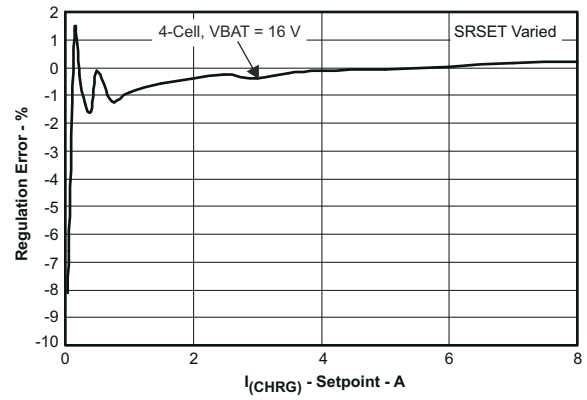


图 5-8. 充电电流调节精度

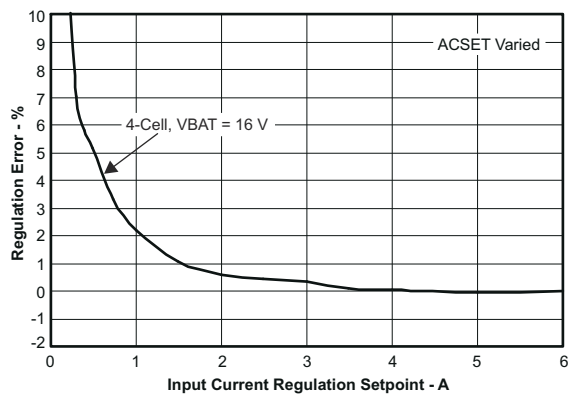


图 5-9. 输入电流调节 (DPM) 精度

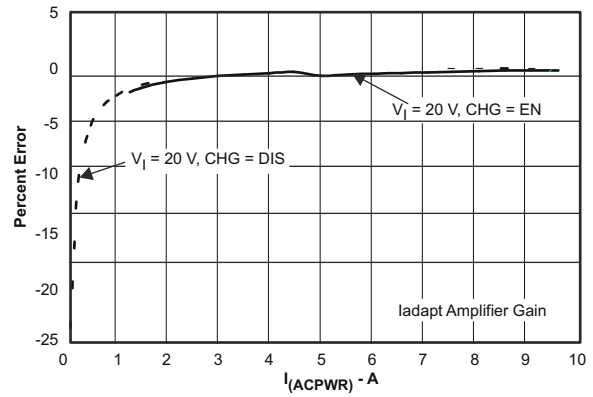
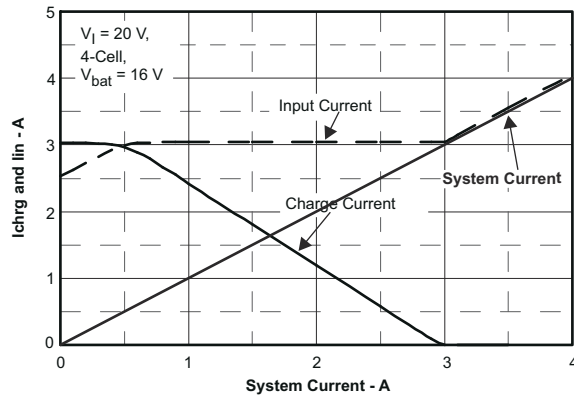
图 5-10. V_{IADAPT} 输入电流检测放大器精度

图 5-11. 输入调节电流 (DPM) 和充电电流与系统电流间的关系

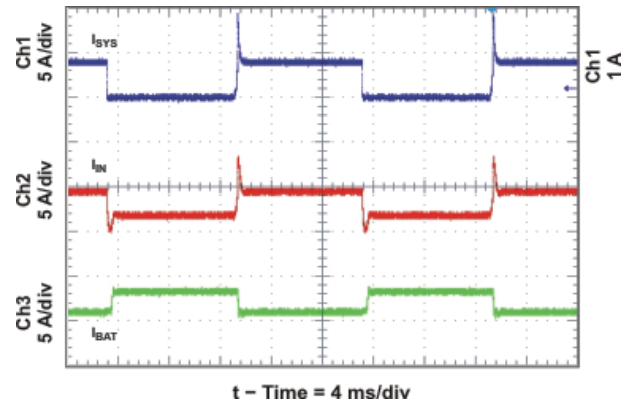


图 5-12. 瞬态系统负载 (DPM) 响应

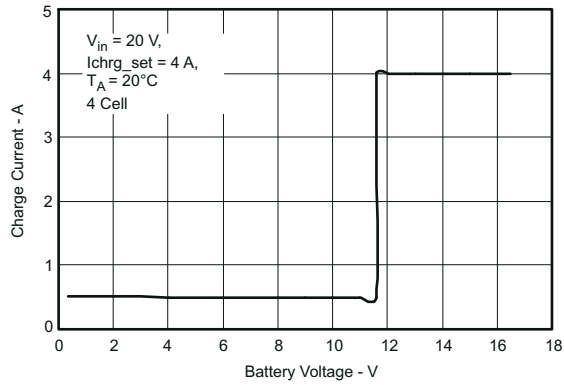


图 5-13. 充电电流调节与 BAT 电压间的关系

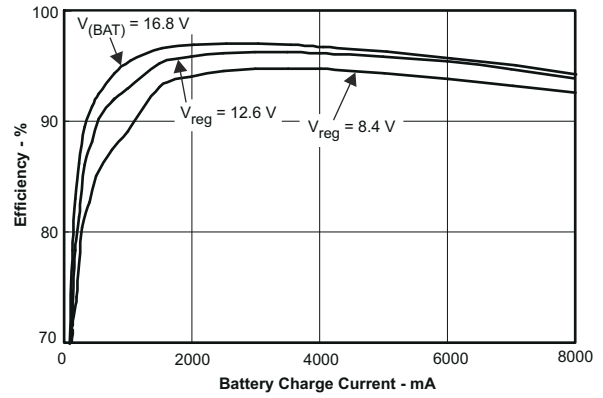


图 5-14. 效率与电池充电电流间的关系

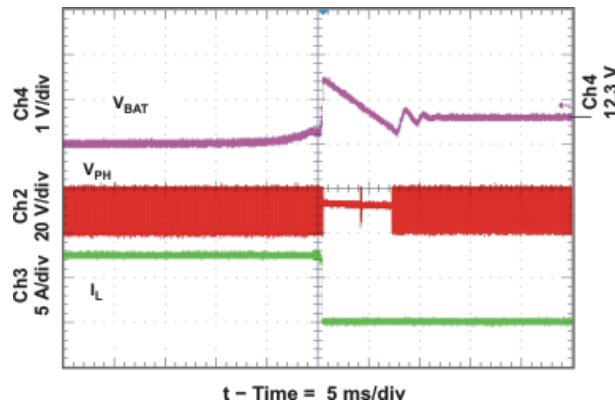


图 5-15. 电池移除

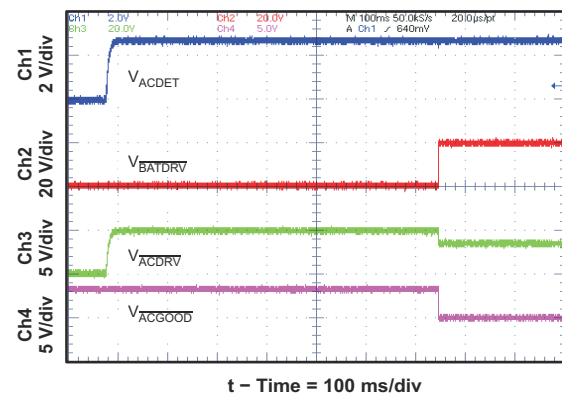


图 5-16. ACDRV 和 BATDRV 启动

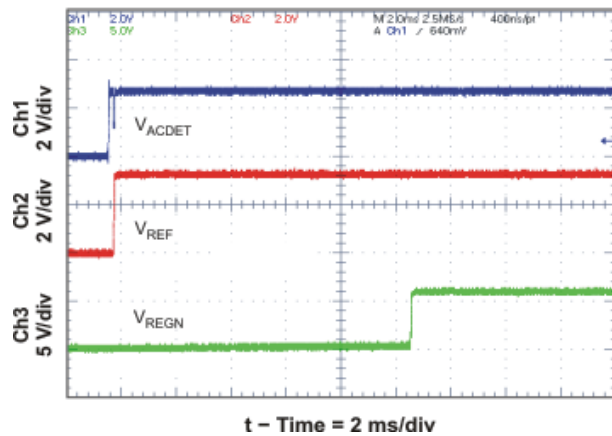


图 5-17. REF 和 REGN 启动

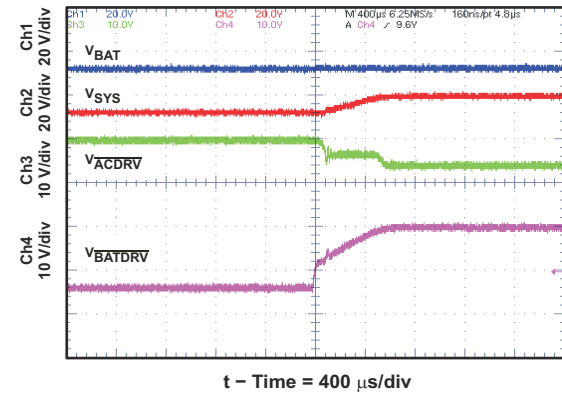
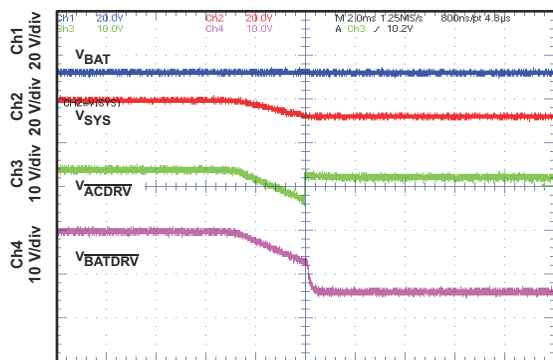
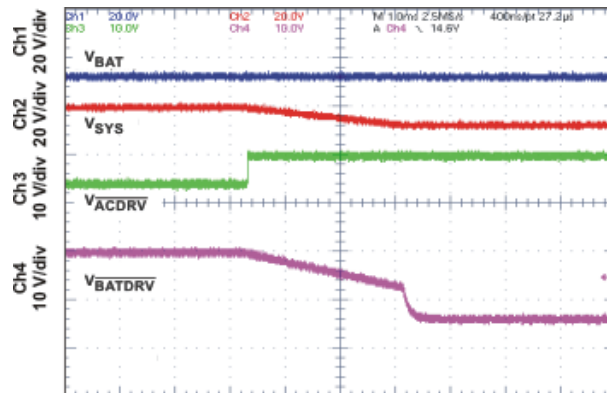


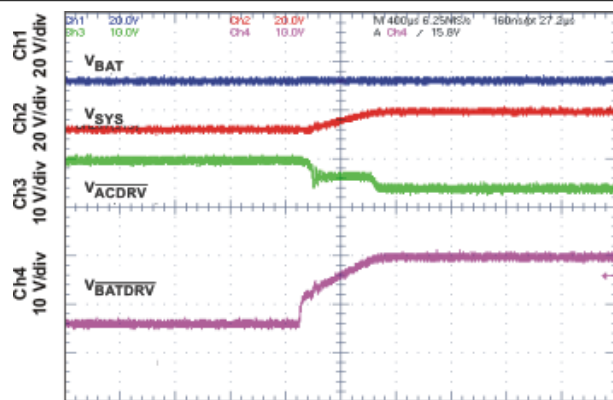
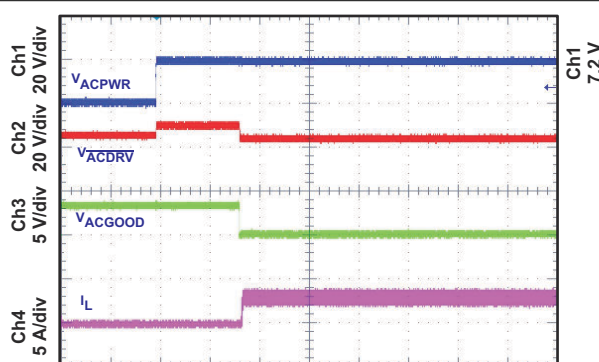
图 5-18. 搭配 390 μ F SYS 至 PGND 系统电容器，适配器插入时系统选择器



t - Time = 2 ms/div

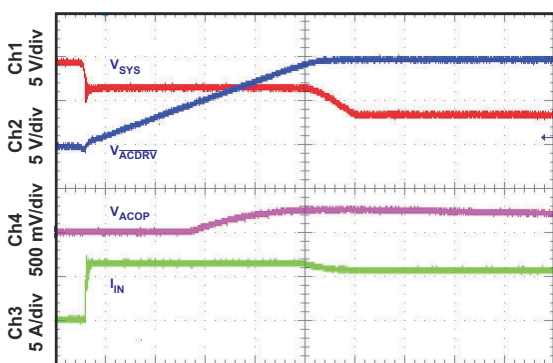
图 5-19. 搭配 390 μ F SYS 至 PGND 系统电容器，适配器拔除时系统选择器

t - Time = 1 ms/div

图 5-20. 搭配 390 μ F SYS 至 PGND 系统电容器，系统电源选择器 LEARN 导通t - Time = 400 μ s/div图 5-21. 搭配 390 μ F SYS 至 PGND 系统电容器，系统电源选择器 LEARN 关断

t - Time = 400 ms/div

图 5-22. 适配器插入时系统选择器



t - Time = 1 ms/div

图 5-23. ACDET 检测适配器后延时 700ms，选择器栅极驱动电压

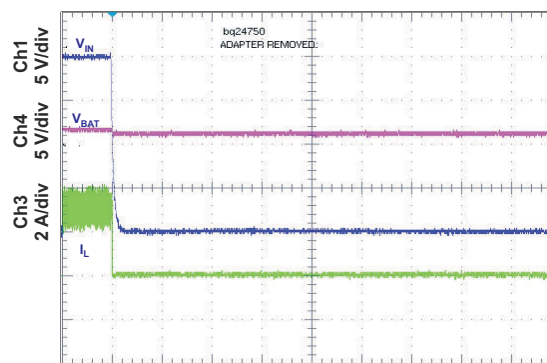
t - Time = 200 μ s/div

图 5-24. 充电器开启/适配器拔除

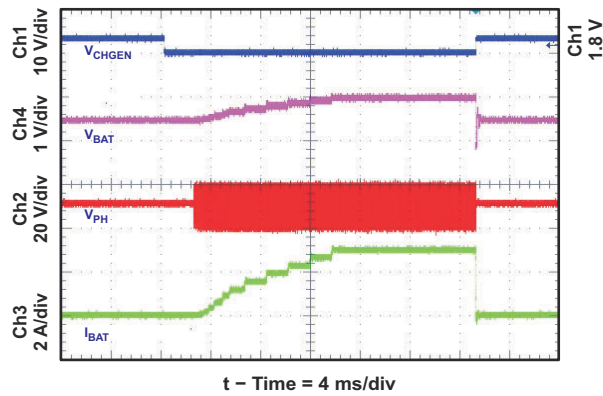


图 5-25. 充电启用/禁用和电流软启动

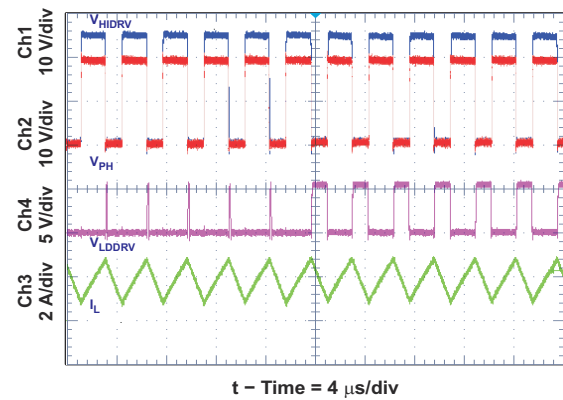


图 5-26. 非同步至同步转换

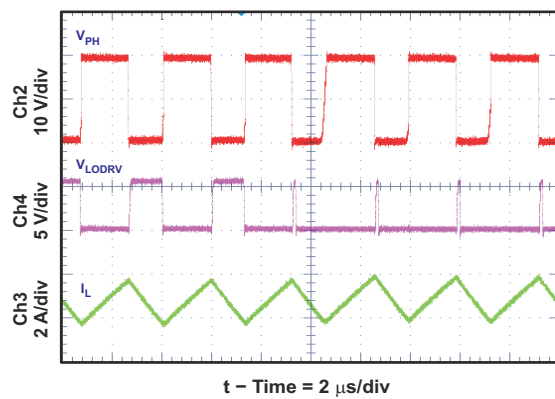


图 5-27. 同步至非同步转换

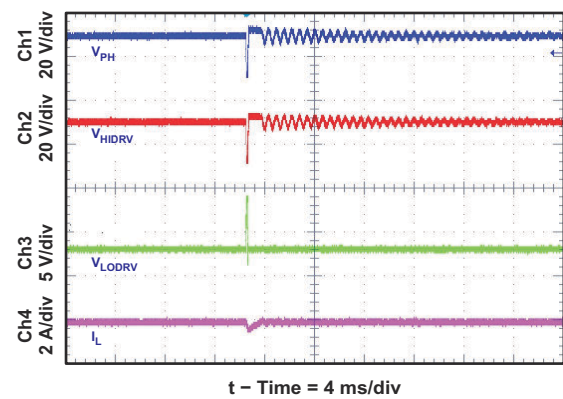


图 5-28. 占空比接近 100% 时自举电容充电脉冲

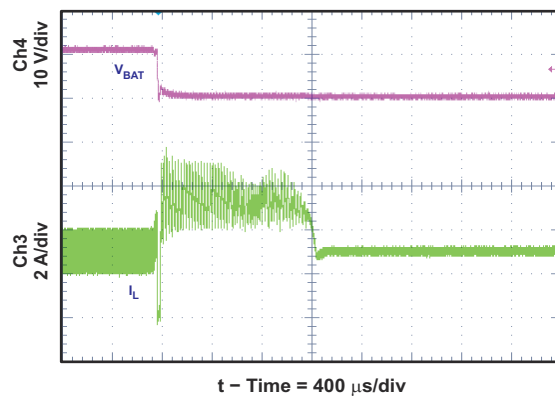


图 5-29. 电池短路充电器响应、过流保护 (OCP) 和充电电流调节

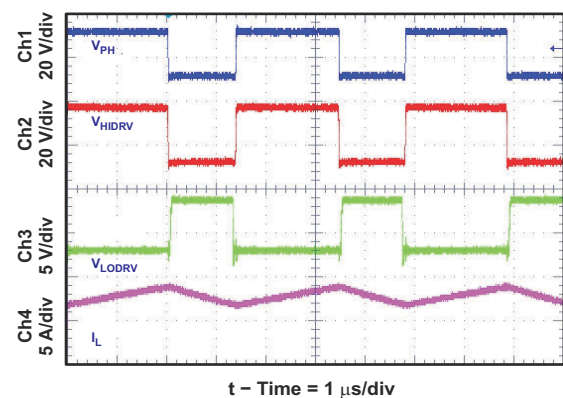


图 5-30. 连续导通模式 (CCM) 开关波形

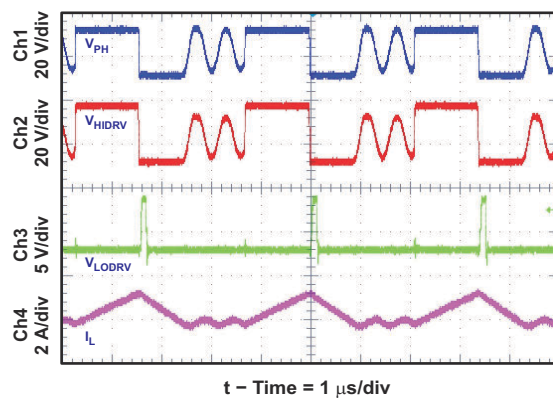
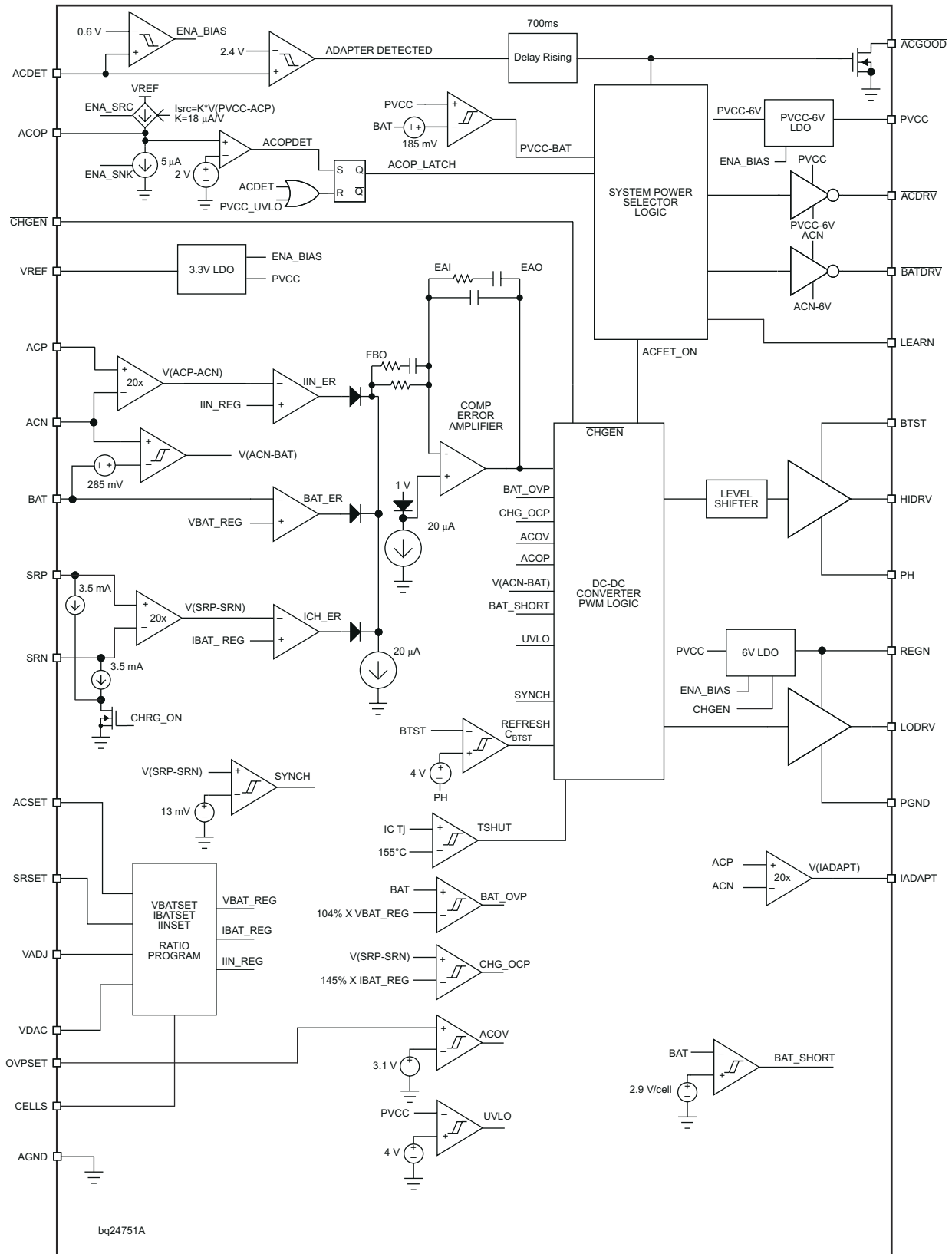


图 5-31. 不连续导通模式 (DCM) 开关波形

6 详细说明

6.1 功能方框图



6.2 电池电压调节

bq24751A 采用高精度稳压器生成充电电压。内部默认电池电压设置 $V_{BATT} = 4.2V \times \text{电芯数}$ 。稳压电压与 V_{ADC} 成比例关系。通过调节 V_{ADJ} 与 V_{DAC} 的比例, 可将电池稳压电压 V_{BATT} 额外拓展 12.5% 的调节区间。将电压调节范围限定为稳压电压的 12.5%, 可把外部电阻失配误差从 $\pm 1\%$ 降至 $\pm 0.1\%$ 。因此, 选用公差 1% 的电阻时, 整体电压精度可维持在 0.5% 以内。比例式转换方案还兼容数模转换器 (D/A) 与微控制器 (μC)。电池电压可通过 V_{ADJ} 与 V_{DAC} 引脚, 依据方程式 1 进行配置。

$$V_{BATT} = \text{cell count} \times \left[4V + \left(0.512 \times \frac{V_{VADJ}}{V_{VDAC}} \right) \right] \quad (1)$$

V_{DAC} 输入电压范围为 2.6V 至 3.6V, V_{ADJ} 电压需设定在 0V 至 V_{DAC} 之间。当 V_{ADJ} 接至 REGN 时, 电池电压 V_{BATT} 将恢复默认值: $4.2V \times \text{电芯数}$ 。

CELLS 引脚为逻辑输入引脚, 用于选定电芯数。将 CELLS 引脚连接至对应电压档位, 以适配 2 节、3 节或 4 节锂离子电芯充电, 详见表 6-1。为其他电芯化学物质充电时, 可通过 CELLS 引脚选择充电器的输出电压范围。

表 6-1. 电芯数选择

CELLS	电芯数
浮点	2
AGND	3
VREF	4

单节电池充电终止电压是电池化学成分的函数。请咨询电池制造商以确定此电压。

BAT 引脚用于检测电池电压以进行电压调节, 应尽可能靠近电池连接, 或直接连接在输出电容器上。建议在 BAT 至 AGND 之间连接 $0.1 \mu F$ 陶瓷电容器, 电容器应尽量靠近 BAT 引脚, 对高频噪声进行去耦。

6.3 电池电流调节

SRSET 输入引脚用于设置最大充电电流。电池电流通过连接在 SRP 和 SRN 之间的电阻器 R_{SR} 进行检测。SRP 和 SRN 之间的满量程差分电压为 100mV。因此, 采用 0.010Ω 检测电阻时, 最大充电电流为 10A。SRSET 与 V_{DAC} 成比例关系, 可依据方程式 2 计算得出:

$$I_{CHARGE} = \frac{V_{SRSET}}{V_{VDAC}} \times \frac{0.10}{R_{SR}} \quad (2)$$

SRSET 的输入电压范围为 0 到 V_{DAC} , 最高可达 3.6V。

SRP 和 SRN 引脚用于在 R_{SR} 两端进行检测, 默认值电阻值为 $10m\Omega$ 。但是, 也可以使用其他值的电阻。检测电阻值越大, 检测电压越高, 稳压精度也越高。不过, 代价是导通损耗会随之增大。

6.4 输入适配器电流调节

来自交流适配器或其他直流电源的总输入电流, 是系统供电电流和电池充电电流的函数。系统电流通常会随着系统某些部分的上电或断电而波动。若无动态电源管理 (DPM), 电源必须能够同时提供最大系统电流和最大充电器输入电流。通过使用 DPM, 当输入电流超过 ACSET 设置的输入电流限制时, 电池充电器会降低充电电流。可以降低交流适配器的电流容量, 从而减少系统成本。

与设置电池调节电流类似, 适配器电流通过连接在 ACP 和 ACN 之间的电阻 R_{AC} 进行检测。其最大值由 ACSET 设置, 该电压与 V_{DAC} 成比例关系, 可依据方程式 3 计算得出:

$$I_{\text{ADAPTER}} = \frac{V_{\text{ACSET}}}{V_{\text{VDAC}}} \times \frac{0.10}{R_{\text{AC}}} \quad (3)$$

ACSET 的输入电压范围为 0 到 V_{DAC} ，最高可达 3.6V。

ACP 和 ACN 引脚用于检测 R_{AC} ，默认值为 $10\text{m}\Omega$ 。但是，也可以使用其他值的电阻。检测电阻值越大，检测电压越高，稳压精度也越高。不过，代价是导通损耗会随之增大。

6.5 适配器检测与上电

外部电阻分压器将适配器电压衰减后送入 ACDET 引脚。适配器检测阈值通常应配置为大于电池最大电压，且小于适配器最小允许电压。ACDET 分压器需置于 ACFET 前端，无论 ACFET 导通或关断，均可检测真实适配器输入电压。在检测到适配器前，BATFET 保持导通状态，ACFET 关断。

如果 PVCC 低于 4V，器件将被禁用。

如果 ACDET 低于 0.6V，但 PVCC 高于 4V，部分偏置电路开启，包含简易带隙基准、ACFET 驱动和 BATFET 驱动。IADAPT 禁用并下拉至 GND。总静态电流小于 $10\mu\text{A}$ 。

当 ACDET 升至 0.6V 以上，且 PVCC 高于 4V，所有偏置电路开启，VREF 输出 3.3V。如果 CHGEN 为低电平，REGN 输出将上升到 6V。IADAPT 输出有效，按比例反映适配器电流。

当 ACDET 持续上升并超过 2.4V 时，判定存在有效的交流适配器。延迟 500ms 后，发生以下动作：

- $\overline{\text{ACGOOD}}$ 通过外部上拉电阻被拉高至主机数字电压轨；
- ACFET 被允许导通，BATFET 随之关断（参见 [系统电源选择器](#)）
- 如果满足所有条件，则开始充电，且 STAT 信号变为有效。（参见 [启用和禁用充电](#)）

6.6 启用和禁用充电

以下条件必须有效才能启用充电功能：

- $\overline{\text{CHGEN}}$ 为低电平
- $\text{PVCC} > \text{UVLO}$
- 检测到适配器
- 适配器电压高于 $\text{BAT} + 185\text{mV}$
- 适配器未过压 (ACOV)
- 检测到适配器后再叠加 10ms ACOC 时长，700ms 延迟完成
- 热关断 (TSHUT) 无效
- TS 在温度鉴定窗口内
- $\text{VDAC} > 2.4\text{V}$
- LEARN 为低电平

6.7 系统电源选择器

bq24751A 可自动切换，选择将适配器电源或电池电源连接至系统负载。默认情况下，上电过程中或不存在有效适配器时，电池将连接至系统。检测到适配器后，先断开系统与电池的连接，然后连接适配器。自动先断后通算法可防止切换晶体管切换时产生击穿电流。

$\overline{\text{ACDRV}}$ 信号驱动一对背对背 P 沟道功率 MOSFET（二者源极相连并连接至 PVCC），该组器件连接在适配器和 ACP 之间。连接至适配器的 FET 关断时，能够防止电池向适配器反向放电。漏极连接至适配器输入端的 P 沟道 FET 关断时，能够提供电池反向放电保护；与肖特基二极管相比，其 R_{dson} 很低，还可更大限度降低系统功耗。连接至 ACP 的另一 P 沟道 FET 将电池与适配器隔离，并为系统提供 ACOC 电流限制和 ACOP 功率限制功能。 $\overline{\text{BATDRV}}$ 信号控制放置于 BAT 和系统之间的 P 沟道功率 MOSFET。

未检测到适配器时， $\overline{\text{ACDRV}}$ 输出拉高至 PVCC 以关断 ACFET，断开适配器与系统的连接。 $\overline{\text{BATDRV}}$ 保持在 ACN - 6V，将电池连接至系统。

适配器检测完成 700ms 后，系统开始将供电从电池切换为适配器。PVCC 电压必须比 BAT 高出 185mV，才能启用切换功能。在 ACFET 导通之前，先断后合逻辑会先将 ACFET 和 BATFET 同时关断 10 μ s。这会将电池隔离，防止出现击穿电流或任何较大的放电电流。 $\overline{\text{BATDRV}}$ 输出上拉至 ACN；由内部稳压器将 $\overline{\text{ACDRV}}$ 引脚设置为 PVCC - 6V，以导通 P 沟道 ACFET，将适配器连接至系统。

适配器拔除后，系统会等待 ACN 回落至仅比 BAT 高出 285mV 以内，再完成由适配器供电切回电池供电的操作。先断后合逻辑可确保 10 μ s 的死区时间。 $\overline{\text{ACDRV}}$ 输出上拉至 PVCC；由内部稳压器将 $\overline{\text{BATDRV}}$ 引脚设置为 ACN - 6V，以导通 P 沟道 BATFET，将电池连接至系统。

$\overline{\text{ACDRV}}$ 和 $\overline{\text{BATDRV}}$ 驱动器采用非对称栅极驱动方案，可让 ACFET 和 BATFET 快速关断、缓慢导通，辅助实现先断后合逻辑，并使任一 FET 导通时均可完成软启动。通过在 P 沟道功率 MOSFET 的栅极与源极之间放置一颗电容器，可进一步拉长软启动时间。

6.8 电池 LEARN 周期

可通过 LEARN 引脚实施电池 LEARN 周期。LEARN 引脚输入逻辑低电平时，系统电源选择逻辑维持默认状态，具体取决于适配器。如果未检测到适配器，则 ACFET 保持关断，BATFET 保持导通。如果检测到适配器，BATFET 保持关断，ACFET 保持导通。

LEARN 引脚输入逻辑高电平时，系统电源选择逻辑被强制改写，即便接入适配器，ACFET 仍将保持关断且 BATFET 保持导通。此功能用于允许电池放电，以便在一个完整放电和充电周期内校准电池电量监测计。当 LEARN 为高电平时，充电功能关闭。当每一电芯的 BAT < 2.9V 时，控制器会自动退出 LEARN 周期。 $\overline{\text{BATDRV}}$ 关断，且 $\overline{\text{ACDRV}}$ 导通。

6.9 自动内部软启动充电器电流

每次充电器启用时，充电器会自动对充电器调节电流执行软启动，确保输出电容器与功率转换器不会出现过冲或承受应力。软启动功能将充电调节电流分 8 个均匀阶跃逐步抬升，直至达到配置的充电电流。每个阶跃持续约 1.7ms，典型上升时间为 13.6ms。此功能不需要任何外部元件。

6.10 转换器运行

同步降压 PWM 转换器采用固定频率 (300kHz) 电压模式，同时搭载前馈控制方案。III 类补偿网络允许在转换器的输出端使用陶瓷电容器。补偿输入级在内部连接在反馈输出端 (FBO) 与误差放大器输入端 (EAI) 之间。反馈补偿级连接在误差放大器输入端 (EAI) 与误差放大器输出端 (EAO) 之间。LC 输出滤波器标称谐振频率的取值范围为 8kHz 至 12.5kHz。

谐振频率 f_o 通过计算公式如下：
$$f_o = \frac{1}{2\pi\sqrt{L_o C_o}}$$
 其中 (来自原理图) 典型系统原理图，电压与电流由 DAC 进行配置

- $C_o = C11 + C12$
- $L_o = L1$

内部锯齿斜坡与内部 EAO 误差控制信号进行比较，以改变转换器的占空比。斜坡信号幅值为适配器输入电压的十五分之一，因此其幅值始终与适配器输入电压成正比。此特性能够消除输入电压波动带来的环路增益变化，简化环路补偿设计。斜坡带有 200mV 偏置电压；当 EAO 信号电平低于斜坡电平时，电路可实现 0% 占空比输出。EAO 信号电平也允许高于锯齿波斜坡信号，以满足 100% 占空比的 PWM 工作要求。内部栅极驱动逻辑最高支持 99.98% 占空比，同时确保上部 N 沟道器件始终具有充足的驱动电压来维持完全导通。如果 BTST 与 PH 间压差持续 3 个周期以上低于 4V，则关断高侧 N 沟道功率 MOSFET，导通低侧 N 沟道功率 MOSFET，从而将 PH 节点拉低，并为 BTST 电容器充电。随后，高端驱动器恢复 100% 占空比工作，直至漏电流再次将 BTST 电容器放电，致使 BTST 与 PH 间压差跌至 4V 以下，此时将重新发出复位脉冲。

300kHz 固定频率振荡器可在输入电压、电池电压、充电电流和温度全部工况下严格控制开关频率。该特性可简化输出滤波器设计，同时避开人耳可闻的噪声频段。充电电流检测电阻 R_{SR} 设计要求：至少一半或以上总输出电容置于检测电阻前端，同时紧贴检测电阻和输出电感器连接节点；剩余另一半电容置于检测电阻后端。输出电容应

分压并分别置于充电电流检测电阻两侧。50:50 均分容量可实现最优性能；但输出电感器与检测电阻的连接节点处，电容总量必须至少为总容量的 50%。该部分电容可充分滤除开关噪声，提升电流检测精度。III 类补偿可在交叉频率附近提供相位提升，从而提供充足的相位裕度。

6.11 同步与非同步工作

当检测的充电电流低于 $ISYNSET$ 值时，充电器在非同步模式下工作。反之，充电器在同步模式下工作。

在同步模式期间，当高侧 N 沟道功率 MOSFET 关断时，低侧 N 沟道功率 MOSFET 导通。内部栅极驱动逻辑采用先断后合切换机制，防止出现击穿电流。在两个 FET 同时关断的 30ns 死区时间内，低侧功率 MOSFET 的体二极管传导电感器电流。使低侧 FET 导通可保持较低的功耗，并允许在大电流下安全充电。在同步模式期间，电感器电流持续流动，并且器件在连续导通模式 (CCM) 下工作，构成固定的双极系统。

在非同步工作期间，高侧 N 沟道功率 MOSFET 关断，经过先断后合死区时间之后，低侧 N 沟道功率 MOSFET 导通约 80ns，然后低侧功率 MOSFET 关断并保持关断状态，直至下一个周期起始，届时高侧功率 MOSFET 再次导通。需要设置 80ns 低侧 MOSFET 导通时间，以确保自举电容器持续充电，并能够在下一个周期内维持高侧功率 MOSFET 导通。这对于电池充电器至关重要，因为与常规直流/直流转换器不同，电池负载会维持电压并可输出电流和灌入电流。持续 80ns 的低侧脉冲会拉低 PH 节点（高侧和低侧 MOSFET 之间的连接），让自举电容器充电至 $REGN\ LDO$ 值。80ns 过后，低侧 MOSFET 保持关断状态，以防止电感器产生反向电流。低侧 MOSFET 关断会阻断电感器电流，而电感器电流会变得不连续。这种模式称为“不连续导通模式” (DCM)。

在 DCM 模式期间，环路响应会自动变化，并具有单极系统；在该系统中，极点与负载电流成正比，因为转换器不会灌入电流，仅负载提供灌电流。这意味着电流非常低时，环路响应速度会变慢，因为可用于输出电压放电的灌电流会变少。处于非同步工作模式且电流非常低时，80ns 充电脉冲期间可能会有少量反向电感器电流。该电荷应足够小，可被输入电容吸收。

每当 $BTST - PH < 4V$ 时， $LODRV$ 上会出现 80ns 充电脉冲，高侧 MOSFET 不导通，且低侧 MOSFET 不导通（只有 80ns 充电脉冲）。

在 bq24751A 中， $V_{ISYNSET} = I_{SYN} \times R_{SR}$ 在内部设置为 13mV，作为充电器从非同步工作切换为同步工作时的充电电流阈值。低侧驱动器仅导通 80ns，用于给自举电容器充电。这对于防止电感器产生反向电流至关重要；若出现反向电流，会产生升压效应——电能从电池倒灌至输入电容器，进而升高输入电压。这种升压效应会造成 PVCC 节点过压，存在损坏系统的风险。电感器纹波电流由以下公式给出：

$$\frac{I_{RIPPLE_MAX}}{2} \leq I_{SYN} \leq I_{RIPPLE_MAX}$$

and

$$I_{RIPPLE} = \frac{(V_{IN} - V_{BAT}) \times \frac{V_{BAT}}{V_{IN}} \times \frac{1}{f_s}}{L} = \frac{V_{IN} \times (1-D) \times D \times \frac{1}{f_s}}{L} \quad (4)$$

其中：

V_{IN} = 适配器电压
 V_{BAT} = BAT 电压
 f_s = 开关频率
 L = 输出电感器
 D = 占空比

在给定 V_{IN} 、 f_s 和 L 的前提下，占空比 (D) 接近 0.5 时会出现 I_{RIPPLE_MAX} 。

$ISYNSET$ 比较器或充电欠流比较器会将 SRP 与 SRN 之间压差与内部阈值进行对比。下降沿阈值设置为 13mV，上升沿具备 8mV 迟滞，允许 10% 偏差。

6.12 使用电流检测放大器 (CSA) 的高精度 IADAPT

主机或一些分立逻辑可通过行业通用型高精度电流检测放大器 (CSA)，借助 IADAPT 引脚的模拟电压输出监测输入电流。CSA 将 ACP 与 ACN 之间的检测输入电压放大 20 倍，随后由 IADAPT 引脚输出。IADAPT 输出电压为输入差分电压的 20 倍。当 PVCC 电压高于 5V 且 ACDET 电压高于 0.6V 时，IADAPT 不再保持接地，进入工作状态。如果用户希望降低电压，可在 IOUT 与 AGND 之间增设电阻分压器；分压电阻可按热系数匹配，仍能保证全温域检测精度。

建议在输出端连接一颗 200pF 的电容器，对高频噪声进行去耦。如果需要额外的滤波效果，可在 200pF 电容器后额外增设 RC 滤波器（可选配置）。请注意，添加滤波也会增加额外的响应延迟。

6.13 输入过压保护 (ACOV)

ACOV 提供保护，防止高输入电压造成系统损坏。一旦适配器电压高于可编程 OVPSET 电压 (3.1V)，将禁用充电功能，再通过关断 $\overline{\text{ACDRV}}$ 断开适配器与系统的连接，同时通过导通 $\overline{\text{BATDRV}}$ 将电池连接到系统。ACOV 未被锁存——当 OVPSET 电压回落至 3.1V 以下时，设备恢复正常运行。

6.14 输入欠压闭锁 (UVLO)

系统正常运行所需的 PVCC 电压最低为 5V。该 PVCC 电压可经由二极管或门输入，由输入适配器或电池供电。当 PVCC 电压低于 5V 时，即便 ACDET 电压高于 0.6V，REGN、VREF 偏置电路以及 ACFET、BATFET 栅极驱动偏置电路均保持不工作。

备注

当出现 $\text{ACP} < 3\text{V}$ 且 $\text{PVCC} > \text{UVLO}$ 这一特殊工况时，bq24751A 不会允许 $\overline{\text{ACDRV}}$ 导通。在这一工况下，先断后合保护锁存器会陷入判定 $\overline{\text{BATDRV}}$ 已导通的状态，进而不允许 $\overline{\text{ACDRV}}$ 开启。

6.15 电池过压保护

当 BAT 电压高于稳压电压的 104% 时，转换器停止开关动作。在 BAT 电压回落至稳压电压的 102% 之前，转换器将禁止高侧 FET 导通。这允许对过压情况进行单周期响应，例如在负载移除或电池断开时。从 BAT 到 PGND 的 10mA 灌电流仅在充电期间导通，允许将输出电感器储存的能量泄放至输出电容器。

6.16 电池短路（电池欠压）保护

bq24751A 具有一个 BAT_SHORT 比较器，用于监测输出电池电压 (BAT)。若单节电芯电压低于 2.9V（2 节电芯 5.8V、3 节电芯 8.7V、4 节电芯 11.6V），则判定检测到电池短路状态。当电压低于 BAT_SHORT 阈值时，充电器会将充电电流降至设定充电电流的 1/8（计算公式 $(0.1 \times \text{SRSET}/\text{VDAC})/8 = \text{C}/8$ ），直至 BAT 引脚电压降至 0V。这一较低的电流作为过放电池包的预充电电流使用。当电压回升至 BAT_SHORT 阈值（叠加迟滞电压）以上时，充电电流恢复至设定的值 $(0.1 \times \text{SRSET}/\text{VDAC})$ 。

BAT_SHORT 比较器还用作 LEARN 周期中的电池电量耗尽告警。如果选择器处于 LEARN 周期且电池电压降至低于 BAT_SHORT 阈值，则选择器会将电池与系统断开，并将适配器连接到系统，以此保护电池包。如果电池电压回升且 LEARN 引脚仍为逻辑高电平，则选择器会断开适配器与系统的连接，并将电池重新连接到系统。

6.17 充电过流保护

该充电器具备次级过流保护功能。它可监测充电电流，防止电流超过稳压充电电流的 145%。检测到过流时，高侧栅极驱动器将关断，并在电流降至低于过流阈值时自动恢复。

6.18 热关断保护

QFN 封装具有低热阻抗，可提供从器件到环境的良好热传导，从而保持低结温。随着保护等级的增加，只要结温超过 TSHUT 阈值 155°C，充电器转换器就会关闭以实现自我保护。充电器保持关断状态，直到结温降至 135°C 以下。

6.19 适配器检测到的状态寄存器 ($\overline{\text{ACGOOD}}$ 引脚)

设有一路状态输出引脚，该引脚需外接上拉电阻器，将引脚电平拉至系统数字电源轨，以此输出高电平。

当 ACDET 高于 2.4V 且 700ms 延迟时间结束时， $\overline{\text{ACGOOD}}$ 会变为低电平。这表明适配器电压足够高，可以支持正常运行。

6.20 输入过功率保护 (ACOP)

ACOC/ACOP 电路提供一层可靠的安全保护，可作为其他安全防护措施的补充。ACOC/ACOP 有助于防范以下各类工况引发的输入电流浪涌：

- 适配器插入和系统选择器将适配器连接至需要对系统电容器充电的系统
- 适配器重新连接至系统时退出学习模式；产生系统负载过流浪涌
- 系统节点短接至地
- 电池节点短接至地
- 相位节点短接至地
- 高侧 FET 从漏极短接至源极 (SYSTEM 短接至 PH)
- BATFET 从漏极短接至源极 (SYSTEM 短接至 BAT)

下文展示了几个可预防这些故障工况的电路示例。

对于采用选择器功能的设计，提供输入过流 (ACOC) 和输入过功率保护功能 (ACOP)。阈值由 ACOP 引脚与 AGND 之间的外部电容器设定。适配器检测完成后 (ACDET 引脚 > 2.4V) 会延时 700ms，然后将 $\overline{\text{ACGOOD}}$ 置低，同时关断 Q3 (BATFET)。然后， Q1/Q2 (ACFET) 由 $\overline{\text{ACDRV}}$ 引脚导通。 Q1/Q2 (ACFET) 导通后，ACFET 允许在线性调节模式下工作，将最大输入电流 ACOC 限制在安全水平。 ACOC 电流限制是配置的 DPM 输入电流限制 (根据 ACSET/VDAC 比设置) 的 1.5 倍。允许的最大电流限制为 ACP 与 ACN 引脚间压差 100mV (搭配 10m Ω 检测电阻时对应 10A)。

在 $\overline{\text{ACDRV}}$ 信号开始导通后的前 2ms 内，ACOC 可执行电流限制，但控制器不会锁存关断，从而预留充足的时间让系统电压升高。

2ms 之后，ACOP 将启用。ACOP 允许在 ACFET 因过度散热而损坏之前，将 ACFET 锁存关断。只有当 ACOP 引脚电压超过 2V (相对于 AGND) 时，控制器才会执行锁存动作。在 ACOP 中，当输入电流受 ACOG 限制时，电流源会开始为 ACOP 电容器充电。该电流源与 ACFET 源漏极间的压差 ($V_{\text{PVCC-ACP}}$) 成正比，比例系数为 18 $\mu\text{A/V}$ 。压差越大 (功耗越高)，电容器充电速度越快，正是依靠这一对应关系实现。可以通过选择 ACOP 电容来设定延时时长。如果控制器未限制电流，将有恒定 5 μA 灌电流流入 ACOP 引脚，为 ACOP 电容放电。这种充放电效应取决于是否处于电流限制状态，并且具备记忆效应，可对一段时间内的功率做平均计算，以此保护系统，规避具有安全风险的反复故障。一旦超出 ACOP 阈值，充电功能将被禁用，适配器与系统断开连接，以保护 ACFET 及整个系统。如果 ACFET 被锁存关断，则导通 BATFET，将电池连接至系统。

电容器提供可预测的延时，用于限制 ACFET 的功耗。由于输入电流被稳定限制在 ACOG 电流限制值，设计人员可计算 ACFET 上产生的功耗。

ACOG 电流限制阈值等于 $\text{Power} = I_d \cdot V_{\text{sd}} = I_{\text{ACOG_LIM}} \cdot V(\text{PVCC} - \text{ACP})$ 。

充电至 2V 所需的时间可通过如下公式计算得出：

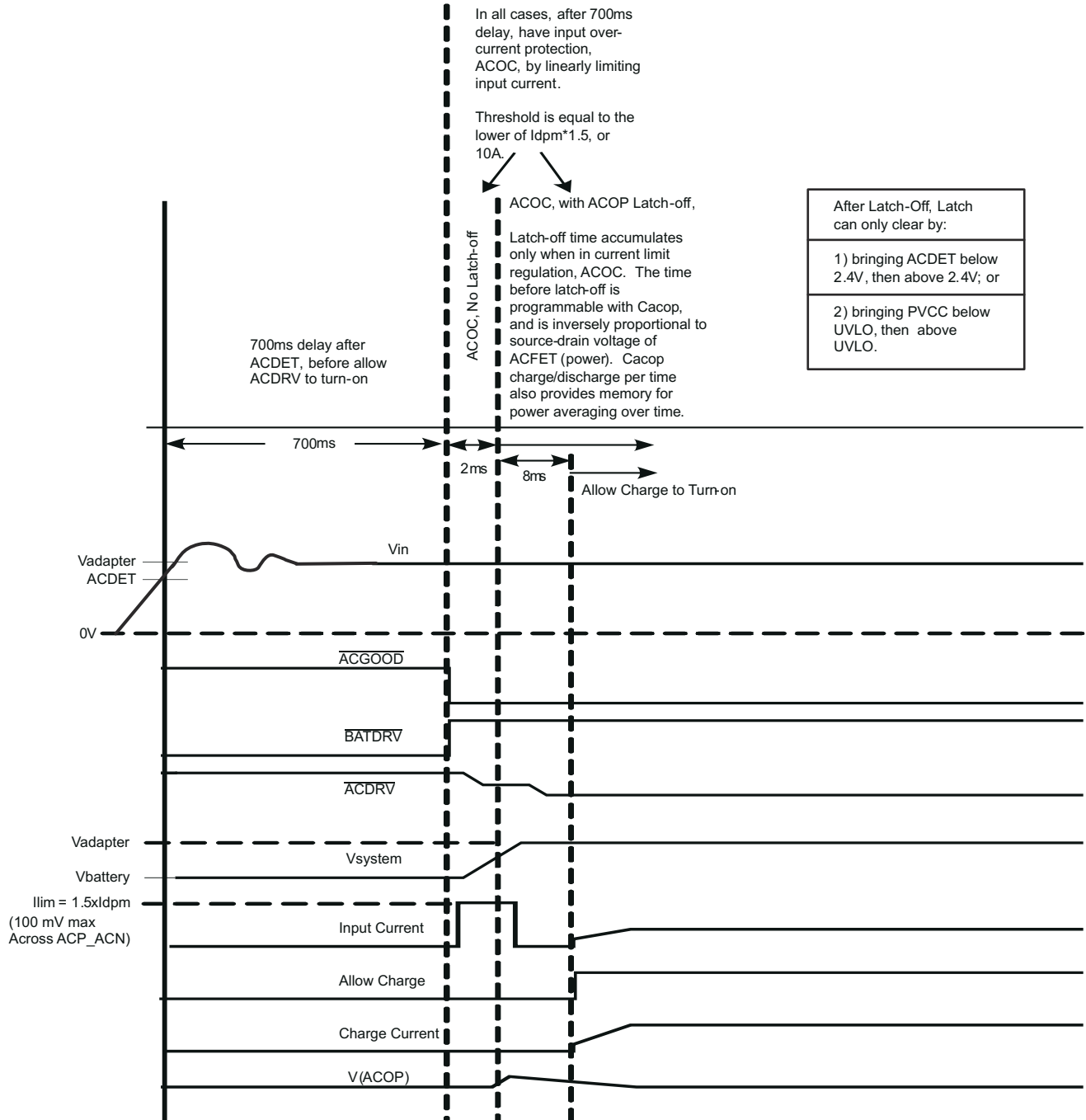
$$\Delta t = \frac{C_{\text{ACOP}} \cdot \Delta V_{\text{ACOP}}}{I_{\text{ACOP}}} = \frac{C_{\text{ACOP}} \cdot 2V}{18 \mu\text{A/V} \cdot V(\text{PVCC} - \text{ACP})} \quad (5)$$

ACOP 故障锁存关断仅可通过以下两种方式清除：将 ACDET 引脚电压拉至 2.4V 以下后再升至 2.4V 以上 (即拔下适配器后重新插接)；或将 PVCC 电压降至 UVLO 阈值以下，再重新升高电压。

6.20.1 ACOP 锁存关断条件：

ACDET 识别适配器接入 702ms 后，且

1. ACOP 电压 $> 2V$ 。处于 ACOC 电流限制状态时，ACOP 引脚为陶瓷电容器充电；脱离 ACOC 电流限制状态时，ACOP 引脚对电容器放电。
2. ACOP 可针对单次脉冲 ACOC 故障提供保护，具体取决于故障持续时间和 ACFET 漏源电压。ACFET 两端电压越高，功耗就越大，芯片会提升 ACOP 引脚输出电流，使锁存关断保护更快执行。
3. 记忆效应（电容器充放电机制）能够对反复出现的 ACOC 工况提供保护，具体取决于故障持续时间和重复频率。（图 6-2）
4. 在 ACDET 初始 2ms 延时过后，若系统对地短路 ($ACN < 2.4V$)，将触发短路保护。



A. ACFET 过功率保护；初始电流限制可实现安全软启动，不会产生系统电压跌落。

图 6-1. 适配器插入期间 ACOC 保护

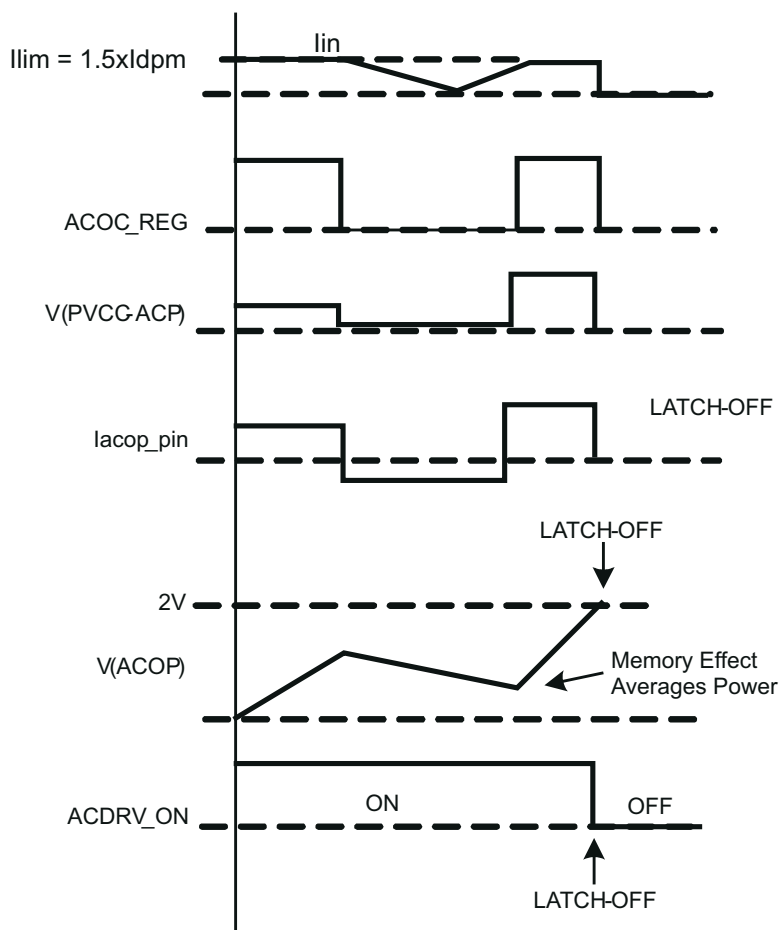


图 6-2. ACOC 保护及具备记忆效应的 ACOP 锁存关断示例

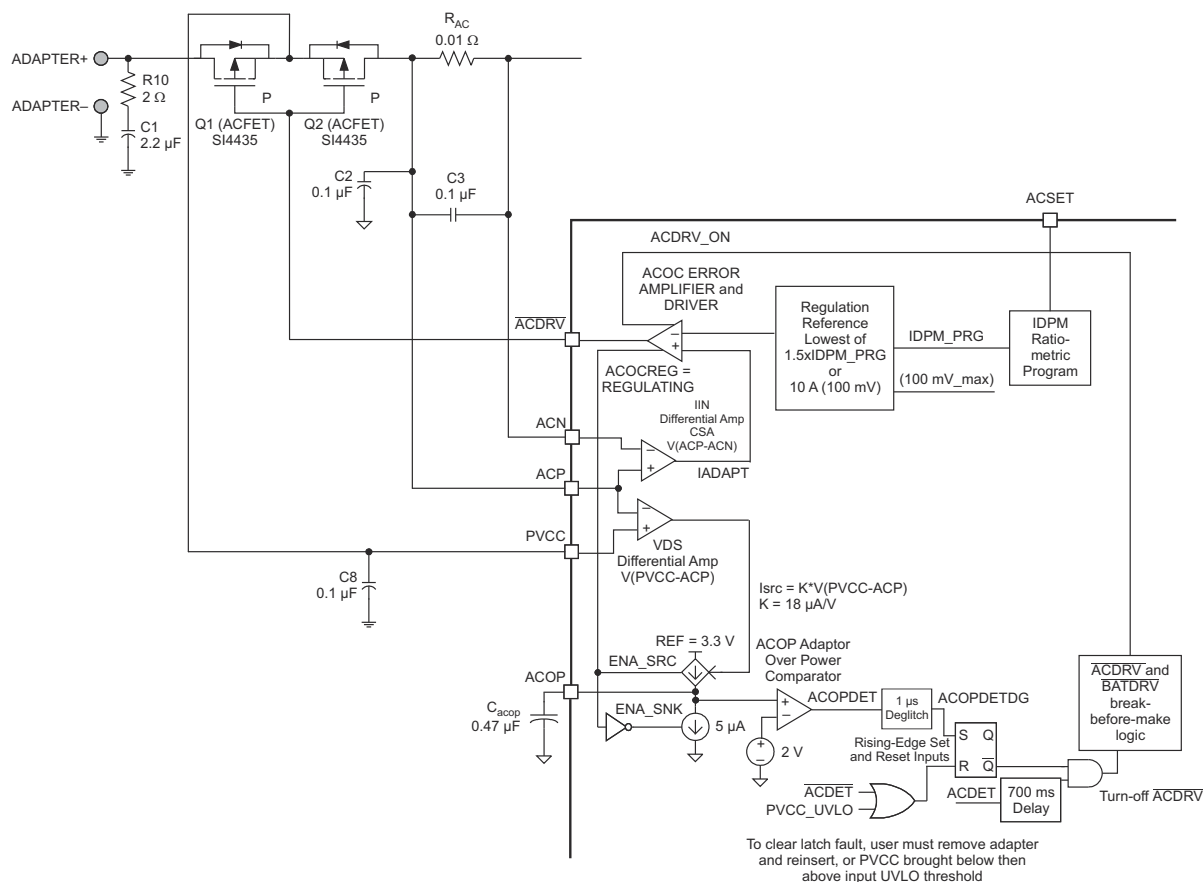


图 6-3. ACOC/ACOP 电路功能方框图

表 6-2. 典型系统原理图，电压与电流由 DAC 进行配置 典型系统电路元件列表

器件指示符	数量	说明
Q1、Q2、Q3	3	P 沟道 MOSFET , - 30V , - 6A , SO-8 , Vishay-Siliconix , Si4435
Q4、Q5	2	N 沟道 MOSFET , 30V , 12.5A , SO-8 , Fairchild , FDS6680A
D1	1	二极管 , 双肖特基 , 30V , 200mA , SOT23 , Fairchild , BAT54C
R _{AC} 、 R _{SR}	2	检测电阻 , 10m Ω , 1% , 1W , 2010 , Vishay-Dale , WSL2010R0100F
L1	1	电感器 , 8.2 μ H , 8.5A , 24.8m Ω , Vishay-Dale , IHLP5050CE-01
C1	1	电容器 , 陶瓷 , 2.2 μ F , 25V , 20% , X5R , 1206 , Panasonic , ECJ-3YB1E225M
C6、C7、C11、C12	4	电容器 , 陶瓷 , 10 μ F , 35V , 20% , X5R , 1206 , Panasonic , ECJ-3YB1E106M
C4、C10	2	电容器 , 陶瓷 , 1 μ F , 25V , 10% , X7R , 2012 , TDK , C2012X7R1E105K
C2、C3、C8、C9、C13、C14、C15	7	电容器 , 陶瓷 , 0.1 μ F , 50V , 10% , X7R , 0805 , Kemet , C0805C104K5RACTU
C5	1	电容器 , 陶瓷 , 100pF , 25V , 10% , X7R , 0805 , Kemet
C16	1	电容器 , 陶瓷 , 0.47 μ F , 25V , 10% , X7R , 0805 , Kemet
R1	1	电阻 , 贴片 , 432k Ω , 1/16W , 1% , 0402
R2	1	电阻 , 贴片 , 66.5k Ω , 1/16W , 1% , 0402
R3	1	电阻 , 贴片 , 422k Ω , 1/16W , 1% , 0402
R4	1	电阻 , 贴片 , 71k Ω , 1/16W , 5% , 0402
R10	1	电阻 , 贴片 , 2 Ω , 1W , 5% , 2010
R _{PVCC}	1	电阻 , 贴片 , 10 Ω , 1/4W , 5% , 2016

7 应用信息

7.1 输入电容计算

适配器热插拔过程中，ACDRV 尚未启用。交流开关处于关断状态，输入简化等效电路如图 7-1 所示。

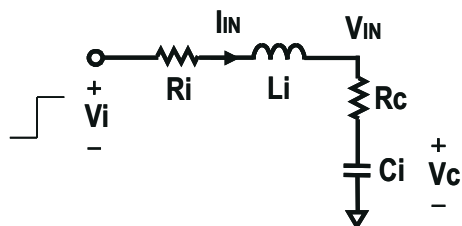


图 7-1. 适配器插入期间的简化等效电路

输入电容器两端电压的计算公式如下：

$$V_{IN}(t) = I_{IN}(t) \times R_C + V_{Ci}(t) = V_i e^{\frac{R_t}{2L_i}t} \left[\frac{R_i - R_C}{\omega L_i} \sin \omega t + \cos \omega t \right] \quad (6)$$

式中，

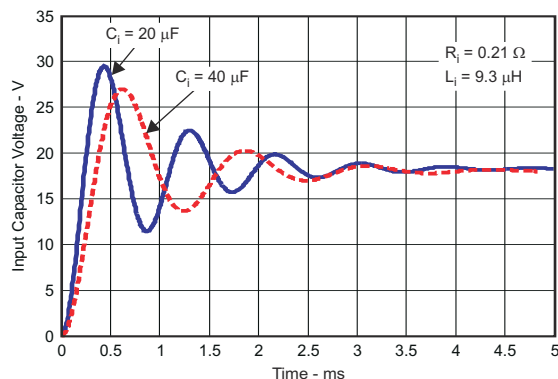
$$R_t = R_i + R_C \quad \omega = \sqrt{\frac{1}{L_i C_i} - \left(\frac{R_t}{2L_i} \right)^2} \quad I_{IN}(t) = \frac{V_i}{\omega L_i} e^{\frac{R_t}{2L_i}t} \sin \omega t \quad (7)$$

$$V_{Ci}(t) = V_i - V_i e^{\frac{R_t}{2L_i}t} \left(\frac{R_t}{2\omega L_i} \sin \omega t + \cos \omega t \right) \quad (8)$$

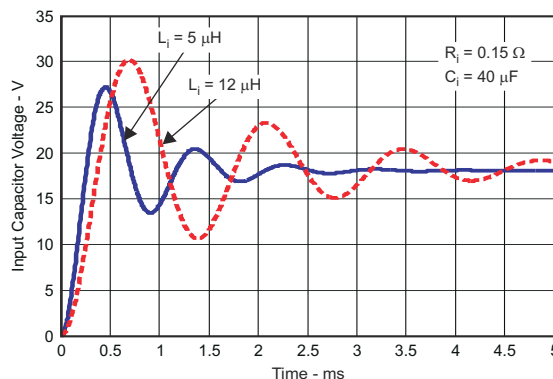
阻尼条件为：

$$R_i = R_C > 2\sqrt{\frac{L}{C}} \quad (9)$$

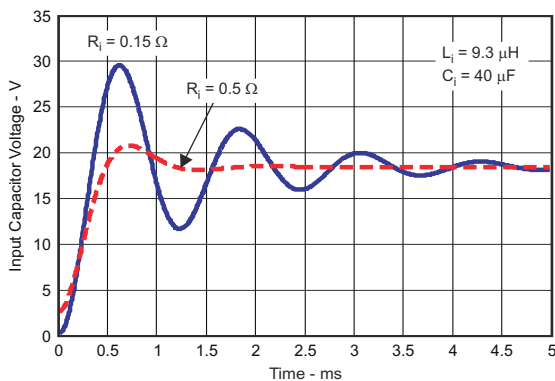
图 7-2 (a) 说明增大输入电容 C_i 有助于抑制电压尖峰。图 7-2 (b) 展示输入杂散电感 L_i 对输入电压尖峰的影响。图 7-2 (c) 展示增大电阻有助于抑制输入电压尖峰。



(a) V_c with various C_i values



(b) V_c with various L_i values



(c) V_c with various R_i values

图 7-2. 输入电压参数分析

如图 7-2 所示，尽力减小输入杂散电感、增大输入电容并添加电阻（包括使用更高的 ESR 电容器）有助于抑制输入电压尖峰。但是，用户通常无法控制输入杂散电感，且增大电容会提升成本。因此，添加外部电阻是更为高效、更具性价比的方案。

图 7-3 展示了推荐的输入滤波器设计方案。实测输入电压和电流波形如图 7-4 所示。增加 $2\ \Omega$ 电阻后，输入电压尖峰得到有效抑制，同时维持较小的电容值。

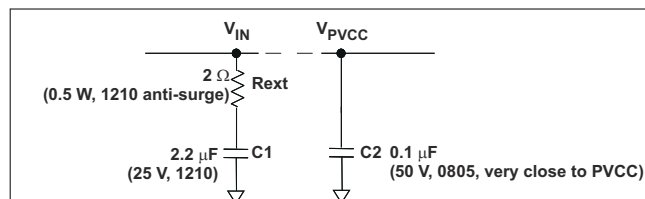


图 7-3. 推荐的输入滤波器设计

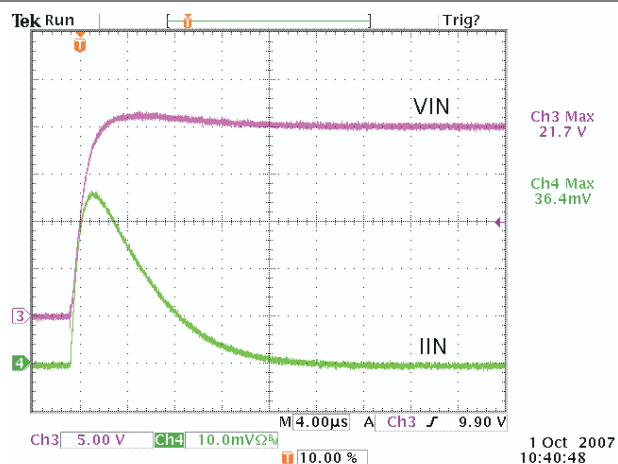


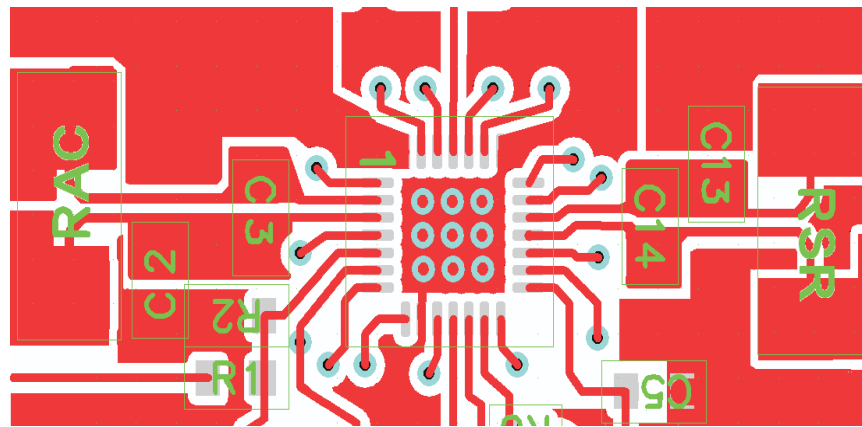
图 7-4. 适配器直流侧热插拔测试波形

7.2 PCB 布局设计准则

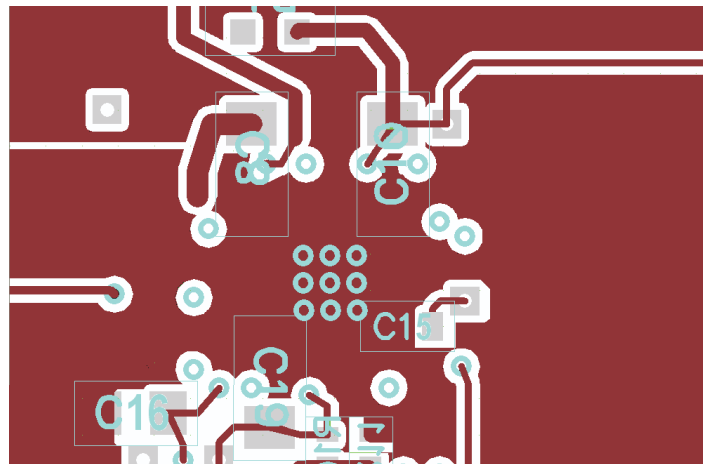
1. IC 封装背面裸露的电源板应焊接至 PCB 接地面，这一点非常重要。确保 IC 正下方有足够的热过孔，且连接到其他层上的接地平面。
2. 控制级与功率级需分开布线。每一层中，信号地和功率地仅在功率焊盘位置连通。
3. 交流电流检测电阻必须通过开尔文触点连接到 ACP (引脚 3) 和 ACN (引脚 2) 。此环路的面积必须尽可能缩小。如果该环路偏大，则需要为 ACN 增加一颗 $0.1\ \mu\text{F}$ 去耦电容器。这些引脚的去耦电容器应尽可能靠近 IC 放置。
4. 充电电流检测电阻必须通过开尔文触点连接到 SRP (引脚 19) 和 SRN (引脚 18) 。此环路的面积必须尽可能缩小。如果该环路偏大，则需要为 SRN 增加一颗 $0.1\ \mu\text{F}$ 去耦电容器。这些引脚的去耦电容器应尽可能靠近 IC 放置。
5. PVCC (引脚 28) 、VREF (引脚 10) 和 REGN (引脚 24) 的去耦电容器应放置于 IC 下方底层，与 IC 之间的互连走线应尽可能短。
6. BAT (引脚 17) 和 IADAPT (引脚 15) 的去耦电容器必须靠近对应 IC 引脚放置，与 IC 之间的互连走线应尽可能短。
7. 充电器输入侧的去耦电容器 CX 必须放置在距离 Q4 漏极和 Q5 源极非常近的位置。

图 7-5 展示了建议的元件放置方式以及布线和过孔位置。

如需 QFN 相关信息，请参考以下链接：[SCBA017](#) 和 [SLUA271](#)



(a) Top Layer



(b) Bottom Layer

图 7-5. 布局示例

8 器件和文档支持

8.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (March 2009) to Revision D (June 2026)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
BQ24751ARHDR	Active	Production	VQFN (RHD) 28	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	BQ 24751A
BQ24751ARHDR.B	Active	Production	VQFN (RHD) 28	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	BQ 24751A
BQ24751ARHDT	Active	Production	VQFN (RHD) 28	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	BQ 24751A
BQ24751ARHDT.B	Active	Production	VQFN (RHD) 28	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	BQ 24751A

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ24751ARHDR	VQFN	RHD	28	3000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2
BQ24751ARHDT	VQFN	RHD	28	250	180.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ24751ARHDR	VQFN	RHD	28	3000	346.0	346.0	33.0
BQ24751ARHDT	VQFN	RHD	28	250	210.0	185.0	35.0

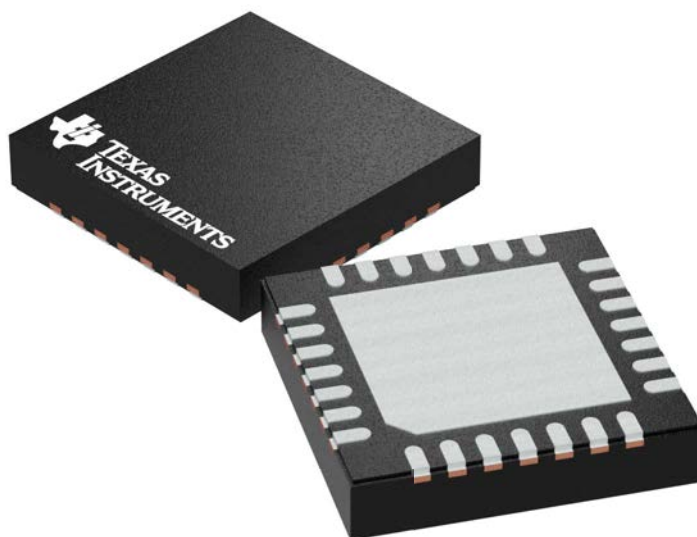
GENERIC PACKAGE VIEW

RHD 28

VQFN - 1 mm max height

5 x 5 mm, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



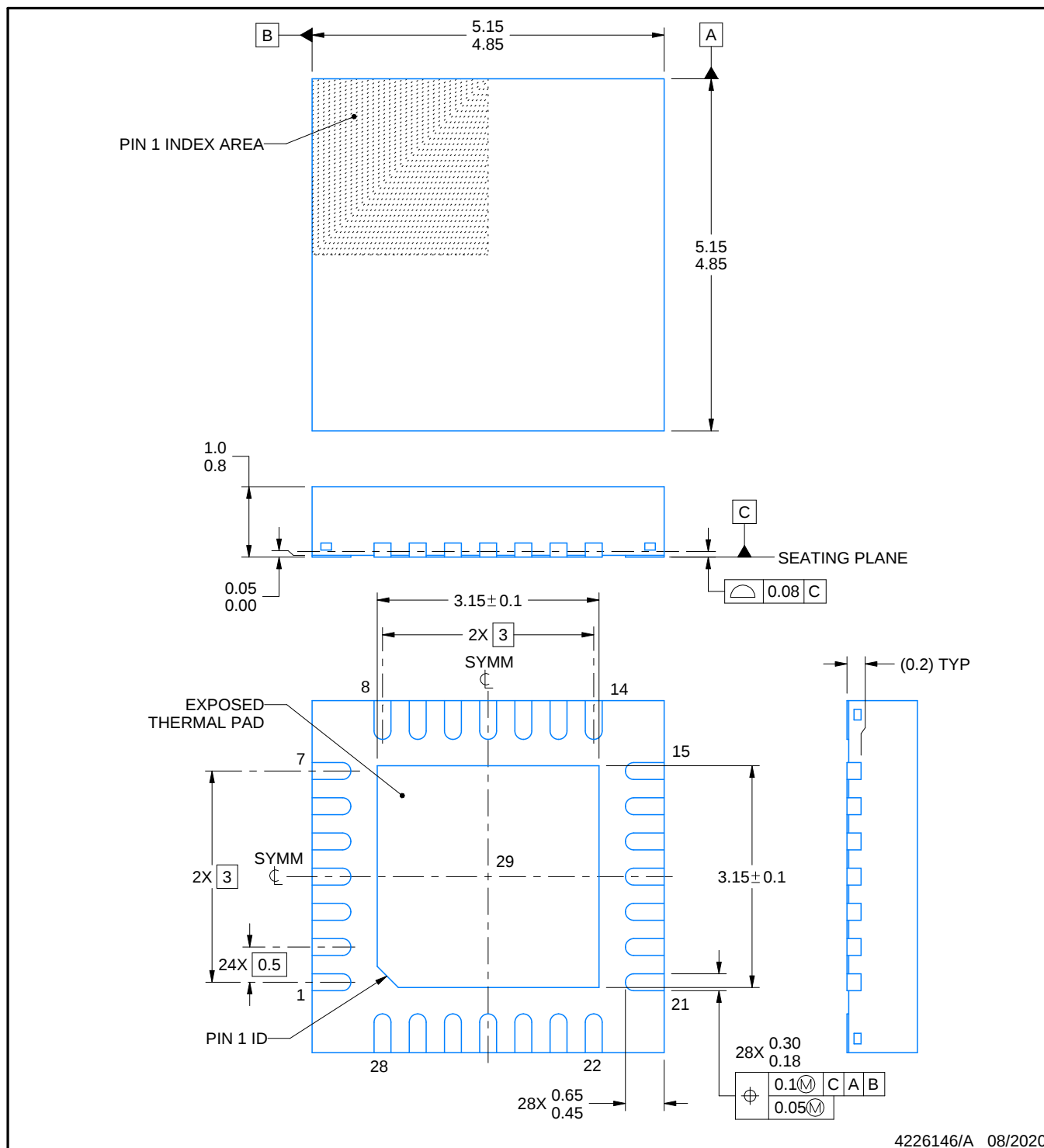
Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4204400/G



VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



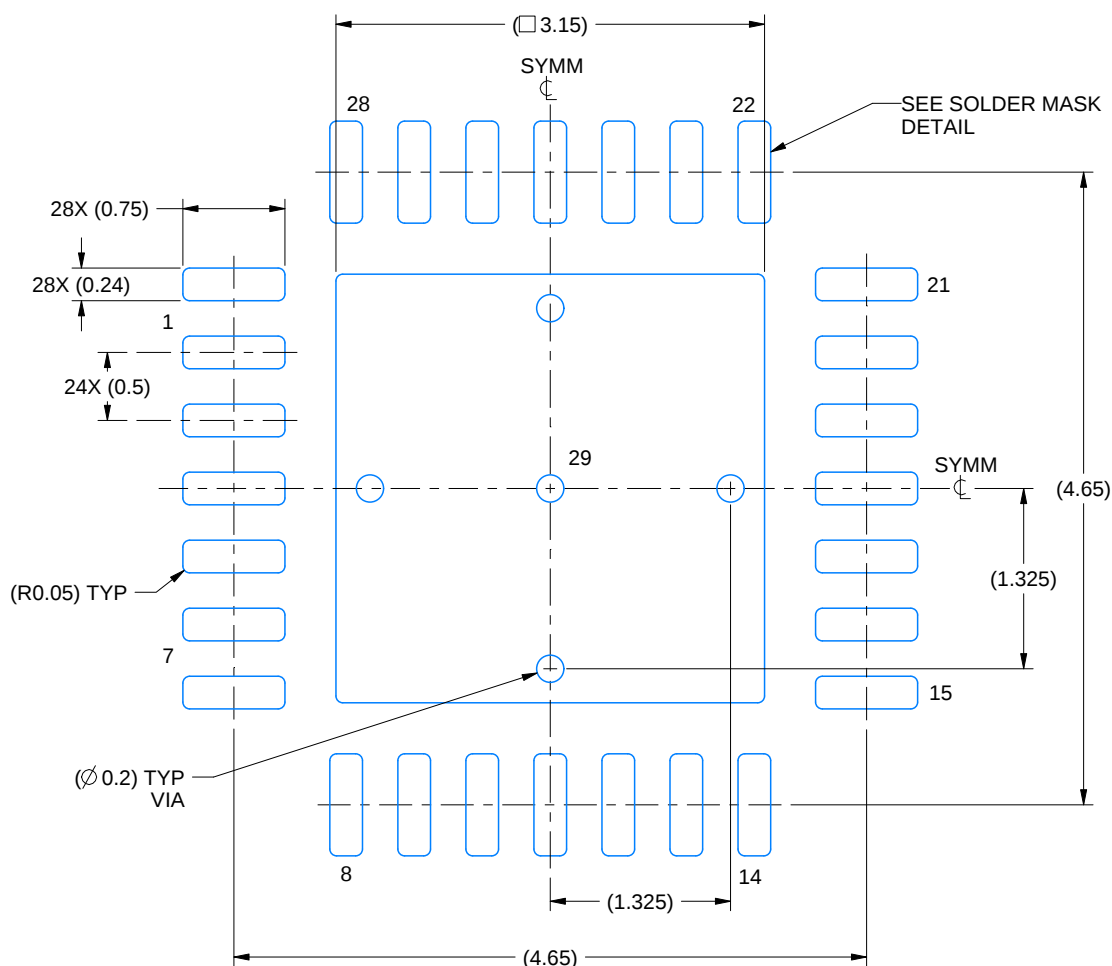
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

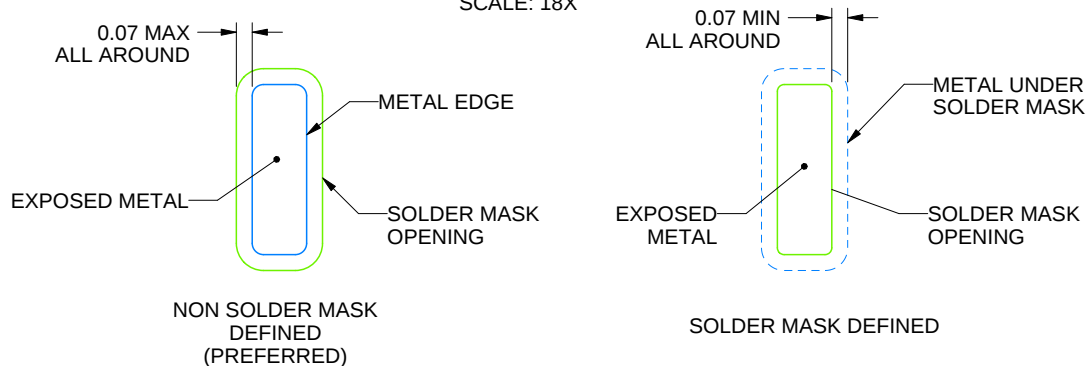
RHD0028B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 18X



SOLDER MASK DETAILS

4226146/A 08/2020

NOTES: (continued)

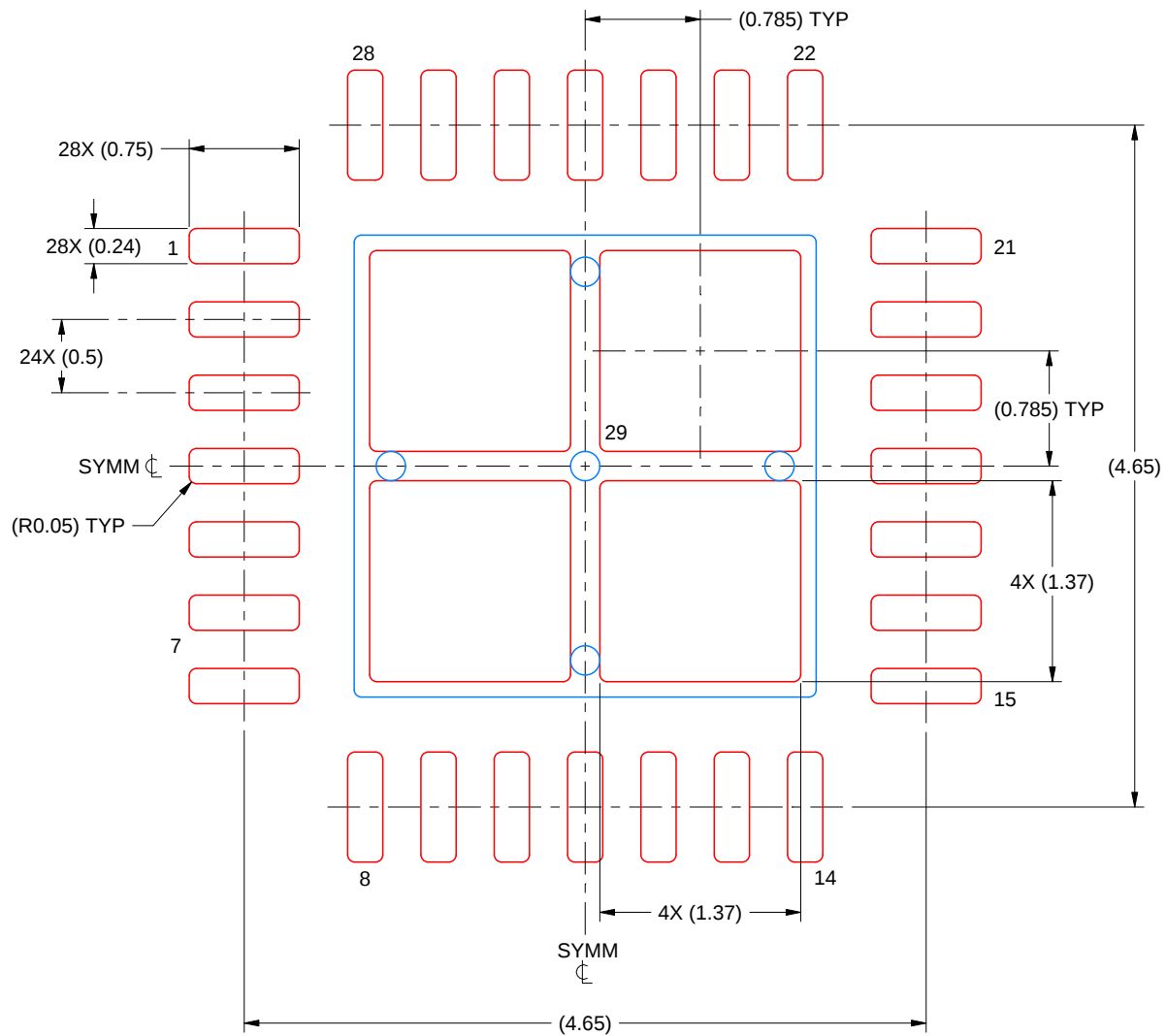
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHD0028B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 29
76% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4226146/A 08/2020

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月