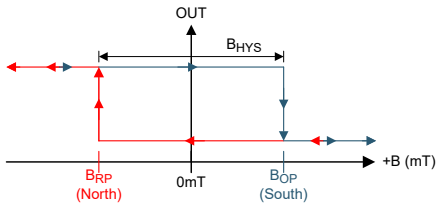
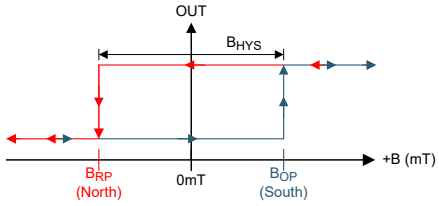
DRV5013 数字锁存霍尔效应传感器

1 特性

- 数字双极锁存霍尔传感器
- 出色的温度稳定性
  - 工作温度范围内 B_{OP} 为 ±10%
- 多个灵敏度选项 (B_{OP}/B_{RP})
  - ±1.3mT（FA、FD，请参阅*器件命名规则*）
  - ±2.7mT（AD、ND，请参阅*器件命名规则*）
  - ±6mT（AG，请参阅*器件命名规则*）
  - ±12mT（BC，请参阅*器件命名规则*）
- 支持宽电压范围
  - 2.5V 至 38V
  - 无需外部稳压器
- 宽工作温度范围
  - T_A = –40 至 +125°C（Q，请参阅*器件命名规则*）
  - T_A = –40 至 +150°C（E，请参阅*器件命名规则*）
- 开漏输出（30mA 灌电流）
- 35µs 快速上电时间
- 小型封装和外形尺寸
  - 表面贴装 3 引脚 SOT-23 (DBZ)
    - 2.92mm × 2.37mm
  - 穿孔式 3 引脚 TO-92（LPG、LPE）
    - 4mm × 3.15mm
- **保护特性：**
  - 反向电源保护（高达 -22V）
  - 支持高达 40V 的负载突降
  - 输出短路保护
  - 输出电流限制



输出状态（FA、AD、AG、BC 版本）



反相输出状态（ND、FD 版本）

2 应用

- 电动工具
- 流量计
- 阀和电磁阀状态
- 无刷直流电机
- 接近传感
- 转速计

3 说明

DRV5013 器件是一款斩波稳定型霍尔效应传感器，可在温度范围内提供具有出色灵敏度稳定性和集成保护特性的磁场感应解决方案。

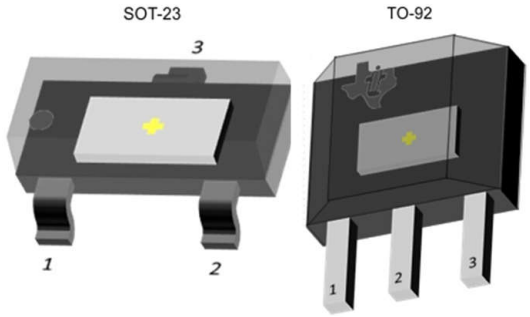
磁场通过数字双极锁存输出表示。该集成电路 (IC) 配有一个灌电流能力达 30mA 的漏极开路输出级。该器件具有 2.5V 至 38V 的宽工作电压范围，反极性保护高达 –22V，因此适用于各种工业应用。

针对反向电源条件、负载突降和输出短路或过流，提供了内部保护功能。

封装信息 (1)

器件型号	封装	本体尺寸（标称值）(2)
DRV5013	DBZ（SOT-23，3）	2.92mm × 2.37mm
	LPE（TO-92，3）	4mm × 3.15mm
	LPG（TO-92，3）	4mm × 3.15mm

(1) 如需了解所有可用封装，请参阅数据表末尾的封装选项附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



器件封装

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....4
5.1 绝对最大额定值.....4
5.2 ESD 等级.....4
5.3 建议运行条件.....4
5.4 热性能信息.....5
5.5 电气特性.....5
5.6 开关特性.....5
5.7 磁特性.....6
5.8 典型特性.....7
6 详细说明.....10
6.1 概述.....10
6.2 功能模块图.....10
6.3 特性说明.....11
6.4 器件功能模式.....15
7 应用和实施.....16
7.1 应用信息.....16
7.2 典型应用.....16
7.3 电源相关建议.....19
7.4 布局.....19
8 器件和文档支持.....20
8.1 器件支持.....20
8.2 接收文档更新通知.....20
8.3 支持资源.....21
8.4 商标.....21
8.5 静电放电警告.....21
8.6 术语表.....21
9 修订历史记录.....21
10 机械、封装和可订购信息.....23

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

有关更多配置信息，请参阅*器件标识*和*机械、封装和可订购信息*。

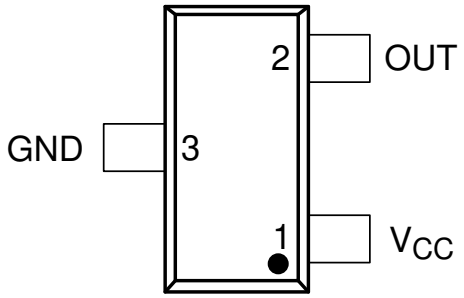


图 4-1. DBZ 封装 3 引脚 SOT-23 顶视图

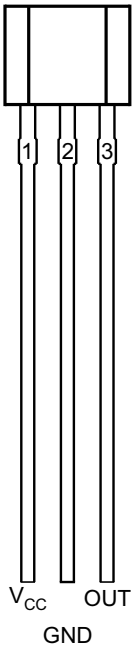


图 4-2. LPG 和 LPE 封装 3 引脚 TO-92 顶视图

表 4-1. 引脚功能

引脚			类型	说明
名称	DBZ	LPG、LPE		
GND	3	2	接地	接地引脚
OUT	2	3	输出	霍尔传感器开漏输出。开漏需要一个上拉电阻器。
V_{CC}	1	1	电源	2.5V 至 38V 电源。使用额定值为 V_{CC} 的 0.01µF（最小值）陶瓷电容器将此引脚旁路至 GND 引脚。

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电源电压	V_{CC}	-22 (2)	40	V
	电压斜升速率 (V_{CC})，V_{CC} < 5V	无限		V/µs
	电压斜升速率 (V_{CC})，V_{CC} > 5V	0	2	
输出引脚电压		-0.5	40	V
反向电源条件下的输出引脚反向电流		0	100	mA
磁通密度，B_{MAX}		无限		
工作结温，T_J	Q，请参阅图 8-1	-40	150	°C
	E，请参阅图 8-1	-40	175	
贮存温度，T_{stg}		-65	150	°C

(1) 在 *绝对最大额定值* 范围外运行可能对器件造成永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在 *建议运行条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在 *绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 根据设计确定。仅针对 –20V 进行了测试。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±2500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚(2)	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	最大值	单位
V_{CC}	电源电压		2.5	38	V
V_O	输出引脚电压 (OUT)		0	38	V
I_{SINK}	输出引脚灌电流 (OUT)(1)		0	30	mA
T_A	工作环境温度	Q，请参阅图 8-1	-40	125	°C
		E，请参阅图 8-1	-40	150	

(1) 必须遵循功率耗散和热限值。

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		DRV5013		单位
		DBZ (SOT-23)	LPG、LPE (TO-92)	
		3 引脚	3 引脚	
$R_{\theta JA}$	结至环境热阻	333.2	180	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	99.9	98.6	°C/W
$R_{\theta JB}$	结至电路板热阻	66.9	154.9	°C/W
ψ_{JT}	结至顶部特征参数	4.9	40	°C/W
ψ_{JB}	结至电路板特征参数	65.2	154.9	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源 (V_{CC})						
V_{CC}	V_{CC} 工作电压		2.5		38	V
I_{CC}	工作电源电流	ND、FD 版本 V_{CC} = 2.5V 至 38V，T_A = 25°C		1.5		mA
		ND、FD 版本 V_{CC} = 2.5V 至 38V，$T_A = T_{A,MAX}$ (1)		1.5	3.2	
		AD、AG、BC、FA 版本 V_{CC} = 2.5V 至 38V，T_A = 25°C		2.7		
		AD、AG、BC、FA 版本 V_{CC} = 2.5V 至 38V，$T_A = T_{A,MAX}$ (1)		3	3.5	
t_{on}	加电时间	AD、AG、BC、ND 版本		35	50	µs
		FA、FD 版本		35	70	
开漏输出 (OUT)						
$r_{DS(on)}$	FET 导通电阻	V_{CC} = 3.3V，I_O = 10mA，T_A = 25°C		22		Ω
		V_{CC} = 3.3V，I_O = 10mA，$T_A = T_{A,MAX}$ (1)		36	50	
$I_{lkg(off)}$	关断状态漏电流	输出高阻态			1	µA
保护电路						
V_{CCR}	反向电源电压		-22			V
I_{OCP}	过流保护等级	OUT 短接 V_{CC}	15	30	45	mA

(1) Q 器件的 $T_{A,MAX}$ 为 125°C，E 器件为 150°C（请参阅图 8-1）。

5.6 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
开漏输出 (OUT)						
t_d	输出延迟时间	B = B_{RP} – 10mT 至 B_{OP} + 10mT（在 1µs 内）		13	25	µs
t_r	输出上升时间（10% 至 90%）	R1 = 1kΩ，C_O = 50pF，V_{CC} = 3.3V		200		ns
t_f	输出下降时间（90% 至 10%）	R1 = 1kΩ，C_O = 50pF，V_{CC} = 3.3V		31		ns

Copyright © 2025 Texas Instruments Incorporated

5.7 磁特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

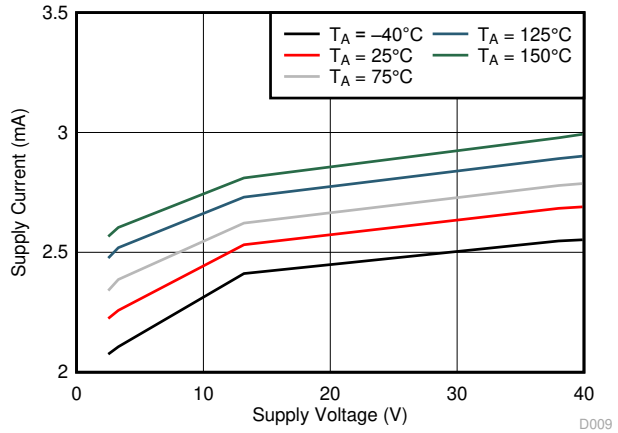
参数		测试条件	最小值	典型值	最大值	单位(1)
带宽						
f_{BW}	带宽(2)		20	30		kHz
DRV5013FA、DRV5013FD：±1.3mT						
B_{OP}	工作点；请参阅图 6-2	T_A = –40°C 至 $T_{A,MAX}$ (3)	-0.6	1.3	3.4	mT
B_{RP}	释放点；请参阅图 6-2		-3.4	-1.3	0.6	
B_{hys}	迟滞；$B_{hys} = (B_{OP} - B_{RP})$		1.2	2.6		
B_O	磁偏移；$B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	
DRV5013AD：±2.7mT						
B_{OP}	工作点；请参阅图 6-2	T_A = –40°C 至 $T_{A,MAX}$ (3)	1	2.7	5	mT
B_{RP}	释放点；请参阅图 6-2		-5	-2.7	-1	
B_{hys}	迟滞；$B_{hys} = (B_{OP} - B_{RP})$			5.4		
B_O	磁偏移；$B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	
DRV5013ND：±2.7mT						
B_{OP}	工作点；请参阅图 6-3	T_A = 25°C	2	2.7	3.3	mT
		T_A = –40°C 至 $T_{A,MAX}$ (3)	1.5	2.7	3.6	
B_{RP}	释放点；请参阅图 6-3	T_A = 25°C	-3.3	-2.7	-2	
		T_A = –40°C 至 $T_{A,MAX}$ (3)	-3.6	-2.7	-1.5	
B_{hys}	迟滞；$B_{hys} = (B_{OP} - B_{RP})$	T_A = 25°C	4.3	5.4		
		T_A = –40°C 至 $T_{A,MAX}$ (3)	3	5.4		
B_O	磁偏移；$B_O = (B_{OP} + B_{RP}) / 2$	T_A = 25°C	-0.5	0	0.5	
		T_A = –40°C 至 $T_{A,MAX}$ (3)	-1	0	1	
DRV5013AG：±6mT						
B_{OP}	操作点	T_A = –40°C，$T_{A,MAX}$ (3)	3	6	9	mT
B_{RP}	释放点		-9	-6	-3	mT
B_{hys}	迟滞；$B_{hys} = (B_{OP} - B_{RP})$	T_A = –40°C 至 $T_{A,MAX}$ (3)		12		mT
B_O	磁偏移；$B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	mT
DRV5013BC：±12mT						
B_{OP}	工作点；请参阅图 6-2	T_A = –40°C 至 $T_{A,MAX}$ (3)	6	12	18	mT
B_{RP}	释放点；请参阅图 6-2		-18	-12	-6	
B_{hys}	迟滞；$B_{hys} = (B_{OP} - B_{RP})$			24		
B_O	磁偏移；$B_O = (B_{OP} + B_{RP}) / 2$		-1.5	0	1.5	

(1) 1mT = 10 高斯。
(2) 带宽描述了可以检测到并转换为输出的变化最快的磁场。
(3) Q 器件的 $T_{A, MAX}$ 为 125°C，E 器件为 150°C（请参阅图 8-1）。

Copyright © 2025 Texas Instruments Incorporated

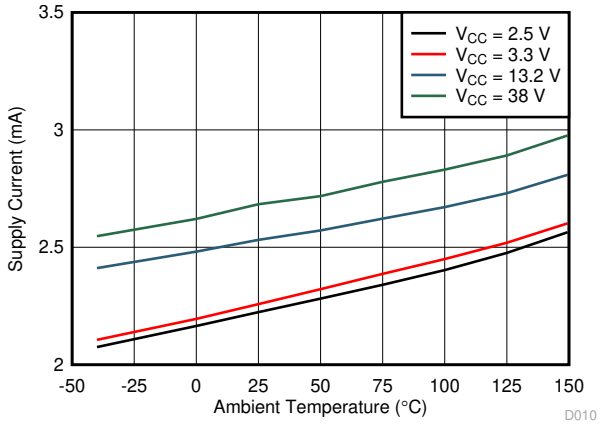
5.8 典型特性

T_A > 125°C 数据仅对带有“E”温度范围指示符的器件有效（请参阅器件命名规则）



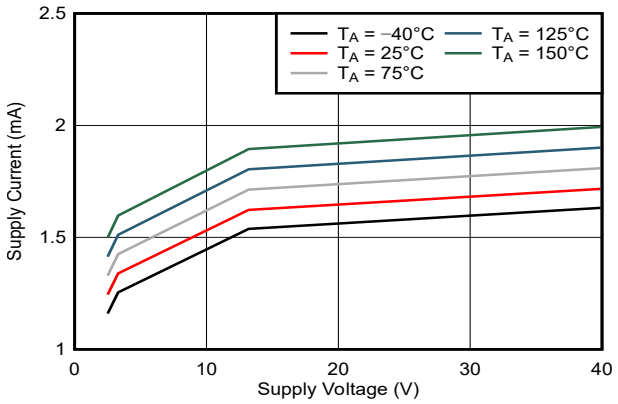
版本：DRV5013AD、DRV5013AG、DRV5013BC、DRV5013FA

图 5-1. I_{CC} 与 V_{CC} 间的关系



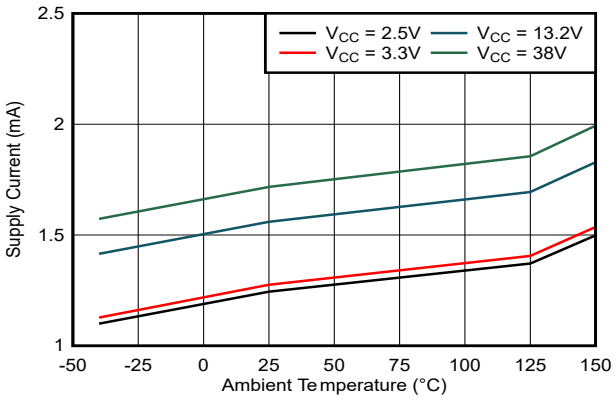
版本：DRV5013AD、DRV5013AG、DRV5013BC、DRV5013FA

图 5-2. I_{CC} 与温度间的关系



版本：DRV5013ND、DRV5013FD

图 5-3. I_{CC} 与 V_{CC} 间的关系



版本：DRV5013ND、DRV5013FD

图 5-4. I_{CC} 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

T_A > 125°C 数据仅对带有“E”温度范围指示符的器件有效（请参阅器件命名规则）

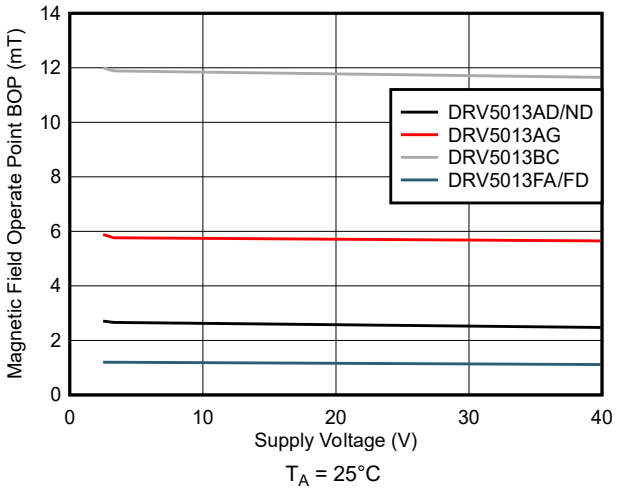


图 5-5. B_{OP} 与 V_{CC} 间的关系

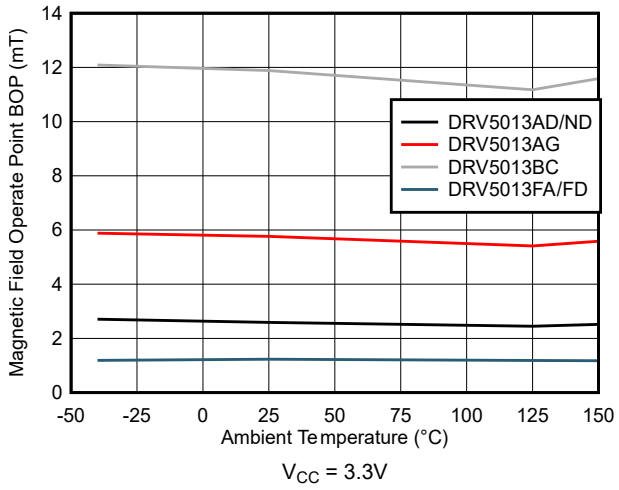


图 5-6. B_{OP} 与温度间的关系

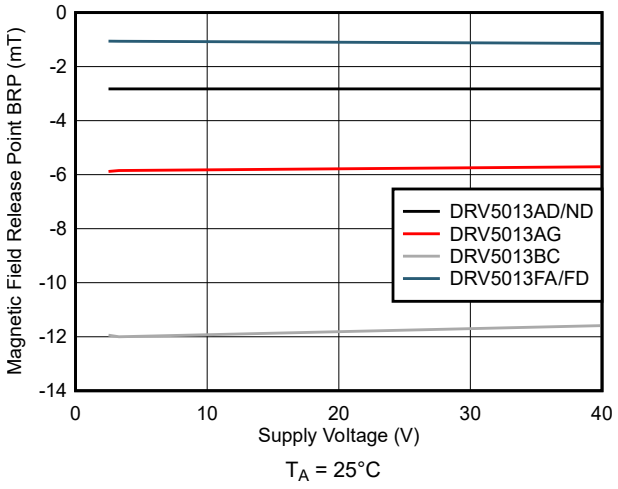


图 5-7. B_{RP} 与 V_{CC} 间的关系

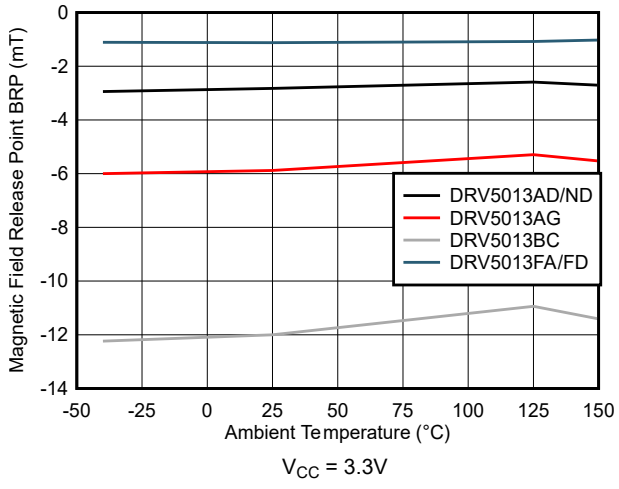


图 5-8. B_{RP} 与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

T_A > 125°C 数据仅对带有“E”温度范围指示符的器件有效（请参阅器件命名规则）

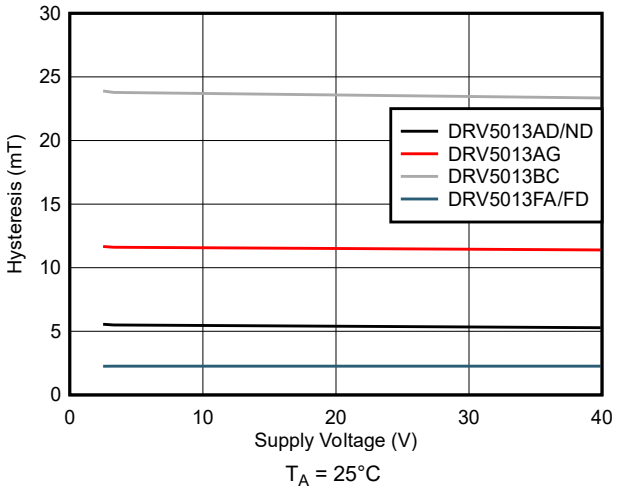


图 5-9. 迟滞与 V_{CC} 间的关系

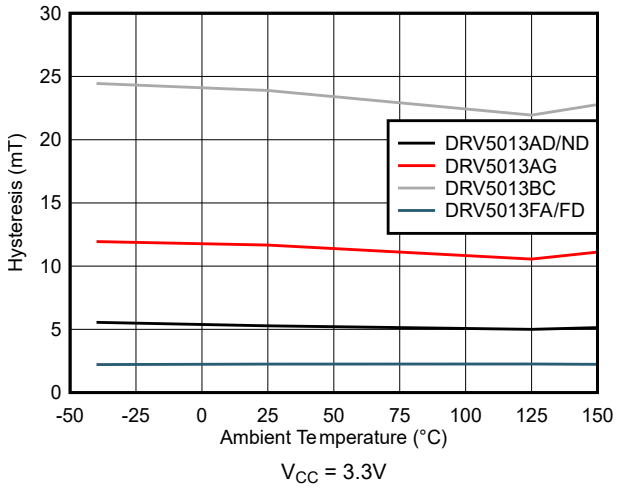


图 5-10. 迟滞与温度间的关系

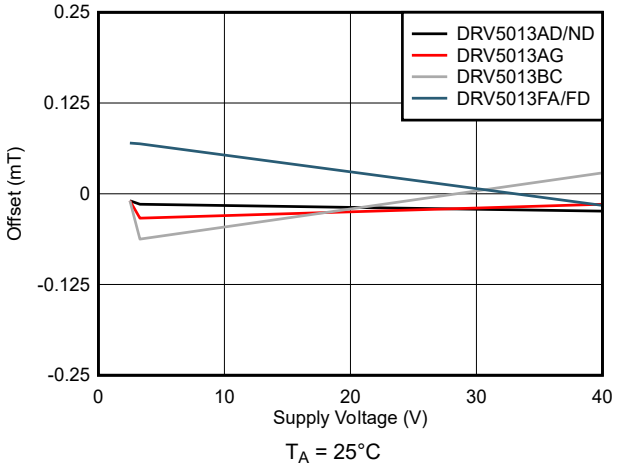


图 5-11. 偏移与 V_{CC} 间的关系

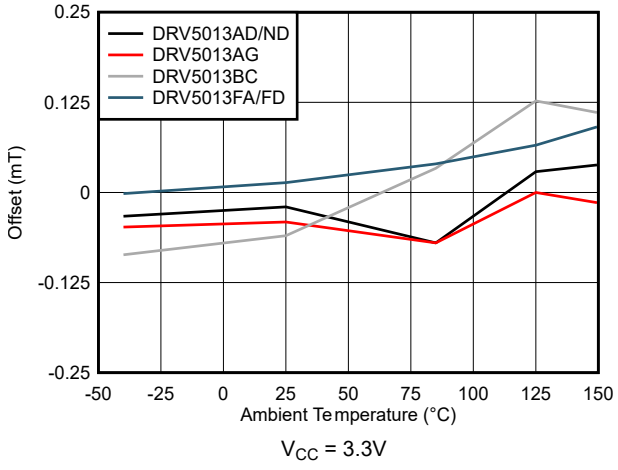


图 5-12. 偏移与温度间的关系

Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

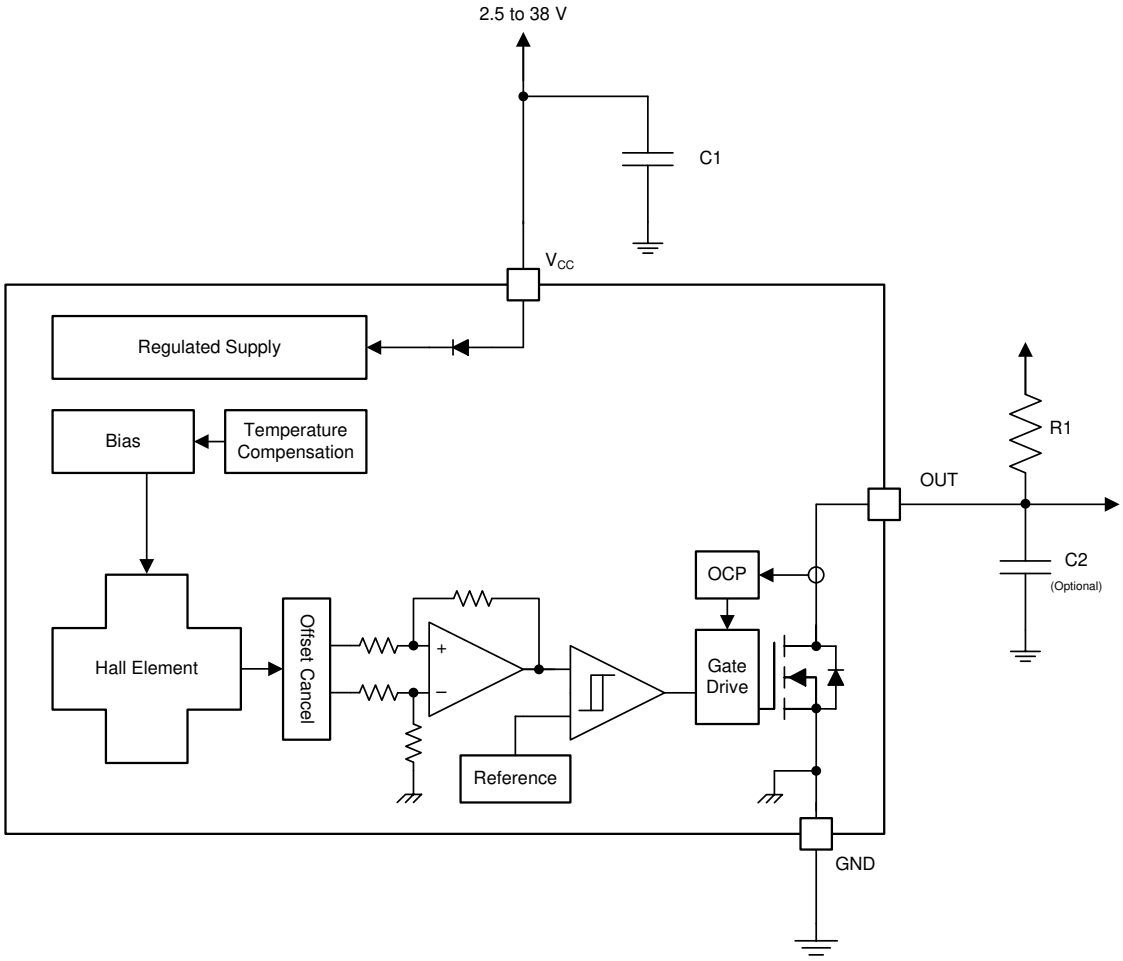
DRV5013 器件是一款具有数字锁存输出的斩波稳定型霍尔传感器，适用于磁感应应用。DRV5013 器件可由介于 2.5V 至 38V 之间的电源电压供电，并可连续承受 –22V 的反向电池情况。在向 V_{CC} 引脚施加 –22V 至 2.4V 的电压（相对于 GND 引脚）时，DRV5013 器件不工作。此外，该器件可承受高达 40V 的瞬态持续电压。

磁场极性定义如下：靠近封装标记面的南极在传感器上产生正磁通密度，而靠近封装标记面的北极在传感器上产生负磁通密度。

输出状态取决于垂直于封装的磁通密度。大于工作点阈值 B_{OP} 的正磁通密度会导致 AD、AG、BC 和 FA 器件版本的输出拉至低电平（对于反相 ND 和 FD 器件版本，则释放为高电平）。小于释放点阈值 B_{RP} 的负磁通密度会导致 AD、AG、BC 和 FA 器件版本的输出释放为高电平（对于反相 ND 和 FD 器件版本，则拉至低电平）。工作点和释放点之间存在迟滞，以帮助防止磁场噪声意外触发输出。

需要在 OUT 引脚上连接一个外部上拉电阻器。可以将 OUT 引脚上拉至 V_{CC} 或其他电源电压。这样可以更轻松地连接控制器电路。

6.2 功能模块图



Copyright © 2025 Texas Instruments Incorporated

6.3 特性说明

6.3.1 场方向定义

图 6-1 展示了正磁通密度被定义为南极靠近封装标记面。

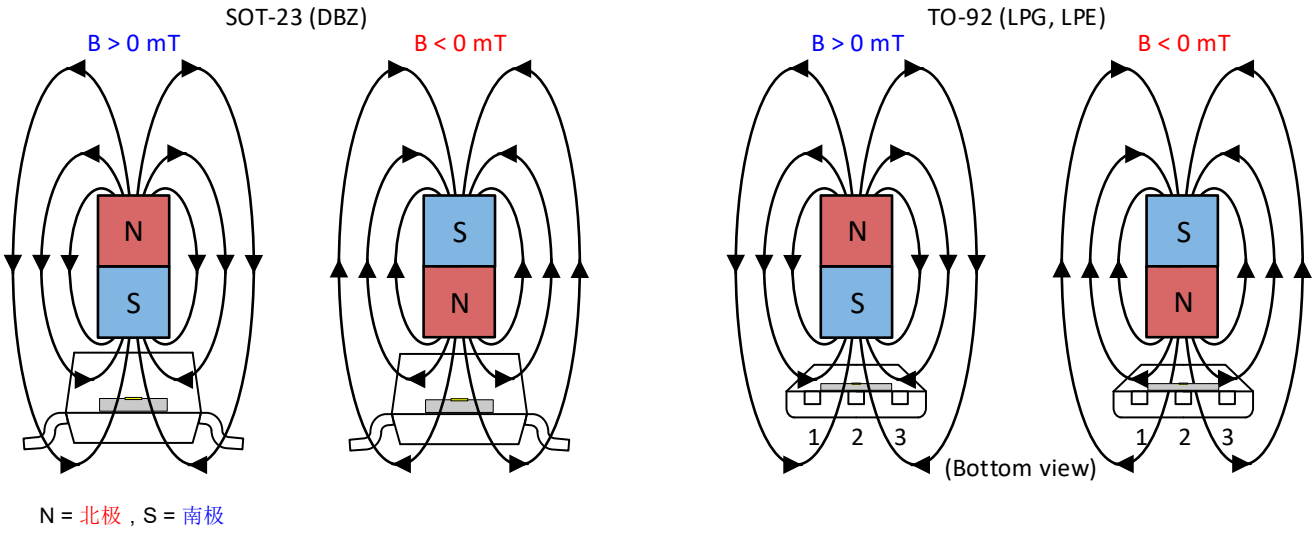


图 6-1. 场方向定义

6.3.2 器件输出

如果器件在磁通密度介于 B_{RP} 和 B_{OP} 之间时上电，则器件输出是不确定的，可能是高阻态或低电平。如果磁通密度大于 B_{OP}，则输出被拉至低电平（对于反相 ND 和 FD 版本，则释放为高电平）。如果磁通密度小于 B_{RP}，则输出将根据输出基准电压和上拉电阻释放为高电平（对于反相 ND 和 FD 版本，则下拉为低电平）。

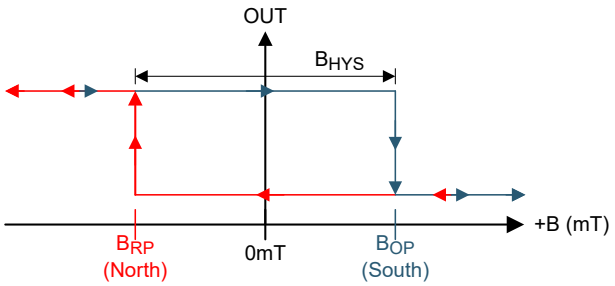


图 6-2. 输出状态（FA、AD、AG、BC 版本）

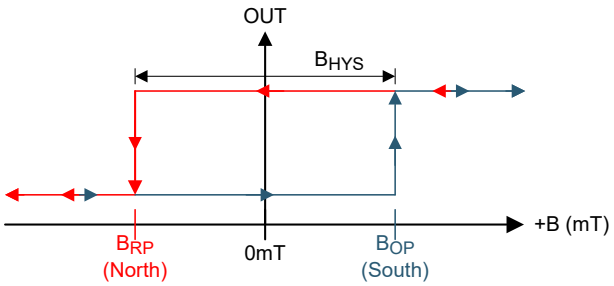


图 6-3. 反相输出状态（ND、FD 版本）

Copyright © 2025 Texas Instruments Incorporated

6.3.3 上电时间

在向 DRV5013 器件施加 V_{CC} 之后，必须经过 t_{on} 后 OUT 引脚才有效。在上电时序期间，输出为高阻抗。会在 t_{on} 结束时产生图 6-4 和图 6-5 所示的脉冲。该脉冲使主机处理器能够在启动后确定 DRV5013 输出何时有效。所有器件输出版本（AD、AG、BC、FA、FD，ND）的上电时序（包括脉冲）均相同。下面的情形 1、2、3 和 4 展示了非反相输出版本（AD、AG、BC、FA）的有效输出示例。在情形 1（图 6-4）和情形 2（图 6-5）中，定义输出时假定恒定磁通密度 $B > B_{OP}$ 且 $B < B_{RP}$。

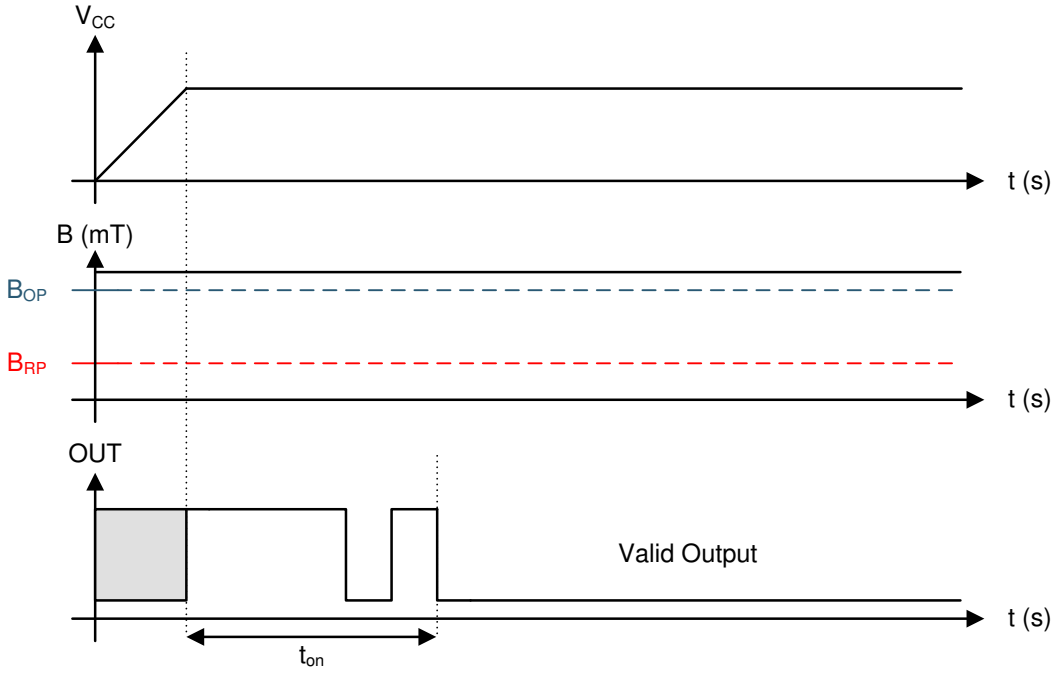


图 6-4. 情况 1：$B > B_{OP}$ 时上电

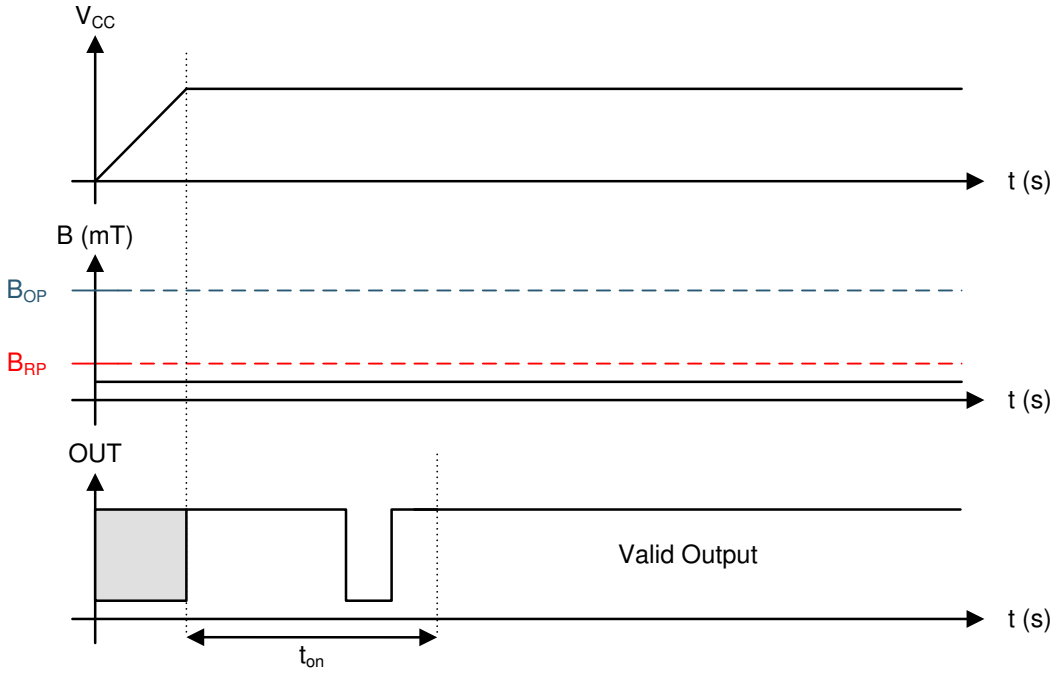


图 6-5. 情况 2：$B < B_{RP}$ 时上电

Copyright © 2025 Texas Instruments Incorporated

如果器件在磁通密度 B_{RP} < B < B_{OP} 时上电，则器件输出是不确定的，可能是高阻态或被拉至低电平。在上电序列期间，输出保持高阻态，直到 t_{on} 结束。在 t_{on} 结束时，会在 OUT 引脚上提供一个脉冲，表示 t_{on} 已经过去。在 t_{on} 之后，如果磁通密度发生变化，使得 B_{OP} < B，则输出被释放。情形 3（图 6-6）和情形 4（图 6-7）展示了该行为的示例。

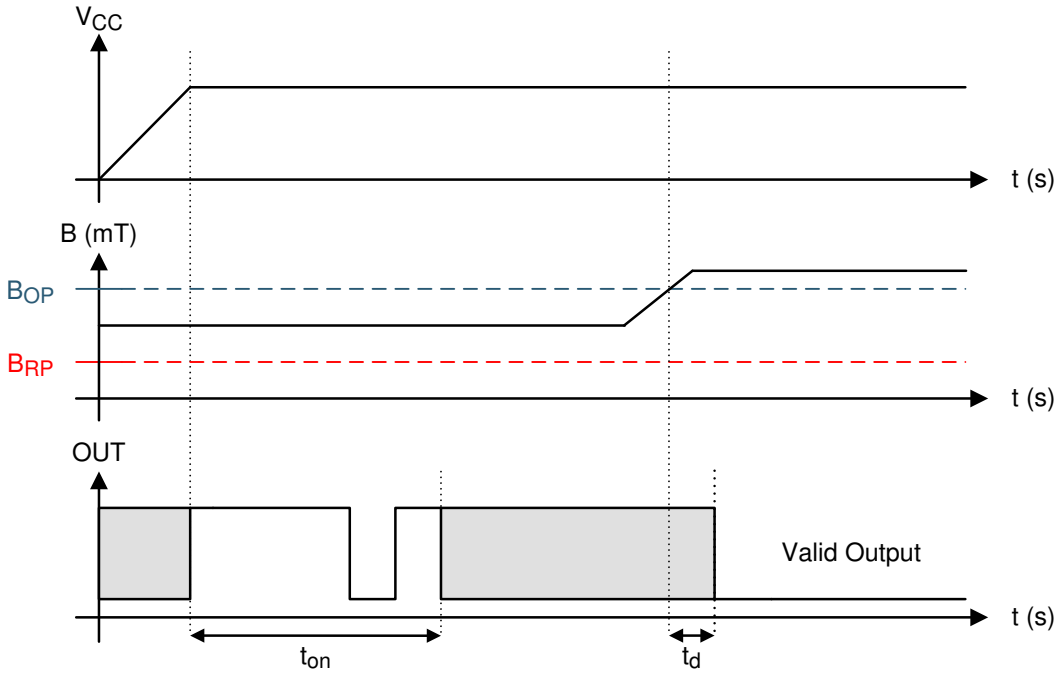


图 6-6. 情况 3：当 B_{RP} < B < B_{OP} 时上电，然后 B > B_{OP}

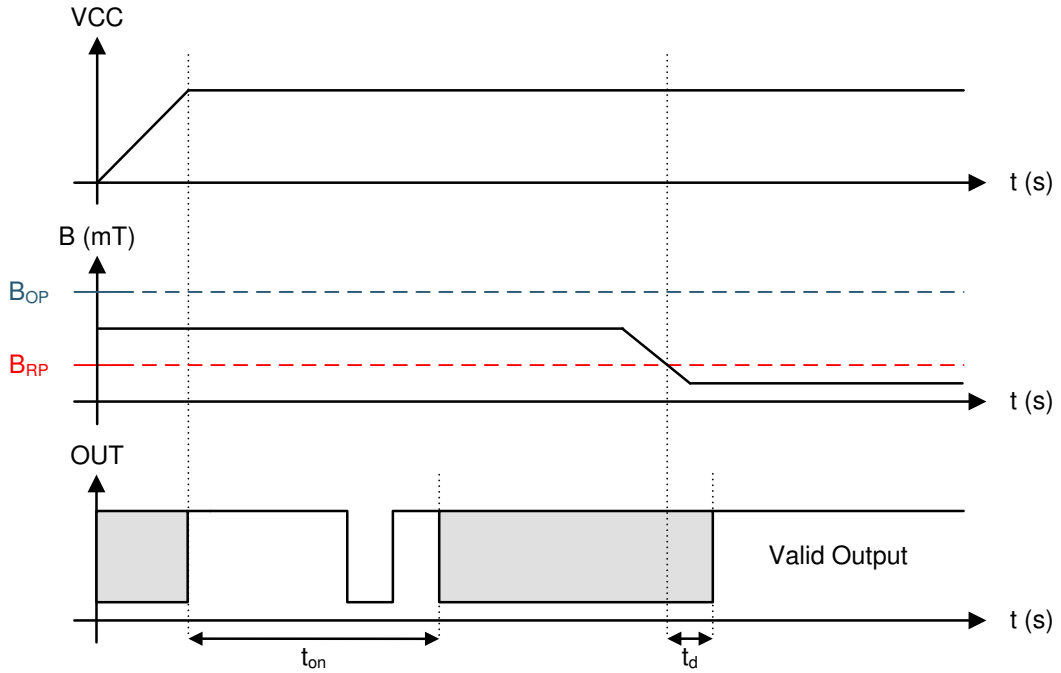


图 6-7. 情况 4：当 B_{RP} < B < B_{OP} 时上电，然后 B < B_{RP}

Copyright © 2025 Texas Instruments Incorporated

6.3.4 输出级

图 6-8 展示了 DRV5013 开漏 NMOS 输出结构，其额定灌电流高达 30mA。为确保正常运行，请使用方程式 1 来计算上拉电阻器 R1 的阻值。

$$\frac{V_{ref}\ max}{30\ mA} \leq R1 \leq \frac{V_{ref}\ min}{100\ \mu A} \quad (1)$$

R1 的大小是 OUT 上升时间与 OUT 被拉至低电平时的电流之间权衡的结果。较低的电流通常更好，但更快的转换和带宽需要较小的电阻器以实现更快的开关。

此外，应确保 R1 的值大于 500Ω，以便输出驱动器可以将 OUT 引脚拉至接近 GND。

备注

V_{ref} 不限于 V_{CC}。*绝对最大额定值* 中指定了该引脚的允许电压范围。

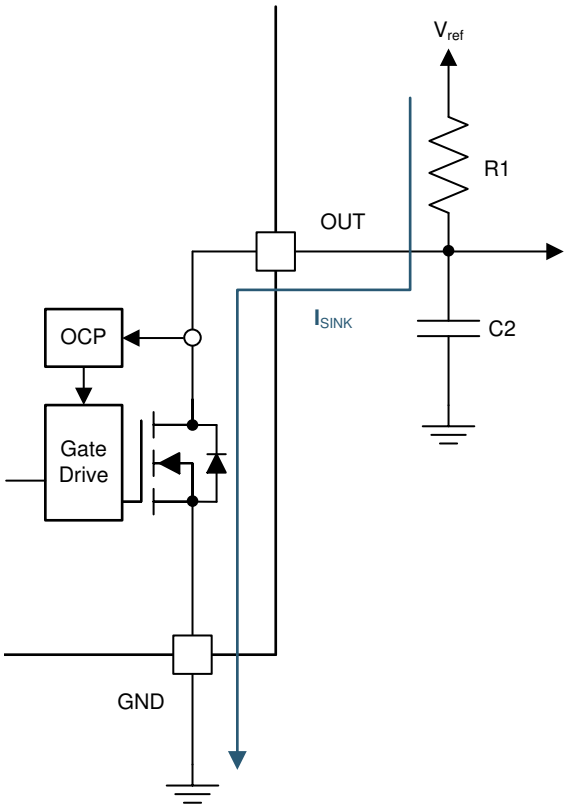


图 6-8. NMOS 开漏输出

根据方程式 2 所示的系统带宽规格为 C2 选择值。

$$2 \times f_{BW}\ (Hz) < \frac{1}{2\pi \times R1 \times C2} \quad (2)$$

大多数应用不需要该 C2 滤波电容器。

Copyright © 2025 Texas Instruments Incorporated

6.3.5 保护电路

DRV5013 器件在过流和反向电源情况下受到全面保护。表 6-1 显示了保护电路概要。

表 6-1. 保护电路概要

故障	条件	器件	说明	恢复
FET 过载 (OCP)	$I_{SINK} \geq I_{OCP}$	工作	输出电流被钳位至 I_{OCP}	$I_O < I_{OCP}$
负载突降	38 V < V_{CC} < 40 V	工作	器件将在瞬态持续时间内运行	$V_{CC} \leq$ 38V
反向电源	-22 V < V_{CC} < 0 V	禁用	器件将能够承受这种情况	$V_{CC} \geq$ 2.5V

6.3.5.1 过流保护 (OCP)

模拟限流电路可限制流经 FET 的电流。驱动器电流被钳位到 I_{OCP}。在此钳位期间，输出 FET 的 $r_{DS(on)}$ 从标称值增加。

6.3.5.2 负载突降保护

DRV5013 器件可在标称高达 38V 的直流 V_{CC} 条件下运行，并且还可承受 V_{CC} = 40V 的电压。此保护不需要限流串联电阻器。

6.3.5.3 反向电源保护

DRV5013 器件会在 V_{CC} 引脚和 GND 引脚反向（高达 –22V）时受到保护。

备注

在反向电源条件下，OUT 引脚反向电流不得超过*绝对最大额定值*中指定的额定值。

6.4 器件功能模式

DRV5013 器件仅在 V_{CC} 介于 2.5V 和 38V 之间时正常工作。

当存在反向电源条件时，该器件不工作。

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

DRV5013 器件用于磁场检测应用。

7.2 典型应用

7.2.1 标准电路

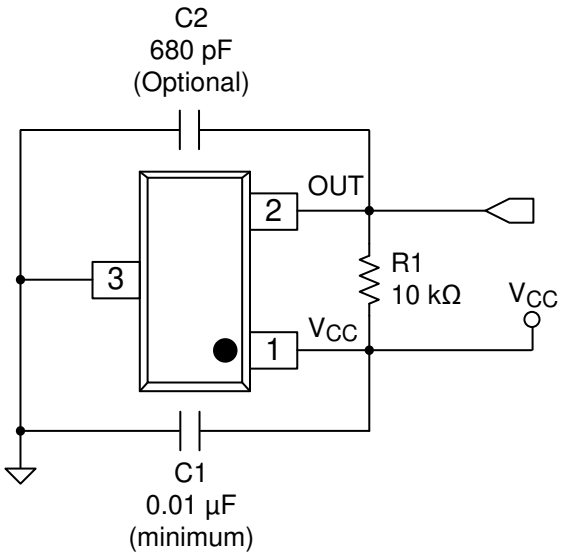


图 7-1. 典型应用电路

7.2.1.1 设计要求

本设计示例使用表 7-1 中所列的参数作为输入参数。

表 7-1. 设计参数

设计参数	基准	示例值
电源电压	V_{CC}	3.2 至 3.4 V
系统带宽	f_{BW}	10kHz

7.2.1.2 详细设计过程

表 7-2. 外部组件

组件	引脚 1	引脚 2	推荐
C1	V_{CC}	GND	额定电压为 V_{CC} 的 0.01µF（最小值）陶瓷电容器
C2	OUT	GND	**可选**：将一个陶瓷电容器连接到 GND
R1	OUT	REF(1)	需要一个上拉电阻器

(1) REF 不是 DRV5013 器件上的引脚，但 OUT 引脚需要一个 REF 电源电压上拉电阻器；OUT 引脚可以被上拉至 V_{CC}。

Copyright © 2025 Texas Instruments Incorporated

7.2.1.2.1 配置示例

在 3.3V 系统中，3.2V ≤ V_{ref} ≤3.4V。使用方程式 3 来计算 R1 的允许范围。

$$\frac{V_{ref}\ max}{30\ mA} \le R1 \le \frac{V_{ref}\ min}{100\ \mu A} \tag{3}$$

对于该设计示例，使用方程式 4 来计算 R1 的允许范围。

$$\frac{3.4\ V}{30\ mA} \le R1 \le \frac{3.2\ V}{100\ \mu A} \tag{4}$$

因此：

$$113\,\Omega \leqslant R1 \leqslant 32k\,\Omega \tag{5}$$

在找到 R1 的允许范围（方程式 5）之后，为 R1 选择一个介于 500Ω 和 32kΩ 之间的值。

假设系统带宽为 10kHz，使用方程式 6 来计算 C2 的值。

$$2 \times f_{BW}\ (Hz) < \frac{1}{2\pi \times R1 \times C2} \tag{6}$$

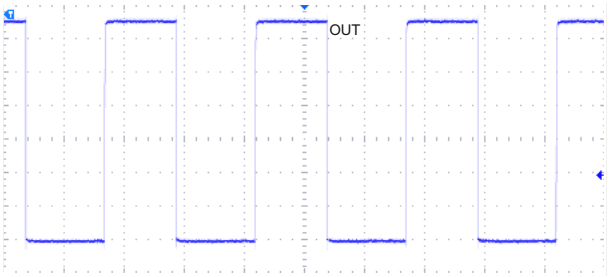
对于该设计示例，使用方程式 7 来计算 C2 的值。

$$2 \times 10\ kHz < \frac{1}{2\pi \times R1 \times C2} \tag{7}$$

10kΩ 的 R1 值和小于 820pF 的 C2 值可满足 10kHz 系统带宽的要求。

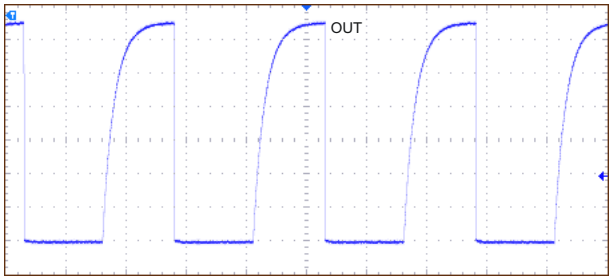
选择 R1 = 10kΩ 和 C2 = 680pF 可使低通滤波器的拐角频率为 23.4kHz。

7.2.1.3 应用曲线



R1 = 10kΩ 上拉电阻器　　无 C2

图 7-2. 10kHz 开关磁场



R1 = 10kΩ 上拉电阻器　　C2 = 680pF

图 7-3. 10kHz 开关磁场

Copyright © 2025 Texas Instruments Incorporated

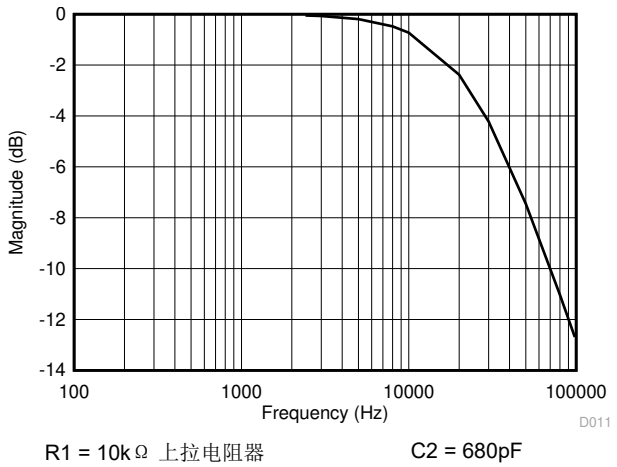


图 7-4. 低通滤波

7.2.2 *替代两线制应用*

对于需要极少导线数的系统，可通过一个电阻器将器件输出连接到 V_{CC}，并且可以在控制器附近检测总供电电流。

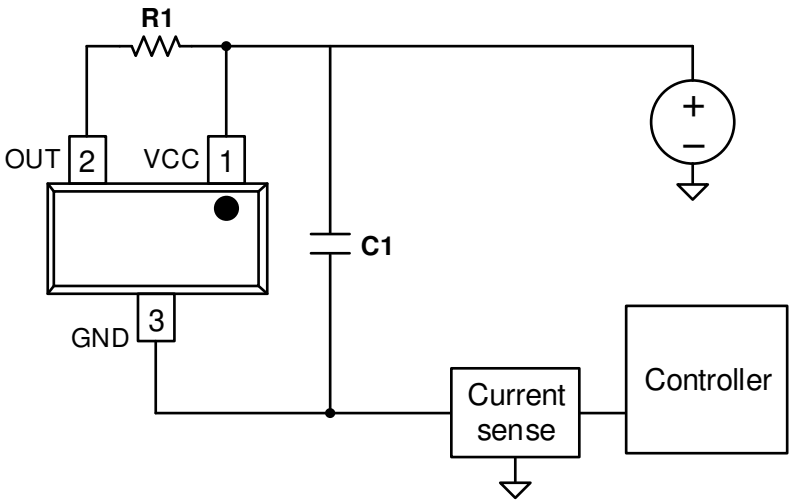


图 7-5. 两线制应用

可以使用分流电阻器或其他电路来检测电流。

7.2.2.1 设计要求

表 7-3 列出了相关的设计参数。

表 7-3. 设计参数

设计参数	基准	示例值
电源电压	V_{CC}	12V
OUT 电阻器	R1	1kΩ
旁路电容器	C1	0.1μF
B < B_{RP} 时的电流	$I_{RELEASE}$	约 3mA
B > B_{OP} 时的电流	$I_{OPERATE}$	约 15mA

Copyright © 2025 Texas Instruments Incorporated

7.2.2.2 详细设计过程

当器件的开漏输出为高阻抗时，通过路径的电流等于器件的 I_{CC}（大约 3mA）。

当输出拉至低电平时，添加了一个并联电流路径，其电流大小等于 $V_{CC}/(R1 + r_{DS(on)})$。使用 12V 和 1kΩ，该并联电流约为 12mA，使总电流约为 15mA。

本地旁路电容器 C1 应至少为 0.1µF，如果电源线互连中存在高电感，则应使用更大的值。

7.3 电源相关建议

DRV5013 器件可在介于 2.5V 和 38V 之间的输入电压电源 (VM) 范围内正常工作。必须在尽量靠近 DRV5013 器件的位置放置一个额定电压为 V_{CC} 的 0.01µF（最小值）陶瓷电容器。可能需要较大的旁路电容器容值来衰减电源产生的任何显著高频纹波和噪声分量。TI 建议将电源电压变化限制在 $50mV_{PP}$ 以下。

7.4 布局

7.4.1 布局指南

旁路电容器应放置在 DRV5013 器件附近，以便以极小的电感实现高效的电力输送。外部上拉电阻器应放置在微控制器输入端附近，以在输入端提供最稳定的电压；或者，可以使用微控制器 GPIO 中的集成上拉电阻器。

通常，在 DRV5013 器件下方使用 PCB 铜平面对磁通量没有影响，也不会影响器件性能。这是因为铜不是铁磁材料。不过，如果附近的系统元件包含铁或镍，那么这些元件可能会以不可预测的方式重定向磁通量。

7.4.2 布局布线示例

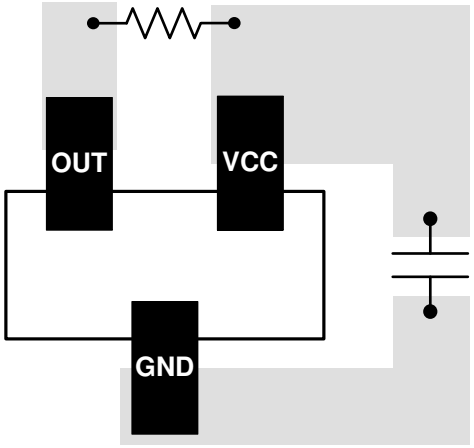


图 7-6. DRV5013 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 器件命名规则

图 8-1 展示了 DRV5013 的完整可订购器件型号的解读图例。

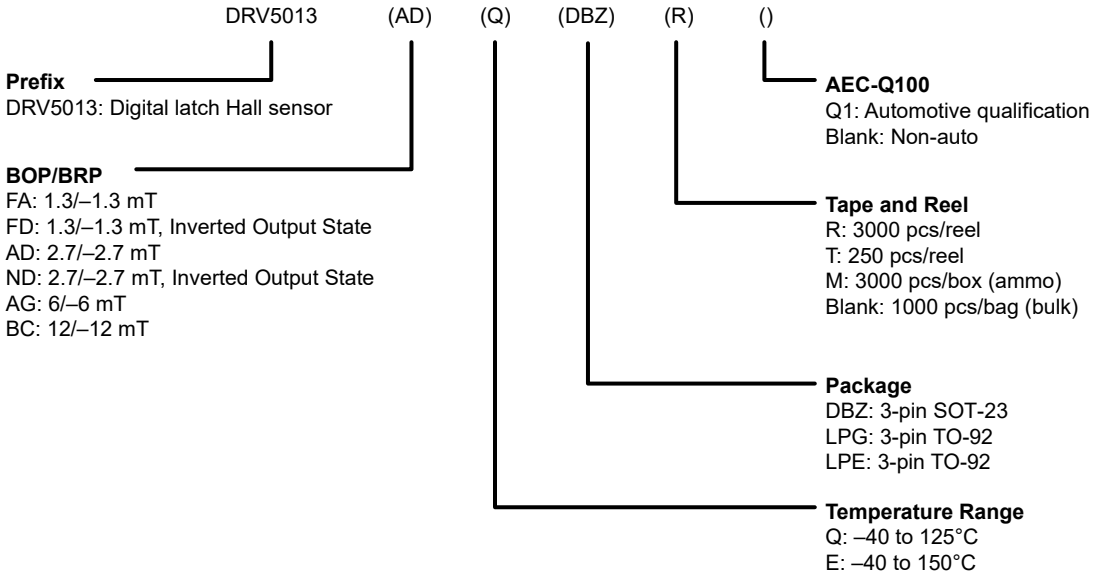


图 8-1. 器件命名规则

8.1.2 器件标识

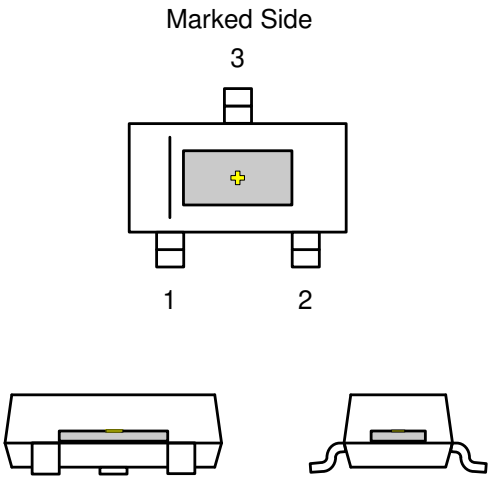


图 8-2. SOT-23 (DBZ) 封装

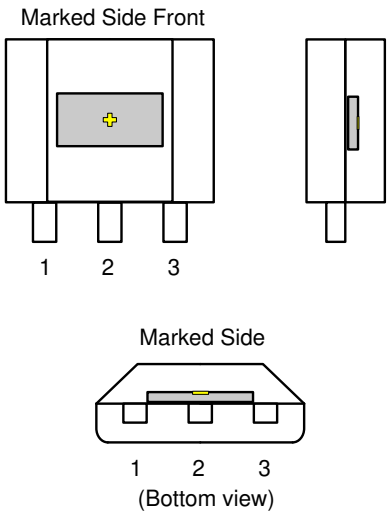


图 8-3. TO-92（LPG、LPE）封装

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

Copyright © 2025 Texas Instruments Incorporated

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision M (June 2024) to Revision N (July 2025)	Page
• 向数据表添加了 FD 器件信息	1
• 向*典型特性*部分添加了图形，以包含 DRV5013FD 器件版本	7
• 更新了文本，以描述 FD 版本输出器件的切换	10
• 在*器件输出*部分添加了文本，以包含 FD 版本反相输出器件	11
• 在*上电时间*一节中添加了有关 FD 版本输出器件的文本	12
• 更新了图例，以包含 FD 版本反相输出器件	20

Changes from Revision L (February 2023) to Revision M (June 2024)	Page
• 向数据表添加了 ND 器件信息	1
• 更改了*典型特性* 部分标题中的温度条件说明	7
• 向*典型特性* 部分添加了图形，以包含 DRV5013ND 和 DRV5013FA 器件版本	7
• 向*概述* 部分添加了文本，以突出反相和非反相输出器件版本之间的差异	10
• 更改了*磁场方向定义* 部分	11
• 向*器件输出* 部分添加了文本，以突出反相和非反相输出器件版本之间的差异	11
• 向*上电时间* 部分添加了文本，以突出反相和非反相输出器件版本之间的差异	12

Changes from Revision K (August 2019) to Revision L (February 2023)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 将表标题从“器件信息”更改为封装信息	1
• 将*电源相关建议* 和*布局* 部分移到了*应用和实施* 部分	19

Copyright © 2025 Texas Instruments Incorporated

Changes from Revision J (June 2019) to Revision K (August 2019) **Page**

- 在*绝对最大额定值* 表中更改了 T_J 以表明现有范围适用于 Q 版本器件 4
- 在*绝对最大额定值* 表中添加了 T_J 的 E 版本 4
- 在*建议运行条件* 表中更改了 T_A，以表明现有范围适用于 Q 版本器件 4
- 在*建议运行条件* 表中为 T_A 添加了 E 版本 4
- 将 T_A 的 I_{CC} 测试条件从 125 更改为 $T_{A,MAX}$，以突出 E 和 Q 版本器件之间的差异 5
- 将 T_A 的 $r_{DS(on)}$ 测试条件从 125 更改为 $T_{A,MAX}$，以突出 E 和 Q 版本器件之间的差异 5
- 将 T_A 最大值的所有测试条件从 125 更改为 $T_{A,MAX}$，以突出 E 和 Q 器件之间的差异 6
- 向*典型特性* 部分中添加了新条件说明 7
- 在图 1、图 2、图 4、图 6、图 8 和图 10 中添加了高达 150°C 的数据 7

Changes from Revision I (August 2018) to Revision J (June 2019) **Page**

- 向数据表中添加了 TO-92 (LPE) 封装 1

Changes from Revision H (September 2016) to Revision I (August 2018) **Page**

- 更改了*电源相关建议* 部分 19

Changes from Revision G (August 2016) to Revision H (September 2016) **Page**

- 更改了*电气特性* 表中 FA 版本的上电时间 5

Changes from Revision F (May 2016) to Revision G (August 2016) **Page**

- 更改了“磁特性”表中 FA 版本的最大 B_{OP} 和最小 B_{RP} 6
- 添加了*布局* 部分 19

Changes from Revision E (February 2016) to Revision F (May 2016) **Page**

- 修订了 FA 版本的初步限制 6

Changes from Revision D (December 2015) to Revision E (February 2016) **Page**

- 添加了 FA 器件选项 1
- 在*磁特性* 表中添加了典型带宽值 6

Changes from Revision C (September 2014) to Revision D (June 2015) **Page**

- 更正了 SOT-23 封装的尺寸并将 SIP 封装名称更正为 TO-92 1
- 向*绝对最大额定值* 中添加了 B_{MAX} 4
- 从结温中删除了表注 4
- 添加了*社区资源* 20
- 更新了封装卷带选项 M 和空白 20

Copyright © 2025 Texas Instruments Incorporated

Changes from Revision B (July 2014) to Revision C (September 2014) **Page**

- 更新了高灵敏度选项 1
- 将最大工作结温更改为 150°C 4
- 在*开关特性* 中更新了输出上升和下降时间典型值并删除了最大值 5
- 更新了*磁特性* 中的值 6
- 更新了所有*典型特性* 图 7
- 更新了方程式 4 17
- 更新了*器件命名规则* 20

Changes from Revision A (March 2014) to Revision B (June 2014) **Page**

- 在*电气特性* 中将 I_{OCP} 最小值和最大值分别从 20 和 40 更改为 15 和 45 5
- 在*磁特性* 表中将 ±2.3mT B_{RP} 参数的最小值从 –4 更改为 –5 6
- 更新了*磁特性* 表中每个器件选项的迟滞值 6

Changes from Revision * (March 2014) to Revision A (March 2014) **Page**

- 将对霍尔 IC 的所有引用更改为霍尔效应传感器 1
- 将*应用* 列表中的 *RPM 表* 更改为*转速计* 1
- 将*特性* 列表中的上电时间值从 50µs 更改为 35µs 1
- 在*引脚功能* 表中将 OUT 端子的类型从 OD 更改为输出 3
- 删除了输出引脚电流并在电源电压的电压斜升速率之后将 V_{CC}max 更改为 V_{CC} 4
- 在*开关特性* 表中将 t_r 和 t_f 的测试条件中的 R_O 更改为 R1 5
- 在*磁特性* 表中添加了带宽参数 6
- 在*磁特性* 表中将 ±2.3mT B_{RP} 参数的最小值从 +2.3 更改为 –2.3 6
- 从*典型特性* 中删除了条件说明，并将图条件中的所有 T_J 改为 T_A 7
- 从上电时间情形名称中删除了*编号*；在情形时序图的标题中添加了条件 12
- 在*输出级* 部分中的公式之后添加了 R1 权衡和较低电流文本 14
- 在*输出级* 部分中的第二个公式之后添加了有关大多数应用不需要 C2 的文本 14
- 在*反向电源保护* 部分中，将 FET 过载故障条件说明中的 I_O 更改为 I_{SINK} 15

10 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV5013ADQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(+NLAD, 13AD, 1J52)
DRV5013ADQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLAD, 13AD, 1J52)
DRV5013ADQLPG	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013ADQLPG.A	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013ADQLPGM	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013ADQLPGM.A	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013AGQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(+NLAG, 13AG, 1IW2)
DRV5013AGQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLAG, 13AG, 1IW2)
DRV5013AGQLPG	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013AGQLPG.A	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013AGQLPGM	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013AGQLPGM.A	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013BCELPE	Active	Production	TO-92 (LPE) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCELPE.A	Active	Production	TO-92 (LPE) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCELPEM	Active	Production	TO-92 (LPE) | 3	3000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCELPEM.A	Active	Production	TO-92 (LPE) | 3	3000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(+NLBC, 1IX2)
DRV5013BCQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLBC, 1IX2)
DRV5013BCQDBZT	Obsolete	Production	SOT-23 (DBZ) | 3	-	-	Call TI	Call TI	-40 to 125	(+NLBC, 1IX2)
DRV5013BCQLPG	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013BCQLPG.A	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013BCQLPGM	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013BCQLPGM.A	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013FAQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLFA, 1IZ2)
DRV5013FAQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLFA, 1IZ2)
DRV5013FDQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	13FD

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV5013NDQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	13ND
DRV5013NDQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	13ND

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF DRV5013 :

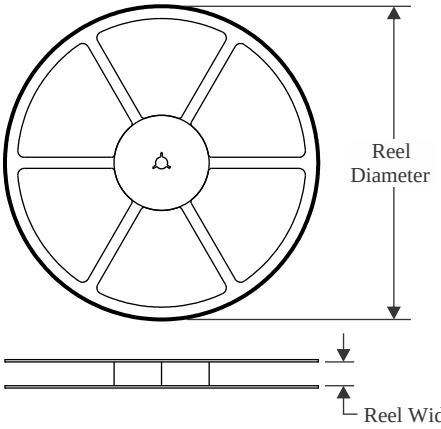
- Automotive : DRV5013-Q1

NOTE: Qualified Version Definitions:

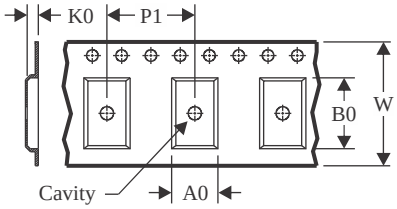
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

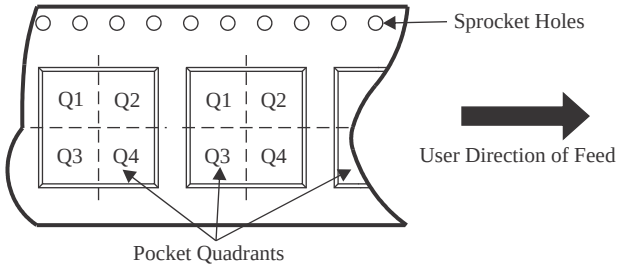


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

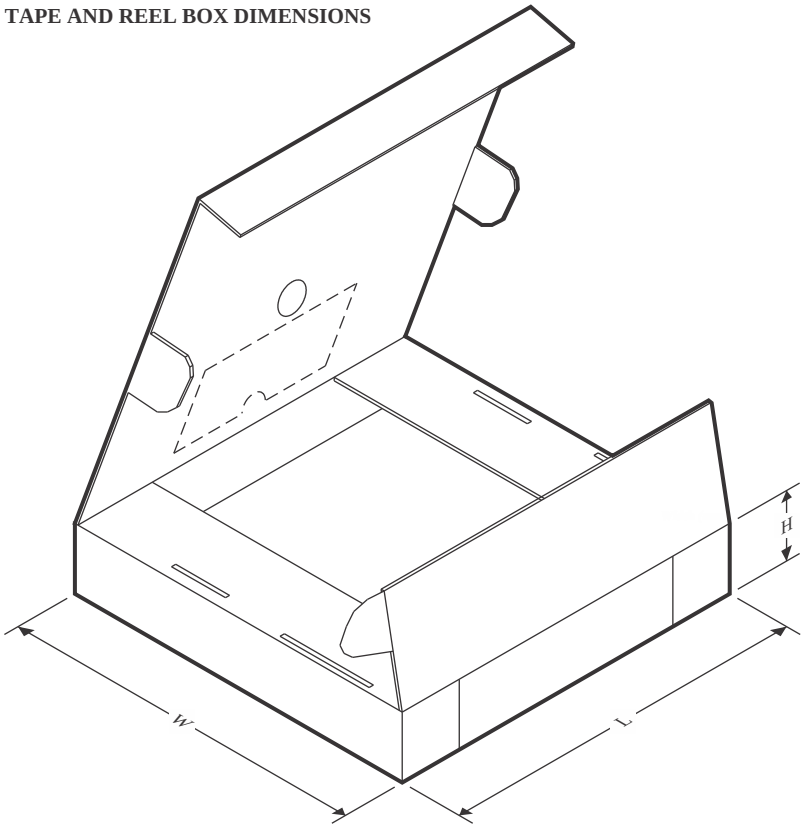
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV5013ADQDBZR	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013FDQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3
DRV5013NDQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV5013ADQDBZR	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013FDQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013NDQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0

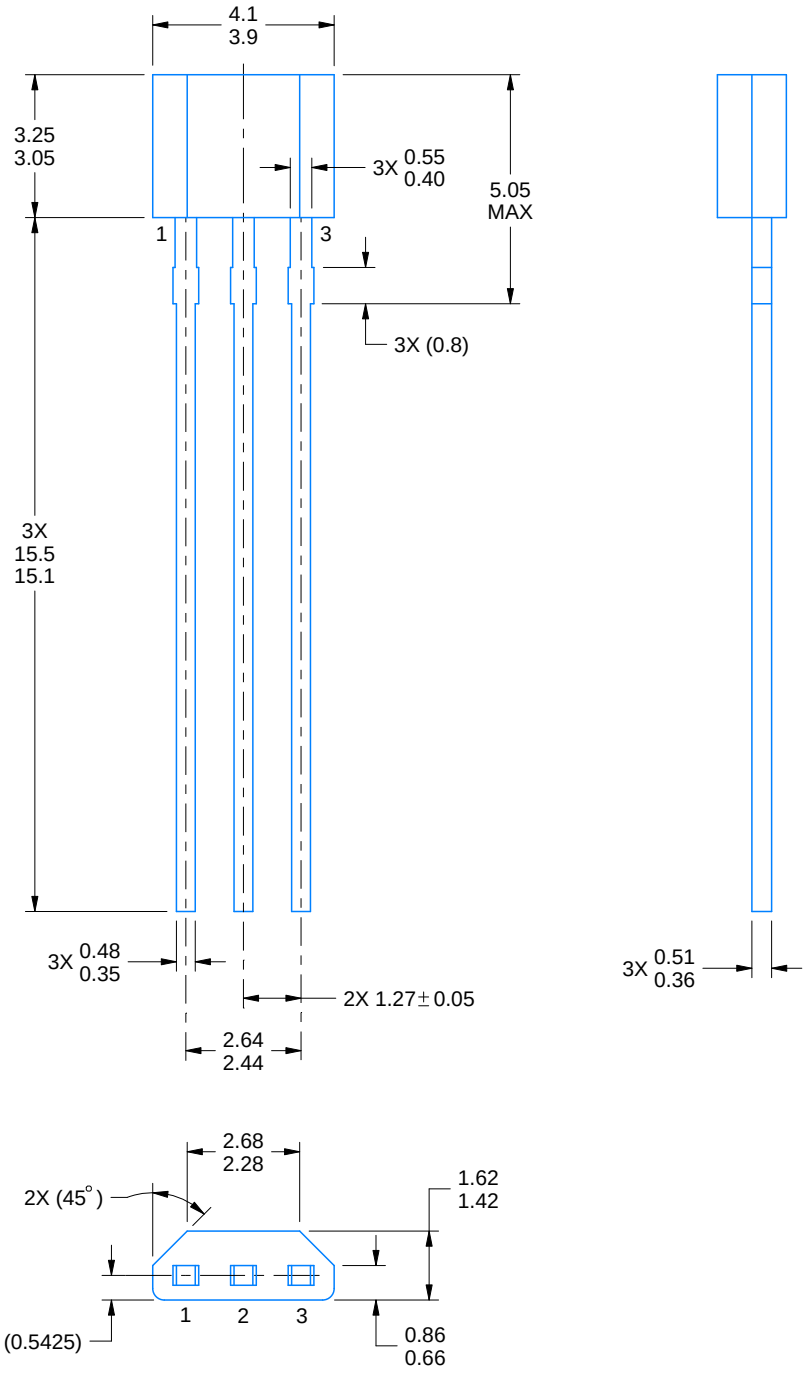


PACKAGE OUTLINE

LPG0003A

TO-92 - 5.05 mm max height

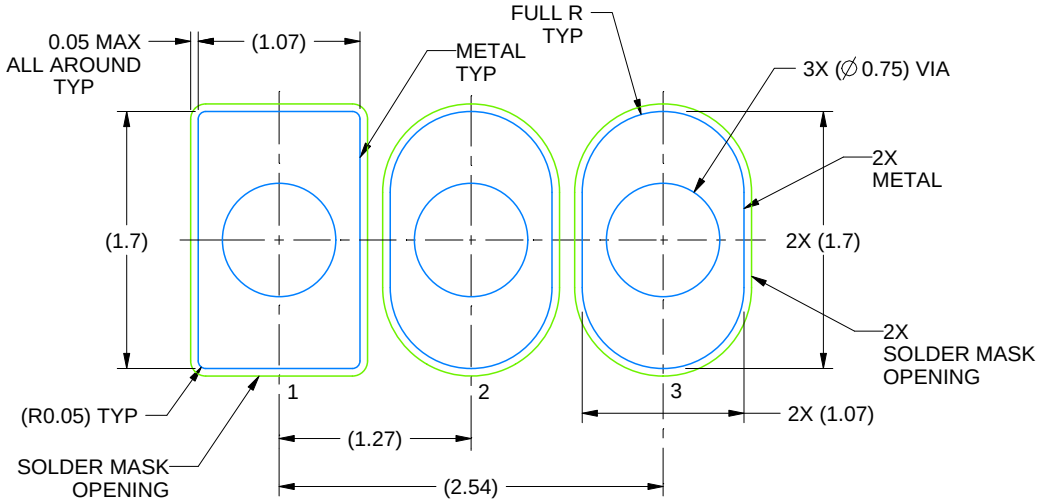
TRANSISTOR OUTLINE



4221343/C 01/2018

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

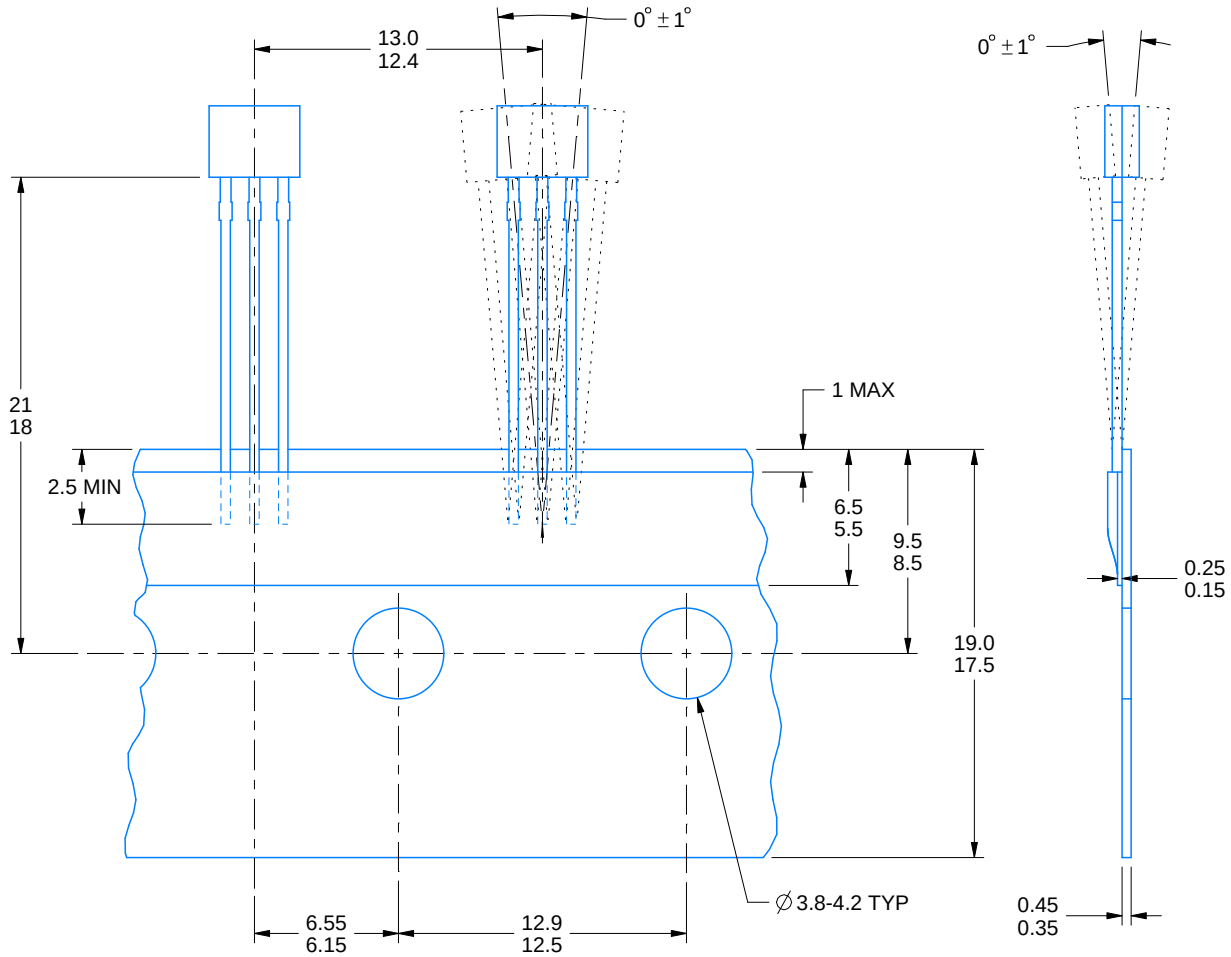
4221343/C 01/2018

TAPE SPECIFICATIONS

LPG0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4221343/C 01/2018

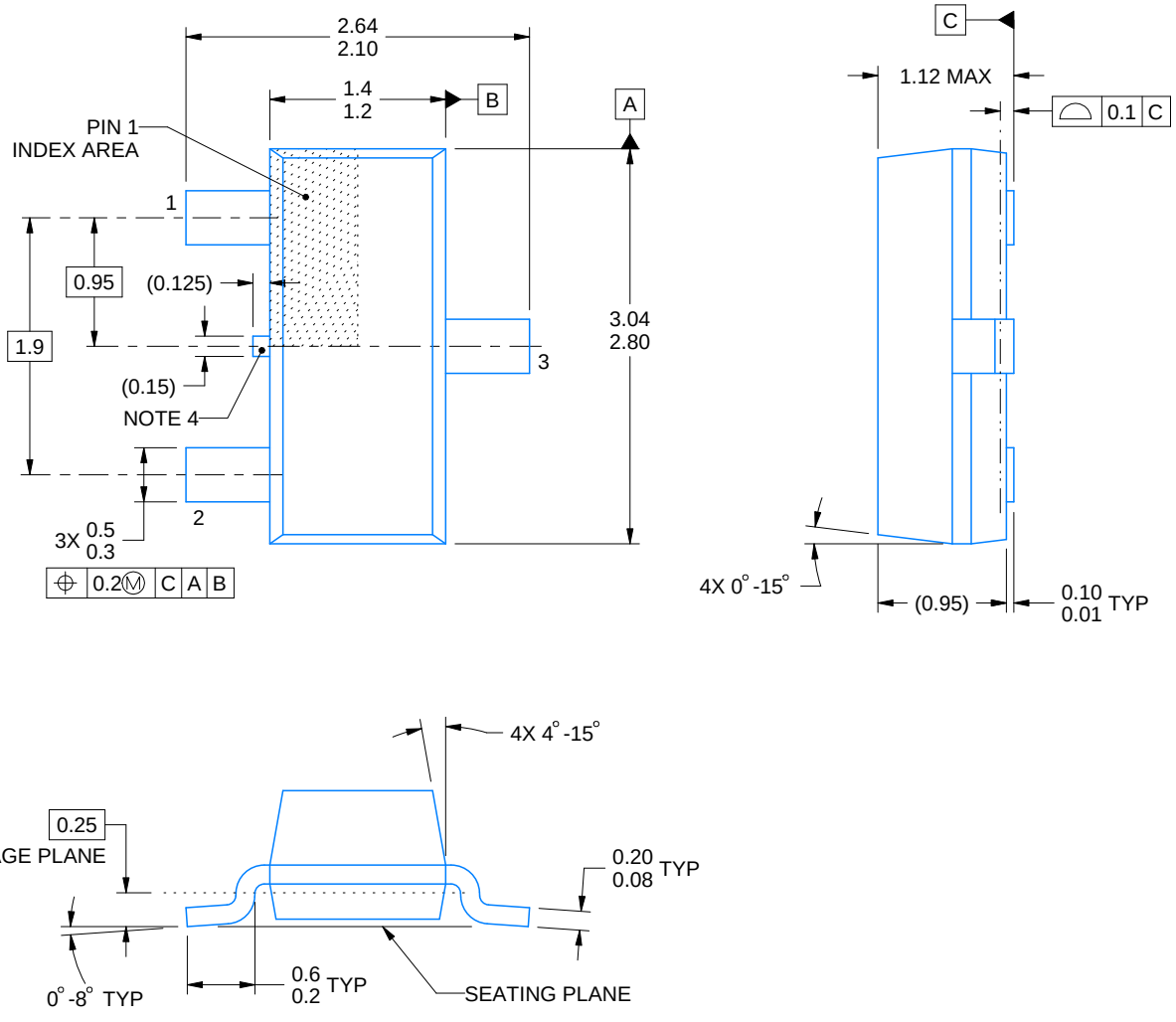
PACKAGE OUTLINE

DBZ0003A



SOT-23 - 1.12 mm max height

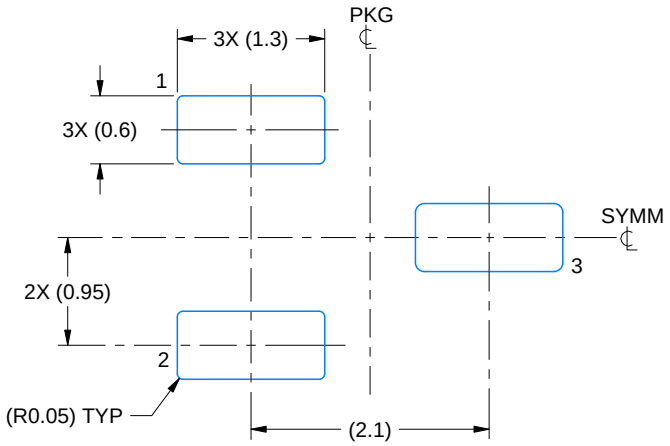
SMALL OUTLINE TRANSISTOR



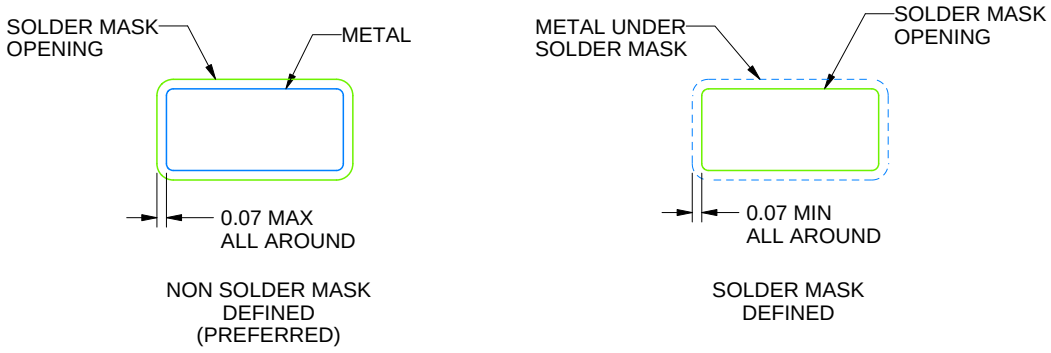
4214838/F 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.
5. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
SCALE:15X

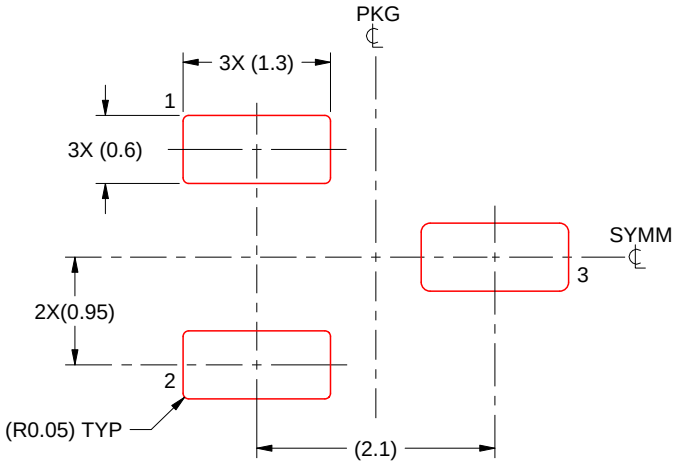


SOLDER MASK DETAILS

4214838/F 08/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/F 08/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

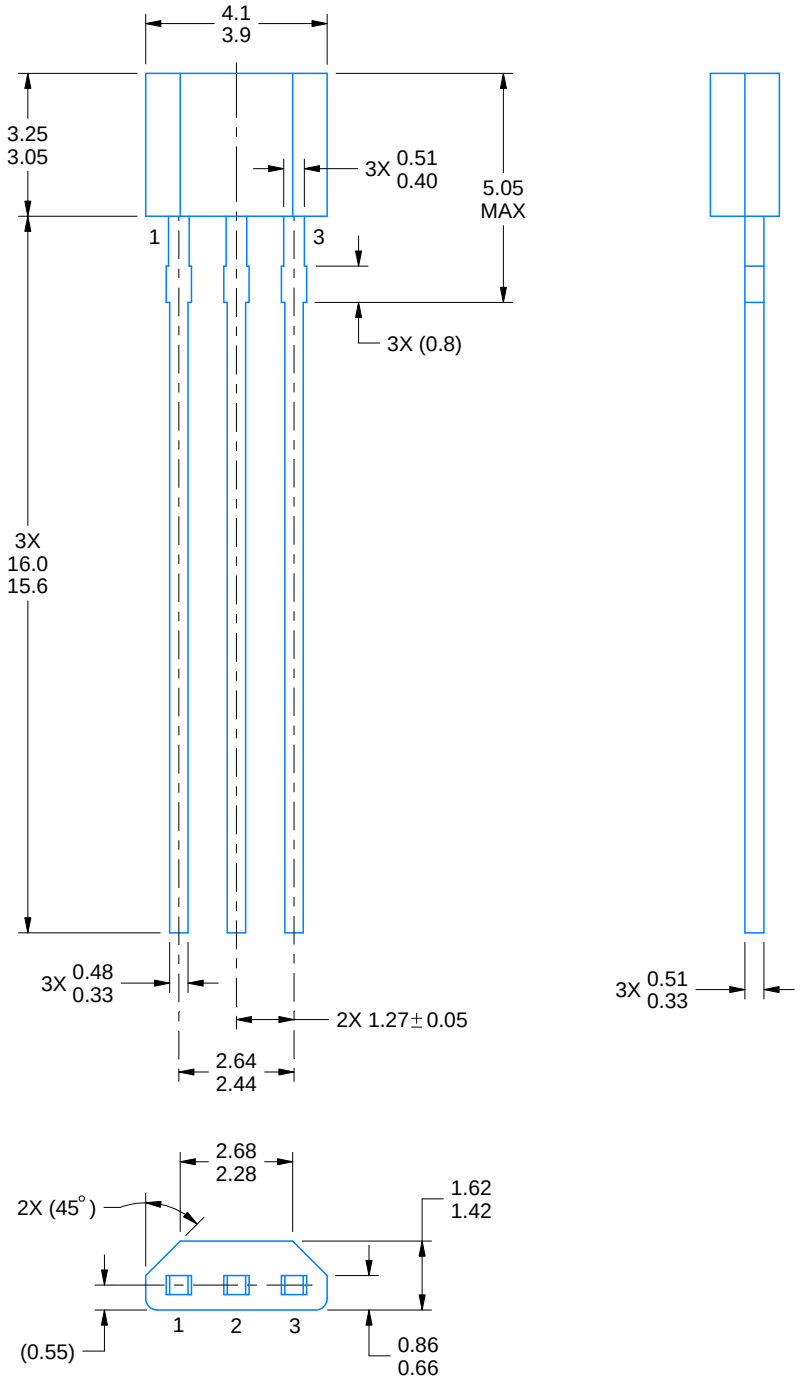


PACKAGE OUTLINE

LPE0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4224358/A 06/2018

NOTES:

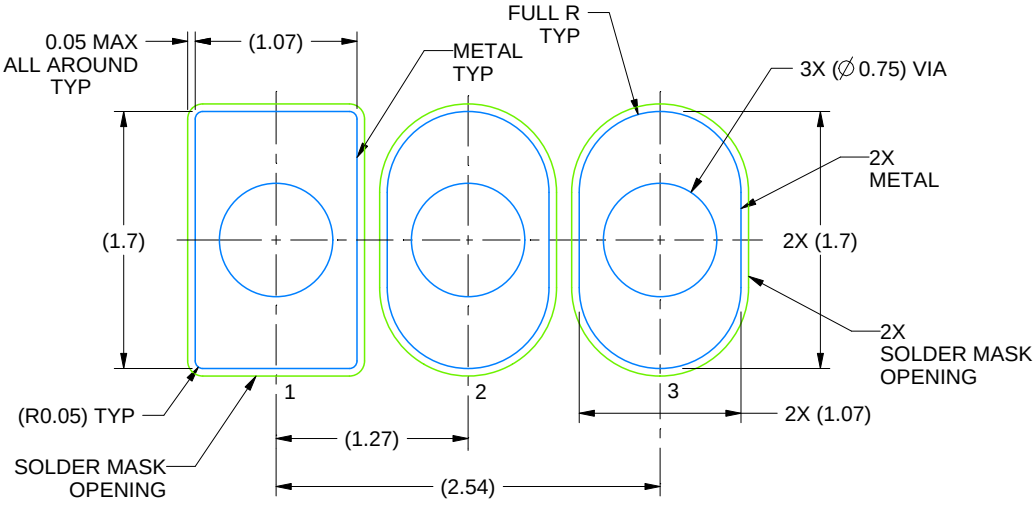
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

LPE0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



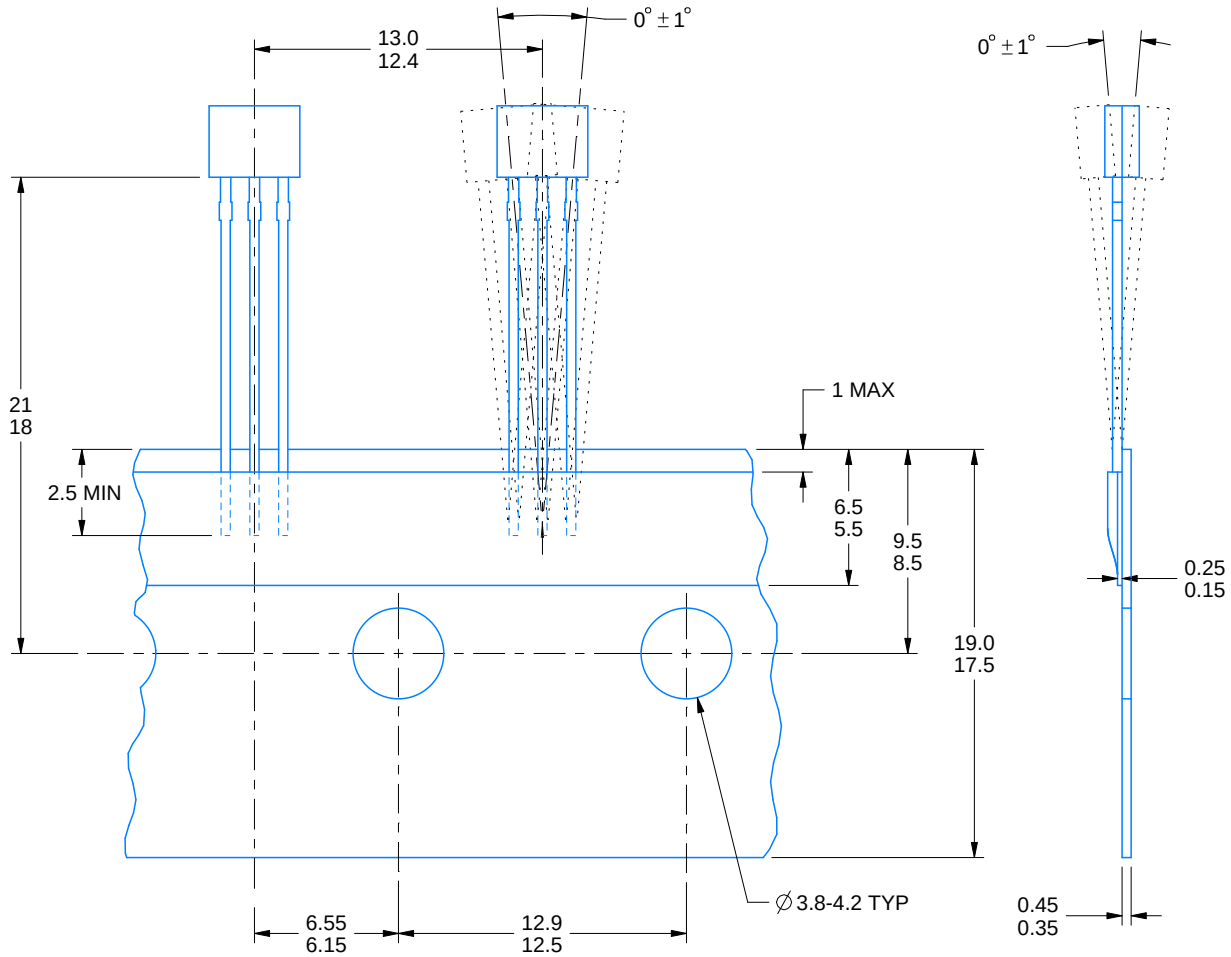
LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

4224358/A 06/2018

LPE0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4224358/A 06/2018

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月