# 具有集成电流感应、1/256 微步进、STEP/DIR 接口和智能调优技术的 DRV8424/25 步进驱动器

## 1 特性

- PWM 微步进电机驱动器
  - 简单的 STEP/DIR 接口
  - 最高 1/256 的微步进分度器
- 集成式电流检测功能
  - 无需使用检测电阻
  - ±5% 满量程电流精度
- 智能调优衰减技术、固定慢速和混合衰减选项
- 工作电源电压范围为 4.5V 至 33V
- 低 $R_{DS(ON)}$：
  - DRV8424：24V、25°C 时为 330mΩ HS + LS
  - DRV8425：24V、25°C 时为 550mΩ HS + LS
- 每个桥都具有高电流容量
  - DRV8424：4A 峰值、2.5A 满量程、1.8A 均方根电流
  - DRV8425：3.2A 峰值、2A 满量程、1.4A 均方根电流
- 与以下器件引脚对引脚兼容：
  - DRV8426：33V，900mΩ HS + LS
  - DRV8436：48V，900mΩ HS + LS
  - DRV8434：48V，330mΩ HS + LS
- 可配置的关断时间 PWM 斩波
  - 7µs、16µs、24µs 或 32µs。
- 支持 1.8V、3.3V、5.0V 逻辑输入
- 低电流睡眠模式 (2µA)
- 适用于低电磁干扰 (EMI) 的展频时钟
- 小型封装和外形尺寸
- 保护特性
  - VM 欠压锁定 (UVLO)
  - 电荷泵欠压 (CPUV)
  - 过流保护 (OCP)
  - 热关断 (OTSD)
  - 故障状态输出 (nFAULT)

## 2 应用

- 打印机和扫描仪
- ATM 和验钞机
- 纺织机器
- 舞台照明设备
- 办公和家庭自动化
- 工厂自动化和机器人
- 医疗应用
- 3D 打印机

## 3 说明

DRV8424/25 是适用于工业和消费类应用的步进电机驱动器。该器件由两个 N 沟道功率 MOSFET H 桥驱动器、一个微步进分度器以及集成电流感应功能完全集成。DRV8424 可驱动最高 2.5A 的满量程输出电流；DRV8425 可驱动最高 2A 的满量程输出电流（取决于 PCB 设计）。

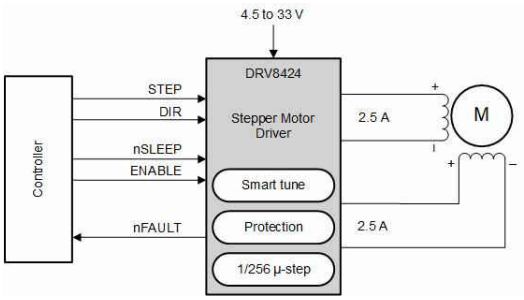
DRV8424/25 采用内部电流感应架构，无需再使用两个外部功率感应电阻器，因此缩小了 PCB 面积并降低了系统成本。这些器件使用能在智能调优、快速、慢速和混合衰减选项之间进行选择的内部 PWM 电流调节方案。智能调优可通过自动调节实现出色的电流调节性能，并对电机变化和老化效应进行补偿和减少电机的可闻噪声。

借助简单的 STEP/DIR 接口，可通过外部控制器管理步进电机的方向和步进速率。这款器件可配置为多种步进模式，从全步进模式到 1/256 微步进模式皆可。该器件通过专用的 nSLEEP 引脚提供低功耗睡眠模式。提供的保护特性包括：电源欠压、电荷泵故障、过流、短路以及过热保护。故障状态通过 nFAULT 引脚指示。

**器件信息**(1)

| 器件型号 | 封装 | 封装尺寸（标称值） |
|---|---|---|
| DRV8424PWPR | HTSSOP (28) | 9.7mm x 4.4mm |
| DRV8424RGER | VQFN (24) | 4.0mm x 4.0mm |
| DRV8425PWPR | HTSSOP (28) | 9.7mm x 4.4mm |
| DRV8425RGER | VQFN (24) | 4.0mm x 4.0mm |

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。




简化原理图

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

# 内容

**1 特性** ..... 1
**2 应用** ..... 1
**3 说明** ..... 1
**4 修订历史记录** ..... 2
**5 引脚配置和功能** ..... 4
**6 规格** ..... 7
6.1 绝对最大额定值 ..... 7
6.2 ESD 等级 ..... 7
6.3 建议运行条件 ..... 8
6.4 热性能信息 ..... 8
6.5 电气特性 ..... 9
6.6 分度器时序要求 ..... 10
6.7 典型特性 ..... 11
**7 详细说明** ..... 14
7.1 概述 ..... 14
7.2 功能方框图 ..... 15
7.3 特性说明 ..... 15
7.4 器件功能模式 ..... 33
**8 应用和实施** ..... 34
8.1 应用信息 ..... 34
8.2 典型应用 ..... 34
**9 电源相关建议** ..... 39
9.1 大容量电容 ..... 39
**10 布局** ..... 40
10.1 布局指南 ..... 40
10.2 布局示例 ..... 40
**11 器件和文档支持** ..... 42
11.1 相关链接 ..... 42
11.2 接收文档更新通知 ..... 42
11.3 社区资源 ..... 42
11.4 商标 ..... 42
11.5 静电放电警告 ..... 42
**12 机械、封装和可订购信息** ..... 43

## 4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

| Changes from Revision B (May 2021) to Revision C (July 2022) | Page |
|---|---|
| • 更新了 HTSSOP 和 QFN 布局示例 | 40 |
| • 在“相关文档”部分中添加了链接。 | 42 |

| Changes from Revision A (October 2020) to Revision B (May 2021) | Page |
|---|---|
| • 更正了*说明*中的拼写错误 | 1 |
| • 更正了表 7-6 中的拼写错误。 | 17 |
| • 删除了重复的封装图。 | 43 |

| Changes from Revision * (2020 年 5 月) to Revision A (2020 年 10 月) | Page |
|---|---|
| • 将器件状态更改为“量产数据” | 1 |


Copyright © 2022 Texas Instruments Incorporated

## 器件比较表

| 器件型号 | $R_{DS(ON)}$ (HS + LS) (mΩ) | 每个电桥的满量程电流 (A) |
|---|---|---|
| DRV8424 | 330 | 2.5 |
| DRV8425 | 550 | 2 |

Copyright © 2022 Texas Instruments Incorporated

## 5 引脚配置和功能

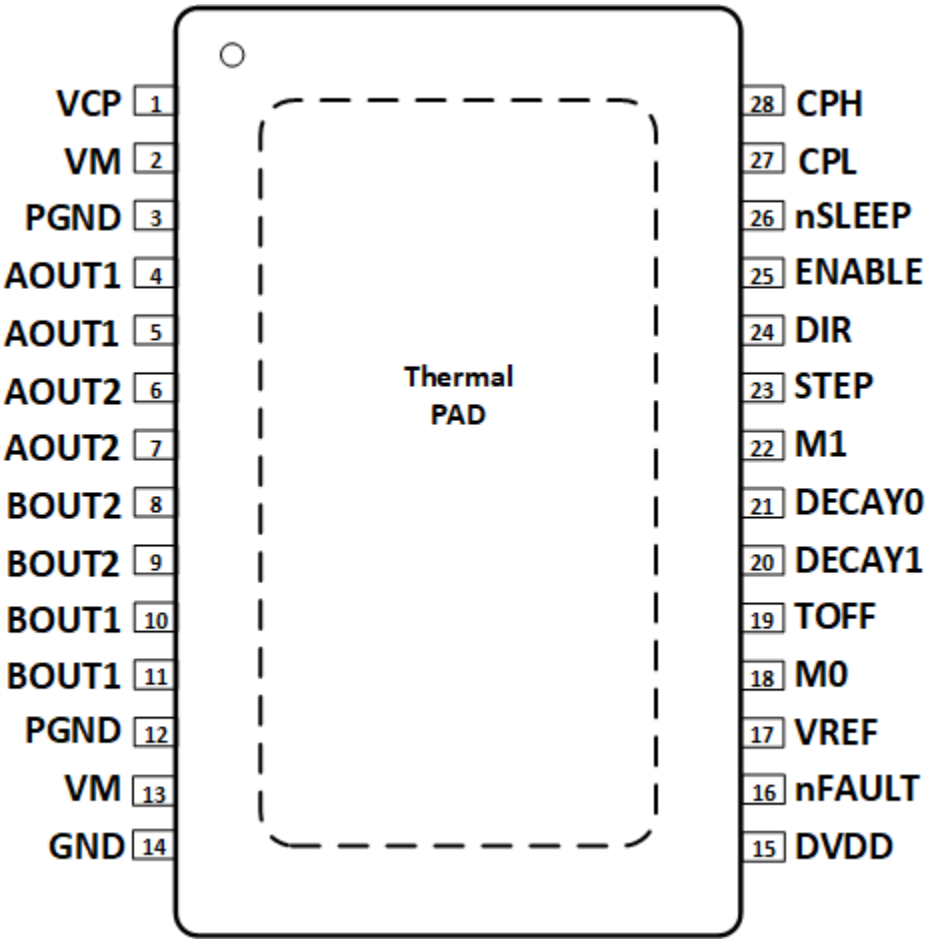



图 5-1. PWP PowerPAD™ 封装 28 引脚 HTSSOP 俯视图


Copyright © 2022 Texas Instruments Incorporated

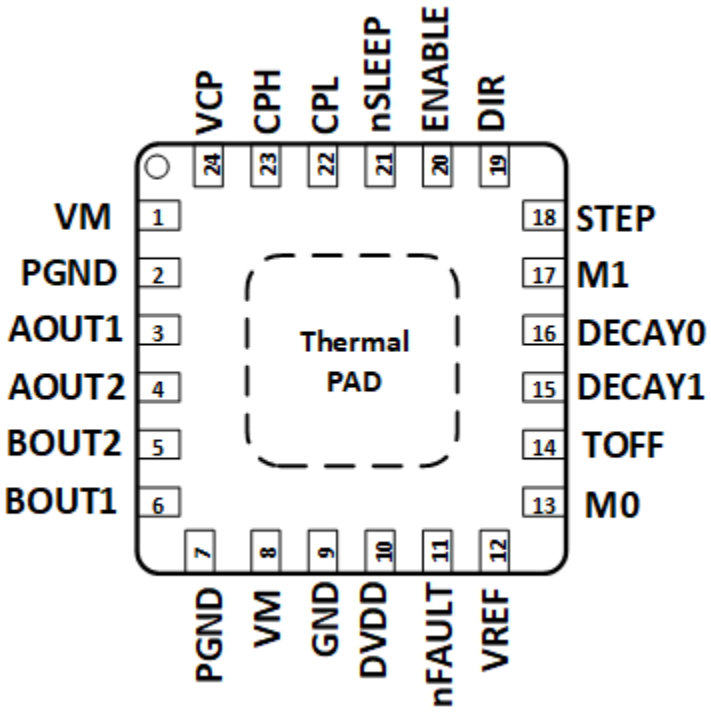



**图 5-2. RGE 封装 24 引脚 VQFN（带有外露散热焊盘）俯视图**

**表 5-1. 引脚功能**

| 引脚 | | | I/O | 类型 | 说明 |
|---|---|---|---|---|---|
| 名称 | NO. | | | | |
| | HTSSOP | VQFN | | | |
| AOUT1 | 4、5 | 3 | O | 输出 | 绕组 A 输出。连接到步进电机绕组。 |
| AOUT2 | 6、7 | 4 | O | 输出 | 绕组 A 输出。连接到步进电机绕组。 |
| PGND | 3、12 | 2、7 | — | 电源 | 电源接地。连接到系统接地。 |
| BOUT2 | 8, 9 | 5 | O | 输出 | 绕组 B 输出。连接到步进电机绕组 |
| BOUT1 | 10、11 | 6 | O | 输出 | 绕组 B 输出。连接到步进电机绕组 |
| CPH | 28 | 23 | — | 电源 | 电荷泵开关节点。在 CPH 到 CPL 之间连接一个额定电压为 VM 的 X7R 0.022μF 陶瓷电容器。 |
| CPL | 27 | 22 | | | |
| DIR | 24 | 19 | I | 输入 | 方向输入。逻辑电平设置步进的方向；内部下拉电阻。 |
| ENABLE | 25 | 20 | I | 输入 | 逻辑低电平将禁用器件输出；逻辑高电平则会启用；内部上拉至 DVDD。还将决定 OCP 和 OTSD 响应的类型。 |
| DVDD | 15 | 10 | O | 电源 | 逻辑电源电压。通过电容为 0.47 μ F 至 1 μ F、额定电压为 6.3V 或 10V 的 X7R 陶瓷电容器连接至 GND。 |
| GND | 14 | 9 | — | 电源 | 器件接地。连接到系统接地。 |
| VREF | 17 | 12 | I | 输入 | 电流设定基准输入。最大值为 3.3V（对于 DRV8424）和 2.64V（对于 DRV8425）。DVDD 可用于通过电阻分压器提供 VREF。 |
| M0 | 18 | 13 | I | 输入 | 微步进模式设置引脚。设置步进模式；内部下拉电阻。 |
| M1 | 22 | 17 | | | |
| DECAY0 | 21 | 16 | I | 输入 | 衰减模式设置引脚。设置衰减模式（请参阅节 7.3.6 部分）。 |
| DECAY1 | 20 | 15 | | | |
| STEP | 23 | 18 | I | 输入 | 步进输入。上升沿使分度器前进一步；内部下拉电阻。 |
| VCP | 1 | 24 | — | 电源 | 电荷泵输出。将 X7R 0.22 μ F 16V 陶瓷电容器连接至 VM。 |

Copyright © 2022 Texas Instruments Incorporated

表 5-1. 引脚功能 (continued)

| 引脚 | | | I/O | 类型 | 说明 |
|---|---|---|---|---|---|
| 名称 | NO. | | | | |
| | HTSSOP | VQFN | | | |
| VM | 2、13 | 1、8 | — | 电源 | 电源。连接到电机电源电压，并通过两个 0.01μF 陶瓷电容器（每个引脚一个）和一个额定电压为 VM 的大容量电容器旁路到 PGND。 |
| TOFF | 19 | 14 | I | 输入 | 设置电流斩波期间的衰减模式关断时间；四电平引脚。还将设置智能调优纹波控制模式中的纹波电流。 |
| nFAULT | 16 | 11 | O | 漏极开路 | 故障指示。故障状态下被拉至低逻辑低电平；开漏输出需要外部上拉电阻。 |
| nSLEEP | 26 | 21 | I | 输入 | 睡眠模式输入。逻辑高电平用于启用器件；逻辑低电平用于进入低功耗睡眠模式；内部下拉电阻。nSLEEP 低电平脉冲将清除故障。 |
| PAD | - | - | - | - | 散热焊盘。连接到系统接地端。 |


Copyright © 2022 Texas Instruments Incorporated

# 6 规格

## 6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

| | 最小值 | 最大值 | 单位 |
|---|---|---|---|
| 电源电压 (VM) | –0.3 | 35 | V |
| 电荷泵电压（VCP、CPH） | –0.3 | $V_{VM}$ + 7 | V |
| 电荷泵负开关引脚 (CPL) | –0.3 | $V_{VM}$ | V |
| nSLEEP 引脚电压 (nSLEEP) | –0.3 | $V_{VM}$ | V |
| 内部稳压器电压 (DVDD) | -0.3 | 5.75 | V |
| 控制引脚电压（STEP、DIR、ENABLE、nFAULT、DECAY0、DECAY1、TOFF、M0、M1） | -0.3 | 5.75 | V |
| 开漏输出电流 (nFAULT) | 0 | 10 | mA |
| 基准输入引脚电压 (VREF) | -0.3 | 5.75 | V |
| 连续相节点引脚电压（AOUT1、AOUT2、BOUT1、BOUT2） | –1 | $V_{VM}$ + 1 | V |
| 瞬态 100ns 相节点引脚电压（AOUT1、AOUT2、BOUT1、BOUT2） | –3 | $V_{VM}$ + 3 | V |
| 峰值驱动电流（AOUT1、AOUT2、BOUT1、BOUT2） | 受内部限制 | | A |
| 工作环境温度，$T_A$ | -40 | 125 | °C |
| 运行结温，$T_J$ | -40 | 150 | °C |
| 贮存温度，$T_{stg}$ | -65 | 150 | °C |

(1) 应力超出*绝对最大额定值*下所列的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

## 6.2 ESD 等级

| | | | | 值 | 单位 |
|---|---|---|---|---|---|
| $V_{(ESD)}$ | 静电放电 | 人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 | | ±2000 | V |
| | | 充电器件模型 (CDM)，符合 JEDEC 规范 JESD22- C101 | PWP 转角引脚（1、14、15 和 28） | ±750 | |
| | | | 其他引脚 | ±500 | |

## 6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

| | | 最小值 | 最大值 | 单位 |
|---|---|---|---|---|
| $V_{VM}$ | 可确保正常（直流）运行的电源电压范围 | 4.5 | 33 | V |
| $V_I$ | 逻辑电平输入电压 | 0 | 5.5 | V |
| $V_{VREF}$ | VREF 电压 (DRV8424) | 0.05 | 3.3 | V |
| $V_{VREF}$ | VREF 电压 (DRV8425) | 0.05 | 2.64 | V |
| $f_{STEP}$ | 施加的 STEP 信号 (STEP) | 0 | 500(1) | kHz |
| $I_{FS}$ | 电机满量程电流 (xOUTx) (DRV8424) | 0 | 2.5(2) | A |
| $I_{FS}$ | 电机满量程电流 (xOUTx) (DRV8425) | 0 | 2(2) | A |
| $I_{rms}$ | 电机均方根电流 (xOUTx) (DRV8424) | 0 | 1.8(2) | A |
| $I_{rms}$ | 电机均方根电流 (xOUTx) (DRV8425) | 0 | 1.4(2) | A |
| $T_A$ | 工作环境温度 | -40 | 125 | °C |
| $T_J$ | 工作结温 | -40 | 150 | °C |

(1) STEP 输入工作频率最高可达 500kHz，但系统带宽受电机负载限制
(2) 必须遵守功耗和热限值

## 6.4 热性能信息

| 热指标(1) | | DRV8424/25 | | 单位 |
|---|---|---|---|---|
| | | PWP (HTSSOP) | RGE (VQFN) | |
| | | 28 引脚 | 24 引脚 | |
| $R_{\theta JA}$ | 结至环境热阻 | 31.0 | 40.7 | °C/W |
| $R_{\theta JC(top)}$ | 结至外壳（顶部）热阻 | 25.2 | 31.8 | °C/W |
| $R_{\theta JB}$ | 结至电路板热阻 | 10.8 | 17.7 | °C/W |
| $\psi_{JT}$ | 结至顶部特征参数 | 0.4 | 0.6 | °C/W |
| $\psi_{JB}$ | 结至电路板特征参数 | 10.7 | 17.7 | °C/W |
| $R_{\theta JC(bot)}$ | 结至外壳（底部）热阻 | 3.3 | 4.7 | °C/W |

(1) 有关新旧热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告。


Copyright © 2022 Texas Instruments Incorporated

## 6.5 电气特性

典型值都是在 $T_A$ = 25°C 且 $V_{VM}$ = 24V 条件下的值。除非另有说明，否则所有限值都是在推荐工作条件下的限值。

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| **电源电压（VM、DVDD）** | | | | | | |
| $I_{VM}$ | VM 工作电源电流 | ENABLE = 1，nSLEEP = 1，无电机负载 | | 5 | 6.5 | mA |
| $I_{VMQ}$ | VM 休眠模式电源电流 | nSLEEP = 0 | | 2 | 4 | μA |
| $t_{SLEEP}$ | 休眠时间 | nSLEEP = 0 至休眠模式 | 120 | | | μs |
| $t_{RESET}$ | nSLEEP 复位脉冲 | nSLEEP 低电平至清除故障 | 20 | | 40 | μs |
| $t_{WAKE}$ | 唤醒时间 | nSLEEP = 1 至输出转换 | | 0.8 | 1.2 | ms |
| $t_{ON}$ | 开通时间 | VM > UVLO 至输出转换 | | 0.8 | 1.2 | ms |
| $t_{EN}$ | 启用时间 | ENABLE = 0/1 至输出转换 | | | 5 | μs |
| $V_{DVDD}$ | 内部稳压器电压 | 无外部负载，6V < $V_{VM}$ < 33V | 4.75 | 5 | 5.25 | V |
| | | 无外部负载，$V_{VM}$ = 4.5V | 4.2 | 4.35 | | V |
| **电荷泵（VCP、CPH、CPL）** | | | | | | |
| $V_{CP}$ | VCP 工作电压 | 6V < V{27}VM{28} < 33V | | $V_{VM}$ + 5 | | V |
| $f_{(CP)}$ | 电荷泵开关频率 | $V_{VM}$ > UVLO；nSLEEP = 1 | | 360 | | kHz |
| **逻辑电平输入（STEP、DIR、nSLEEP）** | | | | | | |
| $V_{IL}$ | 输入逻辑低电平电压 | | 0 | | 0.6 | V |
| $V_{IH}$ | 输入逻辑高电平电压 | | 1.5 | | 5.5 | V |
| $V_{HYS}$ | 输入逻辑迟滞 | | | 150 | | mV |
| $I_{IL}$ | 输入逻辑低电平电流 | $V_{IN}$ = 0V | -1 | | 1 | μA |
| $I_{IH}$ | 输入逻辑高电平电流 | $V_{IN}$ = 5V | | | 100 | μA |
| **三电平输入（M0、DECAY0、DECAY1、ENABLE）** | | | | | | |
| $V_{I1}$ | 输入逻辑低电平电压 | 连接至 GND | 0 | | 0.6 | V |
| $V_{I2}$ | 输入高阻抗电压 | Hi-Z | 1.8 | 2 | 2.2 | V |
| $V_{I3}$ | 输入逻辑高电平电压 | 连接至 DVDD | 2.7 | | 5.5 | V |
| $I_O$ | 输出上拉电流 | | | 10 | | μA |
| **四电平输入（M1、TOFF）** | | | | | | |
| $V_{I1}$ | 输入逻辑低电平电压 | 连接至 GND | 0 | | 0.6 | V |
| $V_{I2}$ | | 330kΩ ± 5% 至 GND | 1 | 1.25 | 1.4 | V |
| $V_{I3}$ | 输入高阻抗电压 | Hi-Z | 1.8 | 2 | 2.2 | V |
| $V_{I4}$ | 输入逻辑高电平电压 | 连接至 DVDD | 2.7 | | 5.5 | V |
| $I_{IL}$ | 输出上拉电流 | | | 10 | | μA |
| **控制输出 (nFAULT)** | | | | | | |
| $V_{OL}$ | 输出逻辑低电平电压 | $I_O$ = 5mA | | | 0.5 | V |
| $I_{OH}$ | 输出逻辑高电平泄漏电流 | | -1 | | 1 | μA |
| **电机驱动器输出（AOUT1、AOUT2、BOUT1、BOUT2）** | | | | | | |
| $R_{DS(ONH)}$ | 高侧 FET 导通电阻 (DRV8424) | $T_J$ = 25°C、$I_O$ = -1A | | 165 | 200 | mΩ |
| | | $T_J$ = 125°C、$I_O$ = -1A | | 250 | 300 | mΩ |
| | | $T_J$ = 150°C、$I_O$ = -1A | | 280 | 350 | mΩ |
| $R_{DS(ONL)}$ | 低侧 FET 导通电阻 (DRV8424) | $T_J$ = 25°C、$I_O$ = 1A | | 165 | 200 | mΩ |
| | | $T_J$ = 125°C、$I_O$ = 1A | | 250 | 300 | mΩ |
| | | $T_J$ = 150°C、$I_O$ = 1A | | 280 | 350 | mΩ |

Copyright © 2022 Texas Instruments Incorporated

典型值都是在 $T_A$ = 25°C 且 $V_{VM}$ = 24V 条件下的值。除非另有说明，否则所有限值都是在推荐工作条件下的限值。

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $R_{DS(ONH)}$ | 高侧 FET 导通电阻 (DRV8425) | $T_J$ = 25°C、$I_O$ = -1A | | 275 | 330 | mΩ |
| | | $T_J$ = 125°C、$I_O$ = -1A | | 410 | 500 | mΩ |
| | | $T_J$ = 150°C、$I_O$ = -1A | | 460 | 580 | mΩ |
| $R_{DS(ONL)}$ | 低侧 FET 导通电阻 (DRV8425) | $T_J$ = 25°C、$I_O$ = 1A | | 275 | 330 | mΩ |
| | | $T_J$ = 125°C、$I_O$ = 1A | | 410 | 500 | mΩ |
| | | $T_J$ = 150°C、$I_O$ = 1A | | 460 | 580 | mΩ |
| $t_{SR}$ | 输出压摆率 | $V_{VM}$ = 24V、$I_O$ = 1A，在 10% 至 90% 之间 | | 240 | | V/µs |
| **PWM 电流控制 (VREF)** | | | | | | |
| $K_V$ | 跨阻增益 | VREF = 3.3V | 1.254 | 1.32 | 1.386 | V/A |
| $I_{VREF}$ | VREF 泄漏电流 | VREF = 3.3V | | | 8.25 | µA |
| $t_{OFF}$ | PWM 关断时间 | TOFF = 0 | | 7 | | µs |
| | | TOFF = 1 | | 16 | | |
| | | TOFF = Hi-Z | | 24 | | |
| | | TOFF = 330kΩ 至 GND | | 32 | | |
| $\Delta I_{TRIP}$ | 电流跳变精度 | $I_O$ = 2.5A，10% 至 20% 电流设置 | -8 | | 12 | % |
| | | $I_O$ = 2.5A，20% 至 40% 电流设置 | -7 | | 7 | |
| | | $I_O$ = 2.5A，40% 至 100% 电流设置 | -5 | | 5 | |
| $I_{O,CH}$ | AOUT 和 BOUT 电流匹配 | $I_O$ = 2.5A | -2.5 | | 2.5 | % |
| **保护电路** | | | | | | |
| $V_{UVLO}$ | VM UVLO 锁定 | VM 下降，UVLO 下降 | 4.1 | 4.25 | 4.35 | V |
| | | VM 上升，UVLO 上升 | 4.2 | 4.35 | 4.45 | |
| $V_{UVLO,HYS}$ | 欠压迟滞 | 上升至下降阈值 | | 100 | | mV |
| $V_{CPUV}$ | 电荷泵欠压 | VCP 下降；CPUV 报告 | | $V_{VM}$ + 2 | | V |
| $I_{OCP}$ | 过流保护 | 流经任何 FET 的电流 (DRV8424) | 4 | | | A |
| $I_{OCP}$ | 过流保护 | 流经任何 FET 的电流 (DRV8425) | 3.2 | | | A |
| $t_{OCP}$ | 过流抗尖峰时间 | | | 1.8 | | µs |
| $t_{RETRY}$ | 过流重试时间 | | | 4 | | ms |
| $T_{OTSD}$ | 热关断 | 内核温度 $T_J$ | 150 | 165 | 180 | °C |
| $T_{HYS_OTSD}$ | 热关断迟滞 | 内核温度 $T_J$ | | 20 | | °C |

## 6.6 分度器时序要求

典型限值都是在 $T_J$ = 25°C 且 $V_{VM}$ = 24V 条件下的限值。除非另有说明，否则所有限值都是在推荐工作条件下的限值。

| NO. | | | 最小值 | 最大值 | 单位 |
|---|---|---|---|---|---|
| 1 | $f_{STEP}$ | 步进频率 | | 500(1) | kHz |
| 2 | $t_{WH(STEP)}$ | 脉冲持续时间，STEP 高电平 | 970 | | ns |
| 3 | $t_{WL(STEP)}$ | 脉冲持续时间，STEP 低电平 | 970 | | ns |
| 4 | $t_{SU(DIR, Mx)}$ | 设置时间，DIR 或 MODEx 至 STEP 上升 | 200 | | ns |
| 5 | $t_{H(DIR, Mx)}$ | 保持时间，STEP 上升至 DIR 或 MODEx 变化 | 200 | | ns |

(1) STEP 输入工作频率最高可达 500kHz，但系统带宽受电机负载限制。


Copyright © 2022 Texas Instruments Incorporated

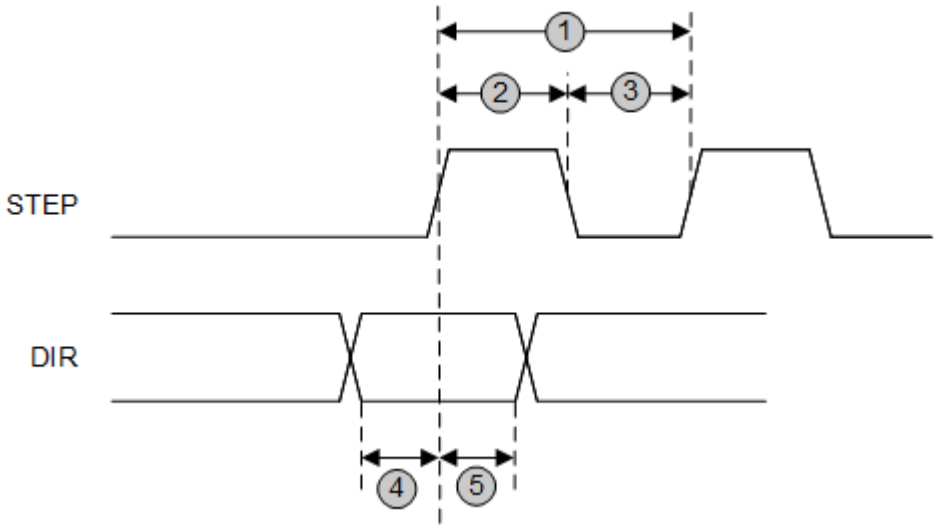



图 6-1. STEP 和 DIR 时序图

## 6.7 典型特性

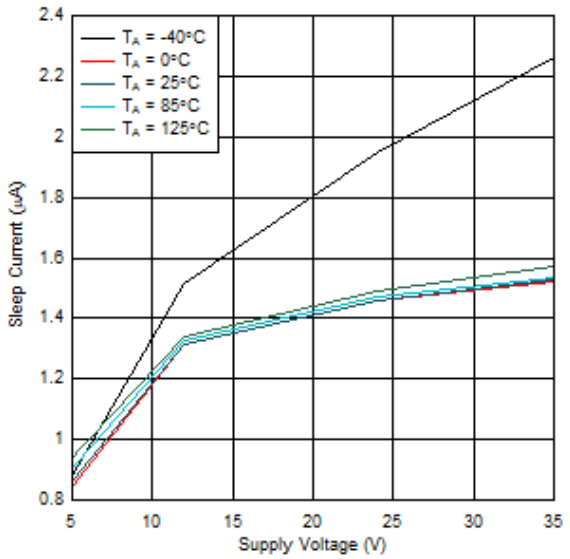



图 6-2. 睡眠电流与电源电压间的关系

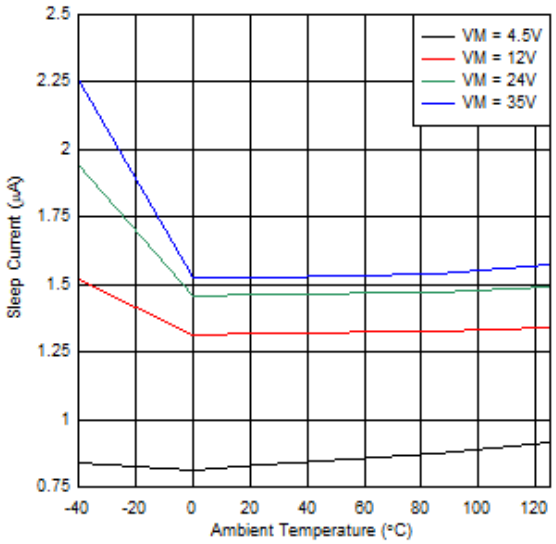



图 6-3. 睡眠电流与温度间的关系

Copyright © 2022 Texas Instruments Incorporated

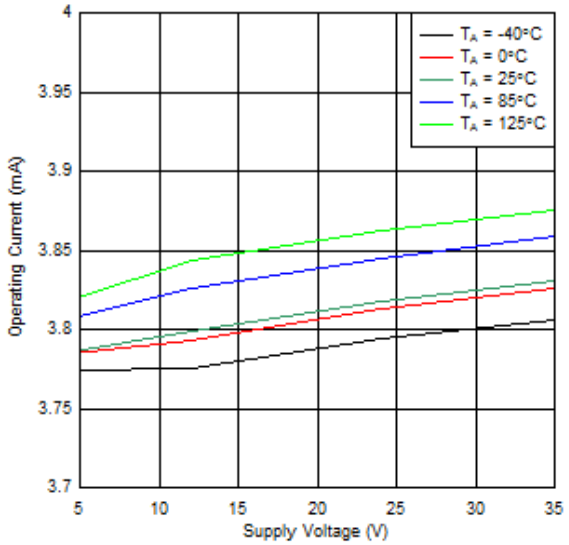



图 6-4. 工作电流与电源电压间的关系

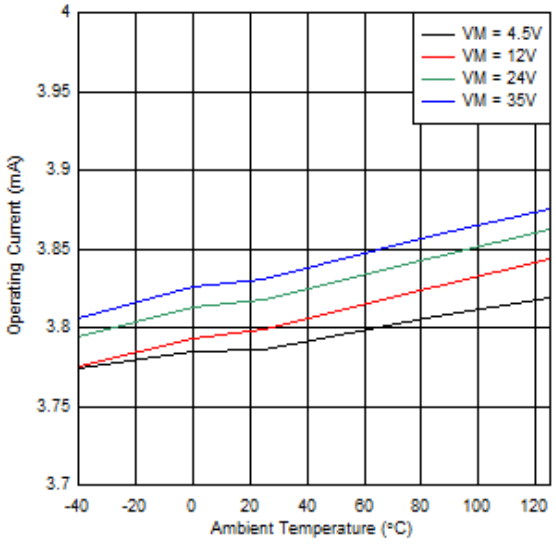



图 6-5. 工作电流与温度间的关系

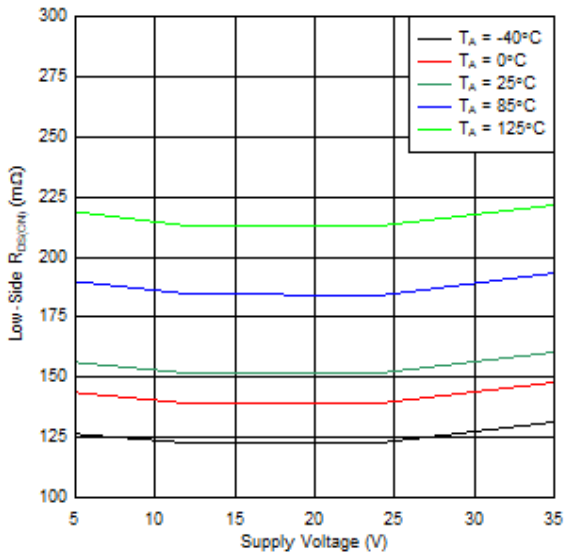



图 6-6. 低侧 $R_{DS(ON)}$ 与电源电压间的关系

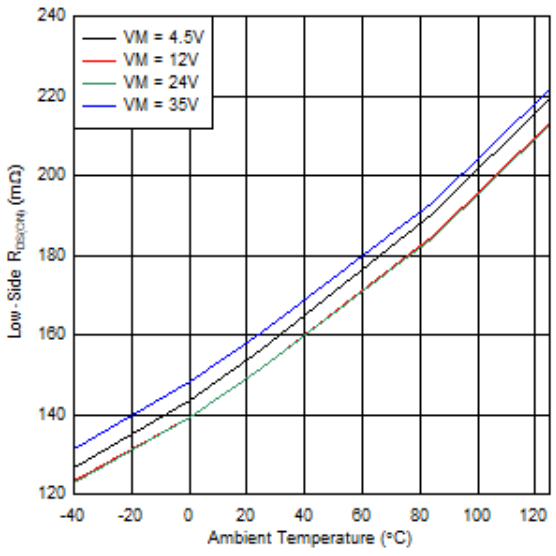



图 6-7. 低侧 $R_{DS(ON)}$ 与温度间的关系


Copyright © 2022 Texas Instruments Incorporated

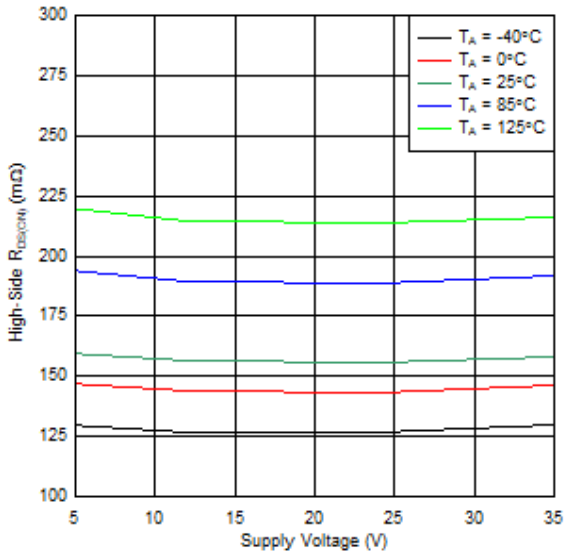



图 6-8. 高侧 $R_{DS(ON)}$ 与电源电压间的关系

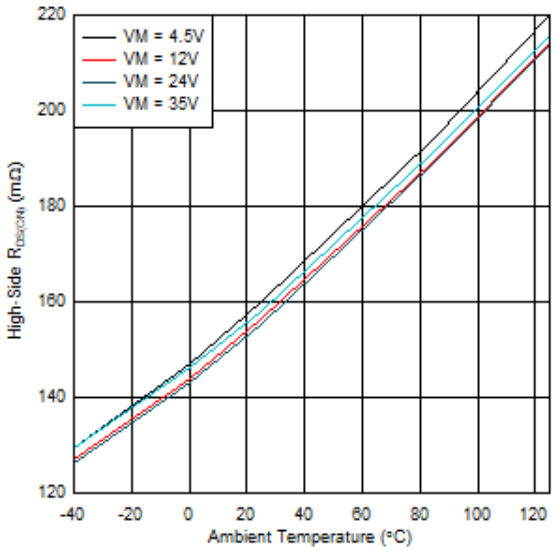



图 6-9. 高侧 $R_{DS(ON)}$ 与温度间的关系

# 7 详细说明

## 7.1 概述

DRV8424/25 器件是用于双极步进电机的集成电机驱动器解决方案。这些器件通过集成两个 N 沟道功率 MOSFET H 桥、电流感应电阻器和调节电路以及一个微步进分度器，可更大程度提高集成度。DRV8424 和 DRV8425 可与 DRV8426、DRV8436 和 DRV8434 实现引脚对引脚兼容。DRV8424 和 DRV8425 能够支持 4.5V 到 33V 的宽电源电压范围。DRV8424 可提供最大 4A 峰值、2.5A 满量程或 1.8A 均方根 (rms) 的输出电流，而 DRV8425 可提供最大 3.2A 峰值、2A 满量程或 1.4A 均方根 (rms) 的输出电流。实际的满量程和均方根电流取决于环境温度、电源电压和 PCB 热性能。

DRV8424/25 器件采用集成式电流感应架构，无需再使用两个外部功率感应电阻器，从而显著节省布板空间和 BOM 成本，并减少设计工作量和降低功耗。该架构使用电流镜方法和内部功率 MOSFET 进行电流感应，消除了感应电阻器中的功率损耗。通过 VREF 引脚处的电压来调节电流调节设定点。

借助简单的 STEP/DIR 接口，可通过外部控制器管理步进电机的方向和步进速率。内部微步进分度器可以执行高精度微步进，而无需外部控制器来管理绕组电流电平。分度器可实现全步进、半步进以及 1/4、1/8、1/16、1/32、1/64、1/128 和 1/256 微步进。高微步进有助于显著降低可闻噪声并实现平稳的运动。除了标准的半步进模式，非循环半步进模式可用于在较高的电机转速下增加扭矩输出。

步进电机驱动器需要通过实现多种类型的衰减模式（如慢速衰减、混合衰减和快速衰减）来再循环绕组电流。DRV8424/25 提供了智能调优衰减模式。自动调优是一种创新的衰减机制，能够自动调节以实现出色的电流调节性能，而不受电压、电机转速、变化和老化效应的影响。自动调优纹波控制使用可变关断时间纹波电流控制方案，以更大限度地减少电机绕组电流的失真。自动调优动态衰减使用固定关断时间动态快速衰减百分比方案，以更大限度地减少电机绕组电流的失真，同时实现频率成分最小化并显著减少设计工作量。除了该无缝的轻松自动智能调优之外，DRV8424/25 还提供传统的衰减模式（如慢速混合衰减和混合衰减）。

系统包括一个低功耗睡眠模式，以便在不主动驱动电机时省电。


Copyright © 2022 Texas Instruments Incorporated

## 7.2 功能方框图

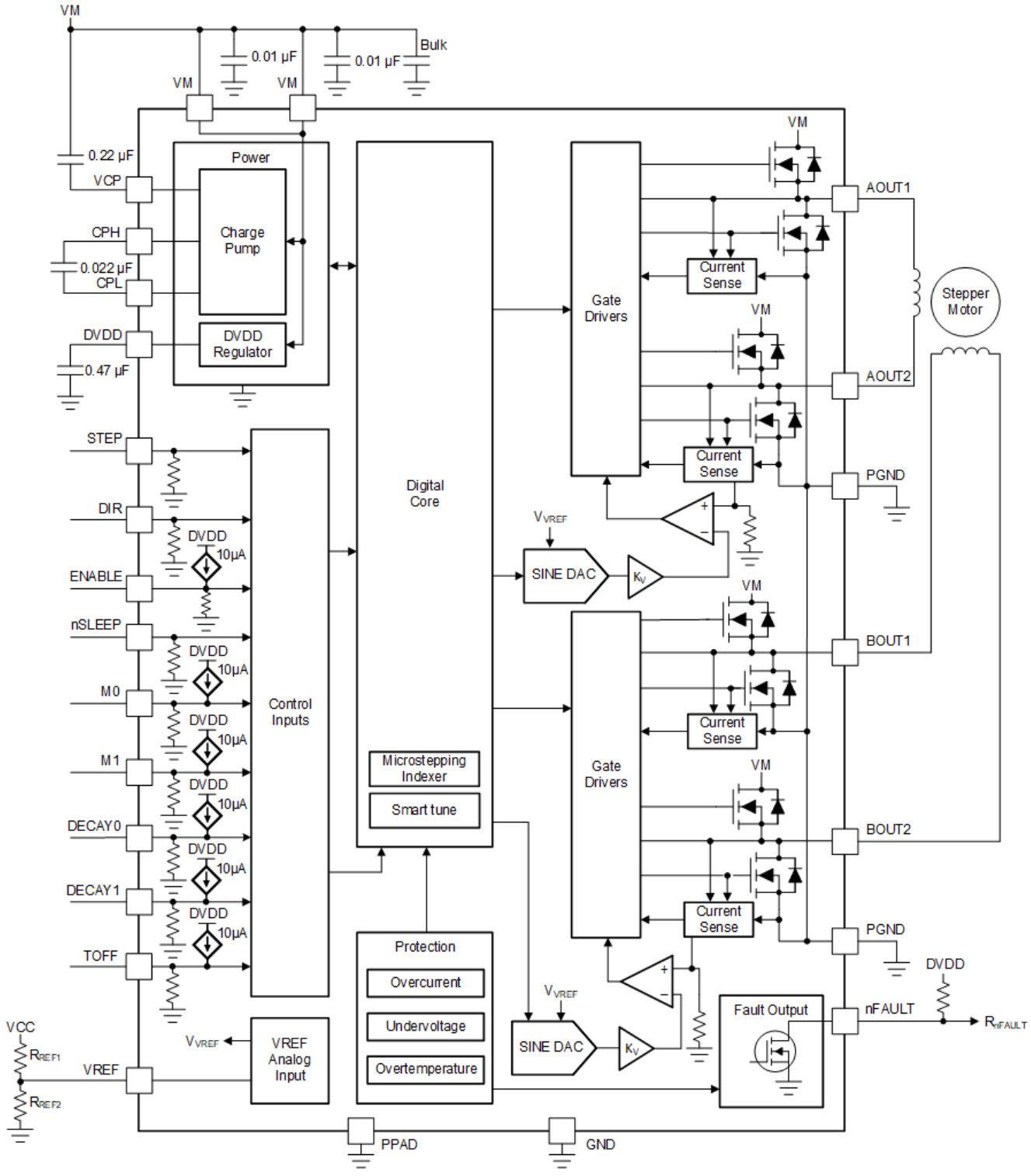



图 7-1.

## 7.3 特性说明

表 7-1 列出了 DRV8424/25 器件的推荐外部组件。

表 7-1. DRV8424/25 外部组件

| 组件 | 引脚 1 | 引脚 2 | 推荐 |
|---|---|---|---|
| $C_{VM1}$ | VM | PGND | 两个额定电压为 VM 的 X7R 0.01μF 陶瓷电容器 |
| $C_{VM2}$ | VM | PGND | 额定电压为 VM 的大容量电容器 |
| $C_{CP}$ | VCP | VM | X7R 0.22μF 16V 陶瓷电容器 |
| $C_{SW}$ | CPH | CPL | 额定电压为 VM 的 X7R 0.022μF 陶瓷电容器 |
| $C_{DVDD}$ | DVDD | GND | 电容为 0.47μF 至 1μF 的 X7R 6.3V 陶瓷电容器 |
| $R_{nFAULT}$ | VCC (1) | nFAULT | >4.7kΩ 电阻器 |
| $R_{REF1}$ | VREF | VCC | 用于限制斩波电流的电阻器。建议 $R_{REF1}$ 和 $R_{REF2}$ 的并联电阻值应低于 50kΩ。 |
| $R_{REF2}$（可选） | VREF | GND | |

(1) VCC 不是 DRV8424/25 器件上的引脚，但开漏输出 nFAULT 需要 VCC 电源电压上拉；nFAULT 可能会被上拉到 DVDD。

### 7.3.1 步进电机驱动器电流额定值

步进电机驱动器可以通过以下三种不同的输出电流值表示方式进行分类：峰值、均方根和满量程。

#### *7.3.1.1 峰值电流额定值*

步进驱动器中的峰值电流受过流保护关断阈值 $I_{OCP}$ 的限制。峰值电流表示任何瞬态持续电流脉冲，例如当对电容充电时，或当总占空比非常低时。通常，$I_{OCP}$ 的最小值指定了步进电机驱动器的峰值电流额定值。对于 DRV8424，峰值电流的额定值为每电桥 4A；对于 DRV8425，峰值电流的额定值为每电桥 3.2A。

#### *7.3.1.2 均方根电流额定值*

均方根（平均）电流由集成电路的热特性决定。均方根电流是根据典型系统中 $R_{DS(ON)}$、上升和下降时间、PWM 频率、器件静态电流和 25°C 温度下的封装热性能计算的。实际的均方根电流可能更高或更低，具体取决于散热和环境温度。对于 DRV8424，均方根电流的额定值为每电桥 1.75A；对于 DRV8425，均方根电流的额定值为每电桥 1.4A。

#### *7.3.1.3 满量程电流额定值*

满量程电流描述了细分时正弦电流波形的顶部。由于正弦波振幅与均方根电流有关，因此满量程电流也由器件的热特性决定。对于正弦电流波形，满量程电流额定值大约为 $\sqrt{2} \times I_{RMS}$；对于方波电流波形，该值大约为 $I_{RMS}$（全步进）。

表 7-2. 电流额定值

| | DRV8424 | DRV8425 |
|---|---|---|
| 峰值电流额定值 | 4A | 3.2A |
| 均方根电流额定值 | 1.8A | 1.4A |
| 满量程电流额定值 | 2.5A | 2A |

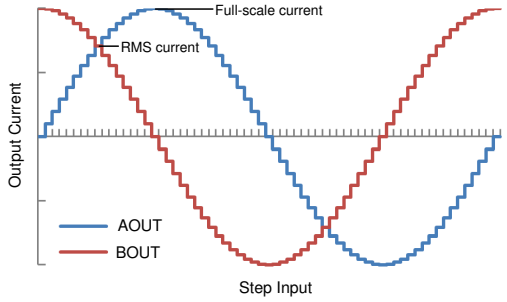



图 7-2. 满量程和均方根电流


Copyright © 2022 Texas Instruments Incorporated

### 7.3.2 PWM 电机驱动器

DRV8424/25 器件具有两个全 H 桥驱动器，用于驱动双极步进电机的两个绕组。图 7-3 显示了该电路的方框图。

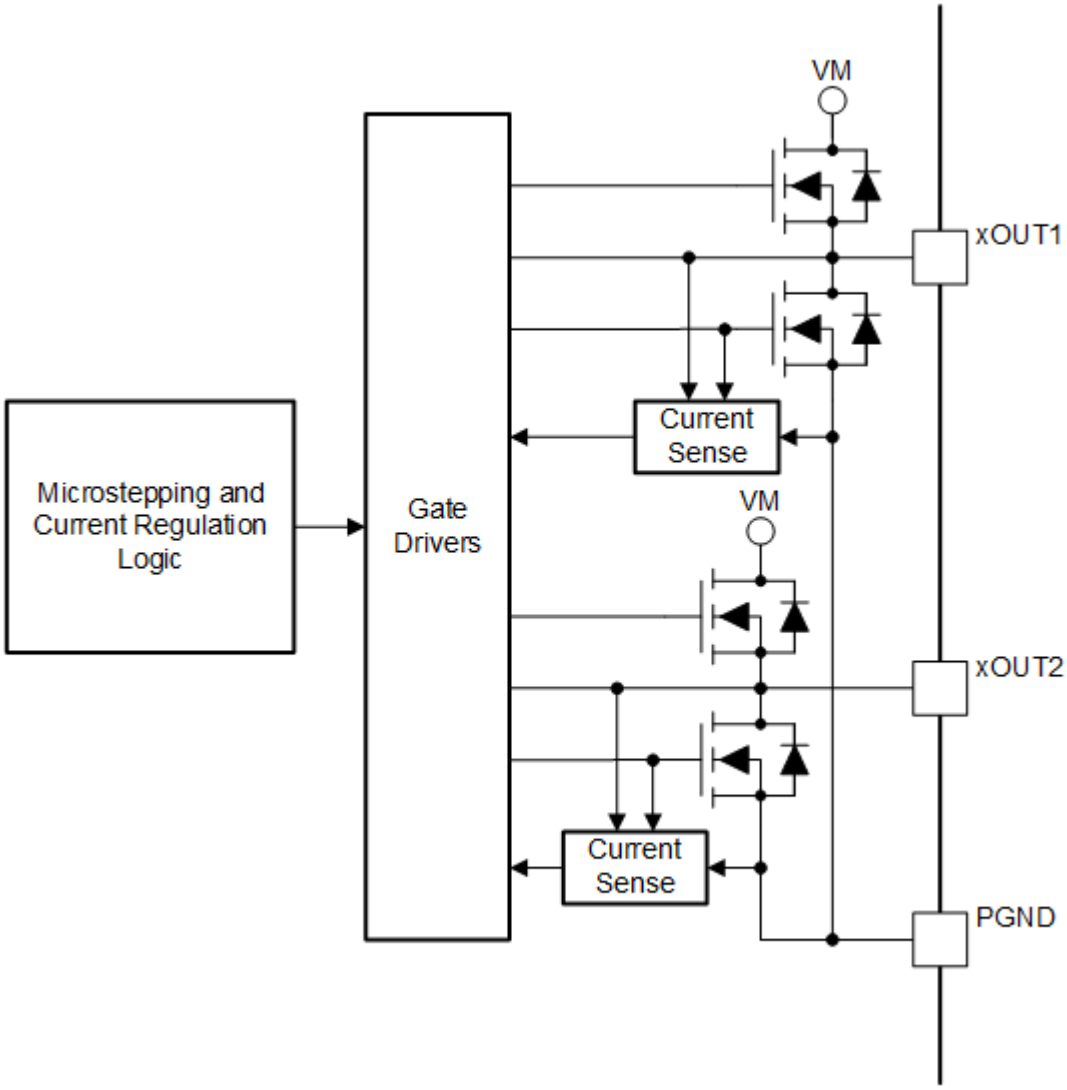



**图 7-3. PWM 电机驱动器方框图**

### 7.3.3 微步进分度器

DRV8424/25 器件中的内置分度器逻辑支持多种不同的步进模式。M0 和 M1 引脚用于配置步进模式，如表 7-3 所示。该器件支持动态更改该设置。

**表 7-3. 微步进分度器设置**

| MODE0 | MODE1 | 步进模式 |
|---|---|---|
| 0 | 0 | 100% 电流的全步进（两相励磁） |
| 0 | 330kΩ 至 GND | 71% 电流的全步进（两相励磁） |
| 1 | 0 | 非循环 1/2 步进 |
| Hi-Z | 0 | 1/2 步进 |
| 0 | 1 | 1/4 步进 |
| 1 | 1 | 1/8 步进 |

Copyright © 2022 Texas Instruments Incorporated

表 7-3. 微步进分度器设置 (continued)

| MODE0 | MODE1 | 步进模式 |
|---|---|---|
| Hi-Z | 1 | 1/16 步进 |
| 0 | Hi-Z | 1/32 步进 |
| Hi-Z | 330kΩ 至 GND | 1/64 步进 |
| 高阻态 | 高阻态 | 1/128 步进 |
| 1 | Hi-Z | 1/256 步进 |

表 7-4 展示了全步进（71% 电流）、1/2 步进、1/4 步进和 1/8 步进运行状态下的相对电流和步进方向。更高的微步进分辨率也将遵循相同的模式。AOUT 电流是电角的正弦，BOUT 电流是电角的余弦。正电流是指进行驱动时从 xOUT1 引脚流向 xOUT2 引脚的电流。

在 STEP 输入的每个上升沿，分度器移动到表格中的下一个状态。方向按照 DIR 引脚逻辑高电平进行显示。如果 DIR 引脚为逻辑低电平，则顺序相反。

**备注**

在步进时，如果步进模式动态变化，则分度器在 STEP 上升沿情况下前进到下一个有效状态，以便实现新的步进模式设置。

初始励磁状态是 45° 的电角，对应于两个线圈中均为 71% 的满量程电流。系统会在上电后、退出逻辑欠压锁定后或退出睡眠模式后进入该状态。

表 7-4. 相对电流和步进方向

| 1/8 步进 | 1/4 步进 | 1/2 步进 | 全步进 71% | AOUT 电流（满量程百分比） | BOUT 电流（满量程百分比） | 电角（度） |
|---|---|---|---|---|---|---|
| 1 | 1 | 1 | | 0% | 100% | 0.00 |
| 2 | | | | 20% | 98% | 11.25 |
| 3 | 2 | | | 38% | 92% | 22.50 |
| 4 | | | | 56% | 83% | 33.75 |
| 5 | 3 | 2 | 1 | 71% | 71% | 45.00 |
| 6 | | | | 83% | 56% | 56.25 |
| 7 | 4 | | | 92% | 38% | 67.50 |
| 8 | | | | 98% | 20% | 78.75 |
| 9 | 5 | 3 | | 100% | 0% | 90.00 |
| 10 | | | | 98% | -20% | 101.25 |
| 11 | 6 | | | 92% | -38% | 112.50 |
| 12 | | | | 83% | -56% | 123.75 |
| 13 | 7 | 4 | 2 | 71% | -71% | 135.00 |
| 14 | | | | 56% | -83% | 146.25 |
| 15 | 8 | | | 38% | -92% | 157.50 |
| 16 | | | | 20% | -98% | 168.75 |
| 17 | 9 | 5 | | 0% | -100% | 180.00 |
| 18 | | | | -20% | -98% | 191.25 |
| 19 | 10 | | | -38% | -92% | 202.50 |
| 20 | | | | -56% | -83% | 213.75 |
| 21 | 11 | 6 | 3 | -71% | -71% | 225.00 |
| 22 | | | | -83% | -56% | 236.25 |
| 23 | 12 | | | -92% | -38% | 247.50 |


Copyright © 2022 Texas Instruments Incorporated

表 7-4. 相对电流和步进方向 (continued)

| 1/8 步进 | 1/4 步进 | 1/2 步进 | 全步进 71% | AOUT 电流（满量程百分比） | BOUT 电流（满量程百分比） | 电角（度） |
|---|---|---|---|---|---|---|
| 24 | | | | -98% | -20% | 258.75 |
| 25 | 13 | 7 | | -100% | 0% | 270.00 |
| 26 | | | | -98% | 20% | 281.25 |
| 27 | 14 | | | -92% | 38% | 292.50 |
| 28 | | | | -83% | 56% | 303.75 |
| 29 | 15 | 8 | 4 | -71% | 71% | 315.00 |
| 30 | | | | -56% | 83% | 326.25 |
| 31 | 16 | | | -38% | 92% | 337.50 |
| 32 | | | | -20% | 98% | 348.75 |

表 7-5 显示了具有 100% 满量程电流的全步进运行。这种步进模式比 71% 电流的全步进模式消耗更多的功率，但在高电机转速下可提供更高的扭矩。

表 7-5. 100% 电流的全步进

| 全步进 100% | AOUT 电流（满量程百分比） | BOUT 电流（满量程百分比） | 电角（度） |
|---|---|---|---|
| 1 | 100 | 100 | 45 |
| 2 | 100 | -100 | 135 |
| 3 | -100 | -100 | 225 |
| 4 | -100 | 100 | 315 |

表 7-6 展示了非循环 1/2 步进操作。这种步进模式比循环 1/2 步进运行消耗更多的功率，但在高电机转速下可提供更高的转矩。

表 7-6. 非循环 1/2 步进电流

| 非循环 1/2 步进 | AOUT 电流（满量程百分比） | BOUT 电流（满量程百分比） | 电角（度） |
|---|---|---|---|
| 1 | 0 | 100 | 0 |
| 2 | 100 | 100 | 45 |
| 3 | 100 | 0 | 90 |
| 4 | 100 | – 100 | 135 |
| 5 | 0 | – 100 | 180 |
| 6 | – 100 | – 100 | 225 |
| 7 | – 100 | 0 | 270 |
| 8 | – 100 | 100 | 315 |

### 7.3.4 通过 MCU DAC 控制 VREF

在某些情况下，满量程输出电流可能需要采用各种不同的值，具体取决于电机转速和负载。您可以在系统内调节 VREF 引脚的电压，以更改满量程电流。

在这种运行模式中，随着 DAC 电压的增加，满量程调节电流也将增加。为确保正常运行，DAC 的输出不得超过 3.3V（对于 DRV8424）和 2.64V（对于 DRV8425）。

Copyright © 2022 Texas Instruments Incorporated

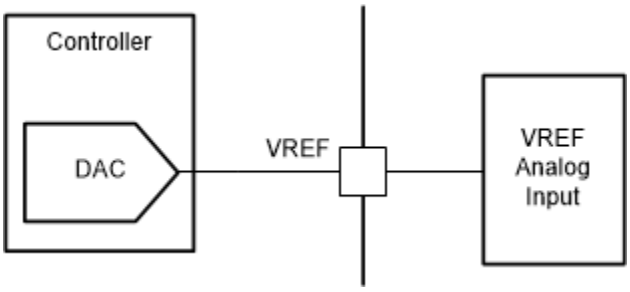



**图 7-4. 通过 DAC 资源控制 VREF**

您也可以使用 PWM 信号和低通滤波器来调节 VREF 引脚。

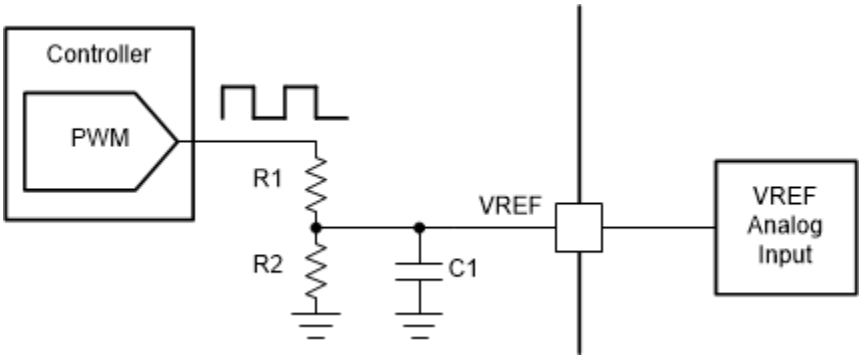



**图 7-5. 通过 PWM 资源控制 VREF**


Copyright © 2022 Texas Instruments Incorporated

### 7.3.5 电流调节

流经电机绕组的电流由一个可调节关断时间的 PWM 电流调节电路进行调节。当 H 桥被启用时，电流以一定的速率上升通过绕组，该速率取决于直流电压、绕组电感和存在的反电动势大小。当电流达到电流调节阈值时，电桥将进入衰减模式以减小电流，该模式的持续时间取决于 TOFF 引脚设置。关断时间结束后，将重新启用电桥，开始另一个 PWM 循环。

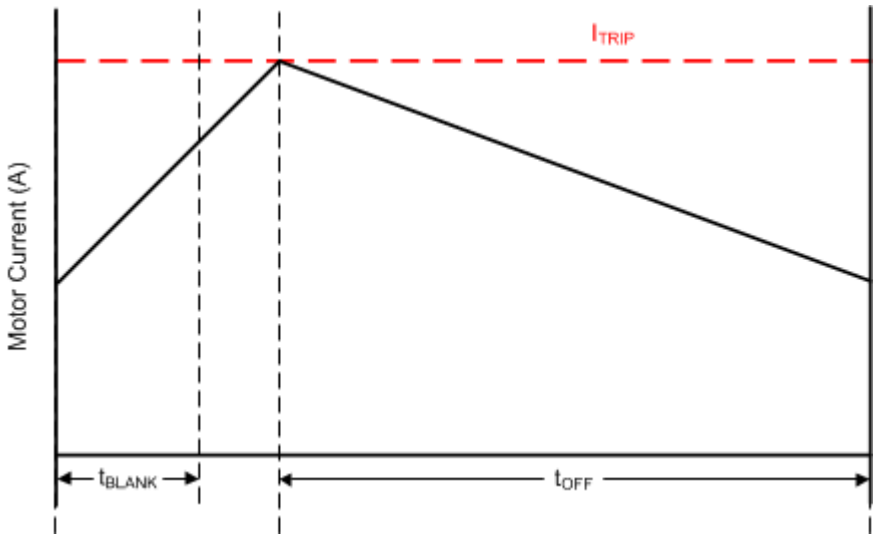



**图 7-6. 电流斩波波形**

PWM 调节电流由比较器设置，该比较器监测与低侧功率 MOSFET 并联的电流感应 MOSFET 两端的电压。电流感应 MOSFET 通过基准电流进行偏置，该基准电流是电流模式正弦加权 DAC 的输出，其满量程基准电流通过 VREF 引脚的电压进行设置。

您可以使用以下公式计算满量程调节电流 ($I_{FS}$)：$I_{FS}$ (A) = $V_{REF}$ (V)/$K_V$ (V/A) = $V_{REF}$ (V)/1.32 (V/A)。

Copyright © 2022 Texas Instruments Incorporated

### 7.3.6 衰减模式

在 PWM 电流斩波期间，将启用 H 桥以驱动电流流过电机绕组，直至达到 PWM 电流斩波阈值。图 7-7 的项目 1 中展示了这种情况。

一旦达到斩波电流阈值后，H 桥可在两种不同的状态下运行：快速衰减或慢速衰减。在快速衰减模式下，一旦达到 PWM 斩波电流电平，H 桥便会进行状态逆转，使绕组电流反向流动。图 7-7 的项目 2 中展示了快速衰减模式。在慢速衰减模式下，通过启用该电桥的两个低侧 FET 来实现绕组电流的再循环。图 7-7 的项目 3 中展示了这种情况。

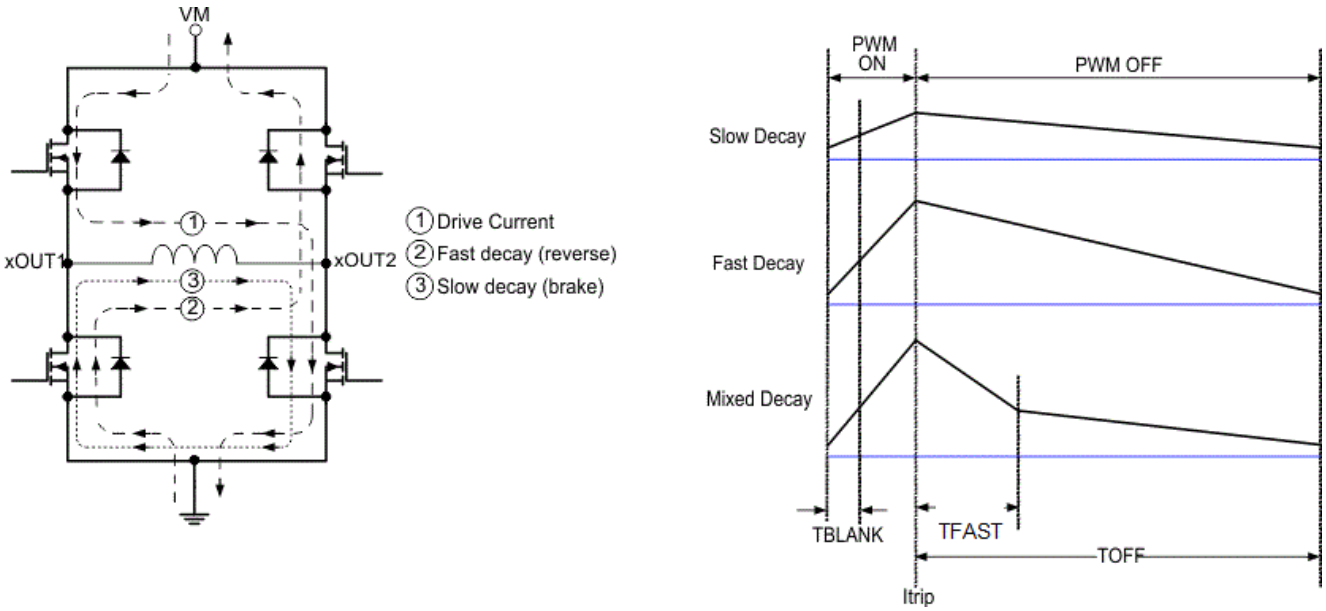



**图 7-7. 衰减模式**

DRV8424/25 通过 DECAY0 和 DECAY1 引脚来选择衰减模式，如表 7-7 所示。如果 DECAY1 引脚为 Hi-Z，则无论 DECAY0 引脚电压如何，衰减模式均为智能调优动态衰减。该器件支持动态更改衰减模式。在更改衰减模式后，新的衰减模式将在 10μs 的抗尖峰脉冲时间之后生效。

**表 7-7. 衰减模式设置**

| DECAY0 | DECAY1 | 上升步进 | 下降步进 |
|---|---|---|---|
| 0 | 0 | 智能调优动态衰减 | 智能调优动态衰减 |
| 0 | 1 | 智能调优纹波控制 | 智能调优纹波控制 |
| 1 | 0 | 混合衰减：快 30% | 混合衰减：快 30% |
| 1 | 1 | 慢速衰减 | 混合衰减：快 30% |
| 高阻态 | 0 | 混合衰减：快 60% | 混合衰减：快 60% |
| 高阻态 | 1 | 慢速衰减 | 慢速衰减 |

图 7-8 定义了上升和下降电流。对于慢速混合衰减模式，衰减模式在上升电流步进期间设置为慢速，在下降电流步进期间设置为混合衰减。在全步进和非循环 1/2 步进模式中，始终使用下降步进所对应的衰减模式。


Copyright © 2022 Texas Instruments Incorporated

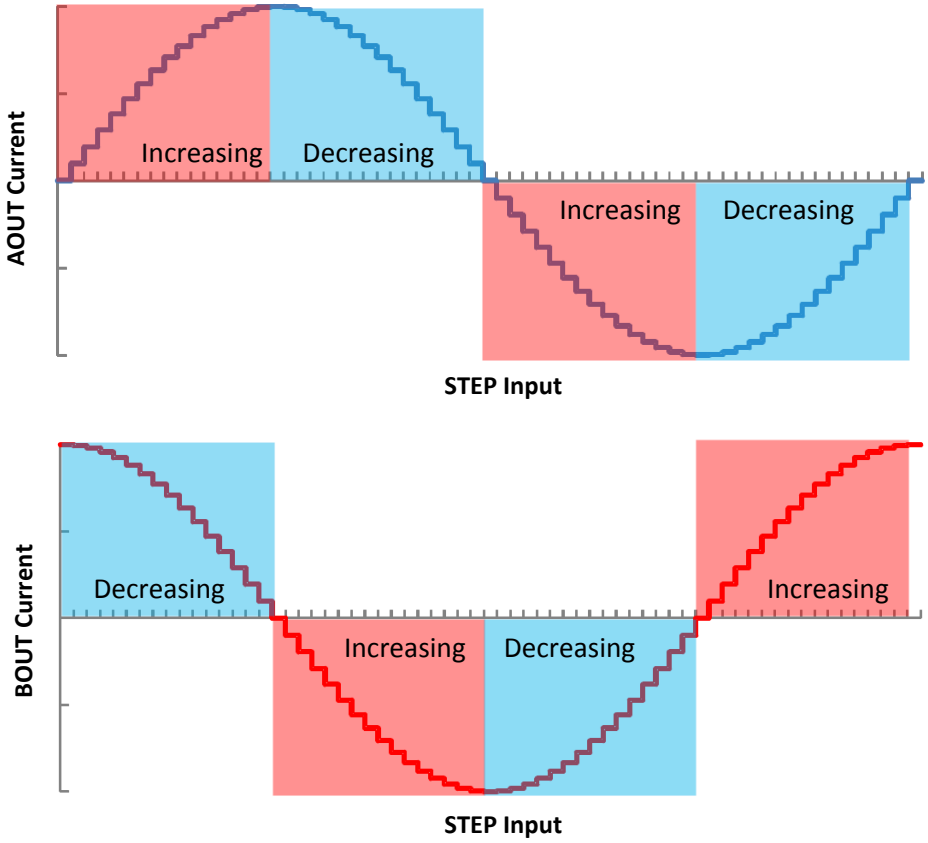



图 7-8. 上升和下降步进的定义

### 7.3.6.1 上升和下降电流阶段均为慢速衰减

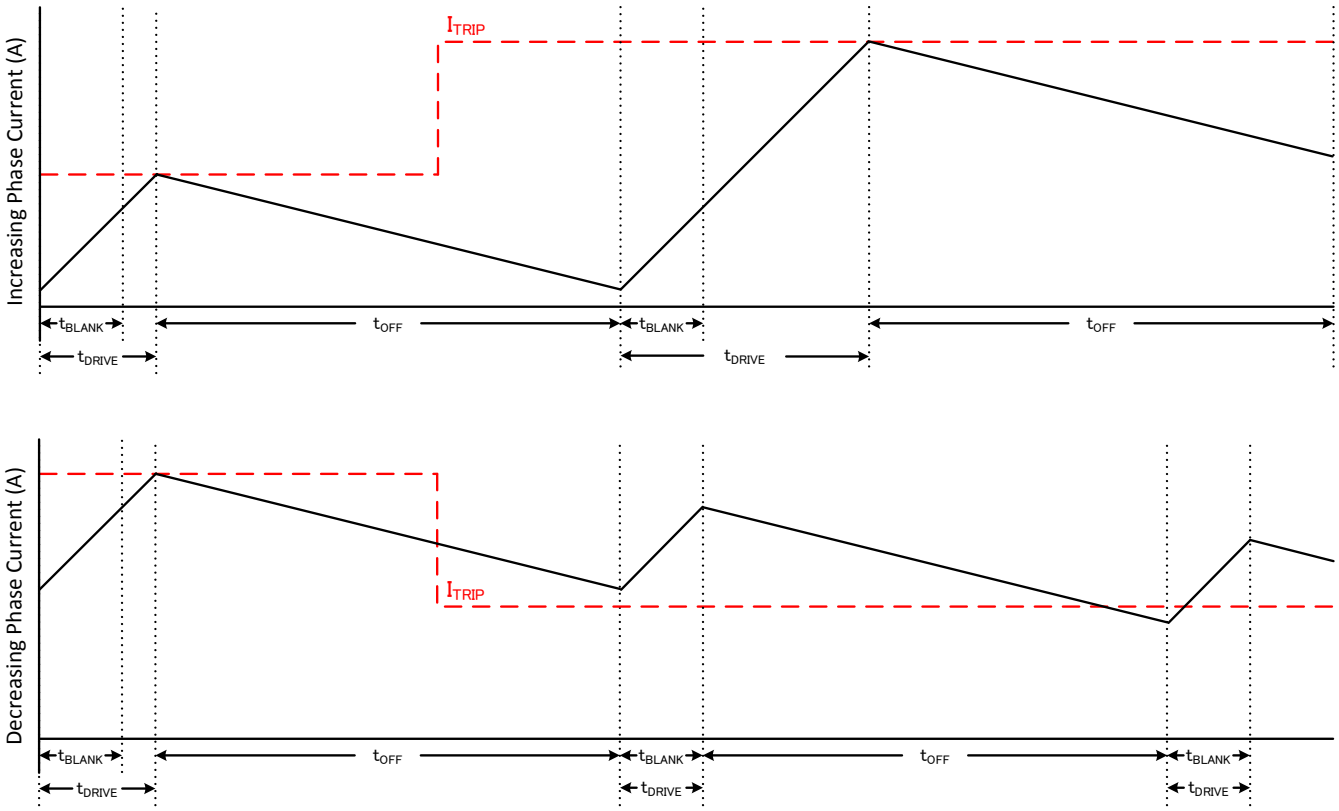



**图 7-9. 慢速/慢速衰减模式**

在慢速衰减期间，H 桥的两个低侧 FET 均处于开启状态，以便实现电流再循环。

在给定的 $t_{OFF}$ 下，慢速衰减是电流纹波最低的衰减模式。但是，在电流步进下降时，慢速衰减需要很长的时间才能稳定至新的 ITRIP 电平，因为此时的电流下降速度非常慢。

如果电流保持很长时间（STEP 引脚无输入）或步进速度非常慢，则慢速衰减可能无法正确调节电流，因为电机绕组上不存在反电动势。在这种状态下，电机电流上升速度会非常快，可能需要很长的关断时间。在某些情况下，这可能会导致电流调节损耗，因此建议采用更快速的衰减模式。


Copyright © 2022 Texas Instruments Incorporated

#### 7.3.6.2 上升电流阶段为慢速衰减，下降电流阶段为混合衰减

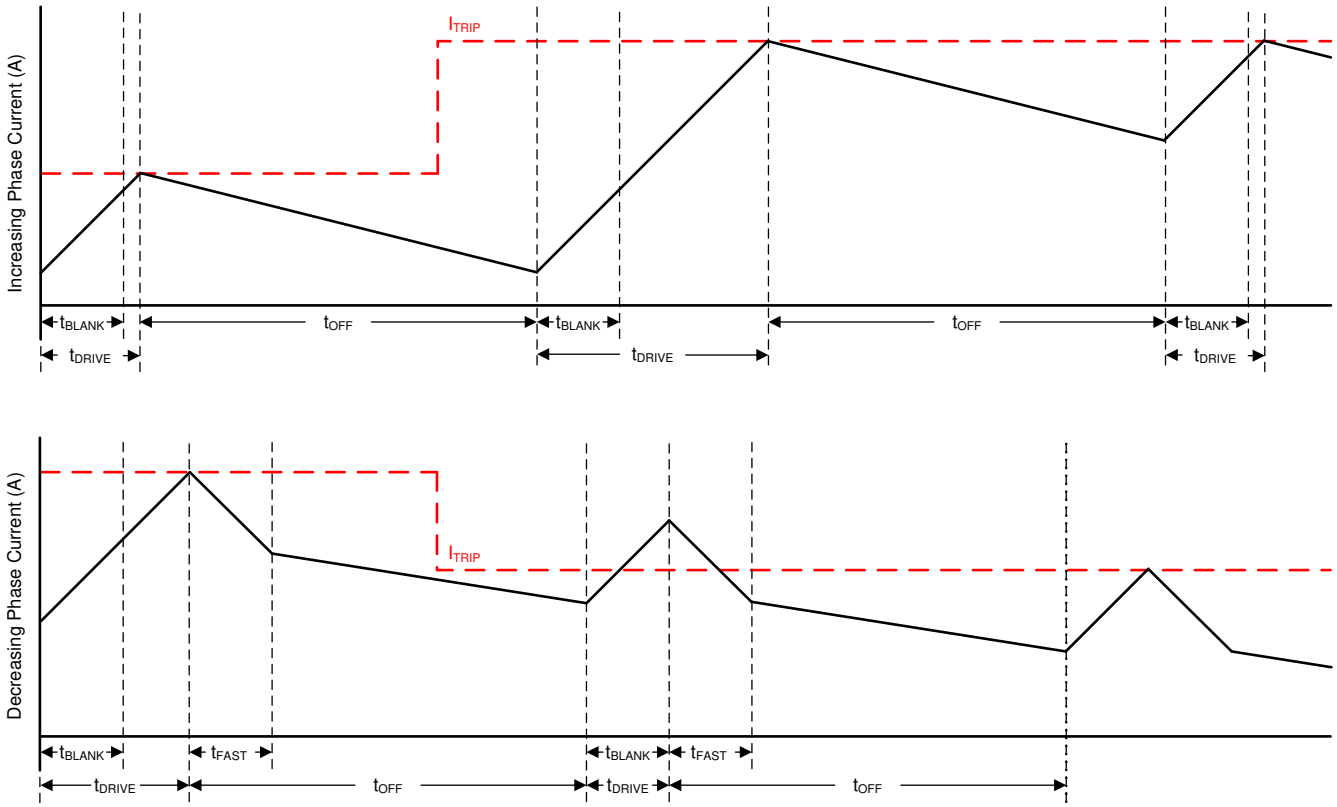



**图 7-10. 慢速混合衰减模式**

混合衰减下，开始的一段时间为快速衰减，然后在剩余的 $t_{OFF}$ 时间内慢速衰减。在此模式下，混合衰减仅在下降电流期间发生。慢速衰减用于上升电流的情况。

该模式表现出与上升电流的慢速衰减相同的电流纹波，因为上升电流时，仅使用慢速衰减。对于下降电流，纹波大于慢速衰减，但小于快速衰减。在下降电流阶跃时，混合衰减可比慢速衰减更快地稳定到新的 $I_{TRIP}$ 电平。

Copyright © 2022 Texas Instruments Incorporated

### 7.3.6.3 上升和下降电流阶段均为混合衰减

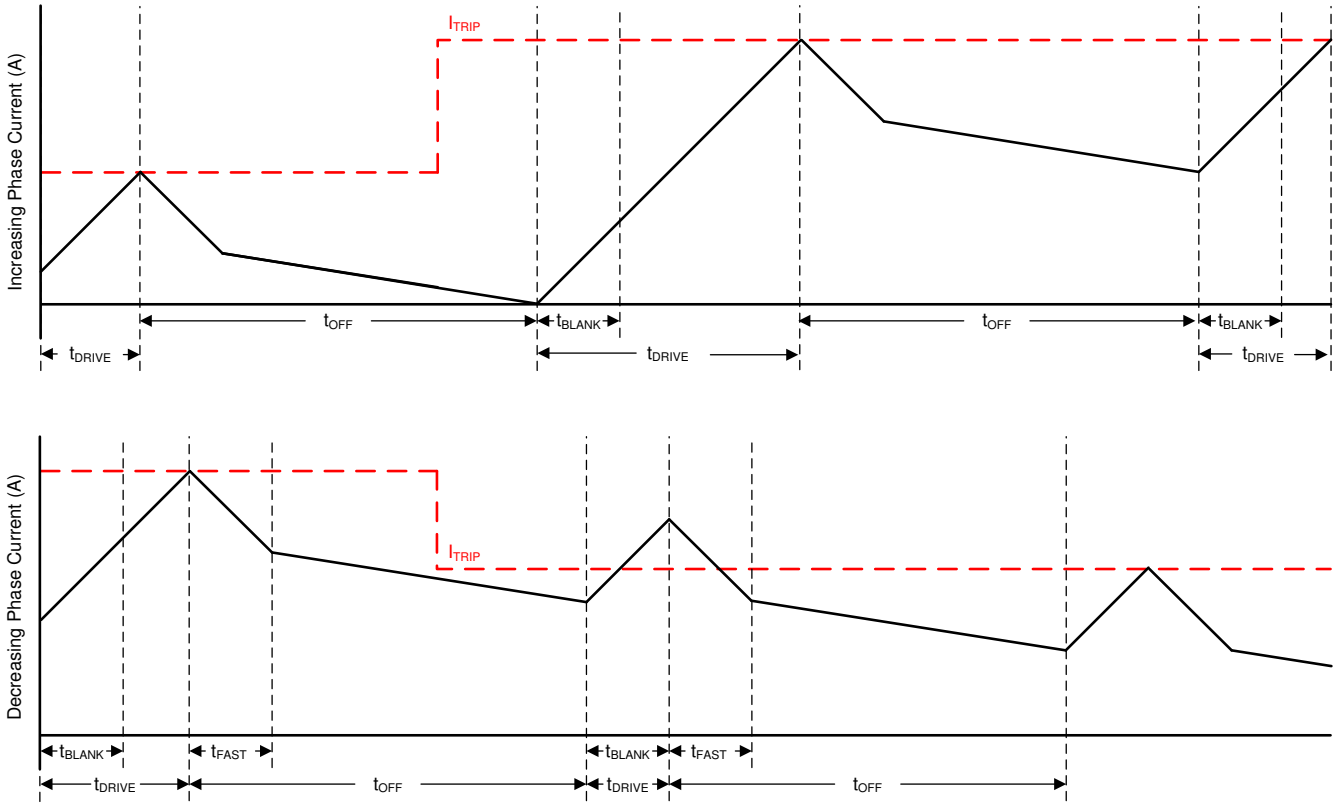



**图 7-11. 混合-混合衰减模式**

混合衰减下，开始的一段时间为快速衰减，然后在剩余的 $t_{OFF}$ 内慢速衰减。在此模式下，上升和下降电流阶跃都会发生混合衰减。

该模式表现出的纹波比慢速衰减大，但比快速衰减小。在下降电流阶跃时，混合衰减可比慢速衰减更快地稳定到新的 $I_{TRIP}$ 电平。

如果电流保持很长时间（STEP 引脚无输入）或步进速度非常慢，则慢速衰减可能无法正确调节电流，因为电机绕组上不存在反电动势。在这种状态下，电机电流上升速度会非常快，需要极长的关断时间。当电机绕组上没有反电动势时，上升或下降混合衰减模式能持续调节电流电平。


Copyright © 2022 Texas Instruments Incorporated

### 7.3.6.4 智能调优动态衰减

与传统的固定关断时间电流调节方案相比，智能调优电流调节方案是一种先进的电流调节控制方法。智能调优电流调节方案有助于步进电机驱动器根据下列运行因素调整衰减方案：

- 电机绕组电阻和电感
- 电机老化效应
- 电机动态转速和负载
- 电机电源电压变化
- 步进上升和下降时的电机反电动势差
- 步进转换
- 低电流与高电流 dI/dt

该器件提供两种不同的智能调优电流调节模式，即智能调优动态衰减和智能调优纹波控制。

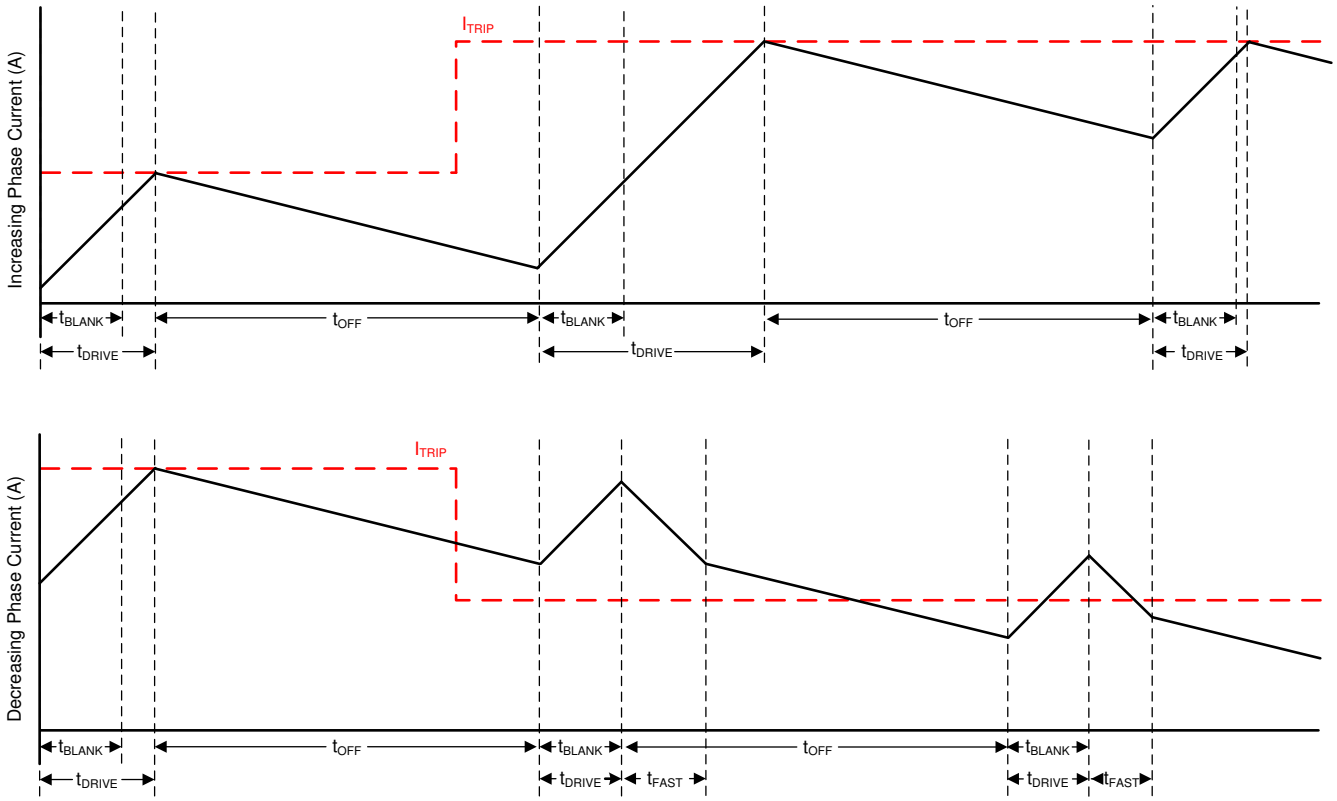



**图 7-12. 智能调优动态衰减模式**

智能调优动态衰减通过在慢速、混合和快速衰减之间自动配置衰减模式，显著简化了衰减模式选择。在混合衰减中，智能调优将动态调整总混合衰减时间中快速衰减的百分比。此功能通过自动确定最佳衰减设置来消除电机调谐，从而产生最低的电机纹波。

衰减模式设置经由每个 PWM 周期进行迭代优化。如果电机电流超过目标跳变电平，则衰减模式在下一个周期变得更加激进（增加快速衰减百分比）以防止调节损失。如果必须长时间驱动才能达到目标跳变电平，则衰减模式在下一个周期变得不那么激进（去除快速衰减百分比），从而以更少的纹波实现更高效地运行。在步进下降时，智能调优动态衰减会自动切换到快速衰减，以便快速进入下一步进。

对于需要实现最小电流纹波但希望在电流调节方案中保持固定频率的应用，智能调优动态衰减是理想选择。

Copyright © 2022 Texas Instruments Incorporated

### 7.3.6.5 智能调优纹波控制

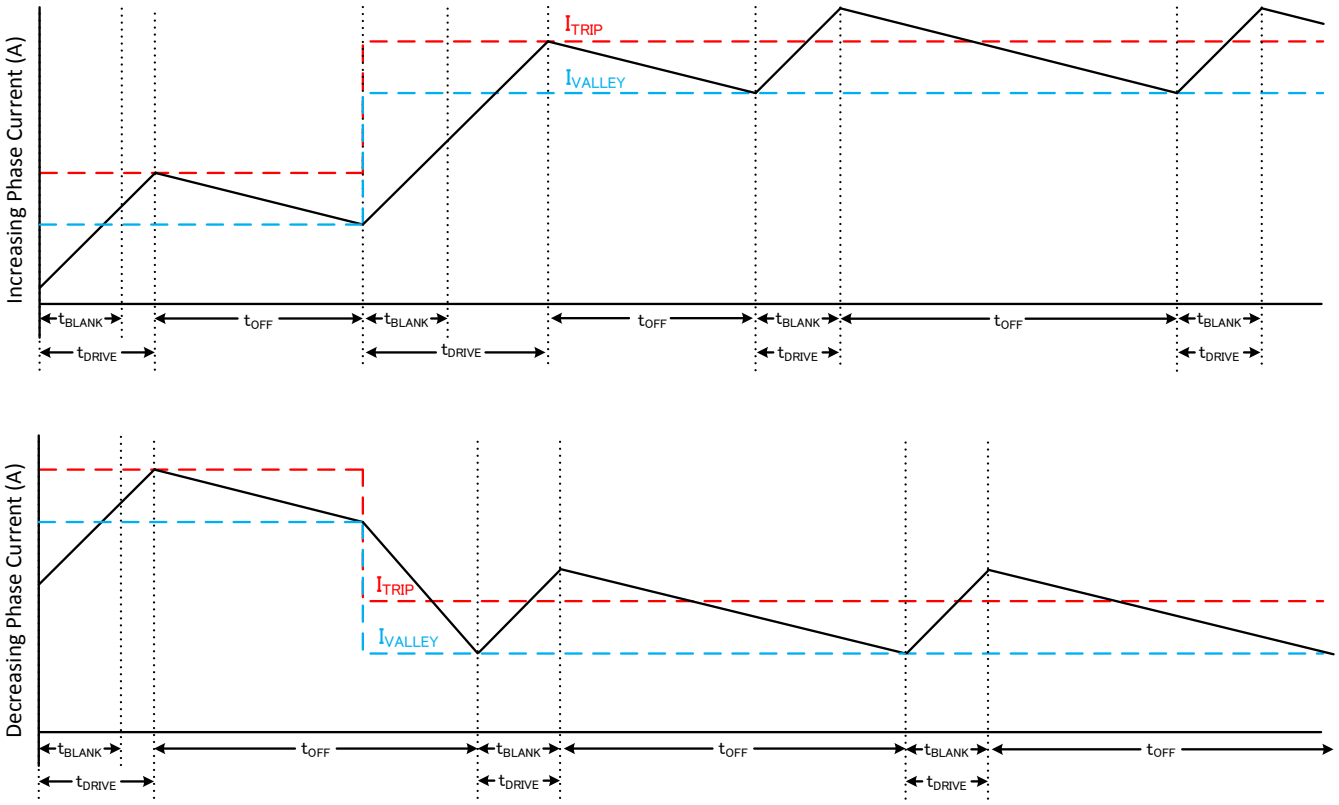



图 7-13. 智能调优纹波控制衰减模式

智能调优纹波控制通过在 $I_{TRIP}$ 电平旁设置一个 $I_{VALLEY}$ 电平来进行操作。当电流电平达到 $I_{TRIP}$ 时，驱动器将进入慢速衰减，直到达到 $I_{VALLEY}$，而不是直到 $t_{OFF}$ 时间结束。慢速衰减的工作原理类似于模式 1，其中两个低侧 MOSFET 都导通，允许电流再循环。在此模式下，$t_{OFF}$ 根据电流电平和运行条件而变化。

通过 TOFF 引脚对该衰减模式下的纹波电流进行编程。纹波电流取决于特定微步进级别的 ITRIP。

表 7-8. 电流纹波设置

| TOFF | 特定微步进级别下的电流纹波 |
|---|---|
| 0 | 19mA + ITRIP 的 1% |
| 1 | 19mA + ITRIP 的 2% |
| Hi-Z | 19mA + ITRIP 的 4% |
| 330kΩ 至 GND | 19mA + ITRIP 的 6% |

该纹波控制方法可以更严格地调节电流电平，从而提高电机效率和系统性能。智能调优纹波控制适用于能够承受可变关断时间调节方案的系统，以在电流调节中实现小电流纹波。选择低纹波电流设置可确保 PWM 频率不处于可闻范围之内。不过，较高的纹波电流值会降低 PWM 频率，从而降低开关损耗。

### 7.3.6.6 PWM 关断时间

除智能调优纹波控制模式外，TOFF 引脚将配置所有衰减模式的 PWM 关断时间，如表 7-7 所示。该器件支持动态更改关断时间。在更改关断时间设置后，新的关断时间设置将在 10µs 的抗尖峰脉冲时间之后生效。

表 7-9. 关断时间设置

| TOFF | 关断时间 |
|---|---|
| 0 | 7µs |


Copyright © 2022 Texas Instruments Incorporated

表 7-9. 关断时间设置 (continued)

| TOFF | 关断时间 |
|---|---|
| 1 | 16µs |
| Hi-Z | 24µs |
| 330kΩ 至 GND | 32µs |

#### *7.3.6.7 消隐时间*

在 H 桥接通电流（驱动阶段开始）后，电流感应比较器将在启用电流感应电路前被忽略一段时间 ($t_{BLANK}$)。消隐时间还将设置 PWM 的最小驱动时间。消隐时间大约为 1µs。

### 7.3.7 电荷泵

集成了一个电荷泵以提供高侧 N 沟道 MOSFET 栅极驱动电压。需要在 VM 和 VCP 引脚之间为电荷泵放置一个电容作为储能电容。此外，还需要在 CPH 和 CPL 引脚之间放置一个陶瓷电容作为飞跨电容。

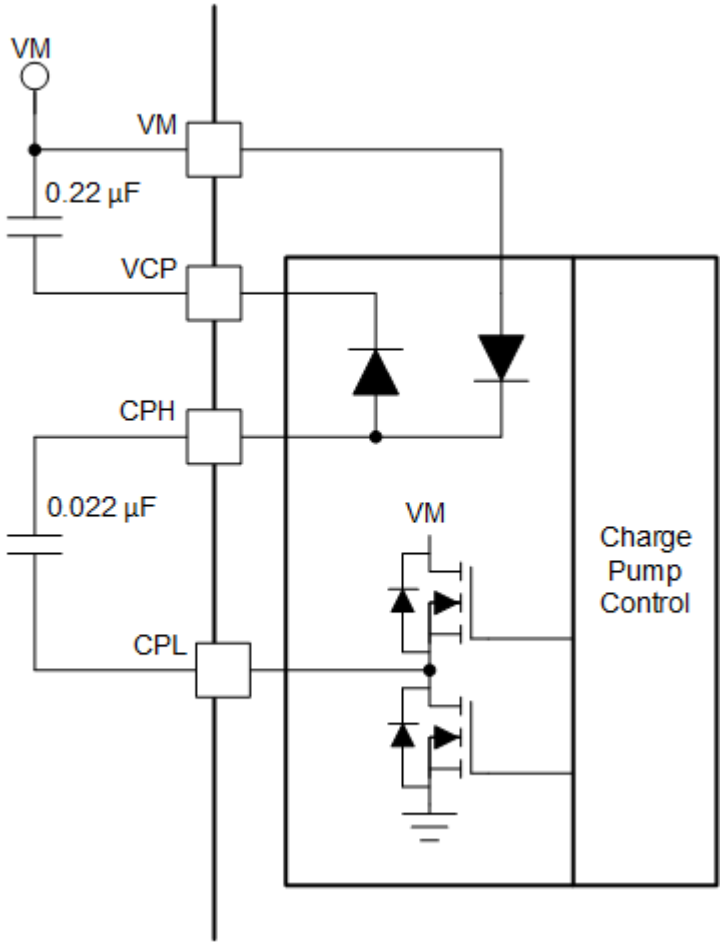



图 7-14. 电荷泵方框图

### 7.3.8 线性稳压器

DRV8424/25 器件中集成了一个线性稳压器。DVDD 稳压器可用于提供基准电压。DVDD 最大可提供 2mA 的负载。为确保正常运行，请使用陶瓷电容器将 DVDD 引脚旁路至 GND。

DVDD 输出的标称值为 5V。当 DVDD LDO 电流负载超过 2mA 时，输出电压会显著下降。

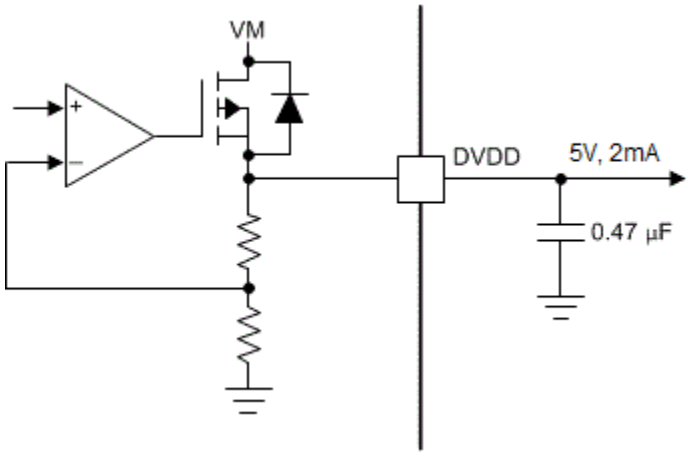



**图 7-15. 线性稳压器方框图**

**图 7-16. 线性稳压器方框图**

如果数字输入须一直连接高电平（即 Mx、DECAYx 或 TOFF），则宜将输入连接到 DVDD 引脚而不是外部稳压器。此方法可在未应用 VM 引脚或处于休眠模式时省电：DVDD 稳压器被禁用，电流不会流经输入下拉电阻器。作为参考，逻辑电平输入的典型下拉电阻为 200kΩ。

请勿将 nSLEEP 引脚连接至 DVDD，否则器件将无法退出睡眠模式。

### 7.3.9 逻辑电平、三电平和四电平引脚图

图 7-17 显示了 M0、DECAY0、DECAY1 和 ENABLE 引脚的输入结构。

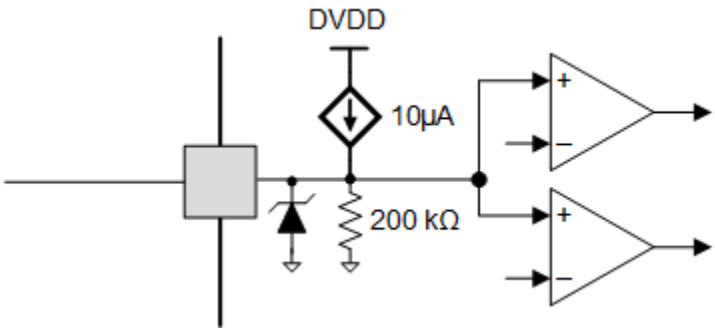



**图 7-17. 三电平输入引脚图**

图 7-17 显示了 M1 和 TOFF 引脚的输入结构。


Copyright © 2022 Texas Instruments Incorporated

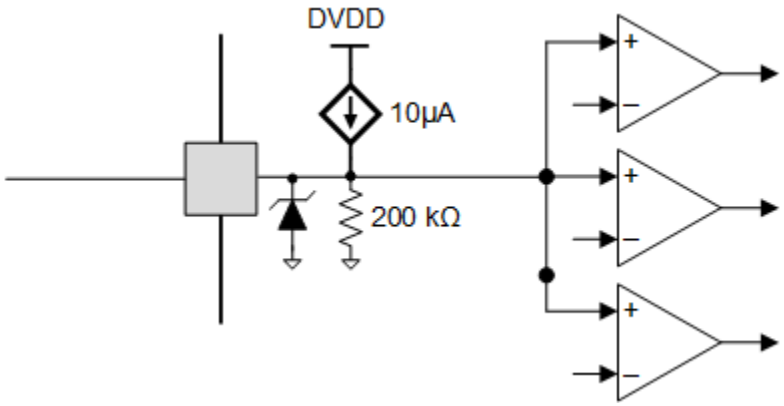



**图 7-18. 四电平输入引脚图**

图 7-19 显示了 STEP、DIR 和 nSLEEP 引脚的输入结构。

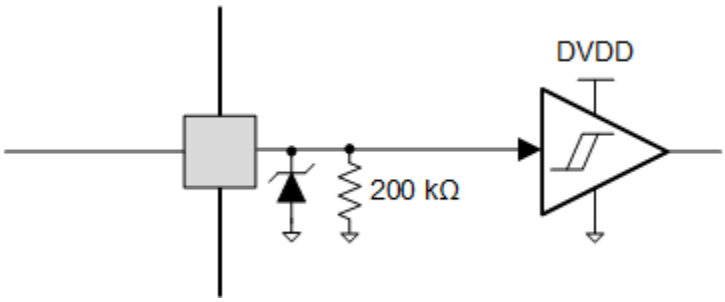



**图 7-19. 逻辑电平输入引脚图**

### 7.3.10 nFAULT 引脚

nFAULT 引脚具有开漏输出且应上拉至 5V、3.3V 或 1.8V 电源电压。当检测到故障时，nFAULT 引脚将变成逻辑低电平；上电后，则变成高电平。对于 5V 上拉，nFAULT 引脚可通过一个电阻器连接至 DVDD 引脚。对于 3.3V 或 1.8V 上拉，必须使用一个外部电源。

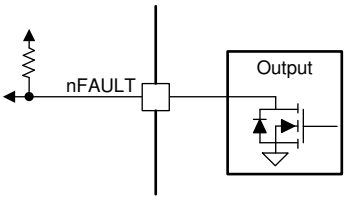



**图 7-20. nFAULT 引脚**

### 7.3.11 保护电路

DRV8424/25 器件可完全防止电源欠压、电荷泵欠压、输出过流和器件过热事件。

#### *7.3.11.1 VM 欠压锁定 (UVLO)*

无论 VM 引脚电压何时降至电源电压的 UVLO 阈值电压以下，都会禁用所有输出并将 nFAULT 引脚驱动为低电平。在这种情况下，电荷泵会禁用。VM 欠压条件消失后，器件将恢复正常运行（电机驱动器运行并释放 nFAULT 引脚）。

Copyright © 2022 Texas Instruments Incorporated

#### 7.3.11.2 VCP 欠压锁定 (CPUV)

无论 VCP 引脚电压何时降至 CPUV 电压以下，都会禁用所有输出并将 nFAULT 引脚驱动为低电平。在这种情况下，电荷泵将保持有效状态。VCP 欠压条件消失后，器件将恢复正常运行（电机驱动器运行且释放 nFAULT 引脚）。

#### 7.3.11.3 过流保护 (OCP)

每个 FET 上的模拟电流限制电路都将通过移除栅极驱动来限制流经 FET 的电流。如果此电流限制的持续时间超过 $t_{OCP}$，则会禁用两个 H 桥中的 FET 并将 nFAULT 引脚驱动为低电平。在这种情况下，电荷泵将保持有效状态。过流保护可在两种不同的模式下运行：锁存关断和自动重试。该器件支持动态更改工作模式。

##### 7.3.11.3.1 锁存关断

必须将 DRV8424/25 的 ENABLE 引脚设置为 Hi-Z（高阻抗），才能选择锁存关断模式。在此模式下，OCP 事件后将会禁用输出并将 nFAULT 引脚驱动为低电平。一旦 OCP 条件消除，器件会在应用 nSLEEP 复位脉冲或重新上电后恢复正常运行。

##### 7.3.11.3.2 自动重试

必须将 DRV8424/25 的 ENABLE 引脚设置为高电平 (>2.7V)，才能选择自动重试模式。在此模式下，OCP 事件后将会禁用输出并将 nFAULT 引脚驱动为低电平。在经过 $t_{RETRY}$ 时间且故障条件消失后，器件将自动恢复正常运行（电机驱动器运行且释放 nFAULT 引脚）。

#### 7.3.11.4 热关断 (OTSD)

如果内核温度超过热关断限值 ($T_{OTSD}$)，则会禁用 H 桥中的所有 MOSFET 并将 nFAULT 引脚驱动为低电平。在这种情况下，电荷泵会被禁用。热关断保护可在两种不同的模式下运行：锁存关断和自动重试。该器件支持动态更改工作模式。

##### 7.3.11.4.1 锁存关断

必须将 DRV8424/25 的 ENABLE 引脚设置为 Hi-Z（高阻抗），才能选择锁存关断模式。在此模式下，OTSD 事件后将会禁用相关输出并将 nFAULT 引脚驱动为低电平。结温降至过热阈值限值减去迟滞 ($T_{OTSD}$ – $T_{HYS_OTSD}$) 所得的值以下后，器件会在应用 nSLEEP 复位脉冲或功率循环后恢复正常运行。

##### 7.3.11.4.2 自动重试

必须将 DRV8424/25 的 ENABLE 引脚设置为高电平 (>2.7V)，才能选择自动重试模式。在此模式下，OTSD 事件后将会禁用所有输出并将 nFAULT 引脚驱动为低电平。结温降至过热阈值限值减去迟滞 ($T_{OTSD}$ – $T_{HYS_OTSD}$) 所得的值以下后，器件将恢复正常运行（电机驱动器运行且释放 nFAULT 线路）。

#### 7.3.11.5 故障条件汇总

**表 7-10. 故障条件汇总**

| 故障 | 条件 | 配置 | 错误报告 | H 桥 | 电荷泵 | 分度器 | 逻辑器件 | 恢复 |
|---|---|---|---|---|---|---|---|---|
| VM 欠压 (UVLO) | VM < $V_{UVLO}$ | — | nFAULT | 禁用 | 禁用 | 禁用 | 复位 ($V_{DVDD}$ < 3.9V) | 自动：VM > $V_{UVLO}$ |
| VCP 欠压 (CPUV) | VCP < $V_{CPUV}$ | — | nFAULT | 禁用 | 工作 | 工作 | 工作 | 自动：VCP > $V_{CPUV}$ |
| 过流 (OCP) | $I_{OUT}$ > $I_{OCP}$ | ENABLE = Hi-Z | nFAULT | 禁用 | 工作 | 工作 | 工作 | 被锁存 |
| | | ENABLE = 1 | nFAULT | 禁用 | 工作 | 工作 | 工作 | 自动重试：$t_{RETRY}$ |
| 热关断 (OTSD) | $T_J$ > $T_{TSD}$ | ENABLE = Hi-Z | nFAULT | 禁用 | 禁用 | 工作 | 工作 | 被锁存 |
| | | ENABLE = 1 | nFAULT | 禁用 | 禁用 | 工作 | 工作 | 自动：$T_J$ < $T_{OTSD}$ - $T_{HYS_OTSD}$ |


Copyright © 2022 Texas Instruments Incorporated

## 7.4 器件功能模式

### 7.4.1 睡眠模式 (nSLEEP = 0)

DRV8424/25 器件将通过 nSLEEP 引脚实现状态管理。当 nSLEEP 引脚为低电平时，DRV8424/25 器件将进入低功耗睡眠模式。在睡眠模式下，将会禁用所有内部 MOSFET 和电荷泵。必须在 nSLEEP 引脚触发下降沿之后再过去 $t_{SLEEP}$ 时间后，器件才能进入睡眠模式。如果 nSLEEP 引脚变为高电平，DRV8424/25 器件会自动退出睡眠模式。必须在经过 $t_{WAKE}$ 时间之后，器件才能针对输入做好准备。

### 7.4.2 禁用模式（nSLEEP = 1，ENABLE = 0）

ENABLE 引脚用于启用或禁用 DRV8424/25 器件。当 ENABLE 引脚为低电平时，输出驱动器将以高阻抗状态被禁用。

### 7.4.3 工作模式（nSLEEP = 1，ENABLE = Hi-Z/1）

当 nSLEEP 引脚为高电平、ENABLE 引脚为 Hi-Z 或 1 且 VM > UVLO 时，器件将进入运行模式。必须在经过 $t_{WAKE}$ 时间之后，器件才能针对输入做好准备。

### 7.4.4 nSLEEP 复位脉冲

锁存故障可通过快速 nSLEEP 脉冲清除。该脉冲的宽度必须在 20μs 至 40μs 之间。如果 nSLEEP 在 40μs 至 120μs 的时间内保持低电平，则会清除故障，但器件有可能会关断，也有可能不关断，如时序图中所示（请参阅图 7-21）。该复位脉冲不影响电荷泵或其他功能块的状态。

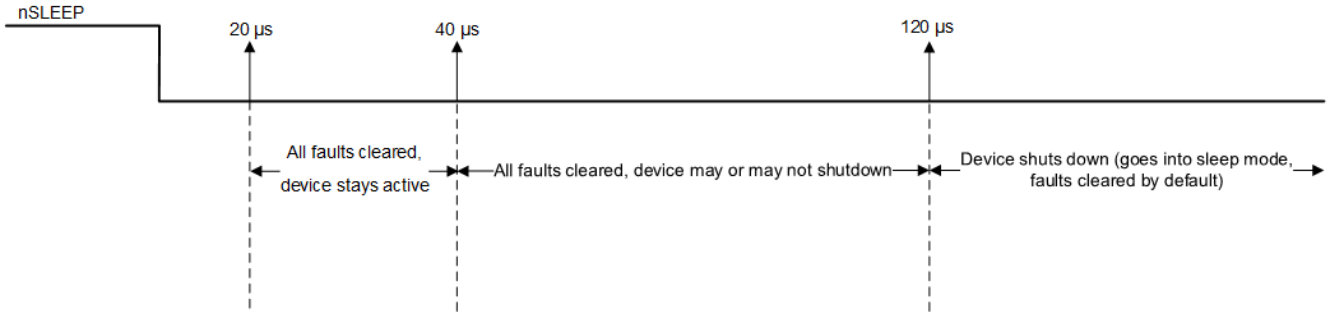



图 7-21. nSLEEP 复位脉冲

### 7.4.5 功能模式汇总

表 7-11 汇总了所有功能模式。

表 7-11. 功能模式汇总

| 条件 | | 配置 | H 桥 | DVDD 稳压器 | 电荷泵 | 分度器 | 逻辑 |
|---|---|---|---|---|---|---|---|
| 睡眠模式 | 4.5V < VM < 33V | nSLEEP 引脚 = 0 | 禁用 | 禁用 | 禁用 | 禁用 | 禁用 |
| 工作 | 4.5V < VM < 33V | nSLEEP 引脚 = 1<br>ENABLE 引脚 = 1 或 Hi-Z | 工作 | 工作 | 工作 | 工作 | 工作 |
| 禁用 | 4.5V < VM < 33V | nSLEEP 引脚 = 1<br>ENABLE 引脚 = 0 | 禁用 | 工作 | 工作 | 工作 | 工作 |

Copyright © 2022 Texas Instruments Incorporated

# 8 应用和实施

**备注**

以下应用部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。客户应负责确定 TI 组件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

## 8.1 应用信息

DRV8424 用于双极步进控制。

## 8.2 典型应用

以下设计过程可用于配置 DRV8424。

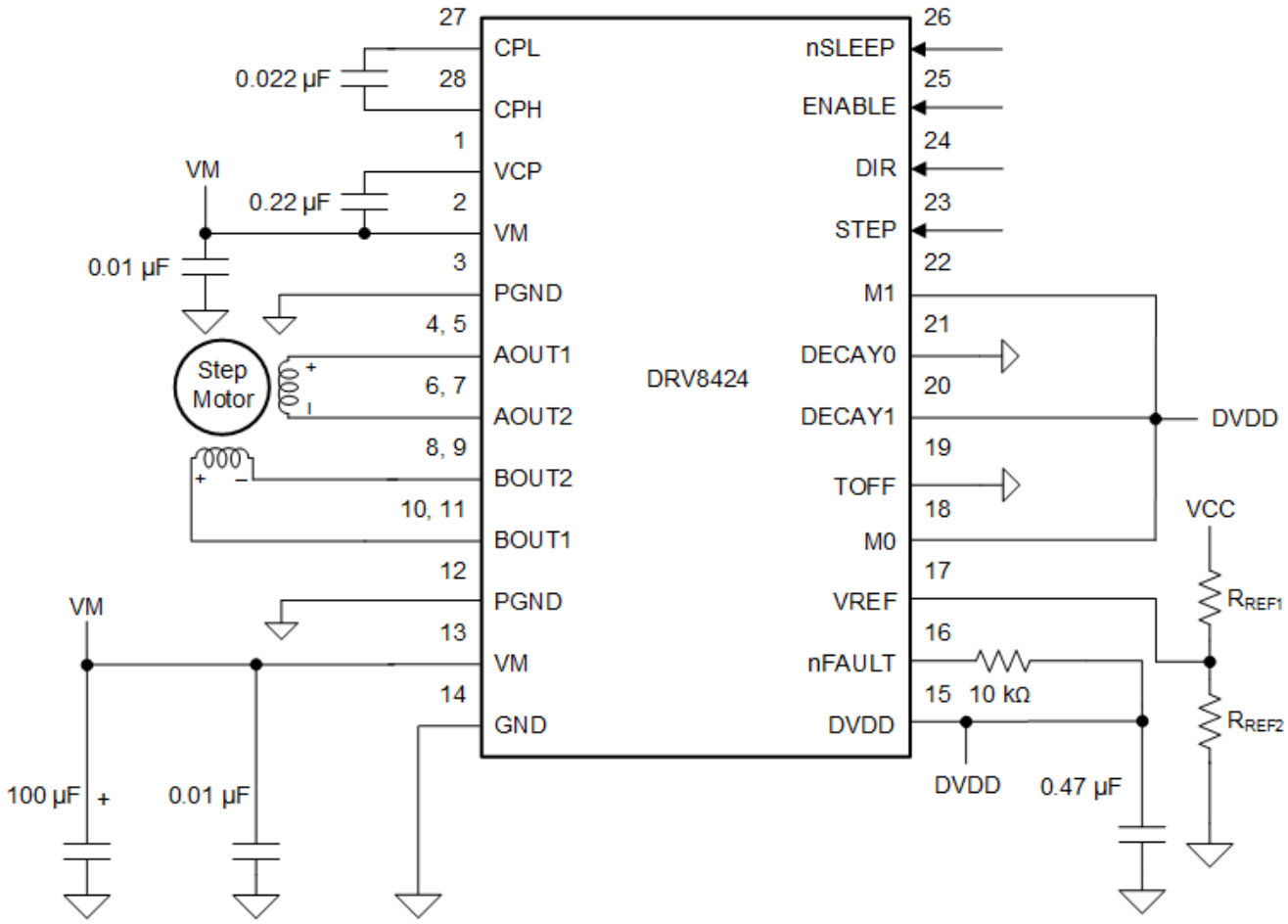



图 8-1. 典型应用原理图

### 8.2.1 设计要求

表 8-1 列出了典型应用的设计输入参数。

表 8-1. 设计参数

| 设计参数 | 基准 | 示例值 |
|---|---|---|
| 电源电压 | VM | 24V |
| 电机绕组电阻 | $R_L$ | 1.5Ω/相 |
| 电机绕组电感 | $L_L$ | 2mH/相 |


Copyright © 2022 Texas Instruments Incorporated

表 8-1. 设计参数 (continued)

| 设计参数 | 基准 | 示例值 |
|---|---|---|
| 电机全步进角 | $\theta_{step}$ | 1.8°/步进 |
| 目标微步进级别 | $n_m$ | 1/8 步进 |
| 目标电机转速 | v | 18.75rpm |
| 目标满量程电流 | $I_{FS}$ | 2A |

### 8.2.2 详细设计过程

#### *8.2.2.1 步进电机转速*

配置 DRV8424/25 器件时，第一步需要确定所需的电机转速和微步进级别。如果目标应用需要恒定转速，则必须将频率为 $f_{step}$ 的方波施加到 STEP 引脚。如果目标电机转速过高，则电机不会旋转。请确保电机可以支持目标转速。请使用方程式 1 计算所需电机转速 (v)、微步进级别 ($n_m$) 和电机全步进角 ($\theta_{step}$) 对应的 $f_{step}$

$$f_{step}\ (steps/s) = \frac{v\ (rpm) \times 360\ (°/rot)}{\theta_{step}\ (°/step) \times n_m\ (steps/microstep) \times 60\ (s/min)} \quad (1)$$

$\theta_{step}$ 的值载于步进电机数据表中或印于电机上。例如，该应用中的电机需要以 1.8°/步进的步进角旋转，目标是在 1/8 微步进模式下实现 18.75rpm 的转速。通过使用方程式 1，可以计算出 $f_{step}$ 为 500Hz。

微步进级别由 M0 和 M1 引脚设置，可以是表 8-2 中列出的任何设置。微步进级别越高，电机运动越平稳、可闻噪声越低，但需要更高的 $f_{step}$ 才能实现相同的电机转速。

表 8-2. 微步进分度器设置

| MODE0 | MODE1 | 步进模式 |
|---|---|---|
| 0 | 0 | 100% 电流的全步进（两相励磁） |
| 0 | 330kΩ 至 GND | 71% 电流的全步进（两相励磁） |
| 1 | 0 | 非循环 1/2 步进 |
| Hi-Z | 0 | 1/2 步进 |
| 0 | 1 | 1/4 步进 |
| 1 | 1 | 1/8 步进 |
| Hi-Z | 1 | 1/16 步进 |
| 0 | Hi-Z | 1/32 步进 |
| Hi-Z | 330kΩ 至 GND | 1/64 步进 |
| Hi-Z | Hi-Z | 1/128 步进 |
| 1 | Hi-Z | 1/256 步进 |

#### *8.2.2.2 电流调节*

在将输出负载连接至 VM 电源后，可将负载电流调节至 $I_{TRIP}$ 电平。OUT1 和 OUT2 输出的 $I_{TRIP}$ 电流电平由 VREF12 引脚进行控制，而 OUT3 和 OUT4 输出的 $I_{TRIP}$ 电平则由 VREF34 引脚进行控制。您可以使用以下公式计算 $I_{TRIP}$：$I_{TRIP}$ (A) = VREF (V)/1.32 (V/A)。通过在 DVDD 引脚和接地之间连接电阻分压器，可以对 VREF 电压进行编程。两个 VREF 引脚可以连接在一起，从而为所有（四个）输出通道编程相同的 ITRIP 电流。

#### *8.2.2.3 衰减模式*

DRV8424/25 器件支持六种不同的衰减模式，如{1}{3} 所示。当电机绕组电流达到电流斩波阈值 ($I_{TRIP}$) 时，DRV8424/25 会在 $t_{OFF}$ 时间内将绕组置于六种衰减模式中的某种模式下。$t_{OFF}$ 之后，新的驱动阶段开始。
GUID-6D0696F1-B69E-4D1F-BE94-716583E3C98A#GUID-6D0696F1-B69E-4D1F-BE94-716583E3C98A/SLVSD394197

Copyright © 2022 Texas Instruments Incorporated

### 8.2.3 应用曲线

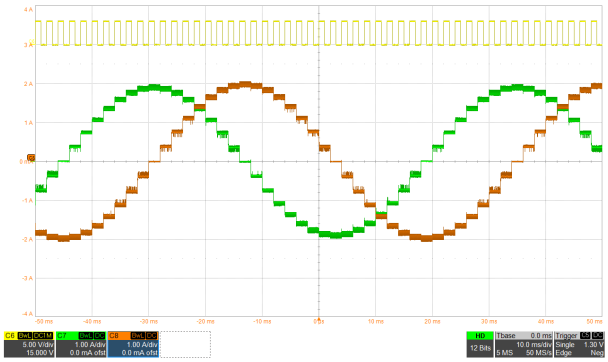


图 8-2. 智能调优纹波控制衰减下的 1/8 微步进

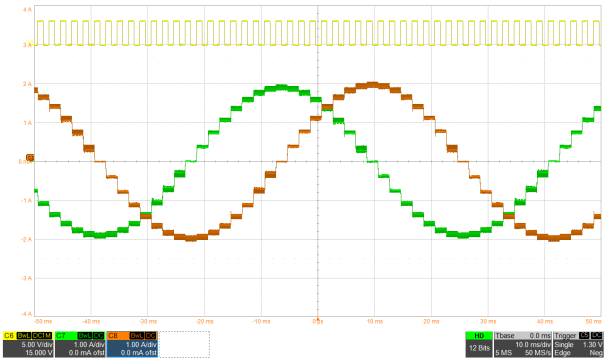


图 8-3. 智能调优动态衰减下的 1/8 微步进

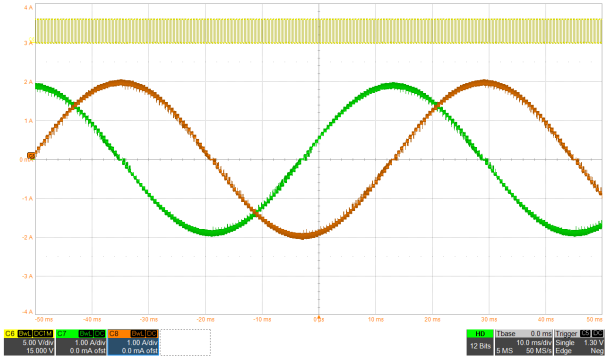


图 8-4. 智能调优纹波控制衰减下的 1/32 微步进

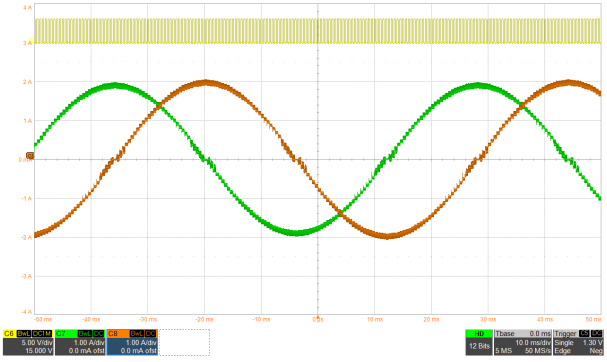


图 8-5. 智能调优动态衰减下的 1/32 微步进

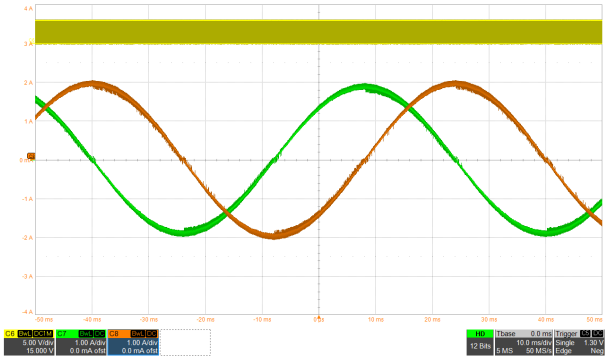


图 8-6. 智能调优纹波控制衰减下的 1/256 微步进

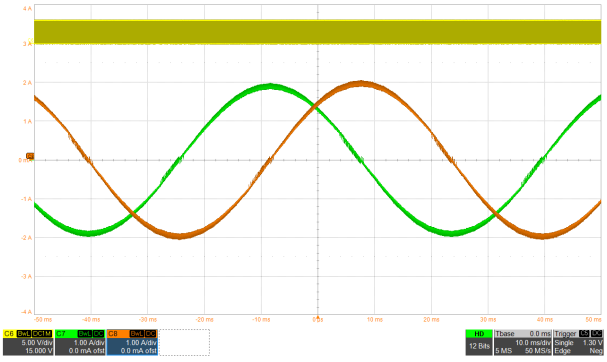


图 8-7. 智能调优动态衰减下的 1/256 微步进


Copyright © 2022 Texas Instruments Incorporated

### 8.2.4 热应用

该部分介绍了器件的功率损耗计算和结温估算方法。

#### *8.2.4.1 功率耗散*

总功率损耗由三个主要部分组成：导通损耗 ($P_{COND}$)、开关损耗 ($P_{SW}$) 和静态电流消耗导致的功率损耗 ($P_Q$)。

##### 8.2.4.1.1 导通损耗

对于在全桥内连接的电机而言，电流路径为通过一个半桥的高侧 FET 和另一个半桥的低侧 FET。导通损耗 ($P_{COND}$) 取决于电机的均方根电流 ($I_{RMS}$) 以及高侧 ($R_{DS(ONH)}$) 和低侧 ($R_{DS(ONL)}$) 的导通电阻（如{9} 所示）。GUID-A7A09B58-5212-4E15-969E-0CC003CF75CD#GUID-A7A09B58-5212-4E15-969E-0CC003CF75CD/T5102272-187

$$P_{COND} = 2 \times (I_{RMS})^2 \times (R_{DS(ONH)} + R_{DS(ONL)}) \quad (2)$$

{21} 中计算了 {20} 中显示的典型应用的导通损耗。GUID-3F4FF2C6-E63F-43FA-89CA-B7E1CE7F8DE1#GUID-3F4FF2C6-E63F-43FA-89CA-B7E1CE7F8DE1/SLVSD398116GUID-A7A09B58-5212-4E15-969E-0CC003CF75CD#GUID-A7A09B58-5212-4E15-969E-0CC003CF75CD/T5102272-196

$$P_{COND} = 2 \times (I_{RMS})^2 \times (R_{DS(ONH)} + R_{DS(ONL)}) = 2 \times (2A/\sqrt{2})^2 \times (0.165\,\Omega + 0.165\,\Omega) = 1.32W \quad (3)$$

**备注**

这种计算方式高度依赖于器件的温度，因为温度会显著影响高侧和低侧的 FET 导通电阻。如需更准确地计算该值，请考虑器件温度对 FET 导通电阻的影响。

##### 8.2.4.1.2 开关损耗

由 PWM 开关频率造成的功率损耗取决于压摆率 ($t_{SR}$)、电源电压、电机均方根电流和 PWM 开关频率。每个 H 桥在上升时间和下降时间内的开关损耗计算公式如 {3} 和 {4} 所示：GUID-84AD3657-14FB-49FF-8D9C-634D88681C5F#GUID-84AD3657-14FB-49FF-8D9C-634D88681C5F/T5102272-192GUID-84AD3657-14FB-49FF-8D9C-634D88681C5F#GUID-84AD3657-14FB-49FF-8D9C-634D88681C5F/T5102272-193

$$P_{SW_RISE} = 0.5 \times V_{VM} \times I_{RMS} \times t_{RISE_PWM} \times f_{PWM} \quad (4)$$

$$P_{SW_FALL} = 0.5 \times V_{VM} \times I_{RMS} \times t_{FALL_PWM} \times f_{PWM} \quad (5)$$

$t_{RISE_PWM}$ 和 $t_{FALL_PWM}$ 均可取近似值 $V_{VM}/ t_{SR}$。将相应的值代入各种参数后，假设 PWM 频率为 30kHz，则每个 H 桥内的开关损耗为：

$$P_{SW_RISE} = 0.5 \times 24V \times (2A/\sqrt{2}) \times (24V/240V/\mu s) \times 30kHz = 0.051W \quad (6)$$

$$P_{SW_FALL} = 0.5 \times 24V \times (2A/\sqrt{2}) \times (24V/240V/\mu s) \times 30kHz = 0.051W \quad (7)$$

在计算步进电机驱动器的总开关损耗 ($P_{SW}$) 时，取上升时间开关损耗 ($P_{SW_RISE}$) 和下降时间开关损耗 ($P_{SW_FALL}$) 之和的两倍：

$$P_{SW} = 2 \times (P_{SW_RISE} + P_{SW_FALL}) = 2 \times (0.051W + 0.051W) = 0.204W \quad (8)$$

Copyright © 2022 Texas Instruments Incorporated

**备注**

上升时间 ($t_{RISE}$) 和下降时间 ($t_{FALL}$) 的计算均是基于压摆率的典型值 ($t_{SR}$)。该参数预计会随电源电压、温度和器件规格的变化而变化。

开关损耗与 PWM 开关频率成正比。一个应用中的 PWM 频率将取决于电源电压、电机线圈的电感、反电动势电压和关断时间或纹波电流（对于智能调优纹波控制衰减模式而言）。

#### 8.2.4.1.3 由于静态电流造成的功率损耗

电源的静态电流功率损耗计算公式如下所示：

$$P_Q = V_{VM} \times I_{VM} \quad (9)$$

代入相应值，可得：

$$P_Q = 24V \times 5mA = 0.12W \quad (10)$$

**备注**

计算静态功率损耗需要使用典型工作电流 ($I_{VM}$)，该值取决于电源电压、温度和器件规格。

#### 8.2.4.1.4 总功率损耗

总功率损耗 ($P_{TOT}$) 是导通损耗、开关损耗和静态功率损耗之和，如 {3} 所示。GUID-3752FE36-5918-4EBD-9FDD-18ED839FB102#GUID-3752FE36-5918-4EBD-9FDD-18ED839FB102/T5102272-195

$$P_{TOT} = P_{COND} + P_{SW} + P_Q = 1.32W + 0.204W + 0.12W = 1.644W \quad (11)$$

### *8.2.4.2 器件结温估算*

如果已知环境温度 $T_A$ 和总功率损耗 ($P_{TOT}$)，则结温 ($T_J$) 的计算公式为：$T_J = T_A + (P_{TOT} \times R_{\theta JA})$

在一个符合 JEDEC 标准的 4 层 PCB 中，采用 HTSSOP 封装时的结至环境热阻 ($R_{\theta JA}$) 为 31 °C/W，而采用 VQFN 封装时则为 40.7 °C/W。

假设环境温度为 25°C，则 HTSSOP 封装的结温为：

$$T_J = 25°C + (1.644W \times 31°C/W) = 75.96 °C \quad (12)$$

VQFN 封装的结温为：

$$T_J = 25°C + (1.644W \times 40.7°C/W) = 91.91 °C \quad (13)$$


Copyright © 2022 Texas Instruments Incorporated

# 9 电源相关建议

DRV8424/25 器件可在 4.5V 至 33V 的输入电源电压 (VM) 范围内正常工作。必须在每个 VM 引脚处放置一个额定电压为 VM 的 0.01µF 陶瓷电容器，该电容器要尽可能靠近 DRV8424/25 器件。此外，VM 上必须放置一个大容量电容器。

## 9.1 大容量电容

配备合适的局部大容量电容是电机驱动系统设计中的重要因素。使用更多的大容量电容通常是有益的，但缺点在于这会增加成本和物理尺寸。

所需的局部电容数量取决于多种因素，包括：

- 电机系统所需的最高电流
- 电源的电容和拉电流的能力
- 电源和电机系统之间的寄生电感量
- 可接受的电压纹波
- 使用的电机类型（有刷直流、无刷直流、步进电机）
- 电机制动方法

电源和电机驱动系统之间的电感将限制电流可以从电源变化的速率。如果局部大容量电容太小，系统将以电压变化的方式对电机中的电流不足或过剩电流作出响应。当使用足够多的大容量电容时，电机电压保持稳定，可以快速提供大电流。

数据表通常会给出建议值，但需要进行系统级测试来确定大小适中的大容量电容。

大容量电容的额定电压应高于工作电压，以在电机将能量传递给电源时提供裕度。

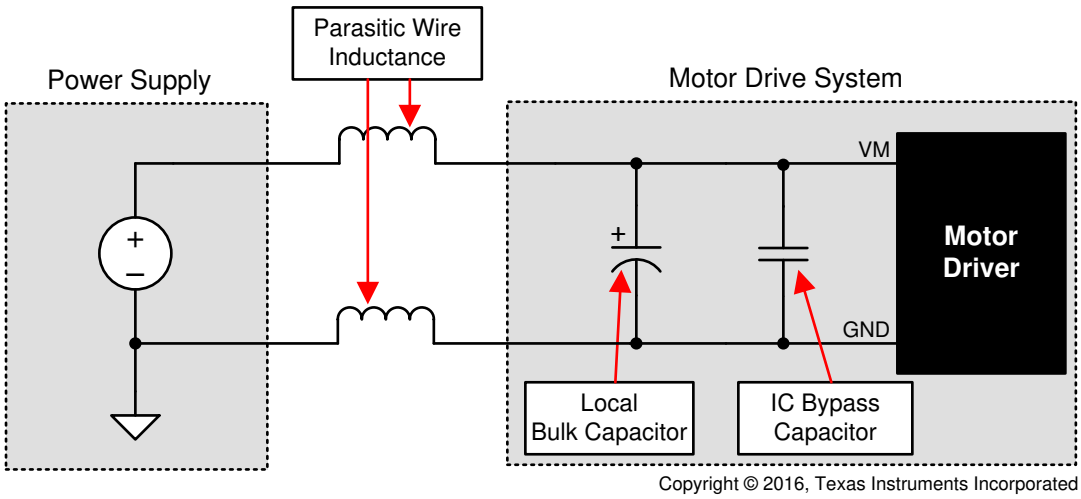



**图 9-1. 带外部电源的电机驱动系统示例设置**

# 10 布局

## 10.1 布局指南

VM 引脚应通过低 ESR 陶瓷旁路电容器旁路至 PGND，该电容器的推荐电容为 0.01μF 且额定电压为 VM。该电容器应尽可能靠近 VM 引脚放置，并通过较宽的引线或通过接地平面与器件 PGND 引脚连接。

必须使用额定电压为 VM 的大容量电容器将 VM 引脚旁路至 PGND。该组件可以是电解电容器。

必须在 CPL 和 CPH 引脚之间放置一个低 ESR 陶瓷电容器。建议使用一个电容值为 0.022μF、额定电压为 VM 的电容器。将此组件尽可能靠近引脚放置。

必须在 VM 和 VCP 引脚之间放置一个低 ESR 陶瓷电容器。建议使用一个电容值为 0.22μF、额定电压为 16V 的电容器。将此组件尽可能靠近引脚放置。

使用低 ESR 陶瓷电容器将 DVDD 引脚旁路至接地。建议使用一个电容值为 0.47μF、额定电压为 6.3V 的电容器。将此旁路电容器尽可能靠近引脚放置。

散热焊盘必须连接到系统接地端。

## 10.2 布局示例

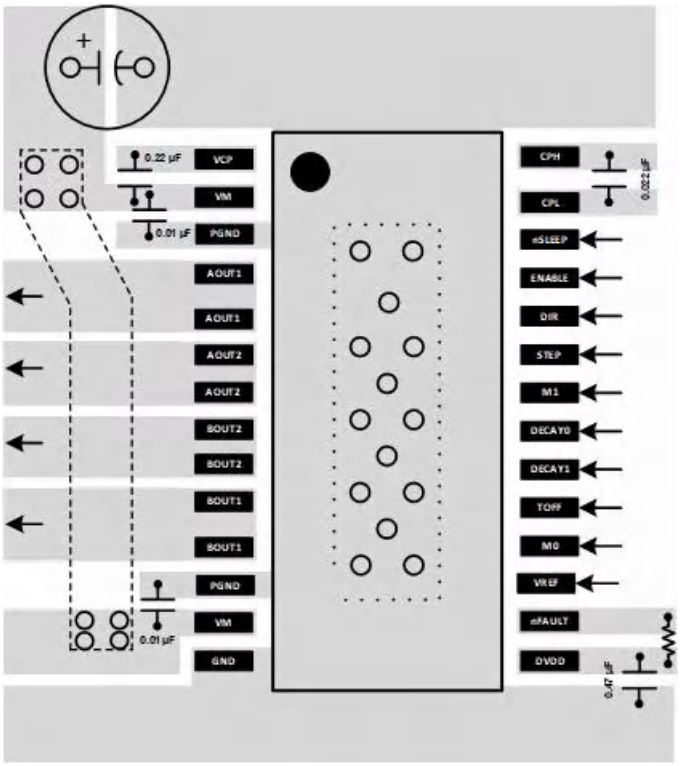



**图 10-1. HTSSOP 布局示例**


Copyright © 2022 Texas Instruments Incorporated

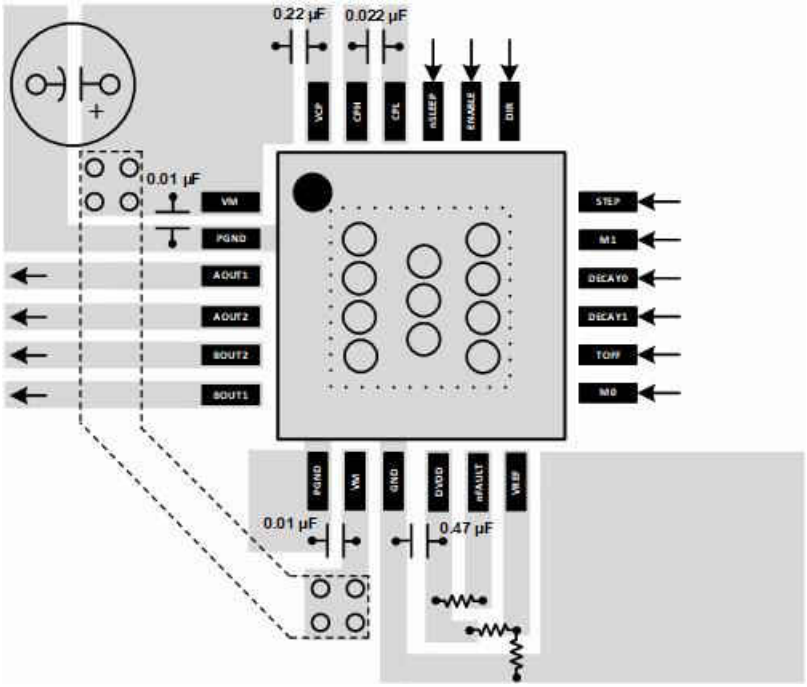



**图 10-2. QFN 布局示例**

# 11 器件和文档支持

## 11.1 相关链接

下表列出了快速访问链接。类别包括技术文档、支持和社区资源、工具和软件，以及立即购买的快速链接。

- 德州仪器 (TI)，*如何降低步进电机中的可闻噪声*应用报告
- 德州仪器 (TI)，*如何提高电机的运动平滑度和精度*应用报告
- 德州仪器 (TI)，*如何使用 DRV8xxx 驱动单极步进电机*应用报告
- 德州仪器 (TI)，*计算电机驱动器的功耗*应用报告
- 德州仪器 (TI)，*电流再循环和衰减模式*应用报告
- 德州仪器 (TI)，*了解电机驱动器电流额定值*应用报告
- 德州仪器 (TI)，*电机驱动器布局指南*应用报告

**表 11-1. 相关链接**

| 器件 | 产品文件夹 | 立即订购 | 技术文档 | 工具和软件 | 支持和社区 |
|---|---|---|---|---|---|
| DRV8424 | 点击此处 | 点击此处 | 点击此处 | 点击此处 | 点击此处 |
| DRV8425 | 点击此处 | 点击此处 | 点击此处 | 点击此处 | 点击此处 |

## 11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。单击右上角的*通知我*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

## 11.3 社区资源

## 11.4 商标

所有商标均为其各自所有者的财产。

## 11.5 静电放电警告


Copyright © 2022 Texas Instruments Incorporated

# 12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

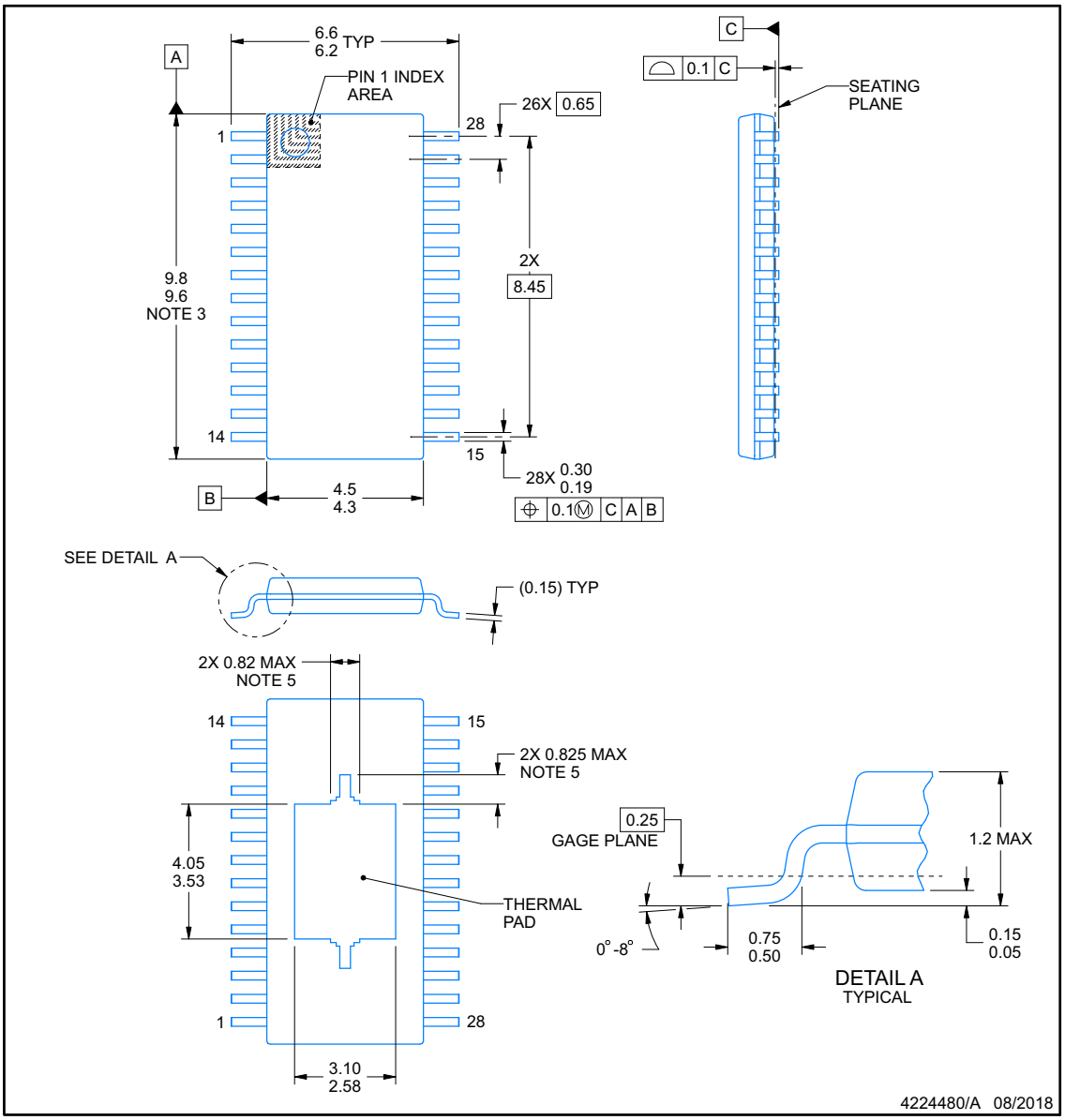
Copyright © 2022 Texas Instruments Incorporated

# PACKAGE OUTLINE

## PWP0028M

## PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE




PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

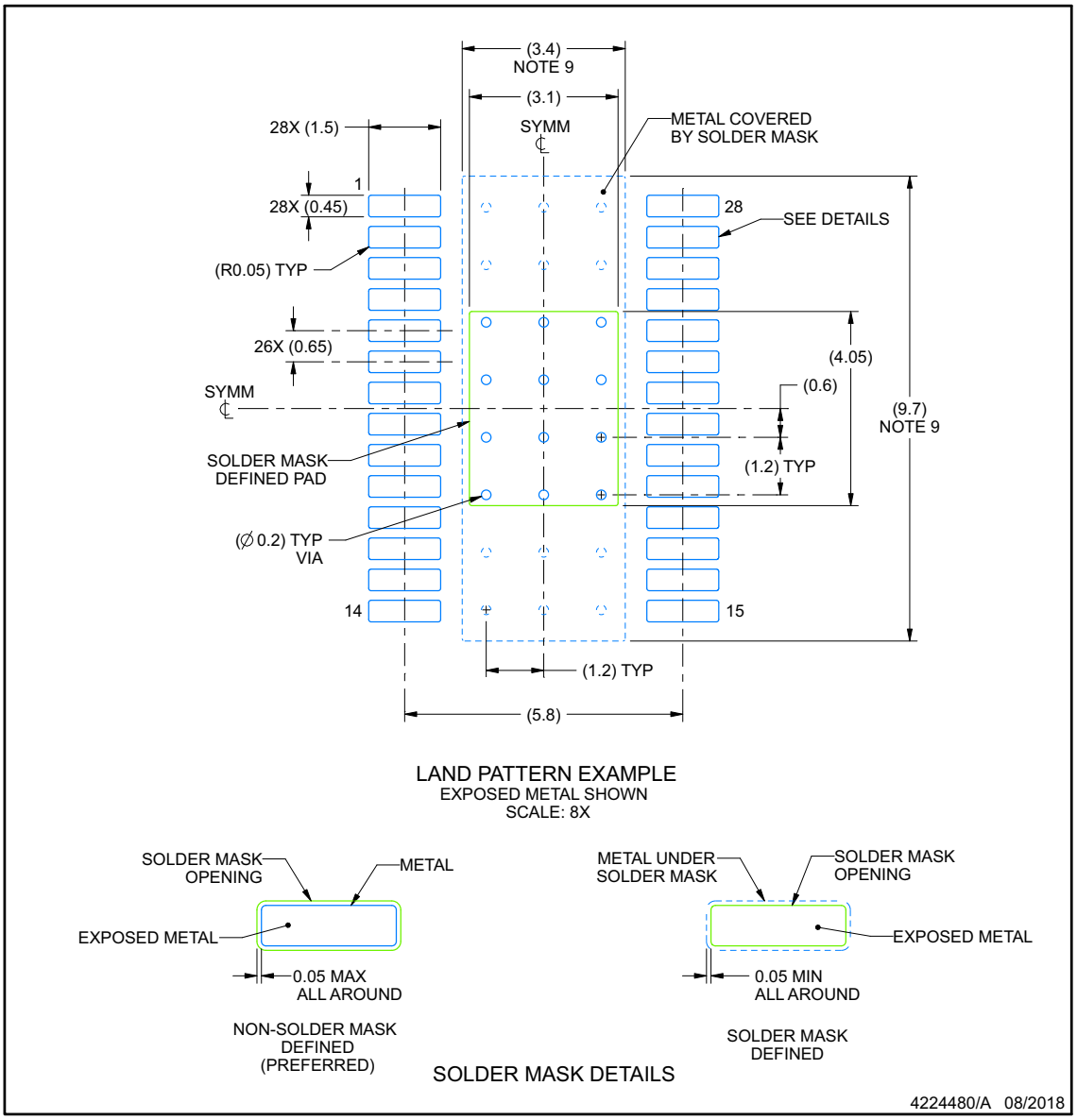

Copyright © 2022 Texas Instruments Incorporated

# EXAMPLE BOARD LAYOUT

## PWP0028M

## PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE




NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

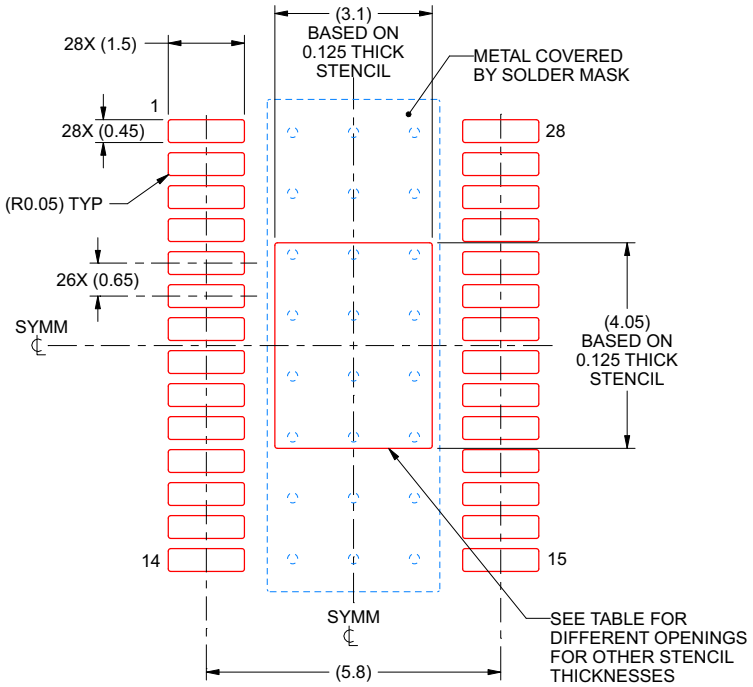


Copyright © 2022 Texas Instruments Incorporated

## EXAMPLE STENCIL DESIGN

**PWP0028M** — **PowerPAD™ TSSOP - 1.2 mm max height**

SMALL OUTLINE PACKAGE




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 8X

| STENCIL THICKNESS | SOLDER STENCIL OPENING |
|---|---|
| 0.1 | 3.47 X 4.53 |
| 0.125 | 3.10 X 4.05 (SHOWN) |
| 0.15 | 2.83 X 3.70 |
| 0.175 | 2.62 X 3.42 |

4224480/A 08/2018

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.


Copyright © 2022 Texas Instruments Incorporated

## PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| DRV8424PWPR | Active | Production | HTSSOP (PWP) \| 28 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-3-260C-168 HR | -40 to 125 | DRV8424 |
| DRV8424PWPR.A | Active | Production | HTSSOP (PWP) \| 28 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-3-260C-168 HR | -40 to 125 | DRV8424 |
| DRV8424RGER | Active | Production | VQFN (RGE) \| 24 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | DRV 8424 |
| DRV8424RGER.A | Active | Production | VQFN (RGE) \| 24 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | DRV 8424 |
| DRV8425PWPR | Active | Production | HTSSOP (PWP) \| 28 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-3-260C-168 HR | -40 to 125 | DRV8425 |
| DRV8425PWPR.A | Active | Production | HTSSOP (PWP) \| 28 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-3-260C-168 HR | -40 to 125 | DRV8425 |
| DRV8425RGER | Active | Production | VQFN (RGE) \| 24 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | DRV 8425 |
| DRV8425RGER.A | Active | Production | VQFN (RGE) \| 24 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | DRV 8425 |

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

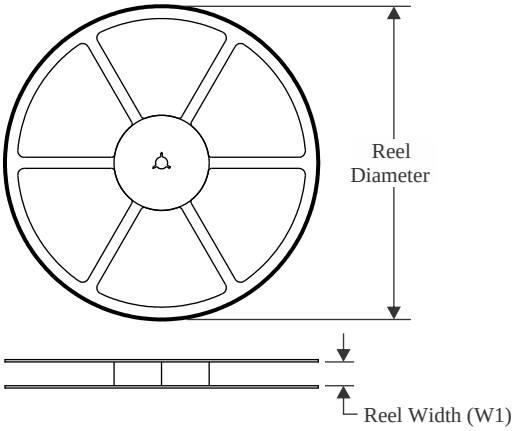
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

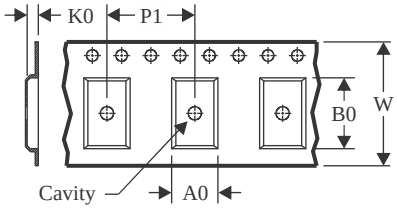
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## TAPE AND REEL INFORMATION

**REEL DIMENSIONS**

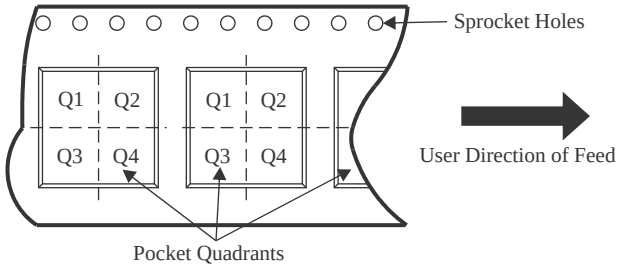



**TAPE DIMENSIONS**




| | |
|---|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

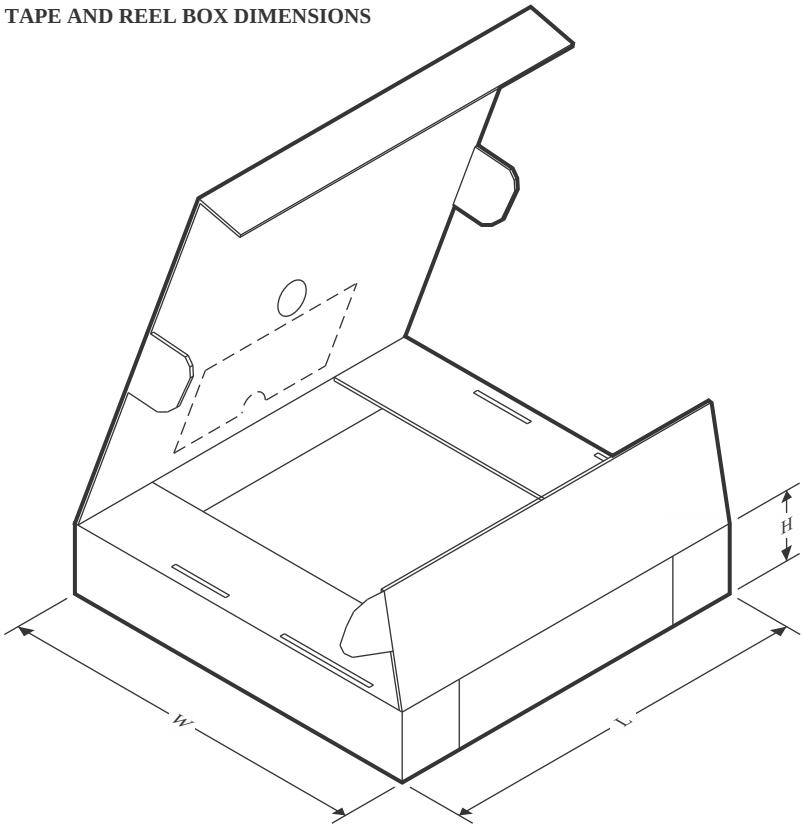
**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**




*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| DRV8424PWPR | HTSSOP | PWP | 28 | 2500 | 330.0 | 16.4 | 6.75 | 10.1 | 1.8 | 12.0 | 16.0 | Q1 |
| DRV8424RGER | VQFN | RGE | 24 | 3000 | 330.0 | 12.4 | 4.25 | 4.25 | 1.15 | 8.0 | 12.0 | Q2 |
| DRV8425PWPR | HTSSOP | PWP | 28 | 2500 | 330.0 | 16.4 | 6.75 | 10.1 | 1.8 | 12.0 | 16.0 | Q1 |
| DRV8425RGER | VQFN | RGE | 24 | 3000 | 330.0 | 12.4 | 4.25 | 4.25 | 1.15 | 8.0 | 12.0 | Q2 |

TAPE AND REEL BOX DIMENSIONS




*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| DRV8424PWPR | HTSSOP | PWP | 28 | 2500 | 353.0 | 353.0 | 32.0 |
| DRV8424RGER | VQFN | RGE | 24 | 3000 | 367.0 | 367.0 | 35.0 |
| DRV8425PWPR | HTSSOP | PWP | 28 | 2500 | 353.0 | 353.0 | 32.0 |
| DRV8425RGER | VQFN | RGE | 24 | 3000 | 367.0 | 367.0 | 35.0 |

# GENERIC PACKAGE VIEW

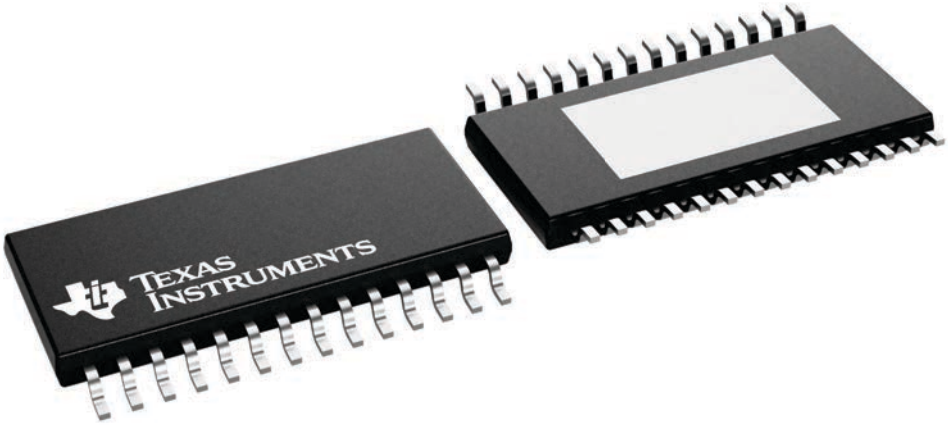
## PWP 28

## PowerPAD™ TSSOP - 1.2 mm max height

**4.4 x 9.7, 0.65 mm pitch**

SMALL OUTLINE PACKAGE

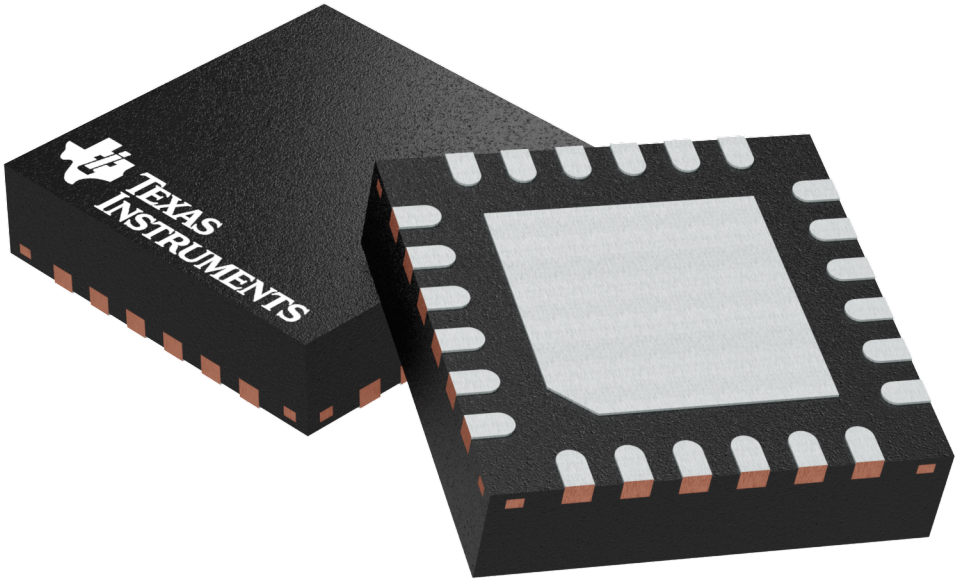
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



# RGE 24

# VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



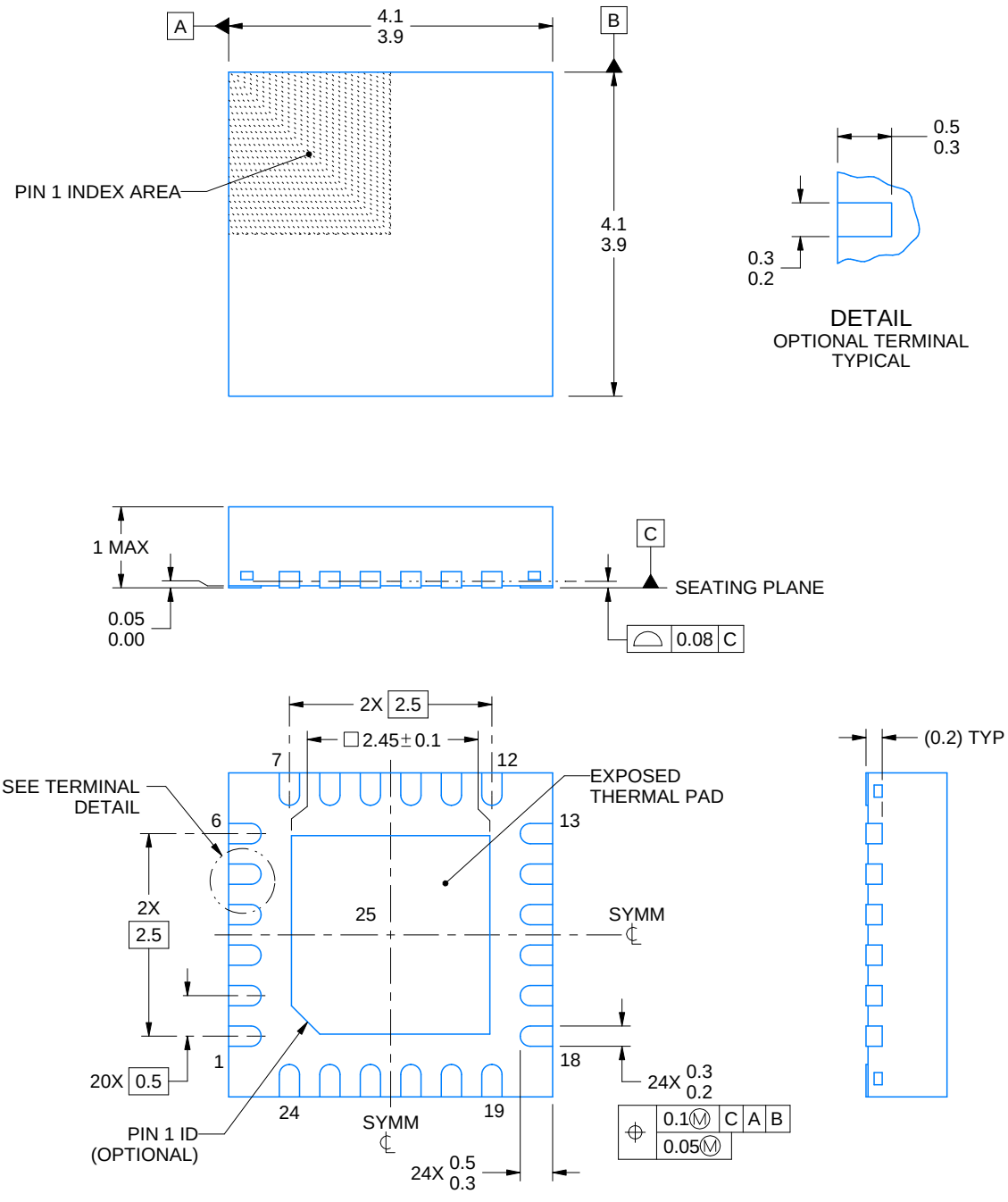

Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

# PACKAGE OUTLINE

## RGE0024B

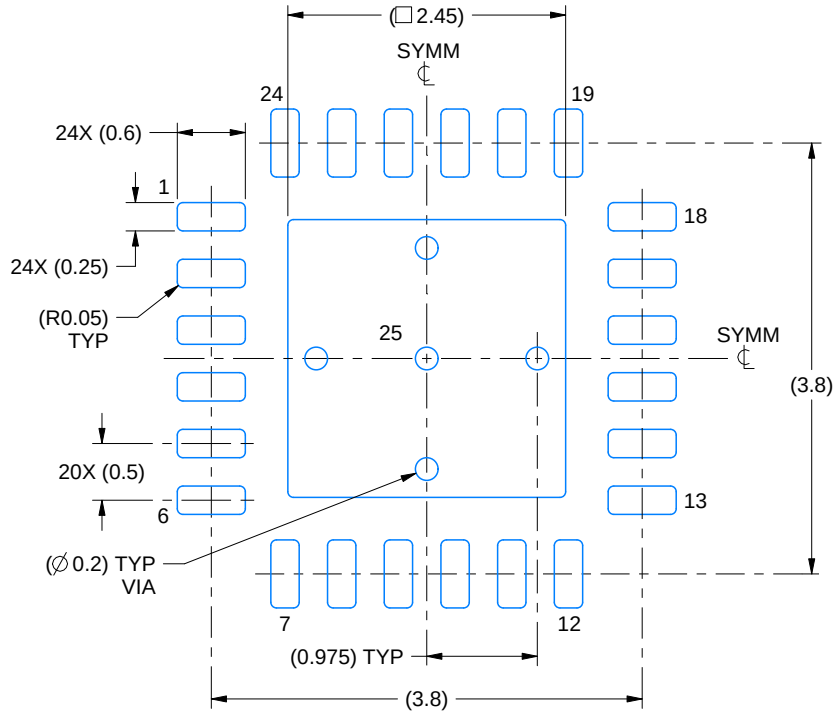
## VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

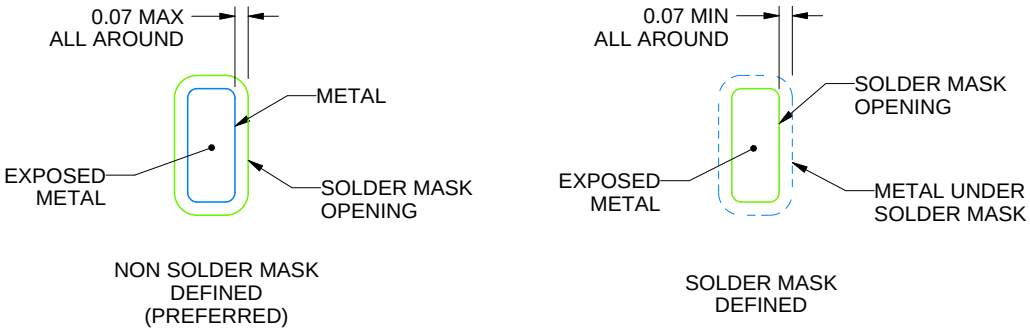



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

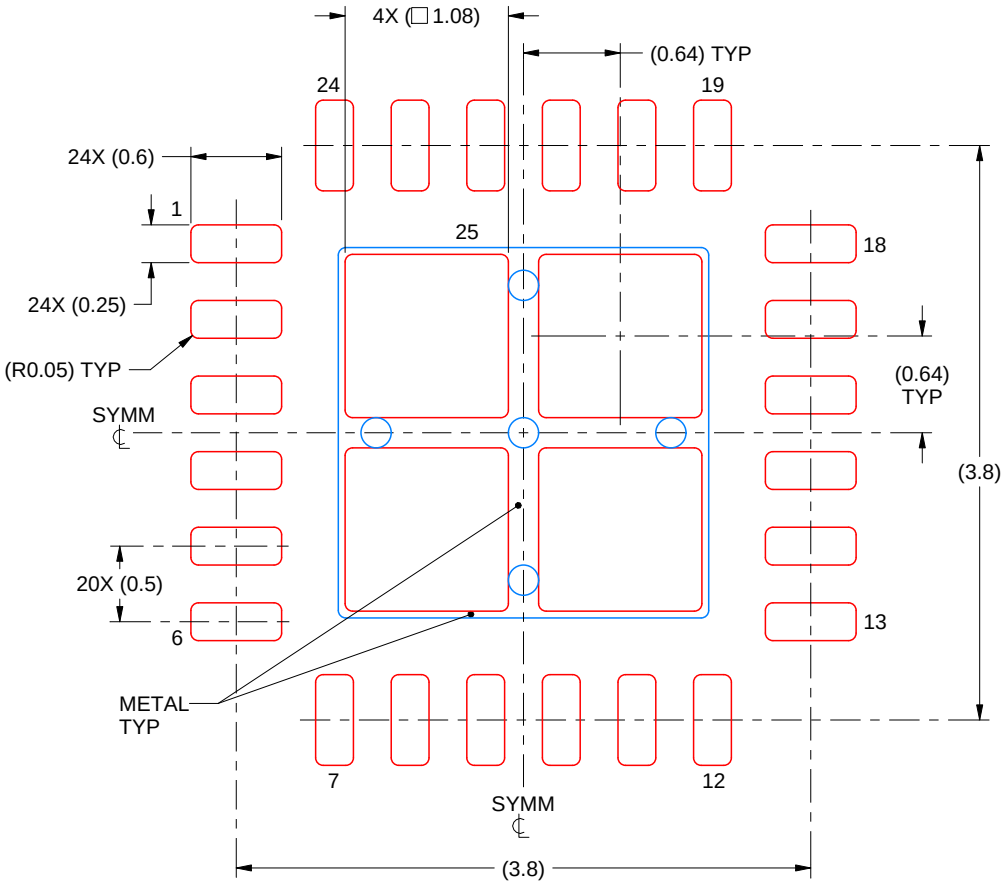



SOLDER MASK DETAILS

4219013/A 05/2017

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 25
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4219013/A 05/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

# 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月