DRV8860x 38V 8 通道串行接口低侧驱动器

1 特性

- 8 通道受到保护的低侧驱动器
  - 八个具有过流保护功能的 NMOS FET
  - 集成电感捕获二极管
  - 串行接口
  - 开路/短路负载检测（仅限 DRV8860）
  - 可配置 100% 输出时序
  - 可配置 PWM 占空比
- 持续电流驱动能力
  - 560mA（单通道开启）PW 及 PWP
  - 200mA（8 通道开启）PW
  - 330mA（8 通道开启）PWP
  - 支持并联配置
- 8V 至 38V 电源电压范围
- 用于防噪性能的输入数字噪声滤波器
- 内部数据回读功能，实现可靠控制
- 保护和诊断特性
  - 过流保护 (OCP)
  - 开路负载检测 (OL)
  - 过热关断 (OTS)
  - 欠压锁定 (UVLO)
  - 单个通道状态报告
  - 故障条件警报

2 应用

- 继电器、单极步进电机
- 螺线管、电磁驱动器
- 常见低侧开关应用
- 具有调光器功能的 LED 驱动器 (DRV8860A)

3 说明

DRV8860 提供了一个 8 通道低压侧驱动器，具有过电流保护和开路/短路负载检测功能。它具有可钳制电感负载产生的关断瞬态的内置二极管，可用于驱动单极步进电机、直流电机、继电器、螺线管或其他负载。

PWP 封装最多可以提供 330mA × 8 通道，PW 封装最多可以提供 200mA × 8 通道的持续输出电流。单通道可提供高达 560mA 的连续输出电流。

该器件提供了一个串行接口来控制 DRV8860 输出驱动器，配置内部设置寄存器并读取每个通道的故障状态。DRV8860 器件可通过菊花链连接在一起，从而使用单个串行接口。通电时间和保持 PWM 占空比也可以通过串行接口进行配置。与常开型解决方案相比，这些功能使运行温度更低。

提供用于过流保护、短路保护、欠压闭锁和过热保护的内部关断功能。DRV8860A 不包括开路负载检测。每个通道的故障信息可通过串行接口读取，并由外部故障引脚指示。

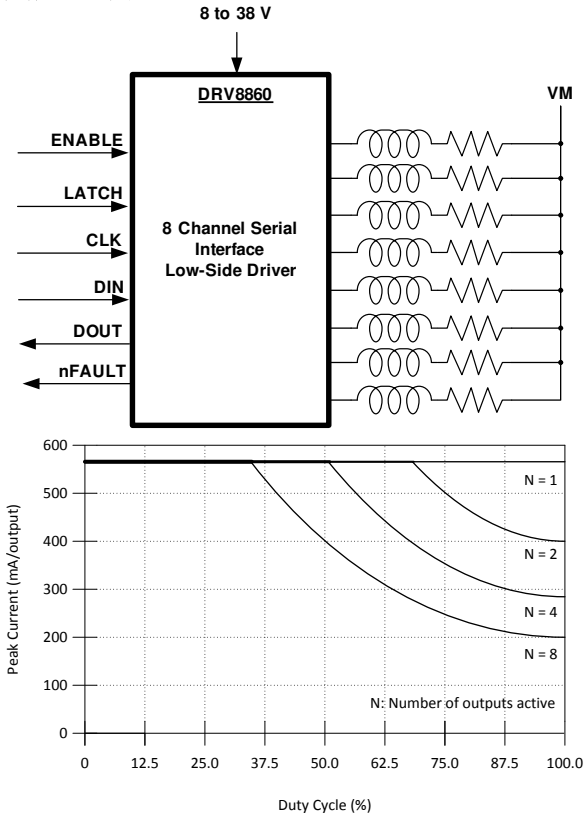
器件信息(1)

器件型号	封装	封装尺寸(2)
DRV8860	TSSOP (16)	5.00mm × 6.40mm
	HTSSOP (16)	5.00mm × 4.40mm
DRV8860A	TSSOP (16)	5.00mm × 6.40mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

简化版原理图



本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
引脚功能 3
4.1 外部组件 3
5 规格 5
5.1 绝对最大额定值 5
5.2 处理额定值 5
5.3 建议运行条件 5
5.4 热性能信息 (1) 5
5.5 电气特性 6
5.6 时序要求 6
5.7 典型特性 8
6 详细说明 9
6.1 概述 9
6.2 功能方框图 10
6.3 特性说明 11
6.4 器件功能模式 15
6.5 编程 16
7 寄存器映射 28
7.1 数据寄存器 28
7.2 故障寄存器 28
7.3 控制寄存器 28
8 应用和实施 30
8.1 应用信息 30
8.2 典型应用 30
8.3 布局 32
9 器件和文档支持 34
9.1 商标 34
10 修订历史记录 34
11 机械、封装和可订购信息 35

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

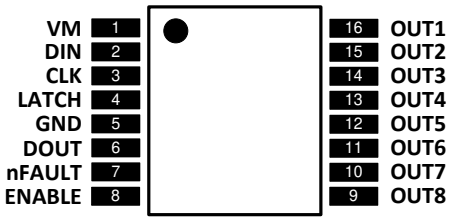


图 4-1. PW (TSSOP) 封装（顶视图）

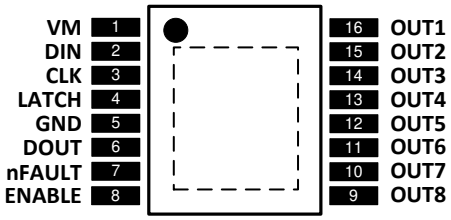


图 4-2. PWP (HTSSOP) 封装（顶视图）

引脚功能

名称	引脚	I/O (1)	说明	外部组件或连接
GND	5	—	器件接地	所有引脚都必须接地
VM	1	—	电机电源	连接到电机电源电压。使用一个 0.1 µ F 陶瓷电容器和一个 10 µ F 电解电容器旁路至 GND。
ENABLE	8	I	输出级启用控制输入	逻辑高启用输出，逻辑低禁用输出。当 ENABLE 为逻辑低电平时，可以读取和写入内部逻辑和寄存器。内部下拉电阻。
闩锁	4	I	串行锁存信号	请参阅串行通信波形。内部下拉电阻。
CLK	3	I	串行时钟输入	上升沿将数据时钟输入器件，以进行写入操作。下降沿在时钟沿将数据从器件输出，用于读取操作。内部下拉电阻。
DIN	2	I	串行数据输入	来自控制器的串行数据输入。内部下拉电阻。
DOUT	6	O	串行数据输出	到控制器的串行数据输出。带有内部上拉电阻的开漏输出。
nFAULT	7	OD	故障	在故障条件下时为逻辑低电平。开漏输出需要外部上拉电阻。 故障：OCP、OTS、UVLO、OL（仅限 DRV8860）
OUT1	16	O	低侧输出 1	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT2	15	O	低侧输出 2	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT3	14	O	低侧输出 3	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT4	13	O	低侧输出 4	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT5	12	O	低侧输出 5	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT6	11	O	低侧输出 6	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT7	10	O	低侧输出 7	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间
OUT8	9	O	低侧输出 8	NFET 输出驱动器。将外部负载连接到此引脚和 VM 之间

(1) 方向：I = 输入，O = 输出，OD = 漏极开路输出

4.1 外部组件

元件	引脚 1	引脚 2	推荐
$C_{(VM1)}$	VM	GND	额定电压为 VM 的 0.1µF 陶瓷电容器
			额定电压为 VM 的 10µF 电解电容器

Copyright © 2026 Texas Instruments Incorporated

元件	引脚 1	引脚 2	推荐
$R_{(nFAULT)}$	V3P3 (1)	nFAULT	> 4.7kΩ

(1) V3P3 不是 DRV8860 上的引脚，但开漏输出 nFAULT 需要 V3P3 电源电压上拉。

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2) (3)

		最小值	最大值	单位
电源电压范围	VM	-0.3	40	V
数字输入引脚电流范围	ENABLE、LATCH、CLK、DIN	0	20	mA
数字输出引脚电压范围	DOUT、nFAULT	-0.5	7	V
数字输出引脚电流	DOUT、nFAULT	-0.5	7	V
输出电压范围	OUTx	-0.3	40	V
输出电流范围	OUTx	受内部限制		A
工作虚拟结温范围，T_J		-40	150	°C

(1) 应力超出“绝对最大额定值”下所列的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于最大绝对额定值条件下会影响器件的可靠性。
(2) 所有电压值都是以网络接地端为基准。
(3) 必须遵循功率耗散和热限值

5.2 处理额定值

			最小值	最大值	单位
T_{stg}	贮存温度范围		-60	150	°C
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001，所有引脚 (1)	-2	2	kV
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚 (2)	-500	500	V

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
VM	电机电源电压范围	8		38	V
I_{OUT}	低侧驱动器电流能力			560	mA
T_A	工作环境温度范围	-40		85	°C

5.4 热性能信息 (1)

在自然通风条件下的工作温度范围内测得（除非另有说明）

热指标		TSSOP	HTSSOP	单位
		PW（16 引脚）	PWP（16 引脚）	
Θ_{JA}	结至环境热阻	103	40.9	°C/W
$R_{\theta JC(TOP)}$	结至外壳（顶部）热阻	37.9	28.5	°C/W
$R_{\theta JB}$	结至电路板热阻	48	23.2	°C/W
Ψ_{JT}	结至顶部特征参数	3	0.9	°C/W
Ψ_{JB}	结至电路板特征参数	47.4	23.0	°C/W
$R_{\theta JC(BOTTOM)}$	结至外壳（底部）热阻	不适用	3.0	°C/W

(1) 有关新旧热指标的更多信息，请参阅 IC 封装热指标应用报告，SPRA953。

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性

T_A = 25°C，在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
电源						
$I_{(VM)}$	VM 工作电源电流	VM = 24V		3	4.5	mA
$V_{(UVLO)}$	VM 欠压锁定电压	VM 上升			8.2	V
逻辑电平输入（DIN、CLK、LATCH、ENABLE）						
V_{IL}	输入低电压		0		0.7	V
V_{IH}	输入高电压		1.5		5.3	V
V_{HYS}	输入迟滞		100			mV
I_{IL}	输入低电流	V_{IN} = 0	-20		20	µA
I_{IH}	输入高电流	V_{IN} = 3.3V			100	µA
R_{PD}	输入下拉电阻			100		kΩ
nFAULT，DOUT 输出（漏极开路输出）						
V_{OL}	输出低电压	I_O = 5mA			0.5	V
I_{OH}	输出高电平漏电流	V_O = 3.3V，nFAULT	-1		1	µA
R_{PU}	输入上拉电阻	仅 DOUT（上拉至内部 5.7V）		1.4		kΩ
低侧 FET 驱动器						
$R_{ds(on)}$	FET 导通电阻	VM = 24V，I_O = 150mA，T_J = 25°C		1.5		Ω
		VM = 24V，I_O = 150mA，T_J = 85°C		1.8		
I_{OFF}	关断状态漏电流	VM = 24V，T_J = 25°C，DRV8860	0	30		µA
		VM = 24V，T_J = 25°C，DRV8860A	-0.5		0.5	
高侧续流二极管						
V_F	二极管正向电压	VM = 2 4V，I_O = 150mA，T_J = 25°C		0.9		V
保护电路						
I_{OCP}	过流保护跳变电平	单独监控每个通道		620		mA
I_{OL}	开路负载检测下拉电流	每通道，仅限 DRV8860		30		µA
V_{OL}	开路负载检测阈值电压	每通道，仅限 DRV8860		1.2		V
T_{TSD}	热关断温度	裸片温度	150	160	180	°C
T_{HYS}	热关断迟滞	裸片温度		35		°C
PWM 斩波频率						
f_{PWM}	PWM 斩波频率	占空比 > 25%	45	50	55	kHz
		占空比为 25%	22	25	28	
		占空比为 12.5%	11	12.5	14	

5.6 时序要求

			最小值	典型值	最大值	单位
t_F	下降时间	I_O = 150mA，VM = 24V，电阻负载	50		300	ns
t_{OCP}	过流保护抗尖峰脉冲时间	VM = 24V	2.0	3.0	3.85	µs
t_{OL}	开路负载检测抗尖峰脉冲时间	单独监控每个通道	14	17	20	µs

Copyright © 2026 Texas Instruments Incorporated

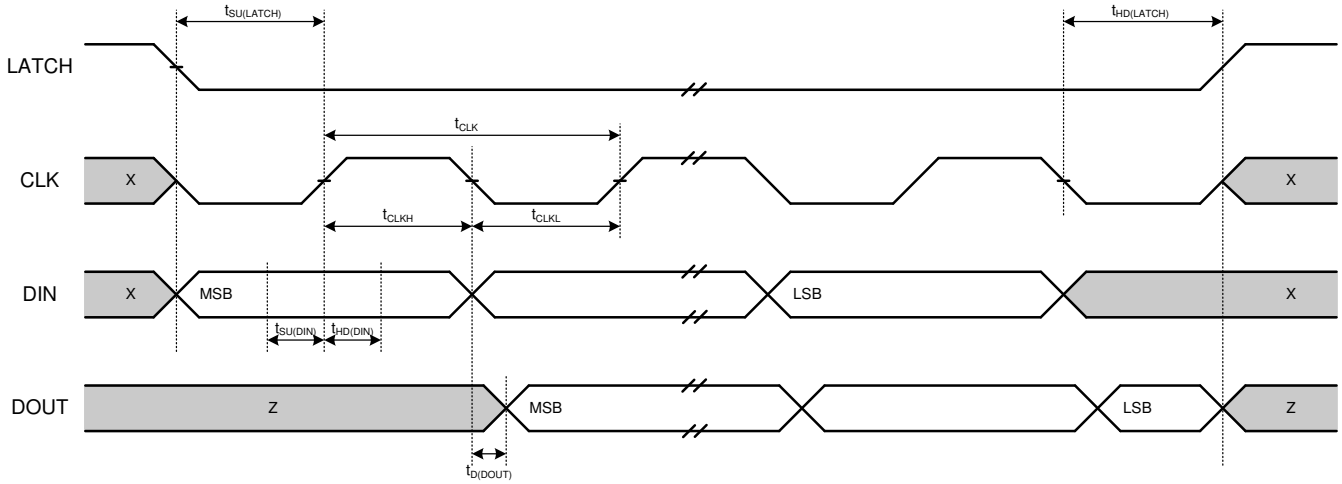


图 5-1. 串行接口

表 5-1. 串行时序

编号	参考位号	说明	最小值	典型值	最大值	单位
1	t_{CLK}	CLK 周期时间	5			µs
2	t_{CLKH}	CLK 高电平时间	2.5			µs
3	t_{CLKL}	CLK 低电平时间	2.5			µs
4	$t_{SU(DIN)}$	设置时间，DIN 至 CLK	1			µs
5	$t_{H(DIN)}$	保持时间，DIN 至 CLK	1			µs
6	$t_{SU(LATCH)}$	设置时间，LATCH 至 CLK	1			µs
7	$t_{H(LATCH)}$	保持时间，LATCH 至 CLK	1			µs
8	$t_{OFF(LATCH)}$	写入和读取之间的非活动时间	2			µs
9	$t_{D(DOUT)}$	延迟时间，CLK 到 DOUT			1.5	µs

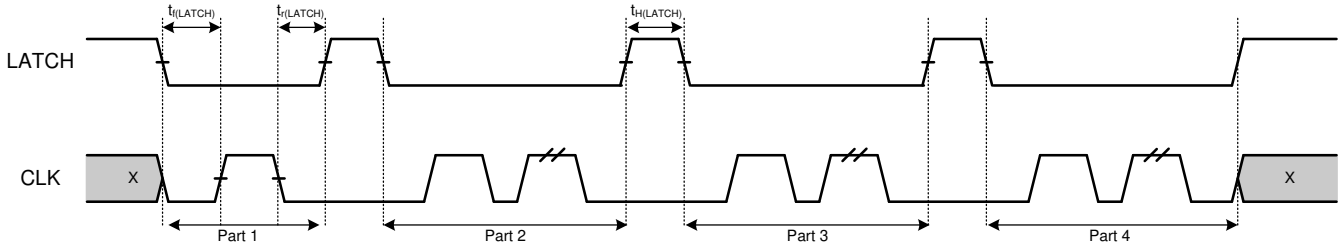


图 5-2. 特殊命令

表 5-2. 特殊命令

编号	参考位号	说明	最小值	典型值	最大值	单位
10	$t_{f(LATCH)}$	LATCH 下降至 CLK 上升	1			µs
11	$t_{r(LATCH)}$	CLK 下降至 LATCH 上升	1			µs
12	$t_{H(LATCH)}$	LATCH 高电平时间	2			µs

Copyright © 2026 Texas Instruments Incorporated

5.7 典型特性

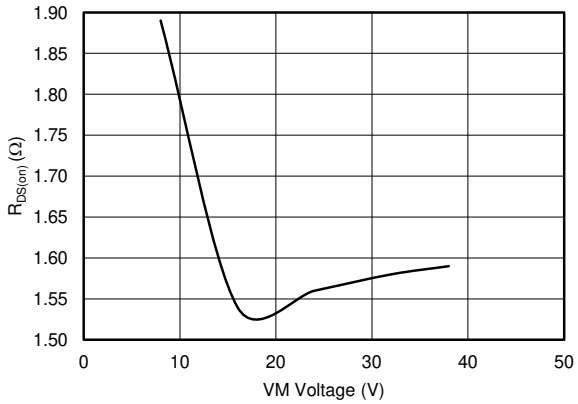


图 5-3. 输出导通电阻

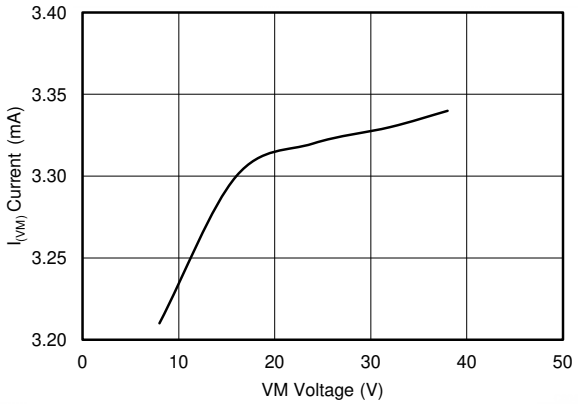


图 5-4. VM 工作电源电流

Copyright © 2026 Texas Instruments Incorporated

6 详细说明

6.1 概述

DRV8860 是一款具有过流保护及开路/短路检测功能的集成式 8 通道低侧驱动器。它具有可钳制电感负载产生的关断瞬态的内置二极管，可用于驱动单极步进电机、直流电机、继电器、螺线管或其他负载。

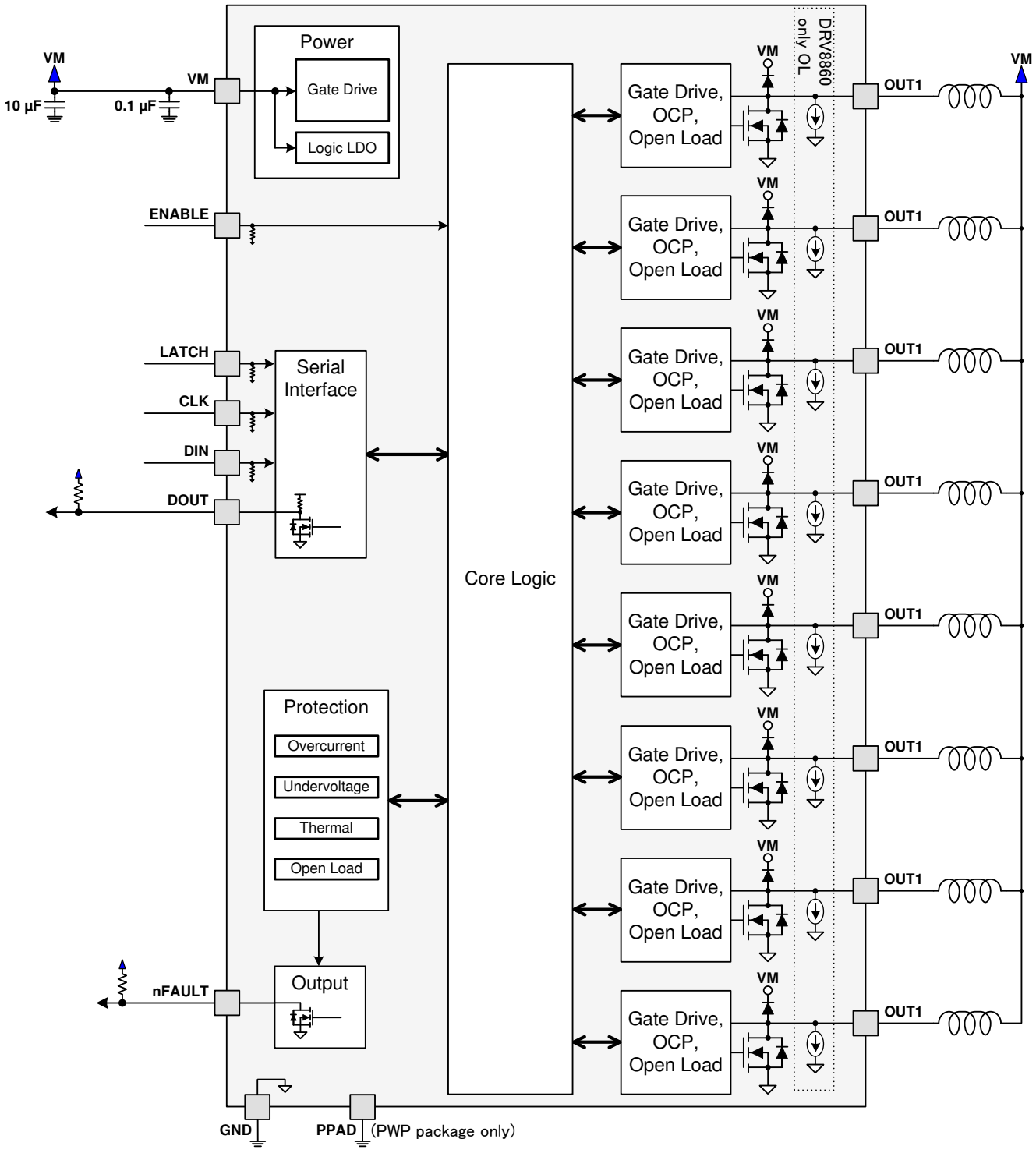
DRV8860 可提供高达 200mA x 8 通道的连续输出电流。电流驱动能力随着 PWM 占空比的降低而提高。单通道可提供高达 560mA 的连续输出电流。有关详细信息，请参阅电流能力表。

该器件提供了一个串行接口来控制 DRV8860 输出驱动器，配置内部寄存器设置并读取每个通道的故障状态。多个 DRV8860 器件可通过菊花链连接在一起，从而使用单个串行接口。通电时间和保持 PWM 占空比也可以通过串行接口进行配置。与传统的常开型解决方案相比，这些功能使运行温度更低。

提供内部停机功能，用于过电流保护、短路保护、欠压锁定和过温。DRV8860 可诊断开路负载条件。DRV8860A 不包括开路负载检测。每个通道的故障信息可通过串行接口读取，并由外部故障引脚指示。

Copyright © 2026 Texas Instruments Incorporated

6.2 功能方框图



Copyright © 2026 Texas Instruments Incorporated

6.3 特性说明

6.3.1 建议输出电流

DRV8860 电流能力将取决于多个系统应用参数，例如系统环境温度、最大外壳温度和总体输出占空比。PWP 封装通过 PowerPAD™ 提供了更好的散热能力；因此与采用 PW 封装的器件相比，它能驱动更高的输出电流或在略低的温度下运行。

输出电流建议（PW 封装）T_A = 25°C	
配置	**输出电流能力**
1x 输出开启（100% 占空比）	566mA
2 个输出开启（100% 占空比）	每路输出 400mA
4 个输出开启（100% 占空比）	每路输出 283mA
8 个输出开启（100% 占空比）	每路输出 200mA

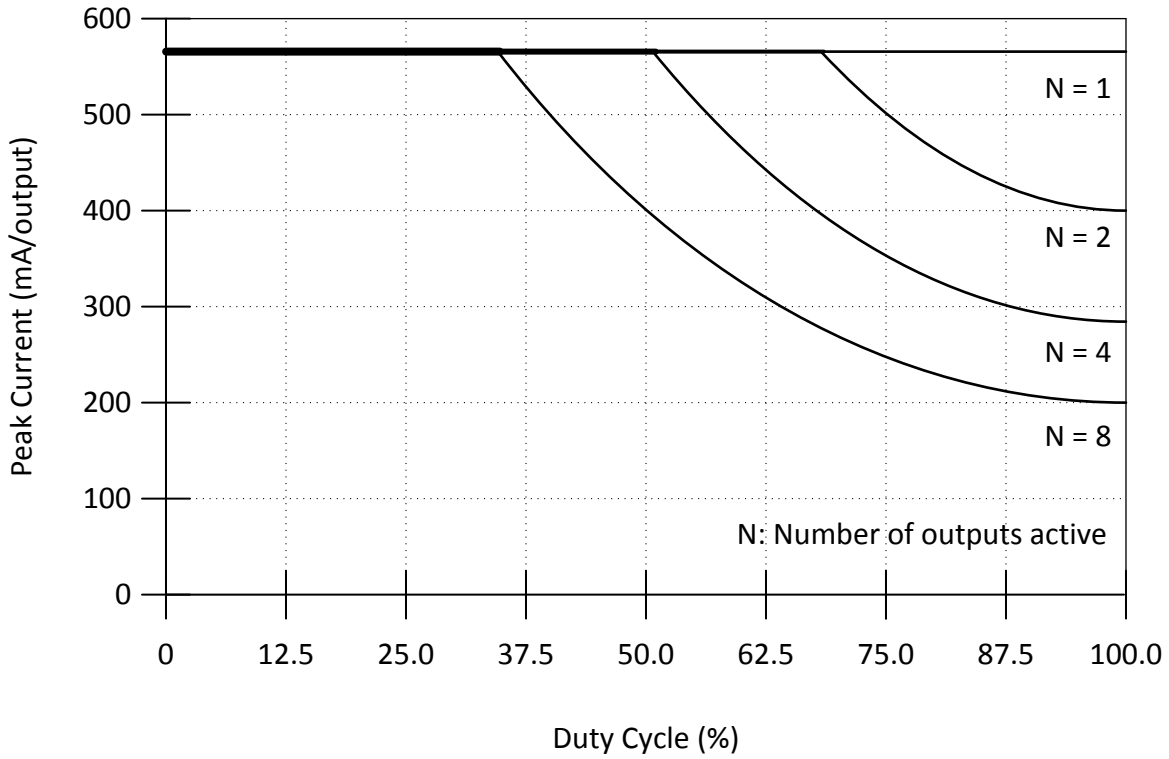


图 6-1. PW 封装的输出电流容量与占空比间的关系

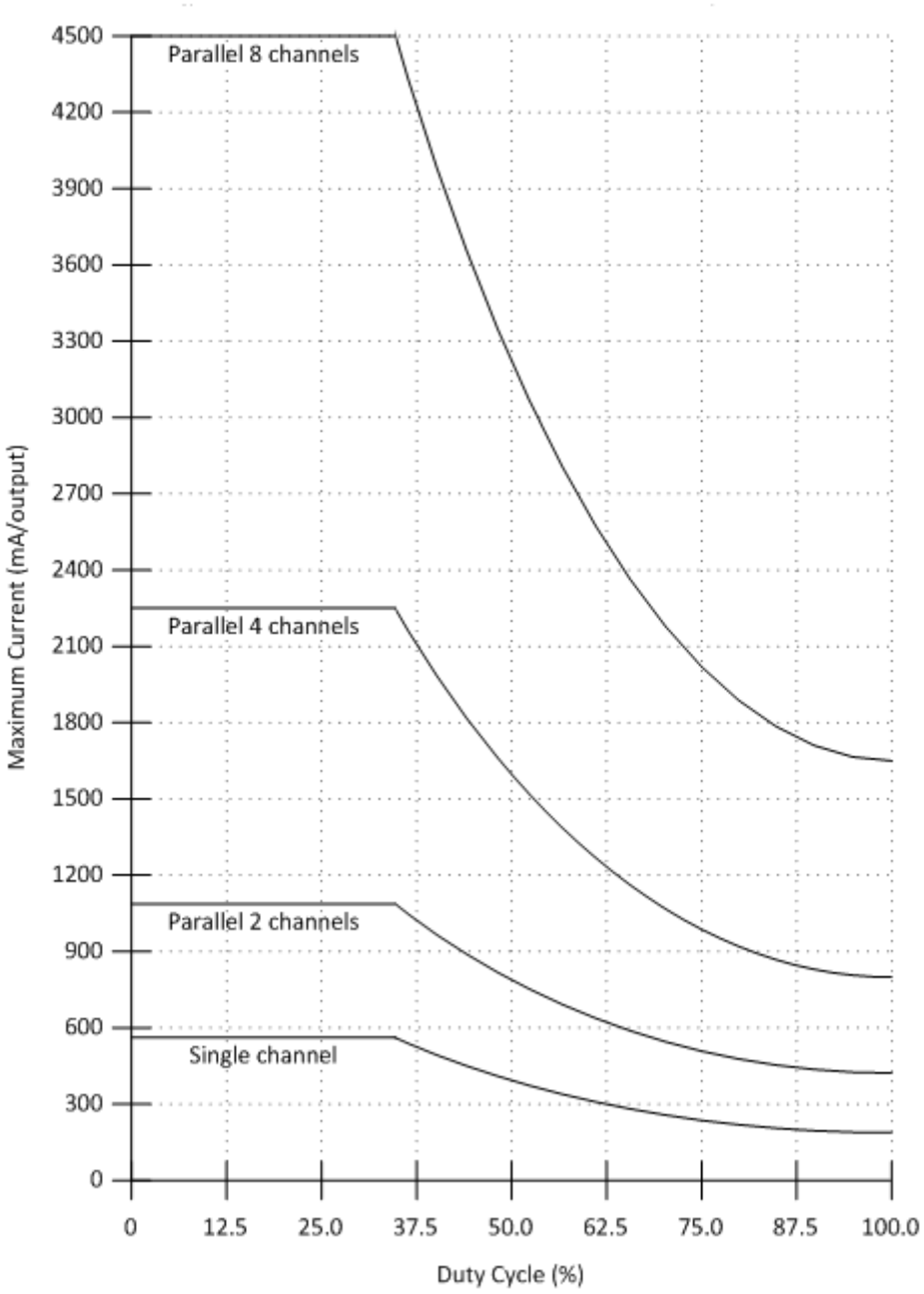


图 6-2. 为 DRV8860PW 并联输出时的最大电流容量与占空比间的关系

Copyright © 2026 Texas Instruments Incorporated

6.3.2 菊花链连接

可以将两个或更多个 DRV8860 器件连接在一起，以使用单个串行接口。链中第一个设备的 SDATOUT 引脚连接到下一个器件的 SDATIN 引脚。SCLK、LATCH、RESET 和 nFAULT 引脚连接在一起。

图 6-3 和图 6-4 中显示了单个器件以及菊花链连接中的两个器件的配置时序图。

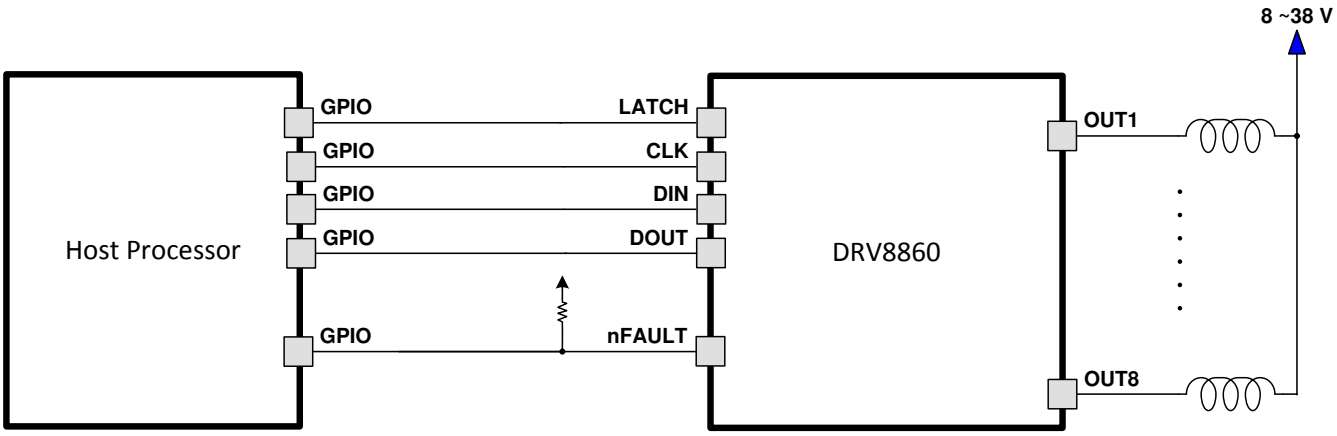


图 6-3. 单器件连接

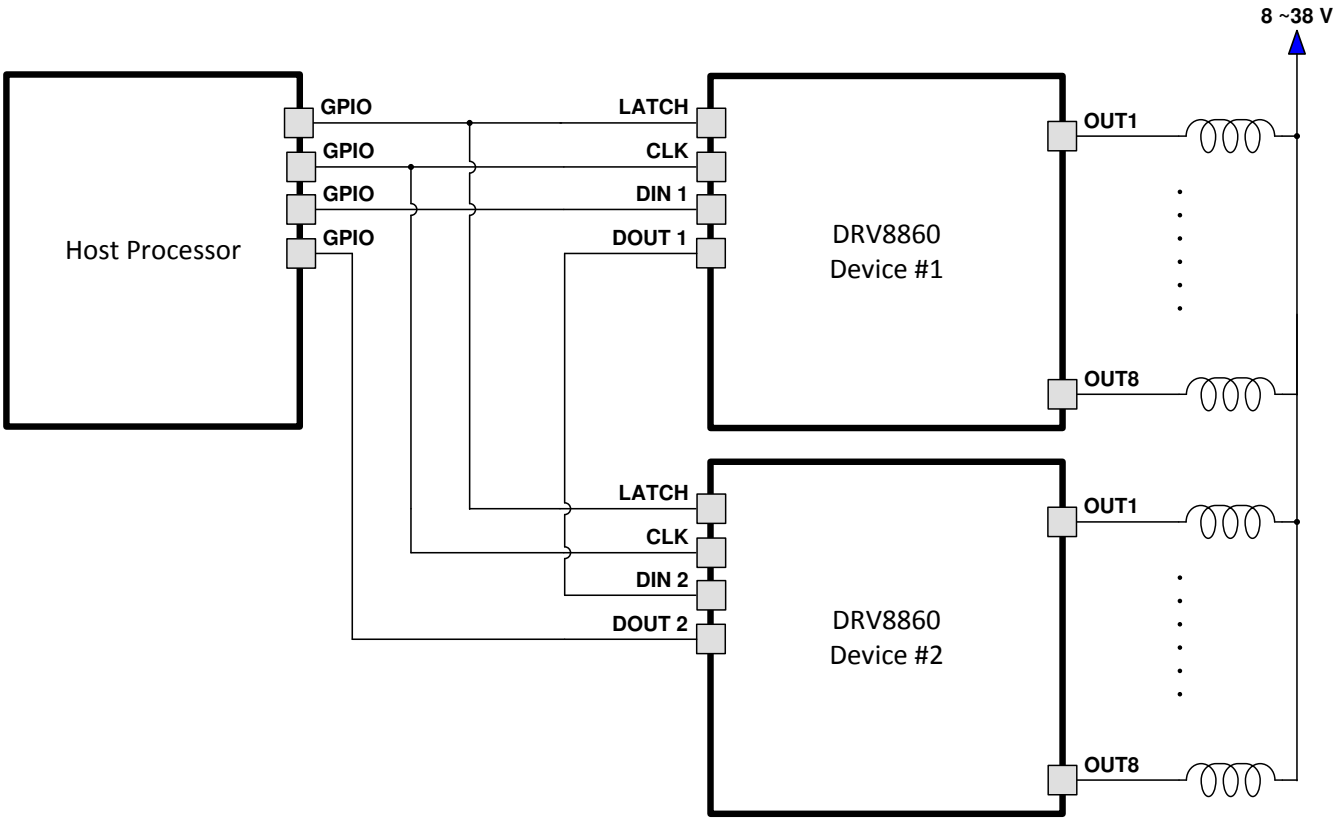


图 6-4. 菊花链连接

6.3.3

6.3.4 保护电路

DRV8860 可完全防止欠压、过流和过热事件。

6.3.4.1 过流保护 (OCP)

当输出电流超过 OCP 触发电平时，相应的通道将自动关闭。nFault 引脚将设置为低电平，故障寄存器中的相应 OCP 标志将设置为 1。

只要通过将数据寄存器位设置为“0”来关闭相应的输出，过电流故障就会自动清除。或者，故障复位特殊命令也会清除该值。在任一种情况下，一旦故障寄存器中的所有位都被清除，nFAULT 就会被释放。

6.3.4.2 开路负载检测 (OL) - 仅限 DRV8860

当任何输出处于关闭状态 (相应的数据寄存器位被设置为“0”) 时，电流阱会以大约 30μA 的频率下拉节点。如果检测到引脚上的电压低于 1.2V，则报告开路负载情况。nFAULT 被驱动为低电平，并且设置与特定通道对应的故障寄存器 (F8:F1) 的 OL 位。

只要通过将数据寄存器位设置为“1”打开相应的输出，就会自动清除开路负载故障。或者，故障复位特殊命令也会清除该值。在任一种情况下，一旦故障寄存器中的所有位都被清除，nFAULT 就会被释放。

6.3.4.3 热关断 (TSD)

如果内核温度超过安全限值，则会禁用所有输出并将 nFAULT 引脚驱动为低电平。一旦内核温度下降到安全水平，就将自动恢复运行。恢复运行后，nFAULT 引脚被释放。

6.3.4.4 欠压锁定 (UVLO)

每当 VM 引脚上的电压降至低于欠压锁定阈值电压时，器件中的所有电路都会被禁用，并且所有内部逻辑被复位。当 VM 上升到 UVLO 阈值以上时，将恢复运行。在这种情况下，nFAULT 不会被置位。

6.3.4.5 数字噪声滤波器

DRV8860 在所有数字输入端都具有内部噪声滤波器。在有噪声的系统中，噪声可能会干扰串行菊花链接口。如果没有输入滤波器，此噪声可能会导致意外的行为或输出状态。数字输入滤波器能够消除不需要的噪声频率，同时支持通过串行接口进行快速通信。

Copyright © 2026 Texas Instruments Incorporated

6.4 器件功能模式

6.4.1 内部寄存器

DRV8860 由一个简单串行接口控制。运行期间使用了三个寄存器组：数据寄存器、控制寄存器及故障寄存器。寄存器数据移动流和方向将受特殊命令的影响。

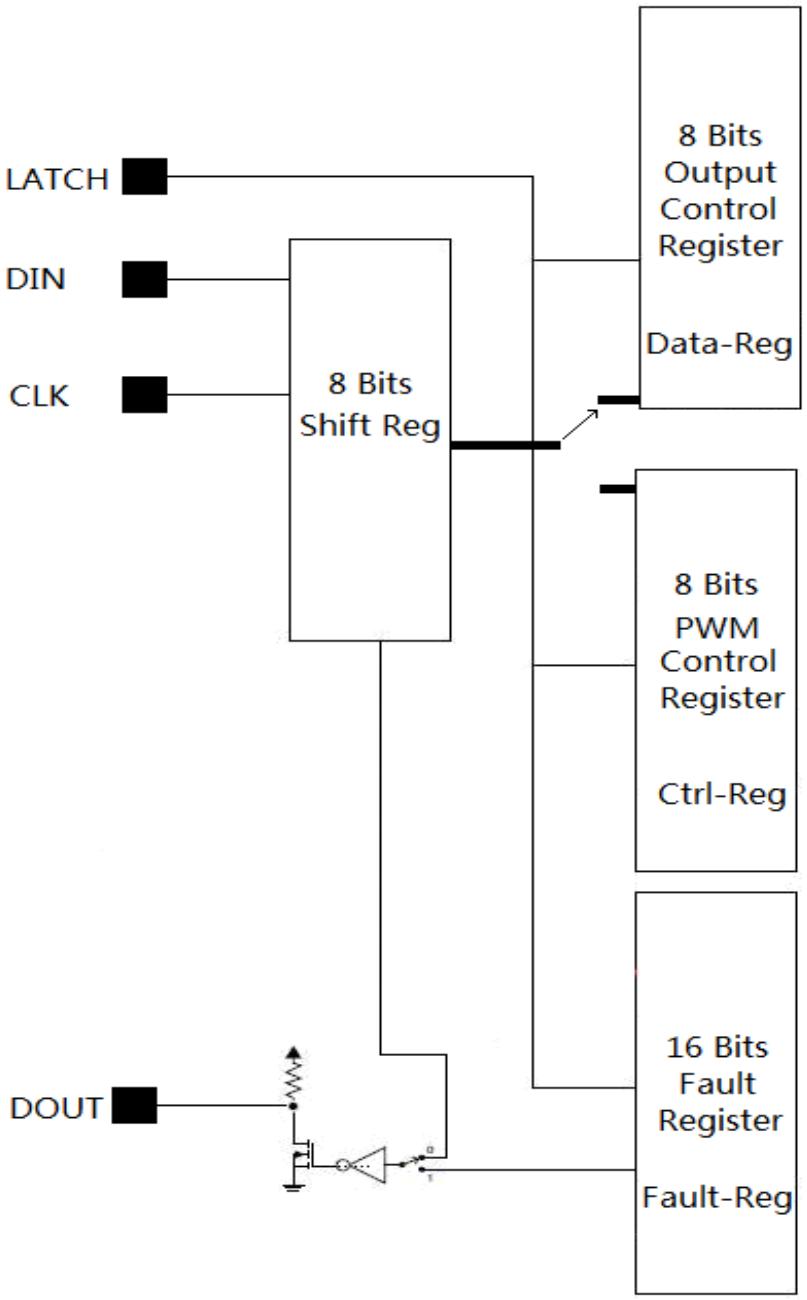


图 6-5. 寄存器数据移动

在默认条件下，8 位移位寄存器数据会移入输出控制寄存器 DATA-REG。

Copyright © 2026 Texas Instruments Incorporated

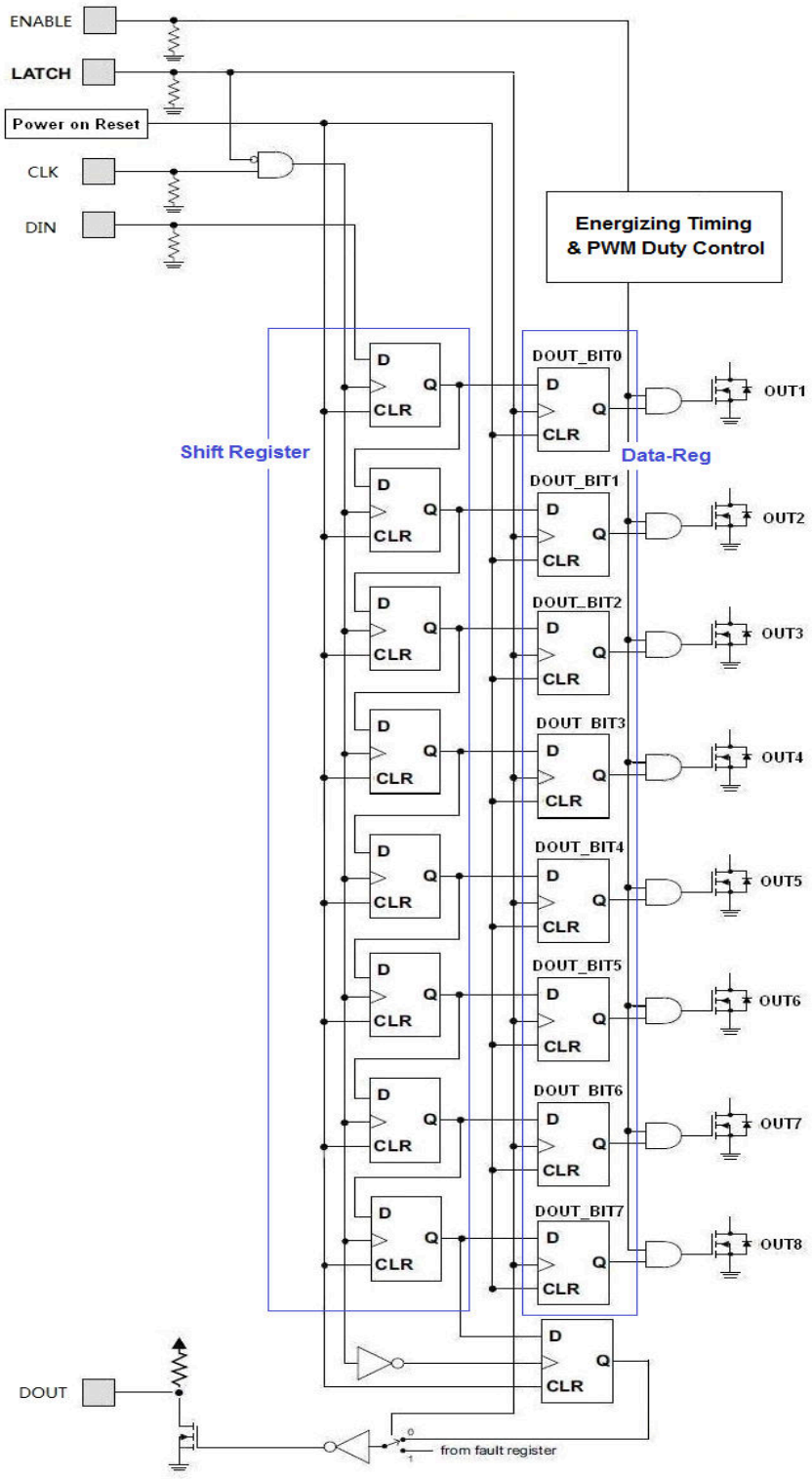


图 6-6. 8 位移位寄存器数据移动

6.5 编程

Copyright © 2026 Texas Instruments Incorporated

6.5.1 串行控制接口

DRV8860 采用菊花链串行接口。数据被锁存到 LATCH 引脚上升沿的寄存器中。当写入时，数据在 CLK 的上升沿被计时，当读取时，数据则在 CLK 的下降沿被计时。

6.5.1.1 数据写入波形

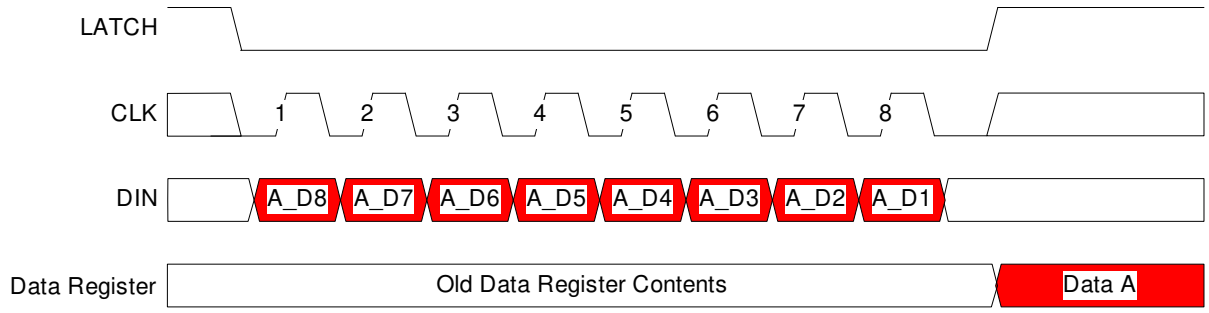


图 6-7. 写入数据寄存器 – 单个器件

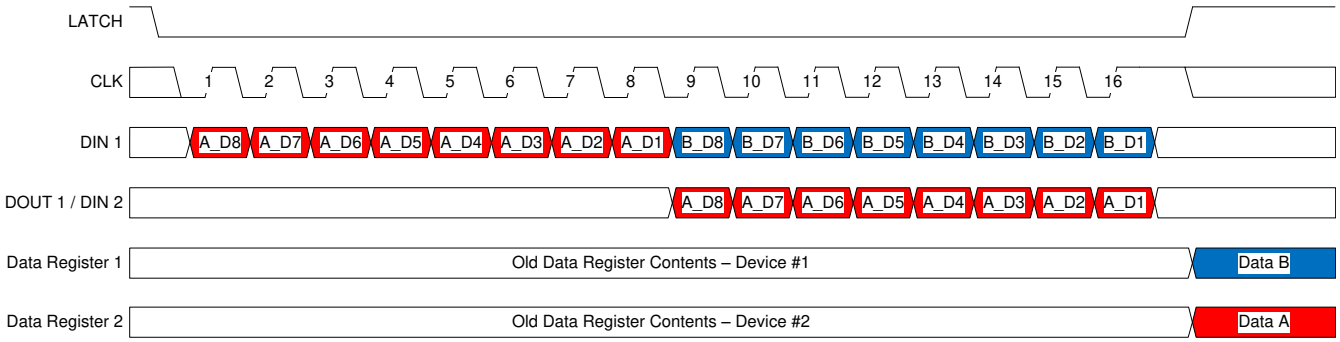


图 6-8. 写入数据寄存器 – 菊花链

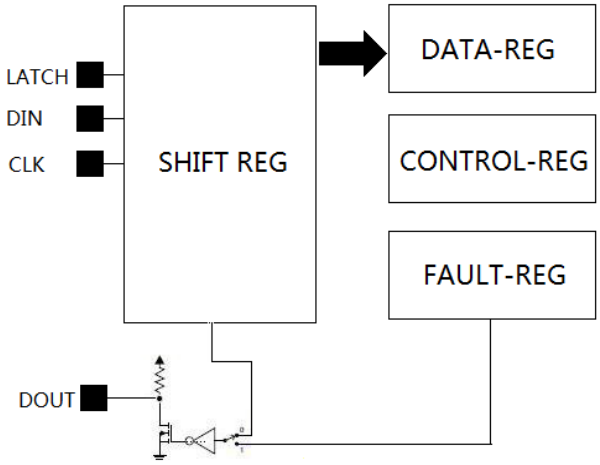


图 6-9. 写入数据寄存器 – 数据流

Copyright © 2026 Texas Instruments Incorporated

6.5.1.2 故障寄存器读取波形

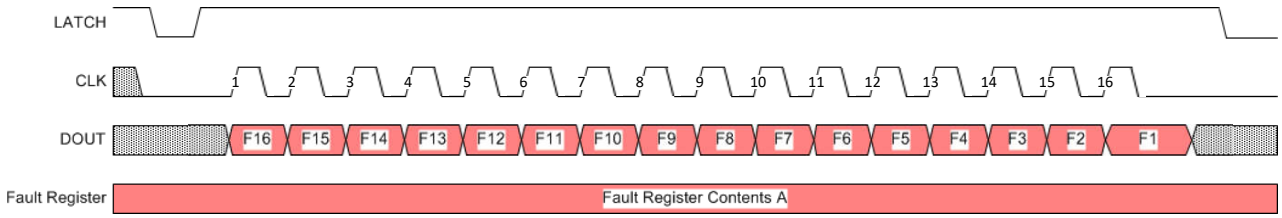


图 6-10. 读取故障寄存器 – 单个器件

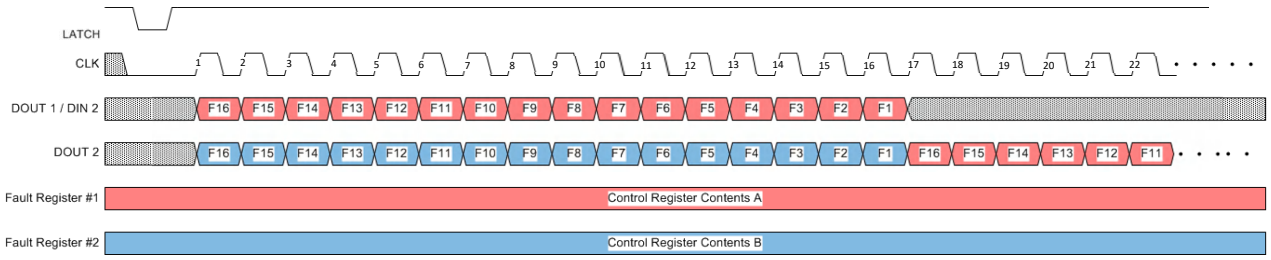


图 6-11. 读取故障寄存器 – 菊花链

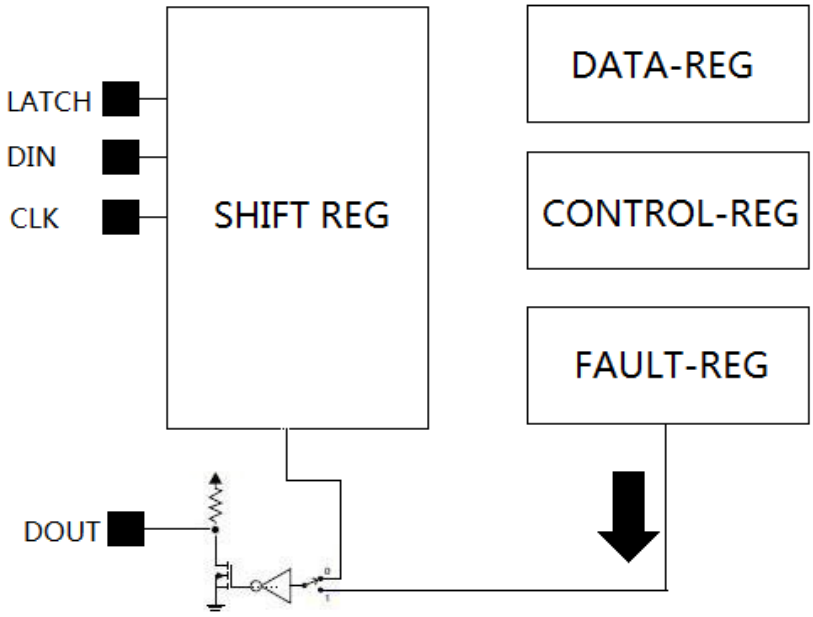


图 6-12. 读取故障寄存器 – 数据流

Copyright © 2026 Texas Instruments Incorporated

6.5.1.3 特殊命令

除了输出开/关控制和故障状态读回之外，DRV8860 还具有特殊功能，可使系统更加稳健或节能。这些函数将需要特殊的命令来启动器件或者配置内部寄存器。

有 5 个特殊命令：

1. 写入控制寄存器命令
2. 读取控制寄存器命令
3. 读取数据寄存器命令
4. 故障寄存器复位命令
5. PWM 启动命令

CLK 和 LATCH 引脚上的特殊波形模式将发出特殊命令，如下所示

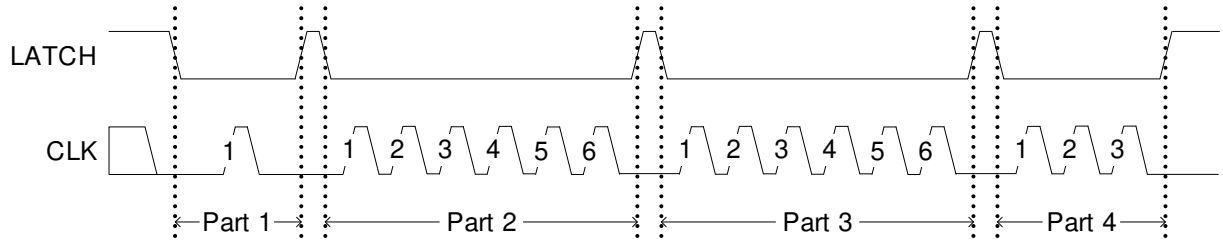


图 6-13. 特殊命令

特殊命令	每个器件中的 CLK 周期			
	第 1 部分	第 2 部分	第 3 部分	第 4 部分
写入控制寄存器	1	2	2	3
读取控制寄存器	1	4	2	3
读取数据寄存器	1	4	4	3
故障寄存器复位	1	2	4	3
PWM 启动	1	6	6	3

Copyright © 2026 Texas Instruments Incorporated

6.5.1.3.1 特殊命令：写入控制寄存器

发出写入控制寄存器命令后，以下串行数据将锁存到时序和占空比控制寄存器中。

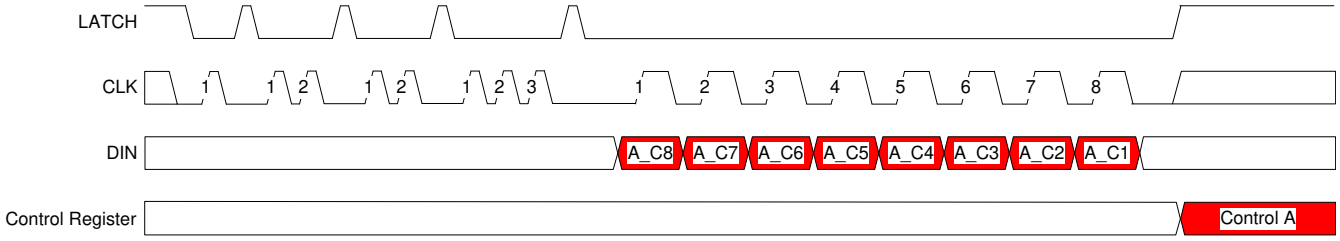


图 6-14. 写入控制寄存器 – 单个器件

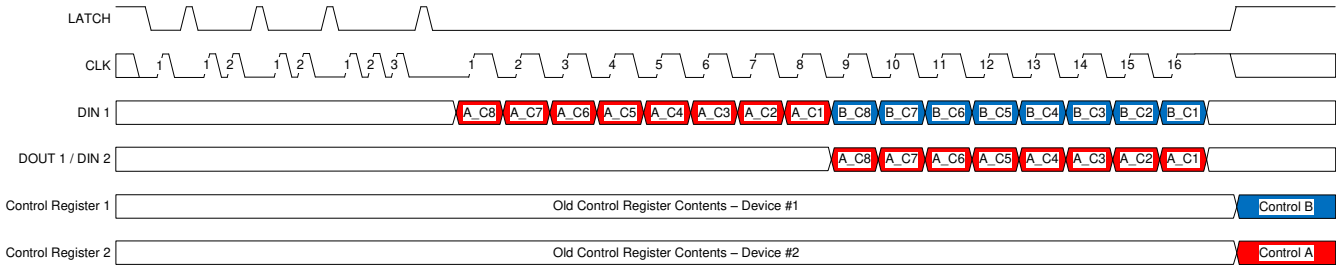


图 6-15. 写入控制寄存器 – 菊花链

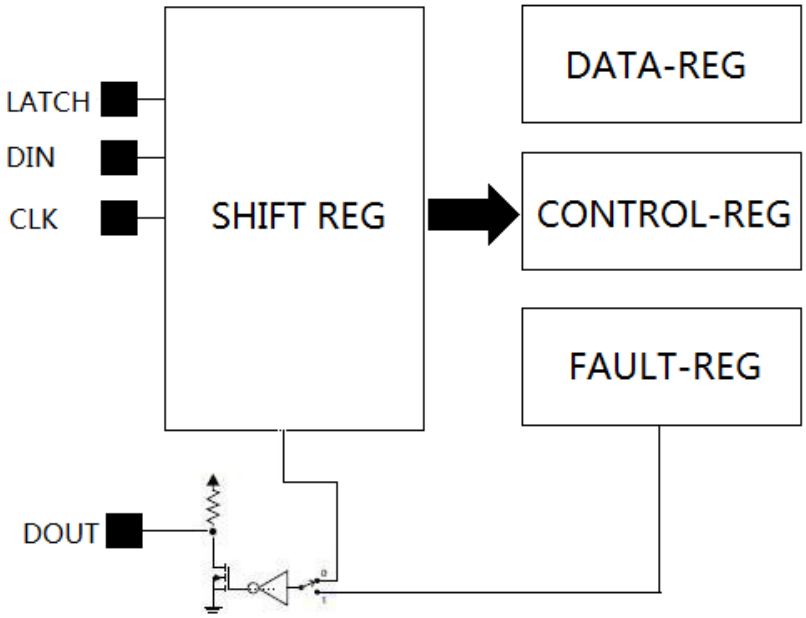


图 6-16. 写入控制寄存器 – 数据流

Copyright © 2026 Texas Instruments Incorporated

6.5.1.3.2 特殊命令：读取控制寄存器

发出读取控制寄存器命令后，控制寄存器内容将复制到内部移位寄存器，在 CLK 之后将该内容从 DOUT 引脚移出。这为系统提供了一种机制来验证控制寄存器是否正确编程。

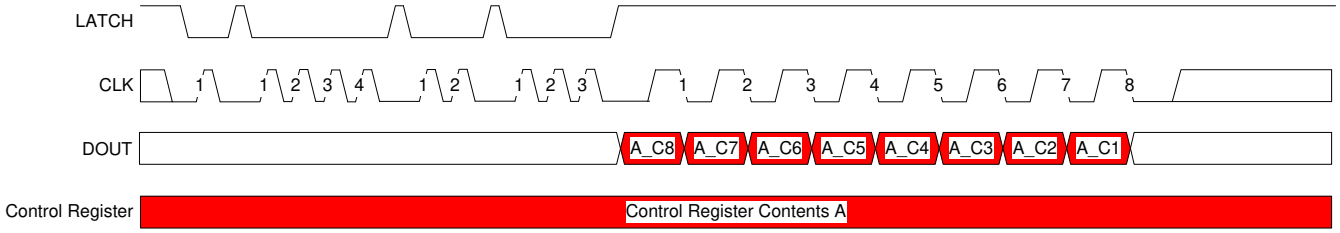


图 6-17. 读取控制寄存器 – 单个器件

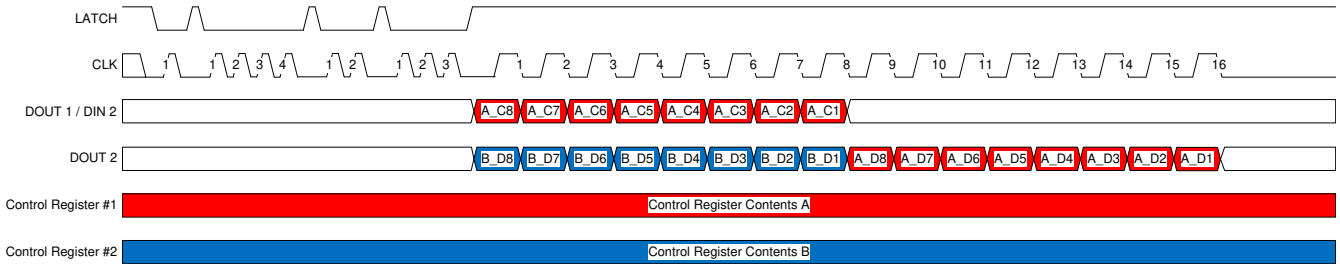


图 6-18. 读取控制寄存器 – 菊花链

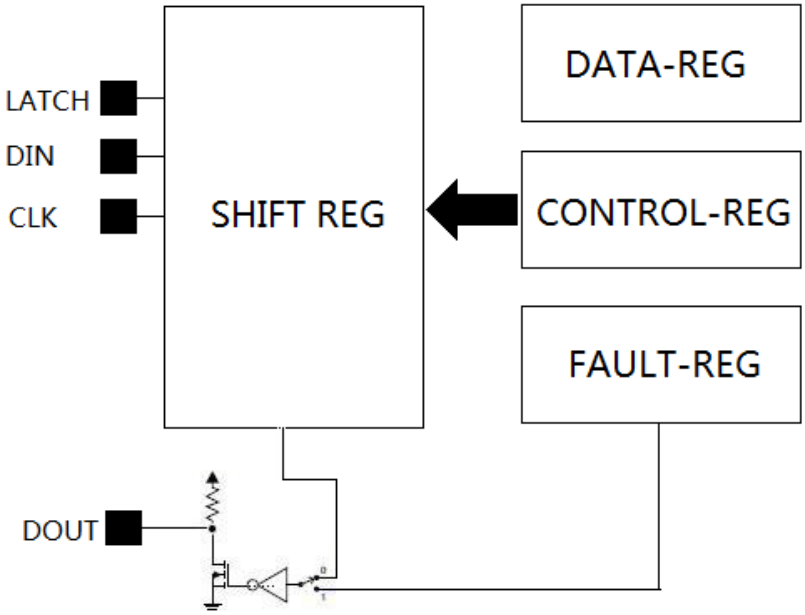


图 6-19. 读取控制寄存器 – 数据流

Copyright © 2026 Texas Instruments Incorporated

6.5.1.3.3 特殊命令：读取数据寄存器

发出读取数据寄存器命令后，内部输出数据寄存器内容将复制到内部移位寄存器，在 CLK 之后将该内容从 DOUT 引脚移出。这为系统提供了一种机制来验证输出数据是否正确编程。这可使系统在噪声大的系统中更加稳健。

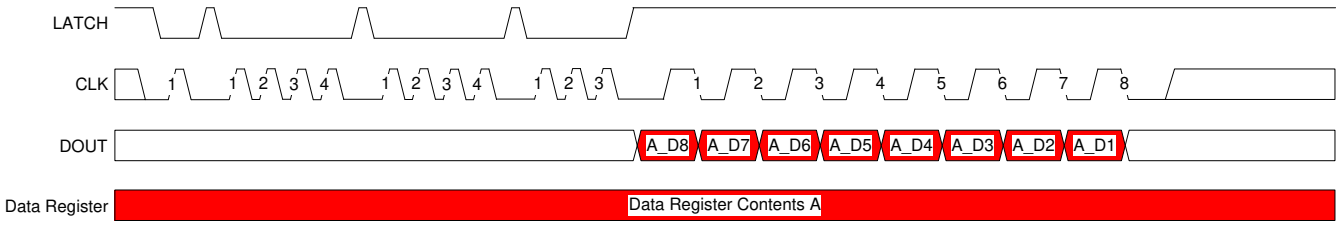


图 6-20. 读取数据寄存器 – 单个器件

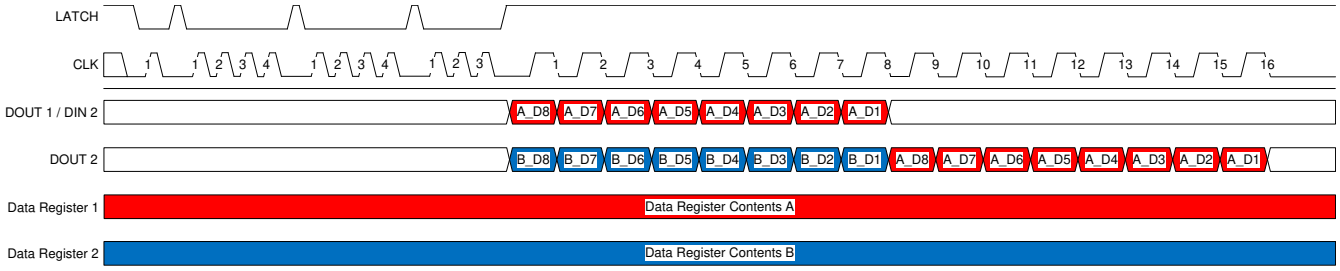


图 6-21. 读取数据寄存器 – 菊花链

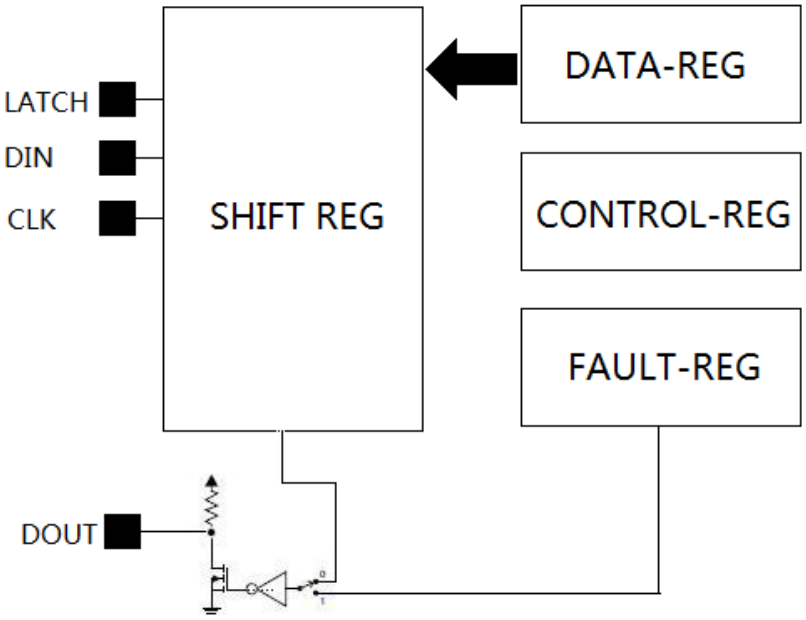


图 6-22. 读取数据寄存器 – 数据流

Copyright © 2026 Texas Instruments Incorporated

6.5.1.3.4 特殊命令：故障寄存器复位

发出故障寄存器复位命令时，内部 16 位故障寄存器将被清除。系统可以用此方法一次性清除每个链接器件中的所有故障条件。

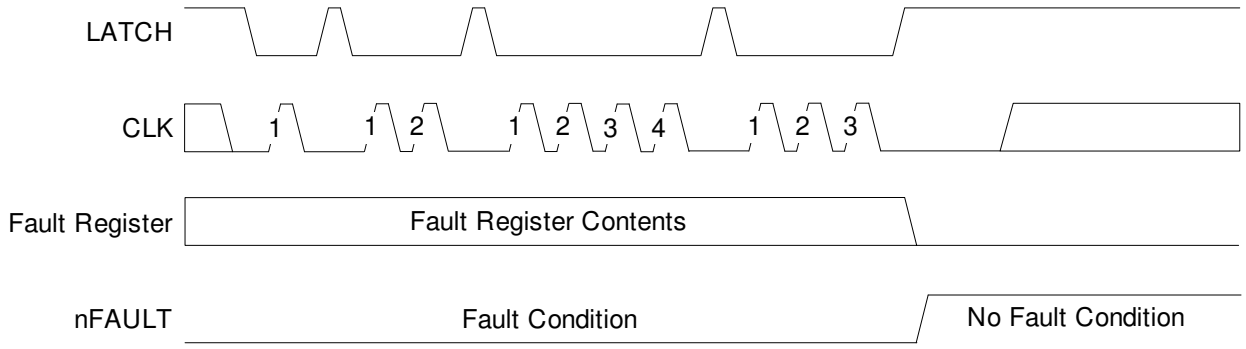


图 6-23. 故障寄存器复位

6.5.1.3.5 特殊命令：PWM 启动

发出故障寄存器复位命令时，输出通道将忽略通电时间，并根据控制寄存器中的设置直接进入 PWM 模式。

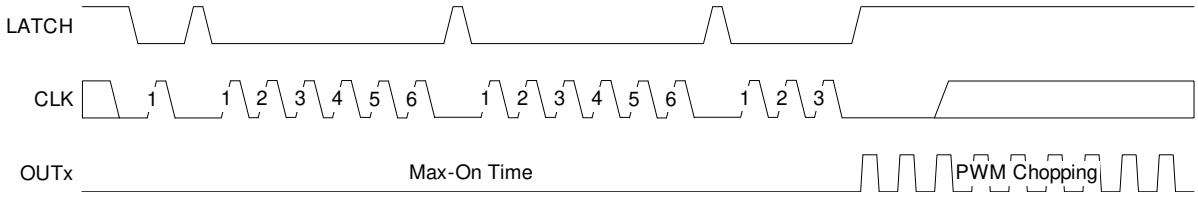


图 6-24. PWM 启动命令

Copyright © 2026 Texas Instruments Incorporated

6.5.1.4 输出通电和 PWM 控制

器件输出由两个阶段定义：通电相位及 PWM 相位。

在通电阶段，通道在由控制寄存器位 C4:C1. 设置的持续时间内以 100% 占空比开启。

在 PWM 斩波阶段，PWM 占空比由控制寄存器位 C7:C5 定义。

控制寄存器中每个位的行为如表 6-1 中所述。

表 6-1. 控制寄存器设置

C8	C7	C6	C5	C4	C3	C2	C1	值	说明	
0	X	X	X	X	X	X	X	不适用	输出始终处于通电模式	
1	X	X	X	0	0	0	0	0ms	不通电，从 PWM 斩波开始	
1	X	X	X	0	0	0	1	3ms	设置切换到 PWM 相位之前的通电时间（100% 占空比）	
1	X	X	X	0	0	1	0	5ms		
1	X	X	X	0	0	1	1	10ms		
1	X	X	X	0	1	0	0	15ms		
1	X	X	X	0	1	0	1	20ms		
1	X	X	X	0	1	1	0	30ms		
1	X	X	X	0	1	1	1	50ms		
1	X	X	X	1	0	0	0	80ms		
1	X	X	X	1	0	0	1	110ms		
1	X	X	X	1	0	1	0	140ms		
1	X	X	X	1	0	1	1	170ms		
1	X	X	X	1	1	0	0	200ms		
1	X	X	X	1	1	0	1	230ms		
1	X	X	X	1	1	1	0	260ms		
1	X	X	X	1	1	1	1	300ms		
1	0	0	0	X	X	X	X	0%	通电相位后输出关闭	
1	0	0	1	X	X	X	X	12.50%	12.5kHz	设置 PWM 斩波占空比。DC 是低侧 FET 导通的占空比。
1	0	1	0	X	X	X	X	25.00%	25kHz	
1	0	1	1	X	X	X	X	37.50%	50kHz	
1	1	0	0	X	X	X	X	50.00%		
1	1	0	1	X	X	X	X	62.50%		
1	1	1	0	X	X	X	X	75.00%		
1	1	1	1	X	X	X	X	87.50%		

有五种操作情况，如图 6-25 至图 6-29 所述。

输出以 100% 占空比开启。

Copyright © 2026 Texas Instruments Incorporated

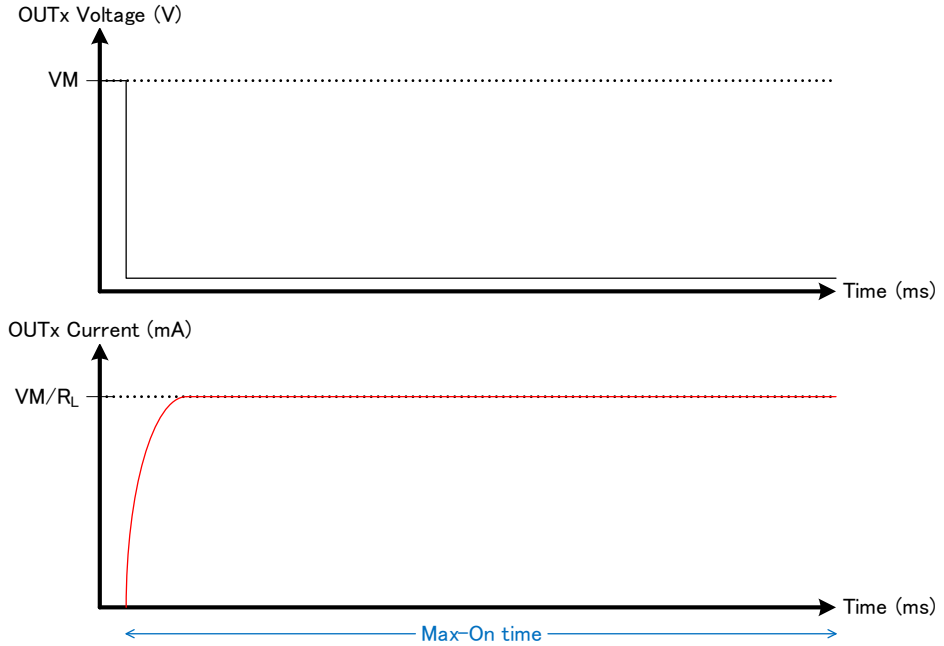


图 6-25. 用例 1：计时器使能位 (C8) 为 0（默认值）

输出在 PWM 斩波模式下开启，占空比由控制寄存器位 C7:C5 定义。

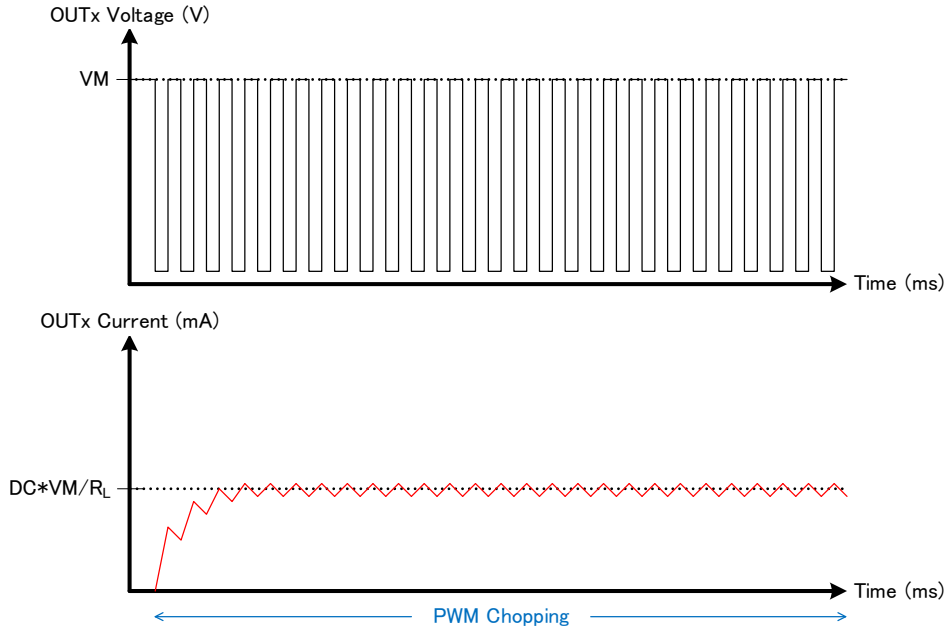


图 6-26. 用例 2：计时器使能位 (C8) 为 1，通电时序位 (C4:C1) 为 0000

Copyright © 2026 Texas Instruments Incorporated

输出在通电模式下以 100% 占空比开启，持续时间由控制寄存器位 C4:C1 设置。计时器到期后，输出切换到 PWM 斩波模式，PWM 占空比由控制寄存器位 C7:C5 定义。

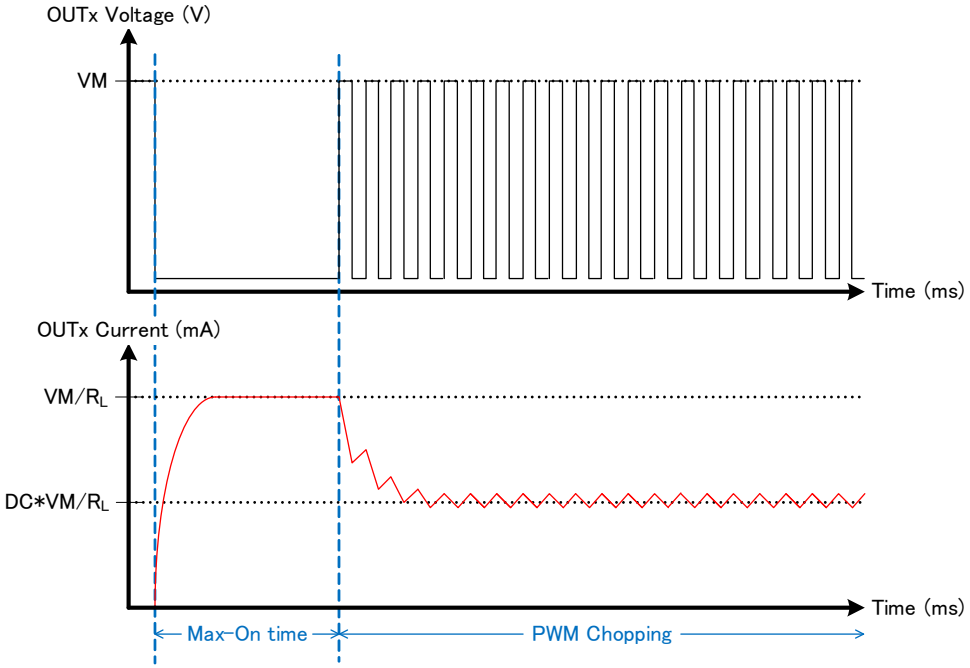


图 6-27. 用例 3：计时器使能位 (C8) 为 1，通电时序位 (C4：C1) 为 NOT 0000，PWM 占空比位 (C7:C5) 为 NOT 000

输出在通电模式下以 100% 占空比开启，持续时间由控制寄存器位 C4:C1 设置。计时器到期后，输出关闭。

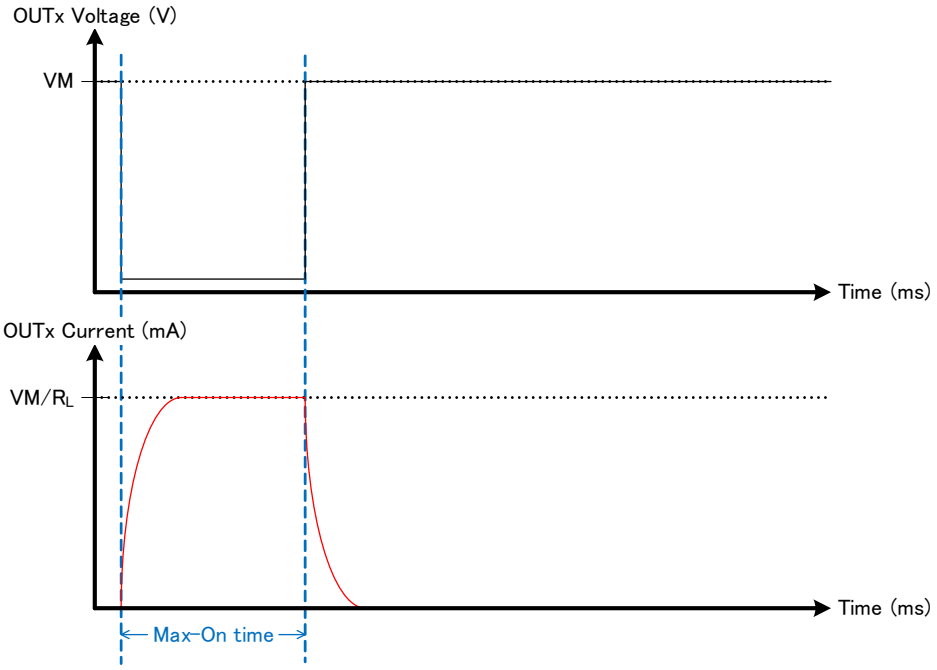


图 6-28. 用例 4：计时器使能位 (C8) 为 1，通电时序位 (C4：C1) 为 NOT 0000，PWM 占空比位 (C7:C5) 为 00

Copyright © 2026 Texas Instruments Incorporated

6.5.1.4.1 使用的 PWM 启动特殊命令

输出在通电模式下以 100%占空比开启，+并且计时器会启用且持续时间由控制寄存器位 C4:C1 设置。如果在计时器到期之前接收到 PWM 启动特殊命令，则输出将切换到 PWM 斩波模式，其 PWM 占空比由控制寄存器位 C7:C5 定义。如果计时器到期且未收到 PWM 启动，则无论其他 PWM 启动命令如何，器件都将保持通电模式。

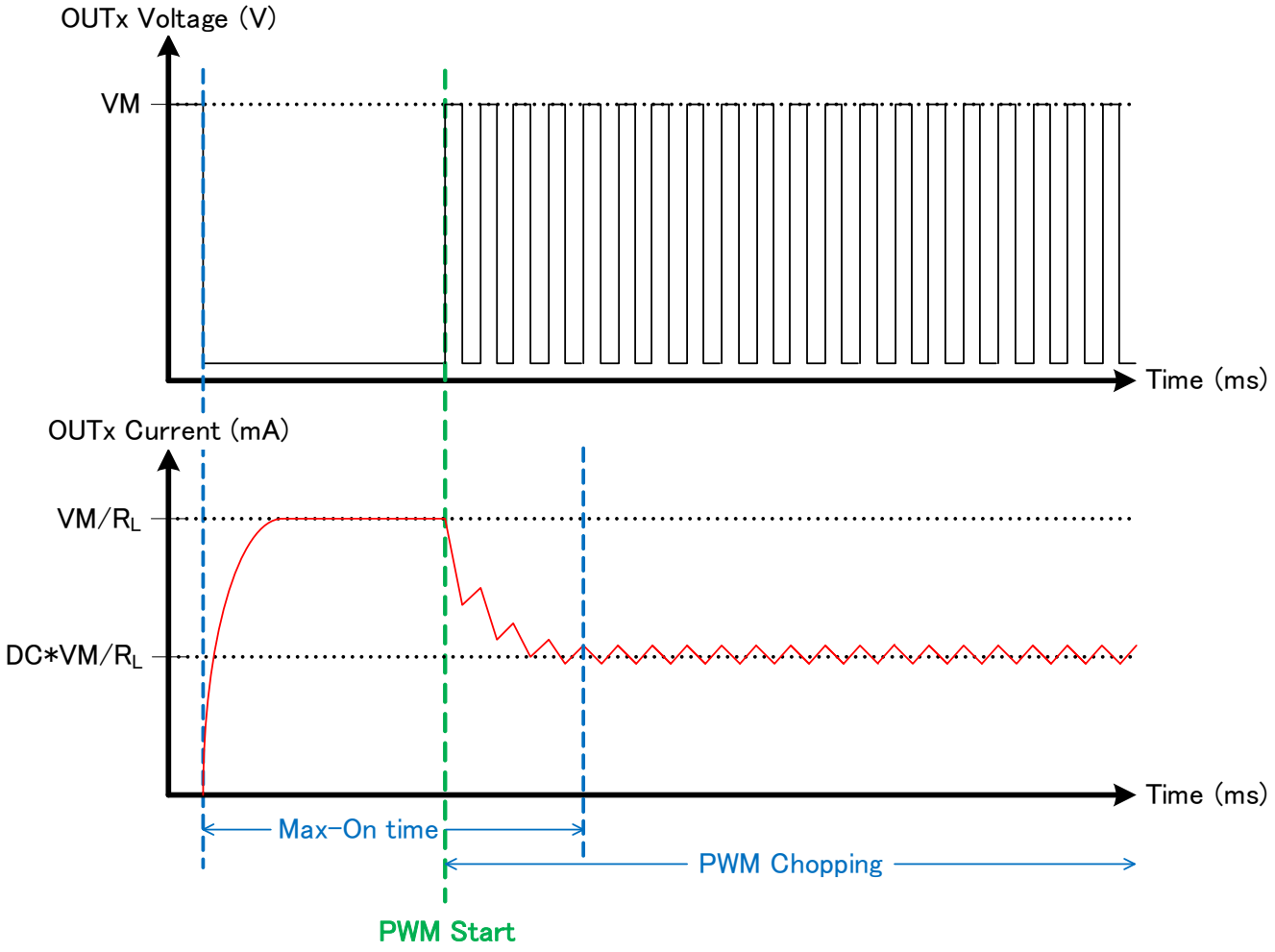


图 6-29. 用例 5：计时器使能位 (C8) 为 0，通电时序位 (C4：C1) 为 NOT 0000，PWM 占空比位 (C7:C5) 为 NOT 000

Copyright © 2026 Texas Instruments Incorporated

7 寄存器映射

7.1 数据寄存器

数据寄存器用于控制八个输出中每一个输出的状态：

图 7-1. 数据寄存器

D8	D7	D6	D5	D4	D3	D2	D1
OUT8	OUT7	OUT6	OUT5	OUT4	OUT3	OUT2	OUT1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

LEGEND：R/W = 读取/写入；R = 只读；-n = 复位后的值

当任何位为“1”时，相应的输出将有效。当任何位为“0”时，输出将处于非活动状态。

数据寄存器是串行接口的默认写入位置。为了从此寄存器读回数据，使用了数据寄存器读数特殊命令。

7.2 故障寄存器

可以读取故障寄存器以确定是否存在任何通道的故障情况。OCP 是一种过流故障，OLD 是一种开路负载故障。DRV8860A 不包括 OLD

图 7-2. 故障寄存器

F16	F15	F14	F13	F12	F11	F10	F9
OUT8 OCP	OUT7 OCP	OUT6 OCP	OUT5 OCP	OUT4 OCP	OUT3 OCP	OUT2 OCP	OUT1 OCP
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
F8	F7	F6	F5	F4	F3	F2	F1
OUT8 OL	OUT7 OL	OUT6 OL	OUT5 OL	OUT4 OL	OUT3 OL	OUT2 OL	OUT1 OL
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

LEGEND：R/W = 读取/写入；R = 只读；-n = 复位后的值

发生任何故障时，nFAULT 引脚将被驱动为低电平，相应的故障寄存器位将被设置为“1”。OCP 是指示过流故障的标志。ODP 是指示开路负载故障的标志。

故障位可以通过两种方法复位：

1. 清除所有故障位的特殊命令“FAULT RESET”。
2. 将数据寄存器设置为 ON 会清除相应的 OLD 位（仅限 DRV8860）
   将数据寄存器设置为 OFF 将清除相应的 OCP 位。

7.3 控制寄存器

控制寄存器用于调整输出的通电时间及 PWM 占空比：

图 7-3. 控制寄存器

C8	C7	C6	C5	C4	C3	C2	C1
全差分使能	PWM 占空比控制			通电时间控制			
R/W	R/W			R/W			

LEGEND：R/W = 读取/写入；R = 只读；-n = 复位后的值

特殊命令“WRITE CONTROL REGISTER”用于对控制寄存器进行编程。

Copyright © 2026 Texas Instruments Incorporated

特殊命令“READ CONTROL REGISTER”用于读回控制寄存器内容。

Copyright © 2026 Texas Instruments Incorporated

8 应用和实施

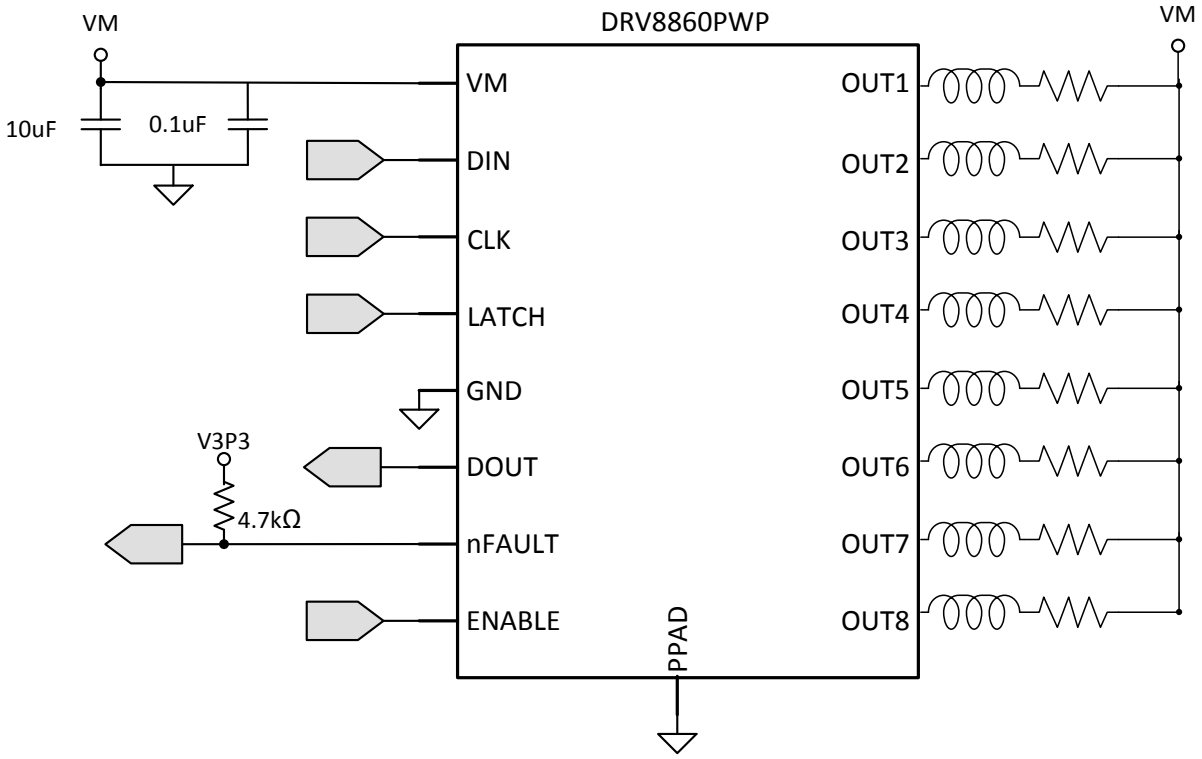
备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

DRV8860 是一款具有保护功能的八通道低侧驱动器。下面的设计是 DRV8860 的一种常见应用。

8.2 典型应用



8.2.1 设计要求

表 8-1. 设计参数

参数	值
输入电压范围	8V 至 38V
电流	每通道 330mA

Copyright © 2026 Texas Instruments Incorporated

8.2.2 详细设计过程

8.2.2.1 驱动电流

电流路径从 VM 经由负载进入低侧灌电流驱动器。一个受电方中的功率耗散 I^2R 损耗使用方程式 1 计算。

$$P_D = I^2 \times R_{DS(on)} \quad (1)$$

8.2.3 应用曲线

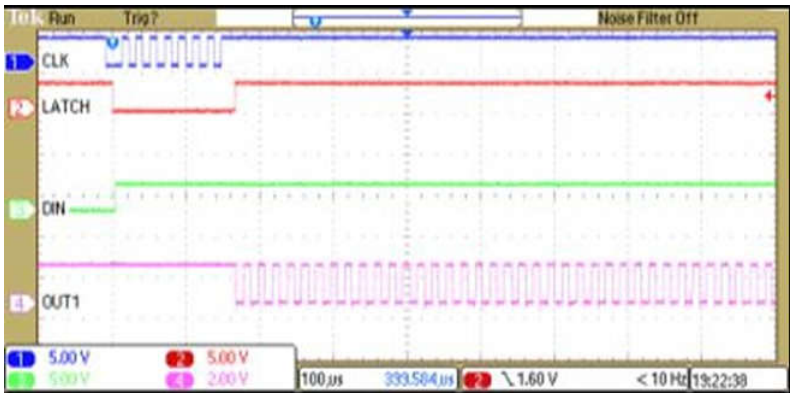


图 8-1. PWM 操作

电源相关建议

DRV8860 设计为在 8 至 38V 的输入电源电压 (VM) 范围内运行。额定电压为 VM 的 0.1µF 陶瓷电容器必须尽可能靠近 VM 引脚放置。除了局部去耦电容器外，还需要额外的大容量电容，并且必须根据应用要求相应地调整该电容的大小。

确定大容量电容器的大小是电机驱动系统设计中的重要因素。它取决于多种因素，包括：

- 电源类型
- 可接受的电源电压纹波
- 电源接线中的寄生电感
- 负载类型
- 负载启动电流

电源和电机驱动系统之间的电感会限制电源的电流变化速率。如果局部大容量电容太小，系统将以电压变化的方式对电机中的电流不足或过剩电流作出响应。用户应调整大容量电容的大小，以满足可接受的电压纹波水平。

数据表通常会给出建议值，但需要进行系统级测试来确定容量合适的大容量电容器。

Copyright © 2026 Texas Instruments Incorporated

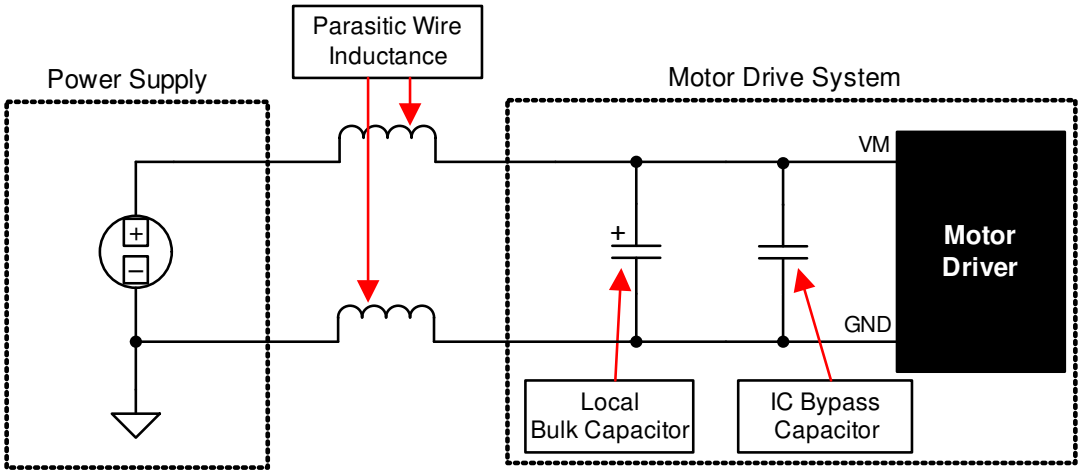


图 8-2. 带外部电源的电机驱动系统示例设置

8.1 电源和逻辑时序

DRV8860 的加电没有特定的顺序。在施加 VM 之前，可以存在数字输入信号。VM 应用于 DRV8860 后，它根据控制引脚的状态开始运行。

8.3 布局

8.3.1 布局指南

- VM 引脚应通过低 ESR 陶瓷旁路电容器旁路至 GND，该电容器的建议电容值为 0.1 µ F 且额定电压为 VM。
- 该电容器应尽可能靠近器件上 VM 引脚放置，并通过较宽的走线或接地层与器件 GND 引脚连接。
- 必须使用适当的大容量电容器将 VM 引脚旁路接地。该元件必须位于 DRV8860 附近。

8.3.2 布局示例

其中，上拉电压 (V3P3) 是处于数字开漏输出的建议运行条件范围内的外部电源。

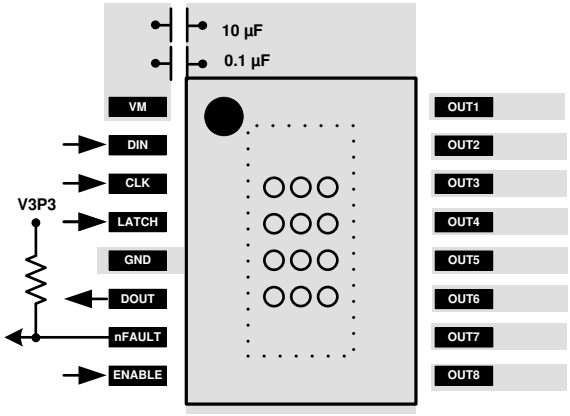


图 8-3. DRV8860 布局

Copyright © 2026 Texas Instruments Incorporated

8.3.3 散热注意事项

DRV8860 器件具有热关断 (TSD) 功能，如 *节 6.3.4.3* 所述。如果芯片温度超过约 150°C，该器件将被禁用，直到温度降至安全水平。

如果该器件有任何进入热关断（TSD）状态的倾向，则表明功耗过大、散热不足或环境温度过高。

8.3.3.1 功率耗散

DRV8860 器件中的功率耗散主要由输出 FET 电阻 $R_{DS(on)}$ 中耗散的功率决定。使用以下公式计算驱动负载运行时每个输出的估算平均功率耗散。

$$P_D = R_{DS(on)} \times I_O^2 \quad (2)$$

其中：

- P_D 是一个通道的功率耗散
- $R_{DS(on)}$ 是每个 FET 的电阻
- I_O 是施加到每个通道的 RMS 输出电流

I_O 等于进入通道的平均电流。请注意，在启动时，该电流远高于正常运行电流；还必须考虑这些峰值电流及其持续时间。

总器件耗散是每个通道中耗散的功率加在一起。

器件中可耗散的最大功率取决于环境温度和散热。

备注

$R_{DS(on)}$ 随温度升高而增加，因此随着器件发热，功率耗散也会增大。在确定散热器尺寸时，必须考虑到这一事实。

8.3.3.2 散热

PowerPAD 封装通过外露焊盘去除器件的热量。为了确保正常运行，该焊盘必须热接至 PCB 上的覆铜区域以实现散热。在带有接地层的多层 PCB 上，可以通过增加多个过孔将散热垫连接到接地层来实现这种连接。

在没有内部平面的 PCB 上，可以在 PCB 的任一侧增加覆铜区域以实现散热。如果覆铜区域位于 PCB 与器件相反的一侧，则使用热过孔来传递顶层和底层之间的热量。

有关如何设计 PCB 的详细信息，请参阅 www.ti.com 上的 TI 应用报告 *PowerPAD™ 耐热增强型封装*（文献编号：SLMA002）和 TI 应用简报 *PowerPAD Made Easy™*（文献编号：SLMA004）。一般来说，提供的覆铜区域面积越大，消耗的功率就越多。

Copyright © 2026 Texas Instruments Incorporated

9 器件和文档支持

9.1 商标

PowerPAD™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (November 2015) to Revision F (October 2026)	Page
• 更新了图 6-10 和图 6-11	18

Changes from Revision D (October 2015) to Revision E (November 2015)	Page
• 添加了时序图 图 5-1、图 5-2 和表 5-1、表 5-2	6

Changes from Revision C (October 2014) to Revision D (October 2015)	Page
• 添加了 $I_{(VM)}$ 最大值 = 4.5V	6
• 添加了 DRV8860A 的 I_{OFF}	6
• 将 t_{OCP} 从最小值 = 2.7 更改为 2.0 µs	6
• 更新了“功能方框图”	10

Changes from Revision B (July 2014) to Revision C (October 2014)	Page
• 向数据表添加了 DRV8860A 器件。	1
• 向图 6-5 添加了标题	15
• 向图 6-6 添加了标题	15
• 将串行控制接口信息移至数据表的节 6.5 部分	16
• 将寄存器映射信息移至数据表的节 6 部分	28
• 将图 8-1 从黑色背景改为白色背景	31
• 向图 8-3 添加了标题	32
• 将标题从热性能信息更改为：节 8.3.3	33

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision A (November 2013) to Revision B (July 2014) **Page**

- 添加了特性：串行接口 1
- 更改了特性列表：持续电流驱动能力 1
- 删除了特性：可编程电流曲线 1
- 更新了应用列表 1
- 将“说明”部分的句子从：与传统的常开型解决方案相比，这些功能允许在更低温度下工作。更改为：与传统的常开式解决方案相比，这些功能使运行温度更低 1
- 添加了处理等级表 5
- 将建议运行条件表中的 VM 最小值从 8.2V 更改成 8V 5
- 在热性能信息表中添加了 HTTSSOP (PWP) 5
- 将 V_{IL} 从最小值 = - 更改为：0V，典型值 = 0.6V 更改为：- 6
- 将 V_{IH} 从最小值 = 2V 更改为 1.5V，最大值 = - 更改为：5.3V 6
- 将 V_{HYS} 从最小值 = - 更改为：100mV，典型值 = 0.45V 更改为：- 6
- 添加了时间要求表 6
- 添加了概述一节 9
- 更改了“建议输出电流”部分的说明 11
- 删除了示例输出配置部分。 13
- 更改了串行控制接口描述文本 17

Changes from Revision * (September 2013) to Revision A (November 2013) **Page**

- 添加了特性：可编程电流曲线 1
- 将建议运行条件表中的 VM 最小值从 8V 更改成 8.2V 5
- 添加了示例输出配置部分。 13

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV8860APW	Obsolete	Production	TSSOP (PW) | 16	-	-	Call TI	Call TI	-40 to 85	
DRV8860APWR	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860A
DRV8860APWR.A	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860A
DRV8860PWPR	Active	Production	HTSSOP (PWP) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	8860PWP
DRV8860PWPR.A	Active	Production	HTSSOP (PWP) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	8860PWP
DRV8860PWPR.B	Active	Production	HTSSOP (PWP) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	8860PWP
DRV8860PWR	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860
DRV8860PWR.A	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860
DRV8860PWR.B	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860
DRV8860PWRG4	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860
DRV8860PWRG4.A	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860
DRV8860PWRG4.B	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	8860

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

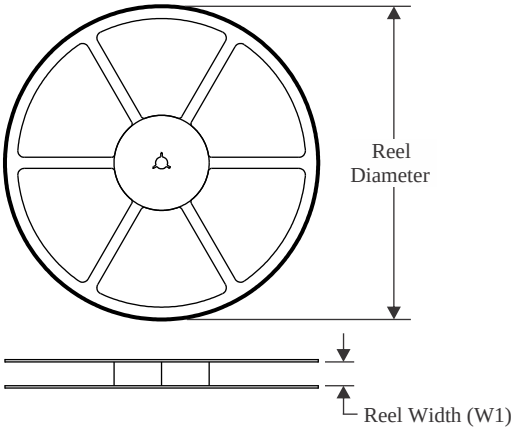
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

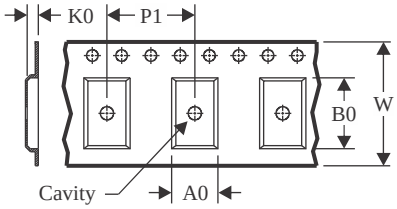
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

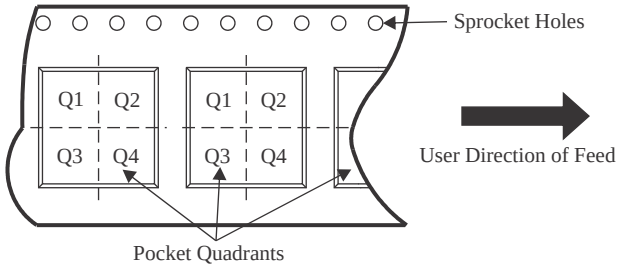


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

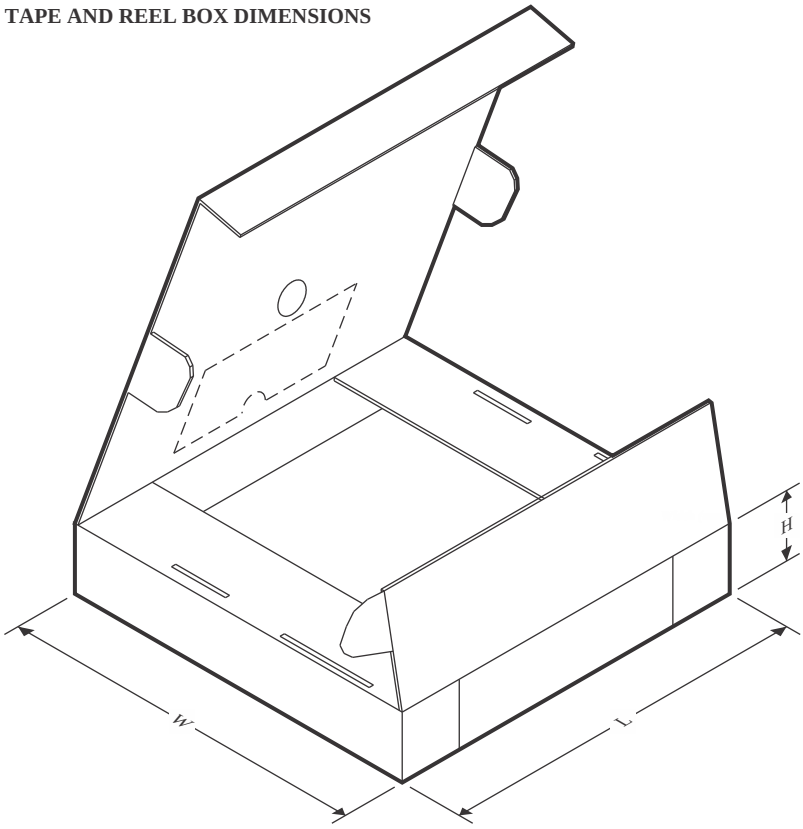
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV8860APWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
DRV8860PWPR	HTSSOP	PWP	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
DRV8860PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
DRV8860PWRG4	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

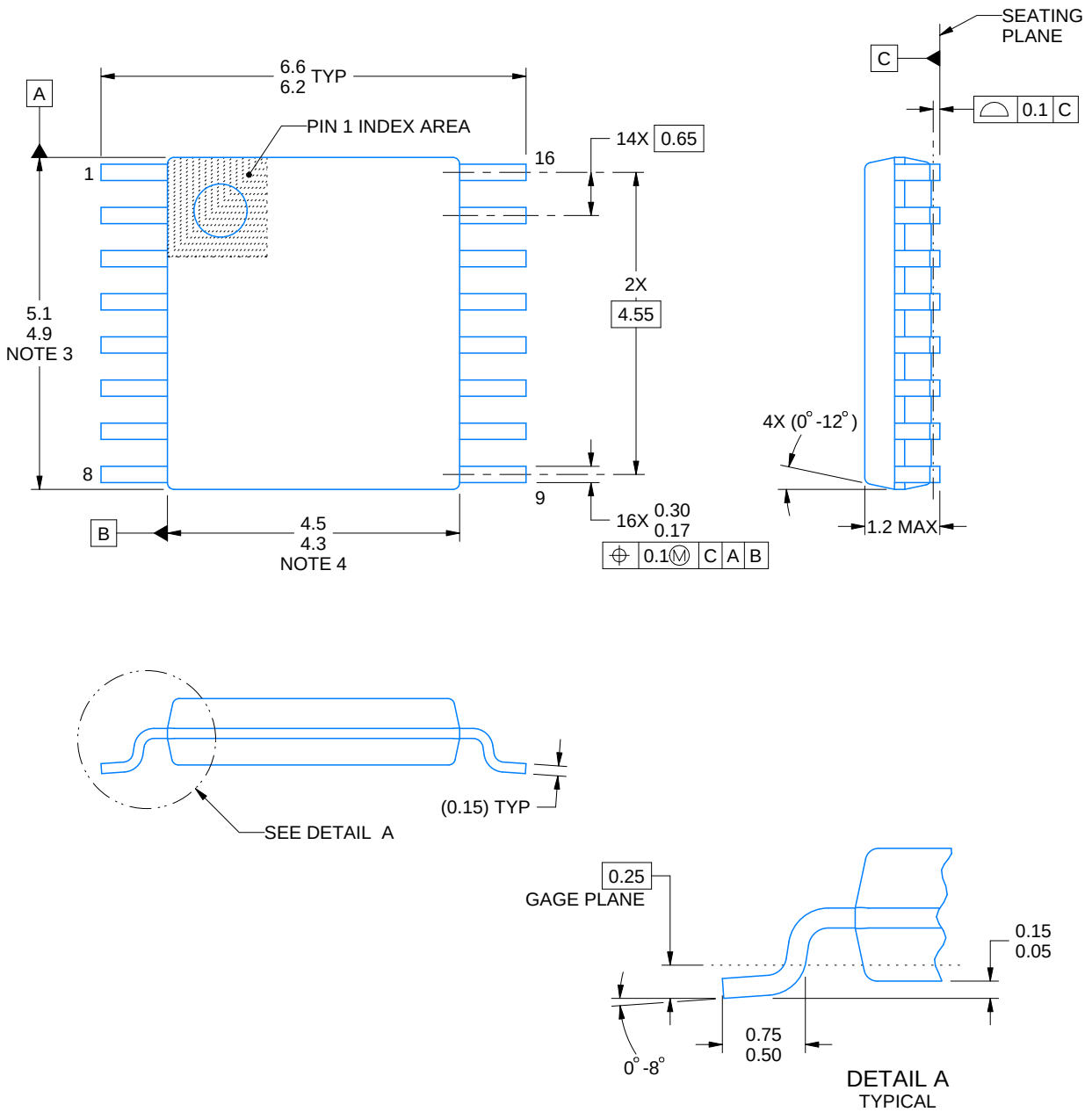
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV8860APWR	TSSOP	PW	16	2000	350.0	350.0	43.0
DRV8860PWPR	HTSSOP	PWP	16	2000	350.0	350.0	43.0
DRV8860PWR	TSSOP	PW	16	2000	350.0	350.0	43.0
DRV8860PWRG4	TSSOP	PW	16	2000	350.0	350.0	43.0

PACKAGE OUTLINE

PW0016A

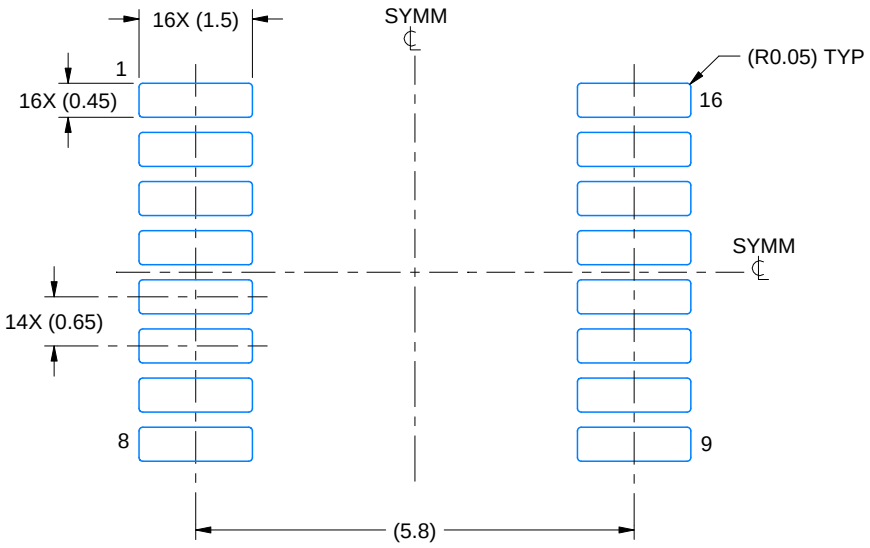
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

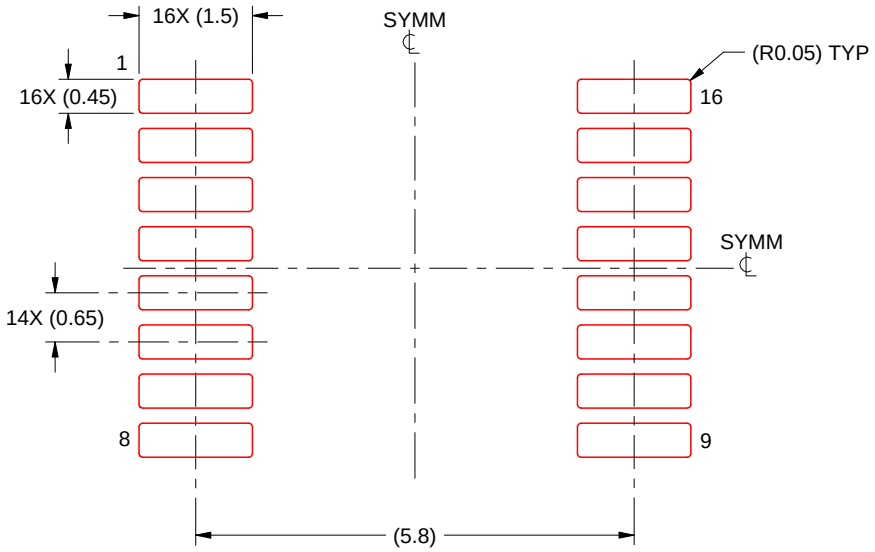


SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

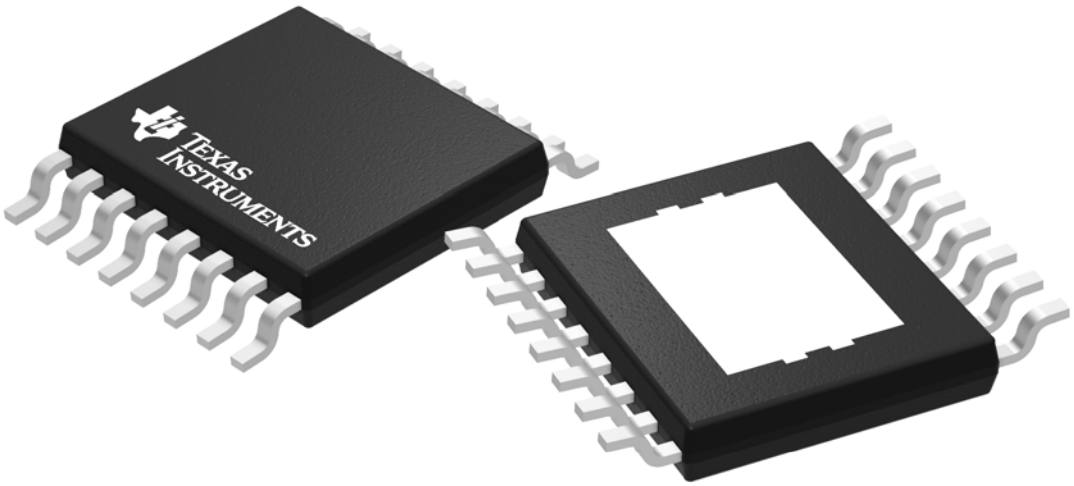
4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PWP 16 PowerPAD™ TSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE



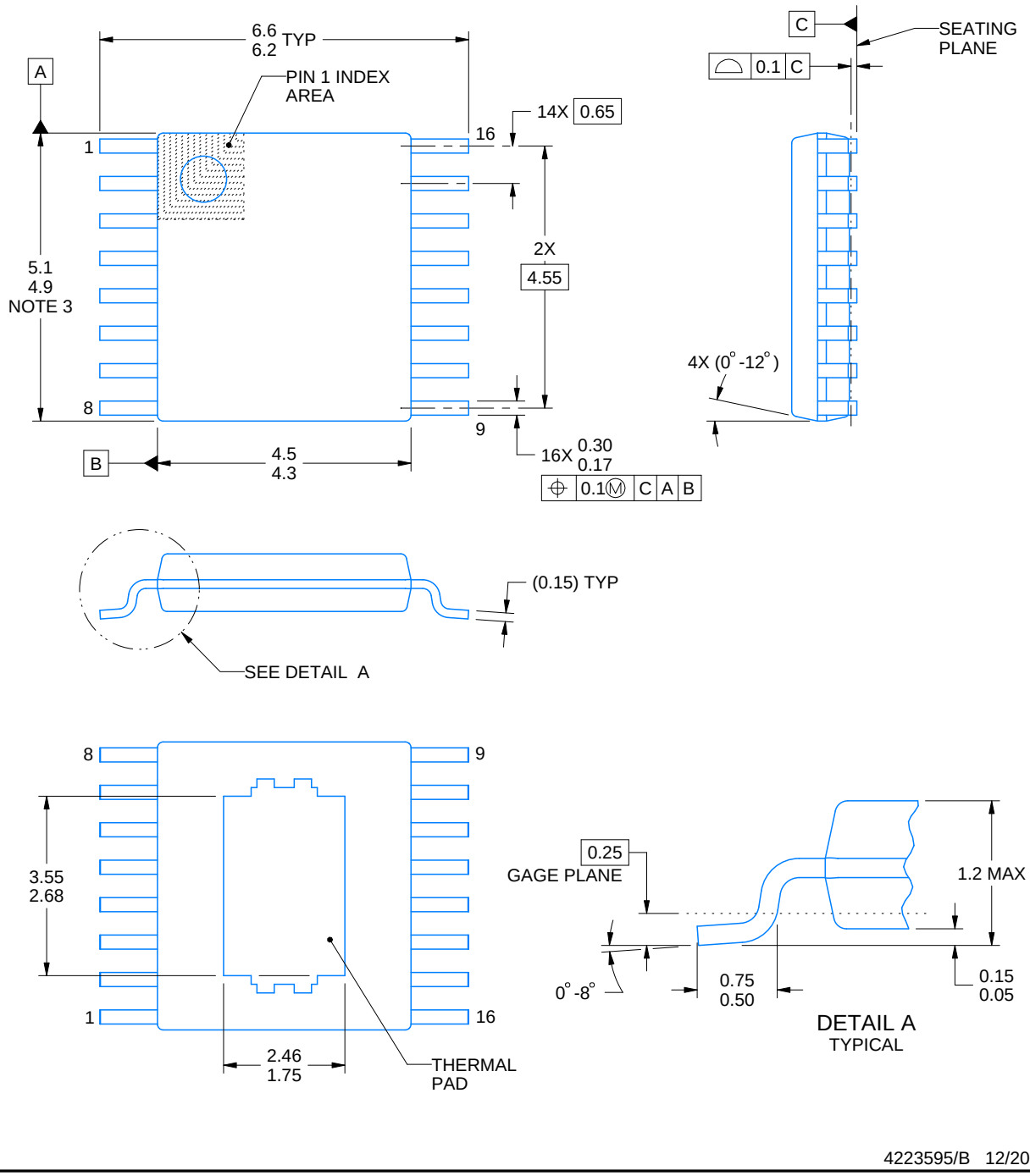
Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

PACKAGE OUTLINE

PWP0016J

PowerPAD™ TSSOP - 1.2 mm max height

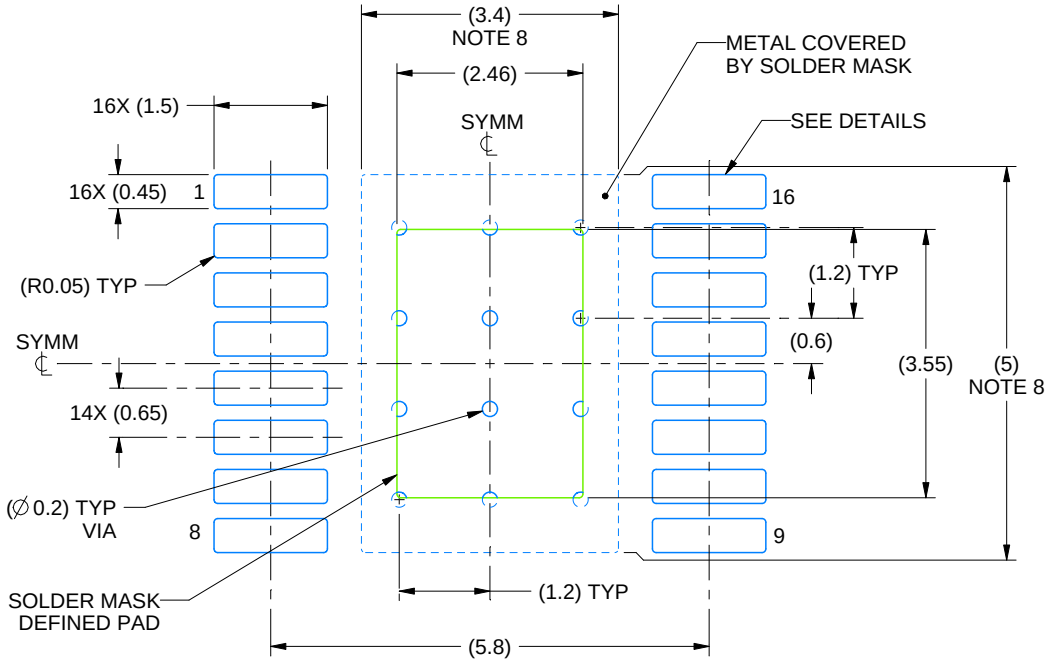
SMALL OUTLINE PACKAGE



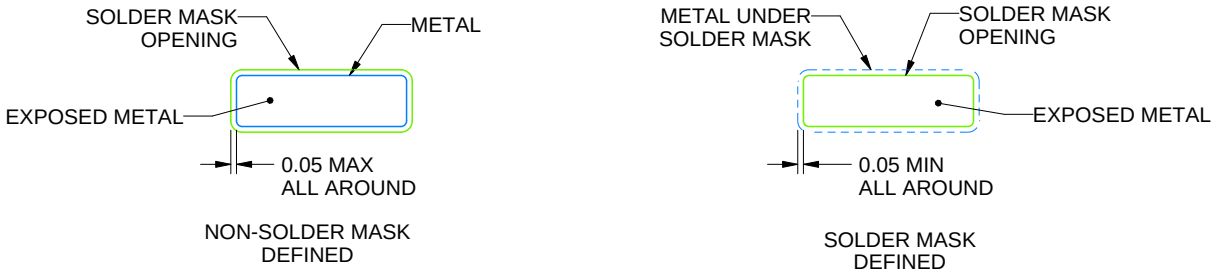
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

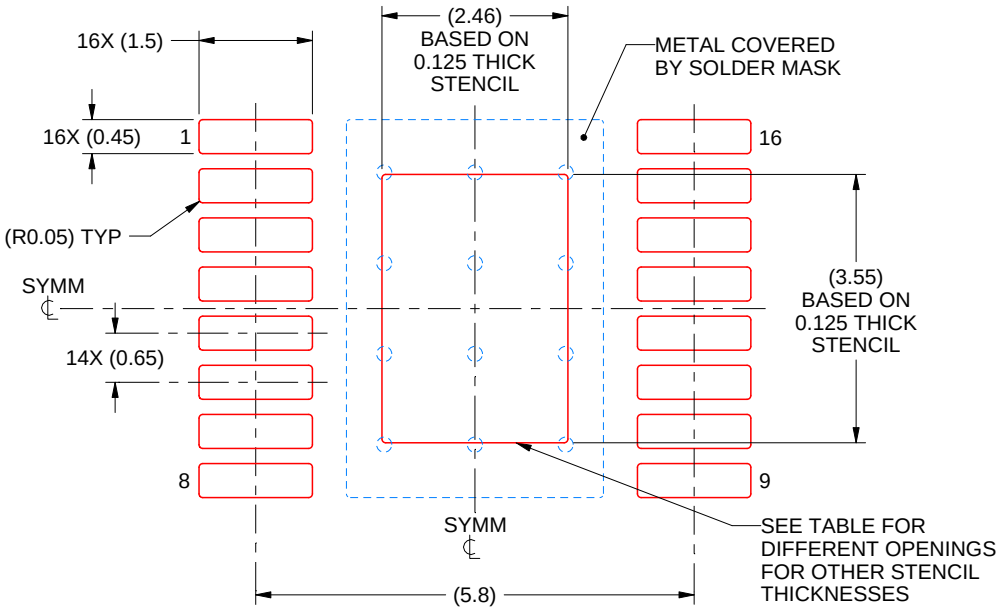


SOLDER MASK DETAILS

4223595/B 12/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
8. Size of metal pad may vary due to creepage requirement.
9. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	2.75 X 3.97
0.125	2.46 X 3.55 (SHOWN)
0.15	2.25 X 3.24
0.175	2.08 X 3.00

4223595/B 12/2023

NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月