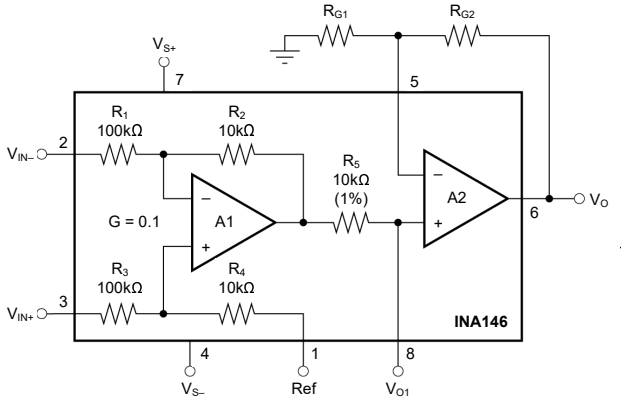
INA146 高电压可编程增益差分放大器

1 特性

- 高共模电压：
  - V_S = 5V 时为 40V
  - V_S =±15V 时为 ±100V
- 差分增益 = 0.1V/V 至 100V/V：
  - 可通过外部电阻器设定
- 低静态电流：570μA
- 宽电源电压范围：
  - 单电源：4.5V 至 36V
  - 双电源：±2.25V 至 ±18V
- 低增益误差：0.025%
- 高共模抑制：80dB

2 应用

- 电芯化成和测试设备
- 交流驱动器控制模块
- HVAC 控制器
- 专业音频放大器（机架式）
- 可编程直流电源
- 数据采集 (DAQ)



INA146 简化方框图

3 说明

INA146 是一款精密差分放大器，用于精确衰减高差分电压并抑制高共模电压，以便与常见信号处理电压电平兼容。高电压功能还可提供固有的输入保护。输入共模范围扩展到超出两个电源轨，从而使 INA146 成为单电源和双电源应用的理想选择。

片上精密电阻器经过激光修整，可实现精确增益和高共模抑制。这些电阻器的出色 TCR 跟踪功能可在温度范围内提供持续的高精度。

当输出放大器用作单位增益缓冲器时，10:1 差分放大器可提供 0.1V/V 增益。在此配置中，可以测量高达 ±100V 的输入电压。可使用一个外部电阻器对来设定大于 0.1V/V 的增益，而不会影响共模输入范围。

INA146 采用 SO-8 表面贴装封装，可在 –40°C 至 85°C 的额定工业工作温度范围内运行。

封装信息

器件型号	封装(1)	额定温度范围	封装尺寸 (2)
INA146	SOIC (8)	-40°C 至 85°C	4.90mm × 6.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....4
5.1 绝对最大额定值.....4
5.2 ESD 等级.....4
5.3 建议运行条件.....4
5.4 热性能信息.....5
5.5 电气特性.....6
5.6 放大器 A1、A2 性能.....8
5.7 典型特性.....9
6 应用和实施.....13
6.1 应用信息.....13
7 器件和文档支持.....19
7.1 器件支持.....19
7.2 第三方产品免责声明.....19
7.3 文档支持.....19
7.4 接收文档更新通知.....19
7.5 支持资源.....19
7.6 商标.....19
7.7 静电放电警告.....19
7.8 术语表.....19
8 修订历史记录.....20
9 机械、封装和可订购信息.....22

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

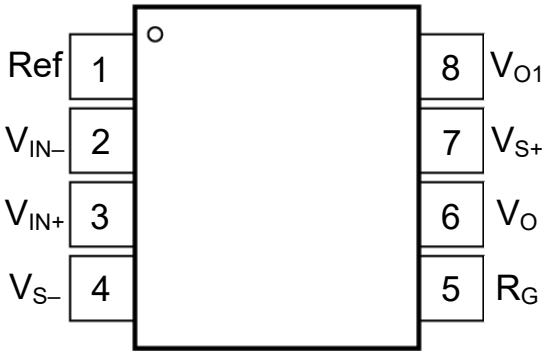


图 4-1. INA146D 封装，8 引脚 SOIC（顶视图）

表 4-1. 引脚功能

引脚		类型[(1)]	说明
名称	编号		
参考	1	I	基准输入。该引脚必须由低阻抗源驱动。
V_{IN-}	2	I	负（反相）输入
V_{IN+}	3	I	同相（非反相）输入
V_{S-}	4	–	负电源
R_G	5	I	增益设置输入。在引脚 1 和引脚 5 之间放置一个电阻器网络。
V_O	6	O	放大器 A2 的输出
V_{S+}	7	–	正电源
V_{O1}	8	O	放大器 A1 的输出

(1) 信号类型：I = 输入，O = 输出，I/O = 输入或输出。

5 规格

备注

TI 为此器件认证了多种合格的制造流程。性能差异按芯片原产地 (CSO) 进行标记。为确保系统稳健性，强烈建议针对所有流程进行设计。有关更多信息，请参阅节 7.1.1。

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

			最小值	最大值	单位
V_S	电源电压	双电源，$V_S = (V_{S+}) - (V_{S-})$		±18	V
		单电源，$V_S = (V_{S+}) - 0$ V		36	
V_{IN+}、V_{IN-}	输入信号电压			±100	V
	信号输入电流			±1	mA
	输出短路[(2)]		持续		
T_A	工作温度		-55	125	°C
T_{stg}	贮存温度		-55	125	°C
T_J	结温			150	°C
	引线温度（焊接，10s）			240	°C

(1) 超出*绝对最大额定值*范围操作可能会导致器件永久损坏。*绝对最大额定值* 并不表示器件在这些条件下或在*建议的工作条件* 以外的任何其他条件下能够正常运行。如果超出 *建议运行条件* 但在 *绝对最大额定值* 范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 对 $V_S/2$ 短路。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]	±1000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101[(2)]	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	典型值	最大值	单位
V_S	电源电压	单电源	4.5	30	36	V
		双电源	±2.25	±15	±18	
T_A	额定温度		-40		85	°C

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息

热指标[1]		INA146 SO-8 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	110.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	43.6	°C/W
$R_{\theta JB}$	结至电路板热阻	55.5	°C/W
ψ_{JT}	结至顶部特征参数	6.2	°C/W
ψ_{JB}	结至电路板特征参数	54.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。

5.5 电气特性

测试条件：T_A = 25°C、V_S = ±2.25V 到 ±18V 或 5V 单电源、R_L = 10kΩ、V_{REF} = V_S / 2、V_{CM} = V_S / 2 以及 G = 0.1，所有芯片源位置 (CSO)，除非另有说明

参数		测试条件		最小值	典型值	最大值	单位
输入							
V_{OS}	偏移电压 V_O	RTI，V_S = ±15V，V_{CM} = 0V			±1	±5	mV
		RTI，V_S = 5V，V_{CM} = 0V			±3	±10	
	偏移电压，V_{O1}	RTI			±1		
	失调电压漂移	RTI，T_A = –40°C 至 85°C			±10		μV/°C
PSRR	电源抑制比	RTI，V_S = ±1.35V 至 ±18V			±100	±600	μV/V
V_{CM}	共模电压 (1)	V_S = ±15V，V_{IN} = 0V		-100		100	V
		V_S = 5V，V_{IN} = 0V		-25		19	
CMRR	共模电压输出抑制	RTI，V_{CM} = [11(V_{S-}) – 10*V_{REF}] 至 [11*(V_{S+} -1) – 10*V_{REF}]，R_S = 0Ω		70	80		dB
		T_A = -40°C 至 85°C		64	74		
	差分输入阻抗	同相输入			110		kΩ
		反相输入			91.7		
	共模输入阻抗				55		kΩ
偏置电流							
I_B	偏置电流间的关系	V_{CM} = V_S/2			±50		nA
I_{OS}	偏移电流				±5		nA
噪声							
e_N	电压噪声	RTI，f_B = 0.1Hz 至 10Hz			12		$μV_{PP}$
		RTI，f = 1kHz			550		nV/√Hz
增益							
	增益			0.1		100	V/V
GE	增益误差	V_O = (V_{S-}) + 0.15V 至 (V_{S+}) – 1V，R_L = 100kΩ，G = 1			±0.025	±0.1	%
		V_O = (V_{S-}) + 0.3V 至 (V_{S+}) – 1.25V，R_L = 10kΩ，G = 1			±0.025	±0.1	
	增益误差漂移(2)	T_A = -40°C 至 85°C	V_O = (V_{S-}) + 0.25V 至 (V_{S+}) – 1V，R_L = 100kΩ，G = 1		±1	±10	ppm/°C
			V_O = (V_{S-}) + 0.5V 至 (V_{S+}) – 1.25V，R_L = 10kΩ，G = 1		±1	±10	
	增益非线性	V_O = (V_{S-}) + 0.3V 至 (V_{S+}) – 1.25V，G = 1			±0.001	±0.01	FSR 百分比
输出							
	输出电压	R_L = 100kΩ，G = 1		(V_{S-}) + 0.15		(V_{S+}) – 1	V
			T_A = -40°C 至 85°C	(V_{S-}) + 0.25		(V_{S+}) – 1	
		R_L = 10kΩ，G = 1		(V_{S-}) + 0.3		(V_{S+}) – 1.25	
			T_A = -40°C 至 85°C	(V_{S-}) + 0.5		(V_{S+}) – 1.25	
C_L	负载电容	稳态工作模式			1		nF
I_{SC}	短路电流	持续达 V_S/2	CSO：SHE		±15		mA
			CSO：TID		±27		
频率响应							
BW	带宽，–3dB	G = 0.1			550		kHz
		G = 1			50		
SR	压摆率	CSO：SHE			0.45		V/μs
		CSO：TID			0.3		

Copyright © 2025 Texas Instruments Incorporated

测试条件：T_A = 25°C、V_S = ±2.25V 到 ±18V 或 5V 单电源、R_L = 10kΩ、V_{REF} = V_S / 2、V_{CM} = V_S / 2 以及 G = 0.1，所有芯片源位置 (CSO)，除非另有说明

参数		测试条件		最小值	典型值	最大值	单位
t_S	趋稳时间	达 0.1%	V_O = 10V 阶跃		40		μs
		达 0.01%	V_O = 10V 阶跃		80		
	过载恢复	50% 输入过载	CSO：SHE		40		μs
			CSO：TID		2		
电源							
I_Q	静态电流	V_{IN} = 0V	CSO：SHE		±570	±700	μA
			CSO：TID		±250	±700	μA
		T_A = -40°C 至 85°C				±750	μA

(1) 输入共模电压随输出电压的变化而变化；请参阅*典型特性*。
(2) 通过晶圆测试确定。

5.6 放大器 A1、A2 性能

在 T_A = 25°C、R_L = 10kΩ、V_{REF} = 0V、V_{CM} = V_S / 2 且 G = 0.1 时（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
输入						
V_{OS}	偏移电压 V_O	RTI，V_S = ±15V，V_{CM} = V_O = 0V		±0.5		mV
	失调电压漂移	RTI，T_A = –40°C 至 85°C		±1		μV/°C
V_{CM}	共模电压 (1)	V_{IN} = V_O = 0V		V_{S-} 至 (V_{S+}) – 1		V
CMRR	共模电压输出抑制	V_{CM} = V_{S-} 至 (V_{S+}) – 1		90		dB
增益						
A_{OL}	开环增益			110		dB
偏置电流						
I_B	偏置电流间的关系			±50		nA
I_{OS}	偏移电流			±5		nA
输出						
	V_{O1} 的电阻	初始		10		kΩ
	V_{O1} 的误差			±1		%
	V_{O1} 的误差漂移			±100		ppm/℃

(1) 输入共模电压随输出电压的变化而变化；请参阅*典型特性*。

Copyright © 2025 Texas Instruments Incorporated

5.7 典型特性

测试条件：T_A = 25°C，V_S = ±15V，G = 0.1，R_L = 10kΩ（接地），V_{REF} = V_S / 2，所有芯片源位置 (CSO)，除非另有说明

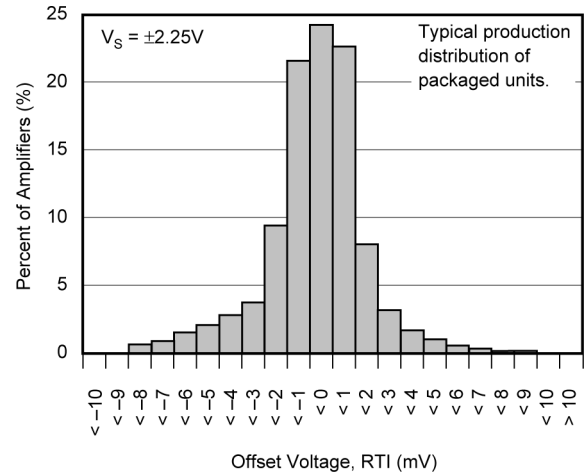


图 5-1. 失调电压产生分布

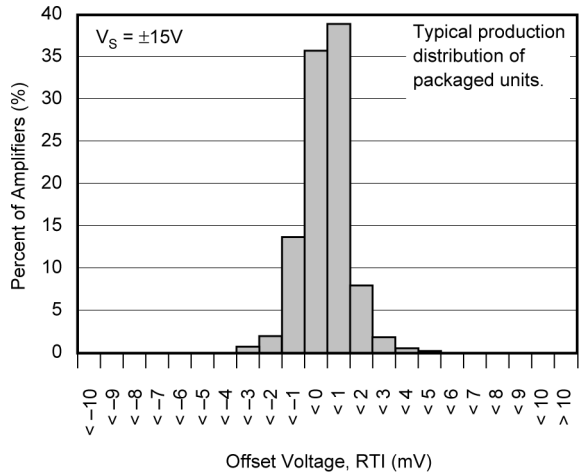


图 5-2. 失调电压产生分布

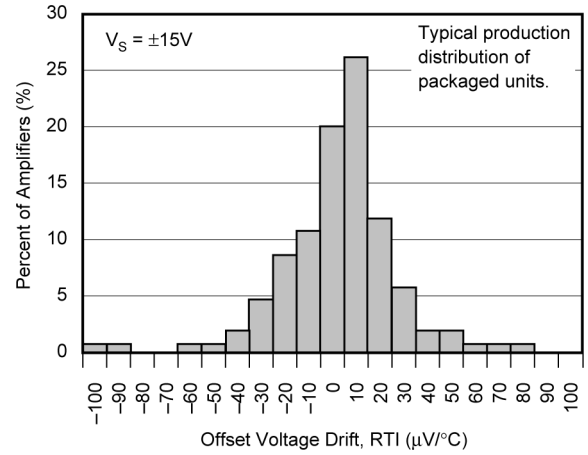


图 5-3. 偏移电压漂移产生分布

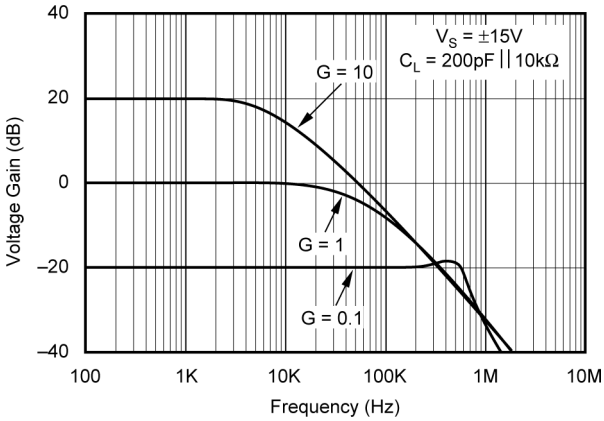
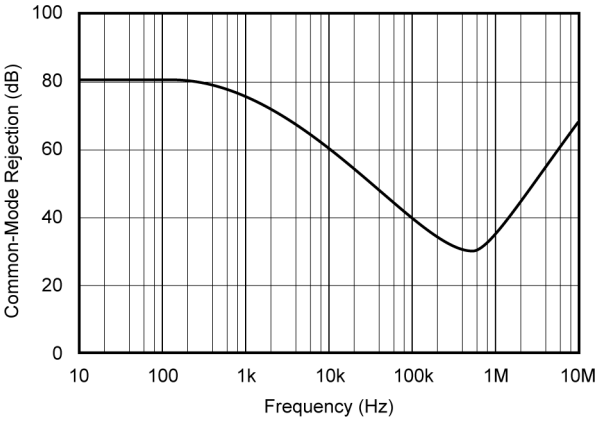
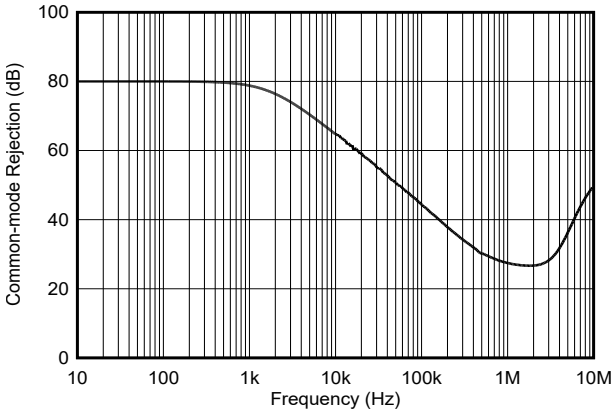


图 5-4. 增益与频率间的关系



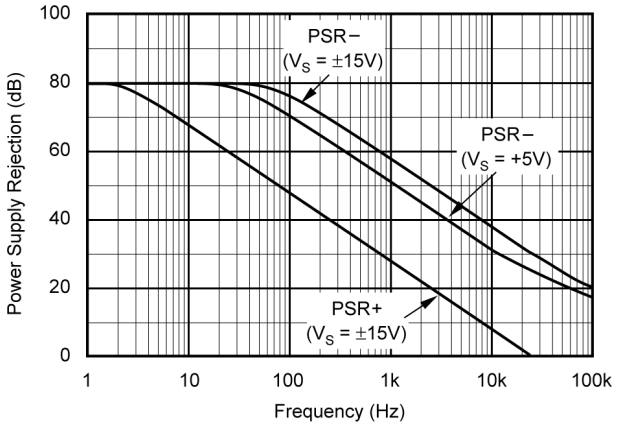
CSO：SHE

图 5-5. 共模抑制与频率间的关系



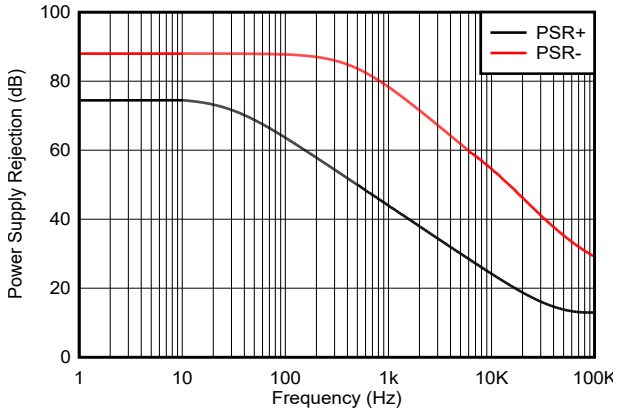
CSO：TID

图 5-6. 共模抑制与频率间的关系



CSO：SHE

图 5-7. 电源抑制与频率间的关系



CSO：TID

图 5-8. 电源抑制与频率间的关系

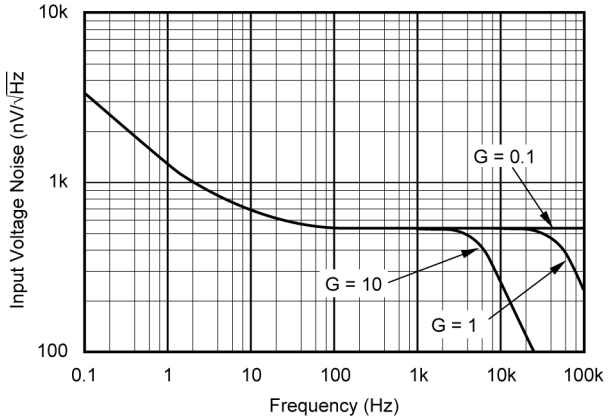


图 5-9. 输入电压噪声密度

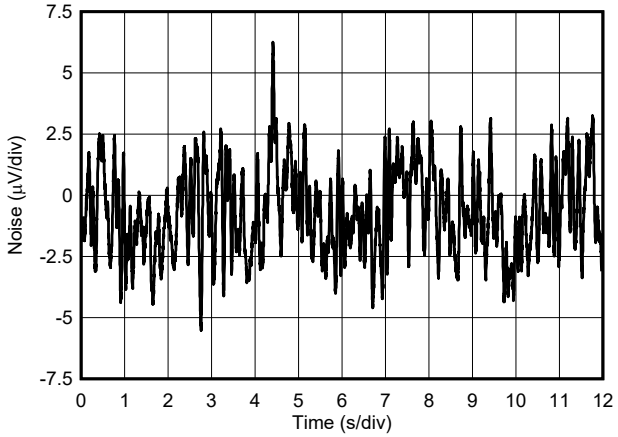
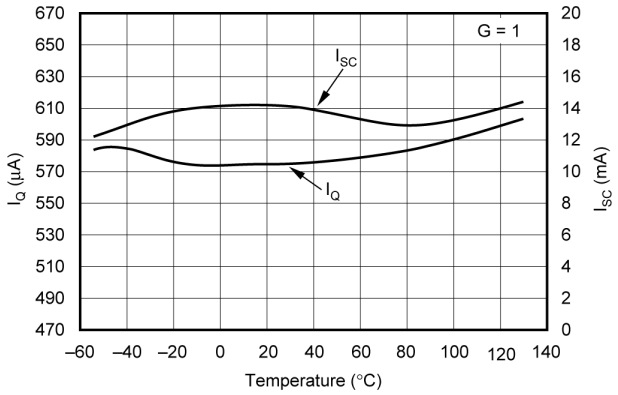
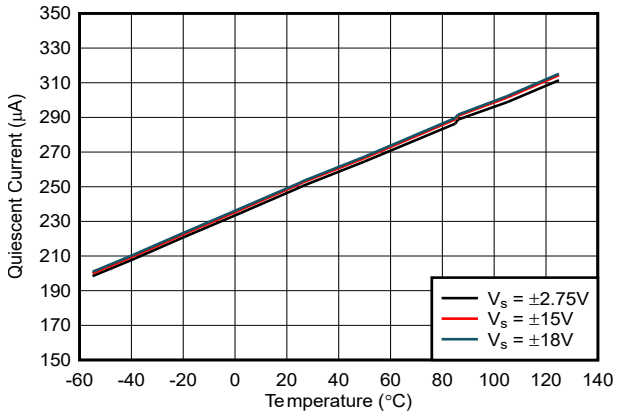


图 5-10. 0.1Hz 至 10Hz 电压噪声 (RTI)



CSO：SHE

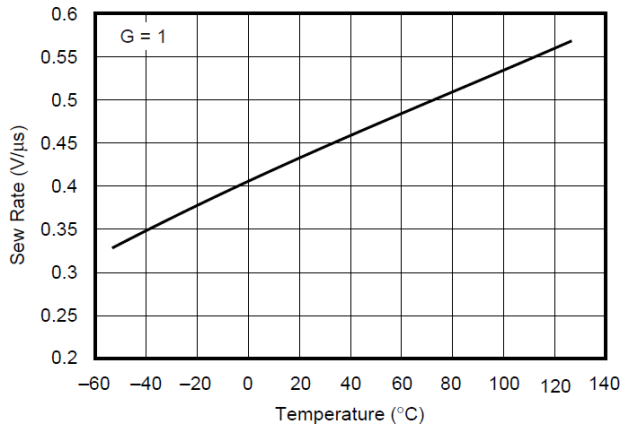
图 5-11. 静态电流和短路电流与温度间的关系



CSO：TID

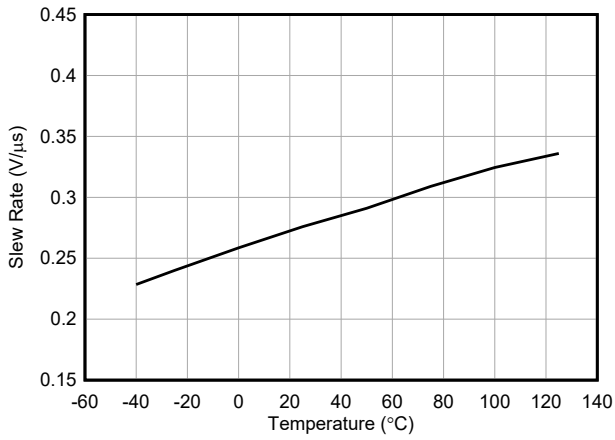
图 5-12. 静态电流与温度间的关系

Copyright © 2025 Texas Instruments Incorporated



CSO：SHE

图 **5-13.** 压摆率与温度间的关系



CSO：TID

图 **5-14.** 压摆率与温度间的关系

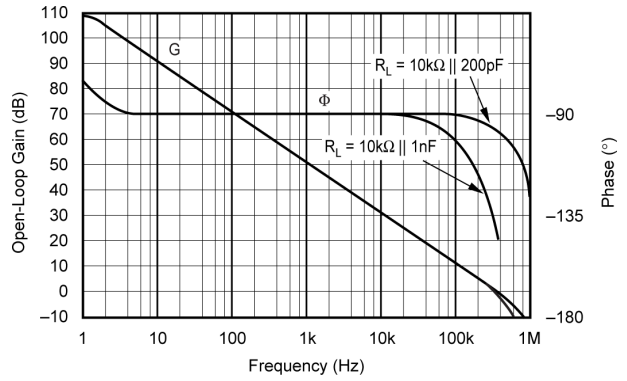


图 **5-15.** 增益和相位与频率间的关系运算放大器 **A1** 和 **A2**

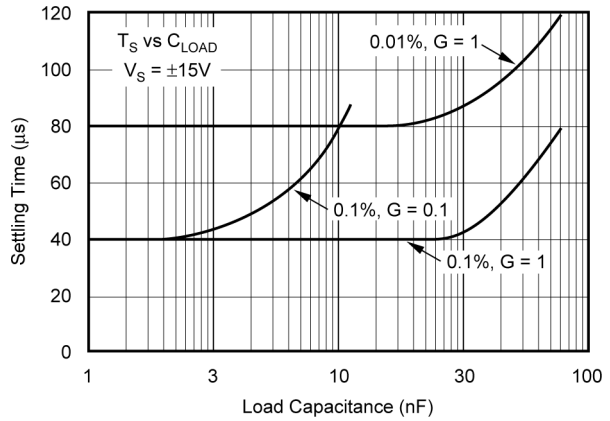
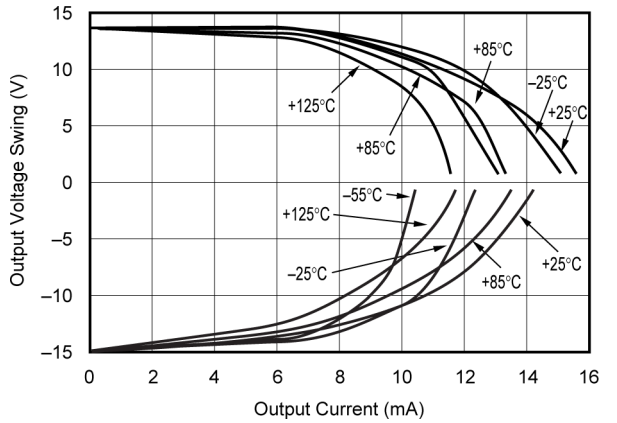
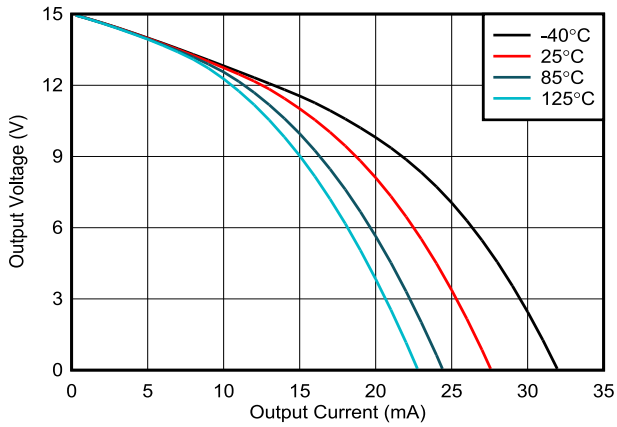


图 **5-16.** 稳定时间与负载电容间的关系



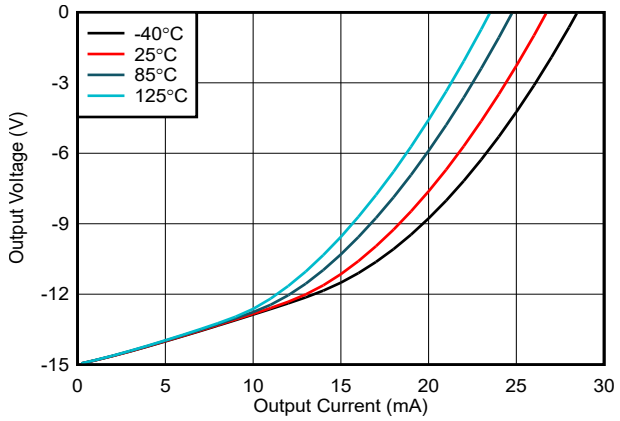
CSO：SHE

图 **5-17.** 最大输出电压摆幅与输出电流间的关系



CSO：TID

图 **5-18.** 输出电压摆幅与输出电流（拉电流）间的关系



CSO：TID

图 5-19. 输出电压摆幅与输出电流（灌电流）间的关系

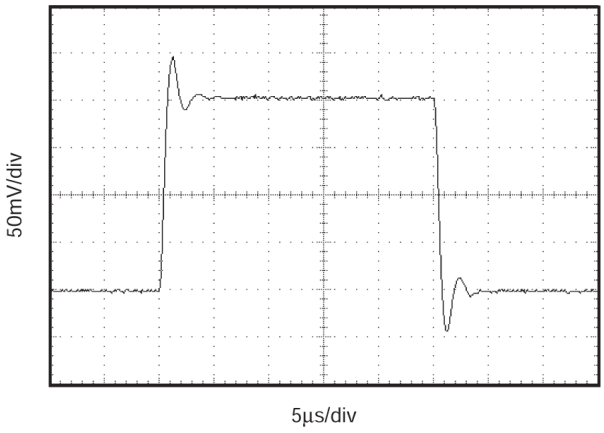


图 5-20. 微小信号阶跃响应（G = 0.1，R_L = 10kΩ，C_L = 200pF）

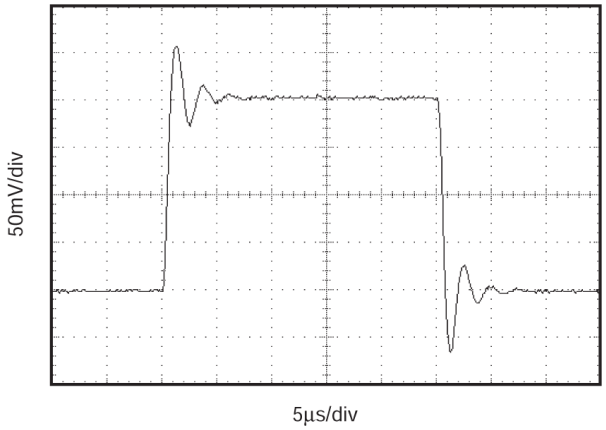


图 5-21. 微小信号阶跃响应（G = 0.1，C_L = 1000pF）

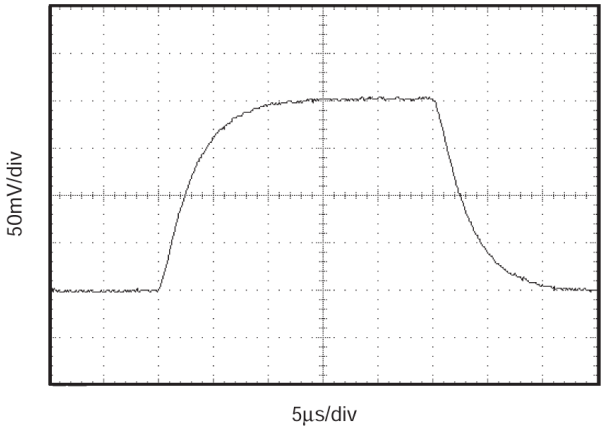
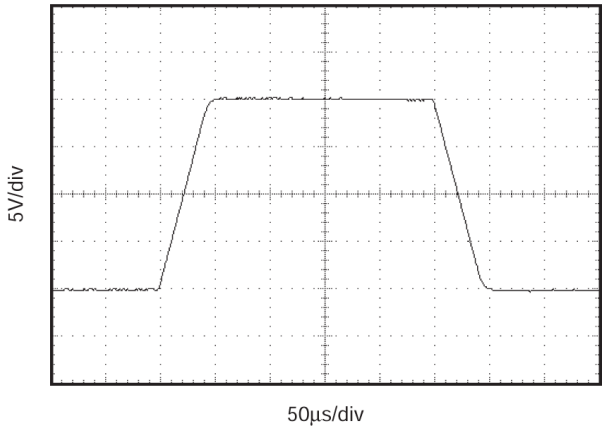
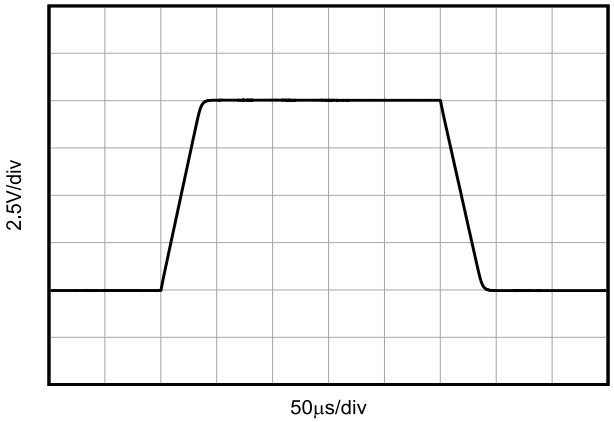


图 5-22. 微小信号阶跃响应（G = 1，C_L = 1000pF）



CSO：SHE

图 5-23. 大信号阶跃响应（G = 1，R_L = 10kΩ，C_L = 200pF）



CSO：TID

图 5-24. 大信号阶跃响应（G = 1，R_L = 10kΩ，C_L = 200pF）

Copyright © 2025 Texas Instruments Incorporated

6 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

6.1 应用信息

INA146 是一款可编程增益差分放大器，由增益为 0.1 的差分放大器和可编程增益输出缓冲级组成。基本电路连接如 图 6-1 所示。如图所示，电源旁路电容器必须连接在引脚 4 和 7 附近。该放大器可通过两个外部电阻器在 G = 0.1 至 G = 50 的范围内进行编程。

A1 的输出端通过一个 10kΩ 电阻连接到 A2 的同相输入端，该电阻的调节精度为 ±1%。A2 输入可用于滤波器或精密电流源等应用。有关示例，请参阅应用图。

6.1.1 工作电压

INA146 的电源电压范围为 ±2.25 V 至 ±18 V，关键参数在 -40°C 至 85°C 的温度范围内均有明确规定。INA146 可采用单电源或双电源供电，并保持优异的性能。典型特性曲线中显示了随工作电压、负载条件或温度变化而显著变化的参数。

6.1.2 设置增益

可以根据以下公式使用两个外部电阻 R_{G1} 和 R_{G2} 来设置 INA146 的增益：

$G = 0.1 \times (1 + R_{G2}/R_{G1})$

对于总增益为 0.1 的情况，A2 作为缓冲放大器连接，没有 R_{G1}。必须在缓冲器连接中使用反馈电阻器 R_{G2} = 10kΩ。这提供了偏置电流消除功能（与内部 R_5 结合使用），以提供指定的失调电压性能。常用值会显示在 图 6-1 的表中。对于其他增益，必须选择电阻器值以提供 10kΩ 的并联电阻。

6.1.3 共模范围

INA146 的 10:1 输入电阻比提供了远超电源轨的输入共模范围。确切范围取决于电源电压和施加到 REF 端子（引脚 1）的电压。为了正常工作，A1（内部节点）同相输入端的电压必须在线性工作范围内。该电压由引脚 3 和引脚 1 之间简单的 10:1 分压器决定。该电压必须介于 V_{S-} 和 (V_{S+}) – 1V 之间。

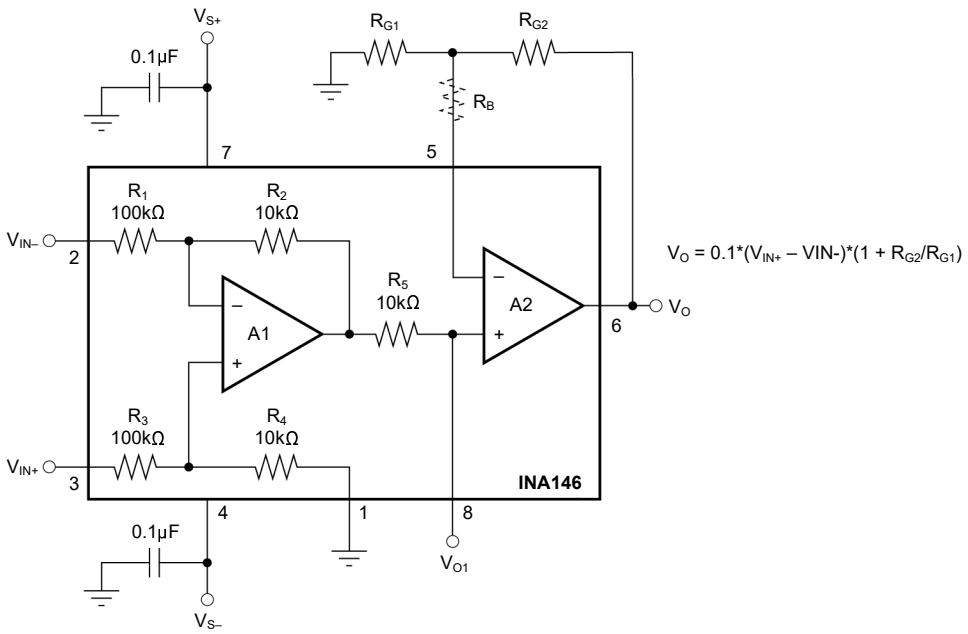


图 6-1. 基本电路连接

表 6-1. 基本电路外部电阻值

总增益 (V/V)	A2 增益 (V/V)	标准 1% 电阻器		
		R_{G1} (Ω)	R_{G2} (Ω)	R_B (Ω)
0.1	1	(无)	10k	–
0.2	2	20k	20k	–
0.5	5	12.4k	49.9k	–
1	10	11.0k	100k	–
2	20	10.5k	200k	–
5	50	10.2k	499k	–
10	100	10.2k	1M	–
20	200	499	100k	9.53k
50	500	100	49.9k	10k
100	1000	100	100k	10k

6.1.4 失调修整

INA146 在量产时会针对低电平偏移电压和漂移进行调整。大多数应用不要求进行外部失调电压调整。图 6-2 显示了用于调整偏移电压的可选电路。将施加到基准端子的电压与输出信号相加。该功能可用于将偏移电压清零。为了保持良好的共模抑制，施加到 REF 端子的信号源阻抗必须小于 10Ω，并且在正极输入终端添加的电阻值必须是上述值的 10 倍，即 100Ω。或者、可以使用 OPA277 等运算放大器缓冲修整电压。

6.1.5 输入阻抗

INA146 的输入阻抗由输入电阻网络决定，约为 100kΩ。为了保持良好的共模抑制比，两个输入端的源阻抗必须几乎相等。两个输入端之间 12Ω 的阻抗不匹配会导致典型的共模抑制比下降到大约 72dB。图 6-7 展示了一种常见的测量电源电流的方法，即通过并联电阻进行测量。并联电阻的源阻抗 R_S 由一个相等的补偿电阻 R_C 平衡。

Copyright © 2025 Texas Instruments Incorporated

即使源阻抗完全匹配，也不建议使用大于 800Ω 的源阻抗。内部电阻是通过激光调整来确保精确的比值，而非精确到具体的数值。添加阻值大于 800Ω 的相同电阻会导致总电阻比不匹配，从而降低共模抑制比 (CMR)。

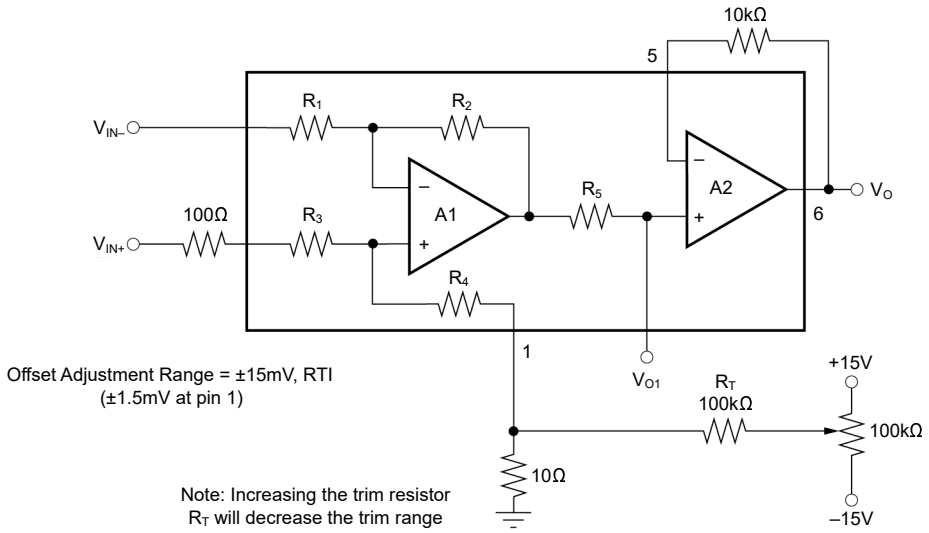


图 6-2. 可选失调电压修整电路

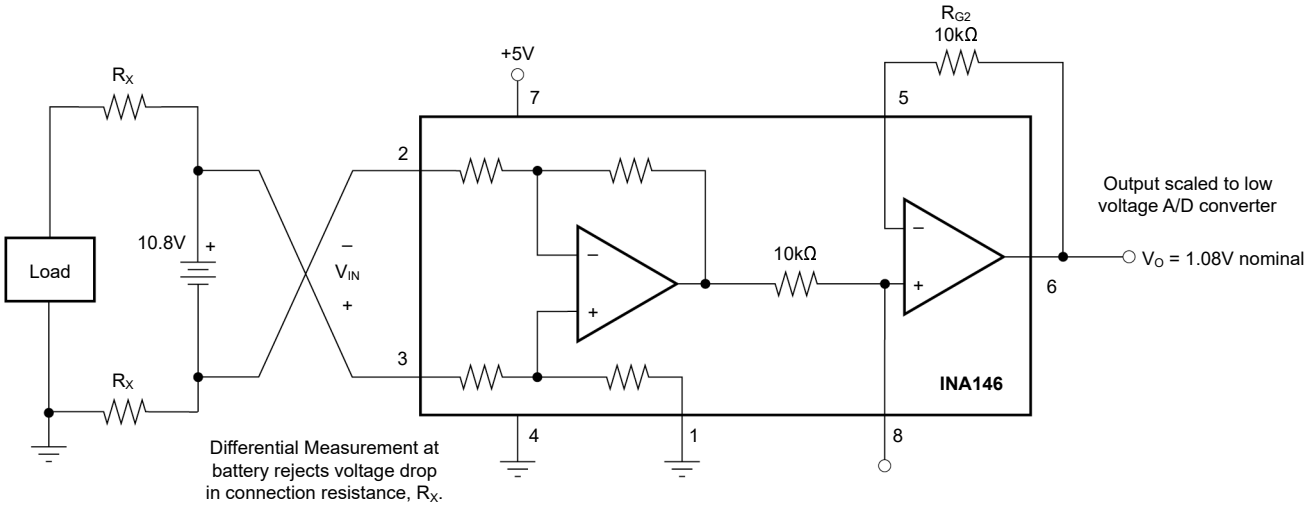


图 6-3. 测量高于电源电压的电压

表 6-2. 测量高于电源电压值的电压

V_{S+}	最大 V_{IN}
+5V	40V
+7V	60V
+10V	95V
≥11V	100V

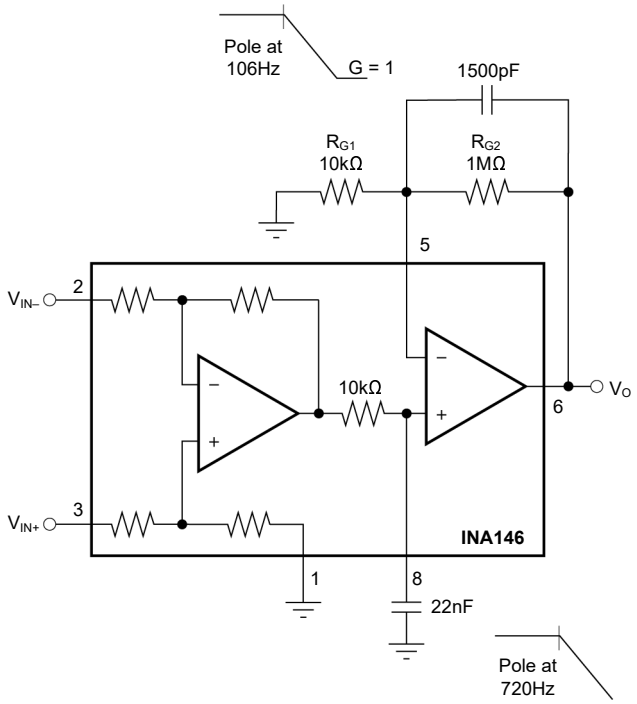


图 6-4. 噪声滤波

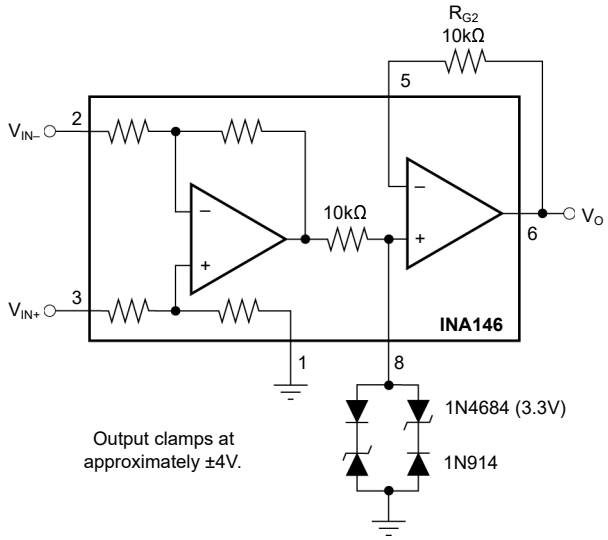


图 6-5. 输出钳位

Copyright © 2025 Texas Instruments Incorporated

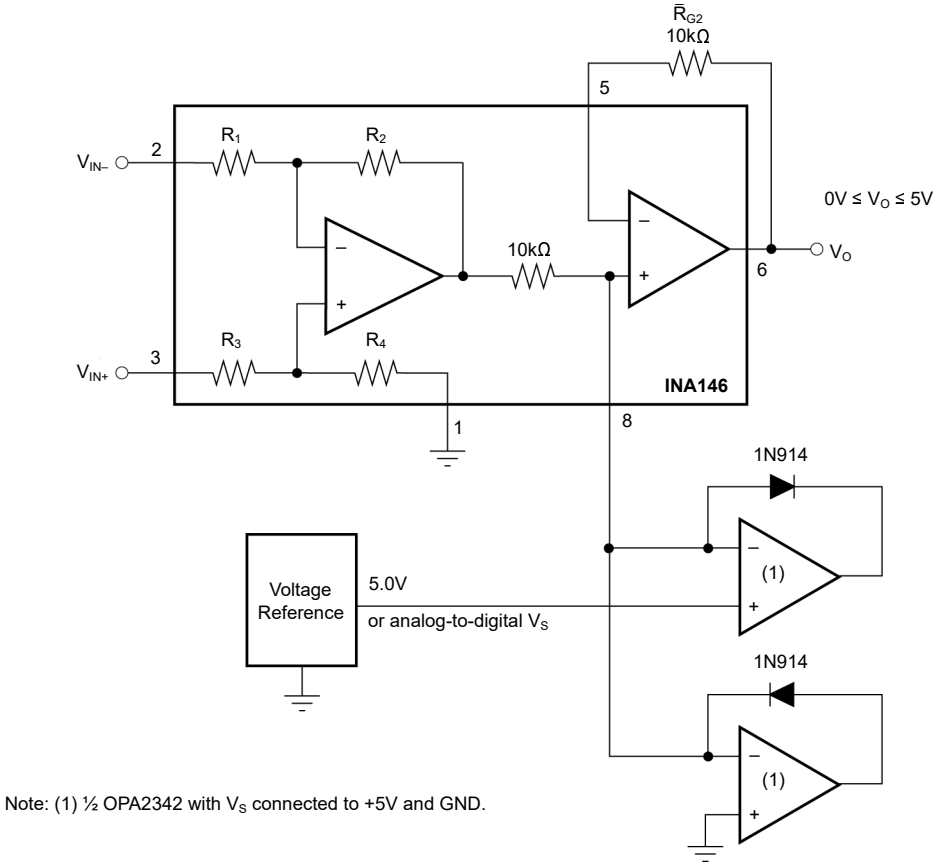


图 6-6. 精密钳位

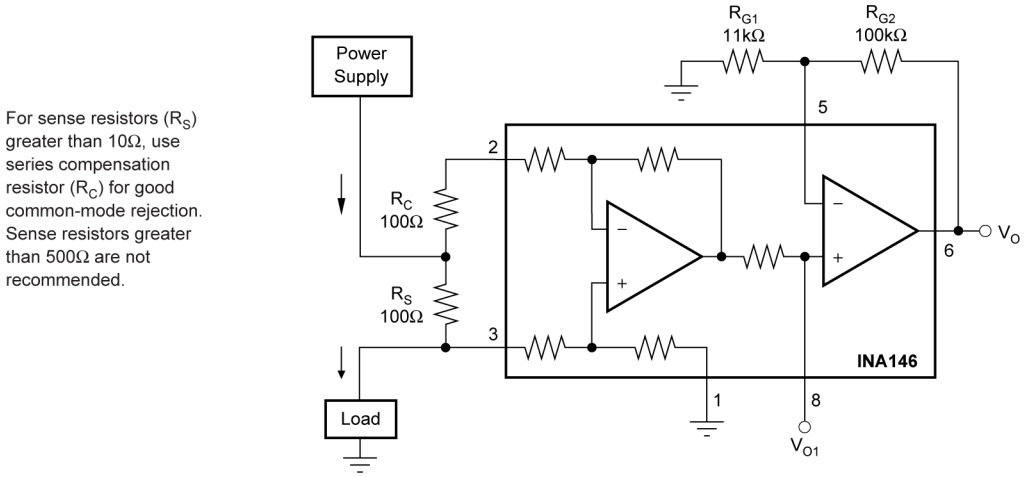


图 6-7. 电流监测器，G = 1

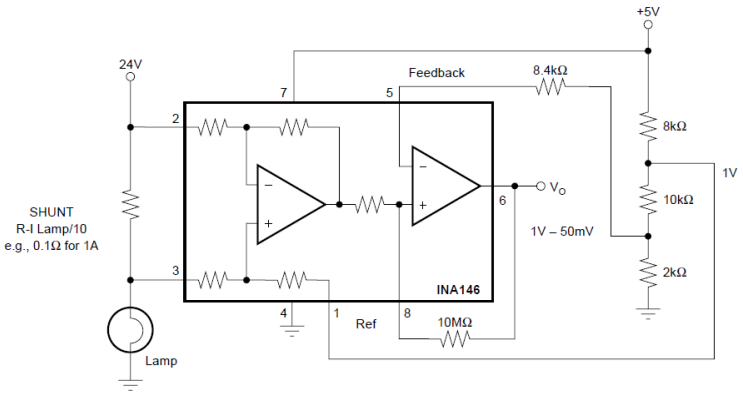


图 6-8. 具有可选迟滞应用的比较器输出，用于检测灯泡烧毁

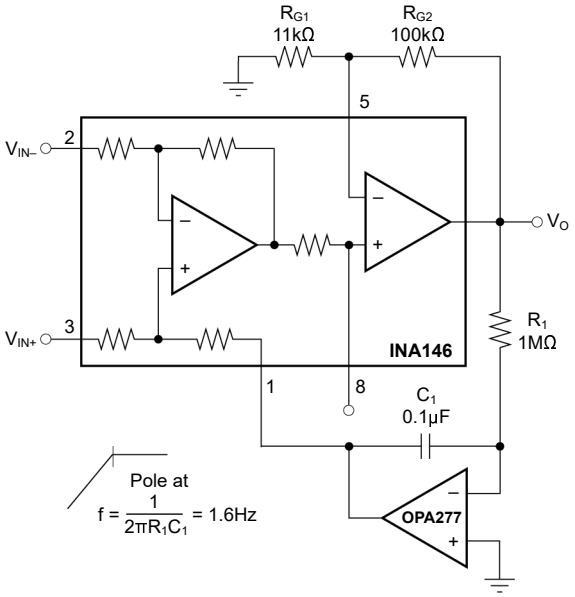


图 6-9. 交流耦合（直流恢复）

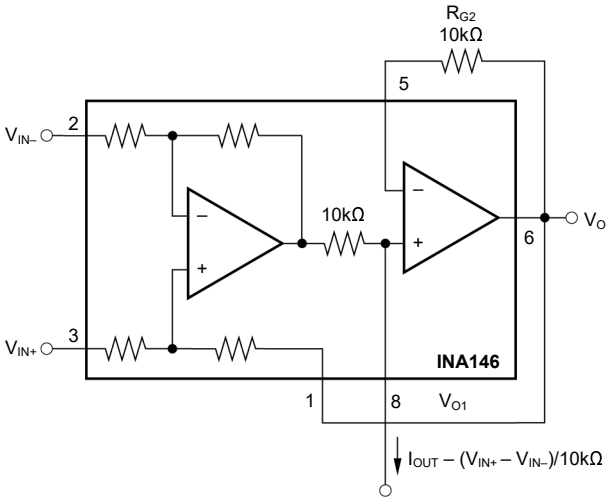


图 6-10. 精密电流源

Copyright © 2025 Texas Instruments Incorporated

7 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

7.1 器件支持

7.1.1 器件命名规则

器件型号	定义
INA146UA、INA146UA/2K5	裸片生产地为 CSO：SHE 或 CSO：TID。

7.2 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

7.3 文档支持

7.3.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*仪表放大器的综合误差计算仪表放大器的综合误差计算*，应用手册
- 德州仪器 (TI)，*适用于低压 ADC 的高压信号调节*，应用手册
- 德州仪器 (TI)，*模拟工程师计算器*，应用

7.4 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.5 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

7.6 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

7.7 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.8 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (October 2023) to Revision B (December 2025) **Page**

- 在*规格*中添加了器件流程信息的说明 4
- 将*电气特性*“V_S = ±2.25V 至 ±18V”和*电气特性*“V_S = 5V 单电源”合并为“*电气特性*” 6
- 将典型测试条件 V_{REF} = 0V 更改为 V_{REF} = V_S / 2 在*电气特性*测试中，将*所有芯片源位置 (CSO)* 条件添加到典型测试条件中 6
- 为清晰起见，更改了测试条件 V_{CM} 公式，在其中加入了 V_{REF} 6
- 向*电气特性*中添加了短路电流的不同制造过程规格 6
- 向*电气特性*中添加了转换率的不同制造过程规格 6
- 向*电气特性*中添加了“过载恢复”的不同制造过程规格 6
- 向*电气特性*中添加了静态电流的不同制造过程规格 6
- 向*典型特性*中的典型测试条件添加了*所有芯片源位置 (CSO)* 条件 9
- 在*典型特性*曲线中，添加了 CSO：SHE 信息，以完善*共模抑制比与频率*、*电源抑制比与频率*、*静态电流与温度*以及*最大输出电压摆幅与输出电流*曲线 9
- 为 CSO：SHE 流程添加了“*转换率与温度*”和“*大信号阶跃响应 (G = 1 , R_L = 10kΩ , C_L = 200pF)*”曲线（位于*典型特性*中） 9
- 在*典型特性*中，添加了 CSO：TID 信息，以完善“*转换率与温度*”以及“*大信号阶跃响应 (G = 1 , R_L = 10kΩ , C_L = 200pF)*”曲线 9
- 在*典型特性*中，已为 CSO：TID 添加以下曲线：*共模抑制比与频率间的关系*、*电源抑制与频率间的关系*、*输出电压摆幅与输出电流（拉电流）间的关系*以及*输出电压摆幅与输出电流（灌电流）间的关系* 9
- 向*器件命名规则*添加了器件型号流程信息表 19

Copyright © 2025 Texas Instruments Incorporated

Changes from Revision * (September 1999) to Revision A (October 2023) **Page**

- 更新了整个文档中的表格、图和交叉参考的编号格式 1
- 将引脚 7 从 V+ 更改为 V_{S+}，将引脚 4 从 V- 更改为 V_{S-} 3
- 为清晰起见，在“*电气特性*”和“*典型特性*”部分中添加了“VREF = 0 V，VCM = VS / 2”（除非另有说明）的条件 6
- 为了更清晰地表达，已将“偏移电压与电源电压”改为“电源抑制比” 6
- 为清晰起见，更改了测试条件 V_{CM} 公式 6
- 在“*电气特性*”的“增益误差与温度间的关系”中，新增了“TA = –40°C 至 85°C”的测试条件，并为了更清晰地表达，将其更名为“增益漂移” 6
- 在电气特性中，新增了输出温度过热测试条件“T_A = -40℃ 至 85℃” 6
- 为清晰起见，在“*电气特性*”中新增了测试条件“持续至 VS/2”的短路电流规格 6
- 从*电气特性*中删除了冗余的电压范围、工作温度范围和规格温度范围规格 6
- 为清晰起见，在*电气特性*和*典型特性*中，将“V_{REF} = 0 V，V_{CM} = V_S / 2”添加到“除非另有说明”的条件中. 8

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA146UA	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	INA 146UA
INA146UA/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	INA 146UA
INA146UA/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	INA 146UA
INA146UAE4	NRND	Production	SOIC (D) | 8	75 | TUBE	-	Call TI	Call TI	-40 to 85	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

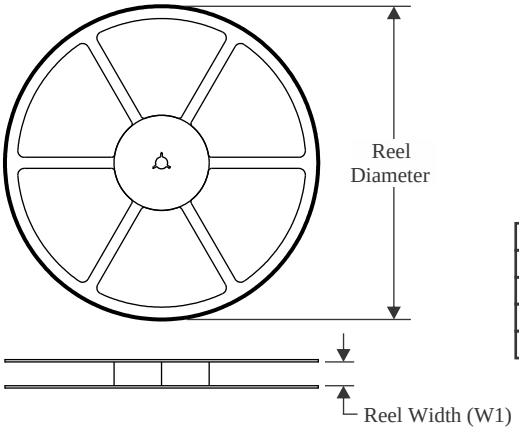
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

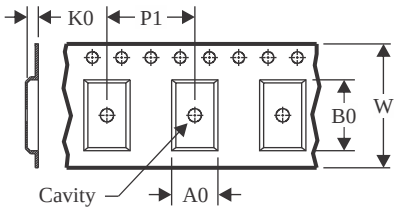
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

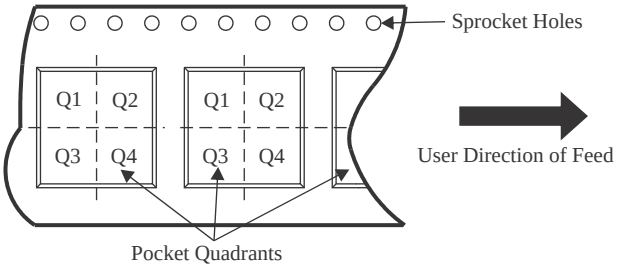


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

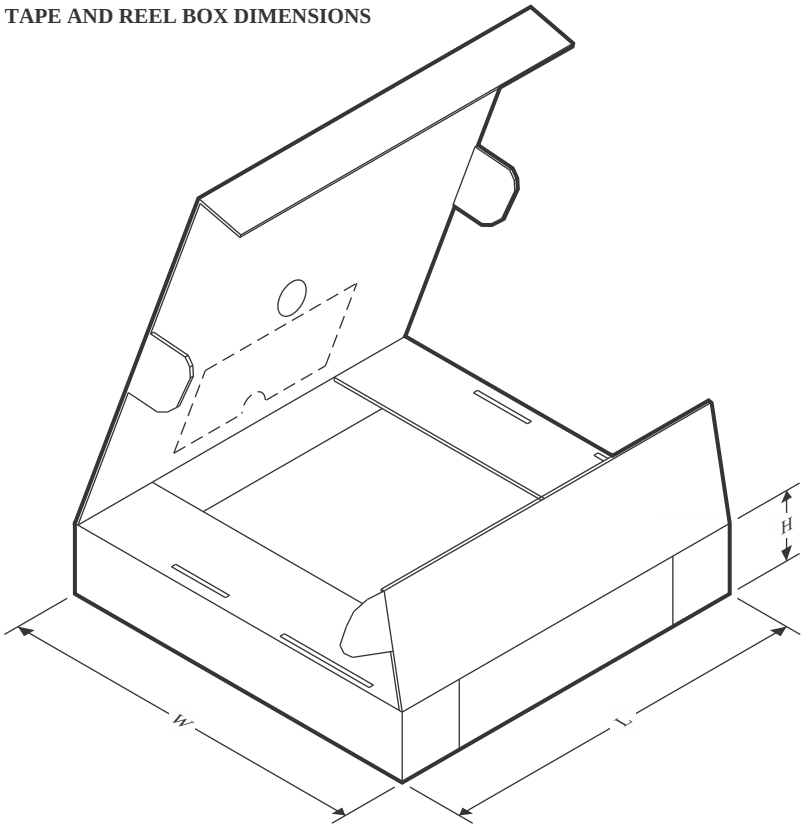
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

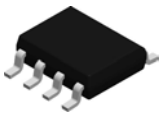
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA146UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA146UA/2K5	SOIC	D	8	2500	353.0	353.0	32.0

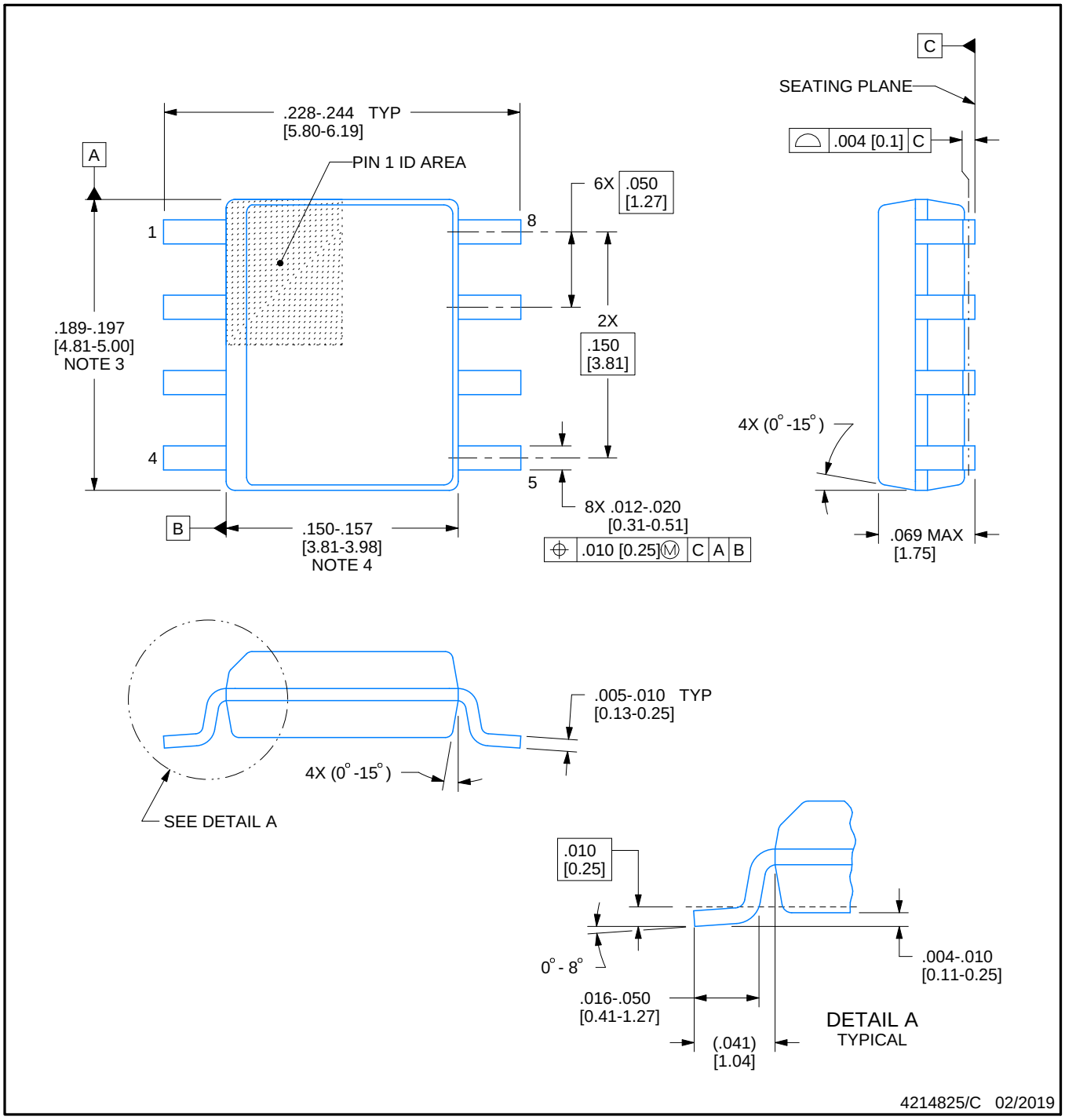


PACKAGE OUTLINE

D0008A

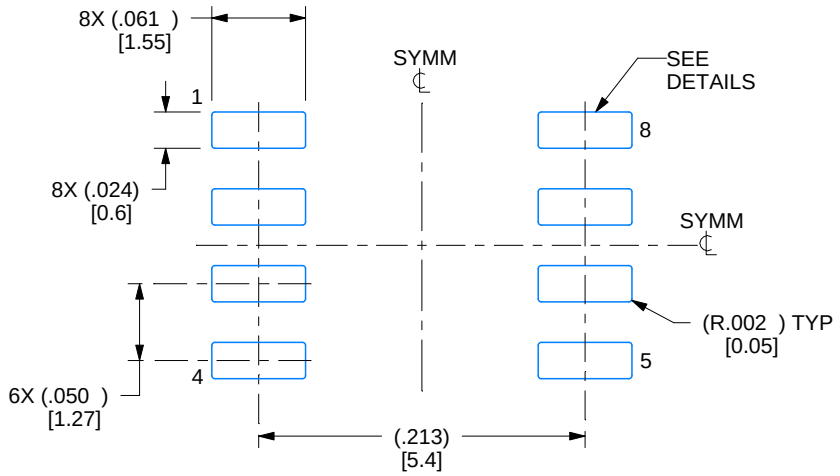
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

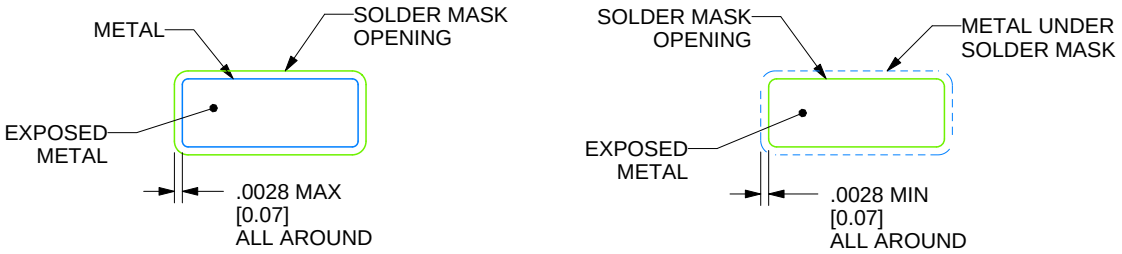


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

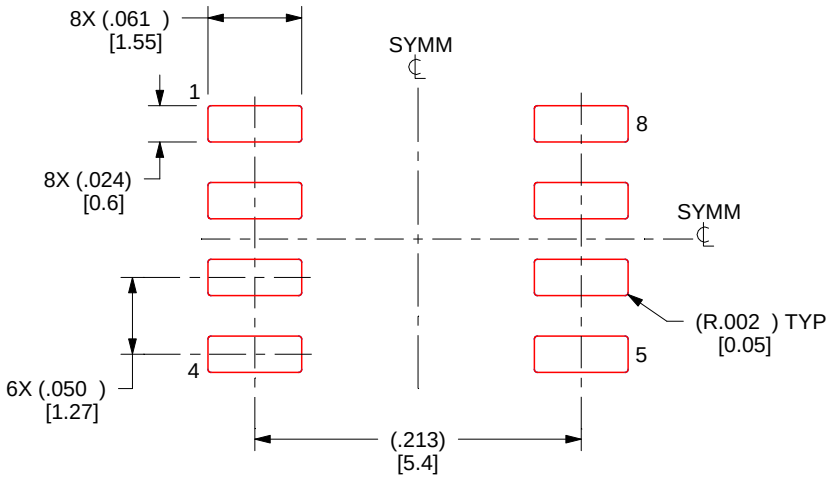


SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月