

LF411 FET 输入运算放大器

1 特性

- 低输入偏置电流：50pA (典型值)
- 低输入噪声电流： $2\text{fA}/\sqrt{\text{Hz}}$ (典型值)
- 低电源电流：560 μA (典型值)
- 高输入阻抗：典型值为 $10^{12}\Omega$
- 低总计谐波失真

2 应用

- 高速积分器
- 快速数模转换器 (DAC)
- 采样保持电路

3 说明

此器件是一款低成本、高速 FET 输入运算放大器，具有极低的输入偏移电压和最大的输入偏移电压温漂。此器件仅需较低的电源电流，但保持较大的增益带宽积和

快速转换率。此外，匹配的高压 FET 输入提供极低的输入偏置和偏移电流。

LF411 专为高速集成器、数模转换器、采样保持电路以及许多其他电路等应用而设计。

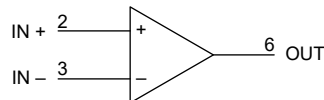
LF411C 的额定工作温度范围为 0°C 至 70°C 。LF411I 的额定工作温度范围为 -40°C 至 $+85^{\circ}\text{C}$ 。

封装信息

T_A	V_{IO} 在 25°C 时的最大值	封装 ⁽¹⁾	
		小外形 (D) ⁽²⁾	塑料 DIP (P)
0°C 至 70°C	2mV	LF411CD	LF411CP
-40°C 至 $+85^{\circ}\text{C}$	2mV	LF411ID	LF411IP

(1) 有关更多信息，请参阅节 8。

(2) D 封装可采用带卷形式供货。向器件类型添加了后缀 R (例如 LF411CDR)。



符号



内容

1 特性.....	1	6 器件和文档支持.....	5
2 应用.....	1	6.1 接收文档更新通知.....	5
3 说明.....	1	6.2 支持资源.....	5
4 引脚配置和功能.....	2	6.3 商标.....	5
5 规格.....	3	6.4 静电放电警告.....	5
5.1 绝对最大额定值.....	3	6.5 术语表.....	5
5.2 建议运行条件.....	3	7 修订历史记录.....	5
5.3 电气特性.....	3	8 机械、封装和可订购信息.....	6

4 引脚配置和功能

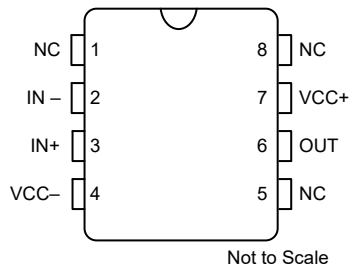


表 4-1. 引脚功能

引脚		类型	说明
编号	名称		
1	NC	—	不连接
2	IN -	输入	输入负极
3	IN+	输入	输入正极
4	VCC -	—	电源负极
5	NC	—	不连接
6	OUT	输出	输出
7	VCC+	—	电源正极
8	NC	—	不连接

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_{CC+}	电源电压，正极		18	V
V_{CC-}	电源电压，负极		-18	V
V_{ID}	差分输入电压		± 30	V
$V_I^{(1)}$	输入电压		± 15	V
	输出短路的持续时间	无限		
	持续总功率耗散		500	mW
$\theta_{JA}^{(2)}$	封装热阻：	D 封装	197	$^{\circ}\text{C}/\text{W}$
		P 封装	104	$^{\circ}\text{C}/\text{W}$
T_{stg}	贮存温度	-65	+150	$^{\circ}\text{C}$

(1) 除非另有说明，否则绝对最大负输入电压等于负电源电压。

(2) 封装热阻抗根据 JESD 51 计算，但穿孔封装除外，该封装按零走线长度进行计算。

5.2 建议运行条件

		C 后缀		I 后缀		单位
		最小值	最大值	最小值	最大值	
V_{CC+}	电源电压	3.5	18	3.5	18	V
V_{CC-}	电源电压	-3.5	-18	-3.5	-18	V
T_A	自然通风条件下的工作温度	0	70	-40	+85	$^{\circ}\text{C}$

5.3 电气特性

在自然通风条件下的工作温度范围内测得， $V_{CC\pm} = \pm 15\text{V}$ （除非另有说明）

参数		测试条件	T_A		最小值	典型值	最大值	单位
			LF411C	LF411I				
V_{IO}	输入偏移电压	$V_{IC} = V_{CM}$, $R_S = 10\text{k}\Omega$	25 $^{\circ}\text{C}$	25 $^{\circ}\text{C}$	0.8		2	mV
α_{VIO}	输入失调电压的平均温度系数	$V_{IC} = 0\text{V}$, $R_S = 10\text{k}\Omega$			10		20	$\mu\text{V}/^{\circ}\text{C}$
I_{IO}	输入失调电流 ⁽¹⁾	$V_{IC} = 0\text{V}$	25 $^{\circ}\text{C}$	25 $^{\circ}\text{C}$	25		100	pA
			70 $^{\circ}\text{C}$	85 $^{\circ}\text{C}$			2	nA
I_{IB}	输入偏置电流 ⁽¹⁾	$V_{IC} = 0\text{V}$	25 $^{\circ}\text{C}$	25 $^{\circ}\text{C}$	50		200	pA
			70 $^{\circ}\text{C}$	85 $^{\circ}\text{C}$			4	nA
V_{ICR}	共模输入电压范围				± 11	-11.5 至 14.5		V
V_{OM}	最大峰值输出电压摆幅	$R_L = 10\text{k}\Omega$			± 12	± 14.95		V
A_{VD}	大信号差分电压	$V_{OUT} = \pm 10\text{V}$, $R_L = 2\text{k}\Omega$	25 $^{\circ}\text{C}$	25 $^{\circ}\text{C}$	25	200		V/mV
			0 $^{\circ}\text{C}$ 至 70 $^{\circ}\text{C}$	-40 $^{\circ}\text{C}$ 至 +85 $^{\circ}\text{C}$	15	200		
r_i	输入电阻	$T_J = 25^{\circ}\text{C}$				10^{12}		Ω
CMRR	共模抑制比	$R_S \leq 10\text{k}\Omega$			70	100		dB
k_{SVR}	电源电压抑制比 ⁽²⁾				70	100		dB
I_{CC}	电源电流				0.56	3.4		mA
SR	压摆率		25 $^{\circ}\text{C}$	25 $^{\circ}\text{C}$	0.5			V/ μs
B_1	单位增益带宽		25 $^{\circ}\text{C}$	25 $^{\circ}\text{C}$	4.5			MHz

5.3 电气特性 (续)

在自然通风条件下的工作温度范围内测得， $V_{CC\pm} = \pm 15V$ (除非另有说明)

参数		测试条件	T _A		最小值	典型值	最大值	单位
			LF411C	LF411I				
V _n	等效输入噪声电压	f = 1kHz , R _S = 20 Ω	25°C	25°C		10.8		nV/ √ Hz
I _n	等效输入噪声电流	f = 1kHz	25°C	25°C		2		fA/ √ Hz

- (1) FET 输入运算放大器的输入偏置电流是正常的结反向电流，此电流对温度敏感。使用脉冲技术来保持结温尽可能接近环境温度。
- (2) 通过同时增大或减小电源量级来测量电源电压抑制比。

6 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

6.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

6.2 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

6.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

6.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

6.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

7 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (October 1997) to Revision D (October 2025)	Page
• 从 JFET 更改为 FET.....	0
• 将 <i>特性</i> 中的低输入噪声从 $0.01\text{pA}/\sqrt{\text{Hz}}$ 更改为 $2\text{fA}/\sqrt{\text{Hz}}$	1
• 将 <i>特性</i> 中的低电源电流从 2mA 更改为 $560\mu\text{A}$	1
• 删除了 <i>特性</i> 中的“低 $1/\text{f}$ 噪声转角、 50Hz (典型值)”	1
• 删除了 <i>特性</i> 中的“封装选项包括塑料小型在线 (D) 和标准 (P) DIP”	1
• 在 <i>说明</i> 中将“具有极低输入偏移电压的 JFET 输入运算放大器”更改为“具有极低输入偏移电压的 FET 输入运算放大器”，将“此外，匹配的高压 JFET 输入提供极低的输入偏置和偏移电流”更改为“此外，匹配的高压 FET 输入提供极低的输入偏置和偏移电流”	1
• 从 <i>符号</i> 中删除了 BAL1 和 BAL2.....	1
• 将引脚 1 从 BAL1 更改为 NC，将引脚 5 从 BAL2 更改为 NC.....	2
• 从 <i>绝对最大额定值</i> 中删除了“10 秒内距离外壳 1.6mm ($1/16$ 英寸) 的引线温度”行.....	3
• 将最大峰值输出电压摆幅典型值从 ± 13.5 更新为 $\pm 14.95\text{V}$ 将电源电流典型值从 2V 更新为 0.56V 更新了转换率、单位增益带宽、等效输入噪声电压、等效输入噪声电流值.....	3
• 将 <i>电气特性</i> 中的输入偏移电压测试条件从 $V_{\text{IC}} = 0$ 更改为 $V_{\text{IC}} = V_{\text{CM}}$	3

8 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LF411CD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	LF411C
LF411CDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	LF411C
LF411CDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	LF411C
LF411CDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Call TI	0 to 70	
LF411CP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	LF411CP
LF411CP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	LF411CP
LF411CPE4	Active	Production	PDIP (P) 8	50 TUBE	-	Call TI	Call TI	0 to 70	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

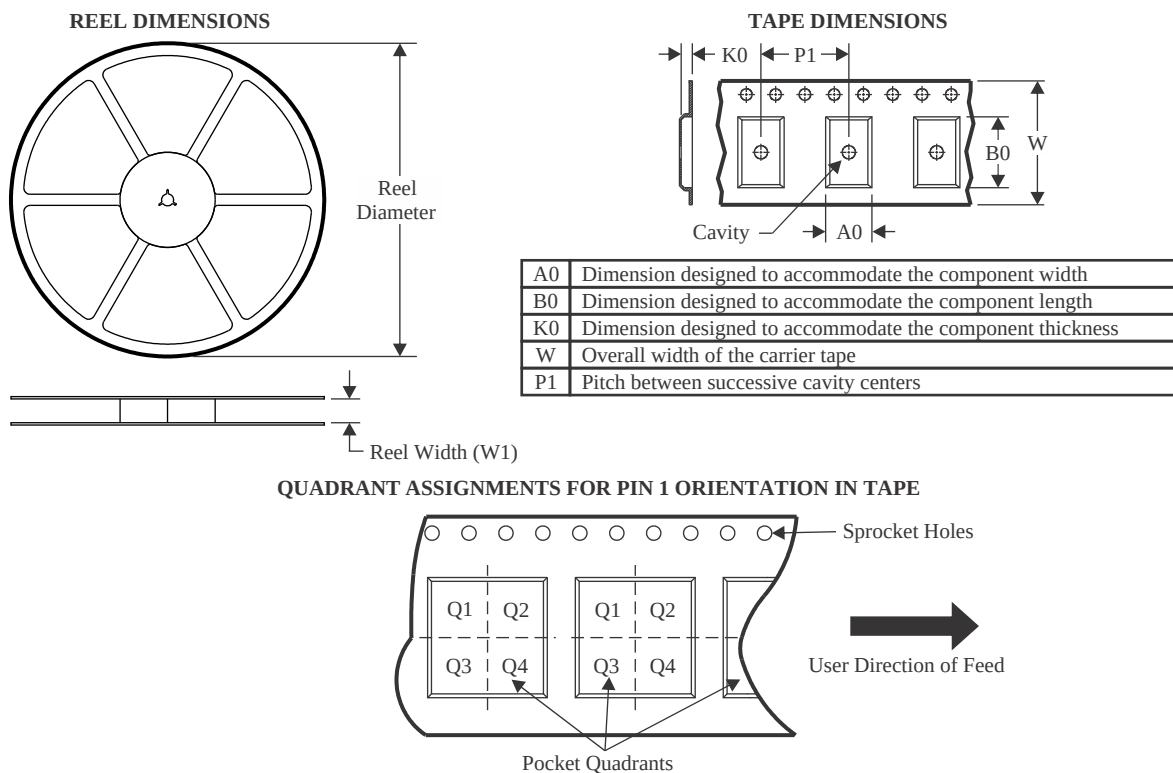
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LF411CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

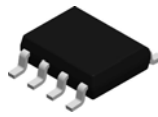
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LF411CDR	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
LF411CP	P	PDIP	8	50	506	13.97	11230	4.32
LF411CP.A	P	PDIP	8	50	506	13.97	11230	4.32

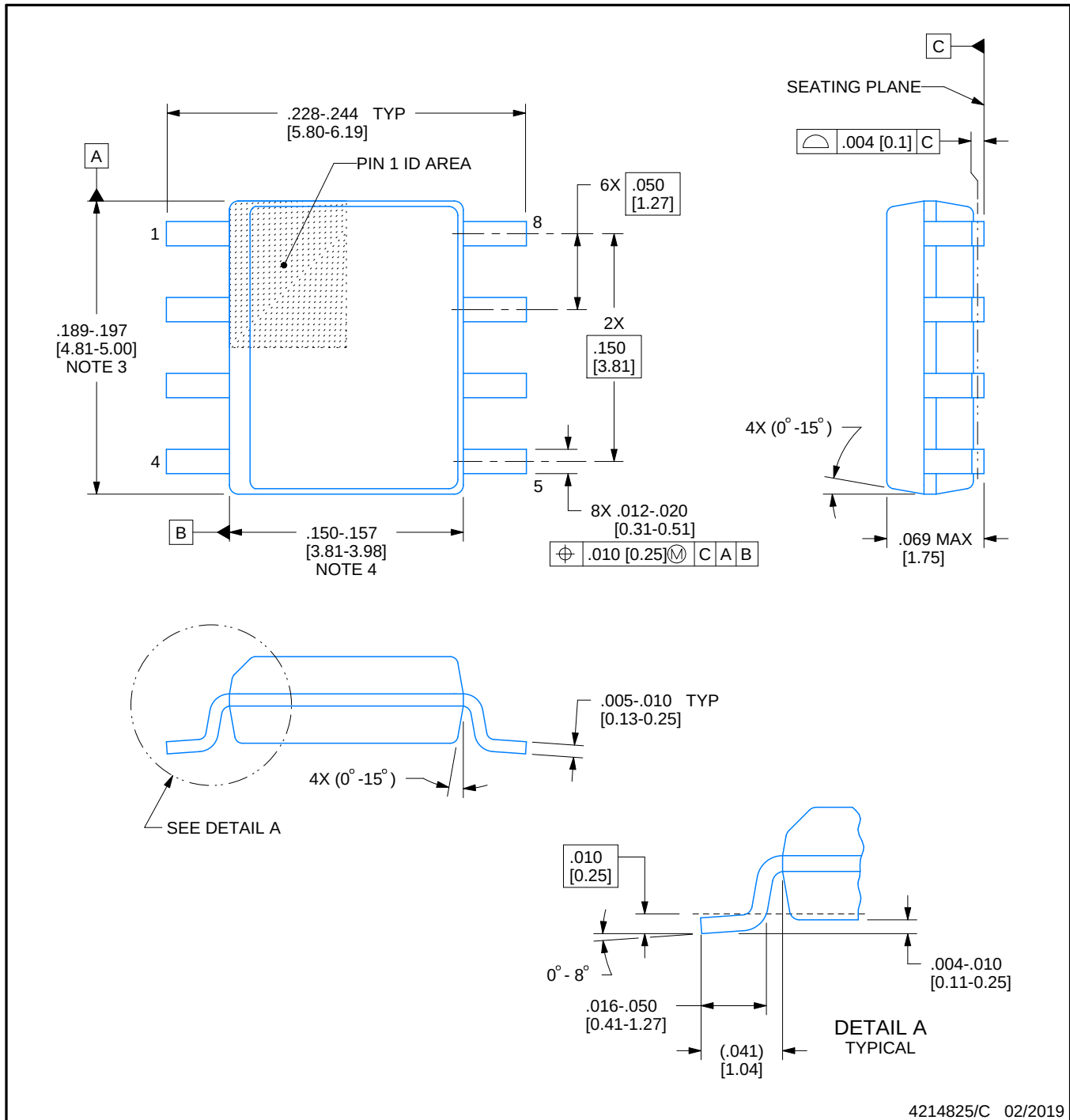


D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

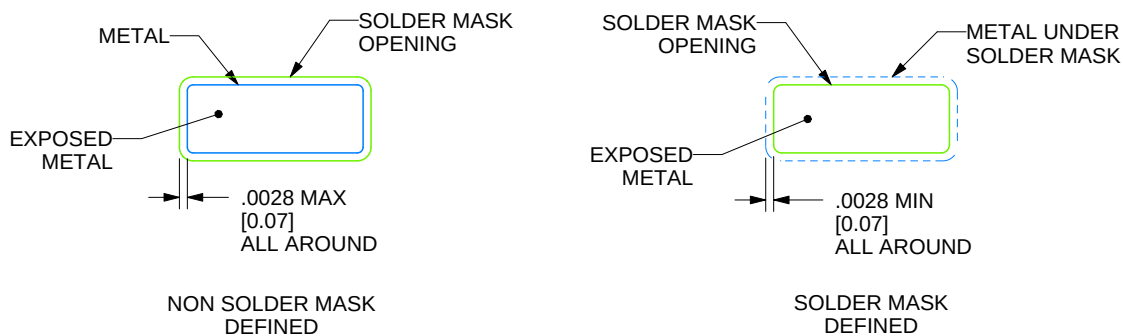
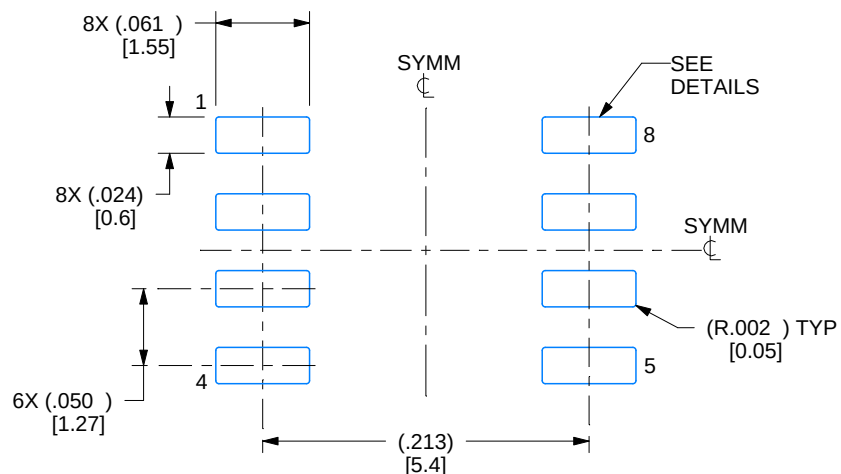
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

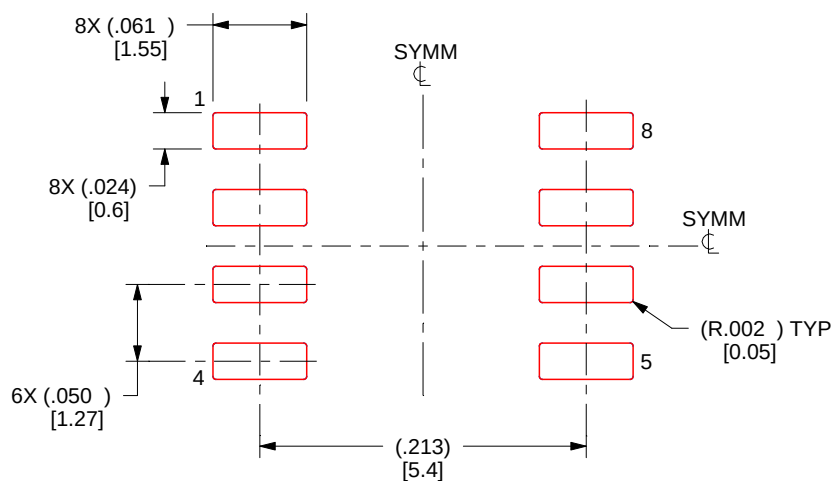
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

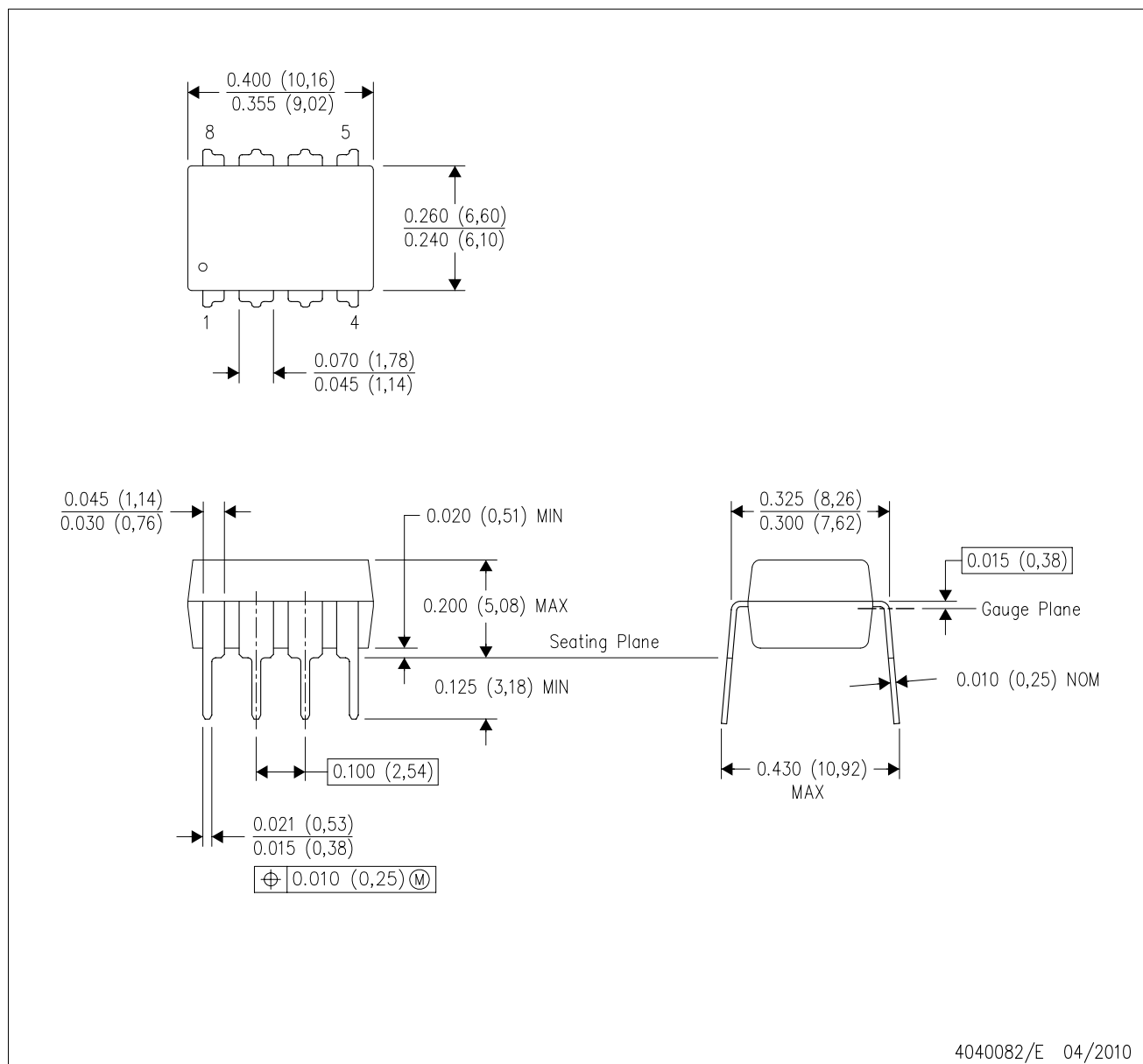
4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月