LM78L 100mA 固定输出线性稳压器

1 特性

- 输入电压：最高 30V 工作电压
  - 新芯片：绝对最大值为 45V
  - 旧芯片：绝对最大值为 35V
- 可提供以下输出电压：
  - 新芯片：3.3V、5V、6V、12V、15V
  - 旧芯片：5V、6.2V、8.2V、9V、12V、15V
- 输出电流：100mA
- 内部热过载保护
- 输出电流限制
- 无需外部元件即可实现稳定性
- 宽绝对最大结温：
  - 新芯片：-40°C 至 150°C
  - 旧芯片：请参阅*绝对最大额定值*
- 封装选项：
  - SOIC
  - SOT-89（仅新芯片）
  - TO-92（仅旧芯片）
  - DSBGA（仅旧芯片）
- 有关可订购旧芯片和新芯片的信息，请参阅*器件命名规则*表

2 应用

- 伺服和步进驱动器
- 电池充电器
- 便携式仪器
- LED 照明
- 电器

3 说明

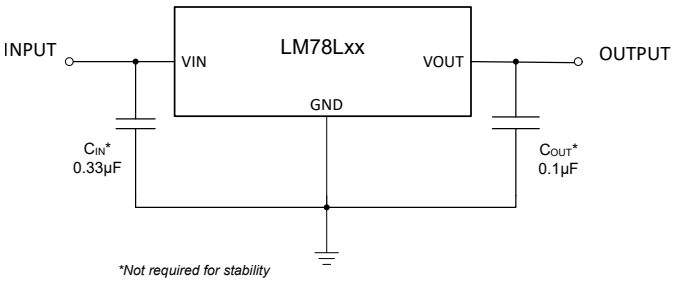
LM78L 系列（本文档中统称为 LM78Lxx）正向线性稳压器可提供多种固定输出电压，因此这些器件适用于各种应用。作为齐纳二极管与电阻器组合的替代方案，LM78Lxx 通常可实现两个数量级的有效输出阻抗提升，并降低静态电流。该系列稳压器支持板载局部稳压，可消除单点稳压带来的供电分布问题。其可用电压规格使 LM78Lxx 适用于逻辑系统、仪表、工业电力输送等应用。

配有新芯片的 LM78Lxx 可采用 SOIC (D) 封装和 SOT-89 (PK) 封装。LM78Lxx 系列稳压器可提供高达 100mA 的输出电流。内置限流功能将峰值输出电流限制在安全值。如果内部功率耗散过高，热关断电路可防止 IC 过热。

封装信息

器件型号	封装 (1)	封装尺寸 (2)
LM78L	D（SOIC，8）	4.90mm × 6.00mm
	PK（SOT-89，3）	4.50mm × 4.095mm
	LP（TO-92，3）	5.20mm × 3.68mm
	YPB (DSBGA, 8)	1.30mm × 1.30mm

(1) 有关更多信息，请参阅 *机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



固定输出稳压器电路

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....4
5.1 绝对最大额定值.....4
5.2 ESD 等级.....4
5.3 热性能信息.....4
5.4 建议运行条件.....4
5.5 电气特性：LM78L33（仅新芯片）.....5
5.6 电气特性：LM78L05（旧芯片和新芯片）.....5
5.7 电气特性：LM78L06（仅新芯片）.....6
5.8 电气特性：LM78L09（仅旧芯片）.....7
5.9 电气特性：LM78L12（旧芯片和新芯片）.....7
5.10 电气特性：LM78L15（旧芯片和新芯片）.....8
5.11 电气特性：LM78L62（仅旧芯片）.....9
5.12 典型特性.....11
6 详细说明.....18
6.1 概述.....18
6.2 功能方框图.....18
6.3 特性说明.....19
6.4 器件功能模式.....19
7 应用和实施.....20
7.1 应用信息.....20
7.2 典型应用.....20
7.3 电源相关建议.....26
7.4 布局.....26
8 器件和文档支持.....28
8.1 器件支持.....28
8.2 文档支持.....28
8.3 接收文档更新通知.....29
8.4 支持资源.....29
8.5 商标.....29
8.6 静电放电警告.....29
8.7 术语表.....29
9 修订历史记录.....29
10 机械、封装和可订购信息.....30

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

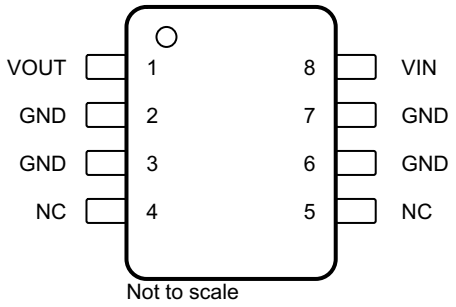


图 4-1. D 封装 8 引脚 SOIC 顶视图

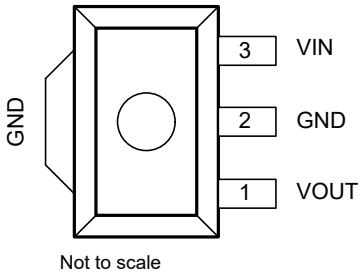


图 4-2. PK 封装 3 引脚 SOT-89 顶视图

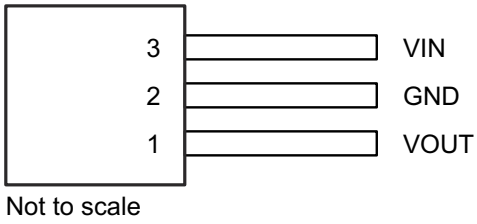


图 4-3. LP 封装 3 引脚 TO-92 底视图

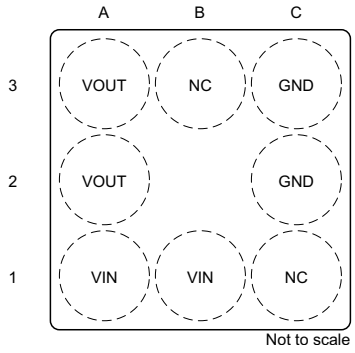


图 4-4. YPB 封装 8 引脚 DSBGA 顶视图

表 4-1. 引脚功能

引脚					类型	说明
名称	SOIC	SOT-89	TO-92	DSBGA		
GND	2、3、6、7	2	2	C2、C3	—	接地
NC	4、5	—	—	B3、C1	—	无连接
VIN	8	3	3	A1、B1	I	输入电源电压引脚。使用*建议运行条件*表中列出的推荐电容值。将输入电容器放置在尽可能靠近器件的 VIN 引脚和 GND 引脚的位置上。
VOUT	1	1	1	A2、A3	O	输出电压引脚。使用*建议运行条件*表中列出的推荐电容值。将输出电容器放置在尽可能靠近器件的 VOUT 引脚和 GND 引脚的位置上。

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
输入电压，V_{IN}（旧芯片）			35	V
输入电压，V_{IN}（新芯片）			45	V
工作结温，T_J（旧芯片）	LM78LxxACZ (TO-92)	0	125	°C
	LM78LxxACM (SOIC)	0	125	
	LM78LxxAIM (SOIC)	-40	125	
	LM78LxxITP（薄型 DSBGA）	-40	85	
工作结温，T_J（新芯片）		-40	150	°C
贮存温度，T_{stg}（旧芯片和新芯片）		-65	150	°C

(1) 超出*绝对最大额定值*范围运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值（旧芯片）	值（新芯片）	单位
$V_{(ESD)}$	静电放电	人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚(1)	±1000	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚(2)	-	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 热性能信息

热指标(1)		LM78Lxx					单位
		D (SOIC) - 新芯片	D (SOIC) - 旧芯片	PK (SOT-89)	LP (TO-92)	YPB (DSBGA)	
		8 引脚	8 引脚	3 引脚	3 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	115	128.8	54.7	158.7	108.4	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	60.3	76	88.1	75.2	1.3	°C/W
$R_{\theta JB}$	结至电路板热阻	55.6	69.3	9.6	—	31.4	°C/W
ψ_{JT}	结至顶部特征参数	16.2	26.3	6.2	30.2	4.5	°C/W
ψ_{JB}	结至电路板特征参数	55	68.8	9.7	138.2	31.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	—	—	7.7	—	—	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

5.4 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	典型值	最大值	单位
V_{IN}	输入电压（旧芯片）			30	V
	输入电压（新芯片）	5.1		30	
I_O	持续输出电流			100	mA
C_{IN} (2)	输入电容器 (3)（仅限新芯片）		0.33		μF
C_{OUT} (2)	输出电容器 (4)（仅限新芯片）		0.1		

Copyright © 2026 Texas Instruments Incorporated

5.4 建议运行条件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	典型值	最大值	单位
T_J	工作结温（旧芯片）	LM78LxxACZ (TO-92)	0		125	°C
		LM78LxxACM (SOIC)	0		125	
		LM78LxxAIM (SOIC)	-40		125	
		LM78LxxITP (DSBGA)	-40		85	
	工作结温（新芯片）		-40		125	°C

(1) 所有电压均以 GND 为基准。
(2) LM78Lxx 无需任何外部电容器即可确保 LDO 稳定性。
(3) 然而，建议使用 0.33 µF 的输入电容器来抵消源电阻和电感的影响，在某些情况下，这可能会导致系统级不稳定的症状（例如振铃或振荡），尤其是在存在负载瞬态的情况下。
(4) 建议使用 0.1 µF 的输出电容器来提高 LM78Lxx 稳压器的负载和线路瞬态性能。

5.5 电气特性：LM78L33（仅新芯片）

在指定结温条件下，V_{IN} = 9V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)		最小值	典型值	最大值	单位
V_O	输出电压	V_{IN} = 5.5V 至 20V，且 I_O = 1mA 至 40mA	T_J = 25°C	3.29	3.3	3.44	V
		V_{IN} = 5.5V 至 20V，且 I_O = 1mA 至 40mA	T_J = 全范围	3.28		3.46	
		I_O = 1mA 至 70mA		3.24		3.46	
ΔV_O	线路调整	V_{IN} = 5.5V 至 20V	T_J = 25°C		36	55	mV
		V_{IN} = 6V 至 20V			24	38	
	负载调整率	I_O = 1mA 至 100mA	T_J = 25°C		12	28	mV
		I_O = 1mA 至 40mA			4.5	12	
I_Q	静态电流	T_J = 25°C			3.5	4.65	mA
		T_J = 125°C				4.9	
ΔI_Q	静态电流变化	V_{IN} = 6V 至 20V	T_J = 全范围			1.3	mA
		I_O = 1mA 至 40mA				0.01	
V_n	输出噪声电压	f = 10Hz 至 100kHz	T_J = 25°C		85		µV
$\Delta V_{IN}/\Delta V_O$	纹波抑制	f = 120Hz，V_{IN} = 6V 至 20V	T_J = 25°C	49	57.5		dB
I_{PK}	峰值输出电流	T_J = 25°C			175		mA
$\Delta V_O/\Delta T$	平均输出电压温度系数	I_O = 5mA	T_J = 25°C		0.07		mV/°C
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	ΔV_O = V_O 的 2%	T_J = 25°C		5	5.1	V

(1) 脉冲测试技术保持 T_J 尽可能接近 T_A。必须单独考虑热效应。请参阅*建议运行条件*表，了解每种封装的工作温度范围。

5.6 电气特性：LM78L05（旧芯片和新芯片）

在指定结温条件下，V_{IN} = 10V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)			最小值	典型值	最大值	单位
V_O	输出电压	旧芯片	T_J = 25°C		4.8	5	5.2	V
			V_{IN} = 7V 至 20V，且 I_O = 1mA 至 40mA(2)	T_J = 全范围	4.75		5.25	
			I_O = 1mA 至 70mA(2)		4.75		5.25	
		新芯片	T_J = 25°C		4.9	5	5.18	
			V_{IN} = 7V 至 20V，且 I_O = 1mA 至 40mA	T_J = 全范围	4.85		5.2	
			I_O = 1mA 至 70mA		4.85		5.2	

Copyright © 2026 Texas Instruments Incorporated

5.6 电气特性：LM78L05（旧芯片和新芯片）（续）

在指定结温条件下，V_{IN} = 10V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)			最小值	典型值	最大值	单位
ΔV_O	线路调整	旧芯片	V_{IN} = 7V 至 20V	T_J = 25°C		18	75	mV
			V_{IN} = 8V 至 20V			10	54	
		新芯片	V_{IN} = 7V 至 20V			20	35	
			V_{IN} = 8V 至 20V			19	29	
	负载调整率	旧芯片	I_O = 1mA 至 100mA	T_J = 25°C		20	60	mV
			I_O = 1mA 至 40mA			5	30	
		新芯片	I_O = 1mA 至 100mA			14	35	
			I_O = 1mA 至 40mA			5.5	15	
I_Q	静态电流	旧芯片	T_J = 25°C			3	5	mA
		新芯片	T_J = 25°C			3.6	4.7	
			T_J = 125°C				4.9	
ΔI_Q	静态电流变化	旧芯片	V_{IN} = 8V 至 20V	T_J = 全范围			1	mA
			I_O = 1mA 至 40mA				0.1	
		新芯片	V_{IN} = 8V 至 20V				0.64	
			I_O = 1mA 至 40mA				0.01	
V_n	输出噪声电压	旧芯片 (3)	f = 10Hz 至 100kHz	T_J = 25°C		40		μV
		新芯片				125		
$\Delta V_{IN}/\Delta V_O$	纹波抑制	旧芯片	f = 120Hz，V_{IN} = 8V 至 16V	T_J = 25°C	47	62		dB
		新芯片	f = 120Hz，V_{IN} = 8V 至 16V		47	56		
I_{PK}	峰值输出电流	旧芯片	T_J = 25°C			140		mA
		新芯片	T_J = 25°C			175		
$\Delta V_O/\Delta T$	平均输出电压温度系数	旧芯片	I_O = 5mA	T_J = 25°C		-0.65		mV/°C
		新芯片	I_O = 5mA	T_J = 25°C		0.044		
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	旧芯片	ΔV_O = V_O 的 2%	T_J = 25°C		6.7	7	V
		新芯片	ΔV_O = V_O 的 2%	T_J = 25°C		6.7	6.8	

(1) 脉冲测试技术保持 T_J 尽可能接近 T_A。必须单独考虑热效应。请参阅*建议运行条件*表，了解旧芯片和新芯片的工作温度范围。
(2) 功率耗散为 ≤ 0.75W。
(3) 建议最小负载电容为 0.01μF，以抑制高频噪声。

5.7 电气特性：LM78L06（仅新芯片）

在指定结温条件下，V_{IN} = 12V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)		最小值	典型值	最大值	单位
V_O	输出电压	V_{IN} = 8.5V 至 20V，且 I_O = 1mA 至 40mA	T_J = 25°C	5.9	6	6.19	V
		V_{IN} = 8.5V 至 20V，且 I_O = 1mA 至 40mA	T_J = 全范围	5.85		6.19	
		I_O = 1mA 至 70mA		5.8		6.19	
ΔV_O	线路调整	V_{IN} = 8.5V 至 20V	T_J = 25°C		22	36	mV
		V_{IN} = 9V 至 20V			20	33	
	负载调整率	I_O = 1mA 至 100mA	T_J = 25°C		11	37	mV
		I_O = 1mA 至 40mA			4	16	
I_Q	静态电流	T_J = 25°C			3.6	4.8	mA
		T_J = 125°C				5	
ΔI_Q	静态电流变化	V_{IN} = 8V 至 20V	T_J = 全范围			0.57	mA
		I_O = 1mA 至 40mA				0.01	
V_n	输出噪声电压	f = 10Hz 至 100kHz	T_J = 25°C		145		μV

Copyright © 2026 Texas Instruments Incorporated

5.7 电气特性：LM78L06（仅新芯片）（续）

在指定结温条件下，V_{IN} = 12V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)		最小值	典型值	最大值	单位
$\Delta V_{IN}/\Delta V_O$	纹波抑制	f = 120Hz，V_{IN} = 10V 至 20V	T_J = 25°C	45	55		dB
I_{PK}	峰值输出电流	T_J = 25°C			175		mA
$\Delta V_O/\Delta T$	平均输出电压温度系数	I_O = 5mA	T_J = 25°C		-0.088		mV/°C
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	ΔV_O = V_O 的 2%	T_J = 25°C		7.7	7.9	V

(1) 脉冲测试技术保持 T_J 尽可能接近 T_A。必须单独考虑热效应。请参阅*建议运行条件*表，了解每种封装的工作温度范围。

5.8 电气特性：LM78L09（仅旧芯片）

在指定结温条件下，V_{IN} = 15V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）(1) (2)

参数		测试条件		最小值	典型值	最大值	单位
V_O	输出电压	T_J = 25°C		8.64	9	9.36	V
		V_{IN} = 11.5V 至 24V，且 I_O = 1mA 至 40mA(3)	T_J = 全范围	8.55		9.45	
		I_O = 1mA 至 70mA(3)		8.55		9.45	
ΔV_O	线路调整	V_{IN} = 11.5V 至 24V	T_J = 25°C		100	200	mV
		V_{IN} = 13V 至 24V			90	150	
	负载调整率	I_O = 1mA 至 100mA	T_J = 25°C		20	90	mV
		I_O = 1mA 至 40mA			10	45	
I_Q	静态电流	T_J = 25°C			2	5.5	mA
ΔI_Q	静态电流变化	V_{IN} = 11.5V 至 24V	T_J = 全范围			1.5	mA
		I_O = 1mA 至 40mA				0.1	
V_n	输出噪声电压	T_J = 25°C			70		μV
$\Delta V_{IN}/\Delta V_O$	纹波抑制	f = 120Hz，V_{IN} = 15V 至 25V	T_J = 25°C	38	44		dB
I_{PK}	峰值输出电流	T_J = 25°C			140		mA
$\Delta V_O/\Delta T$	平均输出电压温度系数	I_O = 5mA	T_J = 25°C		-0.9		mV/°C
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	ΔV_O = V_O 的 2%	T_J = 25°C		10.7		V

(1) 有关每个封装的工作范围，请参阅*绝对最大额定值*。
(2) 通过使用标准统计质量控制 (SQC) 方法的生产测试或相关技术，对限值进行验证。
(3) 功率耗散为 ≤ 0.75W。

5.9 电气特性：LM78L12（旧芯片和新芯片）

在指定结温条件下，V_{IN} = 19V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)			最小值	典型值	最大值	单位
V_O	输出电压	旧芯片	T_J = 25°C		11.5	12	12.5	V
			V_{IN} = 14.5V 至 27V，且 I_O = 1mA 至 40mA(2)	T_J = 全范围	11.4		12.6	
			I_O = 1mA 至 70mA(2)		11.4		12.6	
		新芯片	T_J = 25°C		11.8	12	12.3	
			V_{IN} = 14.5V 至 27V，且 I_O = 1mA 至 40mA	T_J = 全范围	11.65		12.35	
			I_O = 1mA 至 70mA		11.63		12.35	

Copyright © 2026 Texas Instruments Incorporated

5.9 电气特性：LM78L12（旧芯片和新芯片）（续）

在指定结温条件下，V_{IN} = 19V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)			最小值	典型值	最大值	单位
ΔV_O	线路调整	旧芯片	V_{IN} = 14.5V 至 27V	T_J = 25°C		30	180	mV
			V_{IN} = 16V 至 27V			20	110	
		新芯片	V_{IN} = 14.5V 至 27V			48	73	
			V_{IN} = 16V 至 27V			40	59	
	负载调整率	旧芯片	I_O = 1mA 至 100mA	T_J = 25°C		30	100	mV
			I_O = 1mA 至 40mA			10	50	
		新芯片	I_O = 1mA 至 100mA			10	60	
			I_O = 1mA 至 40mA			2.5	25	
I_Q	静态电流	旧芯片	T_J = 25°C			3	5	mA
		新芯片	T_J = 25°C			3.8	5.1	
			T_J = 125°C				5.35	
ΔI_Q	静态电流变化	旧芯片	V_{IN} = 16V 至 27V	T_J = 全范围			1	mA
			I_O = 1mA 至 40mA				0.1	
		新芯片	V_{IN} = 16V 至 27V				0.510	
			I_O = 1mA 至 40mA				0.01	
V_n	输出噪声电压	旧芯片 (3)	f = 10Hz 至 100kHz	T_J = 全范围		80		μV
		新芯片				290		
$\Delta V_{IN}/\Delta V_O$	纹波抑制	旧芯片	f = 120Hz，V_{IN} = 15V 至 25V	T_J = 全范围	40	54		dB
		新芯片			40	50		
I_{PK}	峰值输出电流	旧芯片	T_J = 25°C			140		mA
		新芯片	T_J = 25°C			175		
$\Delta V_O/\Delta T$	平均输出电压温度系数	旧芯片	I_O = 5mA	T_J = 25°C		-1		mV/°C
		新芯片	I_O = 5mA	T_J = 25°C		-0.046		
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	旧芯片	ΔV_O = V_O 的 2%	T_J = 25°C		13.7	14.5	V
		新芯片	ΔV_O = V_O 的 2%	T_J = 25°C		13.7	13.8	

(1) 脉冲测试技术保持 T_J 尽可能接近 T_A。必须单独考虑热效应。请参阅*建议运行条件*表，了解旧芯片和新芯片的工作温度范围。
(2) 功率耗散为 ≤ 0.75W。
(3) 建议最小负载电容为 0.01μF，以抑制高频噪声。

5.10 电气特性：LM78L15（旧芯片和新芯片）

在指定结温条件下，V_{IN} = 23V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)			最小值	典型值	最大值	单位
V_O	输出电压	旧芯片	T_J = 25°C		14.4	15	15.6	V
			V_{IN} = 17.5V 至 30V，且 I_O = 1mA 至 40mA(2)	T_J = 全范围	14.25		15.75	
			I_O = 1mA 至 70mA(2)		14.25		15.75	
		新芯片	T_J = 25°C		14.775	15	15.4	
			V_{IN} = 17.5V 至 30V，且 I_O = 1mA 至 40mA	T_J = 全范围	14.7		15.4	
			I_O = 1mA 至 70mA		14.5		15.4	

Copyright © 2026 Texas Instruments Incorporated

5.10 电气特性：LM78L15（旧芯片和新芯片）（续）

在指定结温条件下，V_{IN} = 23V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）

参数		测试条件(1)			最小值	典型值	最大值	单位
ΔV_O	线路调整	旧芯片	V_{IN} = 17.5V 至 30V	T_J = 25°C		37	250	mV
			V_I = 20V 至 30V			25	140	
		新芯片	V_{IN} = 17.5V 至 30V			61	92	
			V_I = 20V 至 30V			46	65	
	负载调整率	旧芯片	I_O = 1mA 至 100mA	T_J = 25°C		35	150	mV
			I_O = 1mA 至 40mA			12	75	
		新芯片	I_O = 1mA 至 100mA			3	70	
			I_O = 1mA 至 40mA			1	30	
I_Q	静态电流	旧芯片	T_J = 25°C			3	5	mA
		新芯片	T_J = 25°C			3.95	5.3	
			T_J = 125°C				5.5	
ΔI_Q	静态电流变化	旧芯片	V_{IN} = 20V 至 30V	T_J = 全范围			1	mA
			I_O = 1mA 至 40mA				0.1	
		新芯片	V_{IN} = 20V 至 30V				0.47	
			I_O = 1mA 至 40mA				0.01	
V_n	输出噪声电压	旧芯片	f = 10Hz 至 100kHz	T_J = 25°C		90		μV
		新芯片				388		
$\Delta V_{IN}/\Delta V_O$	纹波抑制	旧芯片	f = 120Hz，V_{IN} = 18.5V 至 28.5V	T_J = 25°C	37	51		dB
		新芯片			40	47		
I_{PK}	峰值输出电流	旧芯片	T_J = 25°C			140		mA
		新芯片	T_J = 25°C			175		
$\Delta V_O/\Delta T$	平均输出电压温度系数	旧芯片	I_O = 5mA	T_J = 25°C		-1.3		mV/°C
		新芯片	I_O = 5mA	T_J = 25°C		-0.079		
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	旧芯片	ΔV_O = V_O 的 2%	T_J = 25°C		16.7	17.5	V
		新芯片	ΔV_O = V_O 的 2%	T_J = 25°C		16.7	16.8	

(1) 脉冲测试技术保持 T_J 尽可能接近 T_A。必须单独考虑热效应。请参阅*建议运行条件*表，了解旧芯片和新芯片的工作温度范围。
(2) 功率耗散为 ≤ 0.75W。

5.11 电气特性：LM78L62（仅旧芯片）

在指定结温条件下，V_{IN} = 12V、C_{IN} = 0.33μF、C_{OUT} = 0.1μF 和 I_O = 40mA（除非另有说明）(1) (2)

参数		测试条件		最小值	典型值	最大值	单位
V_O	输出电压	T_J = 25°C		5.95	6.2	6.45	V
		V_{IN} = 8.5V 至 20V，且 I_O = 1mA 至 40mA(3)	T_J = 全范围	5.9		6.5	
		I_O = 1mA 至 70mA(3)		5.9		6.5	
ΔV_O	线路调整	V_{IN} = 8.5V 至 20V	T_J = 25°C		65	175	mV
		V_{IN} = 9V 至 20V			55	125	
	负载调整率	I_O = 1mA 至 100mA	T_J = 25°C		13	80	mV
		I_O = 1mA 至 40mA			6	40	
I_Q	静态电流	T_J = 25°C			2	5.5	mA
ΔI_Q	静态电流变化	V_{IN} = 8V 至 20V	T_J = 全范围			1.5	mA
		I_O = 1mA 至 40mA				0.1	
V_n	输出噪声电压(4)	f = 10Hz 至 100kHz	T_J = 25°C		50		μV
$\Delta V_{IN}/\Delta V_O$	纹波抑制	f = 120Hz，V_{IN} = 10V 至 20V	T_J = 25°C	40	46		dB
		T_J = 25°C			140		

Copyright © 2026 Texas Instruments Incorporated

5.11 电气特性：LM78L62（仅旧芯片）（续）

在指定结温条件下，V_{IN} = 12V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF 和 I_O = 40mA（除非另有说明）(1) (2)

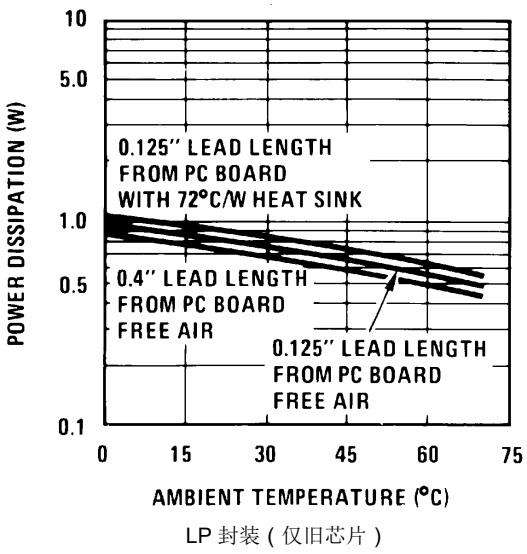
参数		测试条件		最小值	典型值	最大值	单位
$\Delta V_O/\Delta T$	平均输出电压温度系数	I_O = 5mA	T_J = 25°C		-0.75		mV/°C
$V_{IN(MIN)}$	维持线路调节所需的输入电压最小值	$\Delta V_O = V_O$ 的 2%	T_J = 25°C		7.9		V

(1) 有关每个封装的工作范围，请参阅*绝对最大额定值*。
(2) 通过使用标准统计质量控制 (SQC) 方法的生产测试或相关技术，对限值进行验证。
(3) 功率耗散为 ≤ 0.75W。
(4) 建议最小负载电容为 0.01µF，以抑制高频噪声。

Copyright © 2026 Texas Instruments Incorporated

5.12 典型特性

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）



LP 封装（仅旧芯片）

图 5-1. 最大平均功率耗散

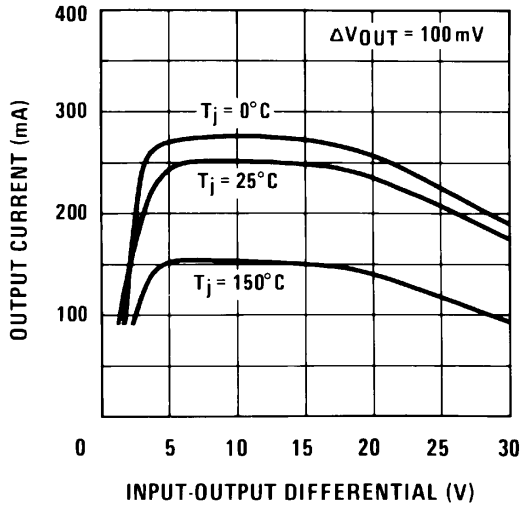


图 5-2. 峰值输出电流与输入-输出差分电压间的关系（旧芯片）

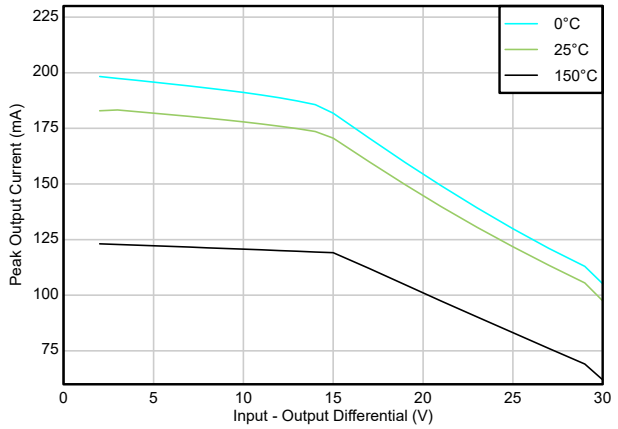


图 5-3. 峰值输出电流与输入-输出差分电压间的关系（新芯片）

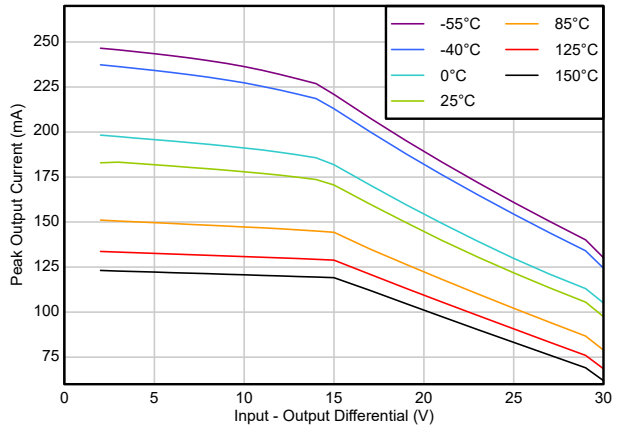


图 5-4. 峰值输出电流与输入-输出差分电压间的关系（新芯片）

Copyright © 2026 Texas Instruments Incorporated

5.12 典型特性（续）

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）

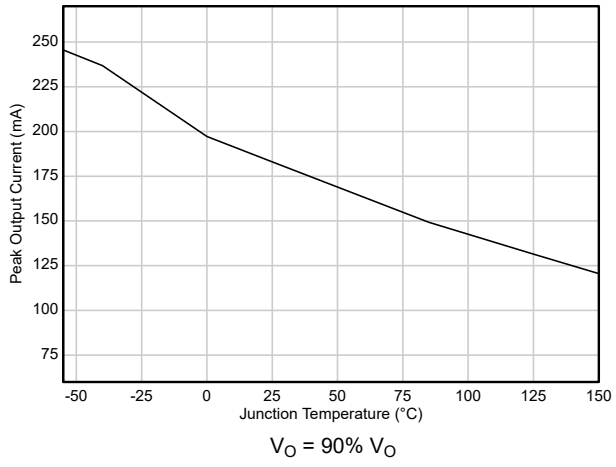


图 5-5. 峰值输出电流与结温间的关系（新芯片）

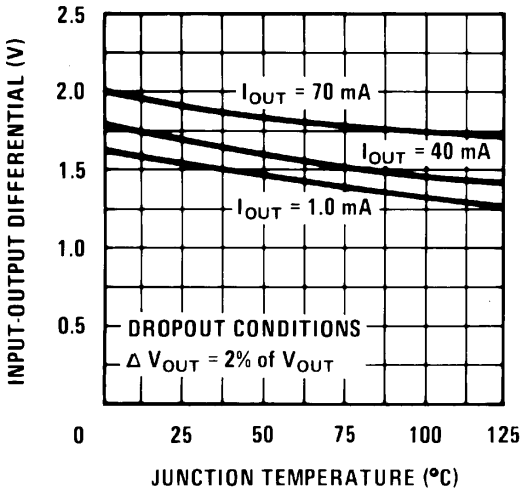


图 5-6. 压降电压（旧芯片）

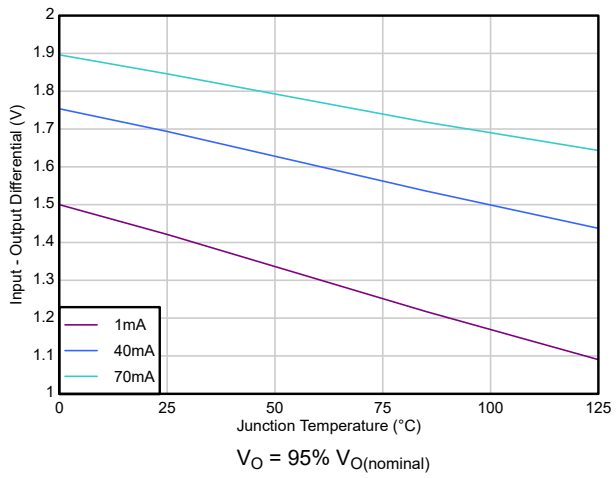


图 5-7. 压降电压（新芯片）

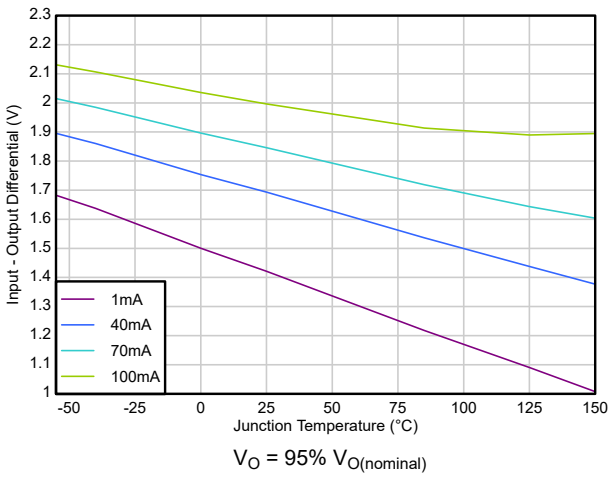


图 5-8. 压降电压（新芯片）

Copyright © 2026 Texas Instruments Incorporated

5.12 典型特性（续）

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）

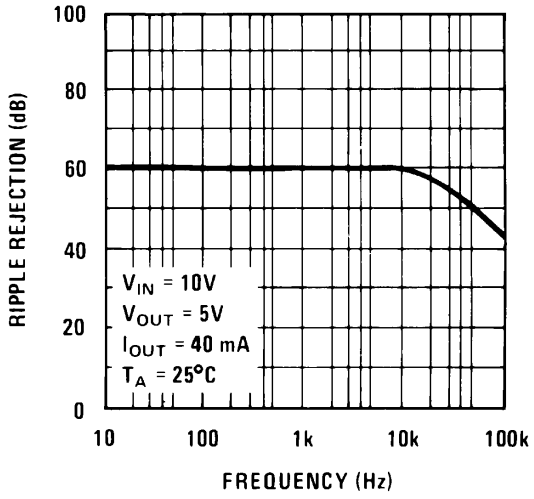


图 5-9. 纹波抑制与频率之间的关系（旧芯片）

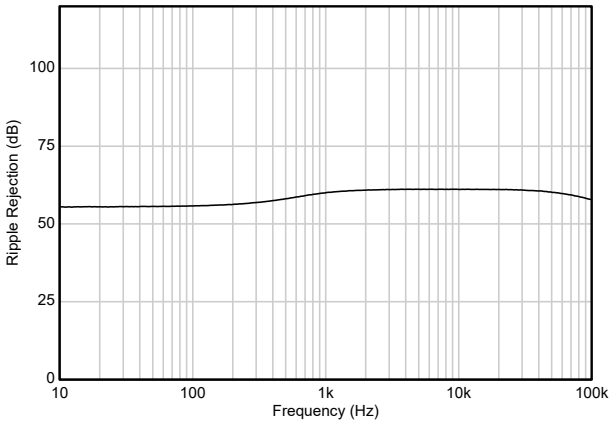
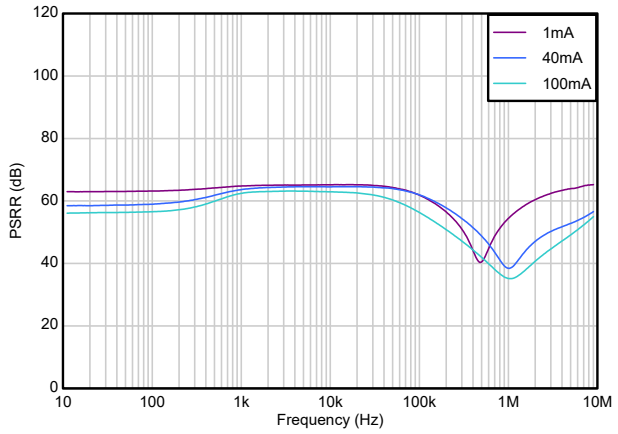
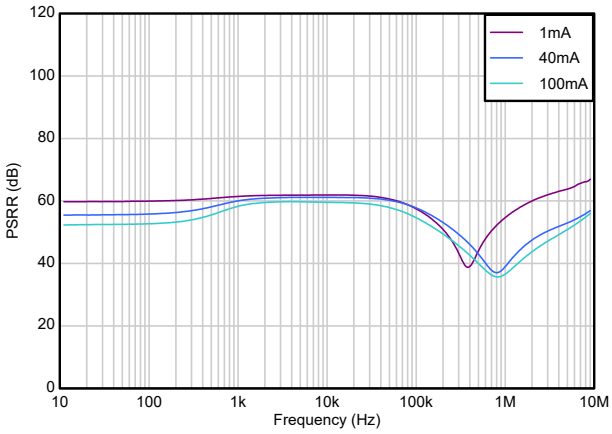


图 5-10. 纹波抑制与频率之间的关系（新芯片）



V_{IN} = 9V，V_O = 3.3V

图 5-11. 纹波抑制与频率和输出电流间的关系（新芯片）



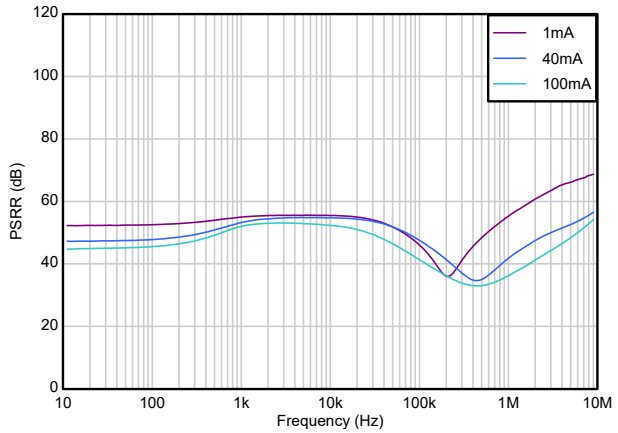
V_O = 5V

图 5-12. 纹波抑制与频率和输出电流间的关系（新芯片）

Copyright © 2026 Texas Instruments Incorporated

5.12 典型特性（续）

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）



V_{IN} = 23V，V_O = 15V

图 5-13. 纹波抑制与频率和输出电流间的关系（新芯片）

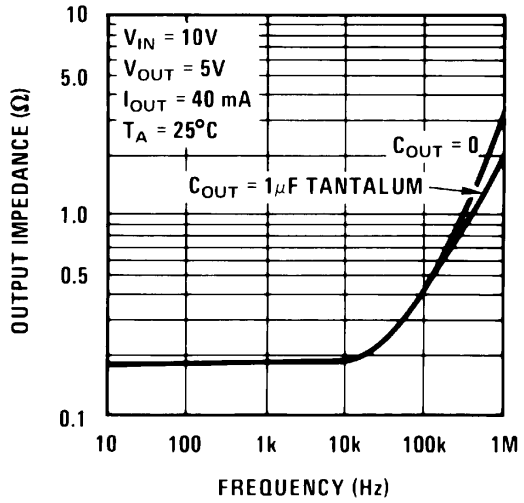


图 5-14. 输出阻抗（旧芯片）

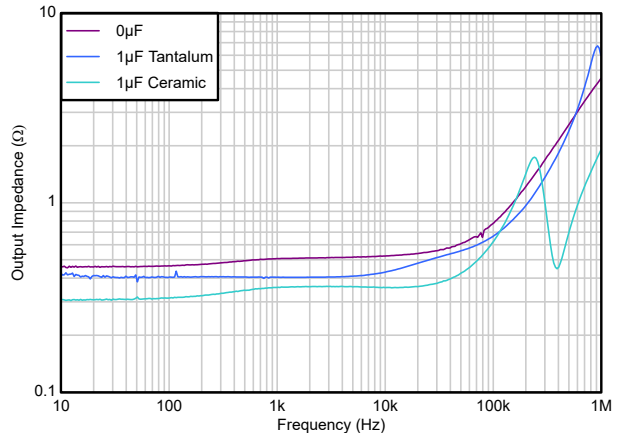


图 5-15. 输出阻抗（新芯片）

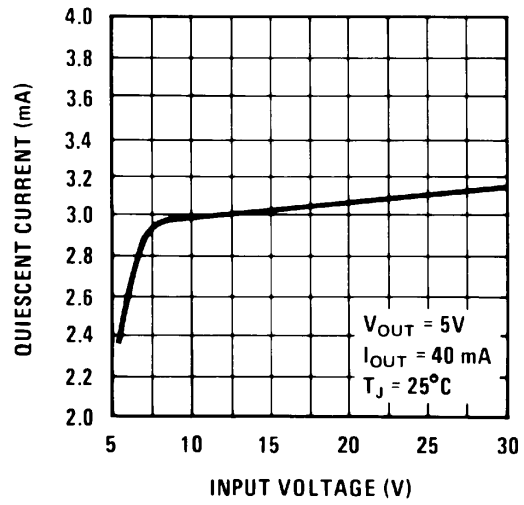
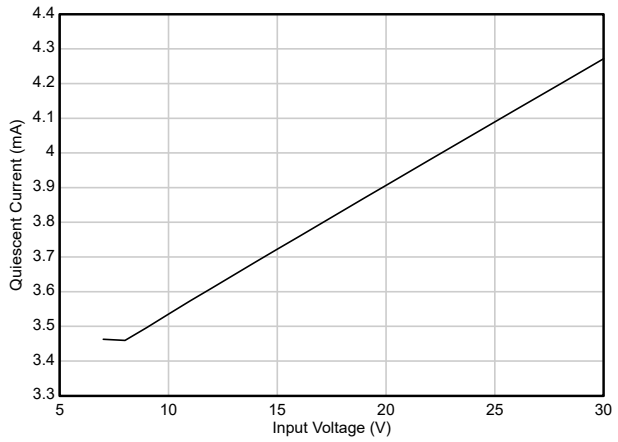


图 5-16. 静态电流与输入电压之间的关系（旧芯片）

Copyright © 2026 Texas Instruments Incorporated

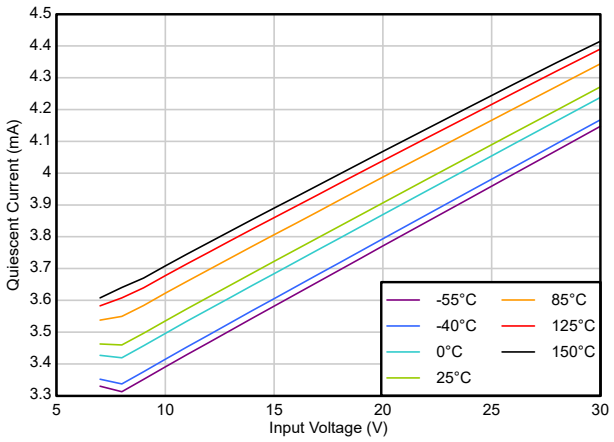
5.12 典型特性（续）

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）



I_O = 40mA

图 5-17. 静态电流与输入电压之间的关系（新芯片）



I_O = 40mA

图 5-18. 静态电流与输入电压之间的关系（新芯片）

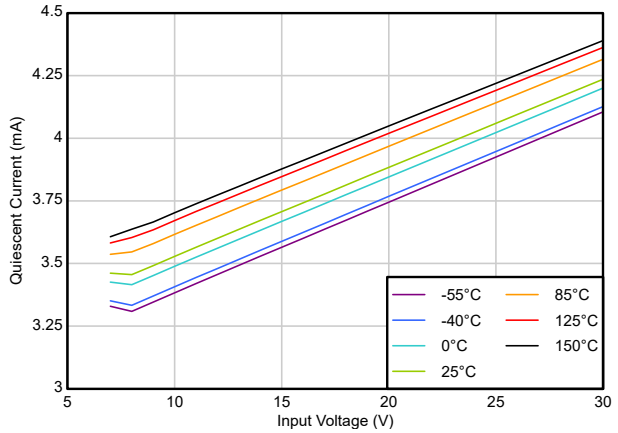


图 5-19. 静态电流与输入电压之间的关系（新芯片）

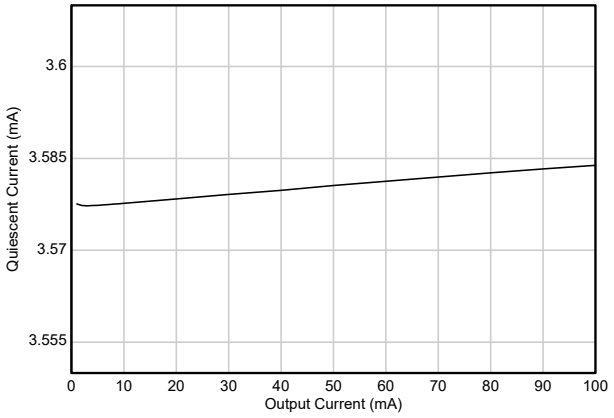


图 5-20. 静态电流与输出电流间的关系（新芯片）

Copyright © 2026 Texas Instruments Incorporated

5.12 典型特性（续）

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）

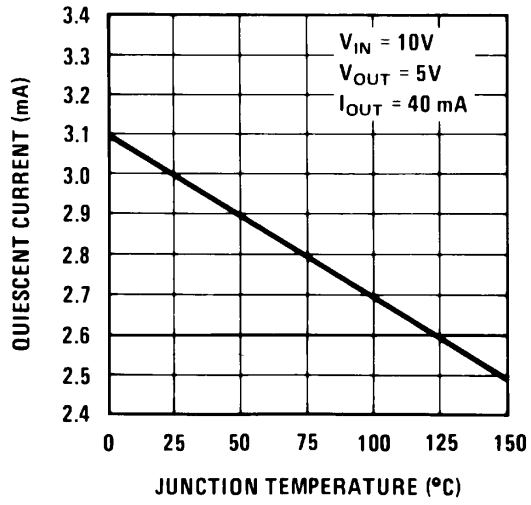
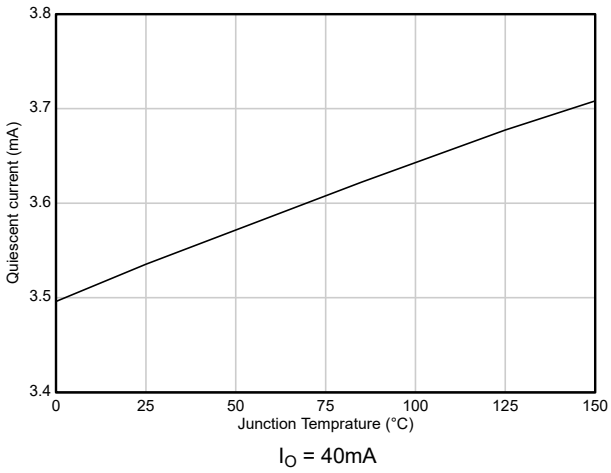
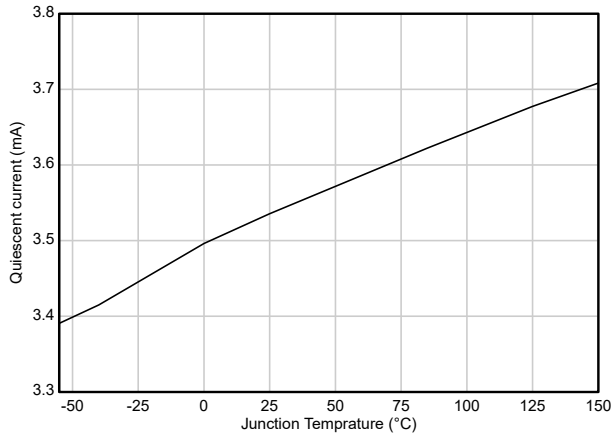


图 5-21. 静态电流与结温间的关系（旧芯片）



I_O = 40mA

图 5-22. 静态电流与结温间的关系（新芯片）



I_O = 40mA

图 5-23. 静态电流与结温间的关系（新芯片）

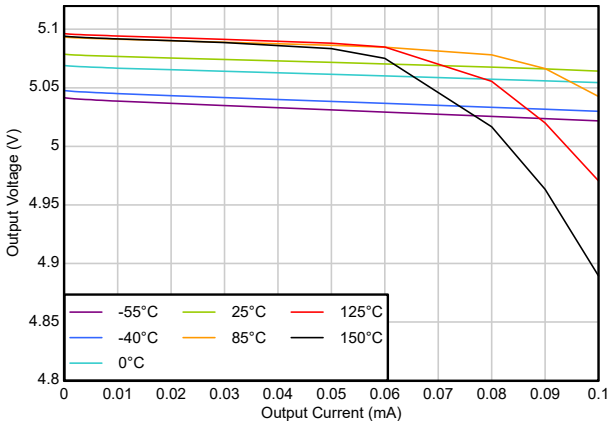


图 5-24. 负载调整率（新芯片）

Copyright © 2026 Texas Instruments Incorporated

5.12 典型特性（续）

在工作结温 T_J = 25°C，V_{IN} = 10V，V_O = 5V，C_{IN} = 0.33µF，C_{OUT} = 0.1µF 且 I_O = 1mA 的条件下（除非另有说明）

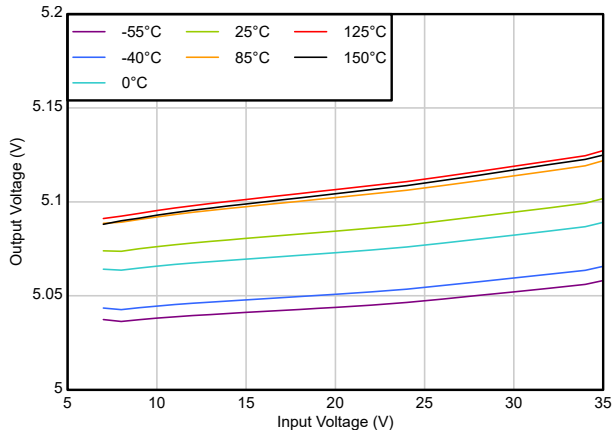
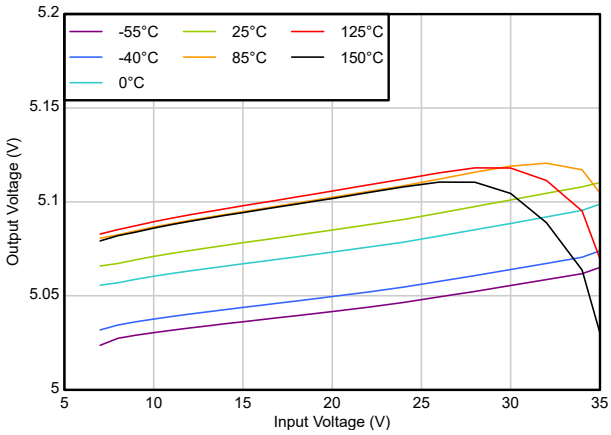
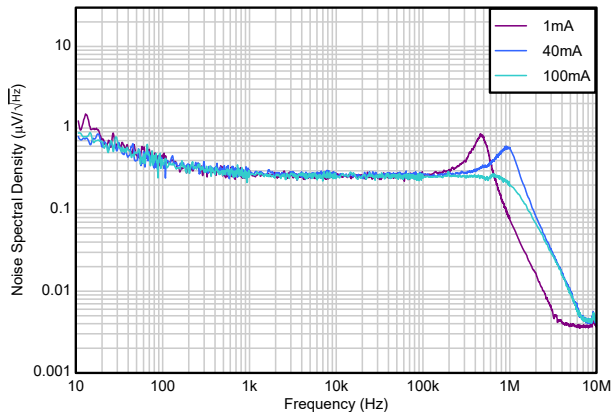


图 5-25. 线路调整率（新芯片）



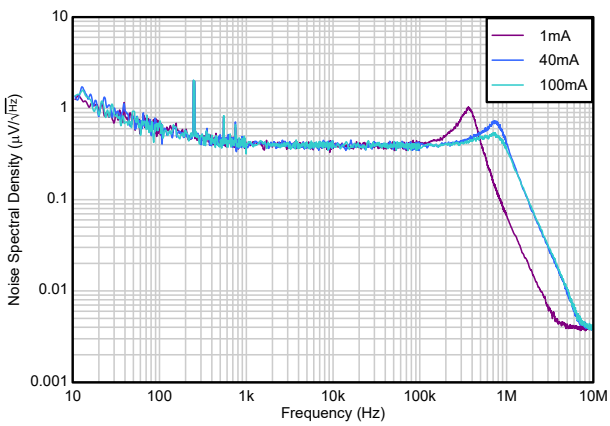
I_O = 40mA

图 5-26. 线路调整率（新芯片）



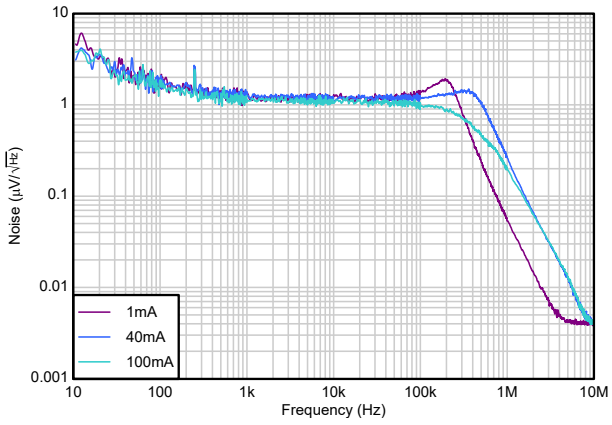
V_{IN} = 9V，V_O = 3.3V

图 5-27. 输出噪声与频率和输出电流间的关系（新芯片）



V_O = 5V

图 5-28. 输出噪声与频率和输出电流间的关系（新芯片）



V_{IN} = 23V，V_O = 15V

图 5-29. 输出噪声与频率和输出电流间的关系（新芯片）

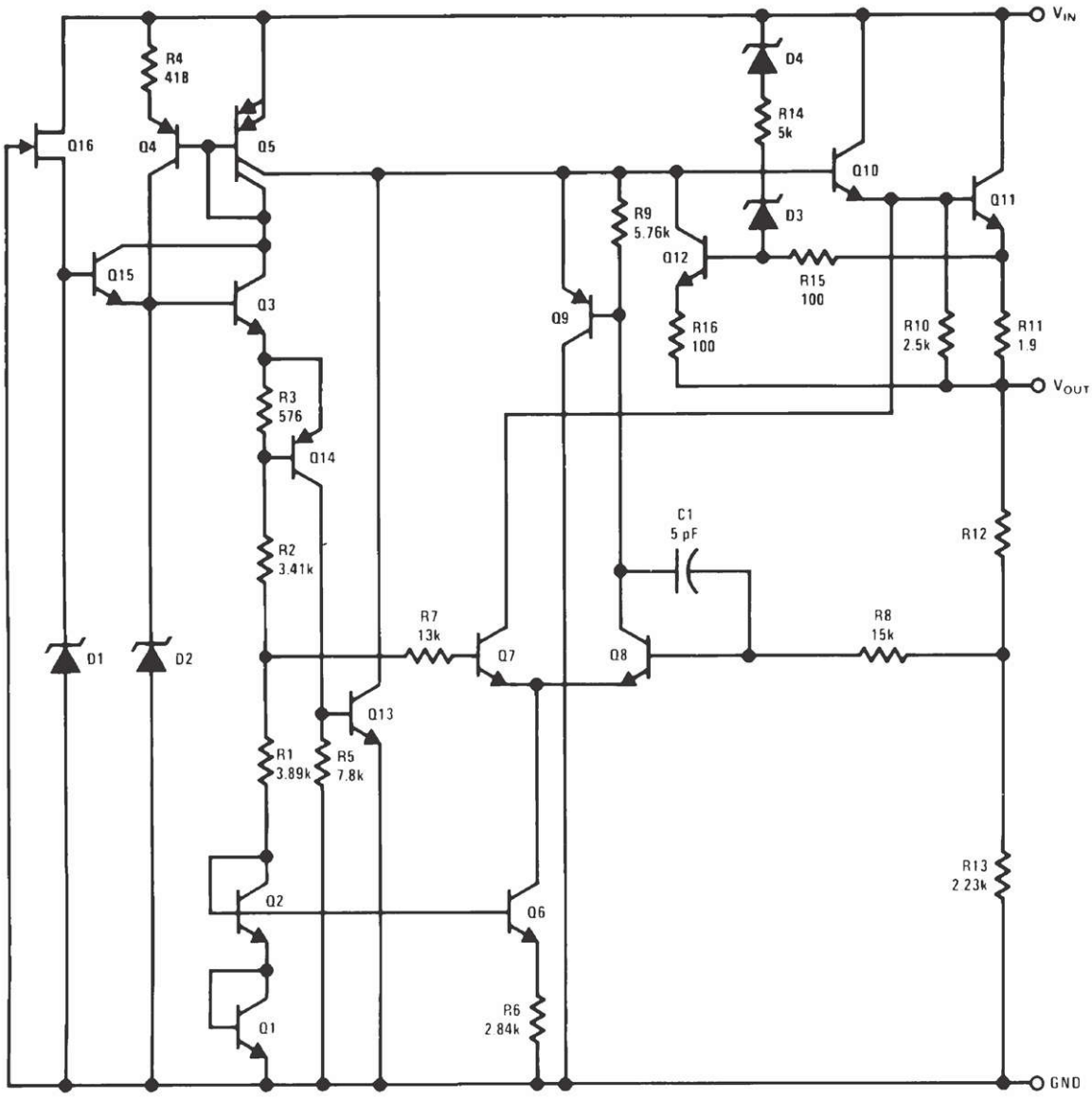
Copyright © 2026 Texas Instruments Incorporated

6 详细说明

6.1 概述

在旧芯片中，LM78Lxx 系列正稳压器可提供 5V、6.2V、8.2V、9V、12V 和 15V 的固定输出电压，在新芯片中，其能提供 3.3V、5V、6V、12V 和 15V 的固定输出电压。通过将 GND 引脚连接到如 图 7-5 所示的电阻分压器中心，可以将稳压器配置为可调输出。在此项配置中，固定输出电压用作 R1 上的基准电压，从而可通过更改电阻器来调整输出。

6.2 功能方框图



Copyright © 2026 Texas Instruments Incorporated

6.3 特性说明

6.3.1 负载调整率

这些器件能调节 VOUT 和 GND 引脚之间的电压。请参阅相关的*电气特性* 表，了解每个输出电压型号负载调整率详情。

6.3.2 保护

LM78Lxx 系列稳压器具有内部热过载保护功能，可在工作温度过高时自动关闭器件。该器件还具有内部电流限制电路，可在瞬态高负载电流故障或短路事件期间保护稳压器。

6.3.3 电流限值

LM78Lxx 具有内部电流限制电路，可在瞬态高负载电流故障或短路事件期间保护稳压器。在高负载电流故障中，电流限制方案将输出电流限制为电流限值 (I_{PK})。*电气特性*表中列出了每个相应 VOUT 选项的 I_{PK}。

当器件处于限流状态时，不会调节输出电压。当发生电流限制事件时，由于功率耗散增加，器件开始发热。当器件处于电流限制状态时，导通晶体管会耗散功率 [(V_{IN} – V_O) × I_{PK}]。更多有关电流限制的信息，请参阅*了解限制应用手册*。

为了在宽泛的输入电压范围内实现安全运行，LM78Lxx 系列还具有带电流限制功能的内置保护机制。该保护机制会随着输入到输出电压的增加而降低电流限制，并确保功率晶体管在所有输入到输出电压值下均位于安全工作区。这种保护旨在在*建议运行条件*表中定义的所有输入到输出电压限值下提供一定的输出电流。有关不同输入电压和温度下的电流限制行为，请参阅*典型特性*部分。

6.4 器件功能模式

在*器件功能模式比较* 中，对正常模式和压降模式进行了运行比较。请注意，如果器件结温变得过高，那么无论 V_{IN} 和 I_O 条件如何，热关断都会禁用器件，直到器件充分冷却为止。

表 6-1. 器件功能模式比较

工作模式	参数	
	V_{IN}	I_O
正常	$V_{IN} > V_{IN(MIN)}$	$I_O < I_{PK}$
压降	$V_{IN} < V_{IN(MIN)}$	$I_O < I_{PK}$

6.4.1 正常运行

在下列条件下，器件的输出电压会稳定在标称值：

- 输入电压大于维持线路调节所需的最小输入电压 ($V_{IN(MIN)}$)
- 输出电流小于电流限制 ($I_O < I_{PK}$)
- 器件结温处于 *建议运行条件* 中指定的范围内

6.4.2 压降运行

若输入电压低于维持线路调节所需的最小输入电压值 ($V_{IN(MIN)}$)，但满足正常运行的其他所有条件，则器件将进入压降模式运行。在此模式下，输出电压会跟踪输入电压。在此模式下，由于导通晶体管位于欧姆或三极管区域并充当开关，因此器件的瞬态性能会显著降低。压降过程中的线路或负载瞬态可能会导致输出电压偏差较大。

当器件处于稳定压降状态（是指器件处于压降状态时，$V_{IN} < V_{IN(MIN)}$，紧随正常稳压状态，但不在启动期间）时，导通晶体管被驱动到欧姆区或三极管区域。当输入电压恢复到大于 $V_{IN(MIN)}$ 的值时，输出电压可能会过冲很短的时间，而器件会将导通晶体管拉回到线性区域。

6.4.3 关断

如果输出电流或器件的内部温度变得过高，器件会自动关断。

Copyright © 2026 Texas Instruments Incorporated

7 应用和实施

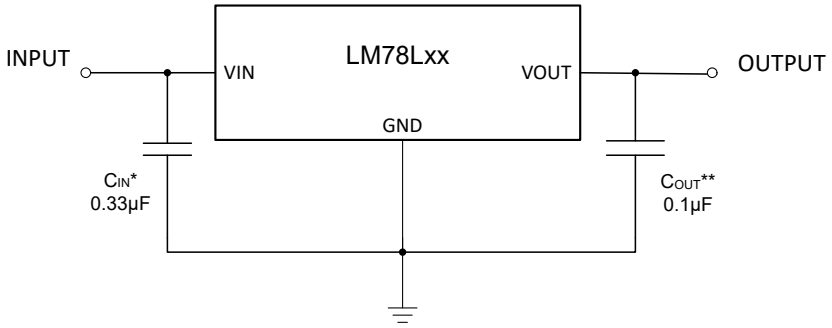
备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

这些器件是多功能且高性能的稳压器，具有较宽的温度范围、严格的线路调节与负载调整率。只有在稳压器放置在距离电源滤波器超过 3 英寸的位置时，才需要添加输入电容器。TI 建议使用最小 0.1 µ F 的负载电容器以抑制高频干扰。

7.2 典型应用



** Required only if the regulator is located more than 3 inches from the power supply filter.*
*** Not required for stability. Recommended load capacitor of 0.1µF or greater to limit high-frequency noise.*

图 7-1. 固定输出稳压器电路

7.2.1 设计要求

GND 引脚必须接地，以将 VOUT 设置为所需的固定输出电压。尽管稳定不是必需的，但建议在输入端使用 0.33µF 旁路电容器，并建议在输出端使用 0.1µF 旁路电容器。

7.2.2 详细设计过程

7.2.2.1 输入电容器

仅当稳压器放置在距离电源滤波器超过 3 英寸的位置时，才需要添加一个输入电容器。但是，通常建议使用输入电容器来抵消源电阻和电感的影响。输入端上 0.33µF 的电容器适用于大多数应用场景。

7.2.2.2 输出电容器

不需要输出电容器即可实现稳定性。但是，TI 建议使用 0.1µF 的最小负载电容器，以提高 LM78Lxx 稳压器的负载和线路瞬态性能。

7.2.2.3 功率耗散 (P_D)

电路可靠性需要考虑器件功率耗散、印刷电路板 (PCB) 上的电路位置以及正确的热平面尺寸。稳压器周围的 PCB 区域必须具有少量或没有其他会导致热应力增加的发热器件。

对于一阶近似，稳压器中的功率耗散取决于输入到输出电压差和负载条件。以下公式可计算功率耗散 (P_D)。

$$P_D = (V_{IN} - V_O) \times I_O \quad (1)$$

Copyright © 2026 Texas Instruments Incorporated

备注

通过正确选择系统电压轨，可更大限度地降低功率耗散，从而实现更高的效率。为了实现更低功率耗散，请使用正确输出调节所需的最小输入电压。

对于带有散热焊盘的器件，器件封装的主要热传导路径是通过散热焊盘到 PCB。将散热焊盘焊接到器件下方的铜焊盘区域。此焊盘区域必须包含一组镀通孔，这些通孔会将热量传导至额外的铜平面以增加散热。

最大功耗决定了该器件允许的最高环境温度 (T_A)。根据以下公式，功率耗散和结温通常与 PCB 和器件封装组合的结至环境热阻 ($R_{\theta JA}$) 和环境空气温度 (T_A) 有关。

$$T_J = T_A + \left(R_{\theta JA} \times P_D\right) \quad (2)$$

热阻 ($R_{\theta JA}$) 在很大程度上取决于特定 PCB 设计中内置的散热能力，因此会因铜总面积、铜重量和平面位置而异。*热性能信息* 表中列出的结至环境热阻由 JEDEC 标准 PCB 和铜扩散面积决定，并用作封装热性能的相对测量。如*电路板布局对 LDO 热性能影响的经验分析应用手册*所述，PCB 电路板布局经过优化后，$R_{\theta JA}$ 比 *热性能信息* 表中的值优化了 35% 至 55%。

7.2.2.4 估算结温

JEDEC 标准现在建议使用 psi (Ψ) 热指标来估算线性稳压器在典型 PCB 板应用电路中的结温。此类指标不是热阻参数，但提供了一种估算结温的相对实用方法。已确定这些 psi 指标与可用于散热的铜面积明显无关。*热性能信息* 该表列出了主要的热指标，即结至顶部特征参数 (ψ_{JT}) 和结至电路板特征参数 (ψ_{JB})。这些参数提供了两种计算结温 (T_J) 的方法，如以下公式所述。结合使用结至顶部特征参数 (ψ_{JT}) 和器件封装顶部中间位置的温度 (T_T) 来计算结温。结合使用结至电路板特征参数 (ψ_{JB}) 和距器件封装 1mm PCB 表面温度 (T_B) 来计算结温。

$$T_J = T_T + \Psi_{JT} \times P_D \quad (3)$$

$$T_J = T_T + \psi_{JT} \times P_D \quad (4)$$

其中：

- P_D 是耗散功率
- T_T 器件封装顶部中间位置的温度

$$T_J = T_B + \Psi_{JB} \times P_D \quad (5)$$

其中：

- T_B 是在距器件封装 1mm 且位于封装边缘中心位置测得的 PCB 表面温度

有关热指标及其使用方法的详细信息，请参阅*半导体和 IC 封装热指标* 应用手册。

7.2.2.5 过载恢复

在首次打开电源时输入电压升高，并且输出将随输入升高，这使得稳压器在启动时负载非常大。启动期间当输入电压升高时，输入到输出电压间的差异较小，让稳压器可以提供较大的输出电流。

然而，若输入电压过高，可能出现输出短路解除后输出电压无法恢复的问题。其他稳压器也存在这种现象，因此这种特性不是 LM78Lxx 独有的。

当输入电压较高而输出电压较低时，如果输出负载大，会出现该问题。这种情况最常发生于消除短路之后的瞬间。此类负载的负载线可能会在两处与输出电流曲线相交。如果发生这种情况，稳压器有两个稳定的输出工作点。由于这种双重交叠效应，输入电源可能需要先降至零再重新升压，才能使输出电压恢复到所需的电压工作点。

Copyright © 2026 Texas Instruments Incorporated

7.2.2.6 反向电流

反向电流过大可能会损坏此器件。反向电流流经导通晶体管的发射极-基极结，而不是正常的传导通道。如果幅度较大，该电流会降低器件的长期可靠性。

本节概述了可能发生反向电流的条件。这些条件包括：

- 如果器件具有较大的 C_{OUT} 且输入电源崩溃，则负载电流极小或无负载电流
- 当输入电源未建立时，输出被偏置
- 输出偏置为高于输入电源

如果应用中需要反向电流，请使用外部保护来保护器件。器件中的反向电流不受限制，因此如果预计反向电压工作范围会延长，则需要外部限制。如果无法避免反向电流，则将反向电流限制为器件额定输出电流的 5% 或更低。

Copyright © 2026 Texas Instruments Incorporated

图 7-2 展示了保护器件的一种方法。

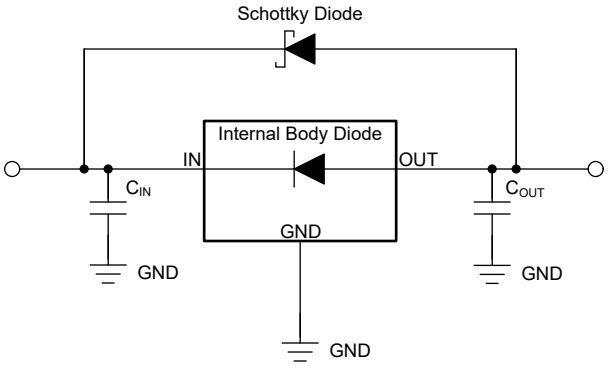


图 7-2. 使用肖特基二极管的反向电流保护示例电路

7.2.2.7 极性反转保护

在许多应用中，稳压器用于为未接地但连接到相反极性电压源的负载供电（例如运算放大器、电平转换电路等）。在启动和短路事件期间，这种连接会导致稳压器输出极性反转，并且会损坏稳压器的内部元件。

为避免稳压器输出发生极性反转，可使用外部保护来保护器件。

图 7-3 展示了保护器件的一种方法。

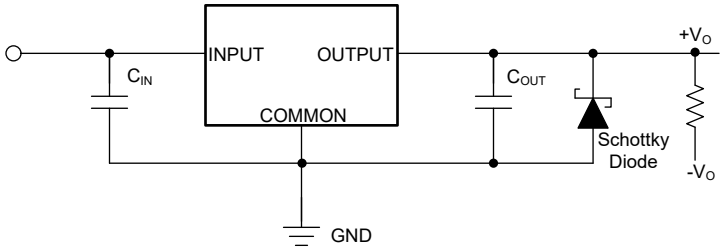


图 7-3. 采用肖特基二极管的极性反转保护示例电路

7.2.3 应用曲线

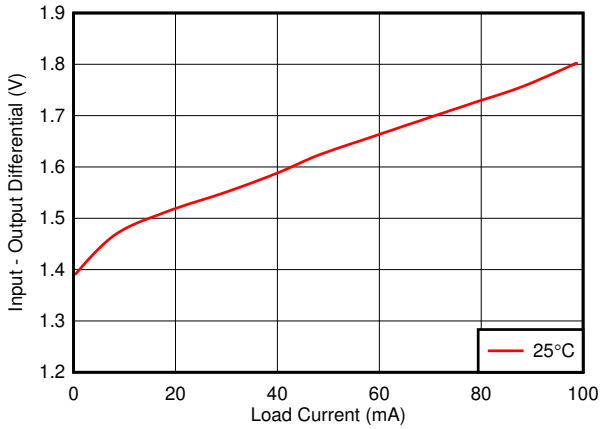
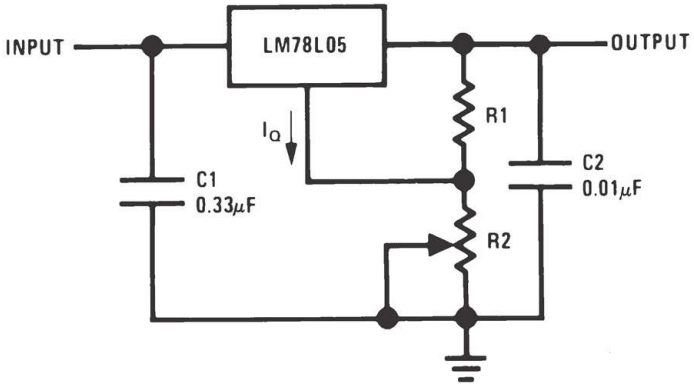


图 7-4. LM78Lxx 压降（旧芯片）

7.2.4 其他应用电路

图 7-5 至 图 7-9 显示了使用 LM78Lxx 器件的应用电路示例。在根据这些示例实施设计之前，客户必须对这些电路进行全面验证和测试。



V_O = 5V + (5V / R1 + I_Q) × R2*

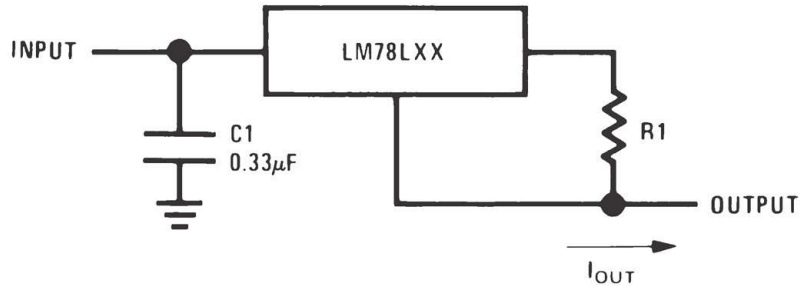
* 5V 表示 LM78L05 的固定输出电压。若使用其他 LM78Lxx 系列中的任一一款器件，则在计算 V_O 时使用该固定输出电压值。

I_Q < 5V / (3 × R1)

LM78L05 的负载调整率 (L_R) ≅ (R1 + R2) / R1

图 7-5. 可调输出稳压器电路

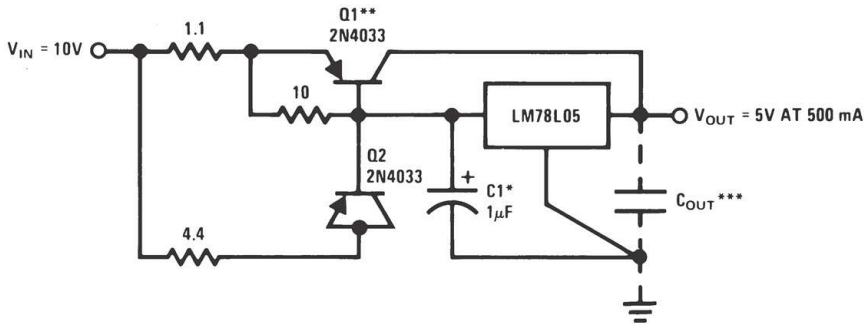
Copyright © 2026 Texas Instruments Incorporated



$I_{OUT} = (V_O / R1) + I_Q$

线路和负载变化时 I_Q = 1.5mA

图 7-6. 电流调节器电路



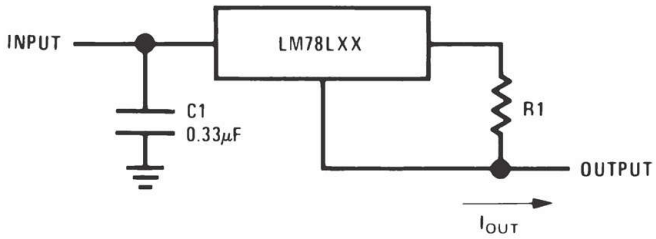
* 固体钽

** 散热器 Q1

*** 可选：改善纹波抑制和瞬态响应。

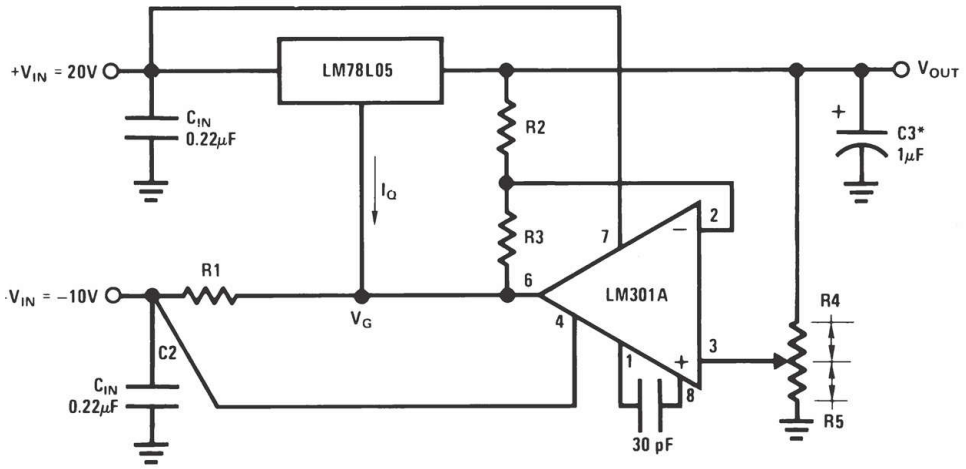
负载调节率= 0.6%、I_L = 0mA 至 250mA 脉冲且 t_{ON} = 50ms。

图 7-7. 5V、500mA 稳压器，带短路保护电路



* 固体钽

图 7-8. ±15V、100mA 双电源电路



* 固体钽

$V_O = V_G + 5V$, $R1 = (-V_{IN} / I_{Q(LM78L05)})$

在 (R2 + R3) = (R4 + R5) 时，$V_O = 5V (R2 / R4)$

0.5V 输出对应于 (R2 / R4) = 0.1，(R3 / R4) = 0.9

图 7-9. 可变输出稳压器电路 (0.5V 至 18V)

7.3 电源相关建议

线性稳压器输入电源不得超过器件允许的最大输入电压。为维持线路调节所需的最小输入电压 ($V_{IN(MIN)}$) 必须达到要求，并在可能时预留额外裕量以确保输出电压稳定。

虽然并非强制要求，TI 建议在输入端配置 0.33 µF 或容量更高的电容器，以抵消电源电阻和电感的影响。这些因素在某些情况下可能导致系统级不稳定现象，例如振铃或振荡，尤其在负载瞬变存在时更为显著。

7.4 布局

7.4.1 布局指南

旁路电容器尽可能靠近 LM78Lxx 布置。

保持布线短而宽，以减少系统中的寄生元件数量，尤其在输入和输出引脚处。布线的实际长度和厚度取决于终端系统所需的载流能力和散热能力。

额外的接地铜箔和过孔有助于增强散热效果，从而改善器件的有效热阻，防止器件达到热过载状态。经过 PCB 电路板布局优化，与热性能信息表中的值相比，R θ JA 可以提高 35% 至 55%。请参阅 *电路板布局对 LDO 热性能影响的经验分析* 应用手册，了解更多详细信息。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 布局示例

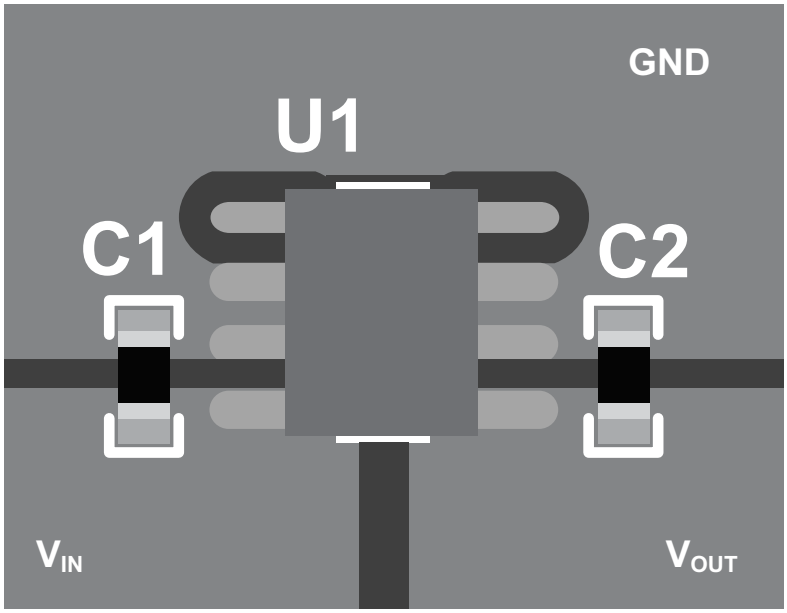


图 7-10. LM78Lxx 示例电路布局，SOIC 封装

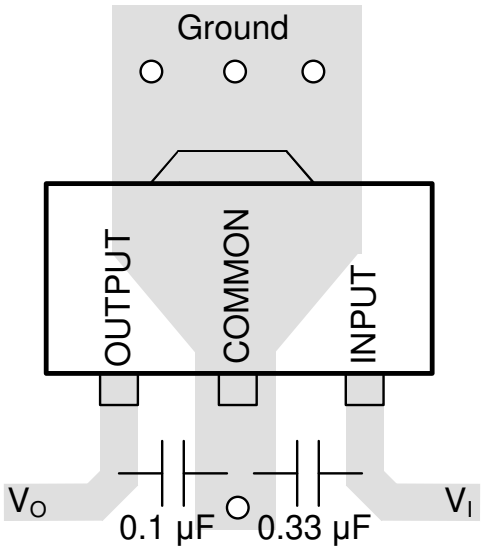


图 7-11. LM78Lxx 示例电路布局，SOT-89 封装

8 器件和文档支持

8.1 器件支持

8.1.1 评估模块

评估模块 (EVM) 可与 LM78Lxx 配套使用，帮助评估初始电路性能。UA78LEVM-075 EVM 和相关的用户指南可在德州仪器 (TI) 网站上的产品文件夹中获取，也可直接从 TI 网上商店购买。

8.1.2 器件命名规则

产品	VERSION	V_{OUT}
LM78L**xx**PKR SOT-89 封装	仅新芯片 **CSO：RFB**	**xx** 是标称输出电压（例如，33 = 3.3V、05 = 5.0V、15 = 15.0V，⋯）。 **PK** 是 SOT-89 的封装标识符。 **R** 为封装数量（R = 大卷带）。
LM78L**xxyy** M ***(X)*****(/NOPB)** SOIC 封装	新芯片 **CSO：RFB**	**xx** 是标称输出电压（例如，33 = 3.3V、05 = 5.0V、15 = 15.0V，⋯）。 ***yy*** 是结温范围标识符（AC 且 AI = –40°C 至 125°C）。 **M** 是封装标识符 (M = SOIC)。 **(X)** 表示包装数量（无 X = 管装、X = 大卷带）。 **/NOPB** 表示器件无铅。
	旧芯片 **CSO：TID 或 GF6**	**xx** 是标称输出电压（例如，05 = 5.0V、62 = 6.2V、15 = 15.0V，⋯）。 ***yy*** 是结温范围标识符（AC = 0°C 至 125°C，AI = –40°C 至 125°C）。 **M** 是封装标识符 (M = SOIC)。 **(X)** 表示包装数量（无 X = 管装、X = 大卷带）。 **/NOPB** 表示器件无铅。
LM78L**xxyy** MX/NOPBM3 SOIC 封装	新芯片 **CSO：RFB**	**xx** 是标称输出电压（例如，05 = 5.0V，⋯）。 ***yy*** 是结温范围标识符（AC 且 AI = –40°C 至 125°C）。 **M** 是封装标识符 (M = SOIC)。 **(X)** 表示包装数量（X = 大卷带）。 **/NOPB** 表示器件无铅。 **M3** 表示材料仅配备来自 RFAB 的新芯片。如果仅接收 300mm 芯片，请订购带有“M3”标识的材料。
LM78L**xx**ACZ/ ***yyyy*** TO-92 封装	仅旧芯片 **CSO：TID 或 GF6**	**xx** 是标称输出电压（例如，05 = 5.0V、12 = 12.0V、15 = 15.0V，⋯）。 ***AC*** 是结温范围标识符（AC = 0°C 至 125°C）。 **Z** 是封装标识符 (Z = TO-92)。 ***yyyy*** 表示包装方法和包装数量（LFT1、LFT7 = 大卷带、LFT3、LFT4 = 电池组、NOPB = 散装）。所有 LM78Lxx TO-92 器件均无铅。 请参阅 TO-92 封装选项/订购说明应用手册，了解更多封装详情。
LM78L**xx**ITP ***(X)*****(/NOPB)** DSBGA 封装	仅旧芯片 **CSO：TID 或 GF6**	**xx** 是标称输出电压（例如，05 = 5.0V，09 = 9.0V，⋯）。 **ITP** 是封装和结温范围标识符（ITP = DSBGA，–40°C 至 85°C）。 **(X)** 表示封装数量（无 X = 小卷带、X = 大卷带）。 **/NOPB** 表示器件无铅。

备注

CSO 或芯片原产地表示芯片的制造基地。CSO 可在所接收材料的封装标签上找到。如果仅接收 300mm 芯片，TI 建议订购带有“M3”标识的材料。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*UA78L 系列正电压线性稳压器* 数据表
- 德州仪器 (TI)，*电路板布局对 LDO 热性能影响的经验分析* 应用手册
- 德州仪器 (TI)，*AN-1112 DSBGA 晶圆级芯片级封装* 应用手册
- 德州仪器 (TI)，*TO-92 封装选项/订购说明* 应用手册

Copyright © 2026 Texas Instruments Incorporated

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision N (April 2026) to Revision O (August 2026)	Page
• 添加了*机械、封装和可订购信息*的链接。	1
• 在*器件命名规则*表中添加了 M3 详细信息	28

Changes from Revision M (February 2026) to Revision N (April 2026)	Page
• 为清晰起见，更新了新芯片 (300mm) 规格和封装，在*特性*中添加了与旧芯片的比较情况以及对*器件命名规则*的引用。	1
• 向*特性*中添加了新芯片和旧芯片的绝对最大输入电压和温度范围。	1
• 更新了*说明*中列出的典型用途	1
• 将 PK 封装状态从仅预发布更新为量产数据	1
• 更新了*绝对最大额定值*以区分旧芯片和新芯片。	4
• 更新了 *ESD 等级*以区分旧芯片和新芯片。	4
• 更新了*热性能信息*以区分旧芯片和新芯片。	4
• 更新了*建议运行条件*以区分旧芯片和新芯片。	4
• 更新了*电气特性：LM78L33（仅新芯片）*，采用面向市场发布的最终规格。	4
• 更新了*电气特性：LM78L05（旧芯片和新芯片）*中的新芯片规格。	4
• 更新了*电气特性：LM78L06（仅新芯片）*，采用面向市场发布的最终规格。	4
• 更新了*电气特性：LM78L12（旧芯片和新芯片）*中的新芯片规格。	4
• 更新了*电气特性：LM78L15（旧芯片和新芯片）*中的新芯片规格。	4
• 添加了新芯片的图形，重新排列了旧芯片的图形，并更改了*典型特性*部分中的条件说明。	11
• 添加了 *电流限制* 部分	19

Copyright © 2026 Texas Instruments Incorporated

- 为清晰起见，更新了*应用信息*部分的措辞 20
- 更新了功率耗散公式中的 VIN 命名规则 20
- 更改了*应用曲线*部分中的图表标题以指定旧芯片。 23
- 更改了*布局示例*部分中 SOT-89 图像的尺寸。 27
- 为清晰起见，更新了 SOIC 封装行项目并在*器件命名规则*表中添加了 CSO 28

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM78L05ACM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 05ACM
LM78L05ACM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05ACM
LM78L05ACMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 05ACM
LM78L05ACMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05ACM
LM78L05ACMX/NOPBM3	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-	05ACM
LM78L05ACZ/LFT1	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT1.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT3	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT3.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT4	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT4.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT7	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT7.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	Call TI	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	Call TI	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05AIM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM
LM78L05AIM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM78L05AIMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM
LM78L05AIMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM
LM78L05ITP/NOPB	Active	Production	DSBGA (YPB) | 8	250 | SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	P 03
LM78L05ITP/NOPB.B	Active	Production	DSBGA (YPB) | 8	250 | SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	P 03
LM78L05ITPX/NOPB	Active	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	P 03
LM78L05ITPX/NOPB.B	Active	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	P 03
LM78L05PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U3
LM78L06PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U4
LM78L09ITPX/NOPB	NRND	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	P 02
LM78L09ITPX/NOPB.B	NRND	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	P 02
LM78L12ACM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 12ACM
LM78L12ACM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 12ACM
LM78L12ACMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 12ACM
LM78L12ACMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 12ACM
LM78L12ACZ/LFT3	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT3.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT4	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT4.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM78L12ACZ/LFT7	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT7.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U5
LM78L15ACM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 15ACM
LM78L15ACM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 15ACM
LM78L15ACMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 15ACM
LM78L15ACMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 15ACM
LM78L15ACZ/LFT4	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15ACZ/LFT4.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U6
LM78L33ACMX/NOPB	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	33ACM
LM78L33PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U2
LM78L62ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 62ACZ
LM78L62ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 62ACZ
PLM78L06PKR	Active	Preproduction	SOT-89 (PK) | 3	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PLM78L33ACMX/NOPB	Active	Preproduction	SOIC (D) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

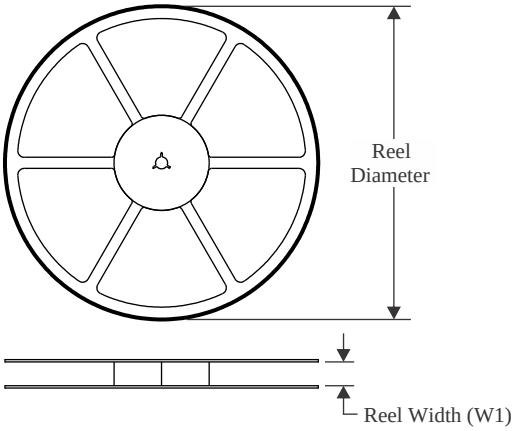
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

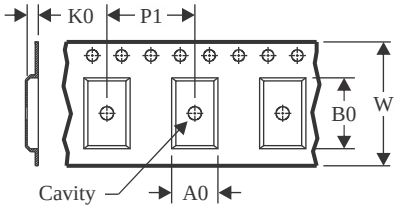
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

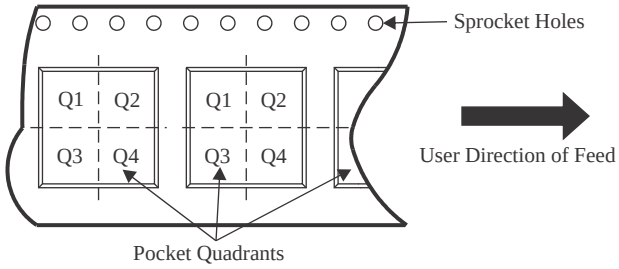


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

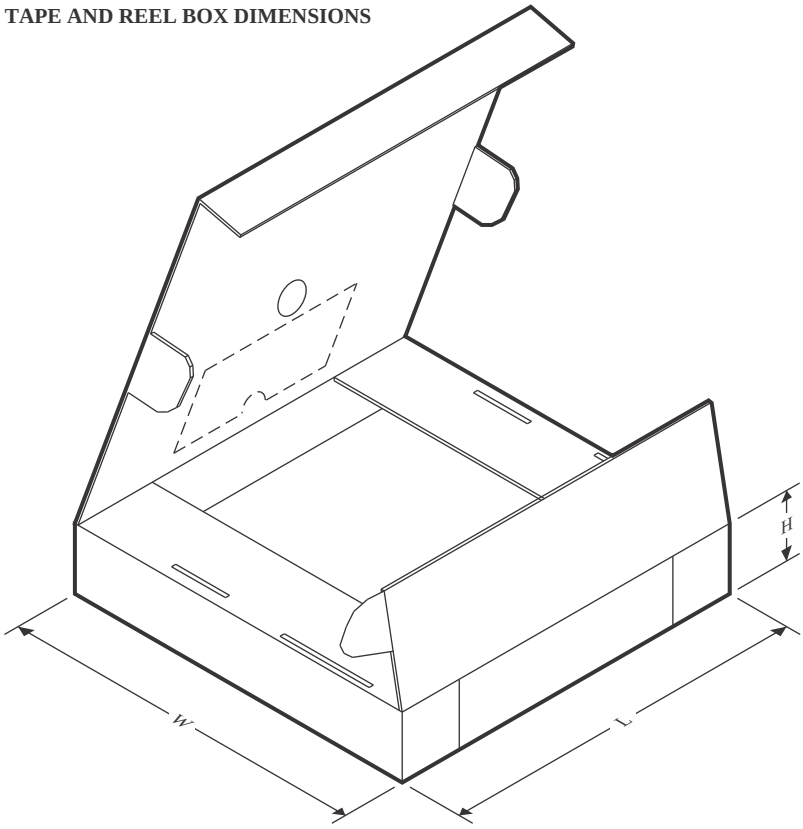
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM78L05ACMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LM78L05ACMX/NOPBM3	SOIC	D	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LM78L05AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LM78L05ITP/NOPB	DSBGA	YPB	8	250	178.0	8.4	1.5	1.5	0.66	4.0	8.0	Q1
LM78L05ITPX/NOPB	DSBGA	YPB	8	3000	178.0	8.4	1.5	1.5	0.66	4.0	8.0	Q1
LM78L09ITPX/NOPB	DSBGA	YPB	8	3000	178.0	8.4	1.5	1.5	0.66	4.0	8.0	Q1
LM78L12ACMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LM78L15ACMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

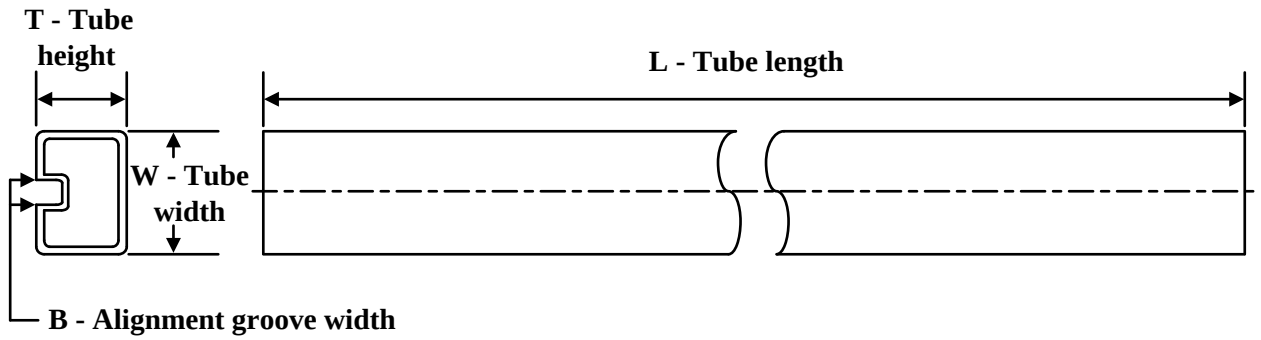
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM78L05ACMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM78L05ACMX/NOPBM3	SOIC	D	8	3000	340.5	338.1	20.6
LM78L05AIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM78L05ITP/NOPB	DSBGA	YPB	8	250	208.0	191.0	35.0
LM78L05ITPX/NOPB	DSBGA	YPB	8	3000	208.0	191.0	35.0
LM78L09ITPX/NOPB	DSBGA	YPB	8	3000	208.0	191.0	35.0
LM78L12ACMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM78L15ACMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0

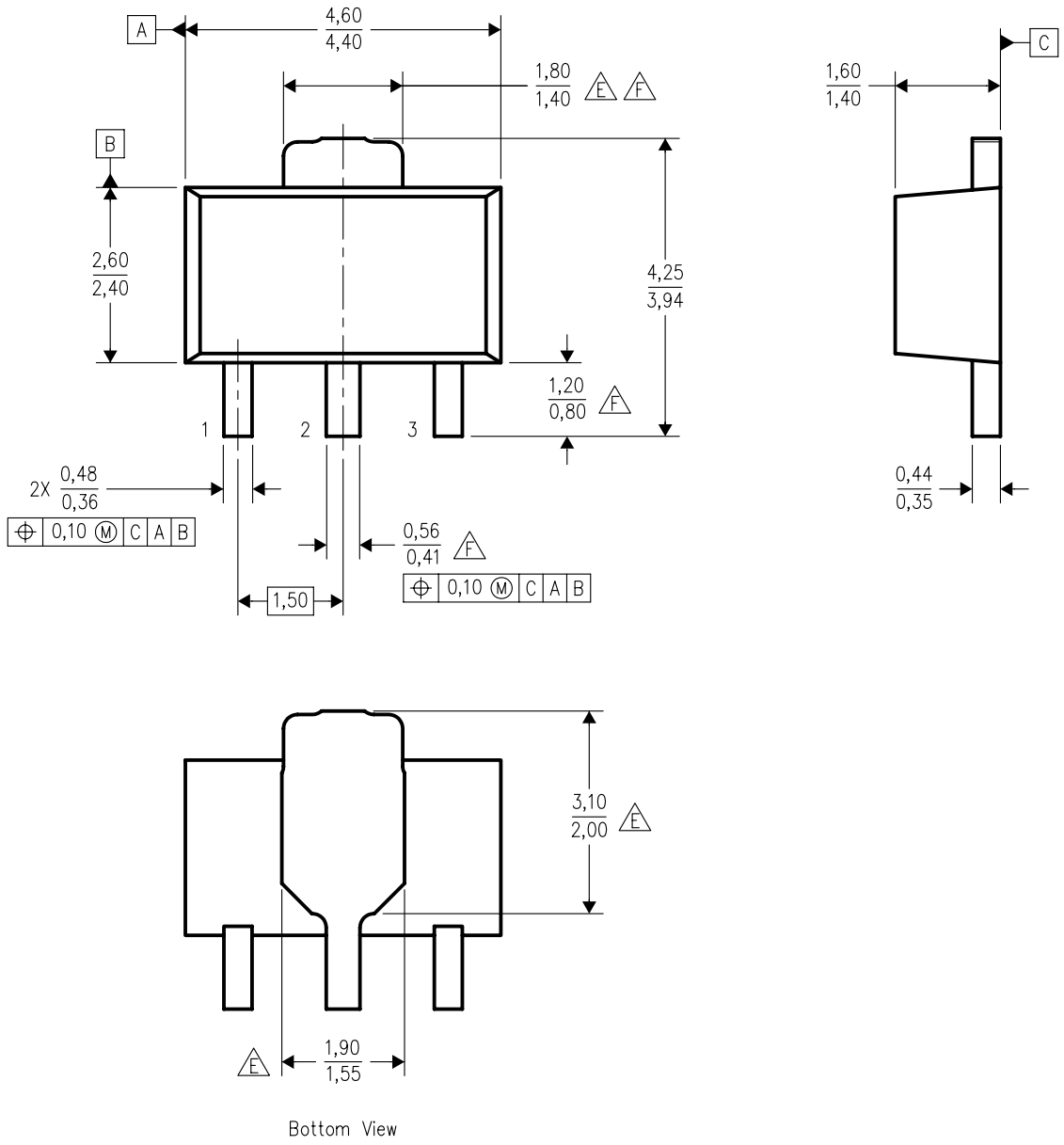
TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LM78L05ACM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L05ACM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05
LM78L05AIM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L05AIM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05
LM78L12ACM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L12ACM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05
LM78L15ACM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L15ACM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05

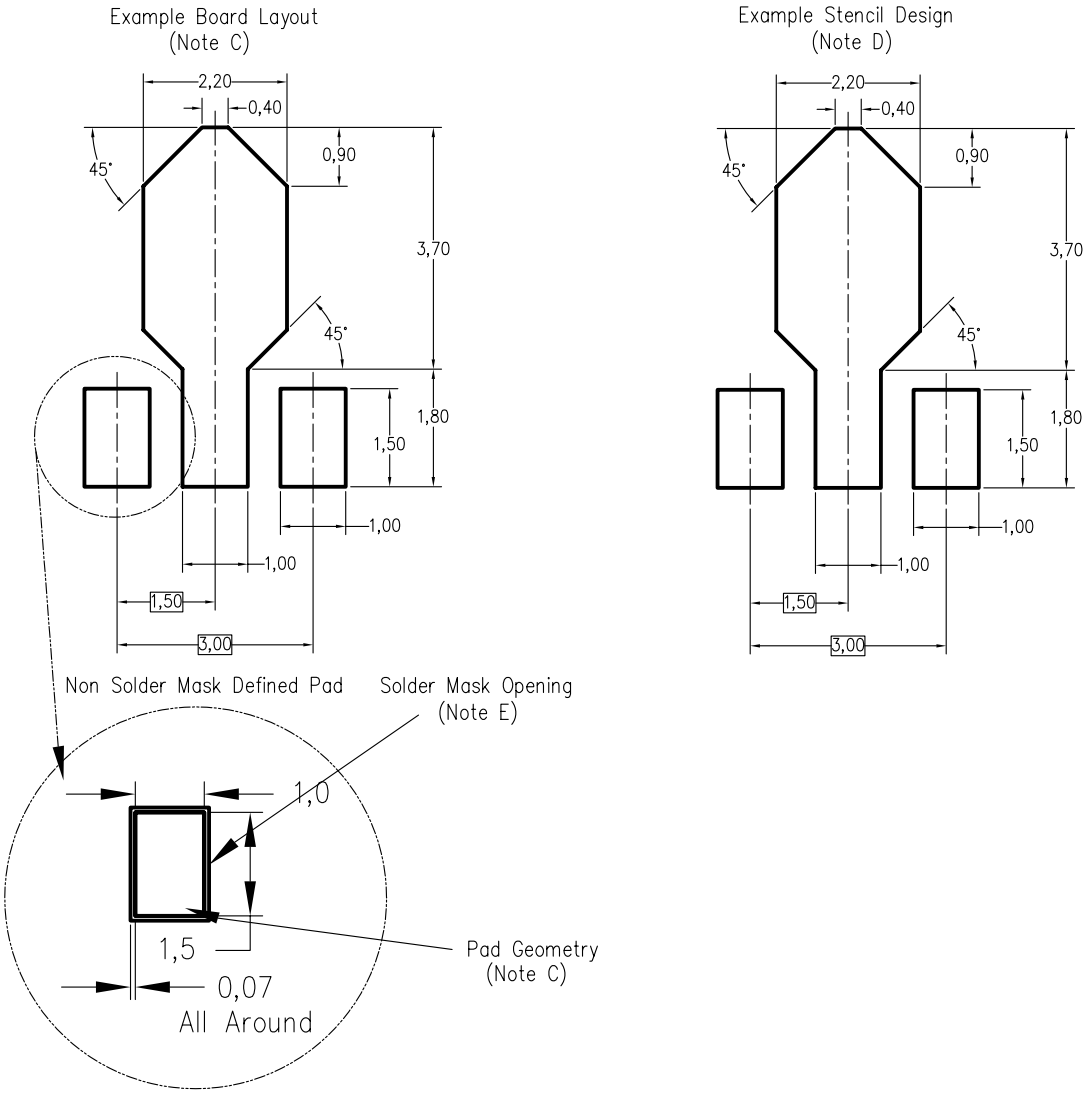
PK (R–PSSO–F3) PLASTIC SINGLE–IN–LINE PACKAGE



4040234/D 02/2006

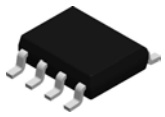
NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. The center lead is in electrical contact with the tab.
D. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion not to exceed 0.15 per side.
E. Thermal pad contour optional within these dimensions.
F. Falls within JEDEC TO–243 variation AA, except minimum lead length, pin 2 minimum lead width, minimum tab width.

PK (R–PDSO–G3)



4208221/A 09/06

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC–7525.
E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

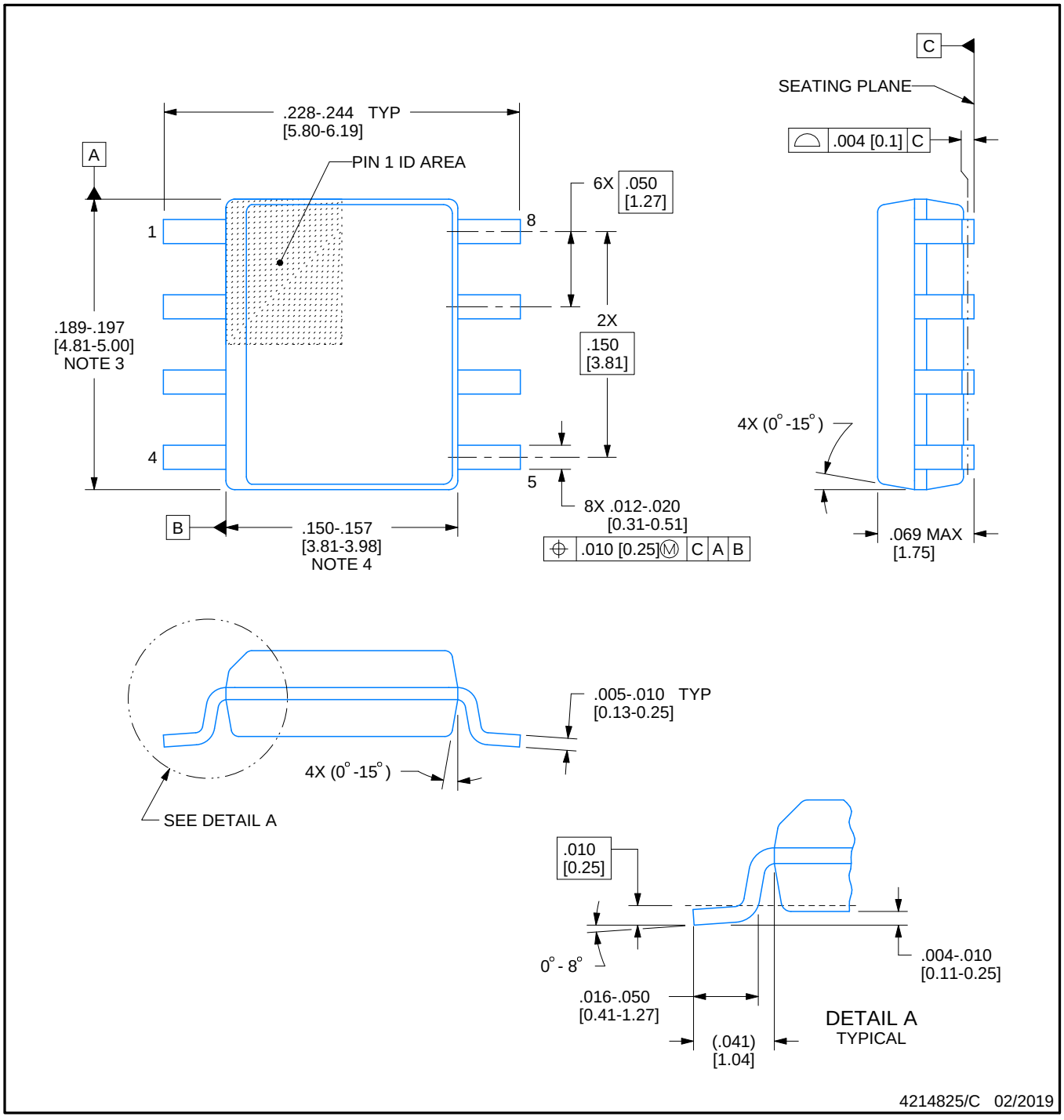


PACKAGE OUTLINE

D0008A

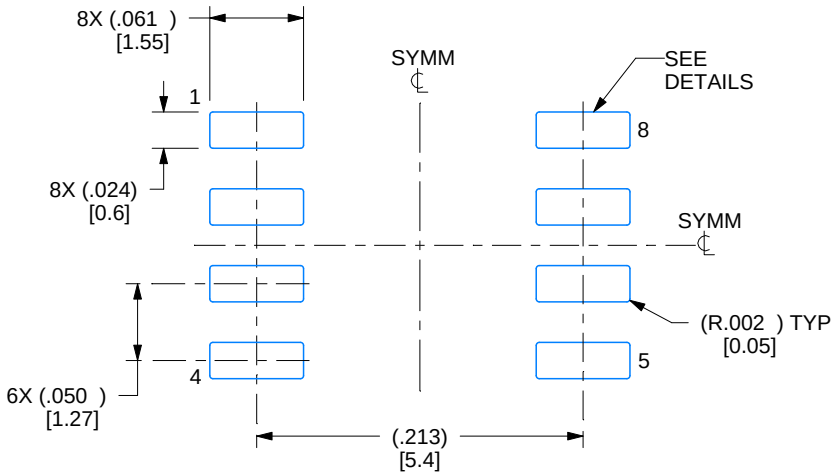
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

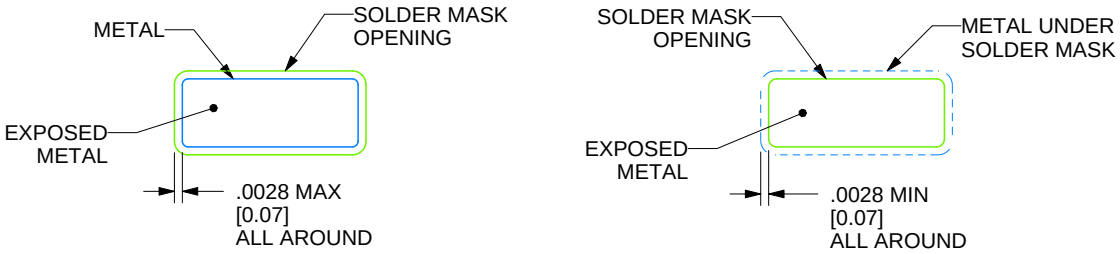


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

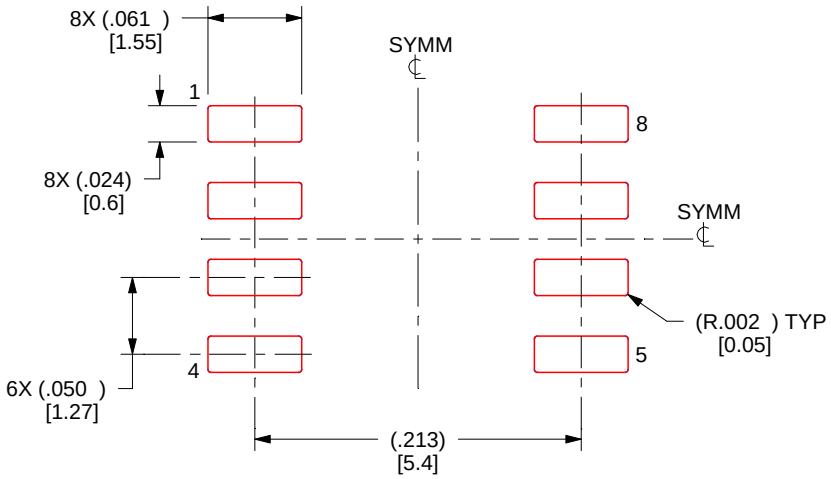
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

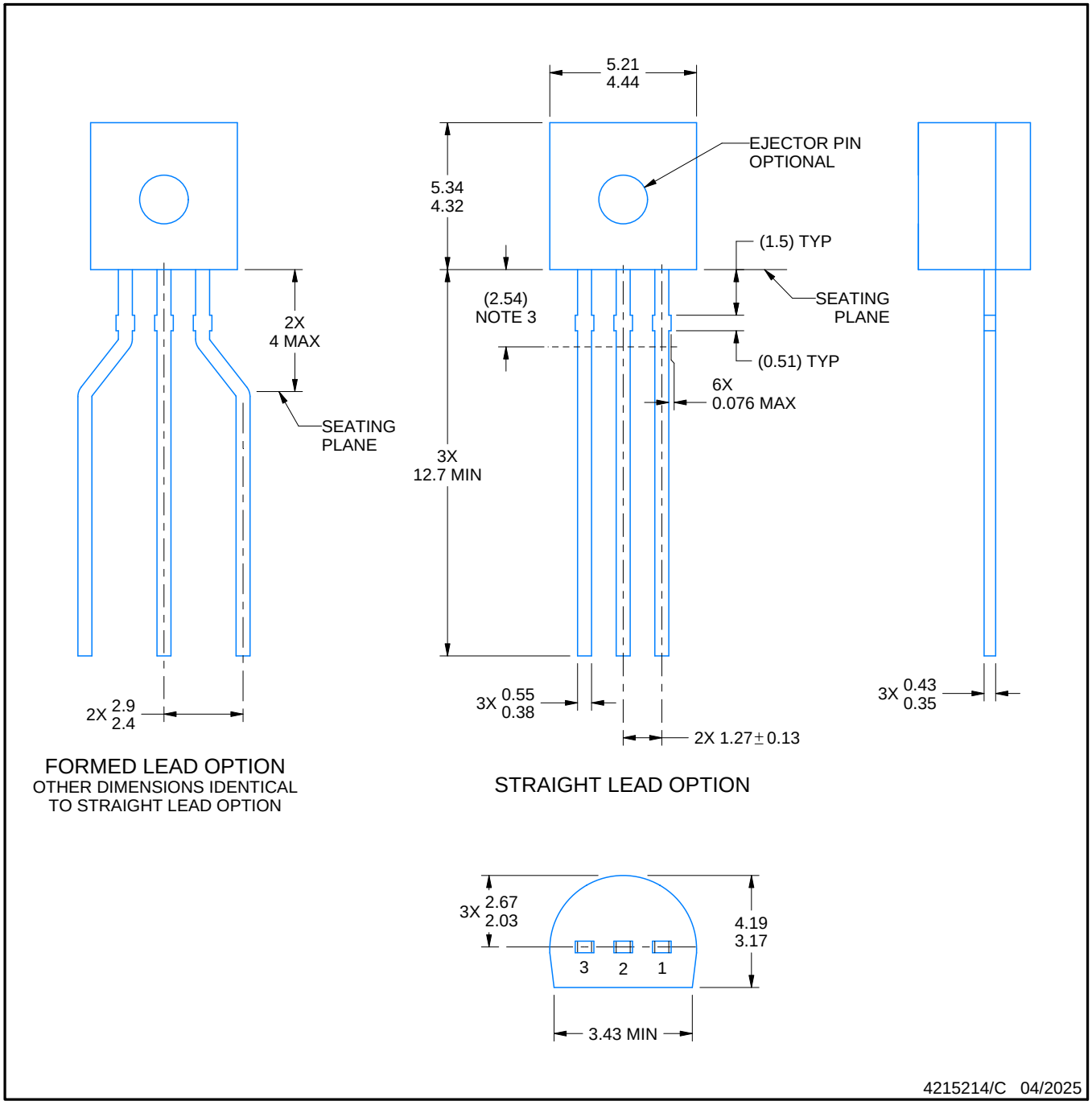
LP0003A



PACKAGE OUTLINE

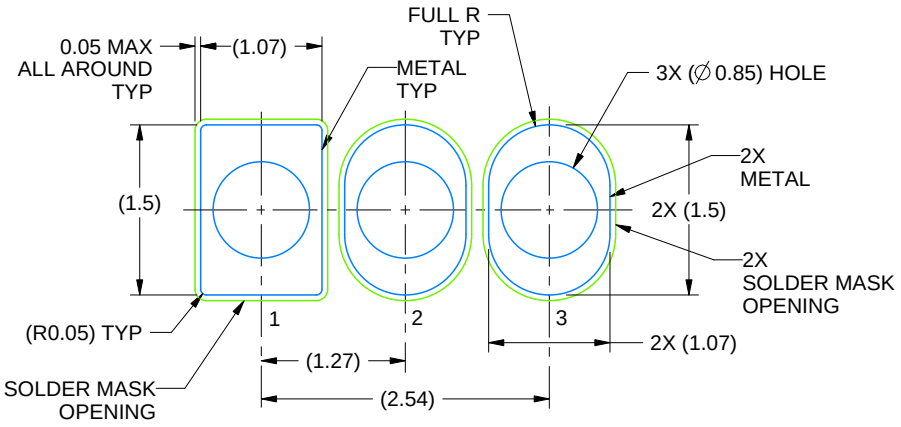
TO-92 - 5.34 mm max height

TO-92

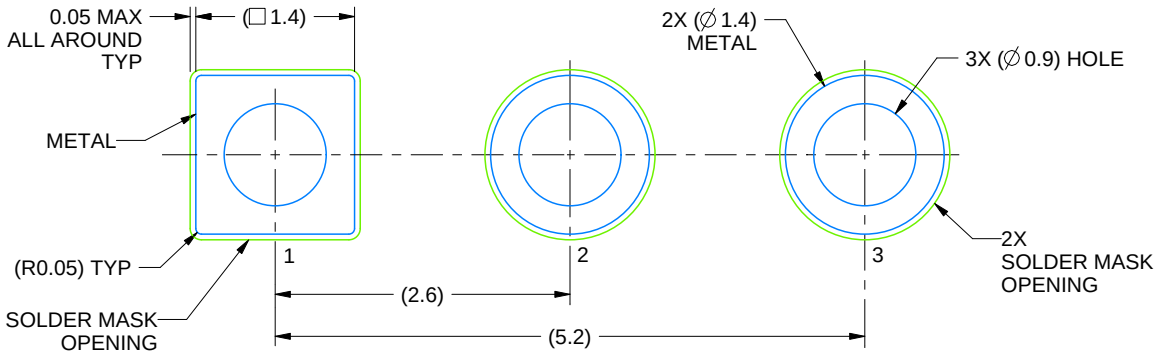


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Lead dimensions are not controlled within this area.
4. Reference JEDEC TO-226, variation AA.
5. Shipping method:
   a. Straight lead option available in bulk pack only.
   b. Formed lead option available in tape and reel or ammo pack.
   c. Specific products can be offered in limited combinations of shipping medium and lead options.
   d. Consult product folder for more information on available options.



LAND PATTERN EXAMPLE
STRAIGHT LEAD OPTION
NON-SOLDER MASK DEFINED
SCALE:15X



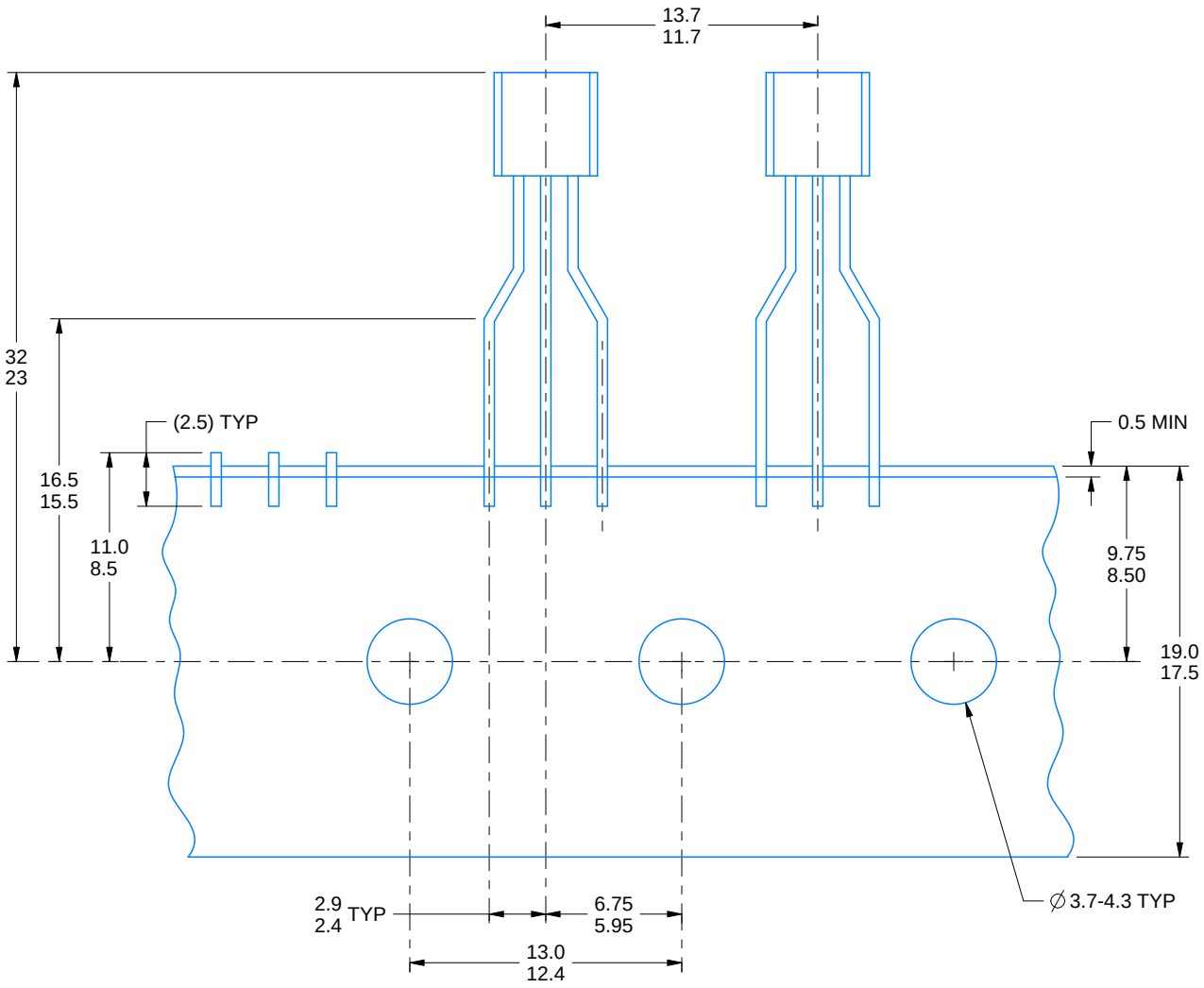
LAND PATTERN EXAMPLE
FORMED LEAD OPTION
NON-SOLDER MASK DEFINED
SCALE:15X

4215214/C 04/2025

LP0003A

TO-92 - 5.34 mm max height

TO-92



FOR FORMED LEAD OPTION PACKAGE

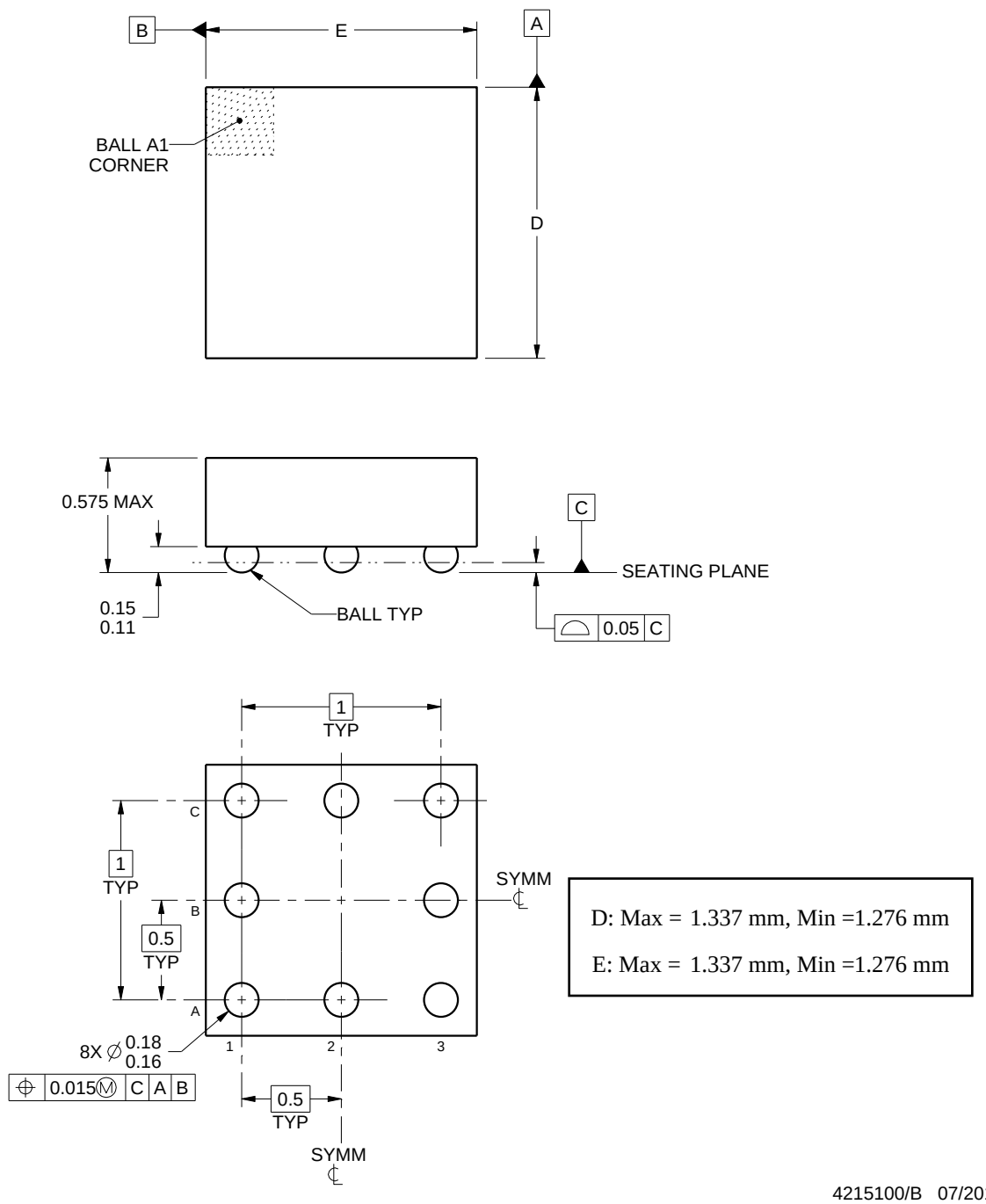
4215214/C 04/2025

PACKAGE OUTLINE

YPB0008

DSBGA - 0.575 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

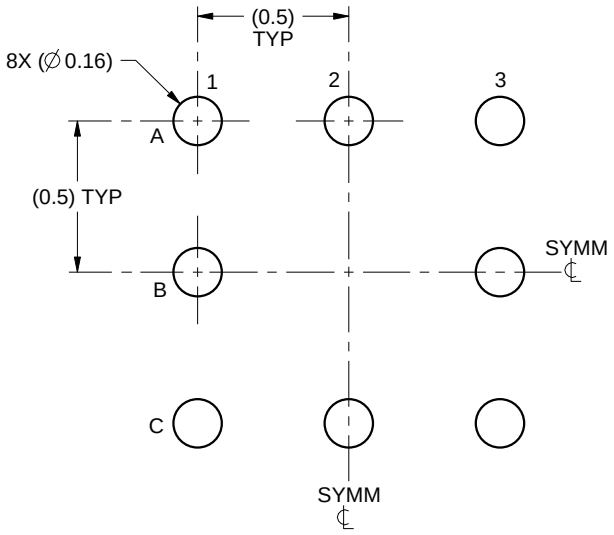
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

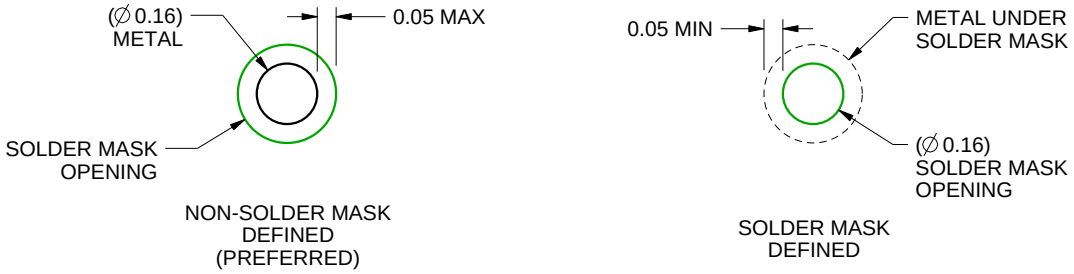
YPB0008

DSBGA - 0.575 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
SCALE:40X

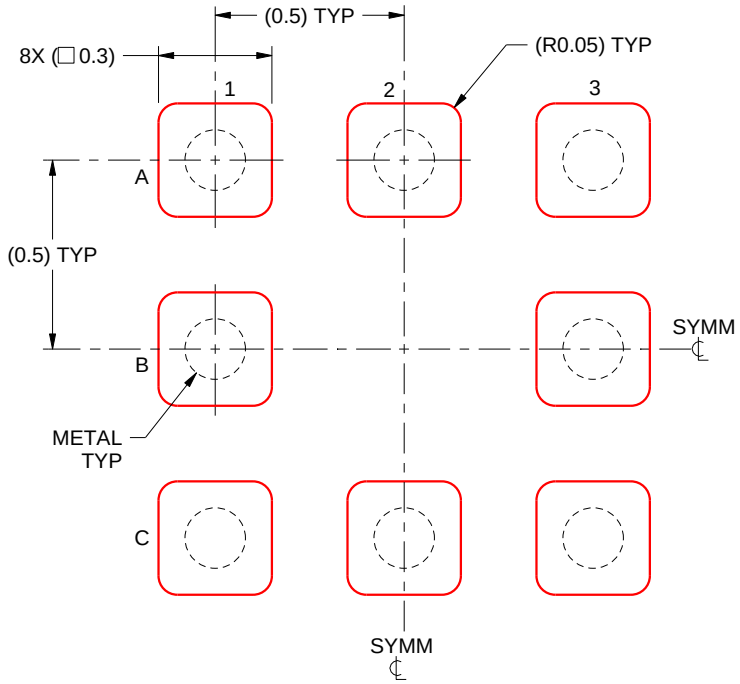


SOLDER MASK DETAILS
NOT TO SCALE

4215100/B 07/2016

NOTES: (continued)

3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
   See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).



SOLDER PASTE EXAMPLE
BASED ON 0.125mm THICK STENCIL
SCALE:50X

4215100/B 07/2016

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月