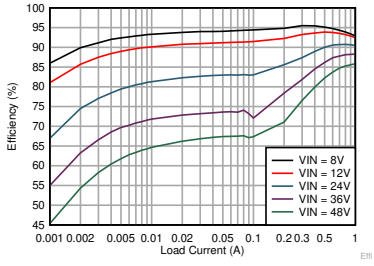
LMR36510 SIMPLE SWITCHER® 4.2V 至 65V、1A 同步降压转换器

1 特性

- 专为可靠耐用的应用而设计
  - 高达 70V 的输入瞬态保护
  - 保护特性：热关断、输入欠压锁定、逐周期电流限制和断续短路保护
- 专为于可扩展的工业电源而设计
  - 与以下器件引脚兼容：
    - LMR36520（65V，2A）
    - LMR33610、LMR33620、LMR33630、LMR33640（36V、1A、2A、3A 或 4A）
  - 内部补偿有助于减小设计尺寸、降低系统成本与设计复杂度
  - 400kHz 频率
- 宽电压转换范围
  - 输入电压范围：4.2V 至 65V
  - 输出电压范围：1V 至 95% V_{IN}
- 在整个负载范围内具有低功耗
  - 效率高达 90%：24V_{IN}，5V_{OUT}，1A，400kHz
  - 提高 PFM 模式下的轻负载效率
  - 低至 26μA 的工作静态电流
- 具有滤波器和延迟释放的电源正常输出

2 应用

- IP 网络摄像头
- 模拟安防摄像头
- HVAC 阀门和执行器控制
- 交流驱动器和伺服驱动器控制模块
- 模拟输入模块和混合 IO 模块
- 通用宽 V_{IN} 电源



效率与输出电流间的关系 V_{OUT} = 5V，400kHz

3 说明

LMR36510 稳压器是一款易于使用的同步降压 DC/DC SIMPLE SWITCHER 电源转换器。该器件集成了高侧与低侧功率 MOSFET，能在 4.2V 至 65V 的宽输入电压范围内，提供高达 1A 的输出电流。高达 70V 的瞬态耐受电压有助于减小设计尺寸与成本，既能提供过压保护，又可满足 IEC 61000-4-5 的浪涌抗扰度要求。

LMR36510 采用峰值电流模式控制机制来提供最佳的效率和输出电压精度。精密使能支持直接连接到宽输入电压或对器件启动和关断进行精确控制，因此提供了灵活性。附带内置滤波和延迟功能的电源正常状态标志可提供对系统状态的真实指示，且无需使用外部监控器。

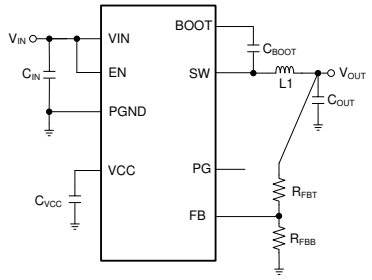
此器件通过集成技术和内部补偿消除了很多外部元件，并提供专为实现简单 PCB 布局而设计的引脚排列方式。此器件的功能集旨在简化各种终端设备的实施。LMR36510 与 LMR36520（65V、2A）、LMR33610、LMR33620、LMR33630、LMR33640（36V、1A、2A、3A、4A）引脚对引脚兼容，完善了 SIMPLE SWITCHER 电源转换器的最新系列。这种兼容性提高了宽输入电压转换器在各种常用电压和电流额定值范围内的易用性和可扩展性，无需重新设计电路板布局。因此，不仅降低了总体成本和设计工作量，而且缩短了上市时间。

LMR36510 采用 8 引脚 HSOIC 封装。

封装信息

器件型号	封装(1)	封装尺寸(2)
LMR36510	DDA（HSOIC，8）	4.9mm × 6mm

(1) 有关更多信息，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 器件比较表.....3
5 引脚配置和功能.....4
6 规格.....5
6.1 绝对最大额定值.....5
6.2 ESD Ratings.....5
6.3 建议运行条件.....5
6.4 热性能信息.....6
6.5 电气特性.....6
6.6 时序要求.....7
6.7 开关特性.....7
6.8 系统特性.....8
6.9 典型特性.....9
7 详细说明.....10
7.1 概述.....10
7.2 功能方框图.....10
7.3 特性说明.....10
7.4 器件功能模式.....14
8 应用和实施.....16
8.1 应用信息.....16
8.2 典型应用.....16
8.3 最佳设计实践.....25
8.4 电源相关建议.....26
8.5 布局.....26
9 器件和文档支持.....29
9.1 器件支持.....29
9.2 文档支持.....29
9.3 接收文档更新通知.....29
9.4 支持资源.....29
9.5 商标.....29
9.6 静电放电警告.....29
9.7 术语表.....30
10 修订历史记录.....30
11 机械、封装和可订购信息.....30
11.1 卷带包装信息.....30

Copyright © 2025 Texas Instruments Incorporated

4 器件比较表

可订购器件型号	电流	FPWM	f_{SW}
LMR36510ADDAR	1A	否	400kHz
LMR36510FADDAR	1A	是	400kHz

Copyright © 2025 Texas Instruments Incorporated

5 引脚配置和功能

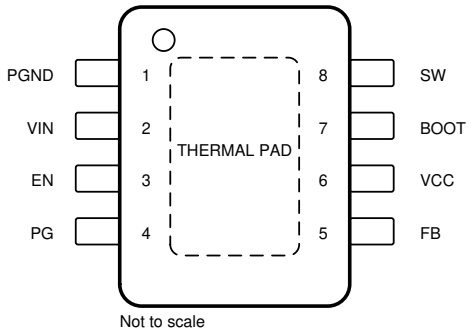


图 5-1. 8 引脚 HSOIC DDA 封装（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
PGND	1	G	电源和模拟接地端子。用短而宽的布线连接到旁路电容器。内部基准和逻辑的接地基准。所有电气参数都是相对于这个引脚测量的。
VIN	2	P	到稳压器的输入电源。将一个或多个优质旁路电容器直接连接到该引脚和 PGND。
EN	3	A	使能输入到稳压器。高电平 = 开启，低电平 = 关闭。可直接接 VIN；*不要*悬空。
PG	4	A	开漏电源正常标志输出。通过限流电阻器连接到合适的电压电源。高电平 = 电源正常，低电平 = 电源不良。当 EN = 低电平时，标志拉至低电平。可在不使用时保持开路。
FB	5	A	到稳压器的反馈输入。连接到反馈分压器的接触点。*不要*悬空。*不要*。
VCC	6	P	内部 5V LDO 输出。用作内部控制电路的电源。不要连接至外部负载。可用作电源正常标志的逻辑电源。在该引脚和 PGND 之间连接一个 1μF 优质电容器。
BOOT	7	P	内部高侧驱动器的自举电源电压。在该引脚与 SW 引脚之间连接一个 100nF 优质电容器。
SW	8	P	稳压器开关节点。连接到功率电感器。
PAD	散热焊盘	热	器件的主要热损耗途径。需要与接地平面进行直接热连接。焊盘不用作电气互连。未指定电气特性。
A = 模拟，P = 电源，G = 地			

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在 -40°C 至 150°C 结温范围内测得（除非另外说明）(1)

		最小值	最大值	单位
输入电压	VIN 至 PGND	-0.3	70	V
输入电压	EN 至 PGND	-0.3	70.3	V
输入电压	FB 至 PGND	-0.3	5.5	V
输入电压	PG 至 PGND	-0.3	20	V
输出电压	SW 到 PGND	-0.3	70.3	V
输出电压	SW 至 PGND（瞬变小于 10ns）	-3.5	70	V
输出电压	CBOOT 至 SW	-0.3	5.5	V
输出电压	VCC 至 PGND	-0.3	5.5	V
结温 T_J		-40	150	°C
贮存温度，T_{stg}		-65	150	°C

(1) 应力超出*绝对最大额定值*中列出的值时可能会对器件造成永久损坏。这些列出的值仅为应力等级，并不表示器件在这些条件下以及在*建议工作条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD Ratings

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)(1)	±2500	V
		充电器件模型 (CDM)(2)	±750	

(1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在推荐的 -40°C 到 125°C 工作结温范围内测得（除非另外说明）(1)

		最小值	最大值	单位
输入电压	VIN 至 PGND	4.2	65	V
	EN 至 PGND(2)	0	65	V
	PG 至 PGND(2)	0	18	V
输出电压	V_{OUT}	1	28	V
输出电流	I_{OUT}	0	1	A

(1) 建议运行条件表示器件可正常工作的条件，但不规定具体的性能限制。有关指定的规格，请参阅*电气特性*。.
(2) 此引脚上的电压比 VIN 引脚上的电压高出的幅度不得超过 0.3V。

Copyright © 2025 Texas Instruments Incorporated

6.4 热性能信息

热指标(1)		LMR36510 DDA (HSOIC) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	42.9	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	54	°C/W
$R_{\theta JB}$	结至电路板热阻	13.6	°C/W
ψ_{JT}	结至顶部特征参数	4.3	°C/W
ψ_{JB}	结至电路板特征参数	13.8	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	4.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

6.5 电气特性

限值适用于 -40°C 至 +125°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限值(1)经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 24V。

参数		测试条件	最小值	典型值	最大值	单位
电源电压（VIN 引脚）						
$I_{Q-nonSW}$	工作静态电流（非开关）(2)	V_{EN} = 3.3V（仅限 PFM 型号）		26	36	μA
I_{SD}	关断静态电流；在 VIN 引脚处测得	V_{EN} = 0V		5.3		μA
使能（EN 引脚）						
$V_{EN-VCC-H}$	V_{CC} 输出的使能输入高电平	V_{ENABLE} 上升			1.14	V
$V_{EN-VCC-L}$	V_{CC} 输出的使能输入低电平	V_{ENABLE} 下降	0.3			V
$V_{EN-VOUT-H}$	V_{OUT} 的使能输入高电平	V_{ENABLE} 上升	1.157	1.231	1.3	V
$V_{EN-VOUT-HYS}$	V_{OUT} 的使能输入迟滞	迟滞低于 $V_{ENABLE-H}$；下降		110		mV
I_{LKG-EN}	使能输入漏电流	V_{EN} = 3.3V		2.7		nA
内部 LDO（VCC 引脚）						
V_{CC}	内部 V_{CC} 电压	6 V ≤ V_{IN} ≤ 65 V	4.75	5	5.25	V
$V_{CC-UVLO-Rising}$	内部 V_{CC} 欠压锁定	V_{CC} 上升	3.6	3.8	4.0	V
$V_{CC-UVLO-Falling}$	内部 V_{CC} 欠压锁定	V_{CC} 下降	3.1	3.3	3.5	V
电压基准（FB 引脚）						
V_{FB}	反馈电压		0.985	1	1.015	V
I_{LKG-FB}	反馈漏电流	FB = 1V		2.1		nA
电流限值和断续						
I_{SC}	高侧电流限值(3)		1.6	2	2.4	A
$I_{LS-LIMIT}$	低侧电流限值(3)		1	1.3	1.6	A
I_{L-ZC}	过零检测器阈值	仅限 PFM 型号		0.04		A
$I_{PEAK-MIN}$	最小电感器峰值电流(3)			0.28		A

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性（续）

限值适用于 -40°C 至 +125°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限值(1)经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 24V。

参数		测试条件	最小值	典型值	最大值	单位
电源正常（PGOOD 引脚）						
$V_{PG-HIGH-UP}$	电源正常上限阈值 - 上升	FB 电压 %	105%	107%	110%	
$V_{PG-LOW-DN}$	电源正常下限阈值 - 下降	FB 电压 %	90%	93%	95%	
V_{PG-HYS}	电源正常状态迟滞（上升和下降）	FB 电压 %		1.5%		
$V_{PG-VALID}$	适当的电源正常功能的最小输入电压				2	V
R_{PG}	电源正常导通电阻	V_{EN} = 2.5V		80	165	Ω
R_{PG}	电源正常导通电阻	V_{EN} = 0V		35	90	Ω
MOSFET						
$R_{DS-ON-HS}$	高侧 MOSFET 导通电阻	I_{OUT} = 0.5A		245	465	mΩ
$R_{DS-ON-LS}$	低侧 MOSFET 导通电阻	I_{OUT} = 0.5A		165	310	mΩ

(1) 最小值和最大值限值在 25℃ 下经过 100% 生产测试。使用统计质量控制 (SQC) 方法通过相关性验证了工作温度范围内的限值。这些限值用于计算平均出厂质量水平 (AOQL)。
(2) 这是器件开环使用的电流，并不代表稳压时系统的总输入电流。
(3) 此表中的电流限制值在生产中经过开环测试。这些值可能不同于闭环应用中的限值。

6.6 时序要求

限值适用于 -40°C 至 +125°C 工作结温范围 (T_J)（除非另外说明）。最小和最大限值(1)经过测试、设计和统计相关性分析确定。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 24V。

		最小值	标称值	最大值	单位
t_{ON-MIN}	最短开关导通时间		92		ns
$t_{OFF-MIN}$	最短开关关断时间		80	102	ns
t_{ON-MAX}	最大开关导通时间		7	12	µs
t_{SS}	内部软启动时间	3	4.5	6	ms

(1) 最小值和最大值限值在 25℃ 下经过 100% 生产测试。使用统计质量控制 (SQC) 方法通过相关性验证了工作温度范围内的限值。这些限值用于计算平均出厂质量水平 (AOQL)。

6.7 开关特性

T_J = -40°C 至 125°C，V_{IN} = 24V（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
振荡器						
F_{OSC}	内部振荡器频率	400kHz 型号	340	400	460	kHz

6.8 系统特性

以下规格适用于具有标称元件值的典型应用电路。典型值列中的规格仅适用于 T_J = 25°C 的情况。最小值 (MIN) 和最大值 (MAX) 列中的规格适用于典型元件在 T_J = -40℃ 至 125℃ 温度范围内的情况。*量产测试未指定这些规格。*

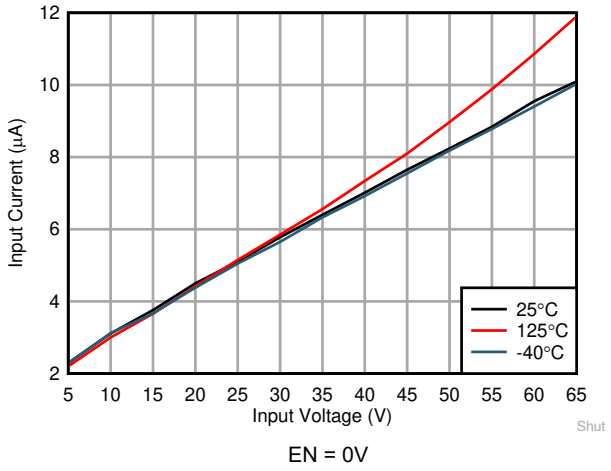
参数		测试条件	最小值	典型值	最大值	单位
V_{IN}	工作输入电压范围		4.2		65	V
V_{OUT}	可调输出电压调节(1)	PFM 运行	-1.5%		2.5%	
I_{SUPPLY}	稳压时的输入电源电流	V_{IN} = 24V，V_{OUT} = 3.3V，I_{OUT} = 0A，R_{FBT} = 1MΩ，PFM 型号		26		μA
D_{MAX}	最大开关占空比(2)			98%		
V_{HC}	触发短路断续模式所需的 FB 引脚电压			0.4		V
t_D	开关电压死区时间			2		ns
T_{SD}	热关断温度	关断温度		170		°C
T_{SD}	热关断温度	恢复温度		158		°C

(1) V_{IN} = 24V、I_{OUT} = 0A 至满载时 V_{OUT} 与标称输出电压值的偏差
(2) 在压降运行中，通过降低开关频率来增加实际占空比。最低频率被钳位在大约：$F_{MIN} = 1 / (t_{ON-MAX} + t_{OFF-MIN})$。$D_{MAX} = t_{ON-MAX} / (t_{ON-MAX} + t_{OFF-MIN})$。

Copyright © 2025 Texas Instruments Incorporated

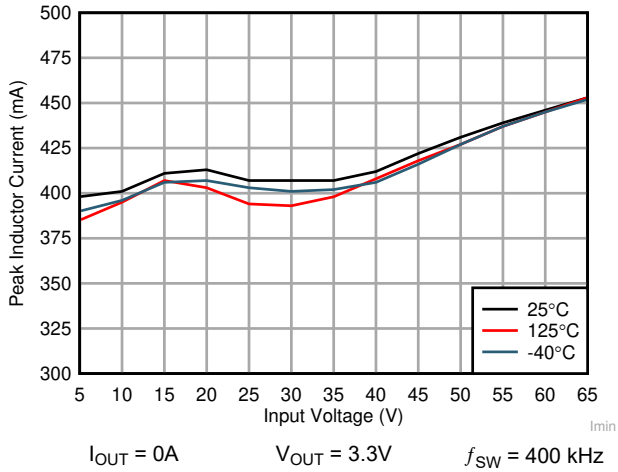
6.9 典型特性

除非另有说明，否则以下条件适用：T_A = 25°C，V_{IN} = 24V。



EN = 0V

图 6-1. 关断电源电流



I_{OUT} = 0A　　V_{OUT} = 3.3V　　f_{SW} = 400 kHz

请参阅 图 8-22

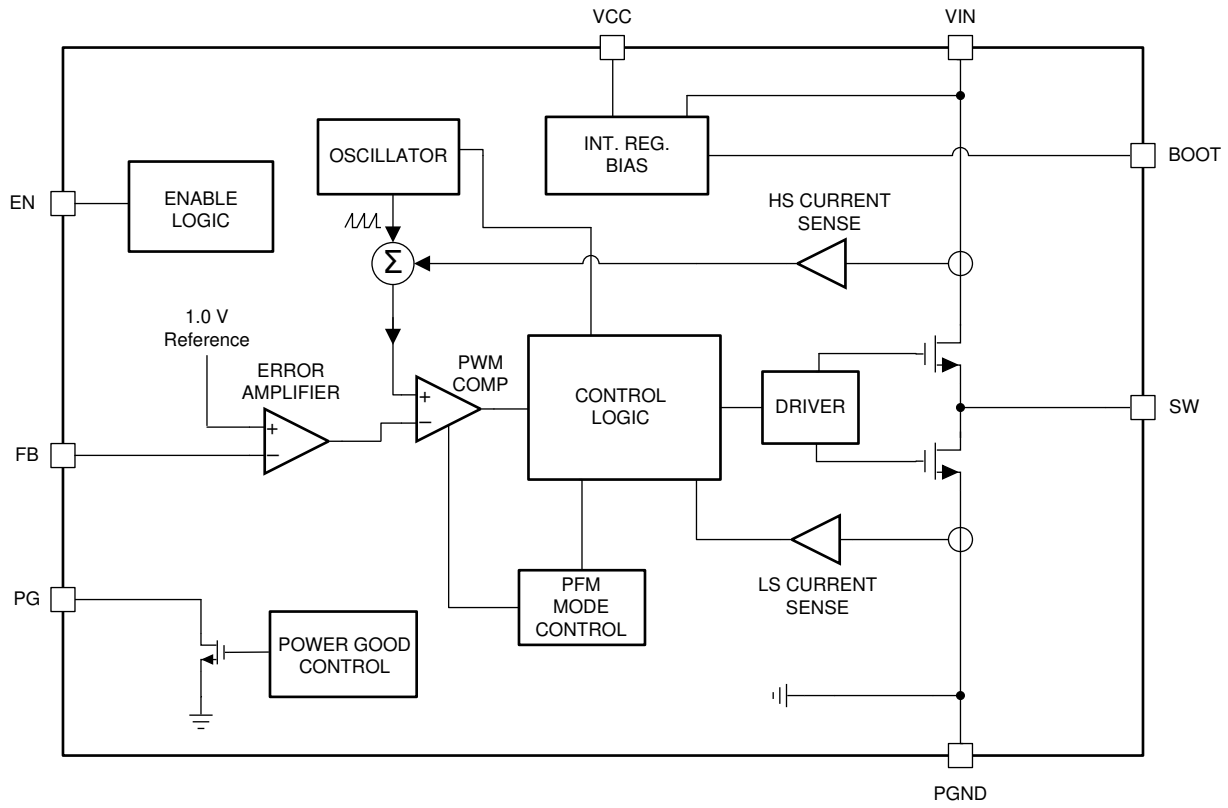
图 6-2. $I_{PEAK-MIN}$

7 详细说明

7.1 概述

LMR36510 器件是一款同步峰值电流模式降压稳压器，专为各种工业应用而设计。稳压器根据负载情况自动在 PFM 和 PWM 模式之间切换。在重负载下，该器件以恒定开关频率在 PWM 模式下运行。轻负载时，通过二极管仿真更改为 PFM 模式，从而实现 DCM。这降低了输入电源电流并保持高效率。该器件具备内部补偿，缩短了设计时间，并且与外部补偿稳压器相比，所需的外部元件更少。

7.2 功能方框图



7.3 特性说明

7.3.1 电源正常标志输出

每当输出电压超出调节范围时，便可使用 LMR36510 的电源正常标志功能（PG 输出引脚）来复位系统微处理器。该开漏输出在电流限值和热关断等故障条件下以及正常启动期间变为低电平。干扰滤波器可防止在输出电压的短时偏移（例如在线路和负载瞬态期间）时出现错误标志。持续时间少于 t_{PG} 的输出电压偏移不会触发电源正常标志。通过参考图 7-1 和图 7-2，可以更好地理解电源正常运行。请注意，在初始上电期间，从 EN 置为有效到电源正常标志变为高电平的过程中，会插入约 4ms（典型值）的延迟。该延迟仅在启动期间发生，在电源正常功能的正常运行期间不会发生。

电源正常输出包含一个开漏 NMOS，需要一个外部上拉电阻器连接到合适的逻辑电源。还可以根据需要通过适当的电阻器将其上拉至 VCC 或 V_{OUT}。如果不需要此功能，则必须将 PG 引脚接地。当 EN 拉低时，标志输出也被强制为低电平。在 EN 为低电平时，只要输入电压为 ≥2V（典型值），电源正常输出就保持有效。将流入该引脚的电流限制为 ≤ 4mA。

Copyright © 2025 Texas Instruments Incorporated

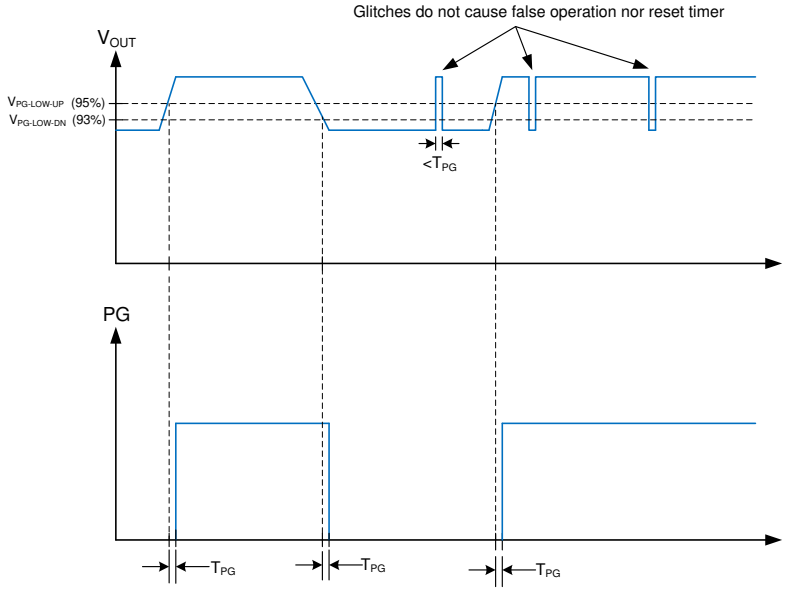


图 7-1. 静态电源正常运行

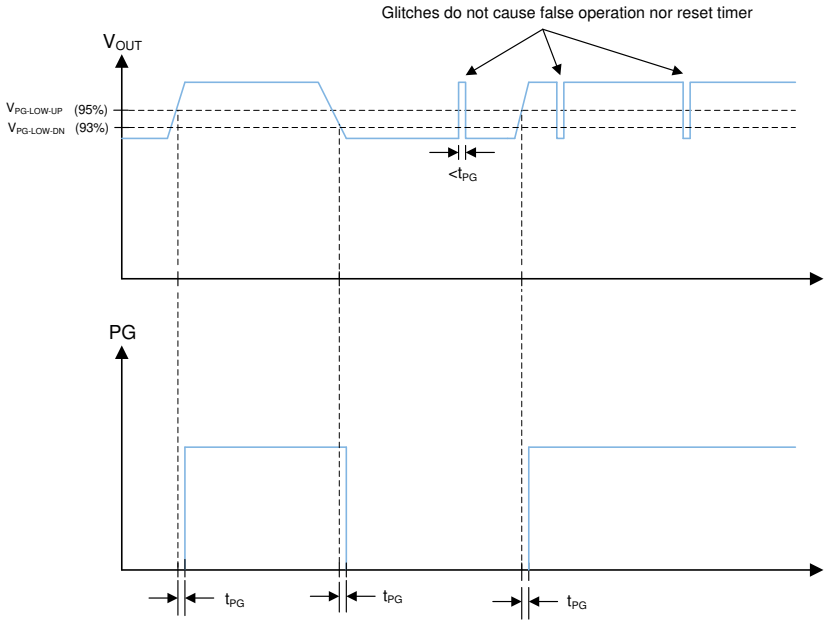


图 7-2. 电源正常时序行为

7.3.2 使能和启动

启动和关断由 EN 输入控制。该输入具有精密阈值，允许使用外部分压器提供可调节输入 UVLO（请参阅*节 8.2.1.2.9* 部分）。施加 ≥ V_{EN-VCC_H} 的电压会使器件进入待机模式，为内部 VCC 供电，但不会产生输出电压。将 EN 电压增大到 V_{EN-H} 可完全启用器件，使器件进入启动模式并开始软启动周期。当 EN 输入降至 V_{EN-H} 以下，且下降幅度达到 V_{EN-HYS} 时，稳压器停止运行并进入待机模式。如果 EN 电压降至 $V_{EN-VCC-L}$ 以下，器件会关断。图 7-3 显示了此行为。如果不需要此功能，EN 输入可以直接连接到 VIN。不得允许此输入悬空。各种 EN 阈值的值可在*电气特性* 表中找到。

LMR36510 使用基于基准的软启动功能，可在稳压器启动时防止输出电压过冲和大浪涌电流。

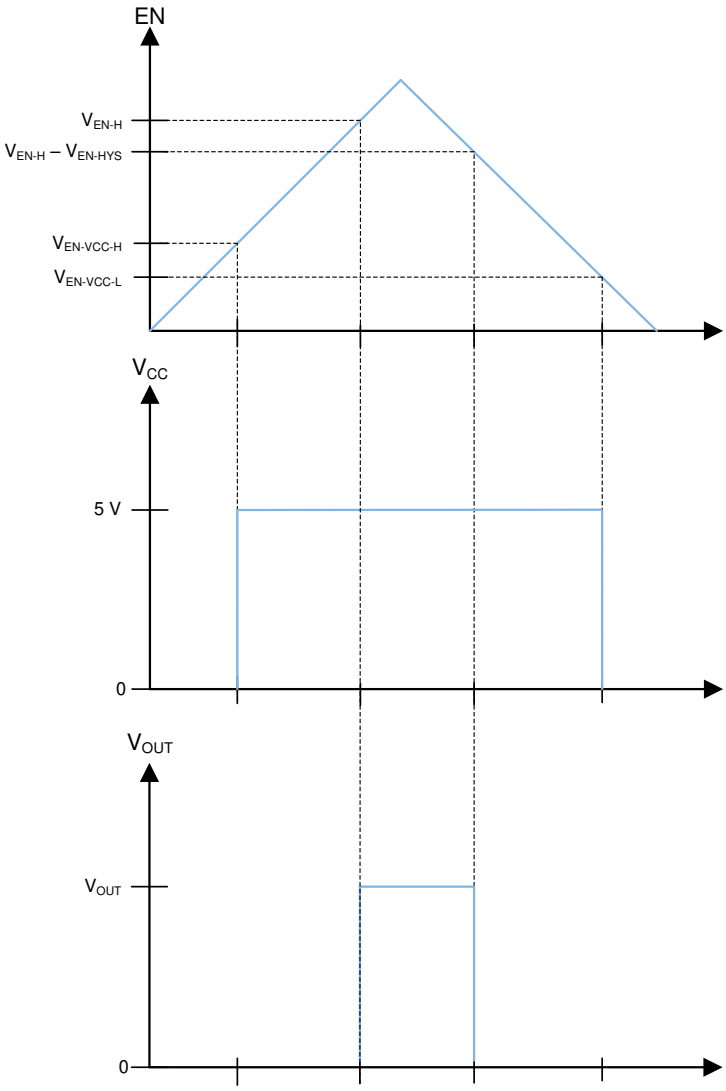


图 7-3. 精密使能行为

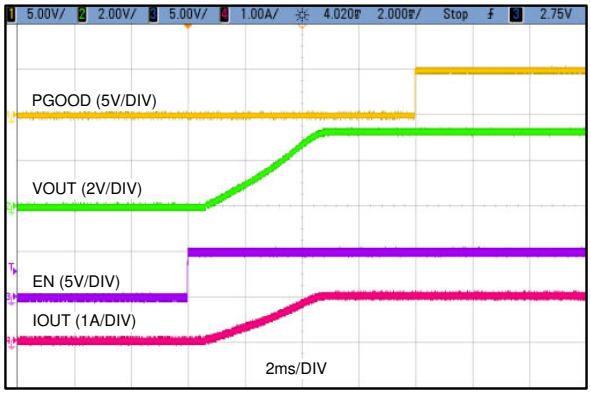


图 7-4. 典型启动行为 V_{IN} = 24V，V_{OUT} = 5V，I_{OUT} = 1A

Copyright © 2025 Texas Instruments Incorporated

7.3.3 电流限值和短路

LMR36510 包含用于正常过载和短路保护的谷值电流限制。此外，峰值电流限制电路可保护高侧功率 MOSFET 免受过流的影响。逐周期电流限制用于过载，而断续模式用于短路。最后，在低侧功率 MOSFET 上使用零电流检测器在轻负载下实施二极管仿真（请参阅 *节 9.7*）。

在过载期间，低侧电流限制 I_{LIMIT} 决定了 LMR36510 可以提供的最大负载电流。当低侧开关导通时，电感电流开始下降。若在下一个导通周期开始前，电流未降至 I_{LIMIT} 以下，则将跳过该周期，低侧 MOSFET 保持导通状态，直至电流降至 I_{LIMIT} 以下。这与更为典型的峰值限流稍有不同，其最大负载电流可通过方程式 1 计算得出。

$$I_{OUT}|_{max} = I_{LIMIT} + \frac{(V_{IN} - V_{OUT})}{2 \cdot f_{SW} \cdot L} \cdot \frac{V_{OUT}}{V_{IN}} \quad (1)$$

其中

- f_{SW} = 开关频率
- L = 电感器值

在限流期间，如果 FB 输入端的电压因短路而降至大约 0.4V 以下，该器件将进入断续模式。在该模式下，器件在 t_{HC}（即大约 94ms）内停止开关，然后通过软启动进行正常重启。如果短路情况仍然存在，器件将在电流限制下运行大约 20ms（典型值），然后再次关断。只要短路情况仍然存在，该周期就会重复。该运行模式可在输出硬短路期间降低器件的温升。当然，在断续模式下，输出电流会大幅降低。一旦输出短路被移除并且断续延迟已过，输出电压将正常恢复，。

当峰值电感器电流达到 I_{SC} 时，高侧电流限制会跳闸。这是逐周期电流限制，不会产生任何频率或负载电流折返。其目的是保护高侧 MOSFET 免受过大电流的影响。在某些情况下，例如高输入电压，此电流限制可能会在低侧保护功能之前跳闸。在此条件下，I_{SC} 确定最大输出电流。请注意，I_{SC} 随占空比而变化。

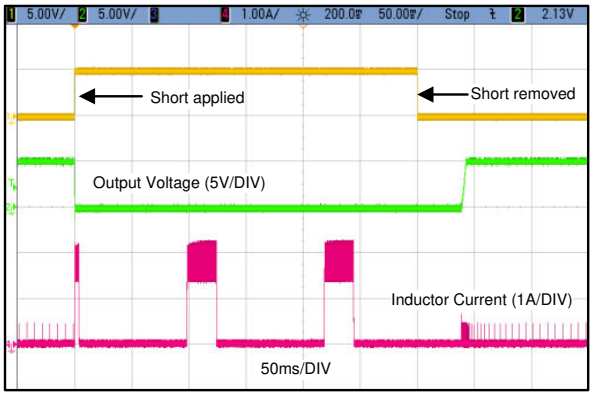


图 7-5. 短路瞬态和恢复

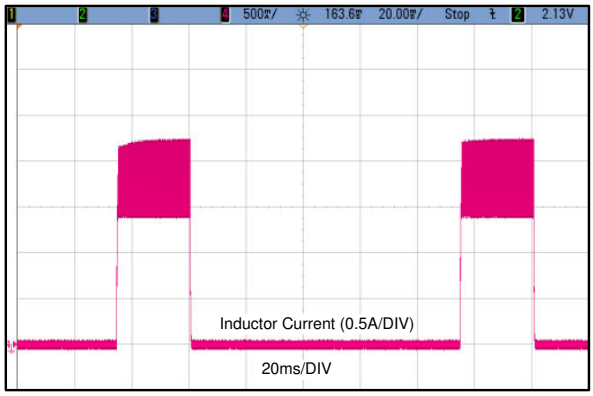


图 7-6. 短路模式下的电感器电流突发

7.3.4 欠压锁定和热关断

LMR36510 在内部 LDO 输出端（在 VCC 引脚上）整合了欠压锁定功能。当 VCC 达到大约 3.7V 时，器件准备接收 EN 信号并启动。当 VCC 降至低于大约 3V 时，无论 EN 状态如何，器件都会关断。由于 LDO 在这些转换期间处于压降状态，因此之前提及的值大致代表了转换期间的输入电压电平。

提供了热关断功能，以保护稳压器免受过高结温的影响。当结温达到大约 170°C 时，器件会关断；当温度下降到大约 158°C 时，器件会重新启动。为安全运行，在热关断状态下不得允许器件进入短路状态。

Copyright © 2025 Texas Instruments Incorporated

7.4 器件功能模式

7.4.1 自动模式

在自动模式下，器件会随着负载的变化在 PWM 和 PFM 之间切换。轻负载时，稳压器以 PFM 模式运行。在较高负载时，模式更改为 PWM。

在 PWM 下，稳压器作为恒频电流模式完全同步转换器运行，使用 PWM 来调节输出电压。在此模式下运行时，通过以恒定频率切换和调制占空比来调节输出电压，从而控制负载的电源。这可实现出色的线性调整率和负载调整率以及低输出电压纹波。

在 PFM 下，高侧 MOSFET 在一个或多脉冲突发中导通，为负载提供电源。突发的持续时间取决于电感器电流达到 $I_{PEAK-MIN}$ 所需的时间。通过调整上述突发的频率可调节输出，而二极管仿真用于更大限度地提高效率（请参阅 *节 9.7*）。该模式可减少在轻负载下调节输出电压所需的输入电源电流值，从而提供高轻负载效率。这能够在更大的输出电压纹波和可变的开关频率下实现非常好的轻负载效率。此外，轻负载时输出电压会轻微升高。实际开关频率和输出电压纹波取决于输入电压、输出电压和负载。

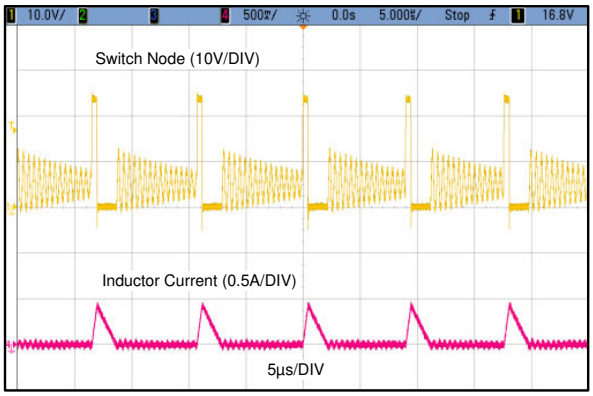


图 7-7. 典型 PFM 开关波形，V_{IN} = 24V，V_{OUT} = 5V，I_{OUT} = 50mA

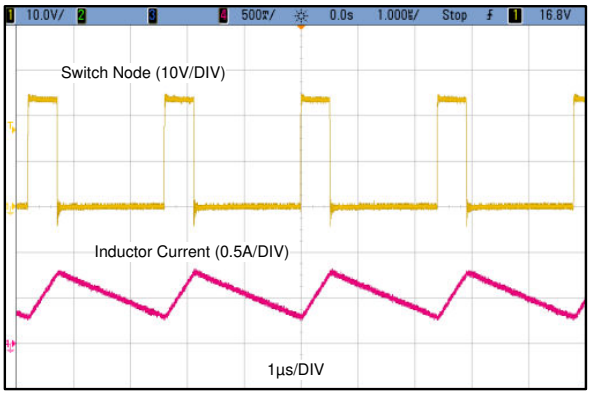


图 7-8. 典型 PWM 开关波形，V_{IN} = 24V，V_{OUT} = 5V，I_{OUT} = 0.5A，f_S = 400kHz

7.4.2 压降

任何降压稳压器的压降性能都受功率 MOSFET 的 R_{DSON}、电感器的直流电阻和控制器可实现的最大占空比的影响。当输入电压降至输出电压时，高侧 MOSFET 的关断时间开始接近最小值。超过此值后，开关可能会变得不稳定，输出电压会下降到稳压范围之外。为了避免这个问题，LMR36510 会自动降低开关频率以增加实际占空比并维持稳压。在该数据表中，压降电压定义为当输出降低标称值的 1% 时输入和输出电压之间的差值。在这种情况下，开关频率已降至约 140kHz 的最小值。请注意，在压降模式下，0.4V 短路检测阈值不会激活。

Copyright © 2025 Texas Instruments Incorporated

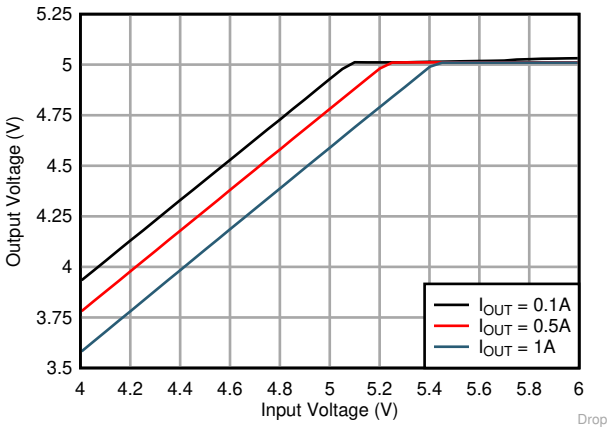


图 7-9. 总体压降特性 V_{OUT} = 5V

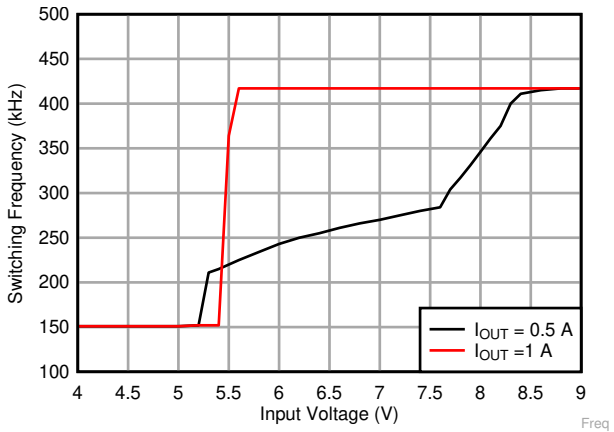


图 7-10. 频率压降特性 f_{SW} = 400kHz

7.4.3 最短开关导通时间

每个开关稳压器都有一个最小可控导通时间，此时间由与控制电路相关的固有延迟和消隐时间决定。这会强制实现最小的开关占空比，从而实现最小的转换比。在高输入电压和低输出电压下会遇到此限制。为了帮助延长最小可控占空比，LMR36510 会在达到最短导通时间限制时自动降低开关频率。这样，转换器可以在最大输入电压下调节最低可编程输出电压。在发生频率折返之前，使用方程式 2 找出给定输出电压的近似输入电压估算值。随着输入电压的增加，开关导通时间（占空比）会减少以调节输出电压。\当导通时间达到限值时，开关频率下降，而导通时间保持固定。

$$V_{IN} \leq \frac{V_{OUT}}{t_{ON} \cdot f_{SW}} \quad (2)$$

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

LMR36510 降压 DC/DC 转换器通常用于将较高的直流电压转换为较低的直流电压，最大输出电流为 1A。以下设计过程可用于为 LMR36510 选择元件。

备注

除非另有说明，否则以下应用信息中给出的所有电容值均指*有效* 值。*有效* 值定义为直流偏置和温度下的实际电容，而不是额定值或铭牌值。在整个过程中使用具有 X7R 或更好电介质的低 ESR 优质陶瓷电容器。除了正常的容差和温度影响外，所有高容值陶瓷电容器还具有大电压系数。在直流偏置下，电容会显著下降。在这方面，较大的外壳尺寸和较高的额定电压会更好。为了帮助减轻这些影响，可以并联多个电容器，以使最小*有效* 电容达到所需值。这也可以降低单个电容器上的 RMS 电流要求。必须仔细研究任何电容器组的偏置和温度变化，以确保提供*有效* 电容的最小值。

8.2 典型应用

显示了 LMR36510 的典型应用电路。该器件旨在各种外部元件和系统参数下正常工作。但是，内部补偿针对特定的外部电感和输出电容进行了优化。作为快速入门指南，图 8-1 提供了一系列最常见输出电压下的典型元件值。

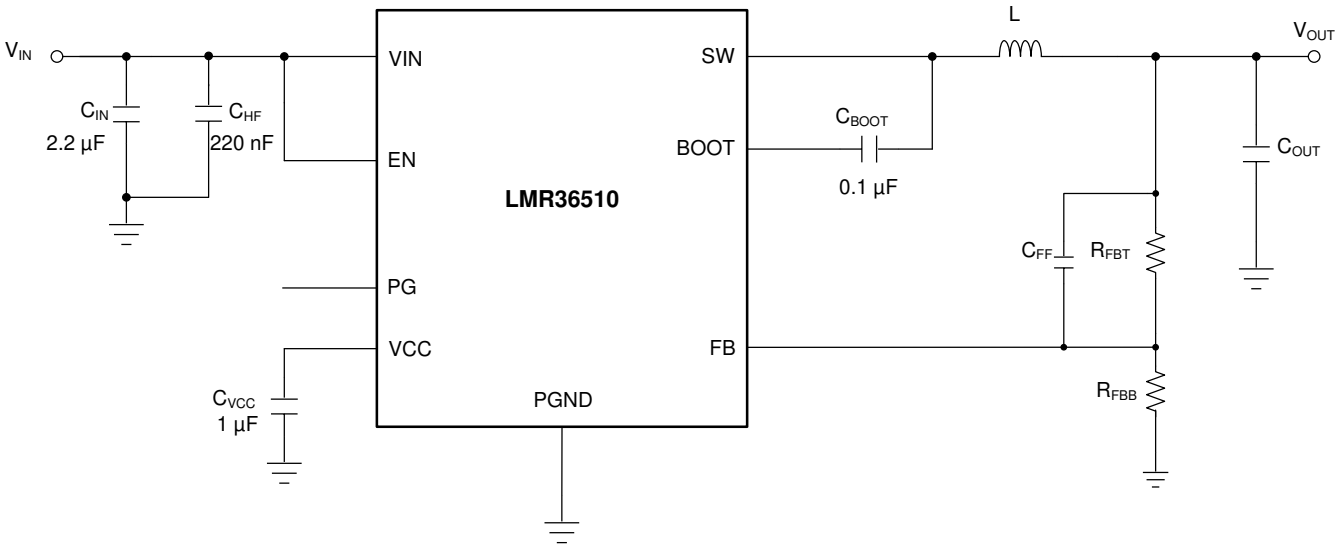


图 8-1. 应用电路示例

表 8-1. 典型外部组件值

f_{SW} (kHz)	V_{OUT} (V)	L (µH)	标称 C_{OUT}（额定电容）(1)	最小 C_{OUT}（额定电容）(2)	R_{FBT} (Ω)	R_{FBB} (Ω)	C_{IN}	C_{FF}
400	3.3	22	3 × 22µF	2 x 22µF	100k	43.2k	1 × 2.2µF + 220nF	无
400	5	22	2 × 22µF	1 x 22µF	100k	24.9k	1 × 2.2µF + 220nF	无
400	12	47	3 × 10µF	2 × 10µF	100k	9.09k	1 × 2.2µF + 220nF	无

(1) 针对 0 至 100% 额定负载范围内的卓越负载瞬态性能进行了优化
(2) 针对尺寸受限的终端应用进行了优化

Copyright © 2025 Texas Instruments Incorporated

8.2.1 设计 1：低功耗 24V、 1A 降压转换器

8.2.1.1 设计要求

以下是典型 5V 或 3.3V 应用的示例要求。此处的输入电压仅用于说明目的。有关工作输入电压范围，请参阅*节 6*。

表 8-2. 详细设计参数

设计参数	示例值
输入电压	12V 至 24V 稳态、4.2V 至 60V 瞬态
输出电压	5V
最大输出电流	0A 至 1A
开关频率	400kHz
0A 负载下的电流消耗	关键：需要确保低电流消耗以减少电池耗电
开关频率（0A 负载）	非关键：仅需要在高负载下以固定频率运行

表 8-3. 设计 1 的元件列表

V_{OUT}	频率	R_{FBB}	C_{OUT}	L	U1
5V	400kHz	24.9kΩ	2 × 22µF	22µH	LMR36510
3.3V	400kHz	43.2kΩ	3 × 22µF	22µH	LMR36510

8.2.1.2 详细设计过程

以下设计过程适用于图 8-1 和表 8-2。

8.2.1.2.1 选择开关频率

选择开关频率时需权衡转换效率和整体设计尺寸。LMR36510 开关频率在 IC 内部是固定的，因此本设计中使用的值为 400kHz。

8.2.1.2.2 设置输出电压

LMR36510 的输出电压通过一个电阻分压器网络从外部调节。建议的输出电压范围可在*建议运行条件*中找到。分压器网络由 R_{FBT} 和 R_{FBB} 组成，并闭合输出电压与转换器之间的环路。转换器通过保持 FB 引脚上的电压与内部基准电压 V_{REF} 相等来调节输出电压。分压器的电阻是噪声拾取过多和输出负载过大之间的折衷。较小的电阻值会降低噪声灵敏度，但也会降低轻负载效率。R_{FBT} 的建议值为 100kΩ，最大值为 1MΩ。如果为 R_{FBT} 选择了 1MΩ，那么必须在此电阻器上使用前馈电容器来提供足够的环路相位裕度（请参阅*节 8.2.1.2.8* 部分）。选择 R_{FBT} 后，使用方程式 3 选择 R_{FBB}。V_{REF} 的标称值为 1V。

$$R_{FBB} = \frac{R_{FBT}}{\left[\frac{V_{OUT}}{V_{REF}} - 1\right]} \tag{3}$$

对于此 5V 示例，值为：R_{FBT} = 100kΩ，R_{FBB} = 24.9kΩ。

8.2.1.2.3 电感器选型

电感值和饱和电流是选择电感器的参数。电感值基于理想的纹波电流峰峰值得出，通常选择为最大输出电流的 20% 至 40% 范围。经验表明，电感纹波电流的理想值是最大负载电流的 30%。请注意，当为最大负载远小于器件可用最大值的应用选择纹波电流时，使用最大器件电流。方程式 4 可用于确定电感值。常数 K 是电感器电流纹波的百分比。此示例使用 K = 0.4，输入电压为 24V，可计算出 L = 24.74 µH 的电感。选择了标准值 22µH。

$$L = \frac{(V_{IN} - V_{OUT})}{f_{SW} \cdot K \cdot I_{OUT\,max}} \cdot \frac{V_{OUT}}{V_{IN}} \tag{4}$$

Copyright © 2025 Texas Instruments Incorporated

理想情况下，电感器的饱和额定电流至少与高侧开关电流限制 I_{SC} 一样大。这可确保即使在输出短路期间电感器也不会饱和。当电感磁芯材料饱和时，电感下降到一个非常低的值，导致电感电流上升非常快。虽然谷值电流限值 I_{LIMIT} 旨在降低电流耗尽的风险，但饱和电感器会使电流迅速上升到高电平。这可能导致元件损坏。不允许电感器饱和。采用铁氧体磁芯材料的电感器具有非常*硬*的饱和特性，但通常比铁粉磁芯具有更低的磁芯损耗。铁粉磁芯具有*软*饱和，允许在一定程度上放宽电感器的额定电流。但在高于大约 1MHz 的频率下，它们具有更多的内芯损耗。在任何情况下，电感器饱和电流必须不小于器件的低侧电流限制 I_{LIMIT}。为了避免次谐波振荡，电感值不得小于方程式 5 中给出的值：

$$L_{MIN} \geq M \cdot \frac{V_{OUT}}{f_{SW}} \tag{5}$$

其中

- L_{MIN} = 最小电感 (H)
- M = 0.625
- fsw = 开关频率 (Hz)

8.2.1.2.4 输出电容器选型

输出电容器的值及各自的 ESR 决定了输出电压纹波和负载瞬态性能。输出电容器组通常受限于负载瞬态要求，而不是输出电压纹波。方程式 6 可用于估算总输出电容的下限值和 ESR 的上限值，这些值是满足规定的负载瞬态所需的。

$$C_{OUT} \geq \frac{\Delta I_{OUT}}{f_{SW} \cdot \Delta V_{OUT} \cdot K} \cdot \left[(1-D) \cdot (1+K) + \frac{K^2}{12} \cdot (2-D) \right]$$

$$ESR \leq \frac{(2+K) \cdot \Delta V_{OUT}}{2 \cdot \Delta I_{OUT} \left[1+K+\frac{K^2}{12} \cdot \left(1+\frac{1}{(1-D)} \right) \right]}$$

$$D = \frac{V_{OUT}}{V_{IN}} \tag{6}$$

其中

- ΔV_{OUT} = 输出电压瞬态
- ΔI_{OUT} = 输出电流瞬态
- K = *节 8.2.1.2.3* 中的纹波系数

计算输出电容和 ESR 后，可使用方程式 7 检查输出电压纹波。

$$V_r \cong \Delta I_L \cdot \sqrt{ESR^2 + \frac{1}{(8 \cdot f_{SW} \cdot C_{OUT})^2}} \tag{7}$$

其中

- V_r = 峰峰值输出电压纹波

然后，可调节输出电容器和 ESR 以满足负载瞬态和输出纹波要求。

实际上，输出电容器对瞬态响应和环路相位裕度的影响非常大。负载瞬态测试和波特图是验证任何给定设计的理想方法，必须始终在应用投入生产之前完成。除所需的输出电容之外，放置在输出端的小型陶瓷电容器还有助于

Copyright © 2025 Texas Instruments Incorporated

降低高频噪声。1nF 至 100nF 范围内的小外壳尺寸陶瓷电容器非常有助于减少由电感器和电路板寄生效应引起的输出尖峰。

将总输出电容的最大值限制在设计值的 10 倍左右，或 1000µF，以较小者为准。较大的输出电容值会对稳压器的启动行为以及环路稳定性产生不利影响。如果必须使用大于此处注释的值，则必须仔细研究满载启动和环路稳定性。

8.2.1.2.5 输入电容器选型

除了提供纹波电流并将开关噪声与其他电路隔离，陶瓷输入电容器还为稳压器提供低阻抗源。LMR36510 的输入端要求最小陶瓷电容为 2.2µF。必须至少为应用所需的最大输入电压设置该额定值；该值最好为最大输入电压的两倍。可以增大该电容以帮助降低输入电压纹波，并在负载瞬态期间保持输入电压。此外，必须在输入端尽可能靠近稳压器的位置放置一个 220nF 的小外壳尺寸陶瓷电容器。这为器件内部的控制电路提供了高频旁路。在本例中，选择了 1 x 2.2µF、100V、X7R（或更好）的陶瓷电容器。220nF 电容器必须也具有 100V 的额定电压，并且具有 X7R 电介质。

通常最好在输入端使用与陶瓷并联的电解电容器。如果使用长引线、布线将输入电源连接到稳压器，情况尤其如此。该电容器的中等 ESR 有助于抑制由长电源引线引起的输入电源上的任何振铃。使用这个额外的电容器还有助于处理由具有异常高阻抗的输入电源引起的电压骤降。

大多数输入开关电流流经陶瓷输入电容器。电流的近似 RMS 值可根据 方程式 8 进行计算，且必须根据制造商的最大额定值进行检查。

$$I_{RMS} \cong \frac{I_{OUT}}{2} \tag{8}$$

8.2.1.2.6 C_{BOOT}

LMR36510 需要在 BOOT 引脚和 SW 引脚之间连接一个自举电容。此电容器存储的能量用于为功率 MOSFET 的栅极驱动器供电。需要一个 100nF 的优质陶瓷电容器，电压至少为 16V。

8.2.1.2.7 VCC

VCC 引脚是内部 LDO 的输出，用于为稳压器的控制电路供电。该输出需要一个 1µF、16V 陶瓷电容器以从 VCC 连接到 GND，以确保正常运行。通常，此输出不得加载任何外部电路。但是，该输出可用于为电源正常功能提供上拉电阻（请参阅 *节 7.3.1* 部分）。在这种情况下，10kΩ 至 100kΩ 范围内的值是一个不错的选择。VCC 上的标称输出电压为 5V。

8.2.1.2.8 C_{FF} 选型

在某些情况下，可在 R_{FBT} 上使用前馈电容器，以改善负载瞬态响应或改善环路相位裕度。当使用的 R_{FBT} 值大于 100kΩ 值时尤其如此。较大的 R_{FBT} 值与 FB 引脚上的寄生电容相结合会产生一个小信号极点，从而干扰环路稳定性。C_{FF} 有助于减轻这种影响。方程式 9 可用于估算 C_{FF} 的值。使用通过方程式 9 得出的值作为起点；使用较低的值来确定使用 C_{FF} 电容器是否获得了任何优势。在使用前馈电容器进行实验时，*“使用前馈电容器优化内部补偿 DC/DC 转换器的瞬态响应”应用报告* 非常有用。

$$C_{FF} < \frac{V_{OUT} \cdot C_{OUT}}{120 \cdot R_{FBT} \cdot \sqrt{\frac{V_{REF}}{V_{OUT}}}} \tag{9}$$

8.2.1.2.9 外部 UVLO

在某些情况下，需要一个与器件内部提供的输入 UVLO 电平不同的输入电平。这可以使用图 8-2 中所示的电路来实现。器件导通时的输入电压被指定为 V_{ON}，而关断电压为 V_{OFF}。首先，R_{ENB} 阻值在 10kΩ 至 100kΩ 的范围内选择，然后使用方程式 10 计算 R_{ENT} 和 V_{OFF}。

Copyright © 2025 Texas Instruments Incorporated

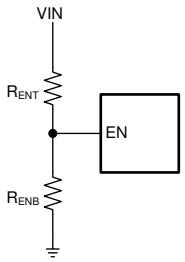


图 8-2. 外部 UVLO 应用的设置

$$R_{ENT} = \left(\frac{V_{ON}}{V_{EN-H}} - 1 \right) \cdot R_{ENB}$$

$$V_{OFF} = V_{ON} \cdot \left(1 - \frac{V_{EN-HYS}}{V_{EN}} \right) \quad (10)$$

其中

- $V_{ON} = V_{IN}$ 导通电压
- $V_{OFF} = V_{IN}$ 关断电压

8.2.1.2.10 最高环境温度

与任何电源转换器件一样，LMR36510 在运行时会消耗内部功率。这种功耗的影响是将转换器的内部温度升高到环境温度以上。内核温度 (T_J) 是环境温度、功率损耗以及器件的有效热阻 $R_{\theta JA}$ 和 PCB 组合的函数。LMR36510 的最高内核温度必须限制为 150°C。这会限制最大器件功耗，从而限制负载电流。方程式 11 展示了重要参数之间的关系。很容易看出，较大的环境温度 (T_A) 和较大的 $R_{\theta JA}$ 值会降低最大可用输出电流。可以使用本数据表中提供的曲线来估算转换器效率。如果在其中某条曲线中找不到所需的运行条件，则可以使用内插来估算效率。或者，可以调整 EVM 以匹配所需的应用要求，并且可以直接测量效率。$R_{\theta JA}$ 的正确值更难估计。如 *“半导体和 IC 封装热指标”应用报告* 中所述，*热性能信息* 部分中给出的值对于设计用途无效，不得用于估算应用的热性能。该表中报告的值是在实际应用中很少获得的一组特定条件下测量的。

$$I_{OUT}\big|_{MAX} = \frac{(T_J - T_A)}{R_{\theta JA}} \cdot \frac{\eta}{(1-\eta)} \cdot \frac{1}{V_{OUT}} \quad (11)$$

其中

- η = 效率

有效 $R_{\theta JA}$ 是一个关键参数，取决于许多因素，例如：

- 功率耗散
- 空气温度/流量
- PCB 面积
- 铜散热器面积
- 封装下的散热过孔数量
- 相邻元件放置

图 8-3 中提供了 $R_{\theta JA}$ 与电路板铜箔面积间关系的典型示例。请注意，此图表中给出的数据仅用于说明目的，任何给定应用的实际性能取决于前面提到的所有因素。

Copyright © 2025 Texas Instruments Incorporated

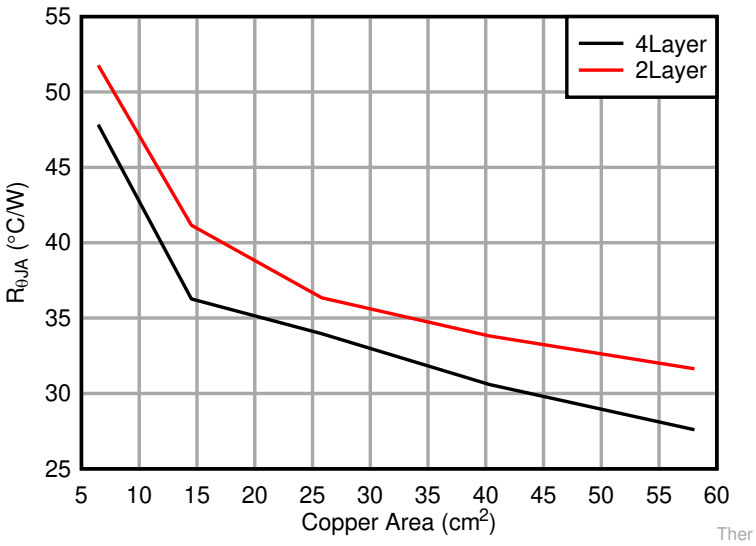


图 8-3. $R_{\theta JA}$ 与电路板铜箔面积间的关系

以下资源可用作理想热 PCB 设计和针对给定应用环境估算 $R_{\theta JA}$ 的指南：

- *“热设计：学会洞察先机，不做事后诸葛”应用报告*
- *“半导体和 IC 封装热指标”应用报告*
- *“使用 LM43603 和 LM43602 简化热设计”应用报告*
- *“使用新的热指标”应用报告*

Copyright © 2025 Texas Instruments Incorporated

8.2.1.3 应用曲线

除非另有说明，否则以下条件适用：V_{IN} = 24V，T_A = 25°C。图 8-22 显示了 表 8-4 中的电路及相应 BOM。

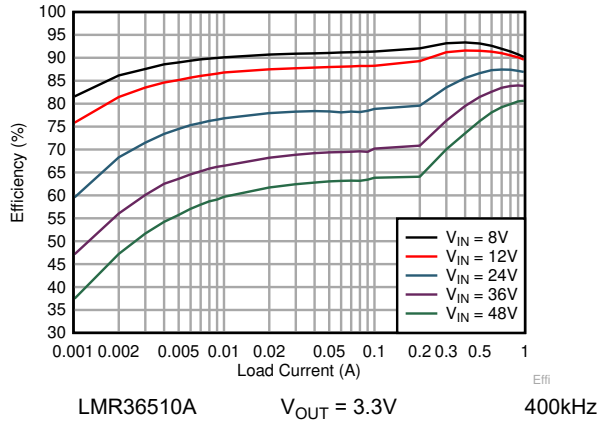


图 8-4. 效率

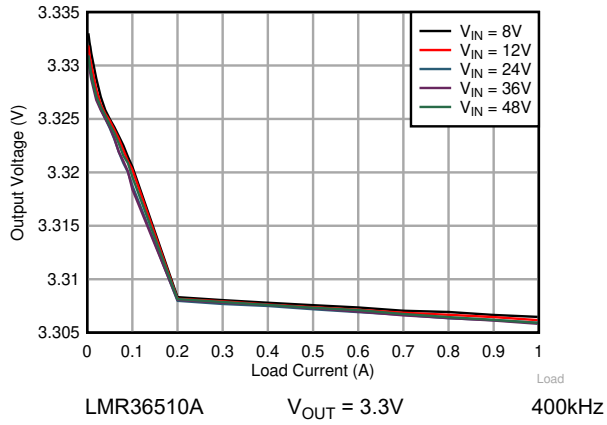


图 8-5. 负载调整率

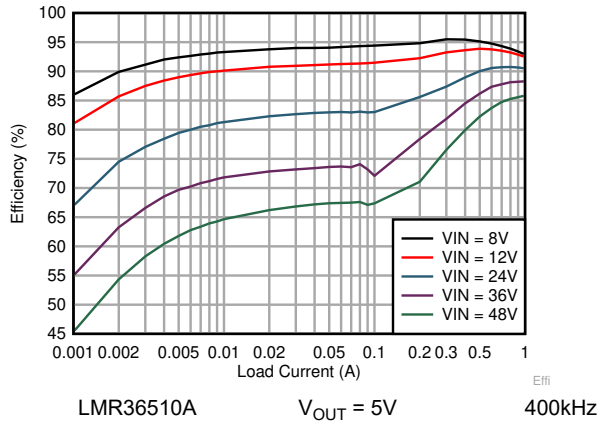


图 8-6. 效率

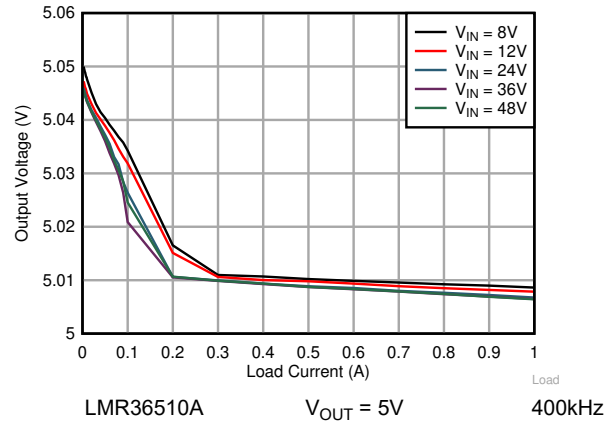


图 8-7. 负载调整率

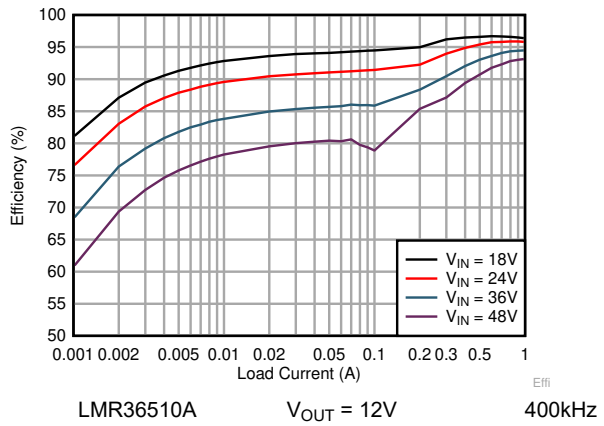


图 8-8. 效率

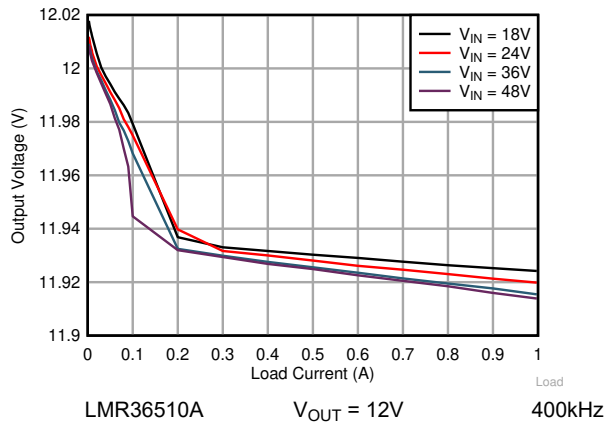
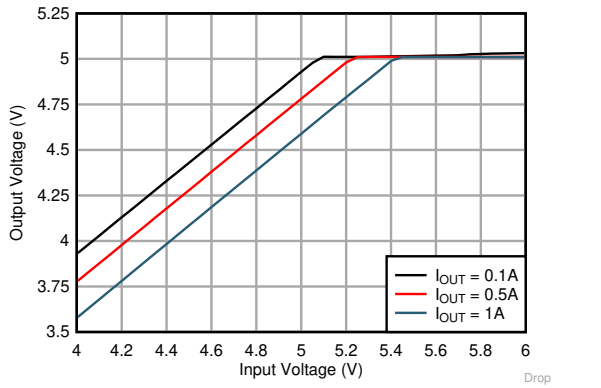


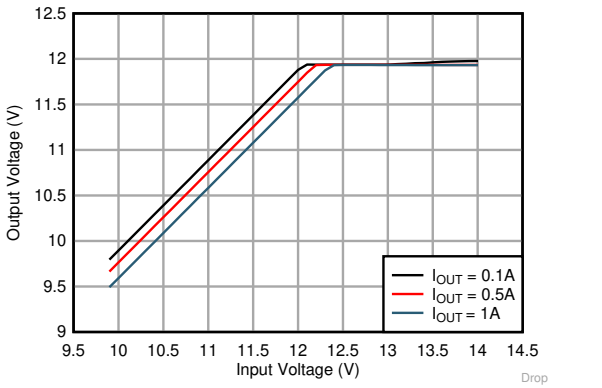
图 8-9. 负载调整率

Copyright © 2025 Texas Instruments Incorporated



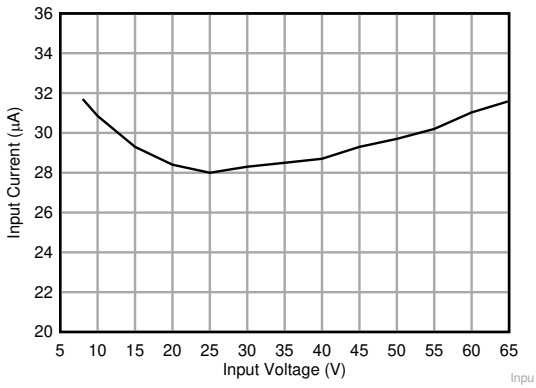
LMR36510A V_{OUT} = 5V 400kHz

图 8-10. 压降特性



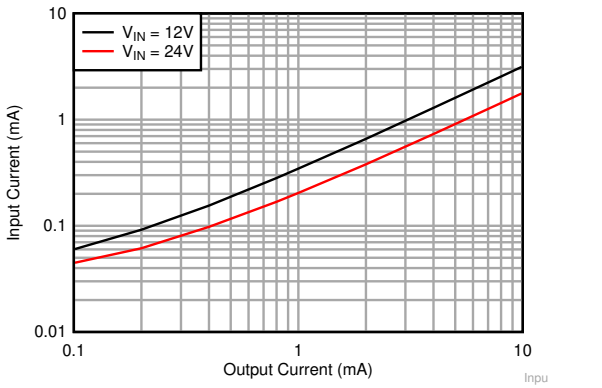
LMR36510A V_{OUT} = 12V 400kHz

图 8-11. 压降特性



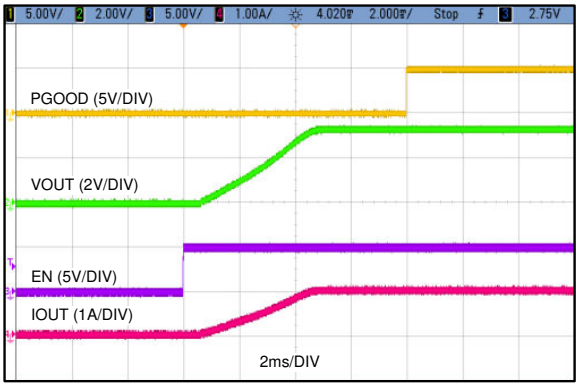
V_{OUT} = 3.3V I_{OUT} = 0A R_{FBT} = 100kΩ
R_{FBB} = 43.2kΩ

图 8-12. 输入电源电流



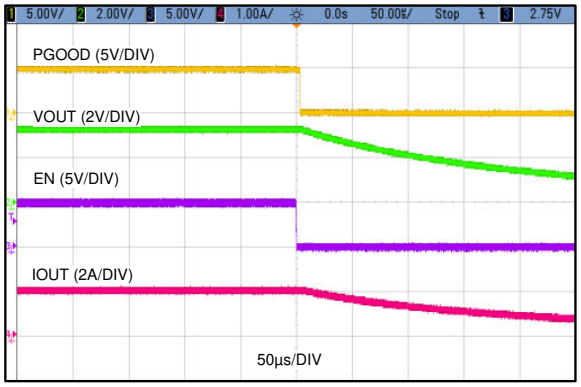
V_{OUT} = 3.3V R_{FBT} = 100kΩ R_{FBB} = 43.2kΩ

图 8-13. 输入电源电流与负载电流间的关系



V_{IN} = 24V V_{OUT} = 3.3V I_{LOAD} = 1A

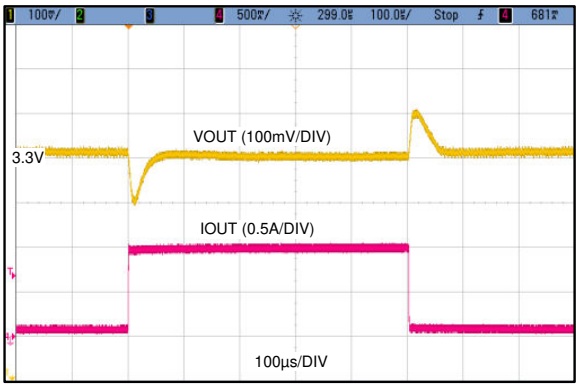
图 8-14. 使能启动波形



V_{IN} = 24V V_{OUT} = 3.3V I_{LOAD} = 1A

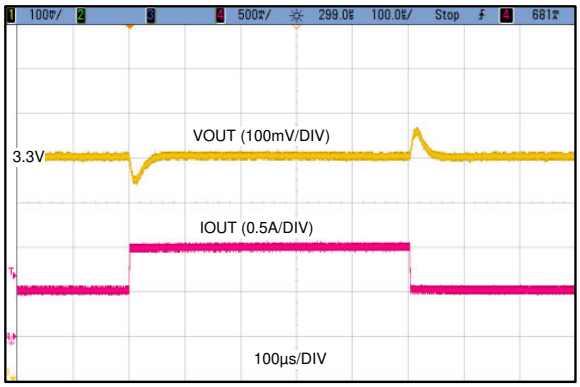
图 8-15. 使能关断波形

Copyright © 2025 Texas Instruments Incorporated



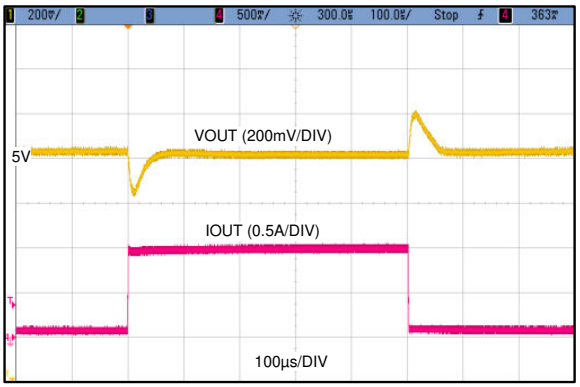
V_{OUT} = 3.3V 400kHz I_{LOAD} = 0.1A - 1A
压摆率 = 1 A/µs

图 8-16. 负载瞬态



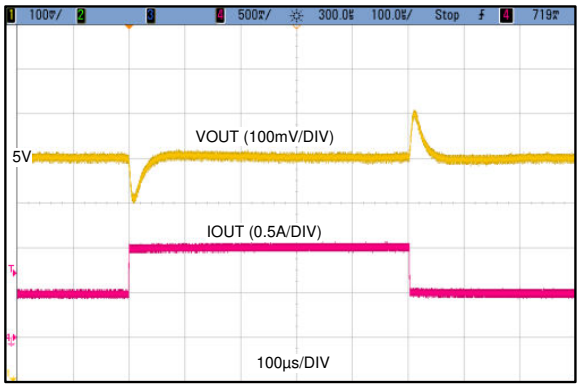
V_{OUT} = 3.3V 400kHz I_{LOAD} = 0.5A - 1A
压摆率 = 1 A/µs

图 8-17. 负载瞬态



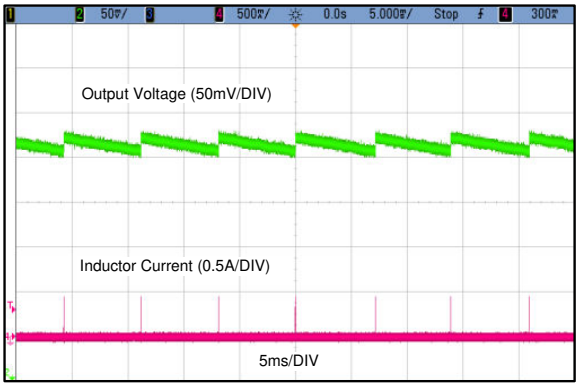
V_{OUT} = 5V 400kHz I_{LOAD} = 0.1A - 1A
压摆率 = 1 A/µs

图 8-18. 负载瞬态



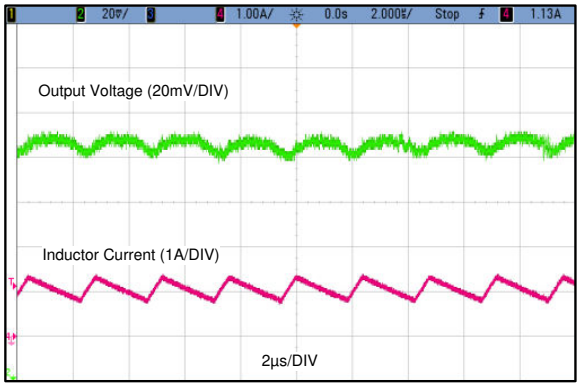
V_{OUT} = 5V 400kHz I_{LOAD} = 0.5A - 1A
压摆率 = 1 A/µs

图 8-19. 负载瞬态



V_{IN} = 24V V_{OUT} = 5V I_{LOAD} = 0A

图 8-20. 空载条件下的输出纹波



V_{IN} = 24V V_{OUT} = 5V I_{LOAD} = 1A

图 8-21. 1A 时的输出纹波

Copyright © 2025 Texas Instruments Incorporated

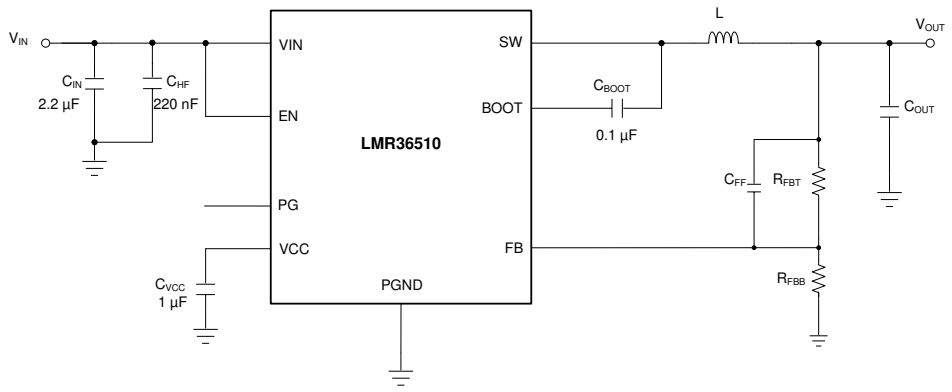


图 8-22. 典型应用曲线的电路

表 8-4. 典型应用曲线的 BOM

V_{OUT}	频率	L	C_{OUT}	R_{FBT}	R_{FBB}	C_{FF}	IC
3.3V	400kHz	22µH，99.65mΩ	3 x 22µF，25V	46.4kΩ	20.0kΩ	无	LMR36510A
5V	400kHz	22µH，99.65mΩ	2 x 22µF，25V	34.0kΩ + 46.4kΩ	20.0kΩ	无	LMR36510A
12V	400kHz	47µH，100mΩ	3 x 22µF，25V	100kΩ	9.09kΩ	无	LMR36510A

8.3 最佳设计实践

- 请勿使 EN 输入悬空。
- 不要让输出电压超过输入电压，也不要低于地电平。
- 请勿使用*“热性能信息”*表中给出的热数据来设计您的应用。

Copyright © 2025 Texas Instruments Incorporated

8.4 电源相关建议

输入电源的特性必须符合本数据表中的 *节 6* 的要求。此外，输入电源必须能够向负载稳压器提供所需的输入电流。可以使用方程式 12 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \cdot I_{OUT}}{V_{IN} \cdot \eta} \quad (12)$$

其中

- η 是效率

如果稳压器通过长导线或 PCB 布线连接到输入电源，则需要特别谨慎，以实现良好的性能。输入电缆的寄生电感和电阻可能会对稳压器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容器相结合，可形成欠阻尼谐振电路，从而在稳压器的输入端产生过压瞬变。每当负载瞬变施加到输出时，寄生电阻都会导致 VIN 引脚上的电压下降。如果应用的工作电压接近最小输入电压，此下降会导致稳压器暂时关断并复位。要解决此类问题，最好的办法是缩短输入电源与稳压器之间的距离，并将铝或钽输入电容器与陶瓷电容器并联使用。这些类型的电容器的中等 ESR 有助于抑制输入谐振电路并减少任何过冲。20µF 至 100µF 范围内的值通常足以提供输入抑制，并有助于在大负载瞬变期间保持输入电压稳定。

有时，出于其他系统注意事项，在稳压器前面使用输入滤波器。除非经过精心设计，否则这可能会导致不稳定以及上面提到的一些影响。*“AN-2162：轻松解决直流/直流转换器的传导 EMI 问题”用户指南* 提供了一些为任何开关稳压器设计输入滤波器时的实用建议。

在某些情况下，稳压器的输入端使用瞬态电压抑制器 (TVS)。一类此器件具有*迅速反向* 特性（晶闸管类型）。不建议使用具有此类特性的器件。当 TVS 触发时，钳位电压降至非常低的值。如果该电压小于稳压器的输出电压，则输出电容器通过器件向输入端反向放电。这种不受控制的电流可能会损坏器件。

8.5 布局

8.5.1 布局指南

任何直流/直流转换器的 PCB 布局对于实现设计的理想性能而言都至关重要。PCB 布局不良可能会破坏原本良好的原理图设计的运行效果。即使转换器正确调节，PCB 布局不良也意味着稳健的设计无法大规模生产。此外，稳压器的 EMI 性能在很大程度上取决于 PCB 布局。在降压转换器中，关键的 PCB 功能是由输入电容器和电源地形成的环路，如图 8-23 所示。该环路承载大瞬态电流，在布线电感的作用下可能产生大瞬态电压。这些不必要的瞬态电压会破坏转换器的正常运行。因此，该环路中的布线必须宽且短，并且环路面积必须尽可能小以降低寄生电感。图 8-24 展示了 LMR36510 关键元件的建议布局。

1. *将输入电容器尽可能靠近 VIN 和 GND 端子放置。*VIN 和 GND 引脚相邻，简化了输入电容的放置。
2. *在靠近 VCC 引脚的位置放置一个 VCC 旁路电容器。*该电容器必须靠近器件放置，并使用短而宽的布线连接到 VCC 和 GND 引脚。
3. *为 C_{BOOT} 电容器使用宽布线。*将 C_{BOOT} 电容器放置在尽可能靠近器件的位置，并使用短而宽的布线连接至 BOOT 和 SW 引脚。将 SW 引脚布线至 N/C 引脚，并用于将 BOOT 电容器连接至 SW。
4. *将反馈分压器尽可能靠近器件的 FB 引脚放置。*将 R_{FBB}、R_{FBT} 和 C_{FF}（如果使用）在物理上靠近器件放置。与 FB 和 GND 的连接必须短且靠近器件上的这些引脚。到 V_{OUT} 的连接可能会更长一些。但是，不得将这一条较长的布线布置在任何可能电容耦合到稳压器反馈路径的噪声源（例如 SW 节点）附近。
5. *至少将其中一个中间层作为接地层。*该层充当噪声屏蔽层，也充当散热路径。
6. *为 VIN、VOUT 和 GND 提供宽路径。*使这些路径尽可能宽和直接可减少转换器输入或输出路径上的任何电压降，并更大限度地提高效率。
7. *提供足够大的 PCB 面积，以实现适当的散热。*如 *节 8.2.1.2.10* 部分所述，必须使铜面积足够大，以确保实现与最大负载电流和环境温度相称的低 $R_{\theta JA}$。PCB 顶层和底层必须采用 2 盎司铜，且不得小于 1 盎司。如果 PCB 设计使用多个铜层（建议），这些散热过孔也可以连接到内层散热接地层。
8. *保持较小的开关面积。*保持 SW 引脚与电感器之间的铜区域尽可能短且宽。同时，必须更大程度地减小此节点的总面积，以帮助降低辐射 EMI。

Copyright © 2025 Texas Instruments Incorporated

有关其他重要指南，请参阅以下 PCB 布局资源：

- *开关电源布局指南应用报告*
- *Simple Switcher PCB 布局指南应用报告*
- *“构建电源之布局注意事项”研讨会*
- *使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局应用报告*

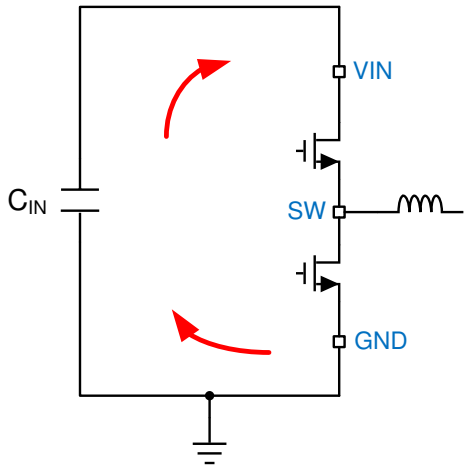


图 8-23. 具有快速边沿的电流环路

8.5.1.1 接地及散热注意事项

如前所述，TI 建议使用一个中间层作为实心接地层。接地层既为敏感电路和布线提供屏蔽功能，也为控制电流提供静态基准电位。使用紧挨旁路电容器的过孔，将 PGND 引脚连接到接地层。PGND 引脚直接连接到低侧 MOSFET 开关的源极，也直接连接到输入和输出电容器的接地端。PGND 网在开关频率下会产生噪声，会因负载变化而反弹。PGND 布线以及 VIN 和 SW 布线应限制在接地层的一侧。接地层另一侧的噪声要少得多，用于敏感的布线。

系统接地层、顶层和底层的覆铜越厚，越利于散热。使用四层电路板，四层的铜厚（从顶层开始）依次为：2oz/1oz/1oz/2oz。具有足够铜厚度和适当布局布线的四层电路板可实现低电流传导阻抗、适当的屏蔽和较低的热阻。

Copyright © 2025 Texas Instruments Incorporated

8.5.2 布局示例

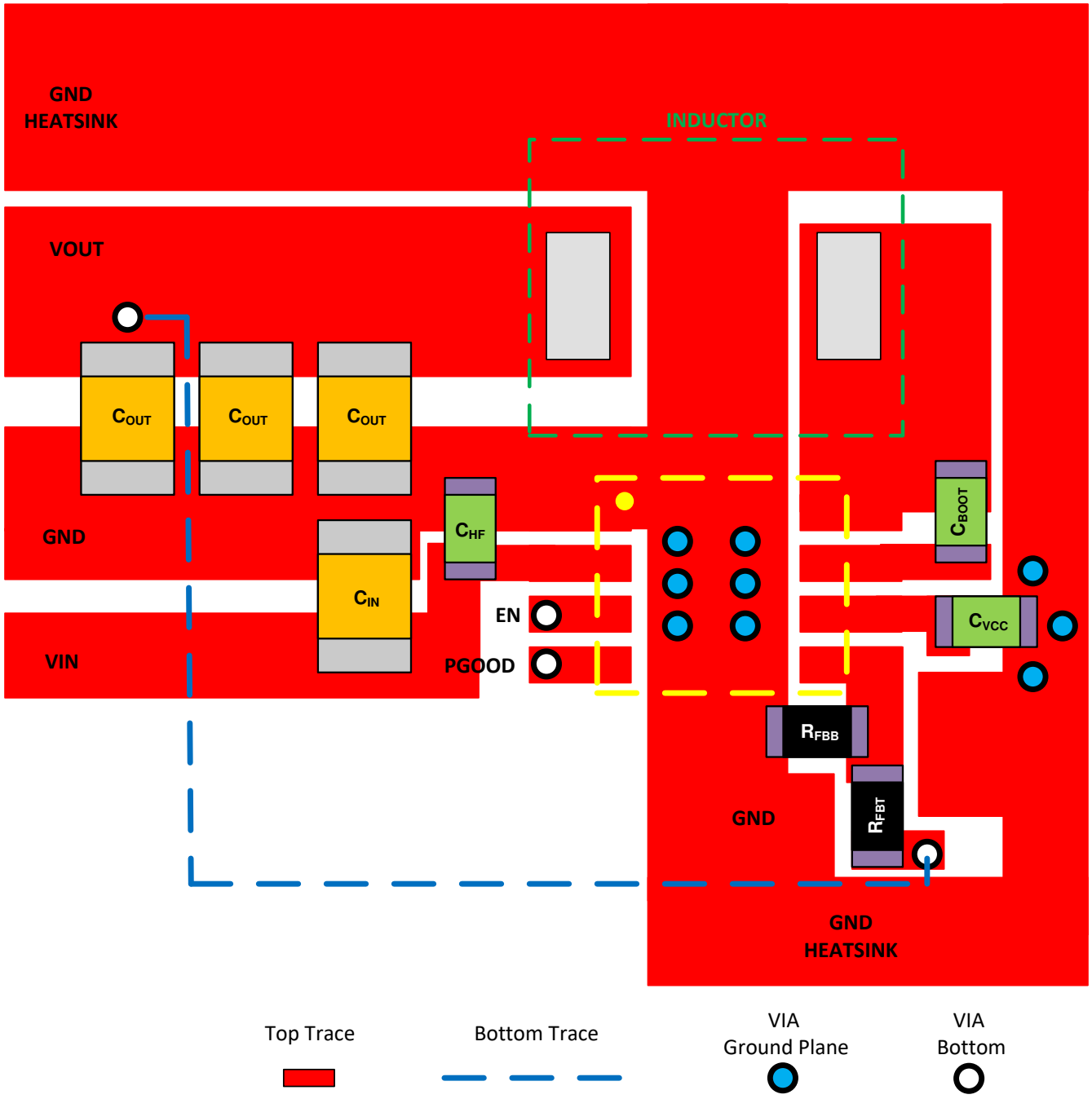


图 8-24. 示例布局

Copyright © 2025 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

- *DC/DC 转换器封装和引脚排列设计如何提高汽车 EMI 性能，博客*
- *降压转换器特性简介：UVLO、使能、软启动、电源正常，培训视频*
- *降压转换器简介：了解模式转换，培训视频*
- *降压转换器简介：最短导通时间和最短关断时间运行，培训视频*
- *降压转换器简介：了解静态电流规格，培训视频*
- *在 DC/DC 转换器的热性能与小解决方案尺寸之间做出取舍，培训视频*
- *利用 Hot Rod 封装降低 EMI 并缩小解决方案尺寸，培训视频*

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*“设计高性能、低 EMI 的汽车电源”应用报告*
- 德州仪器 (TI)，*“Simple Switcher PCB 布局指南”应用报告*
- 德州仪器 (TI)，*“构建电源 - 布局注意事项”研讨会*
- 德州仪器 (TI)，*“使用 LM4360x 与 LM4600x 简化低辐射 EMI 布局”报告*
- 德州仪器 (TI)，*“半导体和 IC 封装热指标”应用报告*
- 德州仪器 (TI)，*“通过 LM43603 和 LM43602 简化热设计”应用报告*
- 德州仪器 (TI)，*“AN-2162 轻松抑制 DC/DC 转换器中的传导 EMI”用户指南*
- 德州仪器 (TI)，*“热设计：学会洞察先机，不做事后诸葛”应用报告*
- 德州仪器 (TI)，*“半导体和 IC 封装热指标”应用报告*
- 德州仪器 (TI)，*“通过 LM43603 和 LM43602 简化热设计”应用报告*
- 德州仪器 (TI)，*“使用新的热指标”应用报告*
- 德州仪器 (TI)，*“采用前馈电容器优化内部补偿直流/直流转换器的瞬态响应”应用报告*

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
SIMPLE SWITCHER® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

Copyright © 2025 Texas Instruments Incorporated

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

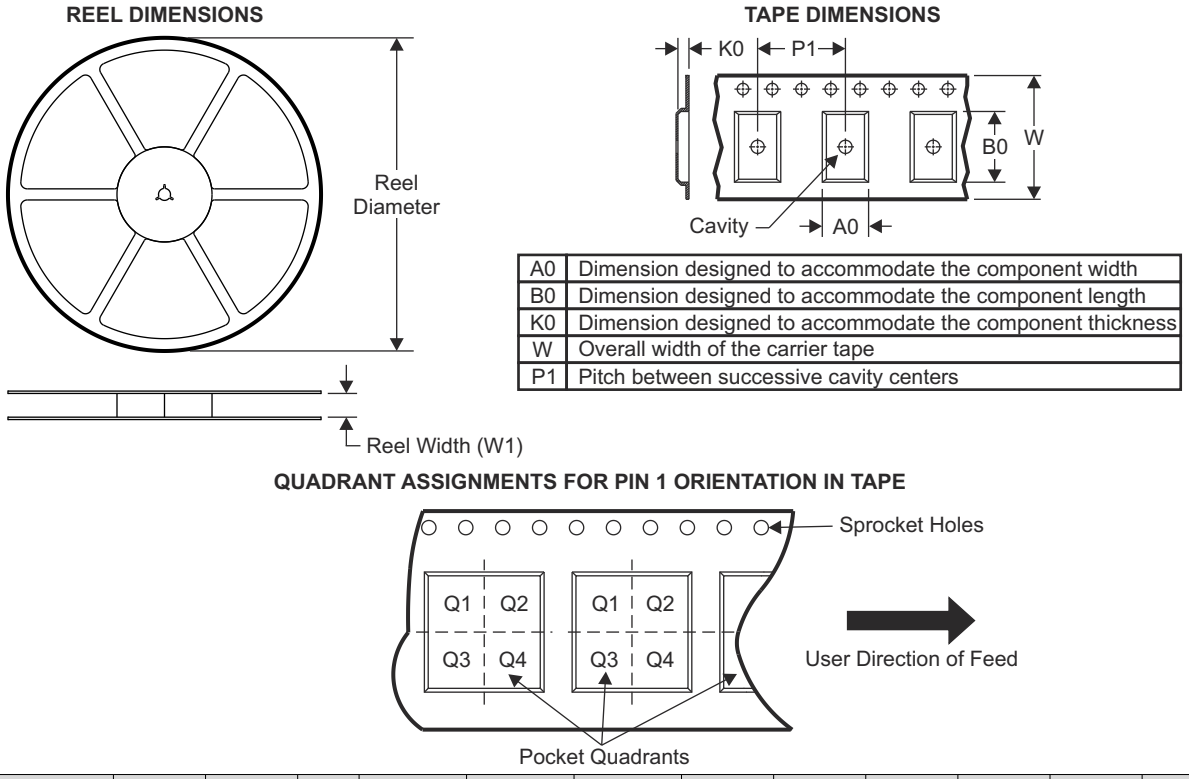
Changes from Revision A (February 2020) to Revision B (November 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 添加了 *器件比较表*	3

Changes from Revision * (October 2019) to Revision A (February 2020)	Page
• 将器件状态从“预告信息”更改为“量产数据”	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 卷带包装信息

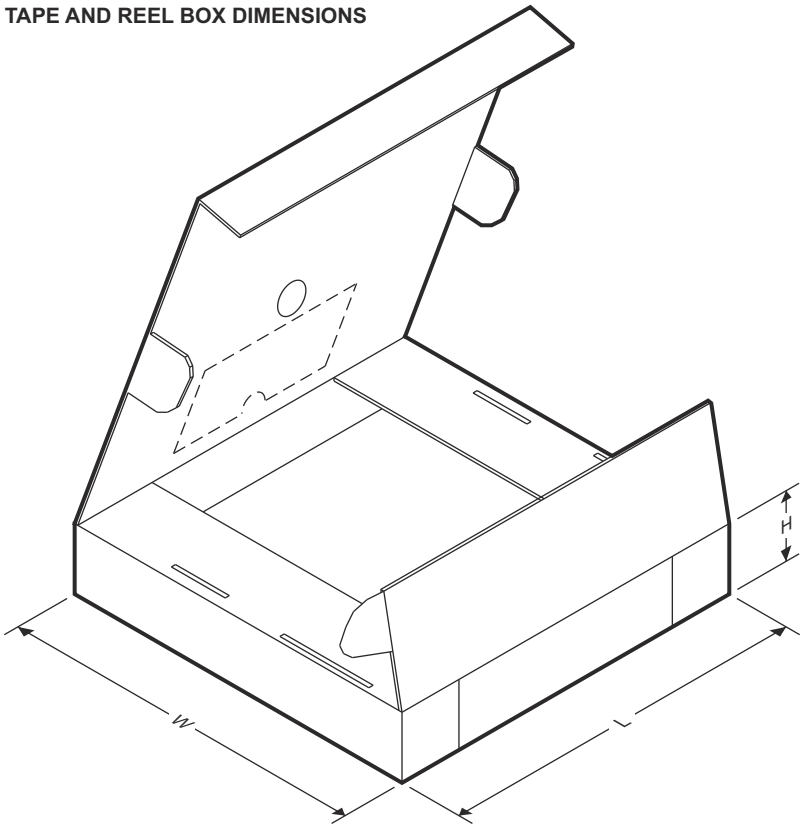


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1象限
LMR36510ADDAR	SO PowerPAD	DDA	8	2500	330	12.4	6.4	5.2	2.1	8	12	Q1
LMR36510FADDAR	SO PowerPAD	DDA	8	2500	330	12.4	6.4	5.2	2.1	8	12	Q1

Copyright © 2025 Texas Instruments Incorporated

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
LMR36510ADDAR	SO PowerPAD	DDA	8	2500	353	353	36
LMR36510FADDAR	SO PowerPAD	DDA	8	2500	353	353	36

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMR36510ADDAR	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	36510A
LMR36510ADDAR.A	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	36510A
LMR36510FADDAR	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU | NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	36510F
LMR36510FADDAR.A	Active	Production	SO PowerPAD (DDA) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	36510F

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

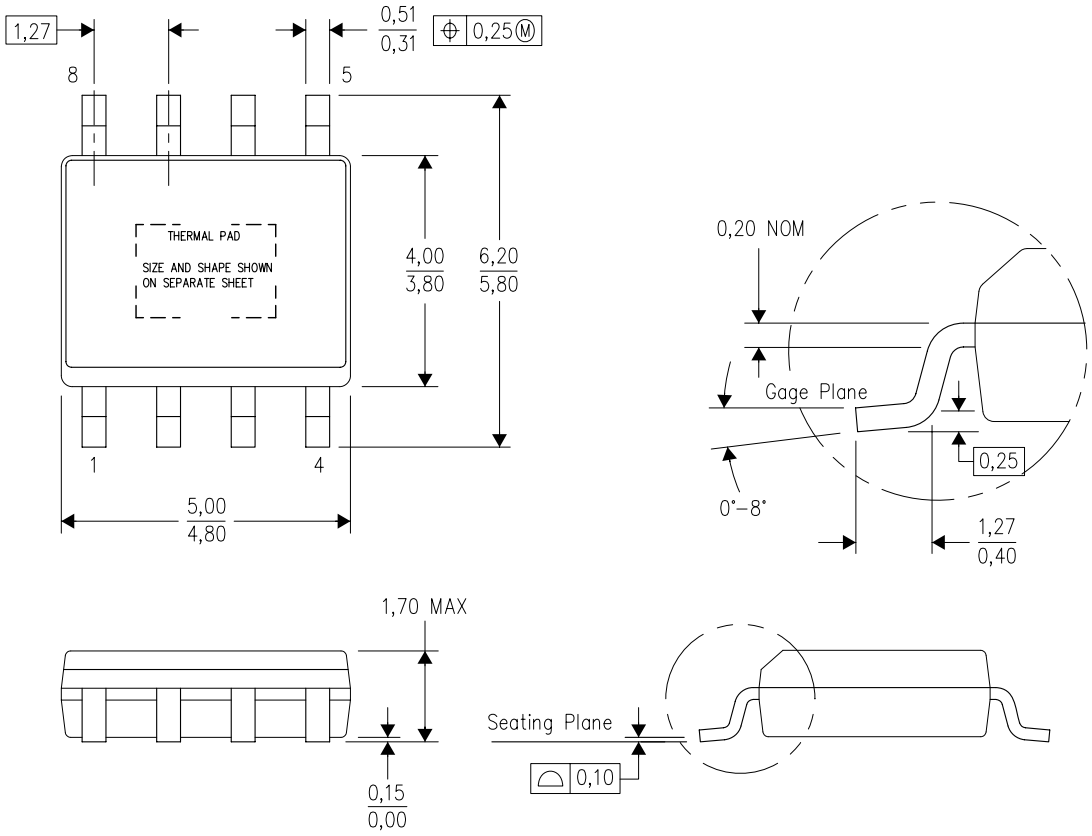
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

DDA (R–PDSO–G8) PowerPAD™ PLASTIC SMALL–OUTLINE



NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5–1994.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
D. This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <http://www.ti.com>.
E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
F. This package complies to JEDEC MS–012 variation BA

PowerPAD is a trademark of Texas Instruments.

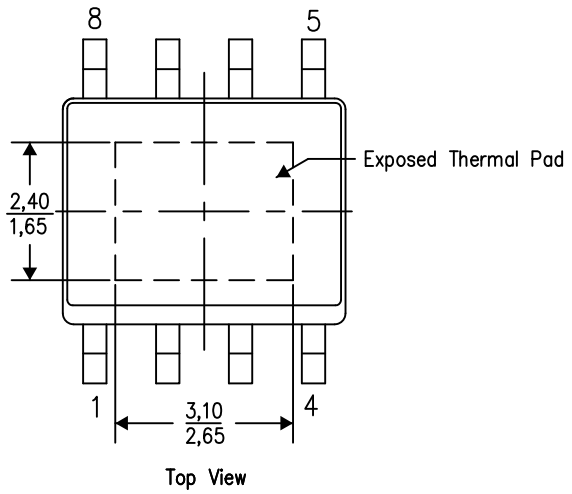
DDA (R–PDSO–G8) PowerPAD™ PLASTIC SMALL OUTLINE

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached to a printed circuit board (PCB). The thermal pad must be soldered directly to the PCB. After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



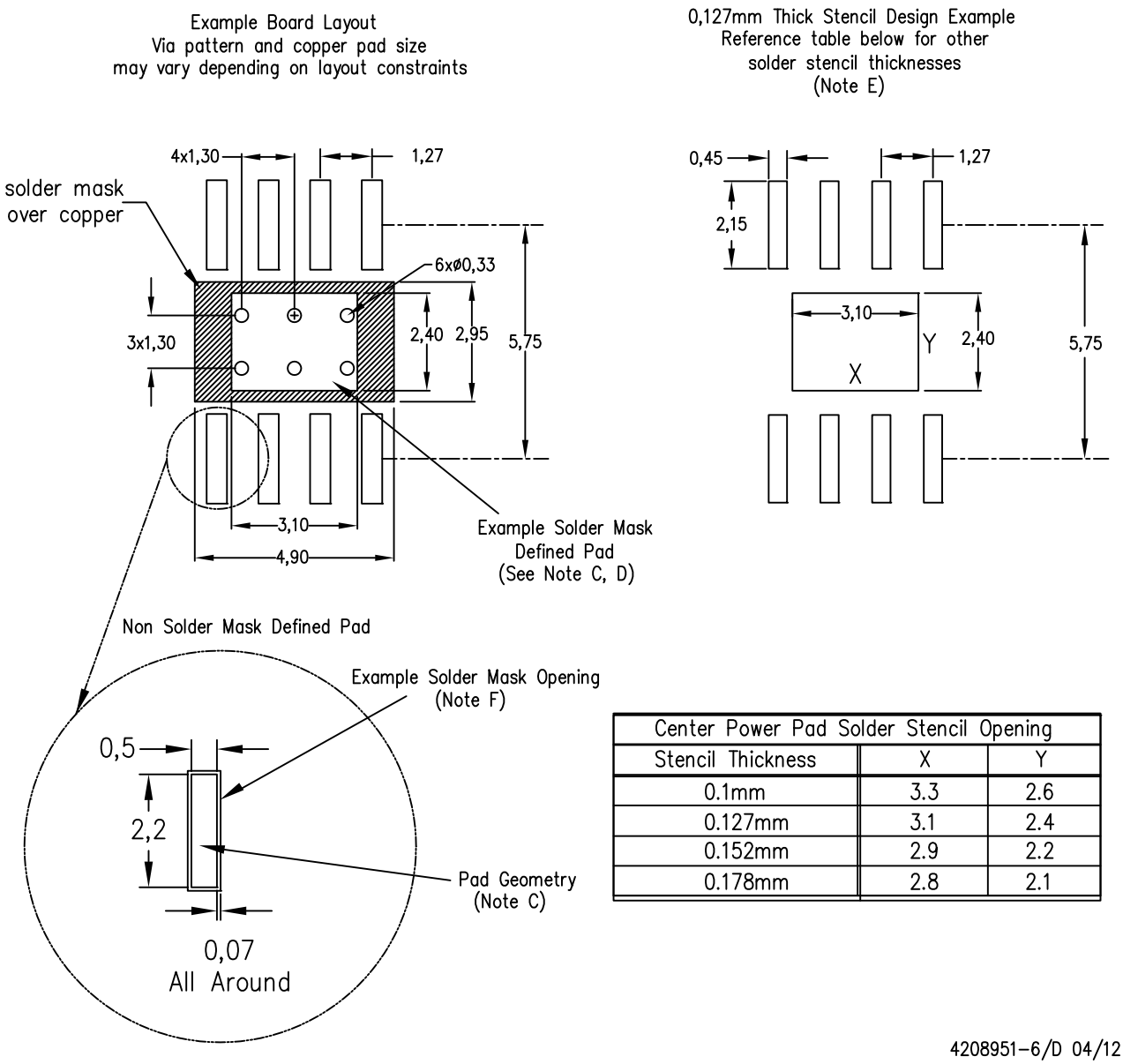
Exposed Thermal Pad Dimensions

4206322–6/L 05/12

NOTE: A. All linear dimensions are in millimeters

PowerPAD is a trademark of Texas Instruments

DDA (R–PDSO–G8) PowerPAD™ PLASTIC SMALL OUTLINE



Center Power Pad Solder Stencil Opening		
Stencil Thickness	X	Y
0.1mm	3.3	2.6
0.127mm	3.1	2.4
0.152mm	2.9	2.2
0.178mm	2.8	2.1

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002, SLMA004, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <http://www.ti.com>. Publication IPC–7351 is recommended for alternate designs.
E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC–7525 for other stencil recommendations.
F. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

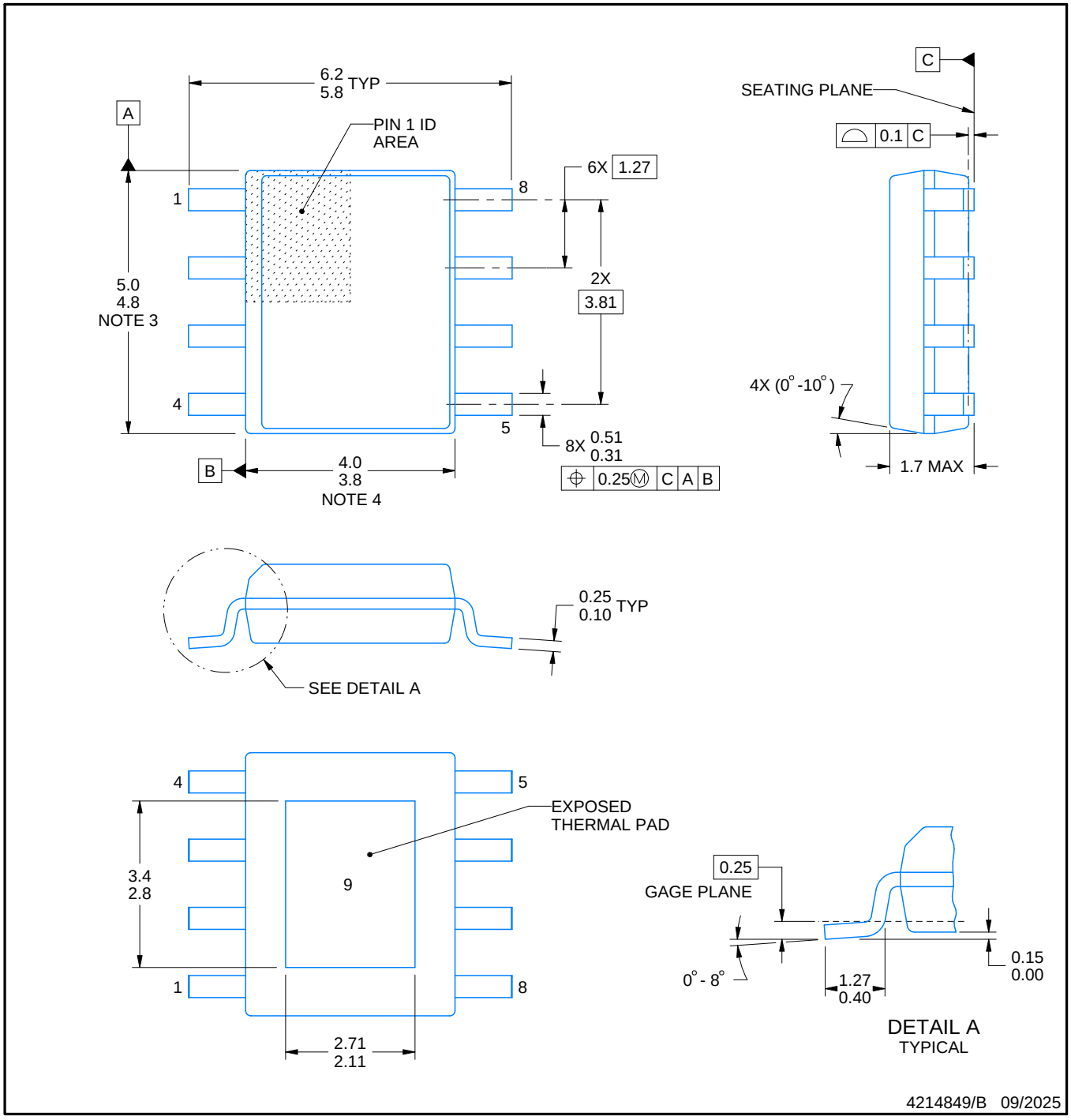
PowerPAD is a trademark of Texas Instruments.

PACKAGE OUTLINE

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

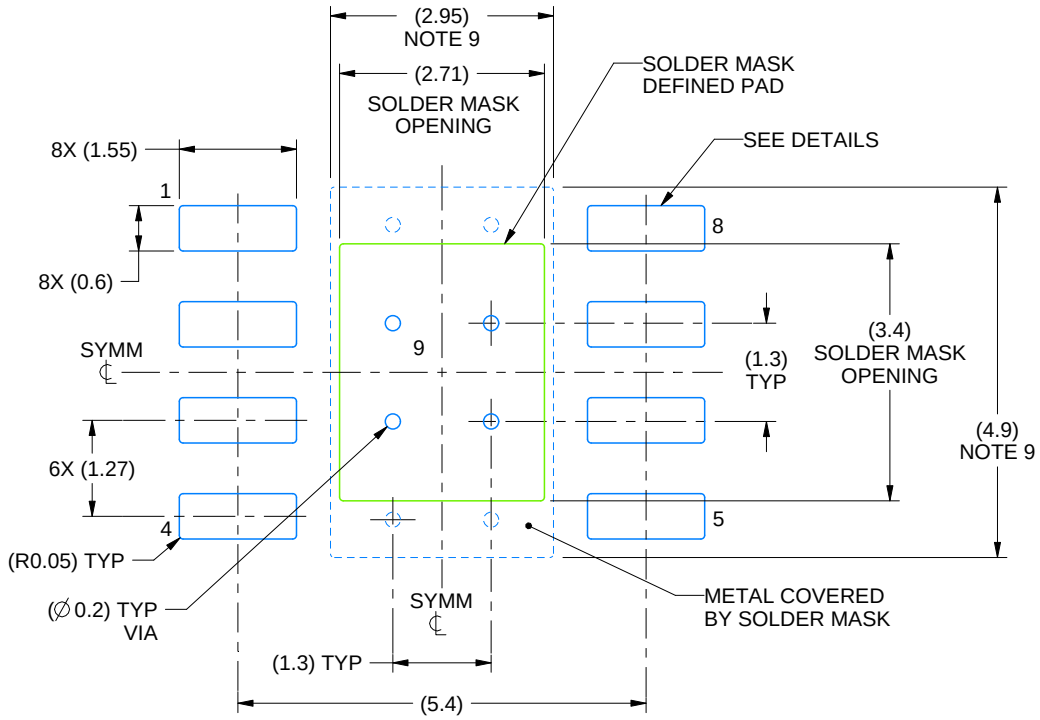
PLASTIC SMALL OUTLINE



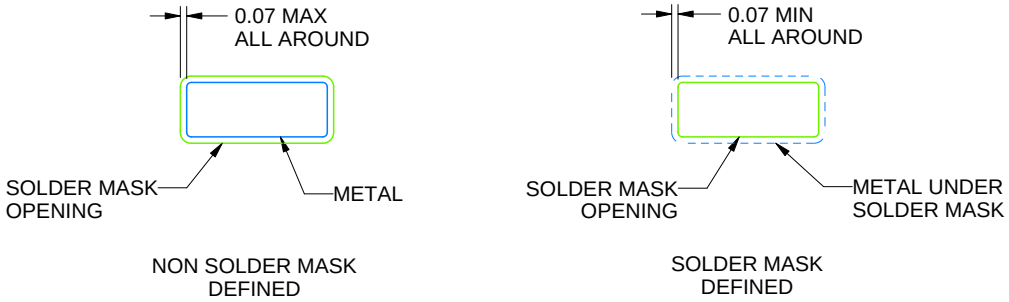
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MS-012.



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
PADS 1-8

4214849/B 09/2025

NOTES: (continued)

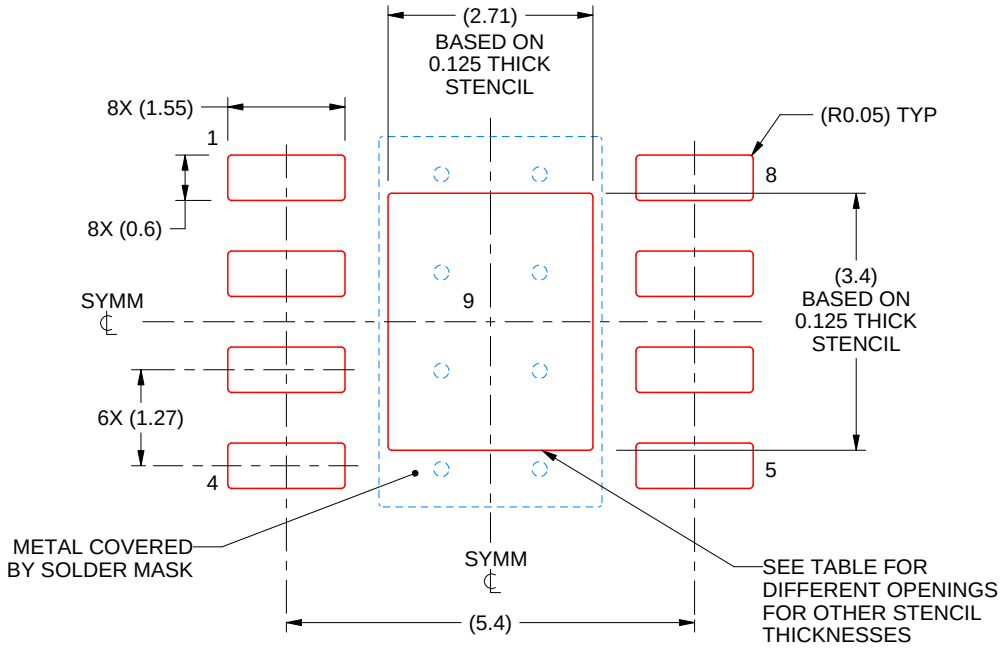
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.03 X 3.80
0.125	2.71 X 3.40 (SHOWN)
0.150	2.47 X 3.10
0.175	2.29 X 2.87

4214849/B 09/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月