

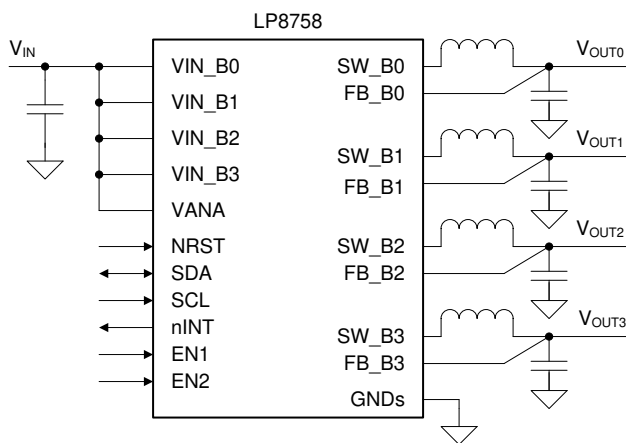
LP8758-EA 四路 4A 输出同步降压直流/直流转换器

1 特性

- 完全集成的四路降压，每路降压的可编程最大输出电流高达 4A
 - 自动 PWM-PFM 和强制 PWM 操作
 - 可编程输出电压转换率范围：30mV/μs 至 0.5mV/μs
 - 输入电压范围：2.5 V 至 5.5 V
 - V_{OUT} 范围：0.5V 至 3.36V，带 DVS
- 可通过使能信号编程的启动和关断定序
- I²C 兼容接口，支持标准 (100kHz)、快速 (400kHz)、快速+ (1MHz) 和高速 (3.4MHz) 模式
- 具有可编程屏蔽的中断功能
- 负载电流测量
- 输出短路和过载保护
- 可降低 EMI 的展频模式
- 四个降压内核彼此以 90° 异相运行，从而降低输入纹波电流
- 过热警告和保护
- 欠压锁定 (UVLO)

2 应用

- 光学模块
- 无人机系统
- 智能手机、电子书和平板电脑
- 固态硬盘



简化版原理图

3 说明

LP8758-EA 器件专为满足手机和网卡等应用中低功耗处理器的电源管理要求而设计。该器件包含四个降压 DC-DC 转换器核心，提供四个输出电压轨。通过兼容 I²C 的串行接口控制该器件。

自动 PWM-PFM (AUTO 模式) 运行可以在宽输出电压范围内更大幅度地提高效率。

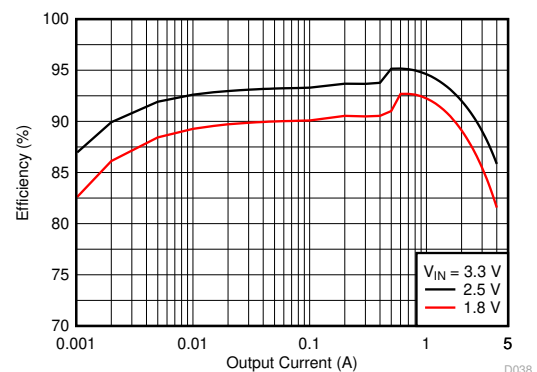
LP8758-EA 支持与硬件使能输入信号同步的可编程启动和关断时序。

这些保护特性包括短路保护、电流限制、输入电源 UVLO 及温度警告和关断功能。器件的状态信息含有多个错误标志。此外，LP8758-EA 器件支持在不添加外部电流检测电阻器的情况下进行负载电流测量。在启动和电压变化期间，器件会对输出转换率进行控制，从而更大幅度地减小输出电压过冲和浪涌电流。

器件信息

器件型号 ⁽¹⁾	默认输出电压	
LP8758-EA	V_{OUT0}	800mV
	V_{OUT1}	800mV
	V_{OUT2}	800mV
	V_{OUT3}	800mV

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



V_{OUT} 设置 = 1.8V 和 2.5V

效率与输出电流之间的关系



内容

1 特性	1	7.4 器件功能模式.....	23
2 应用	1	7.5 编程.....	24
3 说明	1	7.6 寄存器映射.....	27
4 器件比较	3	8 应用和实施	46
5 引脚配置和功能	4	8.1 应用信息.....	46
6 规格	6	8.2 典型应用.....	46
6.1 绝对最大额定值.....	6	8.3 电源相关建议.....	53
6.2 ESD 等级.....	6	8.4 布局.....	53
6.3 建议运行条件.....	6	9 器件和文档支持	55
6.4 热性能信息.....	7	9.1 器件支持.....	55
6.5 电气特性.....	7	9.2 文档支持.....	55
6.6 I ² C 串行总线时序要求.....	9	9.3 接收文档更新通知.....	55
6.7 开关特性.....	11	9.4 支持资源.....	55
6.8 典型特性.....	12	9.5 商标.....	55
7 详细说明	13	9.6 静电放电警告.....	55
7.1 概述.....	13	9.7 术语表.....	55
7.2 功能方框图.....	14	10 修订历史记录	55
7.3 特性说明.....	14	11 机械、封装和可订购信息	56

4 器件比较

表 4-1 列出了备选 LP8758-Ex 可订购器件型号 (OPN) 和默认电压设置的简要汇总。在括号中列出了每个降压转换器的电流限制。每个零件号的默认非易失性存储器 (NVM) 寄存器设置的完整摘要可以在相应的数据表中找到。

表 4-1. LP8758-Ex 的器件比较表

器件名称	BUCK0	BUCK1	BUCK2	BUCK3	数据表
LP8758-E0	1000mV (2.5A)	2500mV (4.5A)	1200mV (4.5A)	1800mV (4.5A)	LP8758-E0
LP8758-E3	900mV (4.5A)	1200mV (3.0A)	1800mV (3.0A)	2700mV (4.0A)	LP8758-E3
LP8758-EA	800mV (4.5A)	800mV (4.5A)	800mV (4.5A)	800mV (4.5A)	LP8758-EA

5 引脚配置和功能

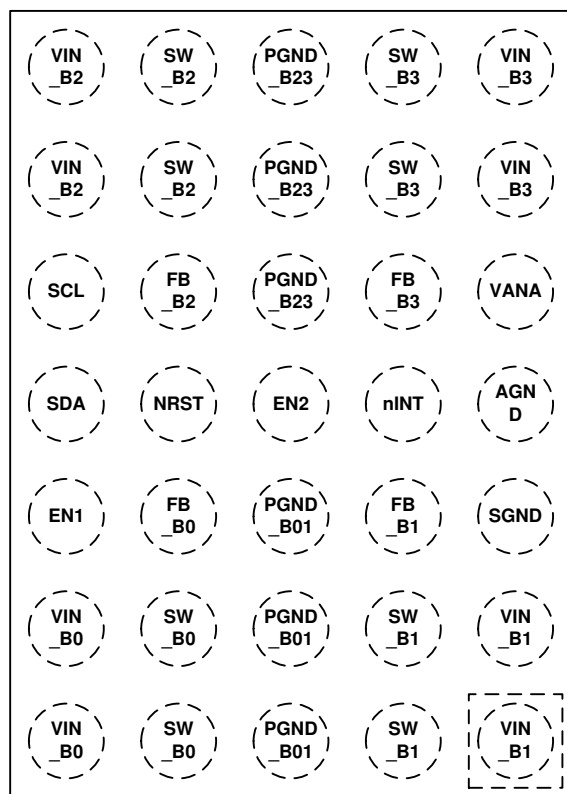


图 5-1. YFF 封装 35 引脚 DSBGA 顶视图

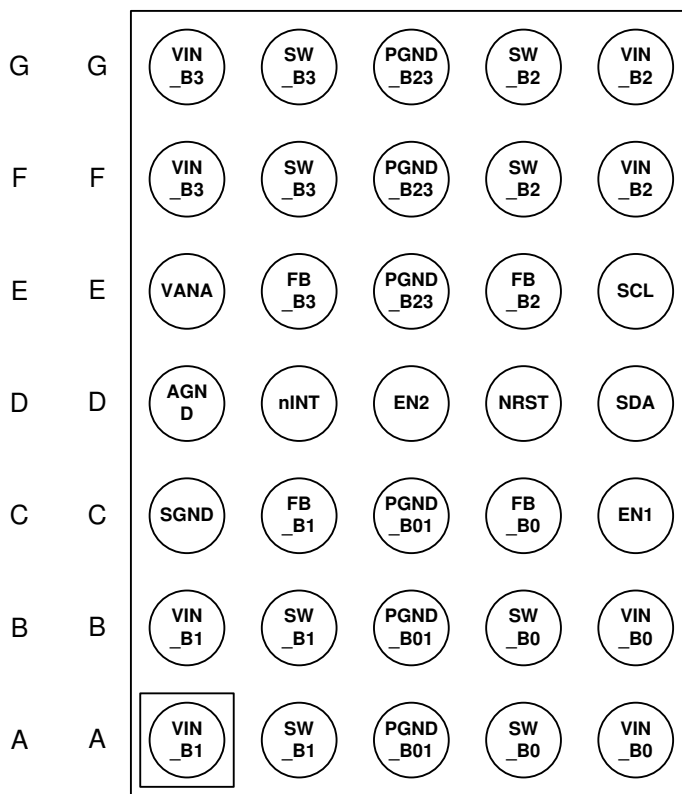


图 5-2. YFF 封装 35 引脚 DSBGA 底视图

表 5-1. 引脚功能

引脚		类型	说明
编号	名称		
A1、B1	VIN_B1	P	Buck1 的输入。单独的电源引脚 VIN_Bx 未在内部连接在一起 - VIN_Bx 引脚必须在应用中连接在一起并且局部旁通。
A2、B2	SW_B1	A	Buck1 开关节点。
A3、B3、C3	PGND_B01	G	Buck0 和 Buck1 的电源接地。
A4、B4	SW_B0	A	Buck0 开关节点。
A5、B5	VIN_B0	P	Buck0 的输入。单独的电源引脚 VIN_Bx 未在内部连接在一起 - VIN_Bx 引脚必须在应用中连接在一起并且局部旁通。
C1	SGND	G	基板接地。
C2	FB_B1	A	Buck1 的输出电压反馈。
C4	FB_B0	A	Buck0 的输出电压反馈。
C5	EN1	D/I	降压转换器内核的可编程使能信号。也可以配置为在两个输出电压电平之间切换。
D1	AGND	G	接地。
D2	nINT	D/O	开漏中断输出。低电平有效。
D3	EN2	D/I	降压转换器一个或多个内核的可编程使能信号。也可以配置为在两个输出电压电平之间切换。
D4	NRST	D/I	器件的复位信号。也可以用于启用稳压器。
D5	SDA	D/I/O	用于系统访问的串行接口数据输入和输出。连接上拉电阻。
E1	VANA	P	模拟及数字块的电源电压。

表 5-1. 引脚功能 (续)

引脚		类型	说明
编号	名称		
E2	FB_B3	A	Buck3 的输出电压反馈。
E4	FB_B2	A	Buck2 的输出电压反馈。
E5	SCL	D/I	用于系统访问的串行接口时钟输入。连接上拉电阻。
F1、G1	VIN_B3	P	Buck3 的输入。单独的电源引脚 VIN_Bx 未在内部连接在一起 - VIN_Bx 引脚必须在应用中连接在一起并且局部旁通。
F2、G2	SW_B3	A	Buck3 开关节点。
E3、F3、G3	PGND_B23	G	Buck2 和 Buck3 的电源接地。
F4、G4	SW_B2	A	Buck2 开关节点。
F5、G5	VIN_B2	P	Buck2 的输入。单独的电源引脚 VIN_Bx 未在内部连接在一起 - VIN_Bx 引脚必须在应用中连接在一起并且局部旁通。
A：模拟引脚，D：数字引脚，G：接地引脚，P：电源引脚，I：输入引脚，O：输出引脚			

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）。^{(1) (2)}

		最小值	最大值	单位
输入电压				
VIN_Bx, VANA	电源连接上的电压	-0.3	6	V
SW_Bx	降压开关节点上的电压	-0.3	(VIN_Bx + 0.3V) , 最大值为 6V	V
FB_Bx	降压电压检测节点上的电压	-0.3	(VANA + 0.3V) , 最大 6V	V
NRST	NRST 输入端的电压	-0.3	3.6	V
ENx、SDA、SCL、nINT	逻辑引脚 (输入或输出引脚) 上的电压	-0.3	3.6	
电流				
VIN_Bx、SW_Bx、PGND_Bx	电源引脚上的电流 (100k 小时寿命内的平均电流, T _J = 125°C)		0.62	A/引脚
温度				
T _{J-MAX}	结温	-40	150	°C
最大引线温度 (焊接, 10 秒) (3)			260	°C
T _{stg}	贮存温度	-65	150	°C

- (1) 应力超出绝对最大额定值中列出的值时可能会对器件造成永久损坏。这些仅仅是应力额定值，并不意味着器件在这些条件或超出 [节 6.3](#) 下的任何其它条件下能够正常工作。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 所有电压值都是以网络接地端为基准。
- (3) 有关详细的焊接规格和信息，请参阅 [DSBGA 晶圆级芯片比例封装](#)。

6.2 ESD 等级

		值	单位
V _(ESD) 静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±500	

- (1) JEDEC 文档 JEP155 指出：500V HBM 可通过标准 ESD 控制流程实现安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）。

		最小值	最大值	单位
输入电压				
VIN_Bx, VANA	电源连接上的电压	2.5	5.5	V
NRST	NRST 电压	0	VANA, 最大电压为 3.6V	V
ENx, nINT	逻辑引脚（输入或输出引脚）上的电压	0	VANA, 最大电压为 3.6V	V
SCL, SDA	I ² C 接口上的电压，标准 (100kHz)、快速 (400kHz)、快速+ (1MHz) 和高速 (3.4MHz) 模式	0	1.95	V
	I ² C 接口上的电压，标准 (100kHz)，快速 (400kHz) 和快速+ (1 MHz) 模式	0	VANA, 最大电压为 3.6V	V
温度				
T _J	结温	-40	125	°C
T _A	环境温度	-40	85	°C

6.4 热性能信息

热指标 ⁽¹⁾		LP8758	单位
		YFF (DSBGA)	
		35 引脚	
$R_{\theta JA}$	结至环境热阻	56.1	°C/W
$R_{\theta JCTop}$	结至外壳 (顶部) 热阻	0.2	°C/W
$R_{\theta JB}$	结至电路板热阻	8.5	°C/W
ψ_{JT}	结至顶部特征参数	0.9	°C/W
ψ_{JB}	结至电路板特征参数	8.4	°C/W
$R_{\theta JCbot}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标应用报告](#)。

6.5 电气特性

限值适用于结温范围 $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$, 指定的 $V_{(VANA)}$ 、 V_{IN} 、 $V_{(NRST)}$ 、 V_{OUT} 和 I_{OUT} 范围, 除非另有说明。典型值在 $T_J = 25^{\circ}\text{C}$ 、 $f_{SW} = 3\text{MHz}$ 、 $V_{(VANA)} = V_{IN} = 3.7\text{V}$ 和 $V_{OUT} = 1\text{V}$ 条件下测得 (除非另有说明)。 ^{(1) (2)}

参数	测试条件	最小值	典型值	最大值	单位
外部元件					
C_{IN}	输入滤波电容 从 V_{IN_Bx} 连接至 $PGND_Bx$	1.9	10		μF
C_{OUT}	输出滤波电容, 本地 每个输出电压轨的电容	10	22		μF
$C_{OUT-TOTAL}$	总输出电容 (本地和远程) 总输出电容			50	μF
ESR_C	输入和输出电容器 ESR [1-10] MHz		2	10	$\text{m}\Omega$
L	电感器 电感器电感		0.47		μH
		-30%		30%	
DCR_L	电感器 DCR TDK, VLS252010HBX-R47M		29		$\text{m}\Omega$
降压稳压器					
V_{IN}	输入电压范围 V_{IN_Bx} 与接地端子之间的电压。VANA 必须连接至与 V_{IN_Bx} 一样的电源。	2.5	3.7	5.5	V
V_{OUT}	输出电压 可编程电压范围	0.5	1	3.36	V
	步长, $0.5\text{V} \leq V_{OUT} < 0.73\text{V}$		10		mV
	步长, $0.73\text{V} \leq V_{OUT} < 1.4\text{V}$		5		
	步长, $1.4\text{V} \leq V_{OUT} \leq 3.36\text{V}$		20		
I_{OUT}	输出电流, $V_{IN} \leq 3\text{V}$ $I_{LIM FWD}$ 编程为每相 5A。			3 ⁽³⁾	A
	输出电流, $V_{IN} > 3\text{V}$, $V_{OUT} \leq 2\text{V}$ $I_{LIM FWD}$ 编程为每相 5A。			4 ⁽³⁾	
	输出电流, $V_{IN} > 3\text{V}$, $V_{OUT} > 2\text{V}$ $I_{LIM FWD}$ 编程为每相 5A。			3.5 ⁽³⁾	
	压降电压 $V_{IN} - V_{OUT}$	0.7			V
直流输出电压精度, 包括电压基准、直流负载和线性调整率、工艺和温度变化	强制 PWM 模式	最小值 (- 2%、 - 20mV)		最大值 (2%、 20mV)	
	PFM 模式, 平均输出电压电平最大增加 20mV。	最小值 (- 2%、 - 20mV)		最大值 (2%、 20mV) + 20mV	
纹波	PWM 模式, $L = 0.47\mu\text{H}$		10		mV_{p-p}
	PFM 模式, $L = 0.47\mu\text{H}$		20		

6.5 电气特性 (续)

限值适用于结温范围 $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ ，指定的 $V_{(VANA)}$ 、 V_{IN} 、 $V_{(NRST)}$ 、 V_{OUT} 和 I_{OUT} 范围，除非另有说明。典型值在 $T_J = 25^{\circ}\text{C}$ 、 $f_{SW} = 3\text{MHz}$ 、 $V_{(VANA)} = V_{IN} = 3.7\text{V}$ 和 $V_{OUT} = 1\text{V}$ 条件下测得 (除非另有说明)。(1)(2)

参数		测试条件	最小值	典型值	最大值	单位
DC _{LNR}	直流线路调节	I _{OUT} = 1A	±0.05			%/V
DC _{LDR}	PWM 模式下的直流负载调节	I _{OUT} 从 0 到 I _{OUT(max)}	0.3%			
T _{LDSR}	瞬态负载阶跃响应	I _{OUT} = 0A 至 2A、T _R = T _F = 400ns、PWM 模式、C _{OUT} = 44μF、L = 0.47μH	±55			mV
T _{LNSR}	瞬态线路响应	V _{IN} 步进 3.3V ↔3.8V，T _R = T _F = 10μs，I _{OUT} = I _{OUT(max)}	±15			mV
I _{LIM FWD}	每个相的正向电流限制（每个开关周期的峰值）	可编程范围	2.5	5		A
		步长	0.5			
		精度，3V ≤ V _{IN} ≤ 5.5V，I _{LIM FWD} = 5A	-5%	7.5%	20%	
		精度，2.5V ≤ V _{IN} ≤ 3V，I _{LIM FWD} = 5A。	-20%	7.5%	20%	
I _{LIM NEG}	负电流限值		1.6	2	2.4	A
R _{DS(ON) HS FET}	导通电阻，高侧 FET	VIN_Bx 及 SW_Bx 引脚之间 (I = 1A)	40		90	mΩ
R _{DS(ON) LS FET}	低侧 FET 的导通电阻	SW_Bx 及 PGND_Bx 引脚之间 (I = 1A)	33		50	mΩ
	启动器件的过冲	压摆率 = 10mV/μs	< 50			mV
I _{PFM-PWM}	PFM 至 PWM 开关 - 电流阈值 ⁽⁴⁾		600			mA
I _{PWM-PFM}	PWM 至 PFM 开关 - 电流阈值 ⁽⁴⁾		240			mA
	输出下拉电阻	禁用稳压器	150	250	350	Ω
	中断 BUCKx_INT(BUCKx_SC_INT) 的电源正常阈值、与最终电压的差异	上升斜坡电压、使能或者电压变化	-23	-17	-10	mV
		下降斜坡、电压变化	10	17	23	
	状态信号的电源正常阈值 BUCKx_STAT(BUCKx_PG_STAT)	在运行期间、在电压变化期间状态信号被强制成 0。	-23	-17	-10	mV
保护特性						
热警告		温度上升、CONFIG(TDIE_WARN_LEVEL) = 0	125			°C
		温度上升、CONFIG(TDIE_WARN_LEVEL) = 1	105			
		迟滞	15			
热关断		温度上升	150			°C
		迟滞	15			
VANA _{UVLO}	VANA 欠压锁定	电压下降	2.3	2.4	2.5	V
		迟滞	50			mV
负载电流测量						
	电流测量范围	最大值代码	20.46			A
	分辨率	LSB	20			mA
	测量精度	I _{OUT} ≥ 1A	< 10%			
电流消耗						
	关断电流消耗	V _(NRST) = 0V	1			μA

6.5 电气特性 (续)

限值适用于结温范围 $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$ ，指定的 $V_{(VANA)}$ 、 V_{IN} 、 $V_{(NRST)}$ 、 V_{OUT} 和 I_{OUT} 范围，除非另有说明。典型值在 $T_J = 25^{\circ}\text{C}$ 、 $f_{SW} = 3\text{MHz}$ 、 $V_{(VANA)} = V_{IN} = 3.7\text{V}$ 和 $V_{OUT} = 1\text{V}$ 条件下测得 (除非另有说明)。(1) (2)

参数	测试条件	最小值	典型值	最大值	单位
待机电流消耗, 转换器内核被禁用	$V_{(NRST)} = 1.8\text{V}$		6		μA
PFM 运行期间的工作电流消耗, 启用一个转换器内核	$V_{(NRST)} = 1.8\text{V}$, $I_{OUT} = 0\text{mA}$, 无开关		55		μA
每个转换器内核在 PWM 运行期间的工作电流消耗	$V_{(NRST)} = 1.8\text{V}$ 、 $I_{OUT} = 0\text{mA}$ 、 $L = 0.47\mu\text{H}$		14.5		mA
数字输入信号 NRST、ENx、SCL、SDA					
V_{IL} 输入低电平				0.4	V
V_{IH} 输入高电平		1.2			V
V_{HYS} 施密特触发输入的迟滞 (SCL、SDA)		10	80	160	mV
ENx 下拉电阻	$ENx_PD = 1$	350	500	720	$\text{k}\Omega$
NRST 下拉电阻	始终存在	800	1200	1700	$\text{k}\Omega$
数字输出信号 nINT、SDA					
V_{OL} 输出低电平	$I_{SOURCE} = 2\text{mA}$,			0.4	V
R_P nINT 的外部上拉电阻器	至 VIO 电源		10		$\text{k}\Omega$
所有数字输入					
I_{LEAK} 输入电流	所有逻辑输入位于引脚电压范围内	-1		1	μA

- (1) 所有电压值都是以网络接地端为基准。
(2) 最小 (MIN) 和最大 (MAX) 限制根据设计、测试或统计分析确定。典型值 (TYP) 数值未经验证，但确实表示可能达到的标准。
(3) 最大输出电流可以由正向电流限制 $I_{LIM\ FWD}$ 来限制。在 5A 正向电流限制设置下可以提供最大输出电流。
(4) 最终的 PFM 至 PWM 及 PWM 至 PFM 切换电流会略有变化，具体取决于输出电压、输入电压和电感器纹波电流的大小。

6.6 I²C 串行总线时序要求

请参阅表注。(1) (2)

		最小值	最大值	单位
f_{SCL} 串行时钟频率	标准模式		100	kHz
	快速模式		400	kHz
	超快速模式		1	MHz
	高速模式, $C_b = 100\text{pF}$		3.4	MHz
	高速模式, $C_b = 400\text{pF}$		1.7	MHz
t_{LOW} SCL 低电平时间	标准模式	4.7		μs
	快速模式	1.3		
	超快速模式	0.5		
	高速模式, $C_b = 100\text{pF}$	160		ns
	高速模式, $C_b = 400\text{pF}$	320		
t_{HIGH} SCL 高电平时间	标准模式	4		μs
	快速模式	0.6		
	超快速模式	0.26		
	高速模式, $C_b = 100\text{pF}$	60		ns
	高速模式, $C_b = 400\text{pF}$	120		

6.6 I²C 串行总线时序要求 (续)

请参阅表注。(1) (2)

		最小值	最大值	单位
$t_{\text{SU;DAT}}$ 数据设置时间	标准模式	250		ns
	快速模式	100		
	超快速模式	50		
	高速模式	10		
$t_{\text{HD;DAT}}$ 数据保持时间	标准模式	0	3.45	μs
	快速模式	0	0.9	
	超快速模式	0		
	高速模式, $C_b = 100\text{pF}$	0	70	ns
	高速模式, $C_b = 400\text{pF}$	0	150	
$t_{\text{SU;STA}}$ 启动或重复启动条件的建立时间	标准模式	4.7		μs
	快速模式	0.6		
	超快速模式	0.26		
	高速模式	160		ns
$t_{\text{HD;STA}}$ 启动或重复启动条件的保持时间	标准模式	4		μs
	快速模式	0.6		
	超快速模式	0.26		
	高速模式	160		ns
t_{BUF} 停止条件和启动条件之间的总线空闲时间	标准模式	4.7		μs
	快速模式	1.3		
	超快速模式	0.5		
$t_{\text{SU;STO}}$ STOP 条件的建立时间	标准模式	4		μs
	快速模式	0.6		
	超快速模式	0.26		
	高速模式	160		ns
t_{rDA} SDA 信号的上升时间	标准模式		1000	ns
	快速模式		300	
	超快速模式		120	
	高速模式, $C_b = 100\text{pF}$		80	
	高速模式, $C_b = 400\text{pF}$		160	
t_{fDA} SDA 信号的下降时间	标准模式		250	ns
	快速模式		250	
	超快速模式		120	
	高速模式, $C_b = 100\text{pF}$		80	
	高速模式, $C_b = 400\text{pF}$		160	
t_{rCL} SCL 信号的上升时间	标准模式		1000	ns
	快速模式		300	
	超快速模式		120	
	高速模式, $C_b = 100\text{pF}$		40	
	高速模式, $C_b = 400\text{pF}$		80	

6.6 I²C 串行总线时序要求 (续)

请参阅表注。(1) (2)

		最小值	最大值	单位
t_{rCL1}	标准模式		1000	ns
	快速模式		300	
	超快速模式		120	
	高速模式, $C_b = 100\text{pF}$		80	
	高速模式, $C_b = 400\text{pF}$		160	
t_{rCL}	标准模式		300	ns
	快速模式		300	
	超快速模式		120	
	高速模式, $C_b = 100\text{pF}$		40	
	高速模式, $C_b = 400\text{pF}$		80	
C_b	每个总线的容性负载 (SCL 和 SDA)		400	pF
t_{SP}	SCL 和 SDA 线路中被抑制的尖峰的脉冲宽度 (抑制小于指示宽度的尖峰)	快速模式, 快速模式 +	50	ns
		高速模式	10	

(1) 有关时序图的信息, 请参阅图 6-1。

(2) C_b 指一条总线的电容。 C_b 以 pF 单位表示。

6.7 开关特性

限值适用于结温范围 $-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$, 指定的 $V_{(VANA)}$ 、 V_{IN} 、 $V_{(NRST)}$ 、 V_{OUT} 和 I_{OUT} 范围, 除非另有说明。典型值在 $T_J = 25^{\circ}\text{C}$ 、 $f_{SW} = 3\text{MHz}$ 、 $V_{(VANA)} = V_{IN} = 3.7\text{V}$ 和 $V_{OUT} = 1\text{V}$ 条件下测得 (除非另有说明)。(1)

参数	测试条件	最小值	典型值	最大值	单位
f_{SW}	$V_{OUT} \geq 0.6\text{V}$	2.7	3	3.3	MHz
	$V_{OUT} < 0.6\text{V}$	1.8	2	2.2	
启动时间 (软启动)	从 ENx 到 $V_{OUT} = 0.225\text{V}$ (压摆率控制开始), $C_{OUT-TOTAL} = 44\mu\text{F}$, 空载		140		μs
输出电压压摆率(2)	$\text{SLEW_RATEx}[2:0] = 000, V_{OUT} \geq 0.5\text{V}$	-15%	30	15%	mV/ μs
	$\text{SLEW_RATEx}[2:0] = 001, V_{OUT} \geq 0.5\text{V}$	-15%	15	15%	
	$\text{SLEW_RATEx}[2:0] = 010, V_{OUT} \geq 0.5\text{V}$	-15%	10	15%	
	$\text{SLEW_RATEx}[2:0] = 011, V_{OUT} \geq 0.5\text{V}$	-15%	7.5	15%	
	$\text{SLEW_RATEx}[2:0] = 100, V_{OUT} \geq 0.5\text{V}$	-15%	3.8	15%	
	$\text{SLEW_RATEx}[2:0] = 101, V_{OUT} \geq 0.5\text{V}$	-15%	1.9	15%	
	$\text{SLEW_RATEx}[2:0] = 110, V_{OUT} \geq 0.5\text{V}$	-15%	0.94	15%	
	$\text{SLEW_RATEx}[2:0] = 111, V_{OUT} \geq 0.5\text{V}$	-15%	0.4 0.4	15%	
负载电流测量时间	PFM 模式 (自动更改为 PWM 模式来进行测量)		50		μs
	PWM 模式		4		

(1) 最小 (MIN) 和最大 (MAX) 限制根据设计、测试或统计分析确定。典型值 (TYP) 数值未经验证, 但确实表示可能达到的标准。

(2) 根据设计确定, 无需测试。压摆率可能受到电流限制 (正向或负电流限制)、输出电容和负载电流的限制。

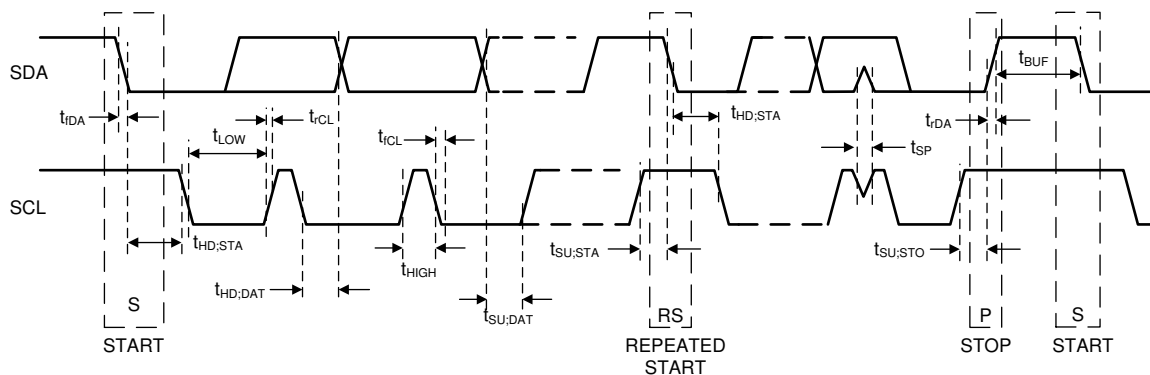


图 6-1. I²C 时序

6.8 典型特性

除非另有说明： $T_A = 25^\circ\text{C}$ ， $V_{IN} = 3.7\text{V}$ ， $f_{SW} = 3\text{MHz}$ ， $L = 470\text{nH}$ 。

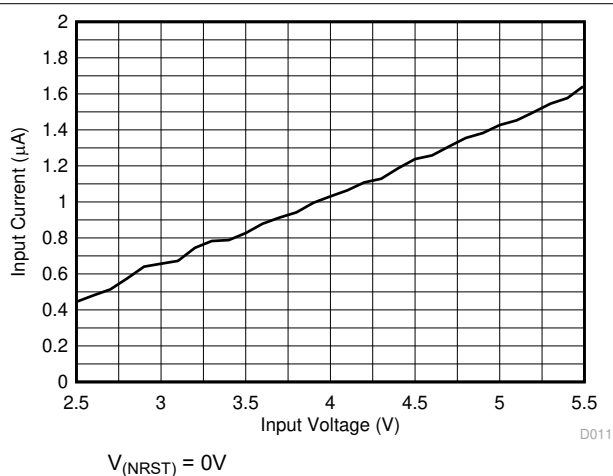


图 6-2. 关断电流消耗与输入电压间的关系

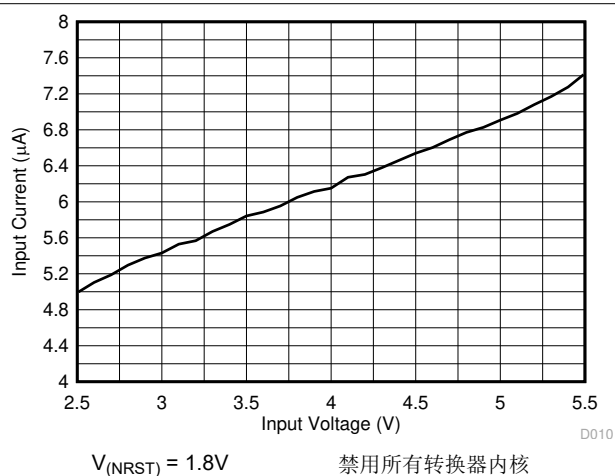


图 6-3. 待机电流消耗与输入电压间的关系

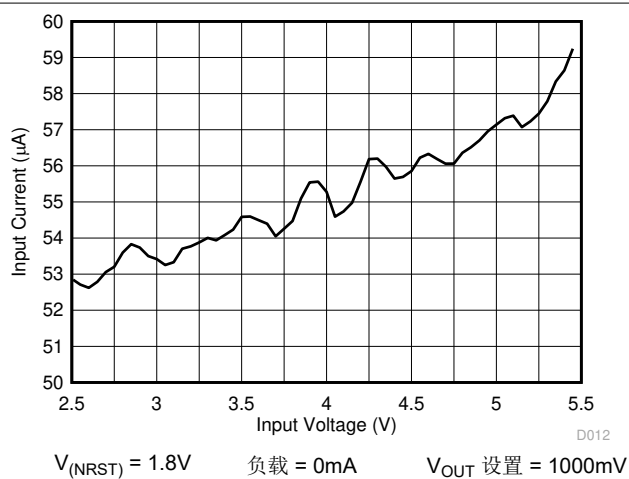


图 6-4. PFM 模式电流消耗与输入电压间的关系—启用一个输出

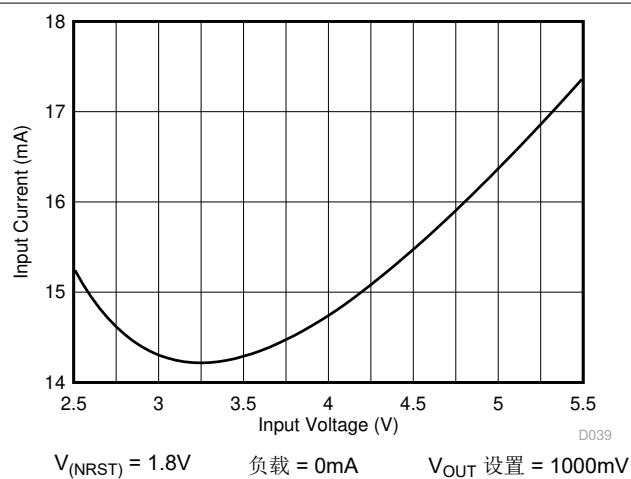


图 6-5. PWM 模式电流消耗与输入电压间的关系—启用一个输出

7 详细说明

7.1 概述

LP8758-xx 器件是可配置降压直流/直流转换器系列，具有四个转换器内核。LP8758-xx 器件非常适用于由 2.5V 至 5.5V 电源电压供电的系统。在 LP8758-EA 中，内核配置为四个单相配置。LP8758-EA 非常适合需要在低输出电压下实现高效率的空间受限型应用。典型应用包括网络接口卡、调制解调器卡、智能手机和移动设备、固态硬盘 (SSD)、片上系统 (SoC)、ASIC 及低功耗处理器。

根据所需的输出电流、转换器内核有两种运行模式：脉宽调制 (PWM) 及脉冲频率调制 (PFM)。内核在大约为 600 mA 或更高的高负载电流下以 PWM 模式运行。较轻的输出电流负载会使转换器内核自动切换到 PFM 模式，以降低电流消耗，并在禁用强制 PWM 模式时延长电池寿命。其他特性包括软启动、欠压锁定、过载保护、热警告及热关断。

7.1.1 降压信息

LP8758-EA 具有四个集成式高效降压转换器内核。内核旨在实现灵活性；大多数功能都是可编程的，因此可以针对每个应用优化稳压器运行。

7.1.1.1 工作模式

- 关闭：在此模式下，输出与输入电压轨隔离。输出具有一个可选下拉电阻。
- PWM：转换器以固定开关频率用降压配置运行。
- PFM：仅当输出电压降至编程阈值以下时，转换器才会切换。电感器电流不连续。

7.1.1.2 可编程性

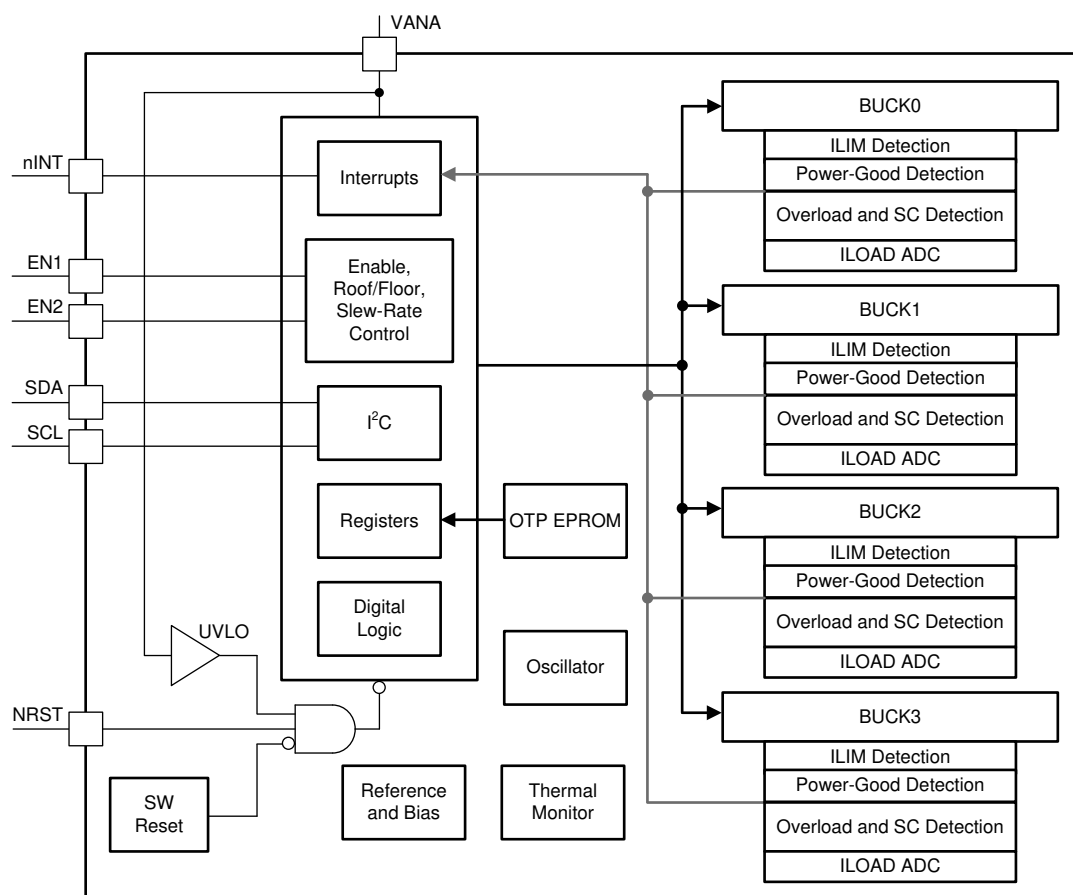
可以通过寄存器对以下参数进行编程：

- 输出电压
- 强制 PWM 操作
- 开关电流限值
- 输出电压压摆率
- 启用和禁用延迟

7.1.1.3 特性

- 支持动态电压调节 (DVS) 以及可编程压摆率
- 基于负载的自动模式控制
- 同步整流
- 具有 PI 补偿器的电流模式环路
- 可选展频技术，可降低 EMI
- 软启动
- 具有可屏蔽中断的电源正常状态标志
- 相位控制，用于优化 EMI：四个内核彼此以 90° 异相运行，从而降低输入纹波电流
- 平均输出电流检测（对于 PFM 进入和负载电流测量）
- 通过负载点进行电压检测

7.2 功能方框图



7.3 特性说明

7.3.1 概述

图 7-1 展示了单个内核的方框图。

转换器的交错切换操作如图 7-2 所示。LP8758-EA 稳压器会分离切换每个内核 90°，从而降低输入纹波电流。

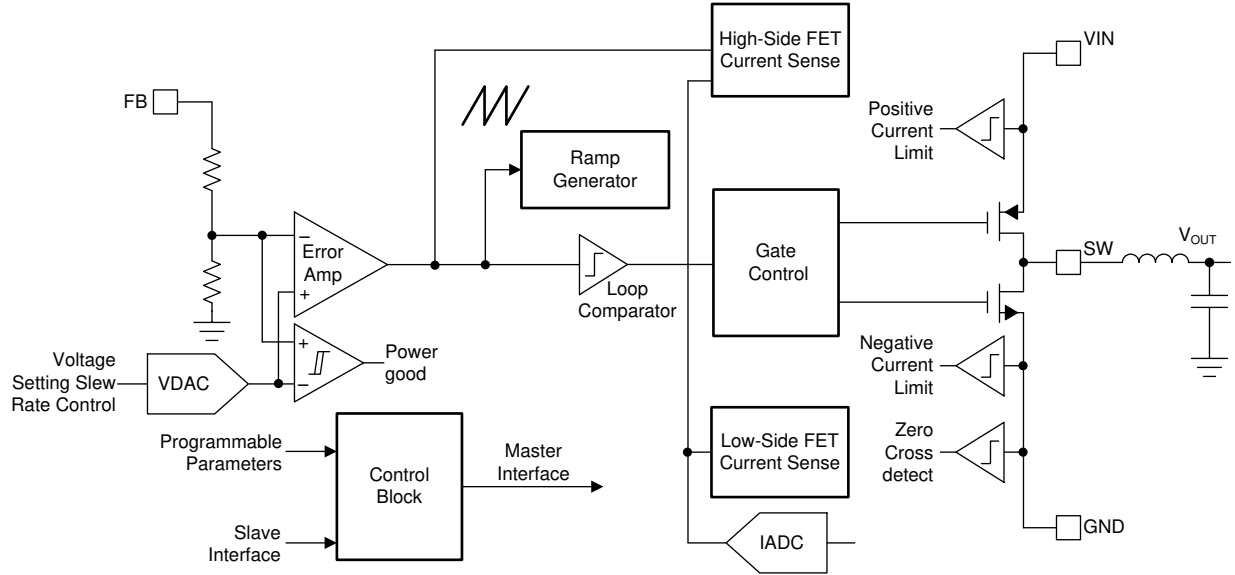


图 7-1. 显示一个内核的详细方框图

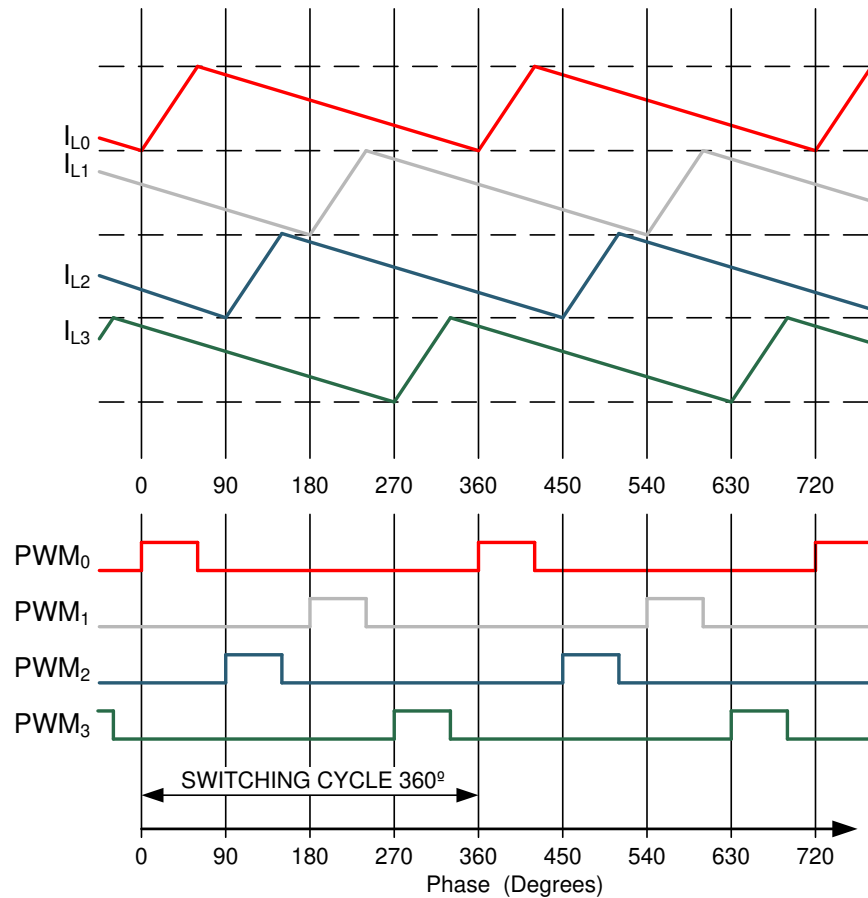


图 7-2. PWM 时序和电感器电流波形¹

¹ 图未按比例显示，仅用于说明。

7.3.1.1 PWM 和 PFM 模式之间的转换

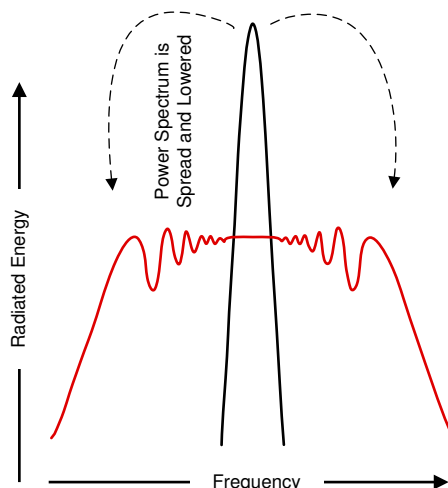
在负载电流约为 600mA 或更高的情况下，LP8758-EA 转换器内核以 PWM 模式运行。在较轻的负载电流电平下，内核会自动切换到 PFM 模式，以便在禁用强制 PWM 模式（自动模式运行）时降低电流消耗。通过结合 PFM 与 PWM 模式，可在较宽的输出负载电流范围内实现高效率。

7.3.1.2 降压转换器负载电流测量

可通过 I²C 寄存器来监控降压负载电流。受监控的降压转换器内核通过 SEL_I_LOAD_LOAD_CURRENT_BUCK_SELECT[1:0] 寄存器位进行选择。若写入该选择寄存器，会启动电流测量序列。测量序列通常为 50μs 长。LP8758-EA 器件可配置为在负载电流测量序列完成后发出中断 INT_TOP.I_LOAD_READY。负载电流测量中断可以通过 TOP_MASK.I_LOAD_READY_MASK 位来进行屏蔽。可以从寄存器 I_LOAD_1 和 I_LOAD_2 读取测量结果。寄存器 I_LOAD_1 位 BUCK_LOAD_CURRENT[7:0] 给出 LSB 位和寄存器 I_LOAD_2 位 BUCK_LOAD_CURRENT[9:8] 给出 MSB 位。测量结果 BUCK_LOAD_CURRENT[9:0] LSB 为 20mA，测量的最大值为 20.46A。

7.3.1.3 扩频模式

具有周期性开关信号的系统可能会在一组窄带频率（开关频率与其谐波）中产生大量开关噪声。减少噪声耦合的常用解决方案是在电路板上添加 EMI 滤波器及屏蔽。该器件可以通过寄存器选择展频模式极大地减少了对输出滤波器、铁氧体磁珠或扼流圈的需求。在展频模式下，开关频率围绕中心频率随机变化 ±5%，从而减少了转换器及相关无源器件和 PCB 布线辐射的 EMI 辐射（请参阅图 7-3）。该功能通过 CONFIG.EN_SPREAD_SPEC 位启用，它会影响所有降压转换器内核。



固定频率转换器在开关频率下表现出大量频谱能量时，v 的展频架构会将该能量分散在大带宽上。

图 7-3. 扩频调制

7.3.2 上电

LP8758-EA 的加电序列如下所示：

- VANA (和 VIN_Bx) 达到最低建议电平 ($V_{(VANA)} > VANA_{UVLO}$)。
- NRST 设置为高电平。这将启动上电复位 (POR)、OTP 读取并且启用系统 I/O 接口。在向 LP8758-EA 写入或从中读取数据之前，I²C 主机必须至少留出 1.2ms 的时间。
- 器件进入 STANDBY 模式。
- 如果需要，主机可以通过 I²C 更改默认寄存器设置。
- 可通过一个或多个 ENx 引脚和 I²C 接口来启用或禁用一个或多个转换器内核。

7.3.3 稳压器控制

7.3.3.1 启用和禁用

当器件处于 STANDBY 或 ACTIVE 状态时，可启用降压转换器内核。有两种方法可启用和禁用降压转换器内核：

- 使用 BUCKx_CTRL1.EN_BUCKx 寄存器位 (当 BUCKx_CTRL1.EN_PIN_CTRLx 寄存器位为 0 时)。
- 使用 EN1/2 控制引脚 (BUCKx_CTRL1.EN_BUCKx 寄存器位为 1 并且 BUCKx_CTRL1.EN_PIN_CTRLx 寄存器位为 1)。

如果 EN1/2 控制引脚用于启用和禁用，则从控制信号上升沿到启动的延迟由 BUCKx_DELAY.BUCKx_STARTUP_DELAY[3:0] 位设置，而从控制信号下降沿到关断的延迟由 BUCKx_DELAY.BUCKx_SHUTDOWN_DELAY[3:0] 位设置。延迟仅对 EN1/2 信号有效，不用于通过 BUCKx_CTRL1.EN_BUCKx 位进行控制。EN1/2 实施的延迟时间总体时序精度为 $\pm 10\%$ 。

转换器内核的控制 (具有 0ms 延迟) 如表 7-1 所示。

表 7-1. 稳压器控制

控制方法	行	EN_BUCKx	BUCKx_CTRL1 EN_PIN_CTRLx	BUCKx_CTRL1 EN_PIN_SELECTx	BUCKx_CTRL1 EN_ROOF_FLOORx	EN1 引脚	EN2 引脚	BUCKx 输出电压
通过 EN_BUCKx 位启用或禁用控制	1	0	不用考虑	不用考虑	不用考虑	不用考虑	不用考虑	禁用
	2	1	0	不用考虑	不用考虑	不用考虑	不用考虑	BUCKx_VOUT.BUCKx_VSET[7:0]
以 EN1 引脚启用或禁用控制	3	1	1	0	0	低	不用考虑	禁用
	4	1	1	0	0	高	不用考虑	BUCKx_VOUT.BUCKx_VSET[7:0]
以 EN2 引脚启用或禁用控制。	5	1	1	1	0	不用考虑	低	禁用
	6	1	1	1	0	不用考虑	高	BUCKx_VOUT.BUCKx_VSET[7:0]
使用 EN1 引脚来进行顶部或底部控制	7	1	1	0	1	低	不用考虑	BUCKx_FLOOR_VOUT.BUCKx_FLOOR_VSET[7:0]
	8	1	1	0	1	高	不用考虑	BUCKx_VOUT.BUCKx_VSET[7:0]
使用 EN2 引脚来进行顶部或底部控制	9	1	1	1	1	不用考虑	低	BUCKx_FLOOR_VOUT.BUCKx_FLOOR_VSET[7:0]
	10	1	1	1	1	不用考虑	高	BUCKx_VOUT.BUCKx_VSET[7:0]

通过以下降压配置位设置，该器件可以使用 ENx 引脚启用或禁用相应的降压：

- BUCKx_CTRL1.EN_BUCKx = 1
- BUCKx_CTRL1.EN_PIN_CTRLx = 1
- BUCKx_CTRL1.EN_ROOF_FLOORx = 0
- BUCKx_VOUT.BUCKx_VSET[7:0] = 当 ENx 引脚为高电平时所需的电压
- 用于控制的使能引脚通过 BUCKx_CTRL1.EN_PIN_SELECTx 进行选择

当 ENx 引脚为低电平时，表 7-1 第 3 行 (或第 5 行) 有效，禁用转换器内核。通过将 ENx 引脚设置为高电平，表 7-1 第 4 行 (或第 6 行) 有效，并使用所需的电压启用转换器内核。

如果始终启用转换器内核，并且 ENx 引脚控制在两个电压电平之间进行选择，则使用以下配置：

- BUCKx_CTRL1.EN_BUCKx = 1
- BUCKx_CTRL1.EN_PIN_CTRLx = 1
- BUCKx_CTRL1.EN_ROOF_FLOORx = 1
- BUCKx_VOUT.BUCKx_VSET[7:0] = 当 ENx 引脚为高电平时所需的电压
- 用于控制的使能引脚通过 BUCKx_CTRL1.EN_PIN_SELECTx 进行选择

当 ENx 引脚为低电平时，表 7-1 第 7 行 (或第 9 行) 有效，并且内核通过 BUCKx_FLOOR_VOUT.BUCKx_FLOOR_VSET[7:0] 位定义的电压启用。将 ENx 引脚设置为高电平，表 7-1 第 8 行 (或 10) 有效，内核通过 BUCKx_VOUT.BUCKx_VSET[7:0] 位定义的电压启用。

如果内核由 I²C 写入控制，则 BUCKx_CTRL1.EN_PIN_CTRLx 位会设置为 0。启用或禁用由 BUCKx_CTRL1.EN_BUCKx 位控制，当稳压器启用时，输出电压由 BUCKx_VOUT.BUCKx_VSET[7:0] 位定义。表 7-1 第 1 行和第 2 行对于 I²C 受控运行有效 (忽略 ENx 引脚)。

降压转换器内核通过 **ENx** 引脚或 **I²C** 写入启用，如图 7-4 所示。软启动电路可限制启动期间的浪涌电流。软启动期间的输出电压增加速率约为 **5mV/μsec**。当输出电压上升至约 **0.3V** 时，输出电压变为压摆率受控。如果输出端发生短路，并且输出电压在 **1ms** 内没有增加到 **0.35V** 电平以上，则会禁用转换器内核并设置中断。当输出电压达到电源正常阈值电平时，会设置 **INT_BUCK_x.BUCKx_PG_INT** 中断标志。可以使用 **BUCK_x_MASK.BUCKx_PG_MASK** 位来屏蔽电源正常中断标志。

ENx 引脚具有集成的下拉电阻。默认情况下会启用下拉电阻，主机可以通过 **CONFIG.ENx_PD** 位来禁用下拉电阻。

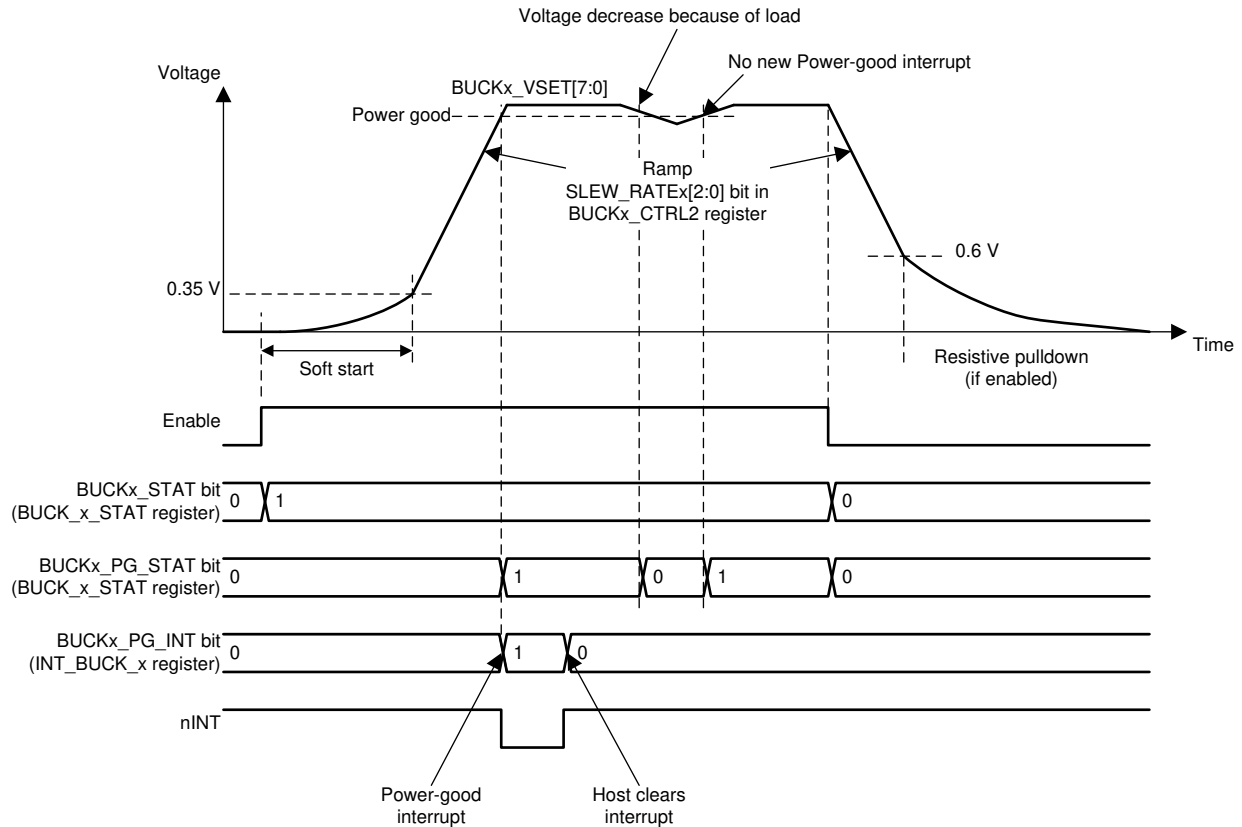


图 7-4. 转换器内核启用及禁用

7.3.3.2 更改输出电压

转换器内核的输出电压可通过 **ENx** 引脚（由 **BUCKx_VOUT** 和 **BUCKx_FLOOR_VOUT** 寄存器定义的电压电平）或通过写入 **BUCKx_VOUT** 和 **BUCKx_FLOOR_VOUT** 寄存器进行更改。电压变化始终受压摆率控制，压摆率由 **BUCKx_CTRL2.SLEW_RATEx[2:0]** 位定义。在电压变化期间，会自动使用强制 **PWM** 模式。当实现编程的输出电压时，该模式变为由负载电流和 **BUCKx_CTRL1.BUCKx_FPWM** 位定义的模式。

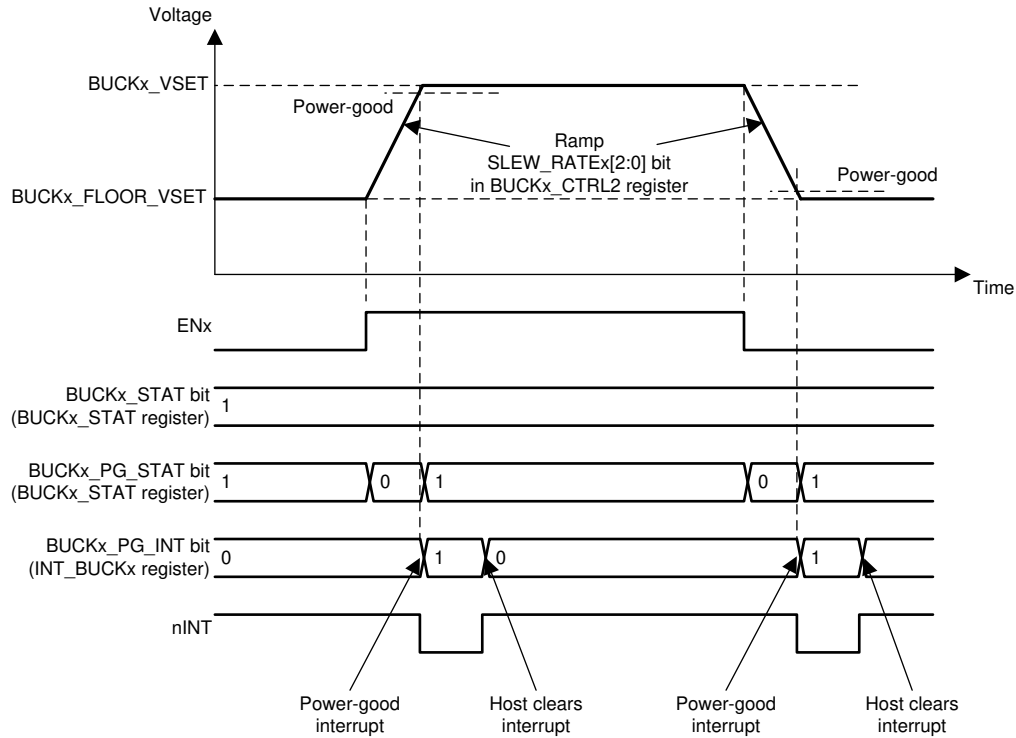


图 7-5. 输出电压变化

7.3.4 器件复位场景

在 LP8758-EA 上实现了三种重置方法：

- 通过 RESET.SW_RESET 寄存器位进行软件复位；
- 从 NRST 信号的低逻辑电平复位；以及
- 欠压锁定 (UVLO) 从 VANA 电源复位。

当 RESET.SW_RESET 位被写入 1 时，会发生 SW 复位。写入之后，位会自动清零。该事件立即禁用所有降压转换器内核，将所有寄存器位复位为默认值并加载 OTP 位（请参阅图 7-7）。软件复位期间，I²C 接口不会复位。

如果 VANA 电源电压降至低于 UVLO 阈值电平或 NRST 信号设置为低电平，则所有转换器内核都会立即被禁用，所有寄存器位都复位为默认值。当 VANA 电源电压高于 UVLO 阈值电平且 NRST 信号上升到阈值电平时，会发生内部上电复位 (POR)。OTP 位加载到寄存器中，并根据寄存器设置启动。

7.3.5 诊断及保护特性

LP8758-EA 能够提供三个级别的保护功能：

- 设置中断的诊断警告；
- 禁用一个或多个转换器内核的保护事件；以及
- 导致器件关断的故障。

当器件检测到一个或多个警告或保护情况时，LP8758-EA 会设置标志位，指示发生了哪些保护或警告情况，并且 nINT 引脚会拉至低电平。清除标志完成后，会再次释放 nINT。nINT 信号会保持低电平，直到所有挂起的中断都被清除。

当检测到故障时，在下次启动后由 INT_TOP.RESET_REG 中断标志指示故障。

表 7-2. 中断信号总结

事件	结果	中断寄存器及位	中断屏蔽	状态位	恢复/中断清除
触发电流限制 (20 μ s 去抖)	没有影响	INT_TOP.INT_BUCKx = 1 INT_BUCKx.BUCKx_ILIM_INT = 1	BUCKx_MASK.BUCKx_ILIM_MASK	BUCKx_STAT.BUCKx_ILIM_STAT	将 1 写入 INT_BUCKx.BUCKx_ILIM_INT 位 如果电流限制激活, 则中断不会被清除
短路 (启用后 1ms 时 $V_{OUT} < 0.35V$) 或过载 (运行期间 V_{OUT} 降至 0.35V 以下, 去抖 1ms)	转换器内核禁用	INT_TOP.INT_BUCKx = 1 INT_BUCK_0_1.BUCKx_SC_INT = 1 或 INT_BUCK_2_3.BUCKx_SC_INT = 1	不适用	不适用	将 1 写入 INT_BUCK_0_1.BUCKx_SC_INT 或 INT_BUCK_2_3.BUCKx_SC_INT 位
热警告	没有影响	INT_TOP.TDIE_WARN = 1	TOP_MASK.TDIE_WARN_MASK	TOP_STAT.TDIE_WARN_STAT	将 1 写入 INT_TOP.TDIE_WARN 位 如果温度高于热警告水平, 则不会清除中断
热关断	禁用所有转换器内核	INT_TOP.TDIE_SD = 1	不适用	TOP_STAT.TDIE_SD_STAT	将 1 写入 INT_TOP.TDIE_SD 位 如果温度高于热关断水平, 则不会清除中断
电源正常, 输出电压达到编程值	没有影响	INT_TOP.INT_BUCKx = 1 INT_BUCK_0_1.BUCKx_PG_INT = 1 或 INT_BUCK_2_3.BUCKx_PG_INT = 1	BUCK_0_1_MASK.BUCKx_PG_MASK BUCK_2_3_MASK.BUCKx_PG_MASK	BUCK_0_1_STAT.BUCKx_PG_STAT BUCK_2_3_STAT.BUCKx_PG_STAT	将 1 写入 INT_BUCK_0_1.BUCKx_PG_INT 位 或 INT_BUCK_2_3.BUCKx_PG_INT 位
负载电流测量就绪	没有影响	INT_TOP.I_LOAD_READY = 1	TOP_MASK.I_LOAD_READY_MASK	不适用	将 1 写入 INT_TOP.I_LOAD_READY 位
启动 (NRST 上升沿)	器件就绪可运行, 寄存器复位为默认值	INT_TOP.RESET_REG = 1	TOP_MASK.RESET_REG_MASK	不适用	将 1 写入 INT_TOP.RESET_REG 位
电源电压和 UVLO 触发干扰 (VANA 下降及上升)	立即关断, 然后上电, 寄存器复位为默认值	INT_TOP.RESET_REG = 1	TOP_MASK.RESET_REG_MASK	不适用	将 1 写入 INT_TOP.RESET_REG 位
软件请求的复位	立即关断, 然后上电, 寄存器复位为默认值	INT_TOP.RESET_REG = 1	TOP_MASK.RESET_REG_MASK	不适用	将 1 写入 INT_TOP.RESET_REG 位

7.3.5.1 诊断警告 (中断)

7.3.5.1.1 输出电流限制

转换器内核具有可编程输出峰值电流限制。使用 BUCKx_CTRL2.ILIMx[2:0] 位针对所有降压转换器内核单独对限制进行编程。如果增加负载电流以触发电流限制, 则稳压器继续调节至限制电流电平 (电流峰值调节)。如果负载电流高于限制电流, 则电压可能会降低。如果 20 μ s 继续进行电流调节, 则 LP8758-EA 器件会设置 INT_BUCKx.BUCKx_ILIM_INT 位并将 nINT 引脚拉至低电平。主机处理器可以读取 BUCKx_STAT.BUCKx_ILIM_STAT 位, 以查看转换器内核是否仍处于峰值电流调节模式。

例如, 如果 Buck0 输出上的负载太高以至于输出电压 V_{OUT} 降至 350mV 电平以下, 则 LP8758-EA 器件会禁用转换器内核 Buck0 并设置 INT_BUCK_0_1.BUCK0_SC_INT 位。此外, BUCK_0_1_STAT.BUCK0_STAT 位被设置为 0。当主机处理器向 INT_BUCK_0_1.BUCK0_SC_INT 位写入 1 时, 中断会被清除。过载情况如图 7-6 所示。

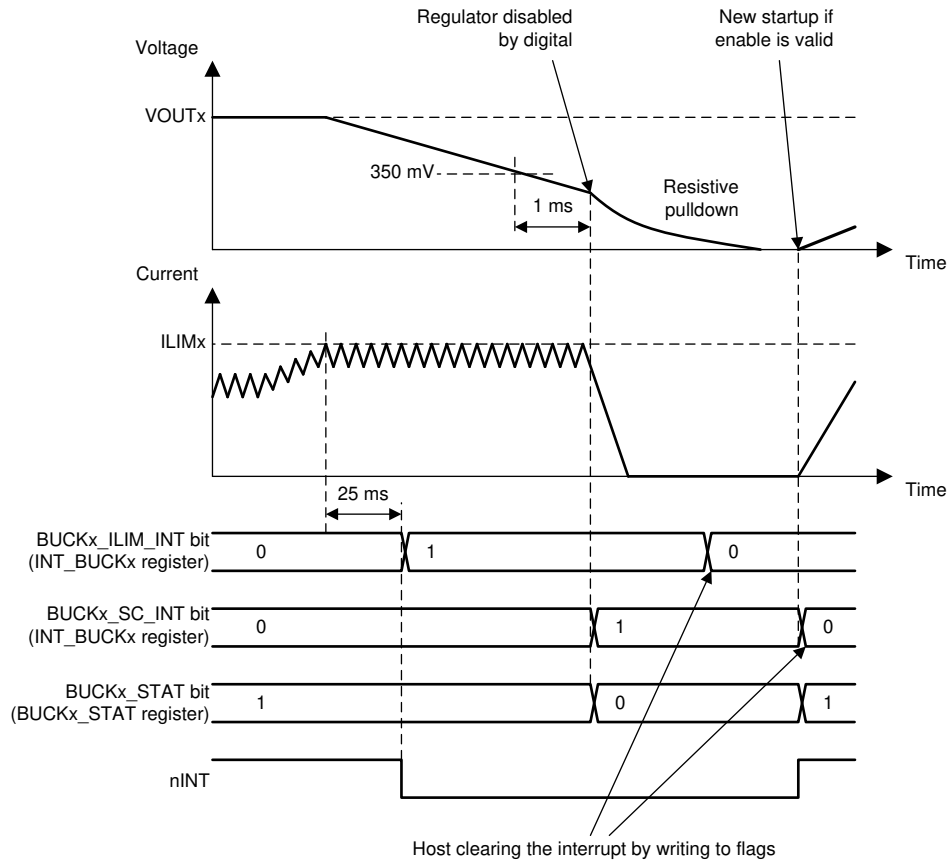


图 7-6. 过载情况

7.3.5.1.2 热警告

LP8758-EA 器件通过为主机处理器设置中断来提供过热保护功能。可通过 CONFIG.TDIE_WARN_LEVEL 位选择热警告的阈值水平。

如果 LP8758-EA 器件温度升高到热警告水平以上，器件会设置 INT_TOP.TDIE_WARN 位并将 nINT 引脚拉至低电平。可以从 TOP_STAT.TDIE_WARN_STAT 位读取热警告状态，并通过向 INT_TOP.TDIE_WARN 位写入 1 来清除中断。

7.3.5.2 保护 (稳压器禁用)

如果稳压器由于保护或故障 (短路保护、过载保护、热关断或欠压锁定) 而禁用，则输出功率 FET 设置为高阻抗模式，并且输出下拉电阻器会启用 (如果通过 BUCKx_CTRL1.EN_RDISx 位启用)。输出电压的关断时间由输出电容、负载电流与集成下拉电阻器的电阻定义。

7.3.5.2.1 短路和过载保护

借助短路保护功能，LP8758-EA 可以在启动期间保护自身和外部元件免受输出短路或过载的影响。故障阈值为 350mV，如果在转换器内核启用 1ms 后输出电压仍低于阈值电平，则会触发保护并禁用转换器内核。

类似地，在正常运行期间可以保护过载情况。如果反馈引脚电压降至 0.35V 以下，并保持低于阈值电平 1ms，则会禁用相应的转换器内核。

例如，如果降压内核 0 输出过载，则 INT_BUCK_0_1.BUCK0_SC_INT 和 INT_TOP.INT_BUCK0 位设置为 1，BUCK_0_1_STAT.BUCK0_STAT 位设置为 0，nINT 信号被拉至低电平。主机处理器通过向 INT_BUCK_0_1.BUCK0_SC_INT 位写入 1 来清除中断。如果使能寄存器位和/或 ENx 控制信号有效，稳压器会进行新的启动尝试 (在清除中断时)。

7.3.5.2.2 热关断

LP8758-EA 具有过热保护功能，可保护自身免受短期误用和过载情况的影响。当结温超过 150°C 左右时，内核被禁用，INT_TOP.TDIE_SD 位设置为 1，nINT 信号被拉至低电平，器件进入 STANDBY 状态。通过向 INT_TOP.TDIE_SD 位写入 1 来清除 nINT。如果温度高于热关断水平，则不会清除中断。主机可以从 TOP_STAT.TDIE_SD_STAT 位读取热关断状态。只要结温高于热关断水平或存在热关断中断挂起的情况，就无法启用转换器内核。

7.3.5.3 故障 (断电)

7.3.5.3.1 欠压锁定

当 VANA 引脚的输入电压降至 $VANA_{UVLO}$ 以下时，转换器内核会立即被禁用，输出电容器会使用下拉电阻器放电，并且 LP8758-EA 器件进入关断模式。当 VANA 电压高于 UVLO 阈值电平且 NRST 信号为高电平时，器件上电至 STANDBY 状态。

如果默认情况下未屏蔽复位中断 (TOP_MASK.RESET_REG_MASK = 0)，则 INT_TOP.RESET_REG 中断会指示器件已处于关断状态。主机处理器必须通过向 INT_TOP.RESET_REG 位写入 1 将中断清除。如果主机处理器在检测到 nINT 低电平信号后读取 INT_TOP.RESET_REG，则会知道输入电源电压已低于 UVLO 电平 (或主机已请求复位)，并且寄存器会复位为默认值。

7.3.6 数字信号滤波

数字信号具有去抖滤波。使用时钟信号和计数器对信号或者电源进行采样。这导致去抖动窗口的精度为一个时钟周期。

表 7-3. 数字信号滤波

事件	信号/供应	上升沿长度	下降沿长度
启用、禁用或者 BUCKx 的电压选择	ENx	3 μ s ⁽¹⁾	3 μ s ⁽¹⁾
VANA 欠压锁定	VANA	立即	立即
热警告	TDIE_WARN	20 μ s	20 μ s
热关断	TDIE_SD	20 μ s	20 μ s
电流限制	VOUTx_ILIM	20 μ s	20 μ s
过载	FB_B0、FB_B1、FB_B2、 FB_F3	1ms	1ms
电源正常	FB_B0、FB_B1、FB_B2、 FB_F3	20 μ s	20 μ s

(1) 无干扰滤波，仅同步。

7.4 器件功能模式

7.4.1 运行模式

关断： $V_{(NRST)}$ 电压低于阈值电平。LP8758-EA 器件的所有开关、基准、控制和偏置电路均关闭。

等待： $V_{(NRST)}$ 电压高于阈值电平。启用基准和偏置电路。LP8758-EA 器件的转换器内核被关闭。

读取 OTP： 主电源电压 $V_{(VANA)}$ 高于 $VANA_{UVLO}$ 电平， $V_{(NRST)}$ 电压高于阈值电平。转换器内核会被禁用，LP8758-EA 的基准和偏置电路也会被启用。OTP 位加载到寄存器。

STANDBY： 主电源电压 $V_{(VANA)}$ 高于 $VANA_{UVLO}$ 电平， $V_{(NRST)}$ 电压高于阈值电平。转换器内核会被禁用，LP8758-EA 的基准、控制和偏置电路也会被启用。主机处理器可通过系统串行接口读取或写入所有寄存器。如有需要，可以启用转换器内核。

ACTIVE： 主电源电压 $V_{(VANA)}$ 高于 $VANA_{UVLO}$ 电平， $V_{(NRST)}$ 电压高于阈值电平。至少启用一个转换器内核。主机处理器可通过系统串行接口读取或写入所有寄存器。

运行模式和模式之间的转换如图 7-7 所示。

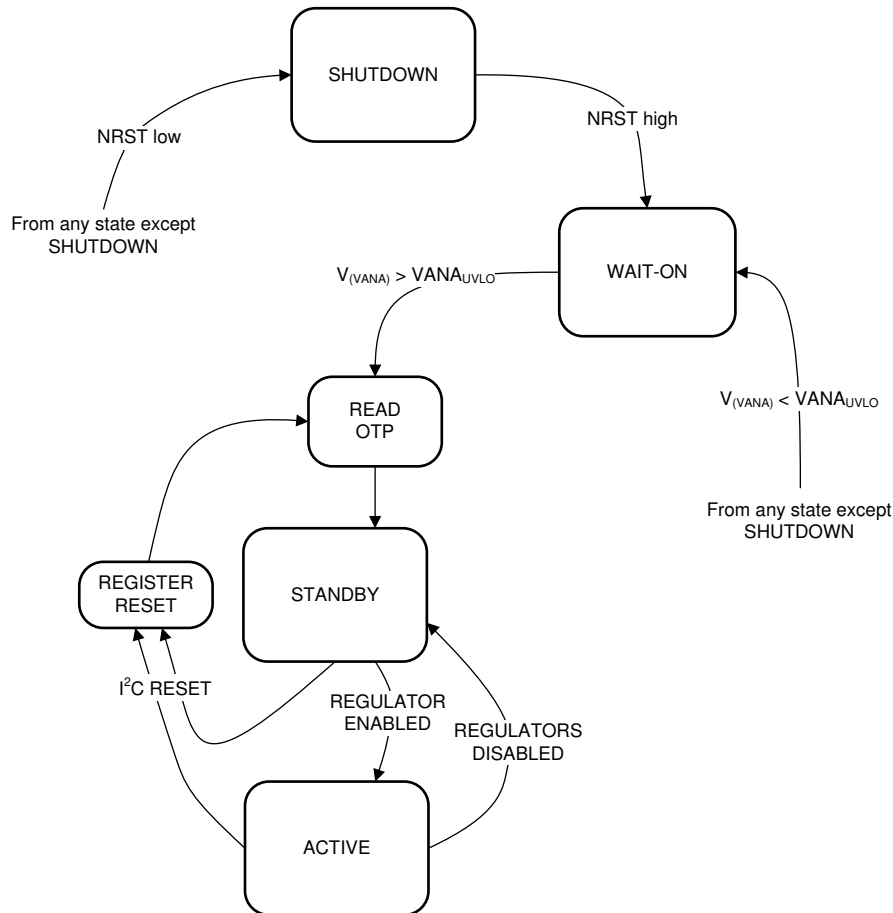


图 7-7. 器件运行模式

7.5 编程

7.5.1 与 I²C 兼容的接口

可通过与 I²C 兼容的同步串行接口来访问器件上的可编程功能和寄存器。该协议使用两线制接口在连接到总线的器件之间进行双向通信。两条接口线是串行数据线 (SDA) 和串行时钟线 (SCL)。总线上的每个器件都分配有一个唯一的地址，并根据它是产生还是接收串行时钟 (SCL) 来充当主机或从机。SCL 和 SDA 线必须各自在线路上的某处放置一个上拉电阻器，即使在总线空闲时也保持高电平。LP8758-EA 支持标准模式 (100kHz)、快速模式 (400kHz)、快速模式增强版 (1MHz) 和高速模式 (3.4MHz)。

7.5.1.1 数据有效性

在时钟信号 (SCL) 的高电平期间，SDA 线上的数据必须保持稳定。换句话说，只有在时钟信号为低电平时才能改变数据线的状态。

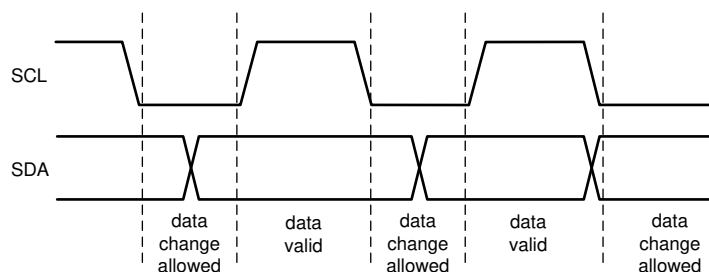


图 7-8. 数据有效性图

7.5.1.2 启动和停止条件

通过兼容 I²C 的接口控制 LP8758-EA。启动和停止条件对 I²C 会话的开始和结束进行分类。启动条件定义为当 SCL 为高电平时 SDA 信号从高电平到低电平的转换。停止条件定义为当 SCL 为高电平时 SDA 从低电平到高电平的转换。I²C 主器件始终生成启动和停止条件。

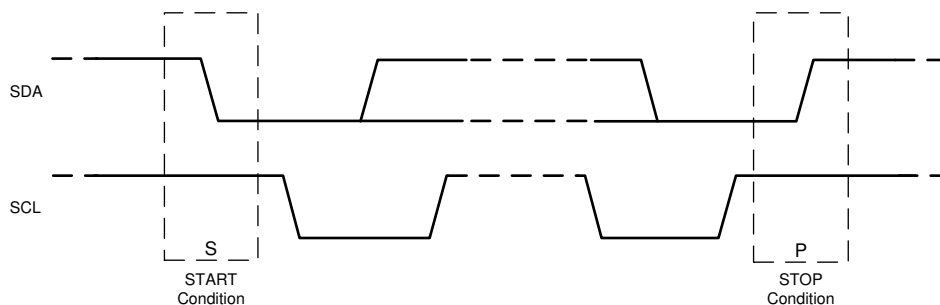
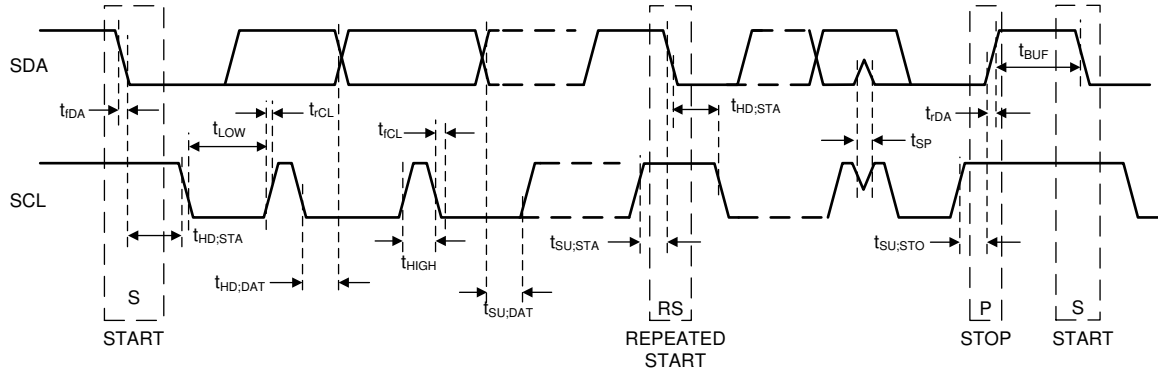


图 7-9. 启动和停止序列

I²C 总线在启动条件之后被视为处于忙状态，在停止条件之后别视为处于空闲状态。在数据传输期间，I²C 主器件可以生成重复的启动条件。启动和重复启动条件在功能上是等效的。在时钟信号 (SCL) 的高电平期间，SDA 上的数据必须保持稳定。换句话说，只有在 SCL 为低电平时才能改变 SDA 的状态。图 7-10 显示了 I²C 兼容总线的 SDA 和 SCL 信号时序。有关时序值，请参阅 [节 6.6](#)。

图 7-10. 与 I²C 兼容的时序

7.5.1.3 传送数据

放置在 SDA 线上的每个字节必须具有 8 位的长度，首先传输最高有效位 (MSB)。每个数据字节必须后跟一个确认位。主机生成与应答相关的时钟脉冲。主机在应答时钟脉冲期间释放 SDA 线 (高电平)。LP8758-EA 在第 9 个时钟脉冲期间将 SDA 线拉低，表示确认。LP8758-EA 在收到每个字节后生成确认。

在**每个字节后确认**的规则有一个例外。当主机是接收器时，它必须不应答（**否定应答**）从机在时钟沿输出的最后一个字节，从而向发送器指示数据结束。该**否定应答**仍包含应答时钟脉冲（由主机生成），但未将 SDA 线拉低。

备注

如果在 I²C 通信期间 NRST 信号为低电平，则 LP8758-EA 器件不会驱动 SDA 线。ACK 信号及传输到主器件的数据此时被禁用。

在启动条件之后，总线主机将发送一个芯片地址。该地址为 7 位长地址，后跟第 8 位，作为数据方向位（读取或写入）。对于第 8 位，0 表示写入操作，而 1 表示读取操作。第 2 个字节选择要向其中写入数据的寄存器。第 3 个字节包含要写入所选寄存器的数据。

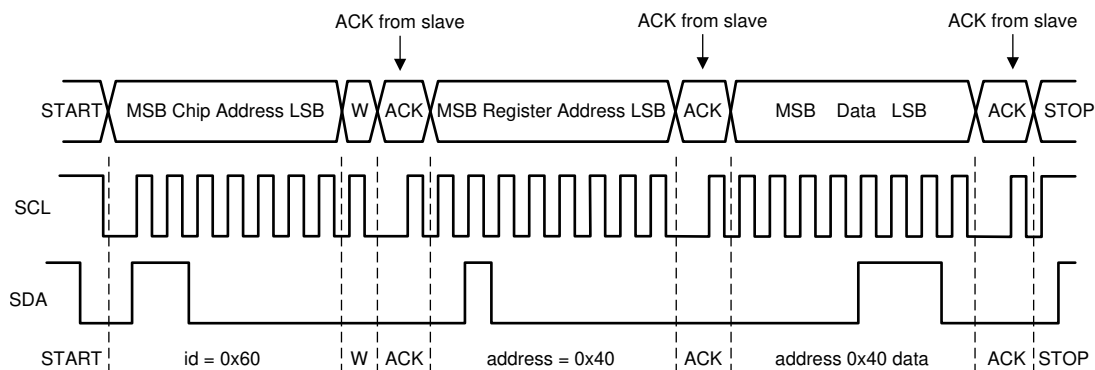
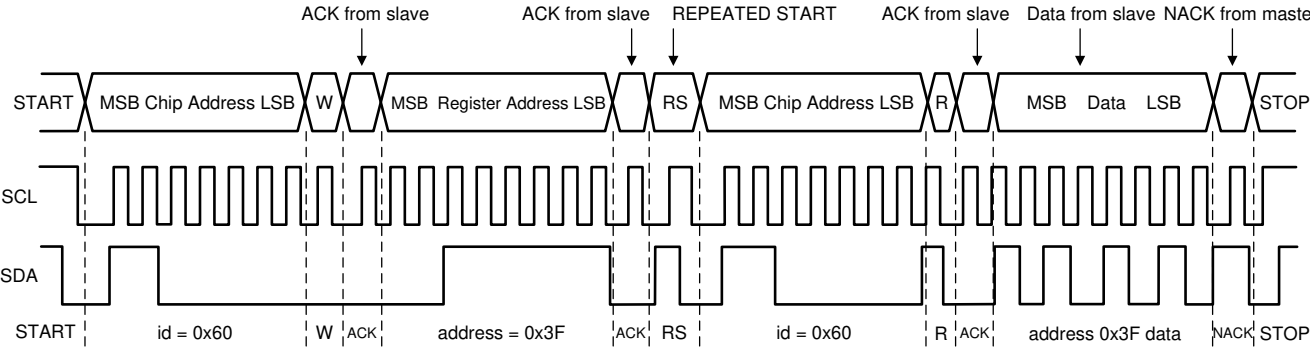


图 7-11. LP8758-EA 的写入周期 (w = 写入; SDA = 0)、id = 器件地址 = 60Hex

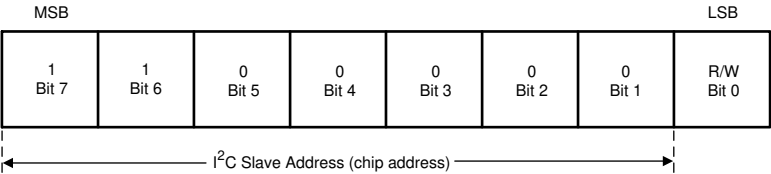


要完成读取功能，必须在进行读取功能以前先执行写入功能，如上所示。

图 7-12. LP8758-EA 的读取周期 (r =读取；SDA = 1)、id = 器件地址 = 60Hex

7.5.1.4 与 I²C 兼容的芯片地址

LP8758-EA 的器件地址为 0x60。在启动条件后，与 I²C 主器件发送 7 位地址，后跟第 8 个读取或写入位 (R/W)。R/W = 0 表示写入，R/W = 1 表示读取。器件地址后的第 2 个字节选择要向其中写入数据的寄存器地址。第 3 个字节包含所选寄存器的数据。



此处的器件地址是 110 0000Bin = 。

图 7-13. 器件地址

7.5.1.5 自动递增功能

利用自动递增功能，可以在一次发送中对多个连续的寄存器进行写入。当一个 8 位字发送到 LP8758-EA 时，内部地址索引计数器会递增 1，并写入下一个寄存器。下面的表 7-4 显示了向两个连续寄存器写入序列的情况。注意：自动递增功能不适用于读取。

表 7-4. 自动递增示例

主设备操作	启动	器件地址 = 60H	写入		寄存器地址		数据		数据		停止
LP8758-EA 操作				ACK		ACK		ACK		ACK	

7.6 寄存器映射

7.6.1 寄存器说明

LP8758-EA 由一组寄存器通过串行接口端口进行控制。表 7-5 中列出了器件寄存器、地址和缩写。有关更详细的说明，请参见 节 7.6.1.1 至 节 7.6.1.35。

星号 (*) 标记指示的是在读取 OTP 状态期间从 OTP 存储器更新的寄存器位。

表 7-5. LP8758-EA 控制寄存器摘要

Addr	寄存器	读取/写入	D7	D6	D5	D4	D3	D2	D1	D0	
0x01	OTP_REV	R	OTP_ID[7:0]								
0x02	BUCK0_CTRL1	R/W	EN_BUCK0	EN_PIN_CTRL0	EN_PIN_SELECT0	EN_ROOF_FLOOR0	EN_RDIS0	保留	BUCK0_FPWM	保留	
0x03	BUCK0_CTRL2	R/W	保留		ILIM0[2:0]			SLEW_RATE0[2:0]			
0x04	BUCK1_CTRL1	R/W	EN_BUCK1	EN_PIN_CTRL1	EN_PIN_SELECT1	EN_ROOF_FLOOR1	EN_RDIS1	保留	BUCK1_FPWM	保留	
0x05	BUCK1_CTRL2	R/W	保留		ILIM1[2:0]			SLEW_RATE1[2:0]			
0x06	BUCK2_CTRL1	R/W	EN_BUCK2	EN_PIN_CTRL2	EN_PIN_SELECT2	EN_ROOF_FLOOR2	EN_RDIS2	保留	BUCK2_FPWM	保留	
0x07	BUCK2_CTRL2	R/W	保留		ILIM2[2:0]			SLEW_RATE2[2:0]			
0x08	BUCK3_CTRL1	R/W	EN_BUCK3	EN_PIN_CTRL3	EN_PIN_SELECT3	EN_ROOF_FLOOR3	EN_RDIS3	保留	BUCK3_FPWM	保留	
0x09	BUCK3_CTRL2	R/W	保留		ILIM3[2:0]			SLEW_RATE3[2:0]			
0x0A	BUCK0_VOUT	R/W	BUCK0_VSET[7:0]								
0x0B	BUCK0_FLOOR_VOUT	R/W	BUCK0_FLOOR_VSET[7:0]								
0x0C	BUCK1_VOUT	R/W	BUCK1_VSET[7:0]								
0x0D	BUCK1_FLOOR_VOUT	R/W	BUCK1_FLOOR_VSET[7:0]								
0x0E	BUCK2_VOUT	R/W	BUCK2_VSET[7:0]								
0x0F	BUCK2_FLOOR_VOUT	R/W	BUCK2_FLOOR_VSET[7:0]								
0x10	BUCK3_VOUT	R/W	BUCK3_VSET[7:0]								
0x11	BUCK3_FLOOR_VOUT	R/W	BUCK3_FLOOR_VSET[7:0]								
0x12	BUCK0_DELAY	R/W	BUCK0_SHUTDOWN_DELAY[3:0]				BUCK0_STARTUP_DELAY[3:0]				
0x13	BUCK1_DELAY	R/W	BUCK1_SHUTDOWN_DELAY[3:0]				BUCK1_STARTUP_DELAY[3:0]				
0x14	BUCK2_DELAY	R/W	BUCK2_SHUTDOWN_DELAY[3:0]				BUCK2_STARTUP_DELAY[3:0]				
0x15	BUCK3_DELAY	R/W	BUCK3_SHUTDOWN_DELAY[3:0]				BUCK3_STARTUP_DELAY[3:0]				
0x16	复位	R/W	保留								SW_RESET
0x17	CONFIG	R/W	保留				TDIE_WARN_LEVEL	EN2_PD	EN1_PD	EN_SPREAD_SPEC	

表 7-5. LP8758-EA 控制寄存器摘要 (续)

Addr	寄存器	读取/写入	D7	D6	D5	D4	D3	D2	D1	D0
0x18	INT_TOP	R/W	INT_BUCK3	INT_BUCK2	INT_BUCK1	INT_BUCK0	TDIE_SD	TDIE_WARN	RESET_REG	I_LOAD_READY
0x19	INT_BUCK_0_1	R/W	保留	BUCK1_PG_INT	BUCK1_SC_INT	BUCK1_ILIM_INT	保留	BUCK0_PG_INT	BUCK0_SC_INT	BUCK0_ILIM_INT
0x1A	INT_BUCK_2_3	R/W	保留	BUCK3_PG_INT	BUCK3_SC_INT	BUCK3_ILIM_INT	保留	BUCK2_PG_INT	BUCK2_SC_INT	BUCK2_ILIM_INT
0x1B	TOP_STAT	R	保留				TDIE_SD_STAT	TDIE_WARN_STAT	保留	
0x1C	BUCK_0_1_STAT	R	BUCK1_STAT	BUCK1_PG_STAT	保留	BUCK1_ILIM_STAT	BUCK0_STAT	BUCK0_PG_STAT	保留	BUCK0_ILIM_STAT
0x1D	BUCK_2_3_STAT	R	BUCK3_STAT	BUCK3_PG_STAT	保留	BUCK3_ILIM_STAT	BUCK2_STAT	BUCK2_PG_STAT	保留	BUCK2_ILIM_STAT
0x1E	TOP_MASK	R/W	保留					TDIE_WARN_MASK	RESET_REG_MASK	I_LOAD_READY_MASK
0x1F	BUCK_0_1_MASK	R/W	保留	BUCK1_PG_MASK	保留	BUCK1_ILIM_MASK	保留	BUCK0_PG_MASK	保留	BUCK0_ILIM_MASK
0x20	BUCK_2_3_MASK	R/W	保留	BUCK3_PG_MASK	保留	BUCK3_ILIM_MASK	保留	BUCK2_PG_MASK	保留	BUCK2_ILIM_MASK
0x21	SEL_I_LOAD	R/W	保留						LOAD_CURRENT_BUCK_SELECT[1:0]	
0x22	I_LOAD_2	R/W	保留						BUCK_LOAD_CURRENT[9:8]	
0x23	I_LOAD_1	R/W	BUCK_LOAD_CURRENT[7:0]							

7.6.1.1 OTP_REV

地址：0x01

D7	D6	D5	D4	D3	D2	D1	D0
OTP_ID[7:0]							
位	字段	类型	默认值	说明			
7:0	OTP_ID[7:0]	R	0xEA *	OTP EPROM 版本识别代码。			

7.6.1.2 BUCK0_CTRL1

地址：0x02

D7	D6	D5	D4	D3	D2	D1	D0
EN_BUCK0	EN_PIN_CTRL0	EN_PIN_SELECT0	EN_ROOF_FLOOR0	EN_RDIS0	保留	BUCK0_FPWM	保留
位	字段	类型	默认值	说明			
7	EN_BUCK0	R/W	1 *	启用 BUCK0 转换器内核： 0 - BUCK0 转换器内核被禁用。 1 - BUCK0 转换器内核被启用。			
6	EN_PIN_CTRL0	R/W	1 *	为 BUCK0 启用 EN1/2 引脚控制： 0 - 仅 EN_BUCK0 位控制 BUCK0。 1 - EN_BUCK0 位和 EN1/2 引脚控制 BUCK0。			
5	EN_PIN_SELECT0	R/W	0 *	如果 EN_PIN_CTRL0 = 1，则选择用哪个 ENx 引脚控制 BUCK0： 0 - EN1 引脚。 1 - EN2 引脚。			
4	EN_ROOF_FLOOR0	R/W	0	如果 EN_PIN_CTRL0 = 1，则启用 EN1/2 引脚的屋顶/底部控制： 0 - 启用/禁用 (1/0) 控制。 1 - 顶部/底部 (1/0) 控制。			
3	EN_RDIS0	R/W	1	禁用 BUCK0 时启用输出放电电阻： 0 - 禁用放电电阻。 1 - 启用放电电阻。			
2	保留	R/W	0				
1	BUCK0_FPWM	R/W	0 *	强制 BUCK0 转换器内核用 PWM 模式运行： 0 - PFM 模式及 PWM 模式之间自动转换 (自动模式)。 1 - 强制 PWM (FPWM) 运行。			
0	保留	R/W	0				

7.6.1.3 BUCK0_CTRL2

地址：0x03

D7		D6		D5		D4		D3		D2		D1		D0	
保留				ILIM0[2:0]						SLEW_RATE0[2:0]					
位	字段			类型		默认值		说明							
7:6	保留			R/W		00									

位	字段	类型	默认值	说明
5:3	ILIM0[2:0]	R/W	0x6 *	设置 BUCK0 的开关电流限制。可在运行期间随时编程： 0x2 - 2.5A 0x3 - 3.0A 0x4 - 3.5A 0x5 - 4.0A 0x6 - 4.5A 0x7 - 5.0A
2:0	SLEW_RATE0[2:0]	R/W	0x4 *	设置 BUCK0 转换器内核（上升沿及下降沿）的输出电压压摆率： 0x0 - 30mV/μs 0x1 - 15mV/μs 0x2 - 10mV/μs 0x3 - 7.5mV/μs 0x4 - 3.8mV/μs 0x5 - 1.9mV/μs 0x6 - 0.94mV/μs 0x7 - 0.4mV/μs

7.6.1.4 BUCK1_CTRL1

地址：0x04

D7	D6	D5	D4	D3	D2	D1	D0
EN_BUCK1	EN_PIN_CTRL1	EN_PIN_SELECT1	EN_ROOF_FLOOR1	EN_RDIS1	保留	BUCK1_FPWM	保留

位	字段	类型	默认值	说明
7	EN_BUCK1	R/W	1 *	启用 BUCK1 转换器内核： 0 - BUCK1 转换器内核被禁用。 1 - BUCK1 转换器内核被启用。
6	EN_PIN_CTRL1	R/W	1 *	为 BUCK1 启用 EN1/2 引脚控制： 0 - 仅 EN_BUCK1 位控制 BUCK1。 1 - EN_BUCK1 位和 EN1/2 引脚控制 BUCK1。
5	EN_PIN_SELECT1	R/W	0 *	如果 EN_PIN_CTRL1 = 1，则选择用哪个 ENx 引脚控制 BUCK1： 0 - EN1 引脚。 1 - EN2 引脚。
4	EN_ROOF_FLOOR1	R/W	0	如果 EN_PIN_CTRL1 = 1，则启用 EN1/2 引脚的屋顶/底部控制： 0 - 启用/禁用 (1/0) 控制。 1 - 顶部/底部 (1/0) 控制。
3	EN_RDIS1	R/W	1	禁用 BUCK1 时启用输出放电电阻： 0 - 禁用放电电阻。 1 - 启用放电电阻。
2	保留	R/W	0	
1	BUCK1_FPWM	R/W	0 *	强制 BUCK1 转换器内核用 PWM 模式运行： 0 - PFM 模式及 PWM 模式之间自动转换（自动模式）。 1 - 强制 PWM (FPWM) 运行。
0	保留	R/W	0	

7.6.1.5 BUCK1_CTRL2

地址：0x05

D7		D6		D5		D4		D3		D2		D1		D0	
保留				ILIM1[2:0]						SLEW_RATE1[2:0]					
位	字段	类型	默认值	说明											
7:6	保留	R/W	00												
5:3	ILIM1[2:0]	R/W	0x6 *	设置 BUCK1 的开关电流限制。可在运行期间随时编程： 0x2 - 2.5A 0x3 - 3.0A 0x4 - 3.5A 0x5 - 4.0A 0x6 - 4.5A 0x7 - 5.0A											
2:0	SLEW_RATE1[2:0]	R/W	0x4 *	设置 BUCK1 转换器内核（ 上升沿及下降沿 ）的输出电压压摆率： 0x0 - 30mV/μs 0x1 - 15mV/μs 0x2 - 10mV/μs 0x3 - 7.5mV/μs 0x4 - 3.8mV/μs 0x5 - 1.9mV/μs 0x6 - 0.94mV/μs 0x7 - 0.4mV/μs											

7.6.1.6 BUCK2_CTRL1

地址：0x06

D7	D6	D5	D4	D3	D2	D1	D0
EN_BUCK2	EN_PIN_CTRL2	EN_PIN_SELECT2	EN_ROOF_FLOOR2	EN_RDIS2	保留	BUCK2_FPWM	保留
位	字段	类型	默认值	说明			
7	EN_BUCK2	R/W	1 *	启用 BUCK2 转换器内核： 0 - BUCK2 转换器内核被禁用。 1 - BUCK2 转换器内核被启用。			
6	EN_PIN_CTRL2	R/W	1 *	为 BUCK2 启用 EN1/2 引脚控制： 0 - 仅 EN_BUCK2 位控制 BUCK2。 1 - EN_BUCK2 位和 EN1/2 引脚控制 BUCK2。			
5	EN_PIN_SELECT2	R/W	1 *	如果 EN_PIN_CTRL2 = 1，则选择用哪个 ENx 引脚控制 BUCK2： 0 - EN1 引脚 1 - EN2 引脚。			
4	EN_ROOF_FLOOR2	R/W	0	如果 EN_PIN_CTRL2 = 1，则启用 EN1/2 引脚的屋顶/底部控制： 0 - 启用/禁用 (1/0) 控制。 1 - 顶部/底部 (1/0) 控制。			
3	EN_RDIS2	R/W	1	禁用 BUCK2 时启用输出放电电阻： 0 - 禁用放电电阻。 1 - 启用放电电阻。			
2	保留	R/W	0				
1	BUCK2_FPWM	R/W	0 *	强制 BUCK2 转换器内核用 PWM 模式运行： 0 - PFM 模式及 PWM 模式之间自动转换（自动模式）。 1 - 强制 PWM (FPWM) 运行。			
0	保留	R/W	0				

7.6.1.7 BUCK2_CTRL2

地址：0x07

D7		D6		D5		D4		D3		D2		D1		D0	
保留				ILIM2[2:0]						SLEW_RATE2[2:0]					
位	字段	类型	默认值	说明											
7:6	保留	R/W	00												
5:3	ILIM2[2:0]	R/W	0x6 *	设置 BUCK2 的开关电流限制。可在运行期间随时编程： 0x2 - 2.5A 0x3 - 3.0A 0x4 - 3.5A 0x5 - 4.0A 0x6 - 4.5A 0x7 - 5.0A											
2:0	SLEW_RATE2[2:0]	R/W	0x4 *	设置 BUCK2 转换器内核（上升沿及下降沿）的输出电压压摆率： 0x0 - 30mV/μs 0x1 - 15mV/μs 0x2 - 10mV/μs 0x3 - 7.5mV/μs 0x4 - 3.8mV/μs 0x5 - 1.9mV/μs 0x6 - 0.94mV/μs 0x7 - 0.4mV/μs											

7.6.1.8 BUCK3_CTRL1

地址：0x08

D7	D6	D5	D4	D3	D2	D1	D0
EN_BUCK3	EN_PIN_CTRL3	EN_PIN_SELECT3	EN_ROOF_FLOOR3	EN_RDIS3	保留	BUCK3_FPWM	保留
位	字段	类型	默认值	说明			
7	EN_BUCK3	R/W	1 *	启用 BUCK3 转换器内核： 0 - BUCK3 转换器内核被禁用。 1 - BUCK3 转换器内核被启用。			
6	EN_PIN_CTRL3	R/W	1 *	为 BUCK3 启用 EN1/2 引脚控制： 0 - 仅 EN_BUCK3 位控制 BUCK3 1 - EN_BUCK3 位和 EN1/2 引脚控制 BUCK3。			
5	EN_PIN_SELECT3	R/W	1 *	如果 EN_PIN_CTRL3 = 1，则选择用哪个 ENx 引脚控制 BUCK3： 0 - EN1 引脚 1 - EN2 引脚。			
4	EN_ROOF_FLOOR3	R/W	0	如果 EN_PIN_CTRL3 = 1，则启用 EN1/2 引脚的屋顶/底部控制： 0 - 启用/禁用 (1/0) 控制 1 - 顶部/底部 (1/0) 控制。			
3	EN_RDIS3	R/W	1	禁用 BUCK3 时启用输出放电电阻： 0 - 禁用放电电阻。 1 - 启用放电电阻。			
2	保留	R/W	0				
1	BUCK3_FPWM	R/W	0 *	强制 BUCK3 转换器内核用 PWM 模式运行： 0 - PFM 模式及 PWM 模式之间自动转换（自动模式）。 1 - 强制 PWM (FPWM) 运行。			
0	保留	R/W	0				

7.6.1.9 BUCK3_CTRL2

地址：0x09

D7		D6		D5		D4		D3		D2		D1		D0	
保留				ILIM3[2:0]						SLEW_RATE3[2:0]					
位	字段	类型	默认值	说明											
7:6	保留	R/W	00												
5:3	ILIM3[2:0]	R/W	0x6 *	设置 BUCK3 的开关电流限制。可在运行期间随时编程： 0x2 - 2.5A 0x3 - 3.0A 0x4 - 3.5A 0x5 - 4.0A 0x6 - 4.5A 0x7 - 5.0A											
2:0	SLEW_RATE3[2:0]	R/W	0x4 *	设置 BUCK3 转换器内核（ 上升沿及下降沿 ）的输出电压压摆率： 0x0 - 30mV/μs 0x1 - 15mV/μs 0x2 - 10mV/μs 0x3 - 7.5mV/μs 0x4 - 3.8mV/μs 0x5 - 1.9mV/μs 0x6 - 0.94mV/μs 0x7 - 0.4mV/μs											

7.6.1.10 BUCK0_VOUT

地址：0x0A

D7	D6	D5	D4	D3	D2	D1	D0
BUCK0_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK0_VSET[7:0]	R/W	0x25 *	设置 BUCK0 转换器内核的输出电压（默认 800mV） 0.5V - 0.73V，10mV 步长 0x00 - 0.5 V ... 0x17 - 0.73V 0.73V - 1.4V，5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V，20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.11 BUCK0_FLOOR_VOUT

地址：0x0B

D7	D6	D5	D4	D3	D2	D1	D0
BUCK0_FLOOR_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK0_FLOOR_VSET[7:0]	R/W	0x00	使用下限状态时设置 BUCK0 转换器内核的输出电压： 0.5V - 0.73V，10mV 步长 0x00 - 0.5 V ... 0x17 - 0.73V 0.73V - 1.4V，5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V，20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.12 BUCK1_VOUT

地址：0x0C

D7	D6	D5	D4	D3	D2	D1	D0
BUCK1_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK1_VSET[7:0]	R/W	0x25 *	设置 BUCK1 转换器内核的输出电压 (默认 800mV) :0.5V - 0.73V，10mV 步长 0x00 - 0.5 V ... 0x17 - 0.73V 0.73V - 1.4V，5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V，20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.13 BUCK1_FLOOR_VOUT

地址：0x0D

D7	D6	D5	D4	D3	D2	D1	D0
BUCK1_FLOOR_VSET[7:0]							

位	字段	类型	默认值	说明
7:0	BUCK1_FLOOR_VSET[7:0]	R/W	0x00	设置 BUCK1 转换器内核在使用下限状态时的输出电压： 0.5V - 0.73V , 10mV 步长 0x00 - 0.5V ... 0x17 - 0.73V 0.73V - 1.4V , 5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V , 20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V

7.6.1.14 BUCK2_VOUT

地址：0x0E

D7	D6	D5	D4	D3	D2	D1	D0
BUCK2_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK2_VSET[7:0]	R/W	0x25 *	设置 BUCK2 转换器内核的输出电压 (默认 800mV) :0.5V - 0.73V , 10mV 步长 0x00 - 0.5 V ... 0x17 - 0.73V 0.73V - 1.4V , 5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V , 20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.15 BUCK2_FLOOR_VOUT

地址：0x0F

D7	D6	D5	D4	D3	D2	D1	D0
BUCK2_FLOOR_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK2_FLOOR_VSET[7:0]	R/W	0x00	设置 BUCK2 转换器内核在使用下限状态时的输出电压： 0.5V - 0.73V , 10mV 步长 0x00 - 0.5V ... 0x17 - 0.73V 0.73V - 1.4V , 5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V , 20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.16 BUCK3_VOUT

地址：0x10

D7	D6	D5	D4	D3	D2	D1	D0
BUCK3_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK3_VSET[7:0]	R/W	0x25 *	设置 BUCK3 转换器内核的输出电压 (默认 800mV) 0.5V - 0.73V, 10mV 步长 0x00 - 0.5 V ... 0x17 - 0.73V 0.73V - 1.4V, 5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V, 20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.17 BUCK3_FLOOR_VOUT

地址：0x11

D7	D6	D5	D4	D3	D2	D1	D0
BUCK3_FLOOR_VSET[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK3_FLOOR_VSET[7:0]	R/W	0x00	使用下限状态时设置 BUCK3 转换器内核的输出电压： 0.5V - 0.73V, 10mV 步长 0x00 - 0.5 V ... 0x17 - 0.73V 0.73V - 1.4V, 5mV 步长 0x18 - 0.735 V ... 0x9D - 1.4V 1.4V - 3.36V, 20mV 步长 0x9E - 1.42 V ... 0xFF - 3.36V			

7.6.1.18 BUCK0_DELAY

地址：0x12

D7	D6	D5	D4	D3	D2	D1	D0
BUCK0_SHUTDOWN_DELAY[3:0]				BUCK0_STARTUP_DELAY[3:0]			
位	字段	类型	默认值	说明			
7:4	BUCK0_SHUTDOWN_DELAY[3:0]	R/W	0x0 *	从 ENx 信号下降沿开始的 BUCK0 关断延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms			

位	字段	类型	默认值	说明
3:0	BUCK0_STARTUP_DELAY[3:0]	R/W	0x0 *	从 ENx 信号上升沿开始的 BUCK0 启动延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms

7.6.1.19 BUCK1_DELAY

地址：0x13

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

BUCK1_SHUTDOWN_DELAY[3:0]	BUCK1_STARTUP_DELAY[3:0]
---------------------------	--------------------------

位	字段	类型	默认值	说明
7:4	BUCK1_SHUTDOWN_DELAY[3:0]	R/W	0x0 *	从 ENx 信号下降沿开始的 BUCK1 关断延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms
3:0	BUCK1_STARTUP_DELAY[3:0]	R/W	0x0 *	从 ENx 信号上升沿开始的 BUCK1 启动延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms

7.6.1.20 BUCK2_DELAY

地址：0x14

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

BUCK2_SHUTDOWN_DELAY[3:0]	BUCK2_STARTUP_DELAY[3:0]
---------------------------	--------------------------

位	字段	类型	默认值	说明
7:4	BUCK2_SHUTDOWN_DELAY[3:0]	R/W	0x0 *	从 ENx 信号下降沿开始的 BUCK2 关断延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms
3:0	BUCK2_STARTUP_DELAY[3:0]	R/W	0x0 *	从 ENx 信号上升沿开始的 BUCK2 启动延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms

7.6.1.21 BUCK3_DELAY

地址：0x15

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

BUCK3_SHUTDOWN_DELAY[3:0]	BUCK3_STARTUP_DELAY[3:0]
---------------------------	--------------------------

位	字段	类型	默认值	说明
7:4	BUCK3_SHUTDOWN_DELAY[3:0]	R/W	0x0 *	从 ENx 信号下降沿开始的 BUCK3 关断延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms

位	字段	类型	默认值	说明
3:0	BUCK3_STARTUP_DELAY[3:0]	R/W	0x0 *	从 ENx 信号上升沿开始的 BUCK3 启动延迟： 0x0 - 0 ms 0x1 - 1 ms ... 0xF - 15 ms

7.6.1.22 复位

地址：0x16

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

保留						SW_RESET
----	--	--	--	--	--	----------

位	字段	类型	默认值	说明
7:1	保留	R/W	0000 000	
0	SW_RESET	R/W	0	软件控制式复位。当写入 1 时，寄存器复位为默认值，读取 OTP 存储器并复位 I ² C 接口。该位会自行被清除。

7.6.1.23 CONFIG

地址：0x17

D7	D6	D5	D4	D3	D2	D1	D0
保留				TDIE_WARN_LEVEL	EN2_PD	EN1_PD	EN_SPREAD_SPEC

位	字段	类型	默认值	说明
7:4	保留	R/W	0000	
3	TDIE_WARN_LEVEL	R/W	0	热警告阈值水平。 0 - 125°C 1 - 105°C
2	EN2_PD	R/W	1	选择 EN2 输入引脚上的下拉电阻器。 0 - 下拉电阻器禁用。 1 - 下拉电阻器被启用。
1	EN1_PD	R/W	1	选择 EN1 输入引脚上的下拉电阻器。 0 - 下拉电阻器禁用。 1 - 下拉电阻器被启用。
0	EN_SPREAD_SPEC	R/W	0	启用展频功能： 0 - 禁用 1 - 启用

7.6.1.24 INT_TOP

地址：0x18

D7	D6	D5	D4	D3	D2	D1	D0
INT_BUCK3	INT_BUCK2	INT_BUCK1	INT_BUCK0	TDIE_SD	TDIE_WARN	RESET_REG	I_LOAD_READY

位	字段	类型	默认值	说明
7	INT_BUCK3	R	0	指示输出 BUCK3 具备挂起中断的中断。INT_BUCK3 寄存器内指示了中断原因。当 INT_BUCK3 寄存器清零为 0x00 时，会自动清除该位。
6	INT_BUCK2	R	0	指示输出 BUCK2 具备挂起中断的中断。INT_BUCK2 寄存器内指示了中断原因。当 INT_BUCK2 寄存器清零为 0x00 时，会自动清除该位。
5	INT_BUCK1	R	0	指示输出 BUCK1 具备挂起中断的中断。INT_BUCK1 寄存器内指示了中断原因。当 INT_BUCK1 寄存器清零为 0x00 时，会自动清除该位。
4	INT_BUCK0	R	0	指示输出 BUCK0 具备挂起中断的中断。INT_BUCK0 寄存器内指示了中断原因。当 INT_BUCK0 寄存器清零为 0x00 时，会自动清除该位。
3	TDIE_SD	R/W	0	锁存状态位，指示芯片结温已超过热关断水平。如果启用了转换器内核，则它们已被禁用。如果该位处于活动状态，则无法启用转换器内核。热警告的实际状态由 TOP_STAT.TDIE_SD_STAT 位来指示。 写入 1 以清除中断。
2	TDIE_WARN	R/W	0	锁存状态位，指示芯片结温已超过热警告水平。热警告的实际状态由 TOP_STAT.TDIE_WARN_STAT 位来指示。 写入 1 以清除中断。
1	RESET_REG	R/W	0	锁存状态位，指示启动 (NRST 上升沿) 已完成，VANA 电源电压低于欠压阈值电平或主机已请求复位 (RESET.SW_RESET)。转换器内核已禁用，寄存器重置为默认值并完成正常启动过程。 写入 1 以清除中断。
0	I_LOAD_READY	R/W	0	指示负载电流测量结果在 I_LOAD_1 和 I_LOAD_2 寄存器中可供使用的锁存状态位。 写入 1 以清除中断。

7.6.1.25 INT_BUCK_0_1

地址：0x19

D7	D6	D5	D4	D3	D2	D1	D0
保留	BUCK1_PG_INT	BUCK1_SC_INT	BUCK1_ILIM_INT	保留	BUCK0_PG_INT	BUCK0_SC_INT	BUCK0_ILIM_INT

位	字段	类型	默认值	说明
7	保留	R/W	0	
6	BUCK1_PG_INT	R/W	0	指示 BUCK1 输出电压已达到电源正常阈值电平锁存状态位。写入 1 以进行清除。
5	BUCK1_SC_INT	R/W	0	指示 BUCK1 输出电压于运行期间降至 0.35V 以下或 BUCK1 输出在使能后的 1ms 内未达到 0.35V 电平的锁存状态位。写入 1 以进行清除。
4	BUCK1_ILIM_INT	R/W	0	指示输出电流限制已经激活的锁存状态位。写入 1 以进行清除。
3	保留	R/W	0	
2	BUCK0_PG_INT	R/W	0	指示 BUCK0 输出电压已达到电源正常阈值电平锁存状态位。写入 1 以进行清除。
1	BUCK0_SC_INT	R/W	0	指示 BUCK0 输出电压于运行期间降至 0.35V 以下或 BUCK0 输出在使能后的 1ms 内未达到 0.35V 电平的锁存状态位。写入 1 以进行清除。
0	BUCK0_ILIM_INT	R/W	0	指示输出电流限制已经激活的锁存状态位。写入 1 以进行清除。

7.6.1.26 INT_BUCK_2_3

地址：0x1A

D7	D6	D5	D4	D3	D2	D1	D0
保留	BUCK3_PG_INT	BUCK3_SC_INT	BUCK3_ILIM_INT	保留	BUCK2_PG_INT	BUCK2_SC_INT	BUCK2_ILIM_INT

位	字段	类型	默认值	说明
7	保留	R/W	0	
6	BUCK3_PG_INT	R/W	0	指示 BUCK3 输出电压已达到电源正常阈值电平锁存状态位。写入 1 以进行清除。
5	BUCK3_SC_INT	R/W	0	指示 BUCK3 输出电压于运行期间降至 0.35V 以下或 BUCK3 输出在使能后的 1ms 内未达到 0.35V 电平的锁存状态位。写入 1 以进行清除。
4	BUCK3_ILIM_INT	R/W	0	指示输出电流限制已经激活的锁存状态位。写入 1 以进行清除。
3	保留	R/W	0	
2	BUCK2_PG_INT	R/W	0	指示 BUCK2 输出电压已达到电源正常阈值电平锁存状态位。写入 1 以进行清除。
1	BUCK2_SC_INT	R/W	0	指示 BUCK2 输出电压于运行期间降至 0.35V 以下或 BUCK2 输出在使能后的 1ms 内未达到 0.35V 电平的锁存状态位。写入 1 以进行清除。
0	BUCK2_ILIM_INT	R/W	0	指示输出电流限制已经激活的锁存状态位。写入 1 以进行清除。

7.6.1.27 TOP_STAT

地址：0x1B

D7	D6	D5	D4	D3	D2	D1	D0
保留				TDIE_SD_STAT	TDIE_WARN_STAT	保留	

位	字段	类型	默认值	说明
7:4	保留	R	0000	
3	TDIE_SD_STAT	R	0	指示热关机状态的状态位： 0 - 芯片温度低于热关断水平。 1 - 芯片温度高于热关断水平。
2	TDIE_WARN_STAT	R	0	指示热警告状态的状态位： 0 - 芯片温度低于热警告水平。 1 - 芯片温度高于热警告水平。
1:0	保留	R	00	

7.6.1.28 BUCK_0_1_STAT

地址：0x1C

D7	D6	D5	D4	D3	D2	D1	D0
BUCK1_STAT	BUCK1_PG_STAT	保留	BUCK1_ILIM_STAT	BUCK0_STAT	BUCK0_PG_STAT	保留	BUCK0_ILIM_STAT

位	字段	类型	默认值	说明
7	BUCK1_STAT	R	0	指示 BUCK1 启用或禁用状态的状态位： 0 - BUCK1 转换器内核被禁用。 1 - BUCK1 转换器内核被启用。
6	BUCK1_PG_STAT	R	0	指示 BUCK1 输出电压有效性的状态位（原始状态）： 0 - BUCK1 输出高于电源正常阈值电平 1 - BUCK1 输出低于电源正常阈值电平。
5	保留	R	0	
4	BUCK1_ILIM_STAT	R	0	指示 BUCK1 电流限制状态的状态位（原始状态）： 0 - BUCK1 输出电流低于电流限制水平。 1 - BUCK1 输出电流限制为活动状态。
3	BUCK0_STAT	R	0	指示 BUCK0 启用或禁用状态的状态位： 0 - BUCK0 转换器内核被禁用。 1 - BUCK0 转换器内核被启用。
2	BUCK0_PG_STAT	R	0	指示 BUCK0 输出电压有效性的状态位（原始状态）： 0 - BUCK0 输出高于电源正常阈值电平。 1 - BUCK0 输出低于电源正常阈值电平。
1	保留	R	0	
0	BUCK0_ILIM_STAT	R	0	指示 BUCK0 电流限制状态的状态位（原始状态）： 0 - BUCK0 输出电流低于电流限制水平。 1 - BUCK0 输出电流限制为活动状态。

7.6.1.29 BUCK_2_3_STAT

地址：0x1D

D7	D6	D5	D4	D3	D2	D1	D0
BUCK3_STAT	BUCK3_PG_STAT	保留	BUCK3_ILIM_STAT	BUCK2_STAT	BUCK2_PG_STAT	保留	BUCK2_ILIM_STAT

位	字段	类型	默认值	说明
7	BUCK3_STAT	R	0	指示 BUCK3 启用或禁用状态的状态位： 0 - BUCK3 转换器内核被禁用。 1 - BUCK3 转换器内核被启用。
6	BUCK3_PG_STAT	R	0	指示 BUCK3 输出电压有效性的状态位（原始状态）： 0 - BUCK3 输出高于电源正常阈值电平。 1 - BUCK3 输出低于电源正常阈值电平。
5	保留	R	0	
4	BUCK3_ILIM_STAT	R	0	指示 BUCK3 电流限制状态的状态位（原始状态）： 0 - BUCK3 输出电流低于电流限制水平。 1 - BUCK3 输出电流限制为活动状态。
3	BUCK2_STAT	R	0	指示 BUCK2 启用或禁用状态的状态位： 0 - BUCK2 转换器内核被禁用。 1 - BUCK2 转换器内核被启用。
2	BUCK2_PG_STAT	R	0	指示 BUCK2 输出电压有效性的状态位（原始状态）： 0 - BUCK2 输出高于电源正常阈值电平。 1 - BUCK2 输出低于电源正常阈值电平。
1	保留	R	0	
0	BUCK2_ILIM_STAT	R	0	指示 BUCK2 电流限制状态的状态位（原始状态）： 0 - BUCK2 输出电流低于电流限制水平。 1 - BUCK2 输出电流限制为活动状态。

7.6.1.30 TOP_MASK

地址：0x1E

D7	D6	D5	D4	D3	D2	D1	D0
保留					TDIE_WARN_MASK	RESET_REG_MASK	I_LOAD_READY_MASK

位	字段	类型	默认值	说明
7:3	保留	R/W	0000 0	
2	TDIE_WARN_MASK	R/W	0 *	热警告中断的屏蔽 INT_TOP.TDIE_WARN： 0 - 生成中断。 1 - 未生成中断。 此位不影响 TOP_STAT.TDIE_WARN_STAT 状态位。
1	RESET_REG_MASK	R/W	1 *	寄存器复位中断的屏蔽 INT_TOP.RESET_REG： 0 - 生成中断。 1 - 未生成中断。
0	I_LOAD_READY_MASK	R/W	1 *	屏蔽负载电流测量就绪中断 INT_TOP.I_LOAD_READY： 0 - 生成中断。 1 - 未生成中断。

7.6.1.31 BUCK_0_1_MASK

地址：0x1F

D7	D6	D5	D4	D3	D2	D1	D0
保留	BUCK1_PG_MASK	保留	BUCK1_ILIM_MASK	保留	BUCK0_PG_MASK	保留	BUCK0_ILIM_MASK

位	字段	类型	默认值	说明
7	保留	R/W	0	
6	BUCK1_PG_MASK	R/W	1 *	屏蔽 BUCK1 电源正常中断 INT_BUCK_0_1.BUCK1_PG_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_0_1_STAT.BUCK1_PG_STAT 状态位。
5	保留	R	0	
4	BUCK1_ILIM_MASK	R/W	1 *	屏蔽 BUCK1 电流限值检测中断 INT_BUCK_0_1.BUCK1_ILIM_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_0_1_STAT.BUCK1_ILIM_STAT 状态位。
3	保留	R/W	0	
2	BUCK0_PG_MASK	R/W	1 *	屏蔽 BUCK0 电源正常中断 INT_BUCK_0_1.BUCK0_PG_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_0_1_STAT.BUCK1_PG_STAT 状态位。
1	保留	R	0	
0	BUCK0_ILIM_MASK	R/W	1 *	屏蔽 BUCK0 电流限值检测中断 INT_BUCK_0_1.BUCK0_ILIM_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_0_1_STAT.BUCK1_ILIM_STAT 状态位。

7.6.1.32 BUCK_2_3_MASK

地址：0x20

D7	D6	D5	D4	D3	D2	D1	D0
保留	BUCK3_PG_MASK	保留	BUCK3_ILIM_MASK	保留	BUCK2_PG_MASK	保留	BUCK2_ILIM_MASK

位	字段	类型	默认值	说明
7	保留	R/W	0	
6	BUCK3_PG_MASK	R/W	1 *	屏蔽 BUCK3 电源正常中断 INT_BUCK_2_3.BUCK3_PG_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_2_3_STAT.BUCK3_PG_STAT 状态位。
5	保留	R	0	
4	BUCK3_ILIM_MASK	R/W	1 *	屏蔽 BUCK3 电流限值检测中断 INT_BUCK_2_3.BUCK3_ILIM_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_2_3_STAT.BUCK3_ILIM_STAT 状态位。
3	保留	R/W	0	
2	BUCK2_PG_MASK	R/W	1 *	屏蔽 BUCK2 电源正常中断 INT_BUCK_2_3.BUCK2_PG_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_2_3_STAT.BUCK1_PG_STAT 状态位。

位	字段	类型	默认值	说明
1	保留	R	0	
0	BUCK2_ILIM_MASK	R/W	1 *	屏蔽 BUCK2 电流限值检测中断 INT_BUCK_2_3.BUCK2_ILIM_INT : 0 - 生成中断。 1 - 未生成中断。 该位不影响 BUCK_2_3_STAT.BUCK1_ILIM_STAT 状态位。

7.6.1.33 SEL_I_LOAD

地址：0x21

D7	D6	D5	D4	D3	D2	D1	D0
保留						LOAD_CURRENT_BUCK_SELECT[1:0]	
位	字段	类型	默认值	说明			
7:2	保留	R/W	00 0000				
1:0	LOAD_CURRENT_BUCK_SELECT[1:0]	R/W	0x0	在所选转换器内核上开始电流测量： 0x0 - BUCK0 0x1 - BUCK1 0x2 - BUCK2 0x3 - BUCK3 写入该寄存器后开始测量。			

7.6.1.34 I_LOAD_2

地址：0x22

D7	D6	D5	D4	D3	D2	D1	D0
保留						BUCK_LOAD_CURRENT[9:8]	
位	字段	类型	默认值	说明			
7:2	保留	R	00 0000				
1:0	BUCK_LOAD_CURRENT[9:8]	R	0x0	该寄存器描述了所选转换器内核上平均负载电流的 2 个 MSB 位，分辨率为 20mA/LSB，最大电流为 20A。			

7.6.1.35 I_LOAD_1

地址：0x23

D7	D6	D5	D4	D3	D2	D1	D0
BUCK_LOAD_CURRENT[7:0]							
位	字段	类型	默认值	说明			
7:0	BUCK_LOAD_CURRENT[7:0]	R	0x0	该寄存器描述了所选转换器内核上平均负载电流的 8 个 LSB 位，分辨率为 20mA/LSB，最大电流为 20A。			

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

LP8758-EA 专为由需要多个电源轨的 2.5V 至 5.5V 输入电源供电的应用而设计。该器件提供四个降压转换器。所有降压转换器均支持通过 I²C 接口进行动态电压调节，以实现出色的节能。四个输出电压轨的电源时序是可编程的。

8.2 典型应用

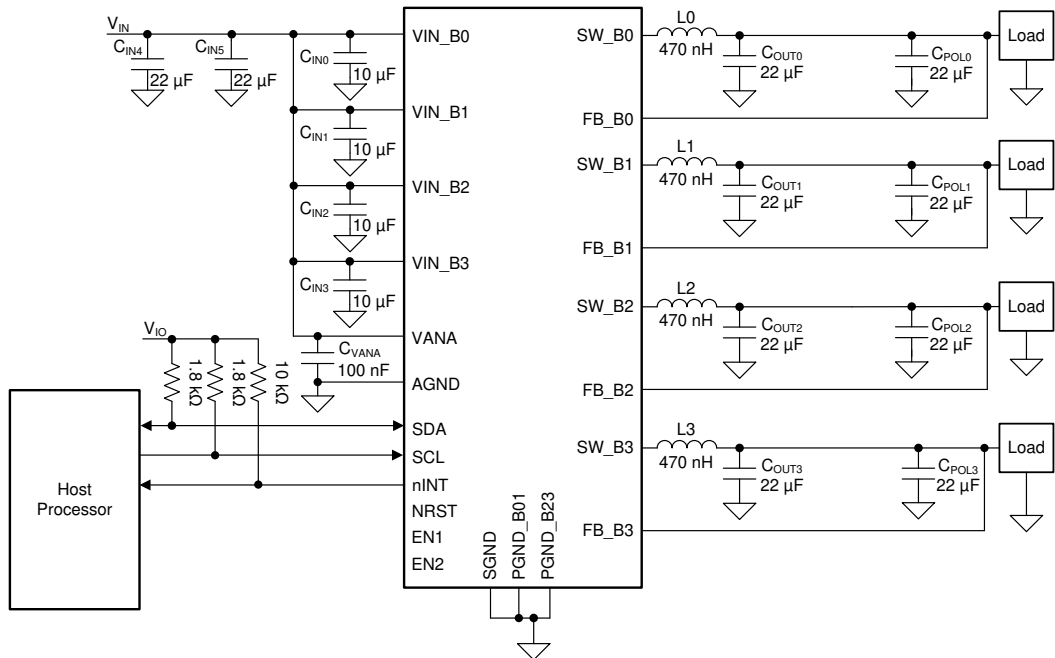


图 8-1. LP8758-EA 典型应用电路

8.2.1 设计要求

表 8-1. 设计参数

设计参数	示例值
输入电压	3.3V
输出电压	1000mV、1200mV、1800mV 和 2500mV
转换器工作模式	自动模式 (PWM-PFM)
最大负载电流	1.5A、2.25A、3A 和 3A
电感器电流限制	2.5A、3.5A、4.5A 和 4.5A

8.2.2 详细设计过程

LP8758-EA 器件的性能在很大程度上取决于设计印刷电路板 (PCB) 时的谨慎程度。强烈建议使用低电感和低串联电阻陶瓷电容器，同时正确接地至关重要。必须注意对电源进行去耦。必须靠近器件并在电源和接地引脚之间连接去耦电容器，以支持在开关 MOSFET 打开期间从系统电源轨获取的高峰值电流。保持输入和输出迹线尽可能

短，因为迹线电感、电阻和电容很容易成为性能限制因素。单独的电源引脚 VIN_Bx 未在内部连接在一起。VIN_Bx 电源连接线必须在封装外部通过电源平面结构连接在一起。

8.2.2.1 应用元件

8.2.2.1.1 电感器选型

必须考虑电感器的直流偏置电流特性。不同制造商遵循不同的饱和电流额定值规格，因此必须注意细节。在电感器选择过程中，应要求制造商提供直流偏置曲线。确保良好性能的最小有效电感值为在最大负载电流下的 $0.33 \mu\text{H}$ ，该电流在电感器的的工作温度范围内。电感器的直流电阻必须小于 0.05Ω ，以便在高电流条件下实现良好的效率。电感器交流损耗（电阻）也会影响转换效率。开关频率下的较高 Q 因数通常在轻负载到中负载时提供最佳的效率。请参阅表 8-2。首选屏蔽电感器，因为它们辐射的噪声较少。

表 8-2. 建议的电感器

制造商	器件型号	VALUE (μH)	尺寸 L × W × H (mm)	DCR ($\text{m}\Omega$)
MURATA	DFE201610E-R47M=P2	0.47	2 × 1.6 × 1	26 (典型值), 32 (最大值)
TDK	VLS252010HBX-R47M	0.47	2.5 × 2 × 1	29 (典型值), 35 (最大值)
TDK	TFM2016GHM-0R47M	0.47	2 × 1.6 × 1	46 (最大值)
TOKO (东光)	DFE322512C R47	0.47	3.2 × 2.5 × 1.2	21 (典型值), 31 (最大值)

8.2.2.1.2 输入电容器选型

$10 \mu\text{F}$ 、6.3V 的陶瓷输入电容器足够满足大多数应用的要求。将电源输入电容器尽可能靠近器件的 VIN_Bx 引脚及 PGND_Bx 引脚放置。可以使用更大的值或更高的额定电压来改善输入电压滤波。使用 X7R 或 X5R 类型；请勿使用 Y5V 或 F。选择 0402 等外壳尺寸时，必须考虑陶瓷电容器的直流偏置特性。假设系统电源轨上的所有电源引脚至少有通用的 $22 \mu\text{F}$ 额外电容，则在最大输入电压直流偏置（包括容差）和整个环境温度范围内，每个降压输入的确保良好性能的最小有效输入电容为每个降压输入的 $1.9 \mu\text{F}$ 。请参阅表 8-3。

输入滤波电容器在每个周期的前半部分向高侧 FET 开关提供电流并减小施加在输入电源上的电压纹波。陶瓷电容器的低等效串联电阻 (ESR) 可提供输入电压尖峰（由该快速变化的电流导致）的最佳噪声滤波。选择具有足够纹波电流额定值的输入滤波电容器。

VANA 输入用于为器件中模拟和数字电路供电。有关 VANA 输入电源滤波，请参阅表 8-4 中的建议元件。

表 8-3. 建议的电源输入电容器 (X5R 电介质)

制造商	器件型号	值	外壳尺寸	尺寸 L × W × H (mm)	额定电压 (V)
Murata	GRM188R60J106ME47	$10 \mu\text{F}$ (20%)	0603	1.6 × 0.8 × 0.8	6.3

表 8-4. 建议的 VANA 电源滤波元件

制造商	器件型号	值	外壳尺寸	尺寸 L × W × H (mm)	额定电压 (V)
Samsung	CL03A104KP3NNNC	100nF (10%)	0201	0.6 × 0.3 × 0.3	10
Murata	GRM033R61A104KE84	100nF (10%)	0201	0.6 × 0.3 × 0.3	6.3

8.2.2.1.3 输出电容器选型

使用 X7R 或 X5R 型陶瓷电容器；请勿使用 Y5V 或 F。必须考虑陶瓷电容器的直流偏置电压特性。直流偏置特性因制造商而异，在电容器选择过程中，应要求它们提供直流偏置曲线。输出滤波电容器可以使用从电感器到负载的电流变得平滑，有助于在瞬态负载变化期间保持稳定的输出电压，并降低输出电压纹波。必须选择这些具有足够电容值和足够低的 ESR 和 ESL 的电容器来执行这些功能。可确保良好性能的最小有效输出电容是在输出电压直流偏置下每个输出电压轨 $10 \mu\text{F}$ （包括容差以及在环境温度范围内）。

输出电压纹波是由输出电容器的充电和放电及其 R_{ESR} 导致的。 R_{ESR} 取决于频率（也取决于温度）；确保用于选择过程的值处于器件的开关频率。请参阅表 8-5。

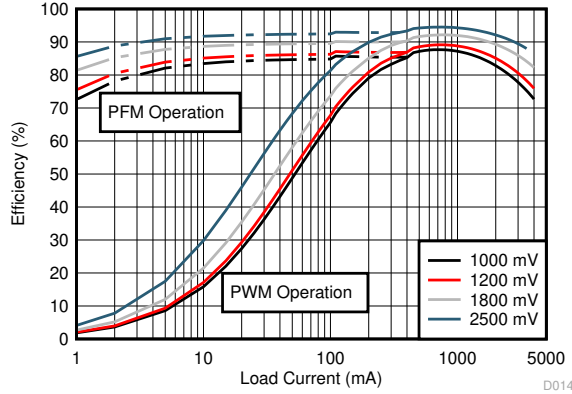
较高的输出电容可改善负载阶跃行为并降低输出电压纹波和降低 PFM 开关频率。对于大多数应用，适合每个电压轨使用一个 $22\ \mu\text{F}$ 0603 电容器作为 C_{OUT} 。可以添加一个负载点 (POL) 电容 C_{POL} ，如图 8-1 中所示。虽然转换器的回路补偿可以编程为适应几乎数百微法拉的 C_{OUT} ，但 C_{OUT} 最好小于 $50\ \mu\text{F}$ 。选择高于该值不一定会有任何益处。注意：输出电容器可能是输出电压斜坡的限制因素，对于非常大 ($> 100\ \mu\text{F}$) 的输出电容器尤其如此。对于大输出电容器，由于输出电容中存储的能量较高，因此在电压转换时，输出电压可能会比编程的斜坡速率慢。另外，启动时，将输出电容器充电至目标值所需的时间可能更长。关断时，输出电容器通过内部放电电阻器进行放电，由于时间常数增大，需要更多时间来使 V_{OUT} 稳定。

表 8-5. 建议的输出电容器 (X5R 电介质)

制造商	器件型号	值	外壳尺寸	尺寸 L × W × H (mm)	额定电压 (V)
Samsung	CL10A226MP8NUNE	$22\ \mu\text{F}$ (20%)	0603	$1.6 \times 0.8 \times 0.8$	10
Murata	GRM188R60J226MEA0	$22\ \mu\text{F}$ (20%)	0603	$1.6 \times 0.8 \times 0.8$	6.3

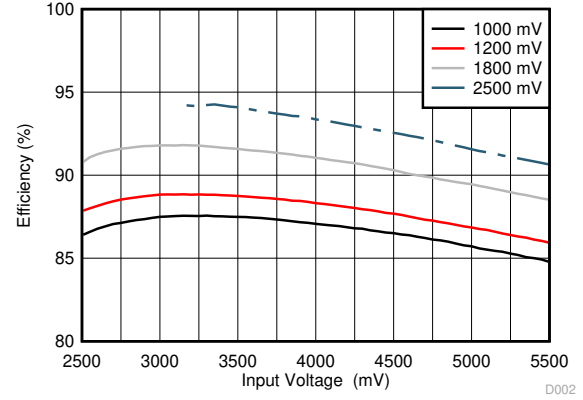
8.2.3 应用曲线

测量是使用典型的应用设置完成的，连接如图 8-1 所示。图形可能不会反映 OTP 默认设置。除非另有说明： $V_{IN} = 3.7V$ 、 $V_{(NRST)} = 1.8V$ 、 $T_A = 25^{\circ}C$ 、 $f_{SW} = 3MHz$ 、 $L = 470nH$ (TDK VLS252010HBX-R47M)、 $I_{LIM FWD}$ 设置为最大值 5A。



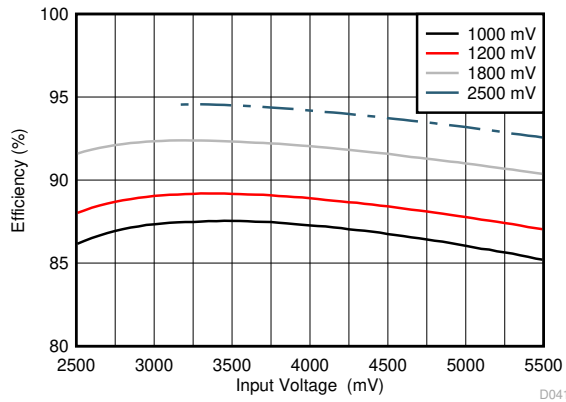
$V_{IN} = 3.7V$
 V_{OUT} 设置 = 1000mV、1200mV、1800mV 和 2500mV

图 8-2. 效率与负载电流间的关系



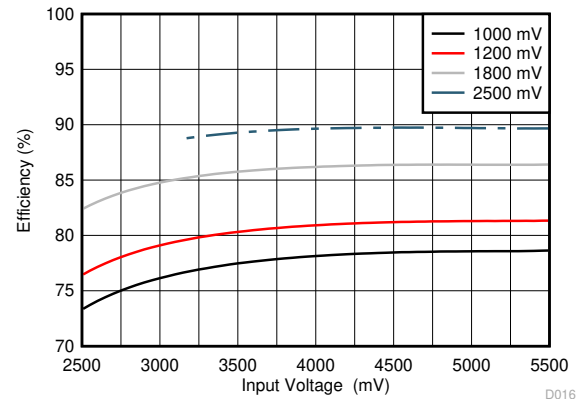
负载 = 100mA
 V_{OUT} 设置 = 1000mV、1200mV、1800mV 和 2500mV

图 8-3. PFM 模式下效率与输入电压间的关系



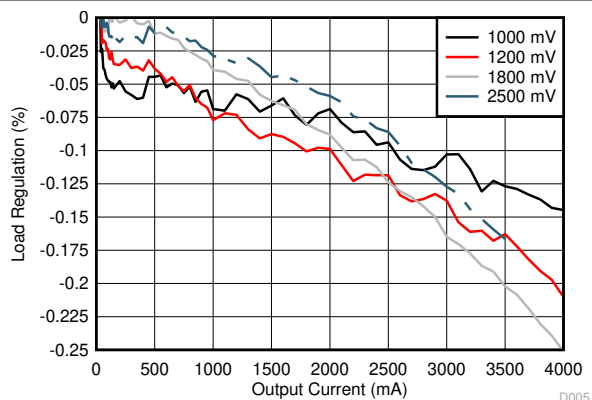
负载 = 1A
 V_{OUT} 设置 = 1000mV、1200mV、1800mV 和 2500mV

图 8-4. PWM 模式下效率与输入电压间的关系



负载 = 3A
 V_{OUT} 设置 = 1000mV、1200mV、1800mV 和 2500mV

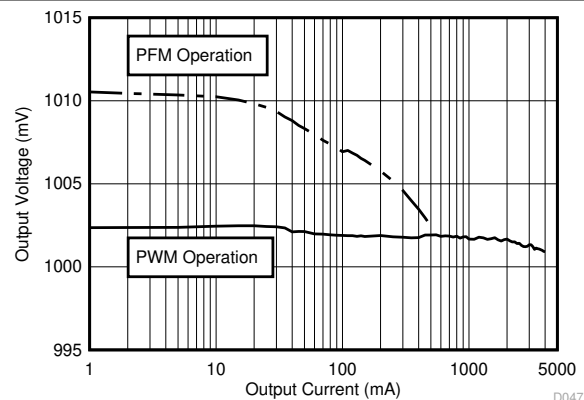
图 8-5. PWM 模式下效率与输入电压间的关系



零负载所导致的输出电压变化 (%)

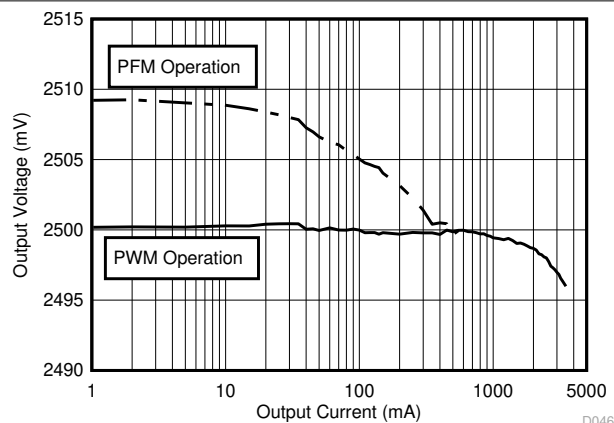
V_{OUT} 设置 = 1000mV、1200mV、1800mV 和 2500mV

图 8-6. PWM 模式下的直流负载调节



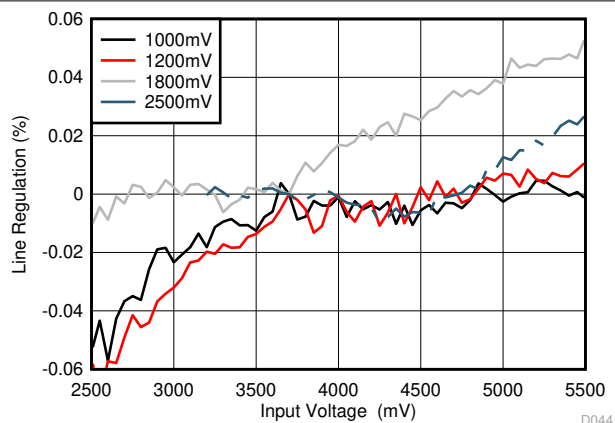
V_{OUT} 设置 = 1000mV

图 8-7. PWM-PFM 模式下输出电压与负载电流间的关系



V_{OUT} 设置 = 2500mV

图 8-8. PWM-PFM 模式下输出电压与负载电流间的关系

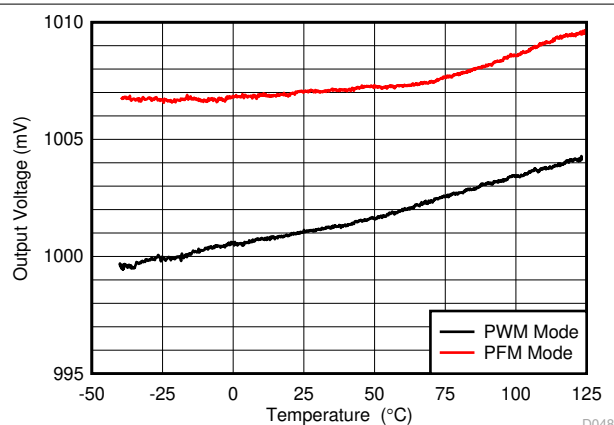


输出电压相对于 $V_{IN} = 3.7V$ (%) 的变化

负载 = 1A

V_{OUT} 设置 = 1000mV、1200mV、1800mV 和 2500mV

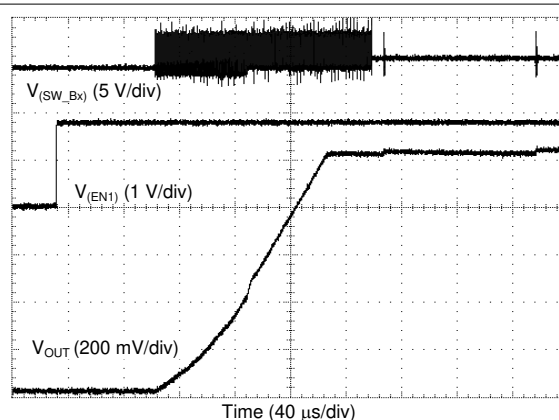
图 8-9. PWM 模式下的直流线性调节



V_{OUT} 设置 = 1000mV

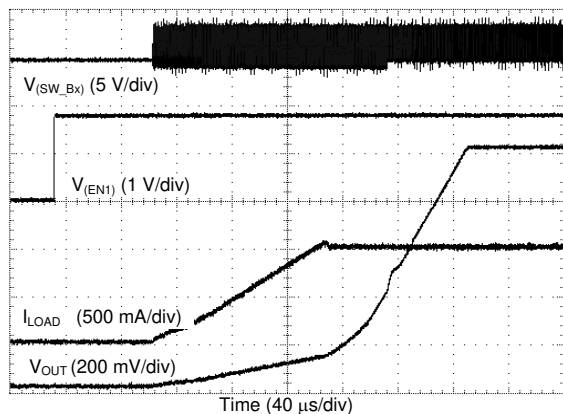
负载 = 1A (PWM 模式) 和 100mA (PFM 模式)

图 8-10. 输出电压与温度间的关系



负载 = 0A

图 8-11. 通过 EN1 启动



负载 = 1A

图 8-12. 通过 EN1 启动

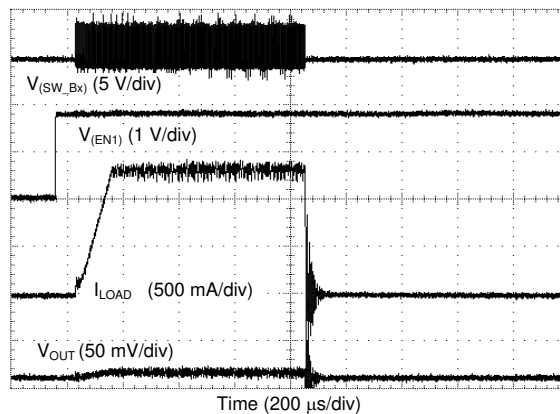
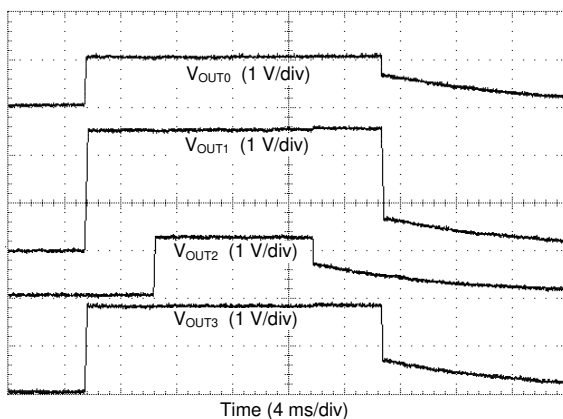


图 8-13. 通过输出短路启动

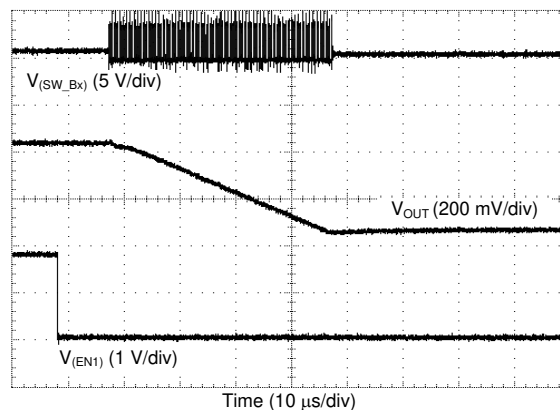


负载 = 0A

启用和禁用延迟 = 默认值

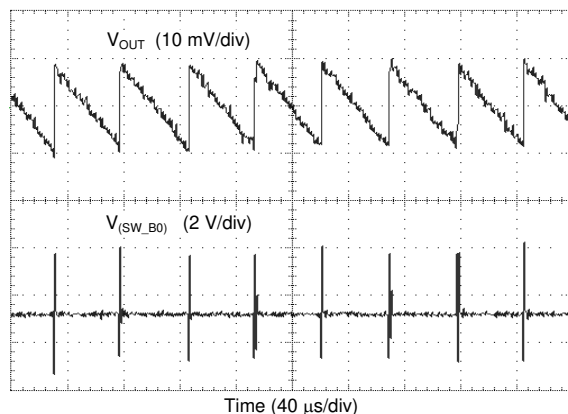
V_OUT 设置 = 默认值

图 8-14. V_OUT0,1,2,3 : 使用默认寄存器设置 (由 EN1 触发) 来进行启动和关断。



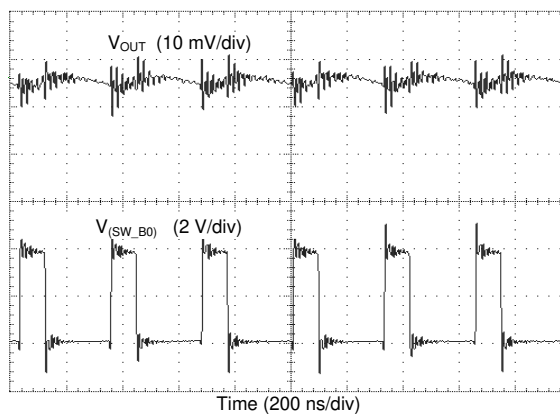
负载 = 0A

图 8-15. 通过 EN1 关断



负载 = 10mA

图 8-16. 输出电压纹波, PFM 模式



负载 = 200mA

图 8-17. 输出电压纹波, 强制 PWM 模式

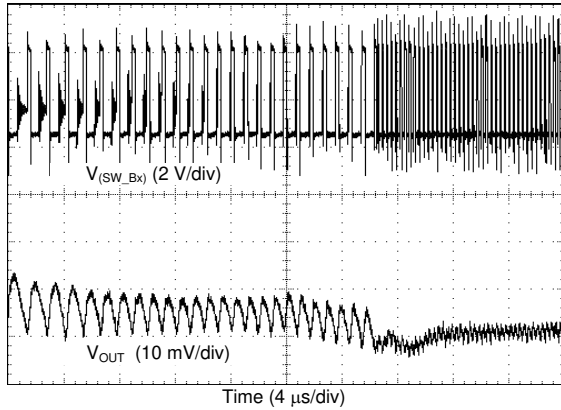


图 8-18. 从 PFM 至 PWM 模式的瞬态

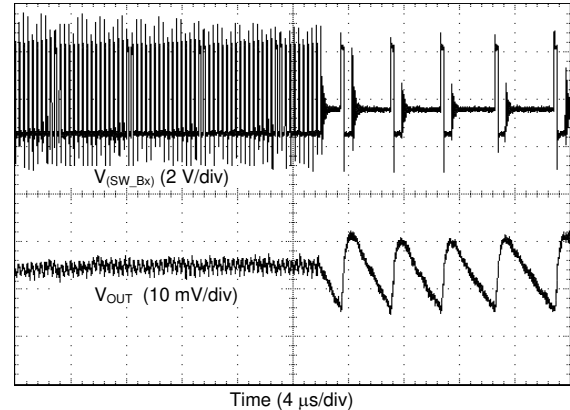
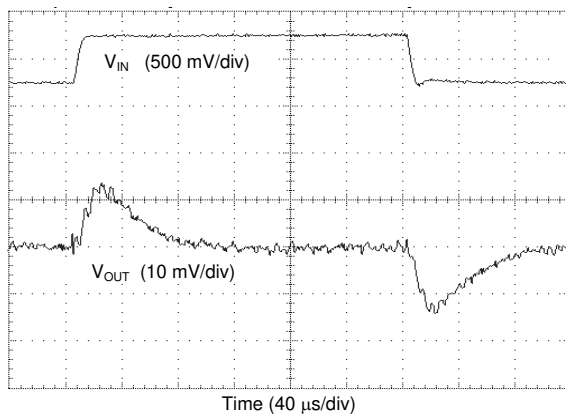
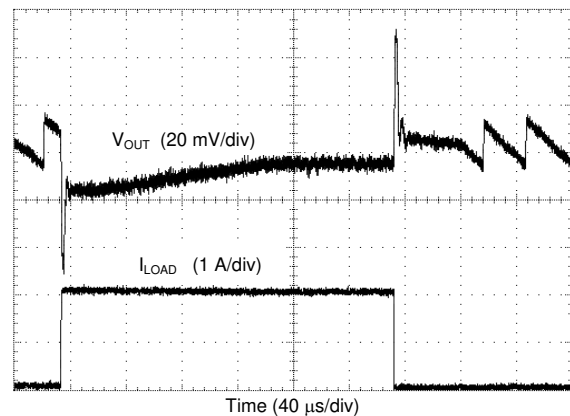


图 8-19. 从 PWM 至 PFM 模式的瞬态



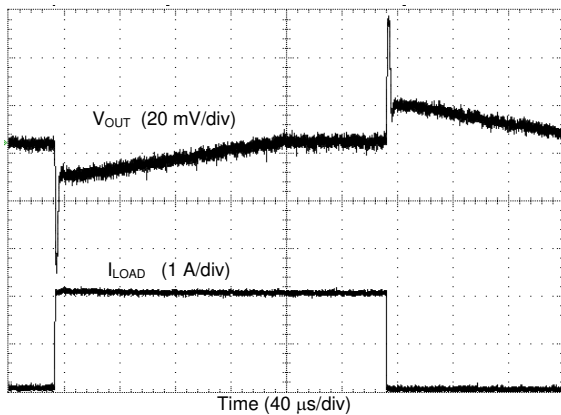
负载 = 4A $V_{OUT} = 1000\text{mV}$
 V_{IN} 步进 3.3V \leftrightarrow 3.8V, $T_R = T_F = 10\mu\text{s}$

图 8-20. 瞬态线路响应



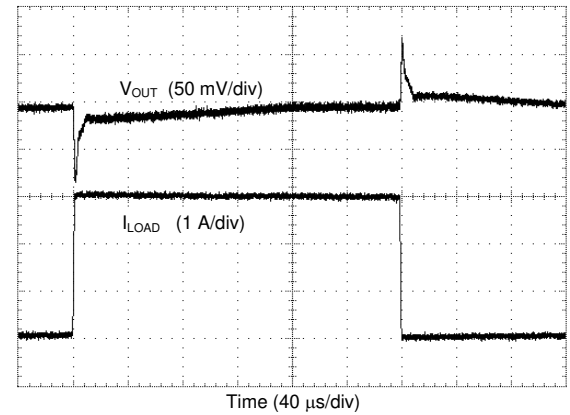
负载 = 0 A \rightarrow 2 A \rightarrow 0 A $T_R = T_F = 400\text{ns}$ $V_{OUT} = 1\text{V}$

图 8-21. 瞬态负载步进响应，自动模式



负载 = 0 A \rightarrow 2 A \rightarrow 0 A $T_R = T_F = 400\text{ns}$ $V_{OUT} = 1\text{V}$

图 8-22. 瞬态负载阶跃响应，强制 PWM 模式



负载 = 1 A \rightarrow 4 A \rightarrow 1 A $T_R = T_F = 1\mu\text{s}$ $V_{OUT} = 1\text{V}$

图 8-23. 瞬态负载阶跃响应，强制 PWM 模式

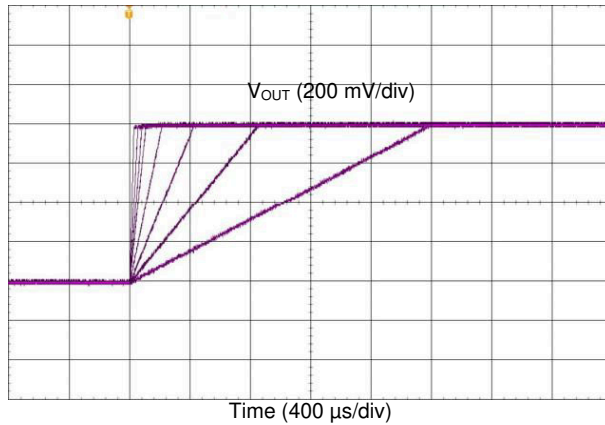


图 8-24. V_{OUT} 从 0.6V 转换到 1.4V，具有不同的压摆率设置

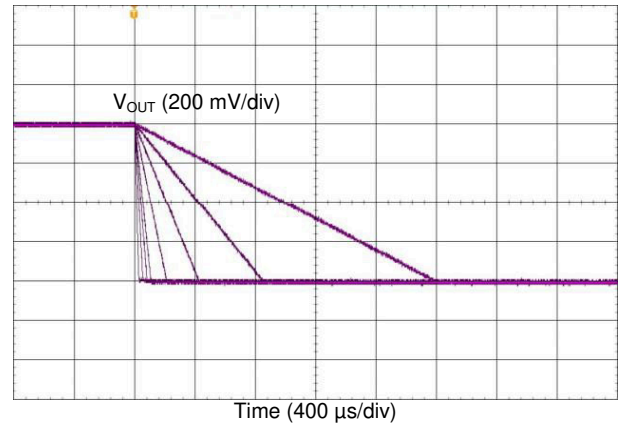


图 8-25. V_{OUT} 从 1.4V 转换到 0.6V，具有不同的压摆率设置

8.3 电源相关建议

器件可在 2.5V 到 5.5V 的输入电压范围内运行。此输入电源必须经过良好调节，即使在负载过渡条件下，也能承受最大输入电流并保持稳定的电压而不会出现电压降。为了避免错误的 UVLO 故障触发，输入电源轨的电阻必须足够低，以使输入电流瞬态不会导致 LP8758-EA 供电电压下降过多。如果输入电源距离 LP8758-EA 超过几英寸，那么除了陶瓷旁路电容器之外可能还需要额外的大容量电容。

8.4 布局

8.4.1 布局指南

LP8758-EA 的高频率和大开关电流使布局选择变得至关重要。只有在精心设计和布局的情况下，才能实现良好的电源效果。布局会影响噪声拾取和产生，并可能导致性能良好且结果低于预期。由于每个转换器内核的输出电流范围为毫安至 4A，良好的电源布局比大多数通用 PCB 设计要困难得多。以下步骤应作为参考，以确保设备稳定，并在其预期的工作电压和电流范围内保持适当的电压和电流调节。

1. 将 C_{IN} 放置在尽可能靠近 V_{IN_Bx} 引脚和 $PGND_Bxx$ 引脚的位置。对 V_{IN} 采用宽而粗布线，以避免 IR 压降。输入电容器正节点和 LP8758-EA V_{IN_Bx} 引脚之间的布线以及输入电容器负节点和电源 $PGND_Bxx$ 引脚之间的布线必须尽可能短。输入电容为开关转换器提供低阻抗电压源。连接电感是本地去耦电容器的最重要参数 - 这些布线上的寄生电感必须尽可能小，以便器件正常运行。
2. 由 L_x 和 C_{OUTx} 组成的输出滤波器将 SW_Bx 上的开关信号转换成无噪声输出电压。必须将其放置在尽可能靠近器件的位置，使开关节点保持较小，以实现出色的 EMI 行为。在器件的输出电容器与负载（或负载的输入电容器）之间的布线应直接且宽，以避免由于 IR 压降而产生损耗。
3. 模拟块（VANA 和 AGND）的输入必须与噪声信号隔离。将 VANA 直接连接到安静的系统电压节点，并将 AGND 连接到一个没有发生 IR 压降的安静接地点。将去耦电容器尽可能靠近 VANA 引脚放置。VANA 必须连接至与 V_{IN_Bx} 引脚相同的电源节点。
4. 如果负载支持远程电压感测，请将器件的反馈引脚 FB_Bx 连接到负载上的相应感测引脚。感测线路易受噪声的影响。它们必须远离 $PGND_Bxx$ 、 V_{IN_Bx} 及 SW_Bx 等噪声信号以及 I^2C 等高带宽信号。通过保持检测线路短且直接，避免电容耦合和电感耦合。在干扰小的层中布线。如果可能，通过电压或接地层将它们与噪声信号隔离。
5. $PGND_Bxx$ 、 V_{IN_Bx} 及 SW_Bx 必须布置在厚层上。它们不得环绕无法承受来自噪声 $PGND_Bxx$ 、 V_{IN_Bx} 及 SW_Bx 的干扰的内部信号层。

由于该转换器的封装较小且整体解决方案尺寸较小，因此 PCB 布局的热性能非常重要。许多取决于系统的问题（如热耦合、空气流量、添加的散热器和对流表面）以及其他发热元件的存在会影响给定元件的功率耗散限制。适当的 PCB 布局（侧重于热性能）可以降低裸片温度。宽功率布线能够吸收耗散的热量。在具有不同层过孔的多

层 PCB 设计中，这可以得到进一步改进。这会降低结至环境 ($R_{\theta JA}$) 和结至电路板 ($R_{\theta JB}$) 的热阻，从而降低器件结温 T_J 。强烈建议在产品初始过程中，使用热建模分析软件执行仔细的系统级 2D 或完整 3D 动态热分析。

8.4.2 布局示例

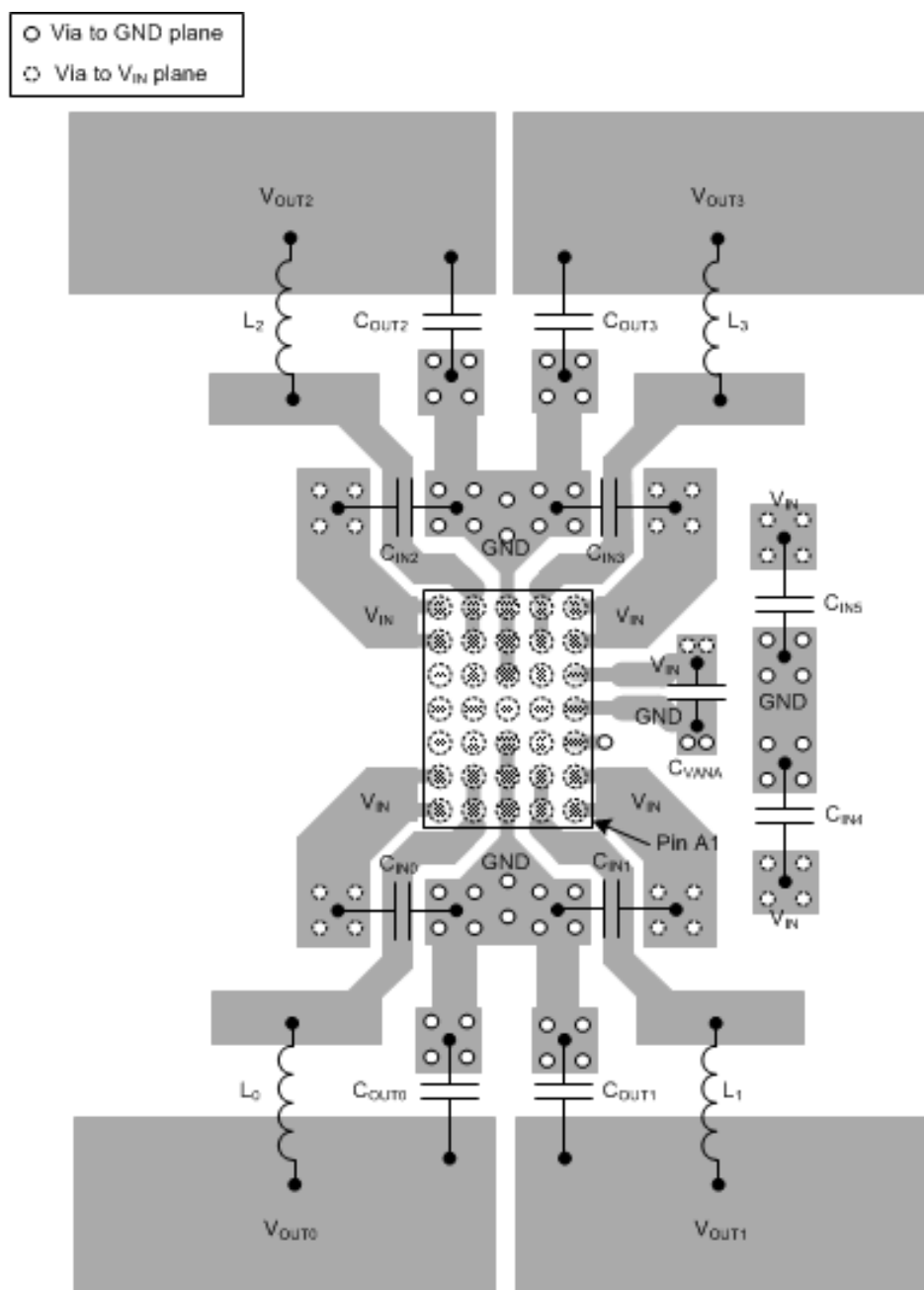


图 8-26. LP8758-EA 电路板布局

9 器件和文档支持

9.1 器件支持

9.2 文档支持

9.2.1 相关文档

欲查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，[DSBGA 晶圆级芯片级封装 应用手册](#)
- 德州仪器 (TI)，[使用 LP8758EVM 评估模块 用户指南](#)

9.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (April 2021) to Revision A (November 2025)	Page
• 添加了器件比较表.....	3
• 更正了 BUCK1_VSET 的默认值.....	34
• 更正了 BUCK2_VSET 的默认值.....	35
• 更正了 BUCK3_VSET 的默认值.....	36

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LP8758A2EAYFFR	Active	Production	DSBGA (YFF) 35	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 105	LP8758A2EA
LP8758A2EAYFFR.A	Active	Production	DSBGA (YFF) 35	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 105	LP8758A2EA

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LP8758A2EAYFFR	DSBGA	YFF	35	3000	180.0	8.4	2.28	3.03	0.74	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS

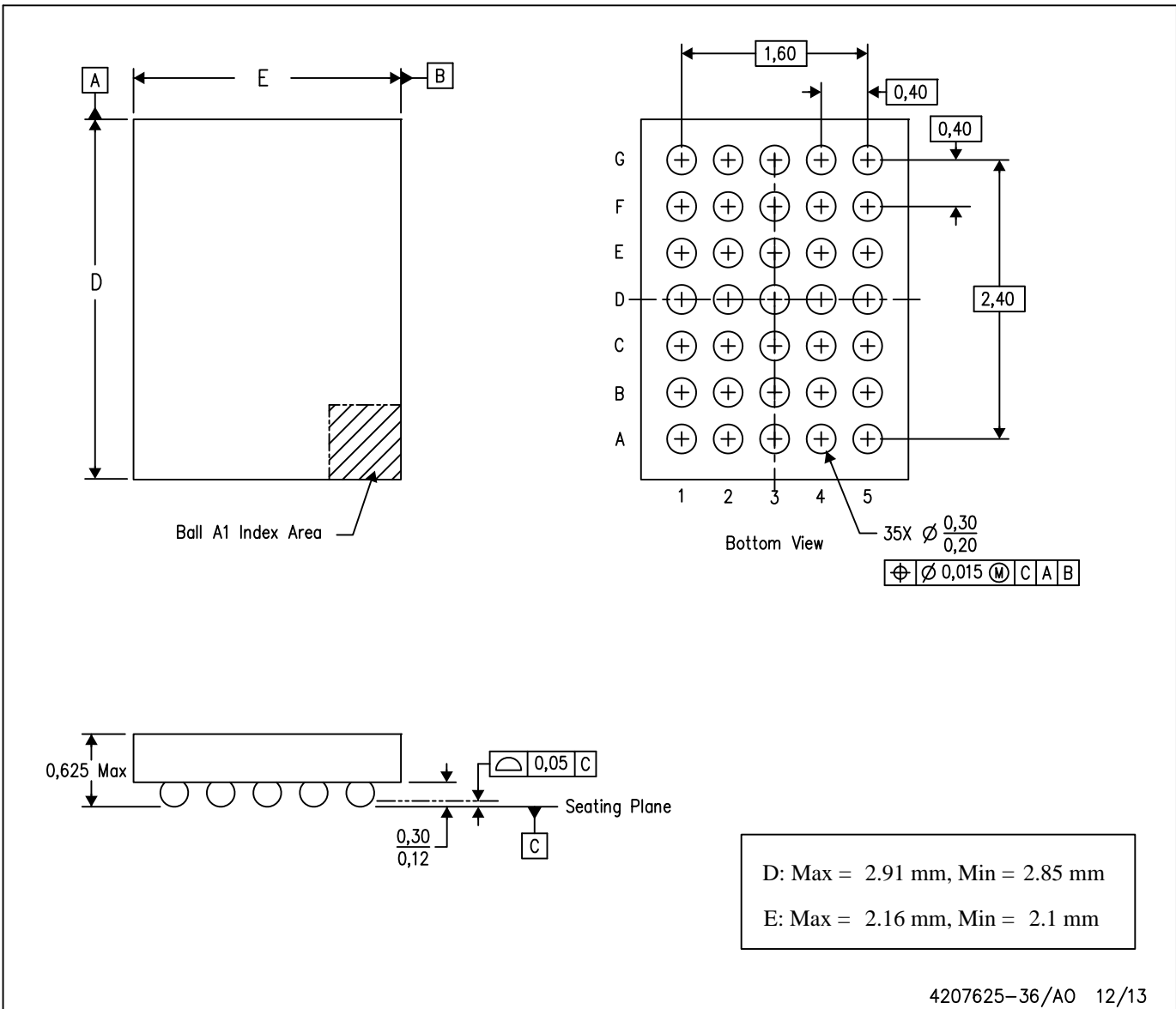


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LP8758A2EAYFFR	DSBGA	YFF	35	3000	182.0	182.0	20.0

YFF (R-XBGA-N35)

DIE-SIZE BALL GRID ARRAY



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. NanoFree™ package configuration.

NanoFree is a trademark of Texas Instruments.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月