OPA27、OPA37 超低噪声精密运算放大器

1 特性

- 低噪声：3nV/ √Hz
- 高带宽：
  - OPA27：8MHz，2.3V/ μ s
  - OPA37：33MHz，10V/ μ s
- 高 CMRR：138dB
- 高开环增益：160dB
- 低偏移电压：100μV（最大值）
- 单通道、双通道和四通道版本

2 应用

- 精密仪表
- 数据采集
- 测试设备
- 专业音频设备
- 传感器放大器
- 抗辐射加固设备

3 说明

OPA27 和 OPA37 系列运算放大器兼有低噪声、宽带宽和高精度，因此非常适合需要出色交流和精密直流性能的应用。

OPA27 是单位增益稳定型放大器，具有高压摆率 (3.4V/ μ s) 和宽带宽 (8MHz)。OPA37 针对 5 倍或更大的闭环增益进行了优化，并提供更高的速度以及 11V/μs 压摆率和 33MHz 带宽。

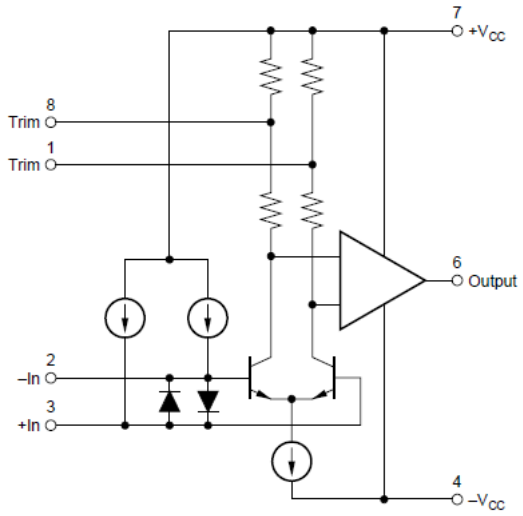
OPA27 和 OPA37 系列运算放大器非常适合专业音频设备。此外，得益于低静态电流和低成本，此类运算放大器非常适合需要高精度的便携式应用。

OPA27 和 OPA37 采用 DIP-8 和 SO-8 封装。

器件信息

器件型号	通道数	封装(1)
OPA27、OPA37	单通道	P（PDIP，8）
		D（SOIC，8）

(1) 有关所有可用封装，请参阅 节 9。



功能方框图

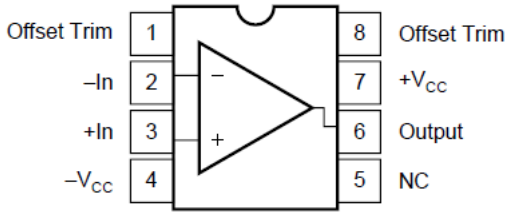
本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....3
5.1 绝对最大额定值.....3
5.2 电气特性 OPA27.....4
5.3 电气特性：OPA37.....5
5.4 典型特性.....6
6 应用和实施.....16
6.1 应用信息.....16
6.2 典型应用.....18
7 器件和文档支持.....23
7.1 接收文档更新通知.....23
7.2 支持资源.....23
7.3 商标.....23
7.4 静电放电警告.....23
7.5 术语表.....23
8 修订历史记录.....23
9 机械、封装和可订购信息.....24

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能



注意：NC = 无连接。

图 4-1. D 封装，8 引脚 DIP 和 P 封装，8 引脚 SOIC（俯视图）

表 4-1. 引脚功能：OPA227 和 OPA228

引脚		类型	说明
编号	名称		
1	失调修整	输入	输入偏移电压修整（不使用时保持悬空）
2	-In	输入	反相输入
3	+In	输入	非反相输入
4	V-	—	负（最低）电源
5	NC	—	未进行内部电路连接（可以悬空）
6	输出	输出	输出
7	V+	—	正（最高）电源
8	失调修整	—	输入偏移电压修整（不使用时保持悬空）

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_S	单电源电压，V_S = (V+) – (V–)		8	36	V
	双电源电压，V_S = (V+) – (V–)		±4	±18	
	信号输入引脚	电压	(V–) – 0.7	(V+) + 0.7	V
		电流		20	mA
I_{SC}	输出短路(2)		持续		
T_A	工作温度		-40	+85	°C
T_J	结温			150	°C
T_{stg}	贮存温度		-65	+150	°C

Copyright © 2026 Texas Instruments Incorporated

5.2 电气特性 OPA27

T_A = +25°C，V_S = ±5V 至 ±15V，V_{CM} = V_{OUT} = V_S / 2 且 R_L = 10kΩ 连接至 V_S / 2（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
偏移电压							
V_{OS}	输入偏移电压				±5	±100	μV
dV_{OS}/dT	输入偏移电压漂移		T_A = -40°C 至 +85°C		±0.3	±2	μV/°C
PSRR	电源抑制比	V_S = ±4V 至 ±18V			±0.5	±2	μV/V
			T_A = -40°C 至 +85°C			±2	
	长期漂移				0.2		μV/mo
	通道分离（双通道、四通道）	DC			0.2		μV/V
		f = 1kHz，R_L = 5kΩ			110		dB
输入偏置电流							
I_B	输入偏置电流				±2.5	±10	nA
I_{OS}	输入偏移电流				±2.5	±10	nA
噪声							
	输入电压噪声	f = 0.1Hz 至 10Hz			90		nV_{PP}
					15		nV_{RMS}
e_n	输入电压噪声密度	f = 10Hz			3.5		$nV/\sqrt{Hz}$
		f = 100Hz			3		
		f = 1kHz			3		
i_n	输入电流噪声密度	f = 1kHz			0.4		$pA/\sqrt{Hz}$
输入电压							
V_{CM}	共模电压			(V–) + 2		(V+) – 2	V
CMRR	共模抑制比	(V–) + 2V < V_{CM} < (V+) – 2V		120	138		dB
输入阻抗							
	差动				10 || 12		MΩ || pF
	共模	V_{CM} = (V–) + 2V 至 (V+) – 2V			1 || 3		GΩ || pF
开环增益							
A_{OL}	开环电压增益	(V–) + 2V < V_O < (V+) – 2V		132	160		dB
		(V–) + 3.5V < V_O < (V+) – 3.5V，R_L = 600Ω		132	160		
频率响应							
GBW	单位增益带宽				8		MHz
SR	压摆率				3.4		V/μs
	趋稳时间	G = 1，10V 阶跃，C_L = 100pF	达 0.1%		5		μs
			达 0.01%		5.6		
	过载恢复时间	V_{IN} × G = V_S			1.3		μs
THD+N	总谐波失真 + 噪声	G = 1，f = 1kHz，V_O = $3.5V_{RMS}$			0.00005		%
输出							
	电压输出	T_A = -40°C 至 +85°C		(V–) + 2		(V+) + 2	V
			R_L = 600Ω	(V–) + 3.5		(V+) + 3.5	V
I_{SC}	短路电流				±45		mA
C_{LOAD}	容性负载驱动			请参阅“典型特性”			
Z_O	开环输出阻抗	f = 1MHz			27		Ω
电源							
I_Q	每个放大器的静态电流	I_O = 0A			±3.7	±3.8	mA

Copyright © 2026 Texas Instruments Incorporated

5.3 电气特性：OPA37

T_A = +25°C，V_S = ±5V 至 ±15V，V_{CM} = V_{OUT} = V_S / 2 且 R_L = 10kΩ 连接至 V_S / 2（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
偏移电压							
V_{OS}	输入偏移电压				±5	±100	μV
dV_{OS}/dT	输入偏移电压漂移				±0.3	±2	μV/°C
PSRR	电源抑制比	V_S = ±4V 至 ±18V			±0.5	±2	μV/V
			T_A = -40°C 至 +85°C			±2	
	长期漂移				0.2		μV/mo
	通道分离（双通道、四通道）	DC			0.2		μV/V
		f = 1kHz，R_L = 5kΩ			110		dB
输入偏置电流							
I_B	输入偏置电流				±2.5	±10	nA
I_{OS}	输入偏移电流				±2.5	±10	nA
噪声							
	输入电压噪声	f = 0.1Hz 至 10Hz			90		nV_{PP}
					15		nV_{RMS}
e_n	输入电压噪声密度	f = 10Hz			3.5		nV/√Hz
		f = 100Hz			3		
		f = 1kHz			3		
i_n	输入电流噪声密度	f = 1kHz			0.4		pA/√Hz
输入电压							
V_{CM}	共模电压			(V–) + 2		(V+) – 2	V
CMRR	共模抑制比	(V–) + 2V < V_{CM} < (V+) – 2V		120	138		dB
输入阻抗							
	差动				10 || 12		MΩ || pF
	共模	V_{CM} = (V–) + 2V 至 (V+) – 2V			1 || 3		GΩ || pF
开环增益							
A_{OL}	开环电压增益	(V–) + 2V < V_O < (V+) – 2V		132	160		dB
		(V–) + 3.5V < V_O < (V+) – 3.5V，R_L = 600Ω		132	160		
频率响应							
	最小闭环增益				5		V/V
GBW	单位增益带宽				33		MHz
SR	压摆率				11		V/μs
	趋稳时间	G = 1，10V 阶跃，C_L = 100pF	达 0.1%		1.5		μs
			达 0.01%		2		
	过载恢复时间	V_{IN} × G = V_S			0.6		μs
THD+N	总谐波失真 + 噪声	G = 1，f = 1kHz，V_O = 3.5V_{RMS}			0.00005		%
输出							
	电压输出	T_A = -40°C 至 +85°C		(V–) + 2		(V+) + 2	V
			R_L = 600Ω	(V–) + 3.5		(V+) + 3.5	
I_{SC}	短路电流				±45		mA
C_{LOAD}	容性负载驱动				请参阅“典型特性”		
Z_O	开环输出阻抗	f = 1MHz			27		Ω
电源							
I_Q	每个放大器的静态电流	I_O = 0A			±3.7	±3.8	mA

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性

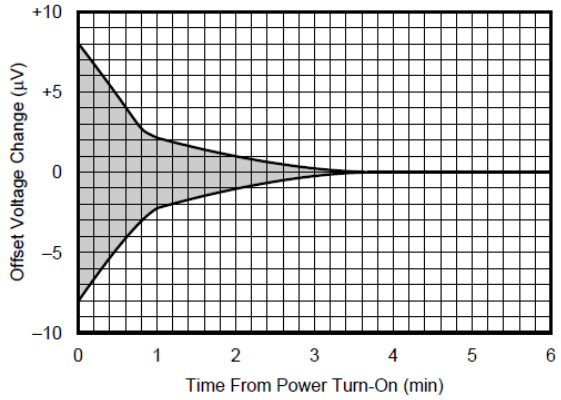


图 5-1. 输入偏移电压预热漂移（旧裸片）

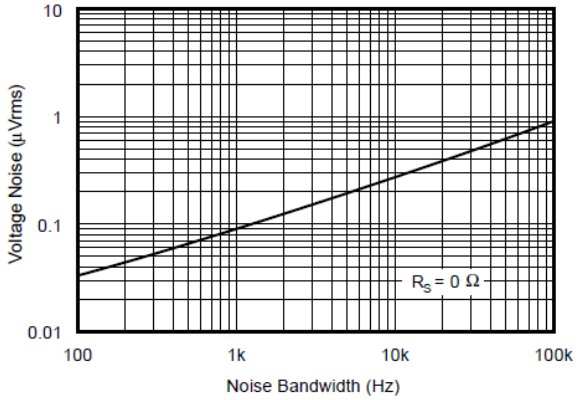


图 5-2. 输入电压噪声与噪声带宽间的关系（0.1Hz 至指定频率）（旧裸片）

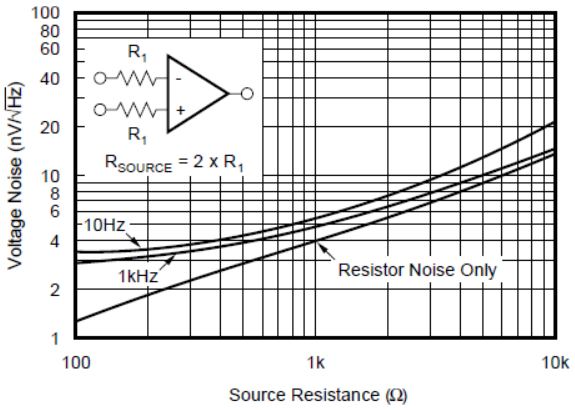


图 5-3. 总输入电压噪声频谱密度与源电阻间的关系（旧裸片）

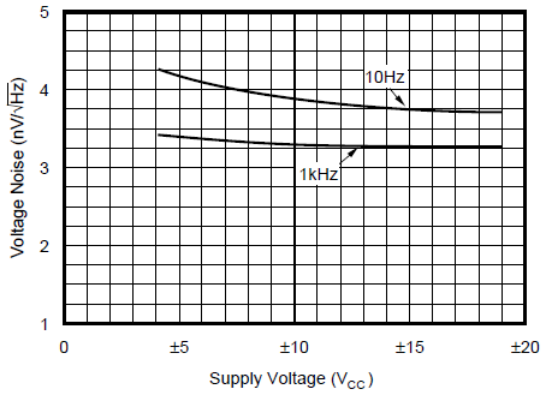


图 5-4. 电压噪声频谱密度与电源电压间的关系（旧裸片）

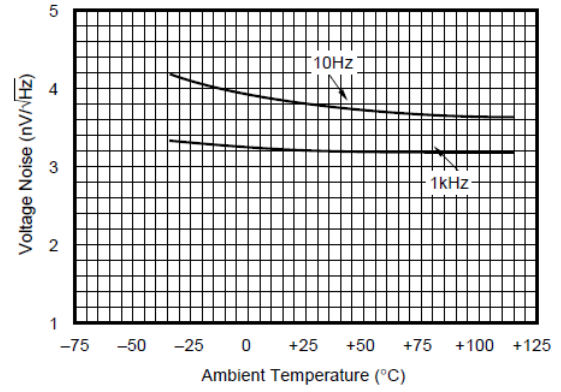


图 5-5. 电压噪声频谱密度与温度间的关系（旧裸片）

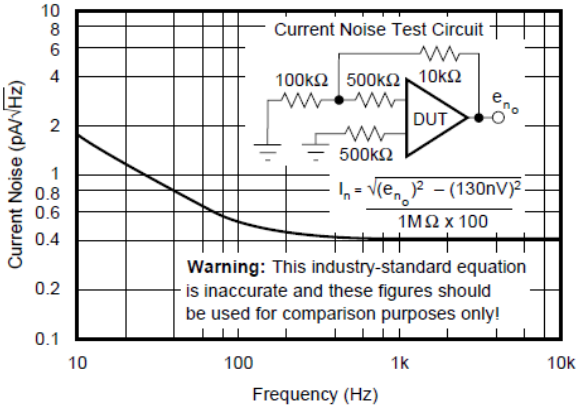


图 5-6. 输入电流噪声频谱密度（旧裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

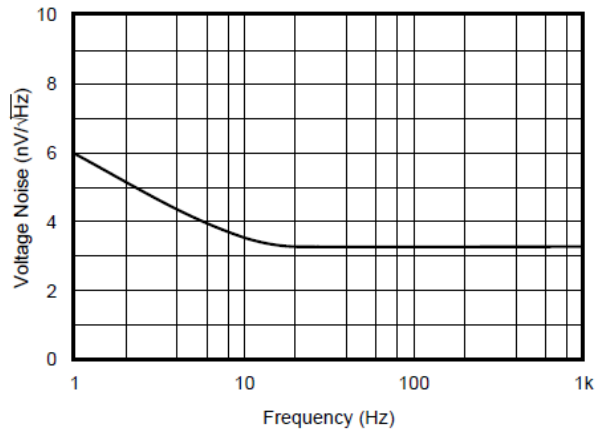


图 5-7. 输入电压噪声频谱密度 (旧裸片)

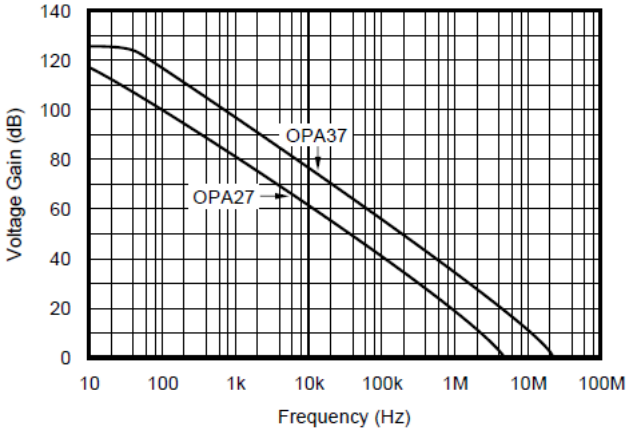


图 5-8. 开环频率响应 (旧裸片)

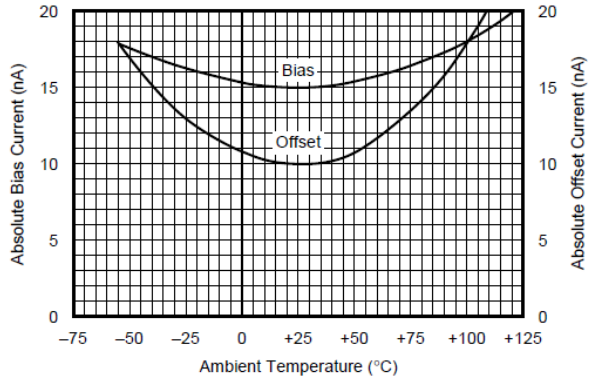


图 5-9. 偏置和偏移电流与温度间的关系 (旧裸片)

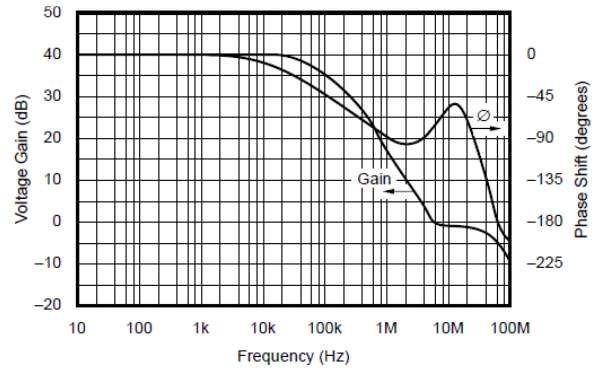


图 5-10. OPA27 闭环电压增益和相移与频率间的关系 (G = 100) (旧裸片)

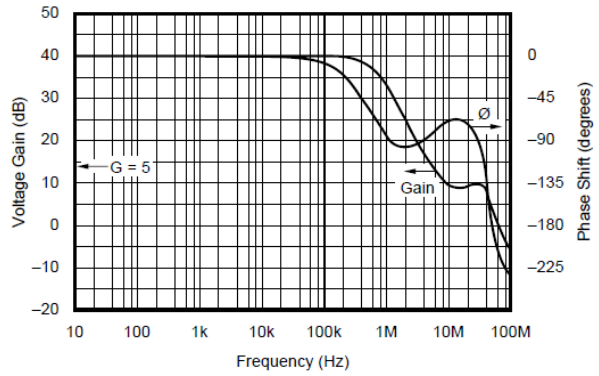


图 5-11. OPA37 闭环电压增益和相移与频率间的关系 (G = 100) (旧裸片)

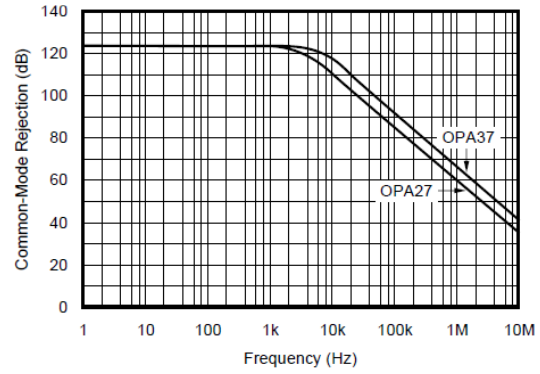


图 5-12. 共模抑制与频率间的关系 (旧裸片)

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

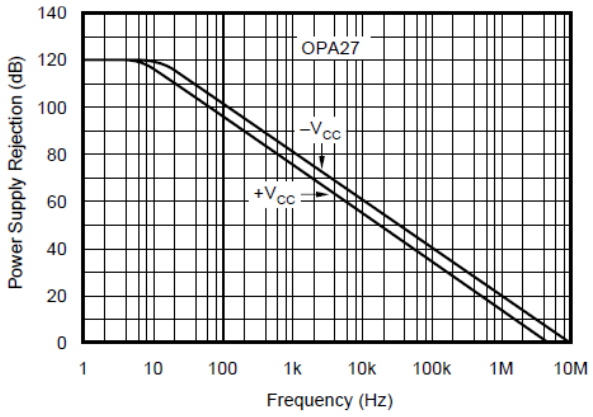


图 5-13. 电源抑制与频率间的关系（旧裸片）

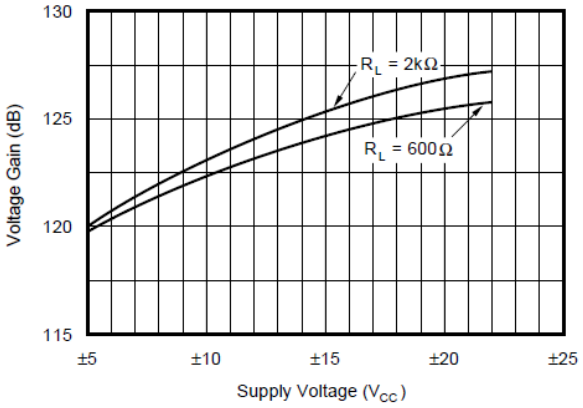


图 5-14. 开环电压增益与电源电压间的关系（旧裸片）

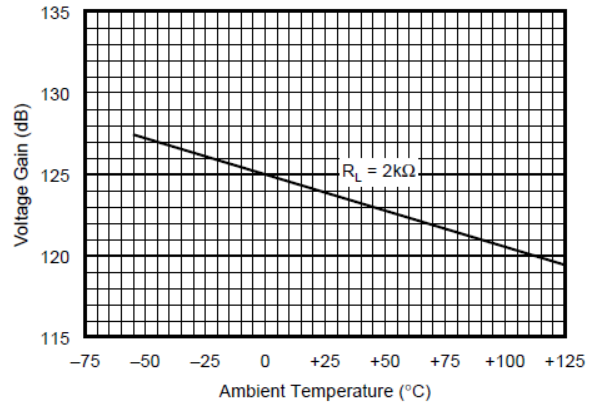


图 5-15. 开环电压增益与温度间的关系（旧裸片）

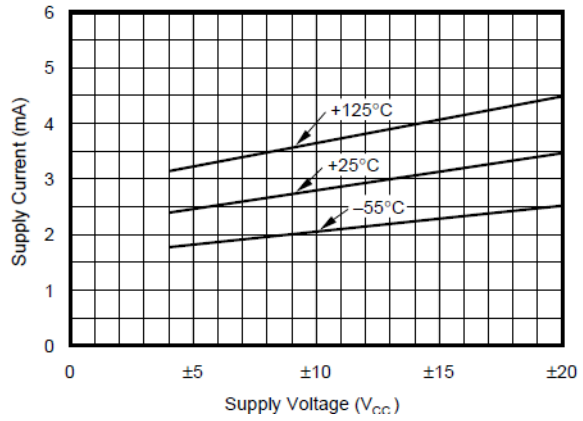


图 5-16. 电源电流与电源电压间的关系（旧裸片）

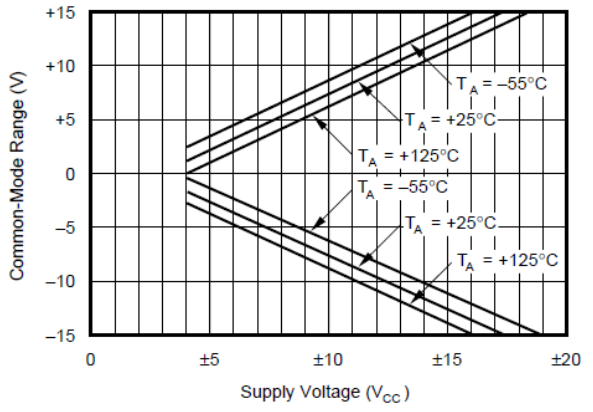


图 5-17. 共模输入电压范围与电源电压间的关系（旧裸片）

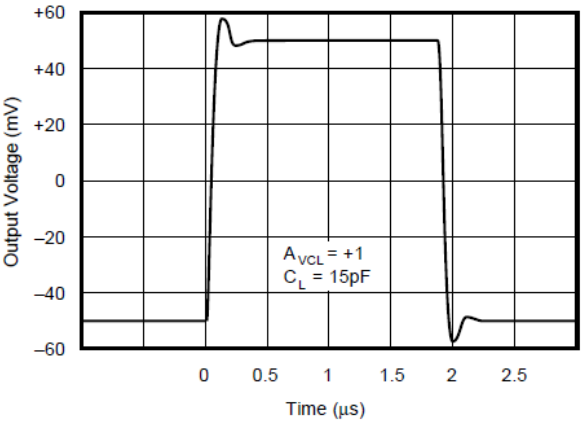


图 5-18. OPA27 微小信号瞬态响应（旧裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

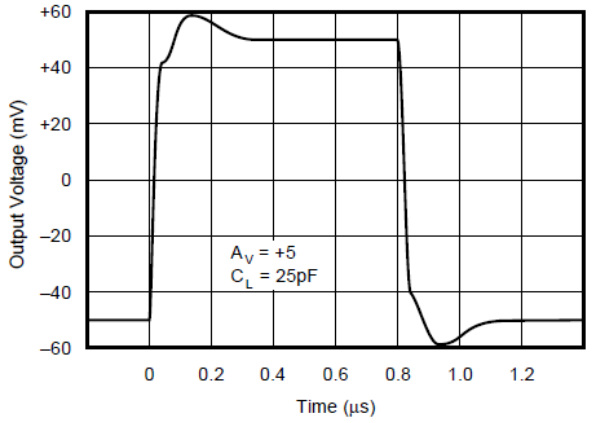


图 5-19. OPA37 微小信号瞬态响应（旧裸片）

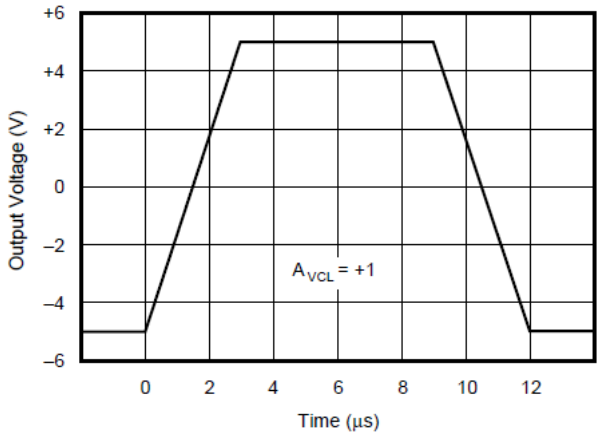


图 5-20. OPA27 大信号瞬态响应（旧裸片）

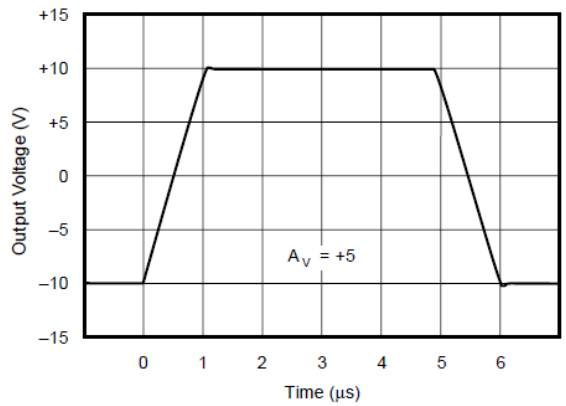


图 5-21. OPA37 大信号瞬态响应（旧裸片）

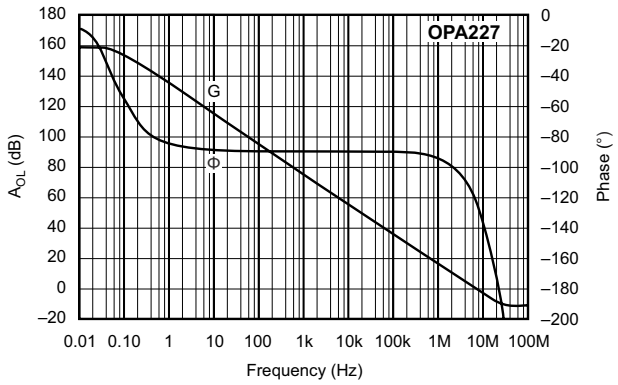


图 5-22. 开环增益和相位与频率间的关系（新裸片）

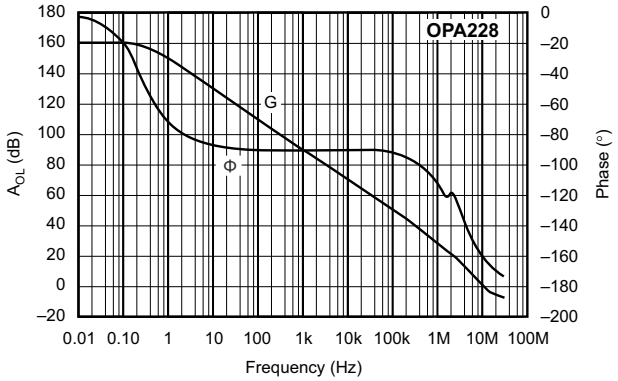


图 5-23. 开环增益和相位与频率间的关系（新裸片）

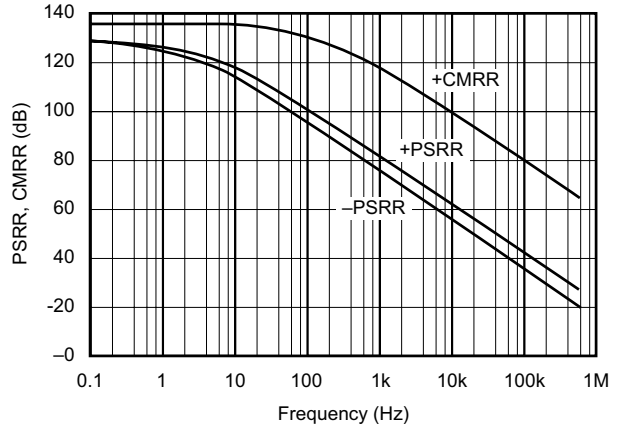


图 5-24. 电源和共模抑制比与频率间的关系（新裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

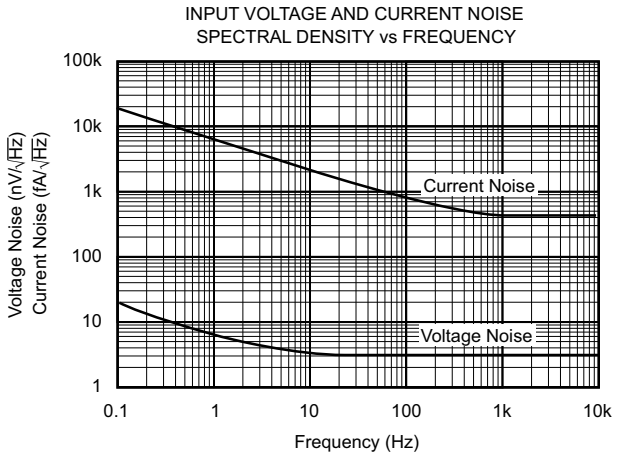


图 5-25. 输入电压和电流噪声频谱密度与频率间的关系（新裸片）

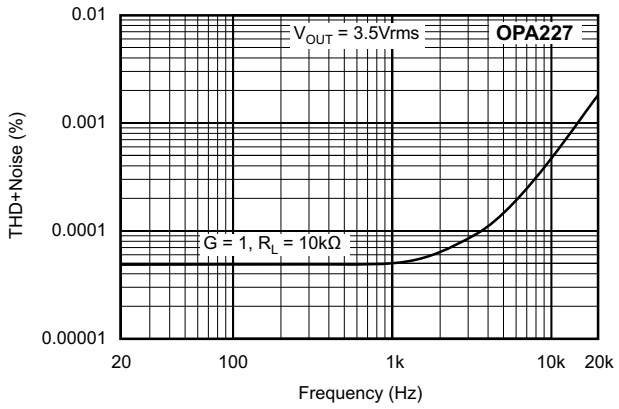


图 5-26. 总谐波失真 + 噪声与频率间的关系（新裸片）

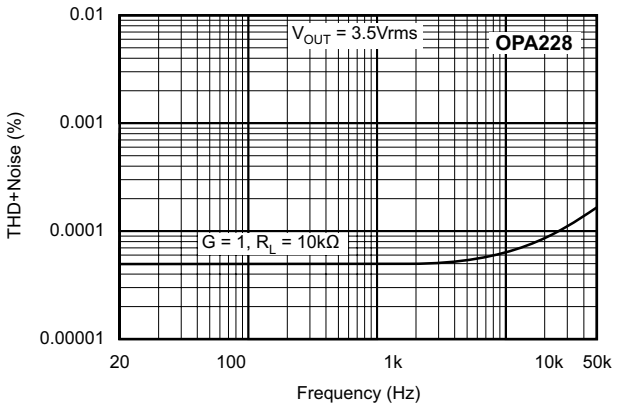


图 5-27. 总谐波失真 + 噪声与频率间的关系（新裸片）

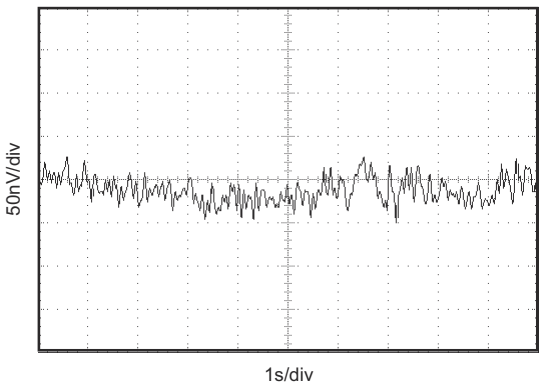


图 5-28. 输入噪声电压与时间间的关系（新裸片）

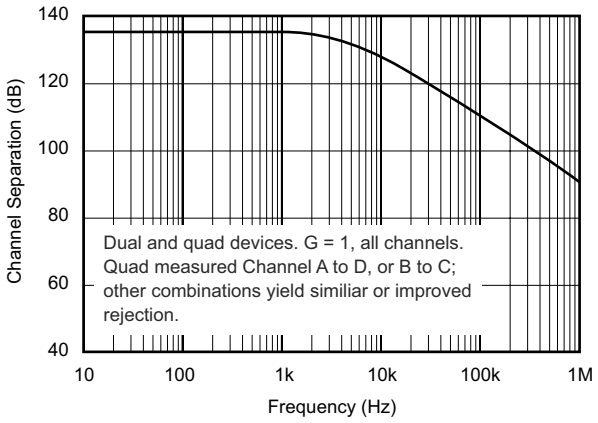


图 5-29. 通道隔离与频率间的关系（新裸片）

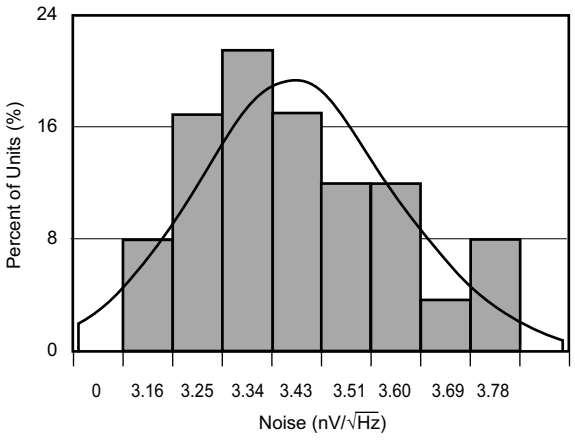


图 5-30. 电压噪声分布 (10Hz)（新裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

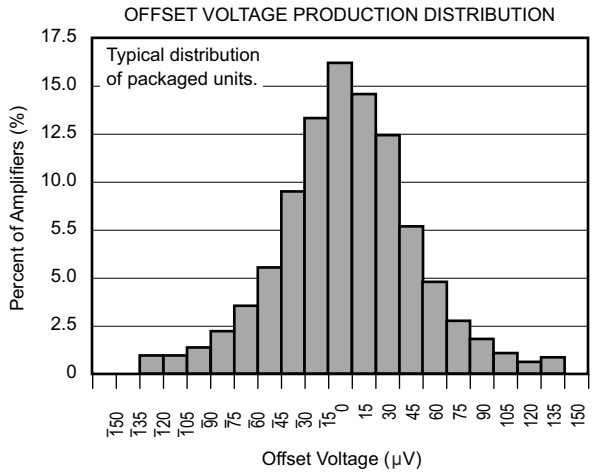


图 5-31. 偏移电压产生分布图 (新裸片)

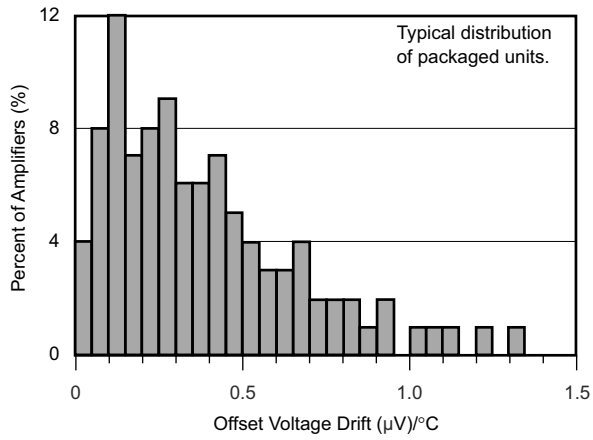


图 5-32. 偏移电压漂移生产分配 (旧裸片)

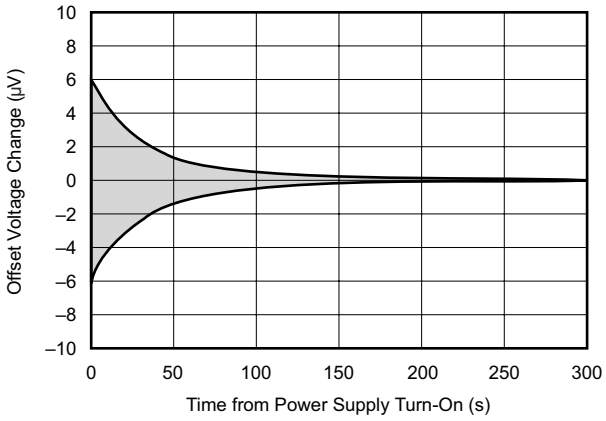


图 5-33. 预热偏移电压漂移

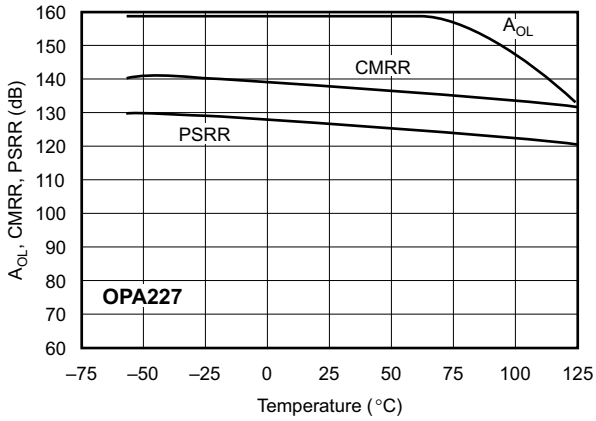


图 5-34. A_{OL}、CMRR、PSRR 与温度间的关系 (新裸片)

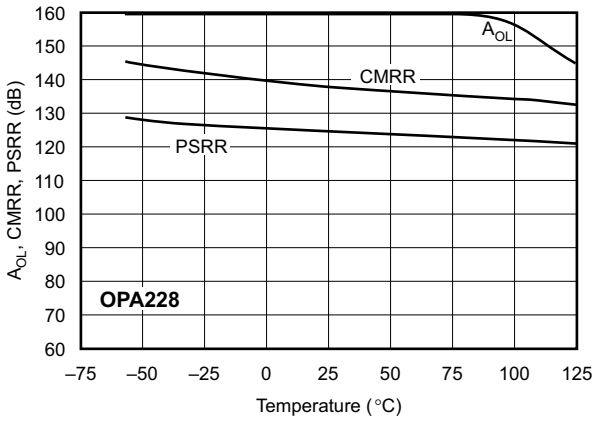


图 5-35. A_{OL}、CMRR、PSRR 与温度间的关系 (新裸片)

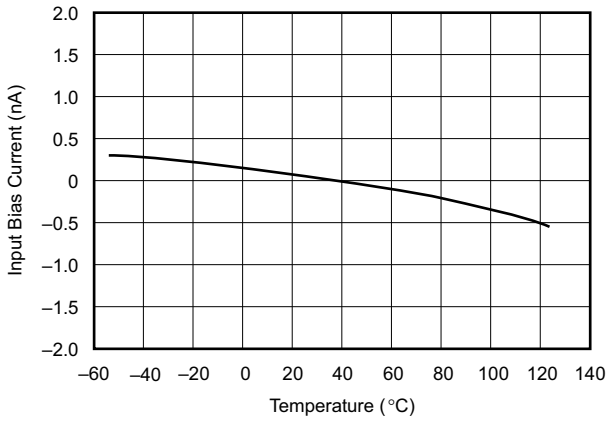


图 5-36. 输入偏置电流与温度之间的关系 (新裸片)

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

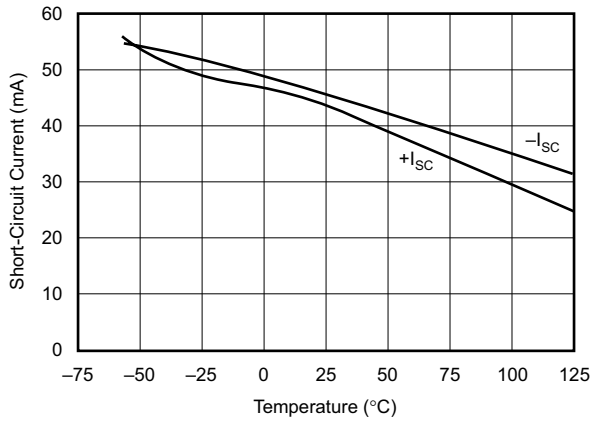


图 5-37. 短路电流与温度间的关系（新裸片）

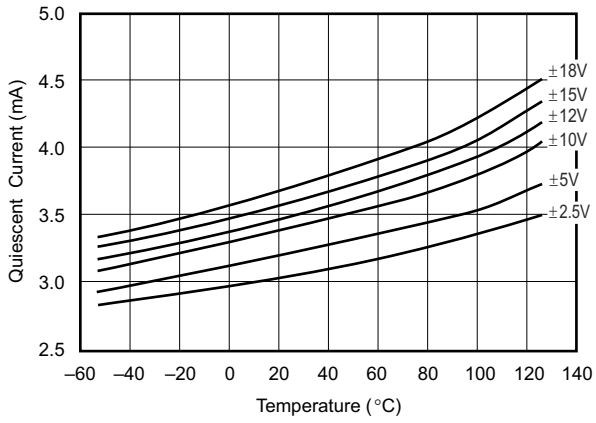


图 5-38. 静态电流与温度间的关系（新裸片）

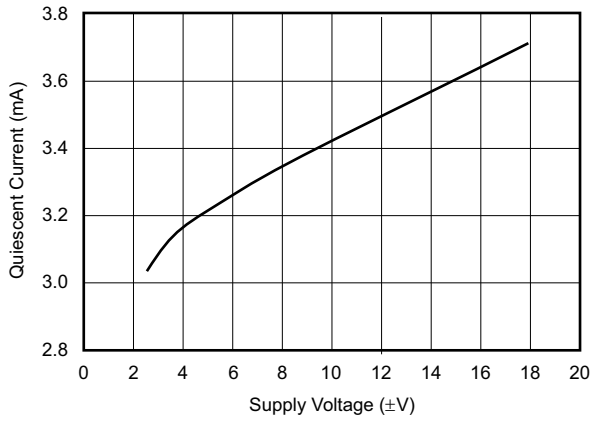


图 5-39. 静态电流与电源电压间的关系（新裸片）

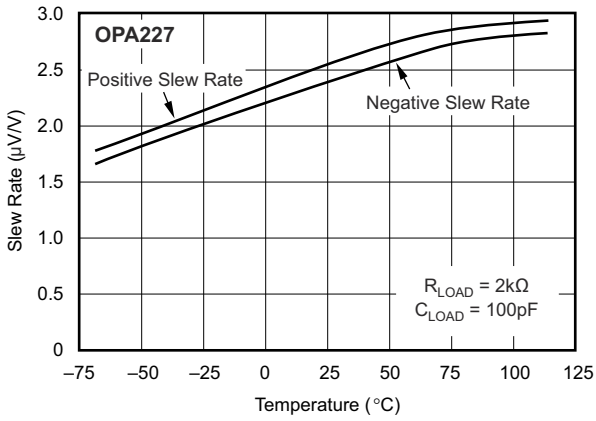


图 5-40. 转换率与温度间的关系（新裸片）

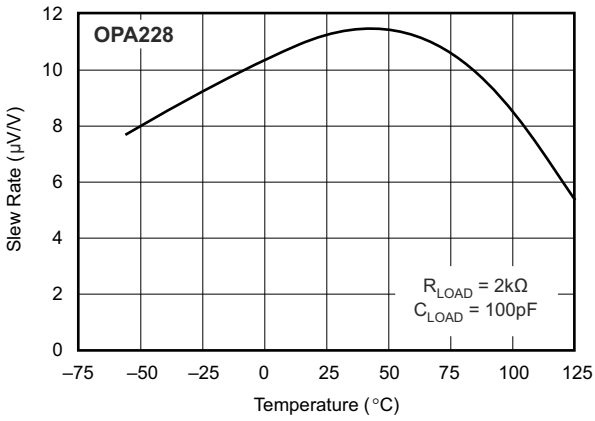


图 5-41. 转换率与温度间的关系（新裸片）

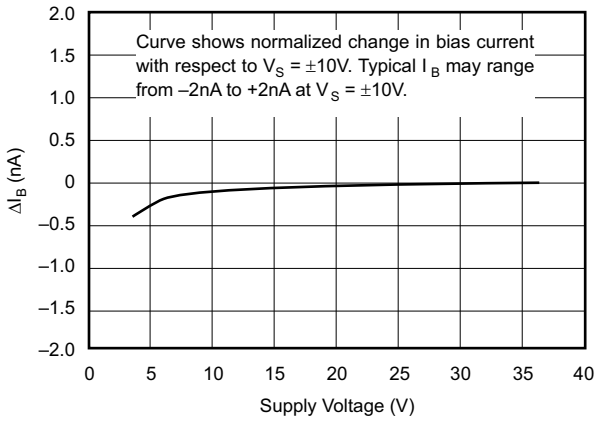


图 5-42. 输入偏置电流变化与电源电压间的关系（新裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

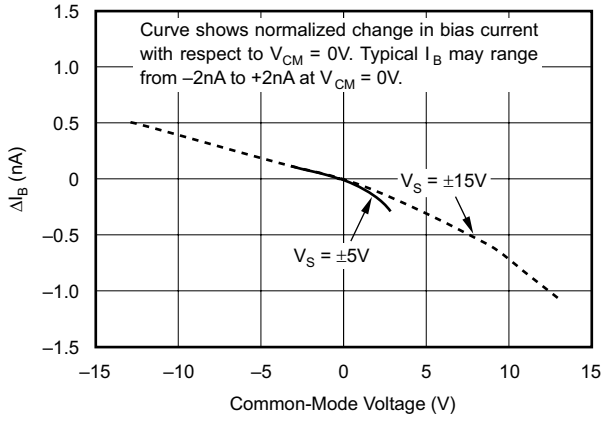


图 5-43. 输入偏置电流变化与共模电压间的关系（新裸片）

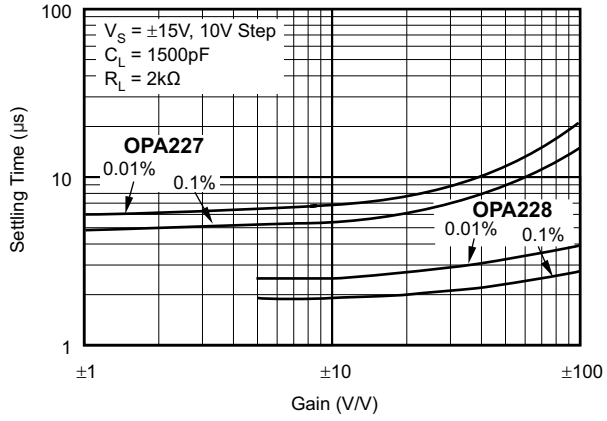


图 5-44. 趋稳时间与闭环增益间的关系（新裸片）

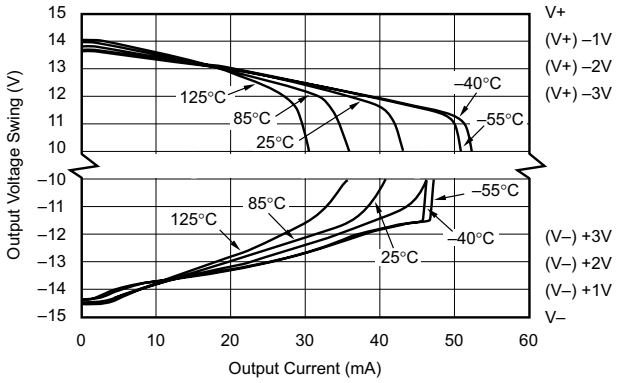


图 5-45. 输出电压摆幅与输出电流间的关系（新裸片）

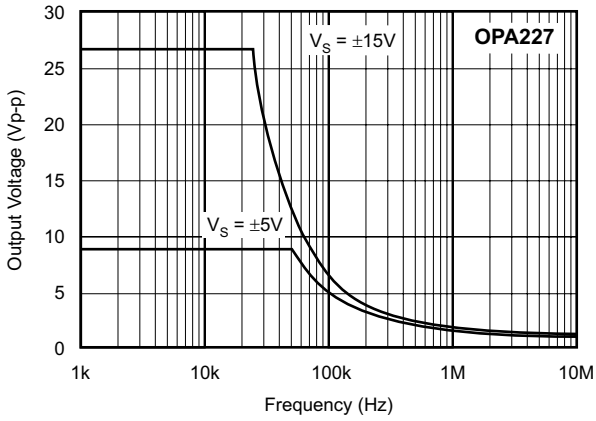


图 5-46. 最大输出电压与频率间的关系（新裸片）

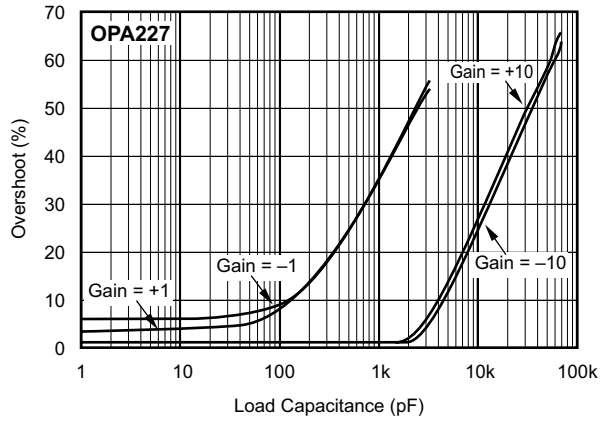


图 5-47. 微小信号过冲与负载电容间的关系（新裸片）

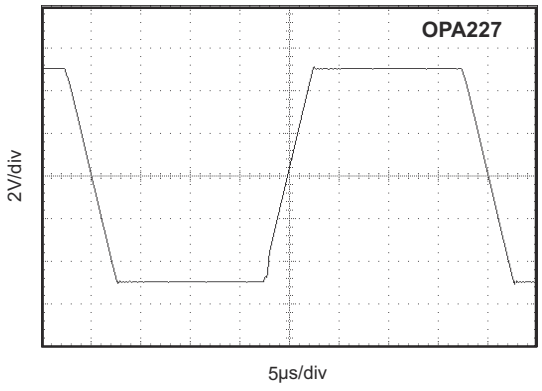


图 5-48. 大信号阶跃响应（新裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

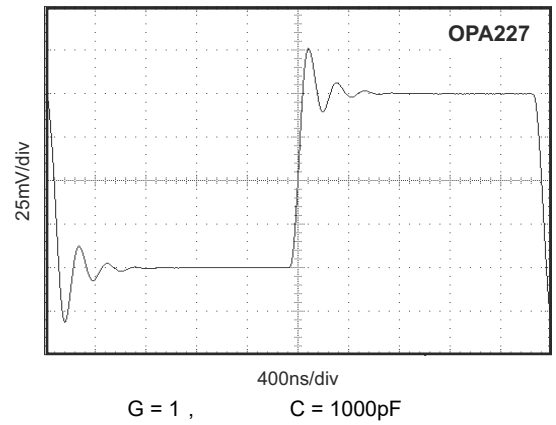


图 5-49. 小信号跃升响应（新裸片）

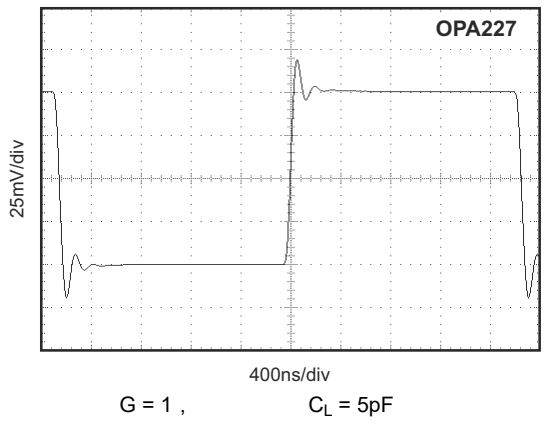


图 5-50. 小信号跃升响应（新裸片）

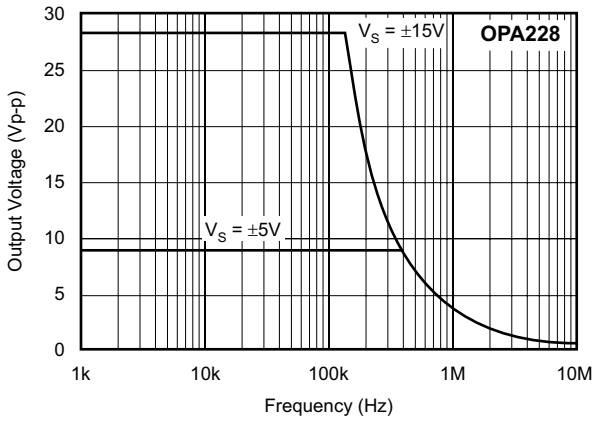


图 5-51. 最大输出电压与频率间的关系（新裸片）

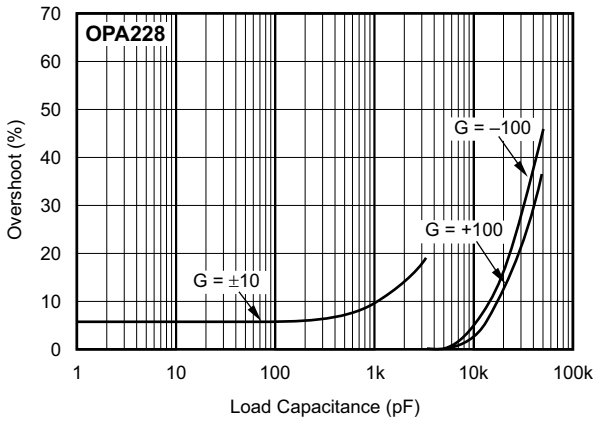


图 5-52. 微小信号过冲与负载电容间的关系（新裸片）

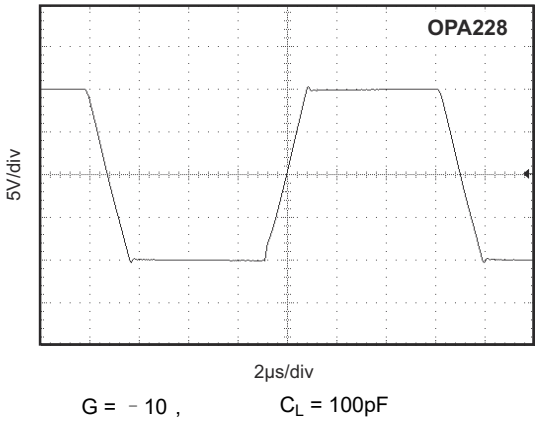


图 5-53. 大信号阶跃响应（新裸片）

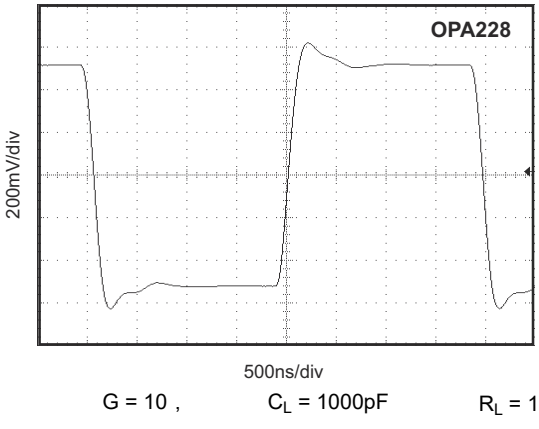


图 5-54. 小信号跃升响应（新裸片）

Copyright © 2026 Texas Instruments Incorporated

5.4 典型特性 (续)

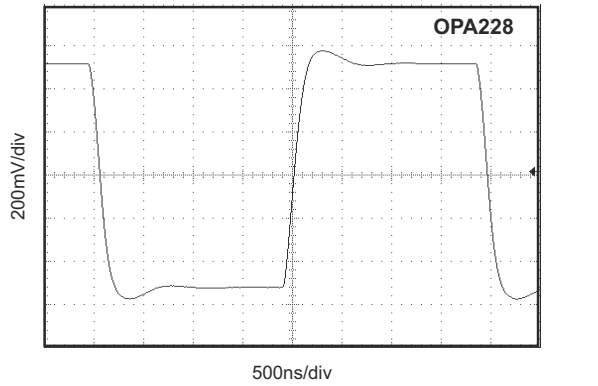


图 5-55. 小信号跃升响应 (新裸片)

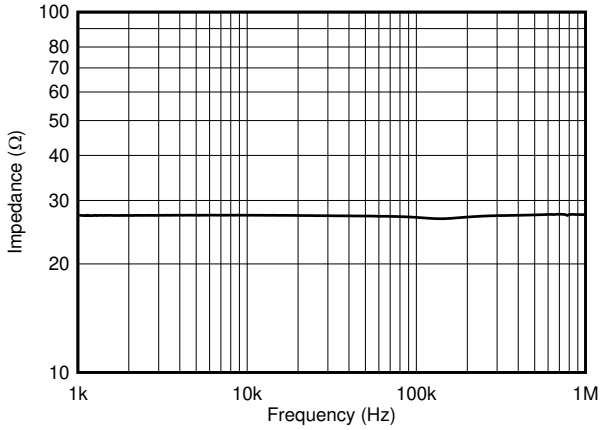


图 5-56. 开环输出阻抗 (新裸片)

Copyright © 2026 Texas Instruments Incorporated

6 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

6.1 应用信息

6.1.1 偏移电压调整

OPA27 和 OPA37 的偏移电压经过激光修整，在大多数应用中无需进一步修整。使用 10kΩ 修整电位器对输入偏移进行调零时，偏移电压漂移不会劣化。可以使用 1kΩ 至 1MΩ 的其他电位器值，但 V_{OS} 漂移会额外劣化 0.1μV/°C 至 0.2μV/°C。使用偏移修整调整来对较大的系统偏移进行调零，会使漂移性能每毫伏偏移约劣化 3.3μV/°C。较大的系统偏移可以通过输入求和进行调零，而不会使漂移劣化。

传统偏移电压修整电路如图图 6-1 所示。若要修整非常小的偏移，建议使用图 6-2 所示的更高分辨率电路。

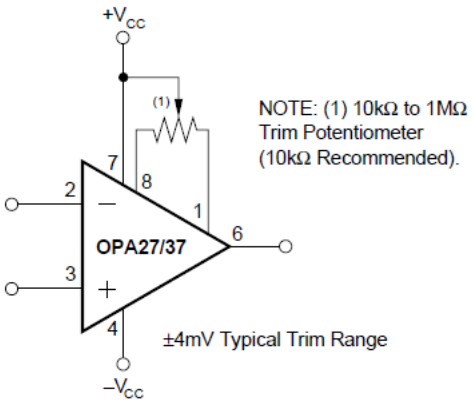


图 6-1. 偏移电压修整

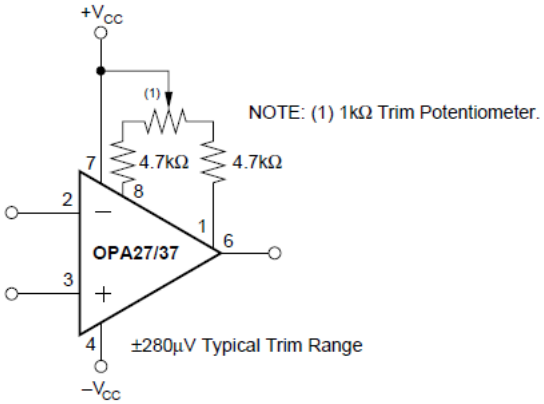


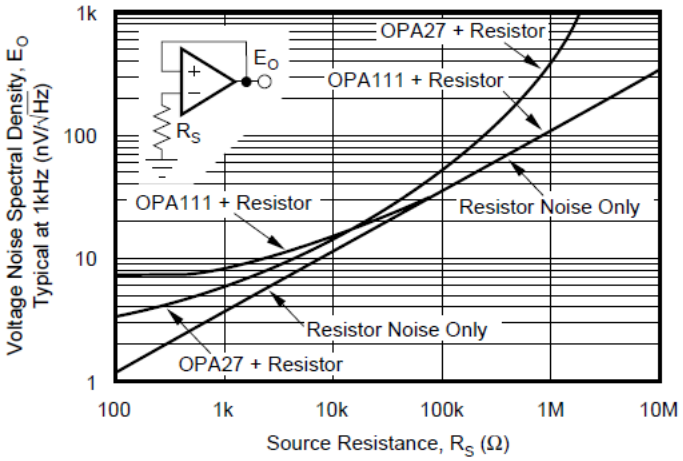
图 6-2. 高分辨率偏移电压修整

OPA27 和 OPA37 可以通过移除或修改修整电路来替代 741 型运算放大器。

Copyright © 2026 Texas Instruments Incorporated

6.1.2 噪声：双极型与 FET

低噪声电路设计需要仔细分析所有噪声源。在许多情况下，外部噪声源可能占主导地位，因此要考虑源电阻对运算放大器整体噪声性能的影响。在低源阻抗下，双极型运算放大器的较低电压噪声表现更优，但在较高阻抗下，双极型放大器的高电流噪声成为严重不利因素。高于约 15kΩ 时，建议使用 OPA111 低噪声 FET 运算放大器，以获得比 OPA27 更低的总噪声，如图 6-3 所示。



A. $E_O = \sqrt{e_n^2 + (i_n R_S)^2 + 4kTR_S}$ F_O = 1kHz

图 6-3. 电压噪声频谱密度与源电阻间的关系

6.1.3 补偿

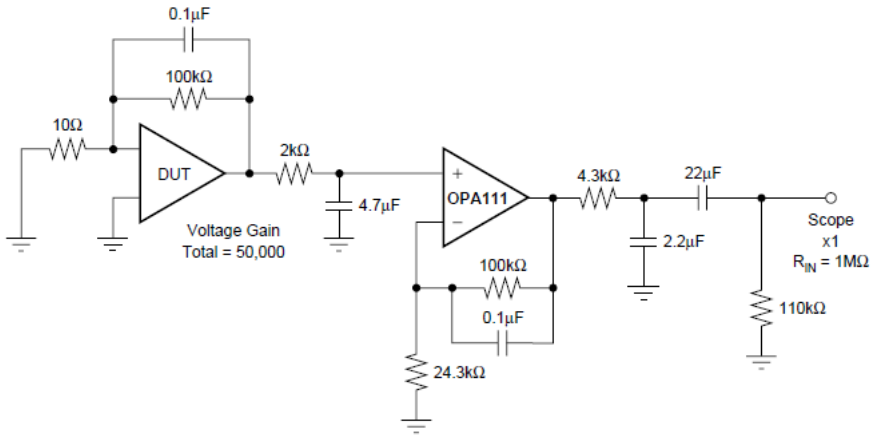
尽管已内部补偿以实现单位增益稳定性，但 OPA27 在反馈电阻器 (R_F) 大于 2kΩ 时可能需要一个与该电阻器并联的小电容器。该电容器补偿由 R_F 和 C_{IN} 产生的极点，并消除峰化或振荡。

6.1.4 旧裸片与新裸片

自本数据手册 D 版起，德州仪器 (TI) 已将上一代裸片替换为新一代裸片。该器件也以 OPA227 型号销售以替代 OPA27；同时以 OPA228 型号销售以替代 OPA37。本数据表在典型特性部分包含来自旧裸片和新裸片的信息。旧裸片已淘汰，不再提供购买。

Copyright © 2026 Texas Instruments Incorporated

6.2 典型应用



注意：所有电容值仅适用于非极化电容器。

图 6-4. 0.1Hz 至 10Hz 噪声测试电路

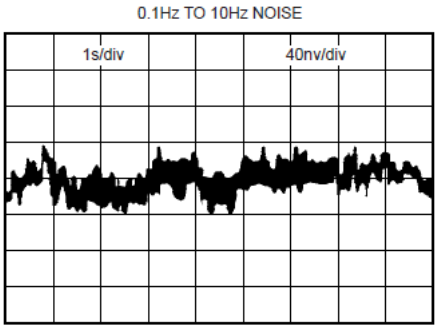


图 6-5. 低频噪声

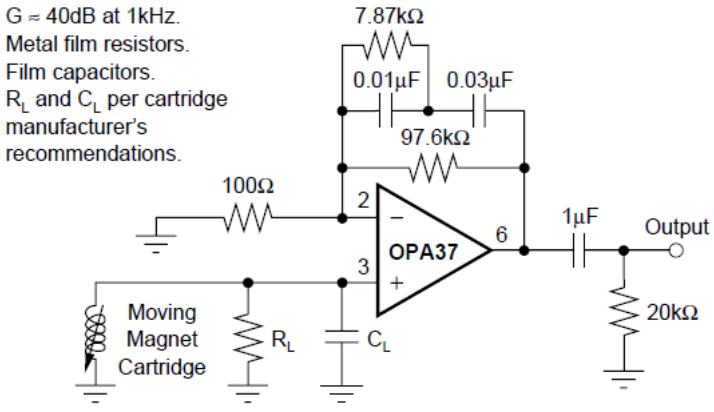


图 6-6. 低噪声 RIAA 前置放大器

Copyright © 2026 Texas Instruments Incorporated

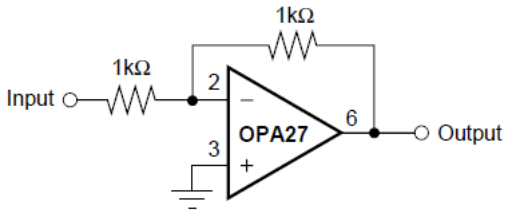


图 6-7. 单位增益反相放大器

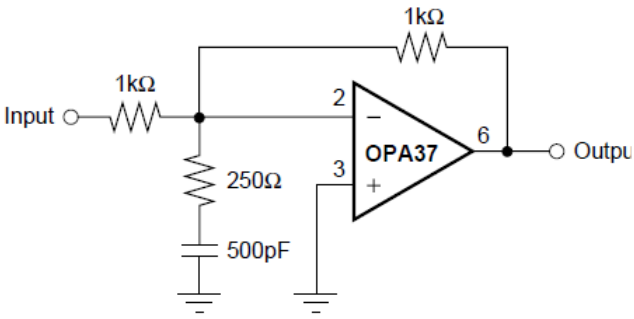


图 6-8. 高压摆率单位增益反相放大器

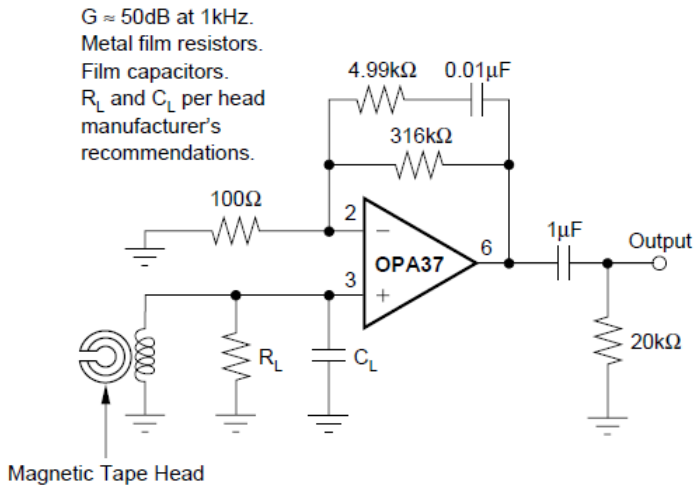


图 6-9. NAB 磁带头前置放大器

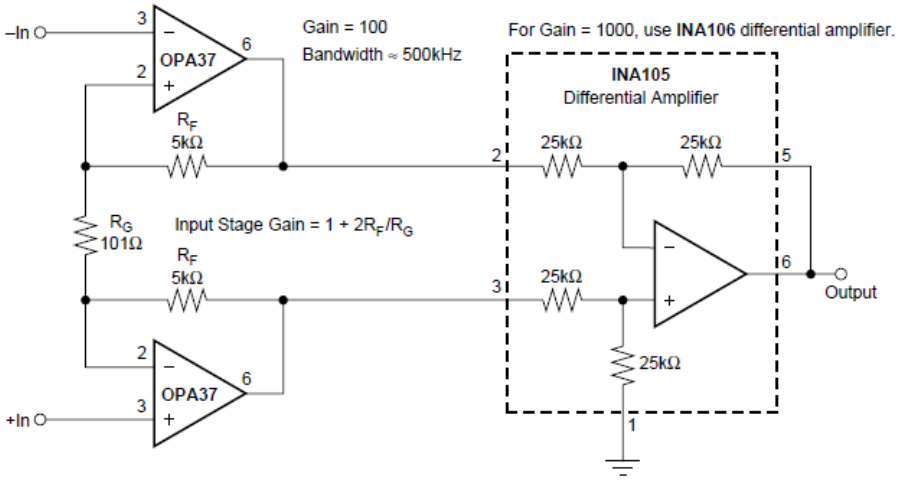


图 6-10. 低噪声仪表放大器

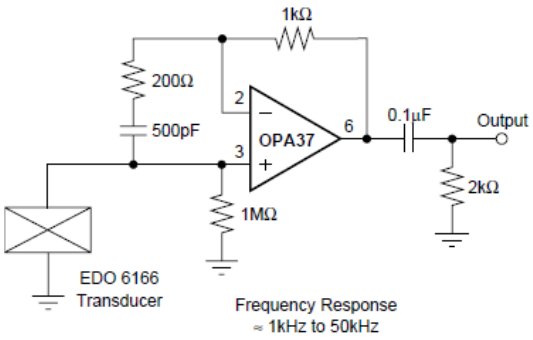


图 6-11. 水听器前置放大器

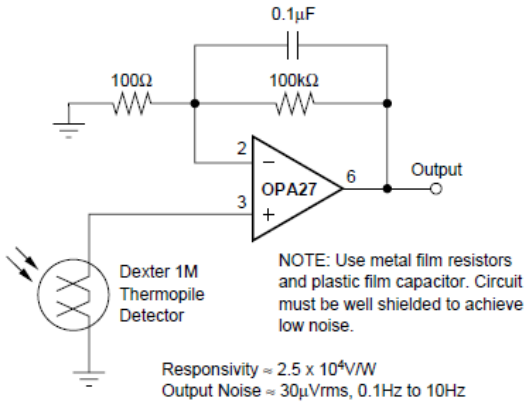


图 6-12. 长波长红外探测器放大器

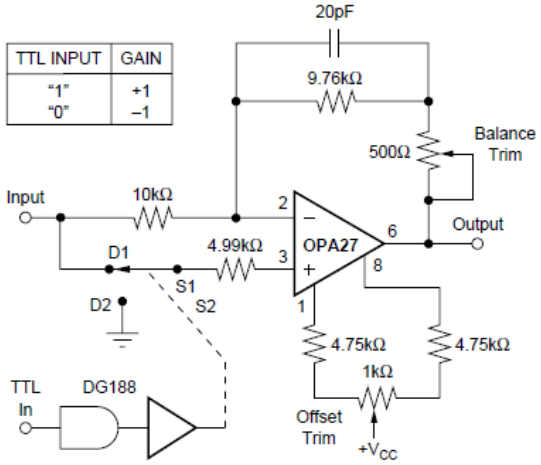


图 6-13. 高性能同步解调器

Copyright © 2026 Texas Instruments Incorporated

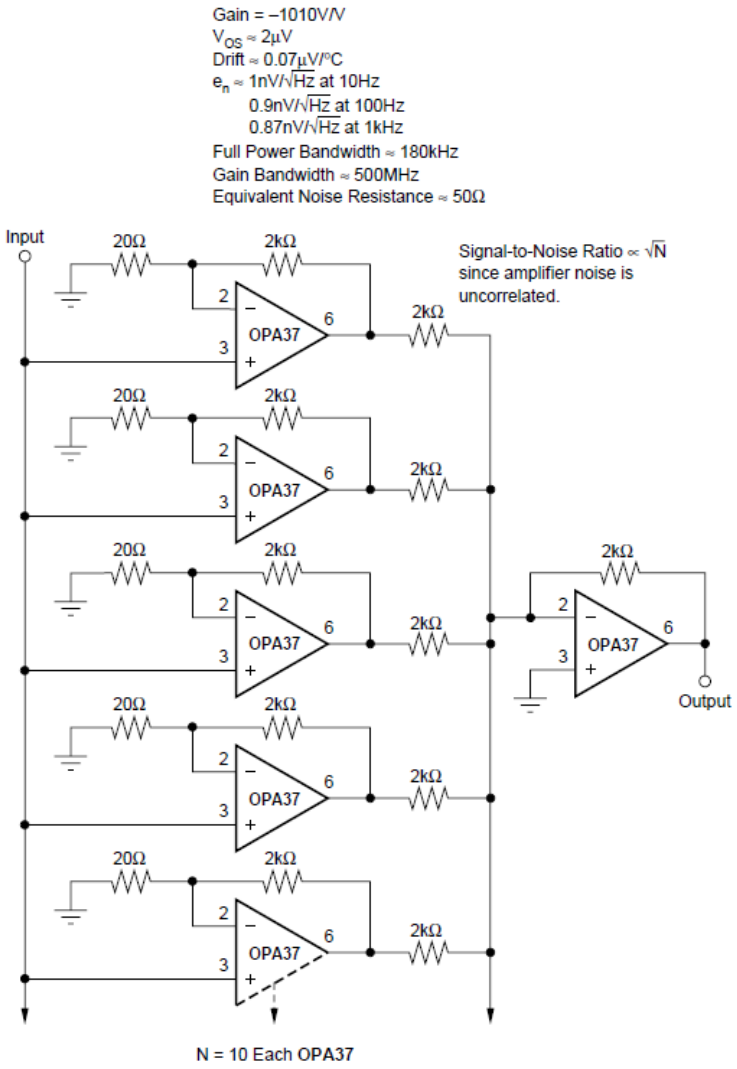


图 6-14. 超低噪声“N”级并联放大器

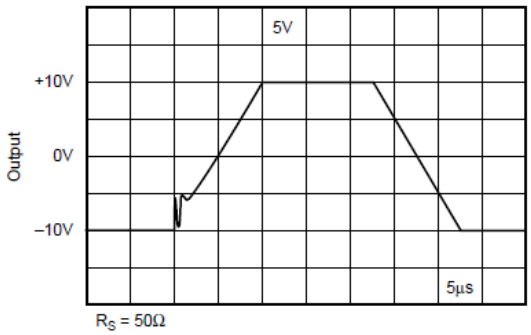


图 6-15. 单位增益缓冲器

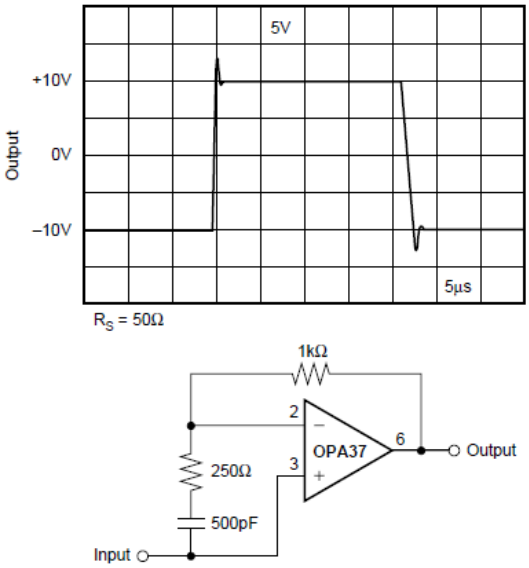


图 6-16. 高压摆率单位增益缓冲器

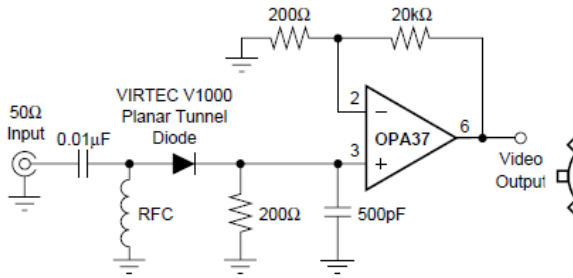


图 6-17. 射频检测器和视频放大器

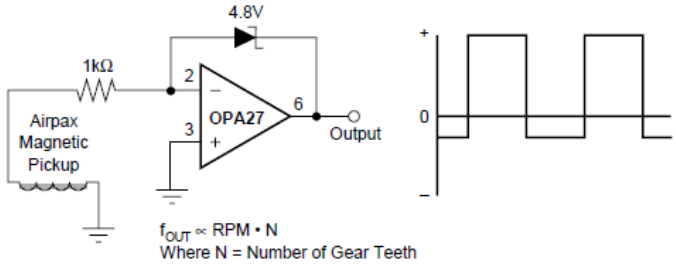


图 6-18. 磁性转速计

Copyright © 2026 Texas Instruments Incorporated

7 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

7.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

7.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

7.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (August 2005) to Revision D (October 2026)	Page
• 将 OPA37 的 GBW 从 45MHz 更改为 33MHz	1
• 将输入偏置电流从 80nA 最大值更改为 ±10nA 最大值	1
• 将输入偏移电流从 75nA 更改为 ±10nA	1
• 将最大电源电压从 44V (±22V) 更改为 36V (±18V)	1
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 更改了偏移电压漂移最大值	4
• 将电压输出最小值/最大值从 (V-)+3V/(V+)-3V 更改为 (V-)+2V/(V+)-2V	4
• 将 CMRR 从 100dB 最小值更改为 120dB 最小值	4
• 将输入共模电压范围从 (V-)+4V/(V+)-4V 更改为 (V-)+2V/(V+)-2V	4
• 将偏移电压漂移最大值从 1.8μV/°C 更改为 2μV/°C	4
• 将 PSRR 最小值从 94dB 更改为 114dB (2 μ V/V)	4
• 将 OPA27 的转换率从 1.9V/μs 更改为 3.4V/μs	4
• 将 OPA37 的转换率从 11.9V/μs 更改为 11V/μs	4
• 将输出阻抗从 70Ω 更改为 27Ω	4
• 将短路电流从 25mA 更改为 ±45mA	4
• 将静态电流从“3.3mA（典型值），5.7mA（最大值）”更改为“±3.7mA（典型值），±3.8mA（最大值）”	4
• 添加了新裸片图文件	6

Copyright © 2026 Texas Instruments Incorporated

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA27GP	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA27GP
OPA27GP.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA27GP
OPA27GU	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 27U
OPA27GU.B	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 27U
OPA27GU/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	OPA 27U
OPA27GU/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	OPA 27U
OPA37GP	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA37GP
OPA37GP.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA37GP
OPA37GPG4	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA37GP
OPA37GU	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U
OPA37GU.B	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U
OPA37GU/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U
OPA37GU/2K5.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

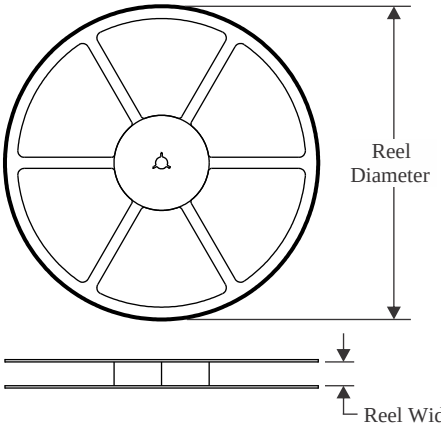
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

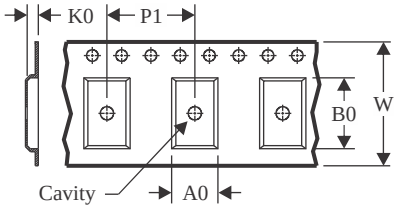
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

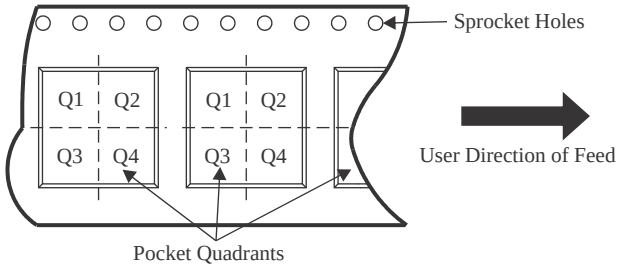


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

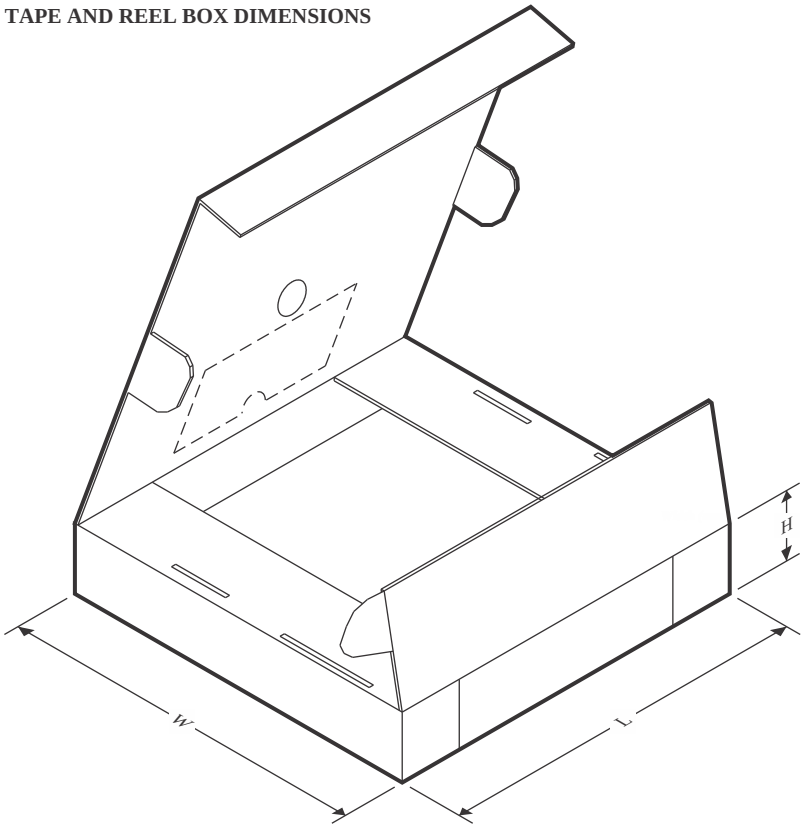
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA27GU/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA27GU/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA37GU/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

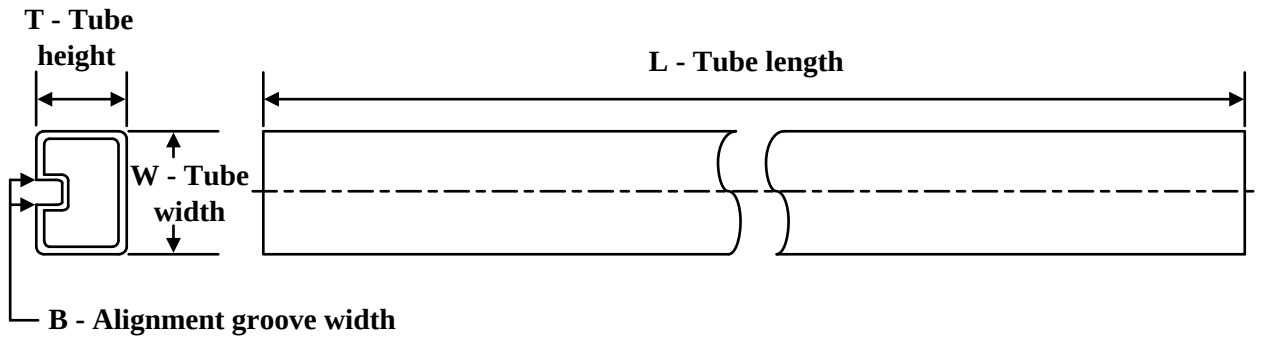
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

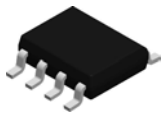
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA27GU/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA27GU/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA37GU/2K5	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
OPA27GP	P	PDIP	8	50	506	13.97	11230	4.32
OPA27GP.A	P	PDIP	8	50	506	13.97	11230	4.32
OPA27GU	D	SOIC	8	75	506.6	8	3940	4.32
OPA27GU.B	D	SOIC	8	75	506.6	8	3940	4.32
OPA37GP	P	PDIP	8	50	506	13.97	11230	4.32
OPA37GP.A	P	PDIP	8	50	506	13.97	11230	4.32
OPA37GPG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA37GU	D	SOIC	8	75	506.6	8	3940	4.32
OPA37GU.B	D	SOIC	8	75	506.6	8	3940	4.32

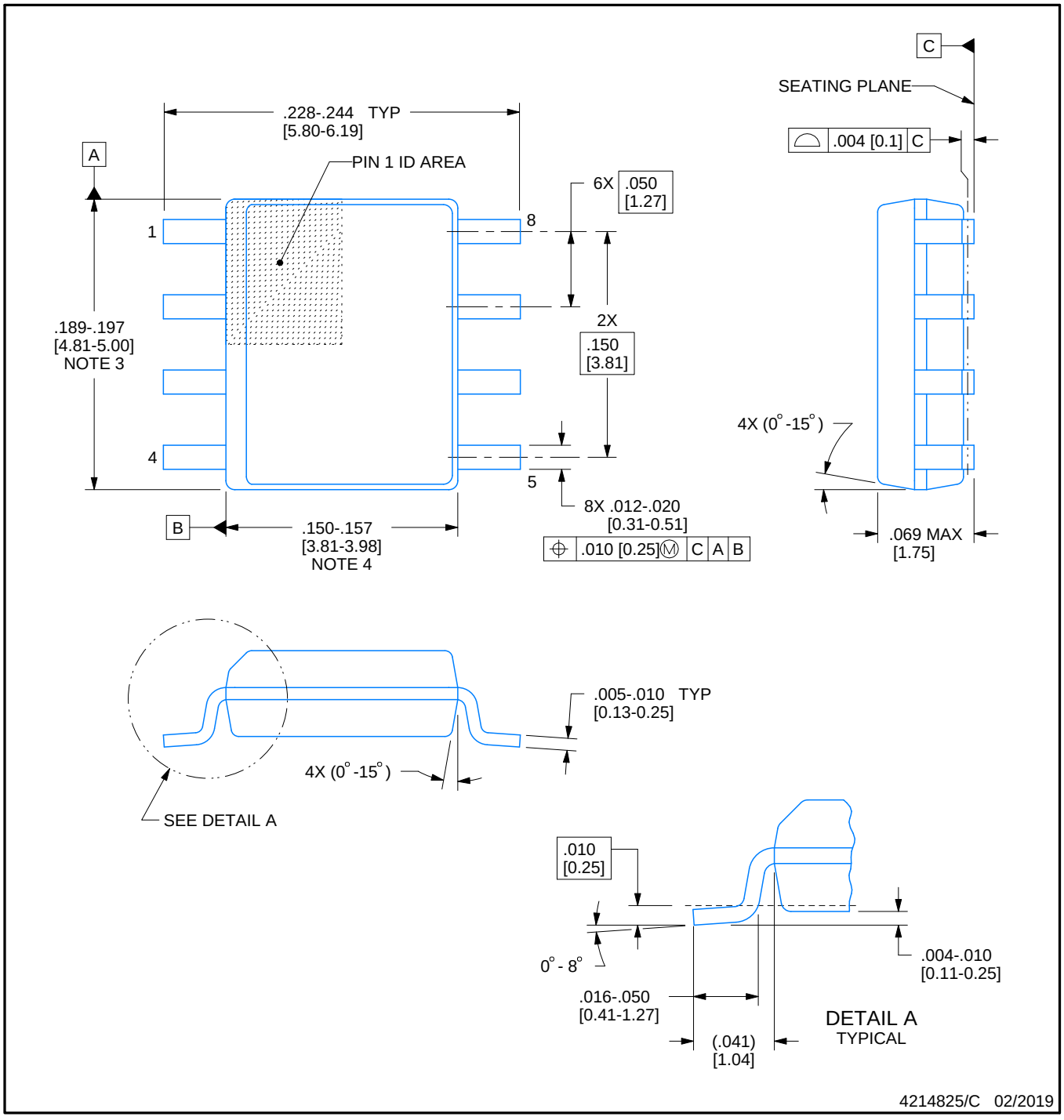


PACKAGE OUTLINE

D0008A

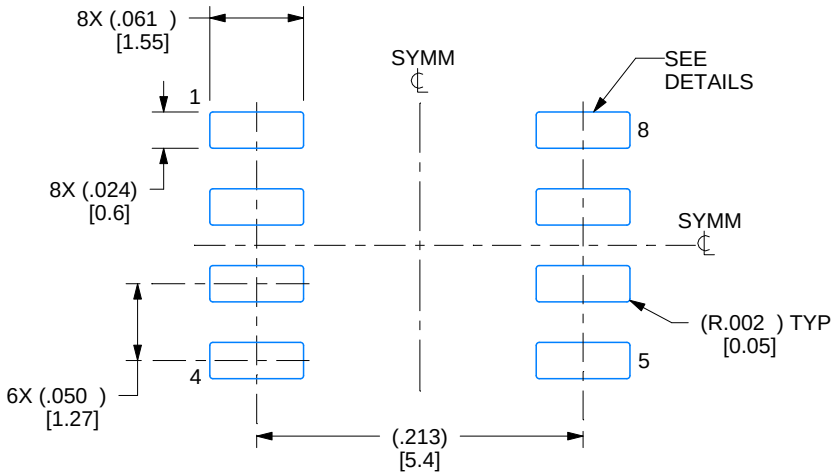
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

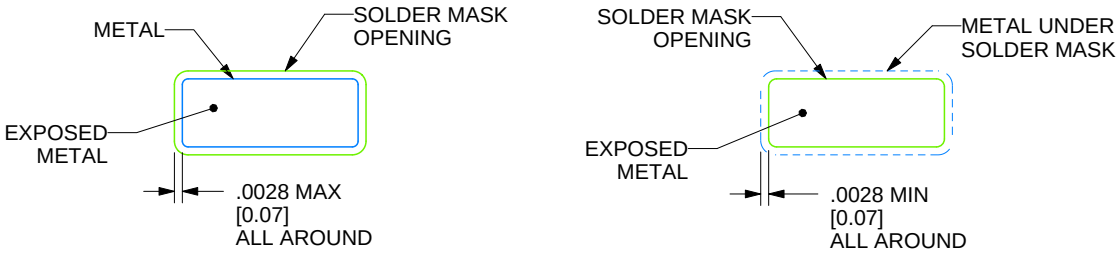


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

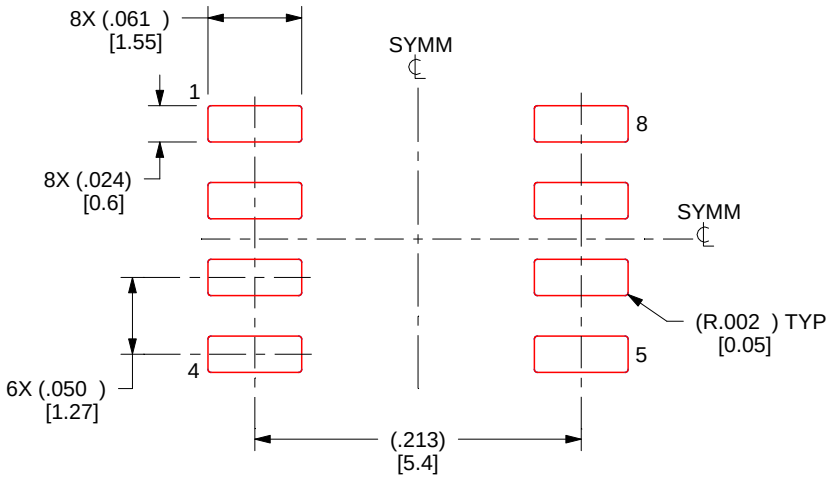
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



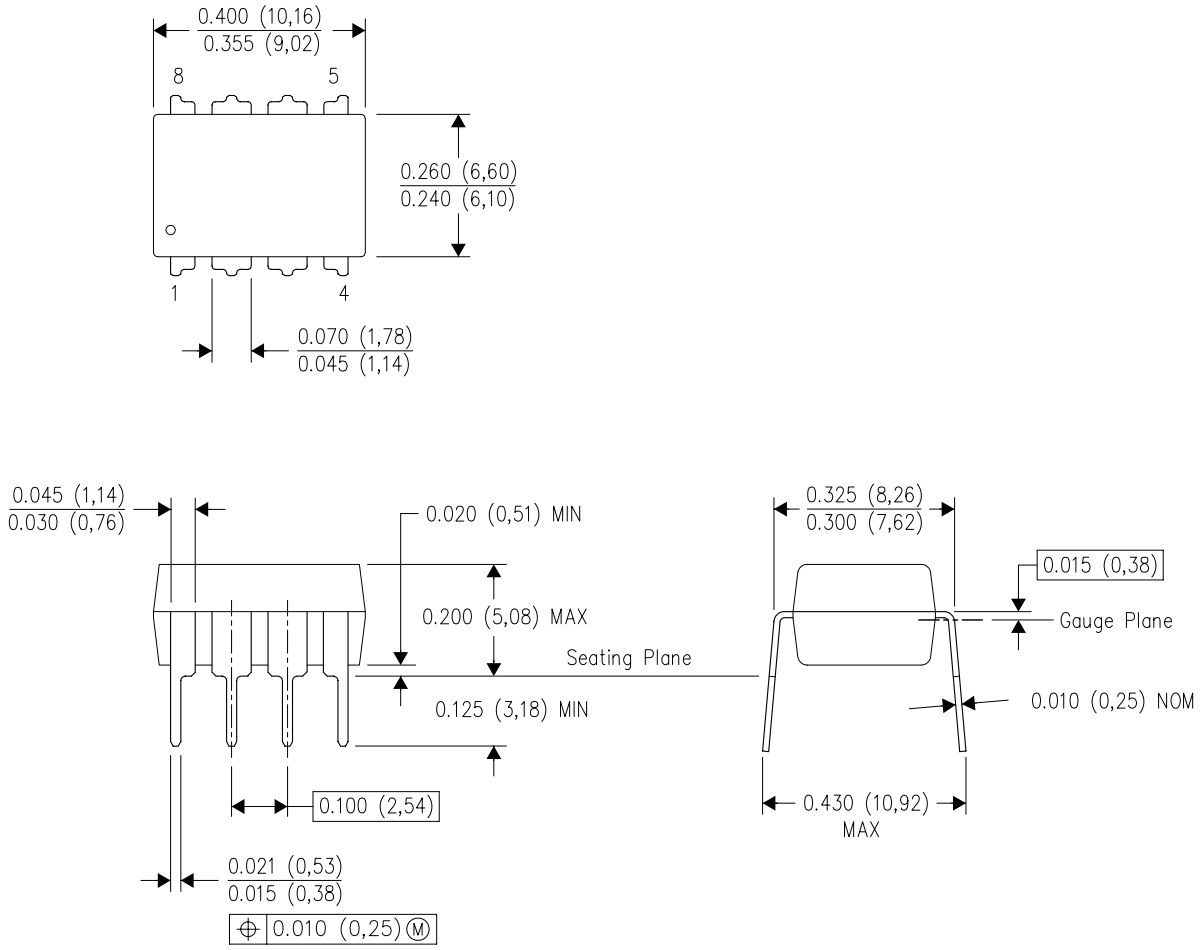
SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R–PDIP–T8) PLASTIC DUAL–IN–LINE PACKAGE



NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001 variation BA.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月