TCA9535 具有中断输出和配置寄存器的低电压 16 位 I²C 和 SMBus 低功耗 I/O 扩展器

1 特性

- I²C 至并行端口扩展器
- 1.65V 至 5V 的宽电源电压范围
- 低待机电流消耗
- 开漏电路低电平有效中断输出
- 5V 耐压 I/O 端口
- 400kHz 快速 I²C 总线
- 极性反转寄存器
- 通过三个硬件地址引脚寻址，最多可使用八个器件
- 具有高电流驱动能力的锁存输出，用于直接驱动 LED
- 闩锁性能超过 100mA，符合 JESD 78 II 类规范
- ESD 保护性能超过 JESD 22 规范要求
  - 2000V 人体放电模型 (A114A)
  - 1000V 充电器件模型 (C101)

2 应用

- 服务器
- 路由器（电信交换设备）
- 个人计算机
- 个人电子产品（例如，游戏机）
- 工业自动化
- 采用 GPIO 受限处理器的产品

3 说明

TCA9535 是一款 24 引脚器件，可为两线双向 I²C 总线或 (SMBus) 协议提供 16 位通用并行输入和输出 (I/O) 扩展。该器件可在 1.65V 至 5.5V 的电源电压范围内工作。

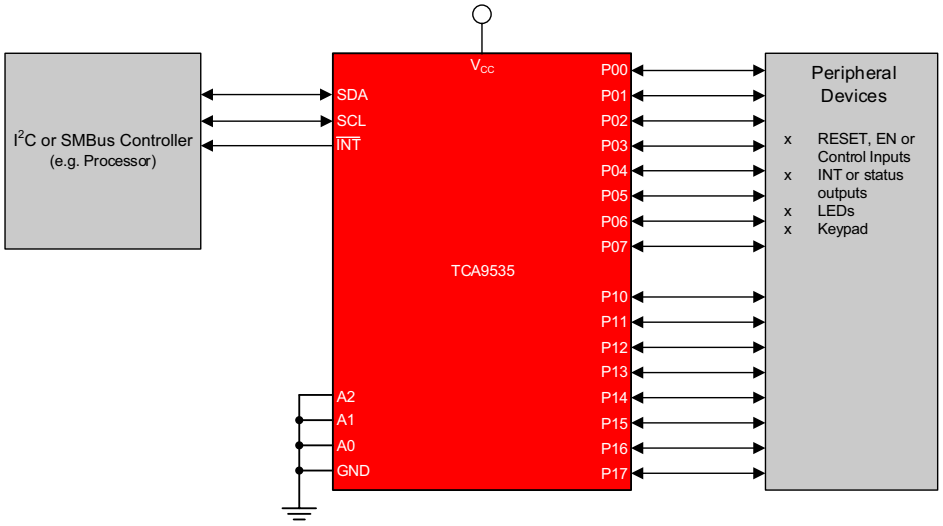
TCA9535 由两个 8 位配置（输入或输出可选）、输入端口、输出端口和极性反转（高电平有效或低电平有效运行）寄存器组成。在加电时，I/O 被配置为输入。系统控制器可通过写入 I/O 配置位将 I/O 启用为输入或输出。

TCA9535 除了不包含内部 I/O 上拉电阻器（配置为输入和非驱动时，需要上拉和下拉未用的 I/O 引脚），与 TCA9555 完全相同。

封装信息

器件型号	封装(1)	封装尺寸(2)
TCA9535	PW（TSSOP，24）	7.8mm × 6.4mm
	DB（SSOP，24）	8.2mm × 7.8mm
	RTW (WQFN, 24)	4mm × 4mm
	RGE（VQFN，24）	4mm × 4mm

(1) 有关更多信息，请参阅 节 10。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



方框图

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 5
5.1 绝对最大额定值 5
5.2 ESD 等级 5
5.3 建议运行条件 6
5.4 热性能信息 6
5.5 电气特性 7
5.6 I^2C 接口时序要求 8
5.7 开关特性 9
5.8 典型特性 10
6 详细说明 16
6.1 概述 16
6.2 功能方框图 16
6.3 特性说明 17
6.4 器件功能模式 18
6.5 编程 18
6.6 寄存器映射 23
7 应用和实施 25
7.1 应用信息 25
7.2 典型应用 25
7.3 电源相关建议 28
7.4 布局 29
8 器件和文档支持 31
8.1 文档支持 31
8.2 接收文档更新通知 31
8.3 支持资源 31
8.4 商标 31
8.5 静电放电警告 31
8.6 术语表 31
9 修订历史记录 31
10 机械、封装和可订购信息 32

Copyright © 2026 Texas Instruments Incorporated

4 引脚配置和功能

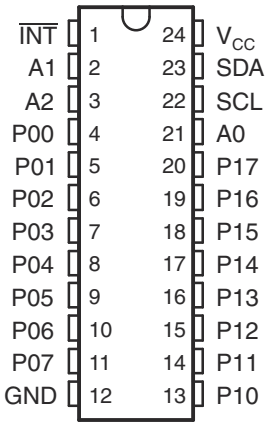
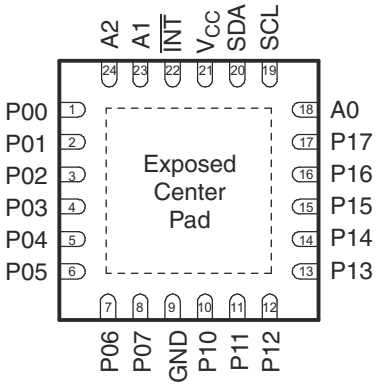


图 4-1. DB、PW (TSSOP) 封装
24 引脚（俯视图）



如果使用，那么裸露的中央散热焊盘必须作为一个辅助地进行连接或置于电气开路状态。

图 4-2. RTW (WQFN)、RGE (VQFN) 封装
24 引脚（俯视图）

表 4-1. 引脚功能

引脚			类型	说明
名称	编号			
	DB、PW	RTW、RGE		
A0	21	18	输入	地址输入 0。直接连接至 V_{CC} 或接地
A1	2	23	输入	地址输入 1。直接连接至 V_{CC} 或接地
A2	3	24	输入	地址输入 2。直接连接至 V_{CC} 或接地
GND	12	9	—	接地
$\overline{INT}$	1	22	输出	中断输出。通过外部上拉电阻连接至 V_{CC}
P00(1)	4	1	I/O	P 端口 I/O。推挽式设计结构。上电时，P00 配置为输入
P01(1)	5	2	I/O	P 端口 I/O。推挽式设计结构。上电时，P01 配置为输入
P02(1)	6	3	I/O	P 端口 I/O。推挽式设计结构。上电时，P02 配置为输入
P03(1)	7	4	I/O	P 端口 I/O。推挽式设计结构。上电时，P03 配置为输入
P04(1)	8	5	I/O	P 端口 I/O。推挽式设计结构。上电时，P04 配置为输入
P05(1)	9	6	I/O	P 端口 I/O。推挽式设计结构。上电时，P05 配置为输入
P06(1)	10	7	I/O	P 端口 I/O。推挽式设计结构。上电时，P06 配置为输入
P07(1)	11	8	I/O	P 端口 I/O。推挽式设计结构。上电时，P07 配置为输入
P10(1)	13	10	I/O	P 端口 I/O。推挽式设计结构。上电时，P10 配置为输入
P11(1)	14	11	I/O	P 端口 I/O。推挽式设计结构。上电时，P11 配置为输入
P12(1)	15	12	I/O	P 端口 I/O。推挽式设计结构。上电时，P12 配置为输入
P13(1)	16	13	I/O	P 端口 I/O。推挽式设计结构。上电时，P13 配置为输入
P14(1)	17	14	I/O	P 端口 I/O。推挽式设计结构。上电时，P14 配置为输入
P15(1)	18	15	I/O	P 端口 I/O。推挽式设计结构。上电时，P15 配置为输入
P16(1)	19	16	I/O	P 端口 I/O。推挽式设计结构。上电时，P16 配置为输入
P17(1)	20	17	I/O	P 端口 I/O。推挽式设计结构。上电时，P17 配置为输入
SCL	22	19	输入	串行时钟总线。通过上拉电阻器连接至 V_{CC}
SDA	23	20	输入	串行数据总线。通过上拉电阻器连接至 V_{CC}
V_{CC}	24	21	—	电源电压

(1) 如端口未使用，必须通过一个适中阻值（约 10kΩ）的电阻连接至 V_{CC} 或 GND

Copyright © 2026 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{CC}	电源电压		-0.5	6	V
V_I	输入电压(2)		-0.5	6	V
V_O	输出电压(2)		-0.5	6	V
I_{IK}	输入钳位电流	$V_I < 0$		-20	mA
I_{OK}	输出钳位电流	$V_O < 0$		-20	mA
I_{IOK}	输入-输出钳位电流	$V_O < 0$ 或 $V_O > V_{CC}$		±20	mA
I_{OL}	持续输出低电平电流	$V_O = 0$ 至 V_{CC}		50	mA
I_{OH}	持续输出高电平电流	$V_O = 0$ 至 V_{CC}		-50	mA
I_{CC}	通过 GND 的持续电流			-250	mA
	通过 V_{CC} 的持续电流			160	mA
$T_{j(MAX)}$	最大结温			130	°C
T_{stg}	贮存温度		-65	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果在*建议运行条件*之外但在*绝对最大额定值*范围内短暂运行，器件可能不会受到损坏，但可能无法完全正常工作。以这种方式运行器件可能会影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 如果遵守输入和输出电流额定值，则可能会超过输入负电压和输出电压额定值。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±2000	V
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

Copyright © 2026 Texas Instruments Incorporated

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

				最小值	最大值	单位
V_{CC}	电源电压			1.65	5.5	V
V_{IH}	高电平输入电压	SCL，SDA		0.7 × V_{CC}	V_{CC}(1)	V
		A2 – A0、P07 – P00、P17 – P10		0.7 × V_{CC}	5.5	V
V_{IL}	低电平输入电压	SCL、SDA、A2 – A0、P07 – P00、P17 – P10		-0.5	0.3 × V_{CC}	V
I_{OH}	高电平输出电流	P07 – P00、P17 – P10			-10	mA
I_{OL}	低电平输出电流(2)	P07 – P00、P17 – P10	T_j ≤ 65°C		25	mA
			T_j ≤ 85°C		18	
			T_j ≤ 100°C		11	
			T_j ≤ 130°C		5	
I_{OL}	低电平输出电流(2)	$\overline{INT}$、SDA	T_j ≤ 85°C		6	mA
			T_j ≤ 100°C		3.5	
			T_j ≤ 130°C		1	
T_A	自然通风条件下的工作温度			-40	125	°C

(1) 对于施加的电压高于 V_{CC} 时，I_{CC} 会增加。
(2) 所示数值适用于特定的结温，而结温取决于所用封装的热阻 $R_{\theta JA}$。有关如何计算结温，请参见*计算结温和功率耗散*一节。

5.4 热性能信息

热指标(1)		TCA9535				单位
		PW (TSSOP)	DB (SSOP)	RTW (WQFN)	RGE (VQFN)	
		24 引脚	24 引脚	24 引脚	24 引脚	
$R_{\theta JA}$	结至环境热阻	108.8	92.9	43.6	48.4	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	54	53.5	46.2	58.1	°C/W
$R_{\theta JB}$	结至电路板热阻	62.8	50.4	22.1	27.1	°C/W
ψ_{JT}	结至顶部特征参数	11.1	21.9	1.5	3.3	°C/W
ψ_{JB}	结至电路板特征参数	62.3	50.1	22.2	27.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	10.7	15.3	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数			测试条件	V_{CC}	最小值	典型值 (1)	最大值	单位
V_{IK}	输入二极管钳位电压		I_I = -18mA	1.65V 至 5.5V	-1.2			V
V_{PORR}	上电复位电压，V_{CC} 上升		V_I = V_{CC} 或 GND，I_O = 0			1.2	1.5	V
V_{PORF}	上电复位电压，V_{CC} 下降		V_I = V_{CC} 或 GND，I_O = 0		0.75	1		V
V_{OH}	P 端口高电平输出电压(2)		I_{OH} = -8mA	1.65V	1.2			V
				2.3V	1.8			
				3V	2.6			
				4.75V	4.1			
			I_{OH} = -10mA	1.65V	1			
				2.3V	1.7			
				3V	2.5			
				4.75V	4			
I_{OL}	低电平输出电流	SDA	V_{OL} = 0.4V	1.65V 至 5.5V	3			mA
		P 端口(3)	V_{OL} = 0.5V	1.65V 至 5.5V	8			
			V_{OL} = 0.7V	1.65V 至 5.5V	10			
		$\overline{INT}$	V_{OL} = 0.4V	1.65V 至 5.5V	3			
I_I	输入漏电流	SCL、SDA 输入漏电流	V_I = V_{CC} 或 GND	1.65V 至 5.5V			±1	μA
		A2 – A0 输入漏电流	V_I = V_{CC} 或 GND	1.65V 至 5.5V			±1	
I_{IH}	输入高漏电流	P 端口	V_I = V_{CC}	1.65V 至 5.5V			1	μA
I_{IL}	输入低漏电流	P 端口	V_I = GND	1.65V 至 5.5V			-1	μA
I_{CC}	静态电流	工作模式	V_I = V_{CC} 或 GND，I_O = 0，I/O = 输入，f_{SCL} = 400kHz，无负载	5.5V		22	40	μA
				3.6V		11	30	
				2.7V		8	19	
				1.95V		5	11	
		待机模式	V_I = V_{CC}，I_O = 0，I/O = 输入，f_{SCL} = 0kHz，无负载，-40°C < T_A ≤ 85°C	5.5V		1.5	3.9	
				3.6V		0.9	2.2	
				2.7V		0.6	1.8	
				1.95V		0.6	1.5	
			V_I = V_{CC}，I_O = 0，I/O = 输入，f_{SCL} = 0kHz，无负载，-40°C < T_A ≤ 125°C	5.5V			8.5	
				3.6V			5.0	
				2.7V			4.0	
				1.95V			3.5	
			V_I = GND，I_O = 0，I/O = 输入，f_{SCL} = 0kHz，无负载，-40°C < T_A ≤ 85°C	5.5V		1.5	8.7	
				3.6V		0.9	4	
				2.7V		0.6	3	
				1.95V		0.4	2.2	
			V_I = GND，I_O = 0，I/O = 输入，f_{SCL} = 0kHz，无负载，-40°C < T_A ≤ 125°C	5.5V			26	
				3.6V			13	
				2.7V			9	
				1.95V			7	
C_I	输入电容	SCL	V_I = V_{CC} 或 GND	1.65V 至 5.5V		3	8	pF

Copyright © 2026 Texas Instruments Incorporated

5.5 电气特性 (续)

在自然通风条件下的建议运行温度范围内测得（除非另有说明）

参数			测试条件	V_{CC}	最小值	典型值 (1)	最大值	单位
C_{io}	输入-输出引脚电容	SDA	V_{IO} = V_{CC} 或 GND	1.65V 至 5.5V		3	9.5	pF
		P 端口	V_{IO} = V_{CC} 或 GND	1.65V 至 5.5V		3.7	9.5	

(1) 所有典型值均在标称电源电压（1.8、2.5、3.3 或 5V V_{CC}）且 T_A = 25°C 条件下测得。
(2) 每个 I/O 必须从外部限制为最大 25mA，每个八进制（P07 – P00 和 P17 – P10）必须限制为最大电流 100mA，器件总电流为 200mA。
(3) 所有 I/O 端口的总供出电流必须限制在 160mA 以内（P07 – P00 为 80mA，P17 – P10 为 80mA）。

5.6 I²C 接口时序要求

在建议的自然通风条件下的工作温度范围内测得（除非另有说明）（请参阅 图 6-2）

			最小值	最大值	单位
I²C 总线 — 标准模式					
f_{scl}	I²C 时钟频率		0	100	kHz
t_{sch}	I²C 时钟高电平时间		4		µs
t_{scl}	I²C 时钟低电平时间		4.7		µs
t_{sp}	I²C 尖峰时间			50	ns
t_{sds}	I²C 串行数据设置时间		250		ns
t_{sdh}	I²C 串行数据保持时间		0		ns
t_{icr}	I²C 输入上升时间			1000	ns
t_{icf}	I²C 输入下降时间			300	ns
t_{ocf}	I²C 输出下降时间	10pF 至 400pF 总线		300	ns
t_{buf}	停止和启动之间的 I²C 总线空闲时间		4.7		µs
t_{sts}	I²C 启动或重复启动条件设置		4.7		µs
t_{sth}	I²C 启动或重复启动条件保持		4		µs
t_{sps}	I²C 停止条件设置		4		µs
$t_{vd(data)}$	有效数据时间	SCL 低电平到 SDA 输出有效		3.45	µs
$t_{vd(ack)}$	ACK 条件的有效数据时间	从 SCL 低电平到 SDA（输出）低电平的 ACK 信号		3.45	µs
C_b	I²C 总线容性负载			400	pF
I²C 总线 — 快速模式					
f_{scl}	I²C 时钟频率		0	400	kHz
t_{sch}	I²C 时钟高电平时间		0.6		µs
t_{scl}	I²C 时钟低电平时间		1.3		µs
t_{sp}	I²C 尖峰时间			50	ns
t_{sds}	I²C 串行数据设置时间		100		ns
t_{sdh}	I²C 串行数据保持时间		0		ns
t_{icr}	I²C 输入上升时间		20	300	ns
t_{icf}	I²C 输入下降时间		20 × (V_{CC}/5.5V)	300	ns
t_{ocf}	I²C 输出下降时间	10pF 至 400pF 总线	20 × (V_{CC}/5.5V)	300	ns
t_{buf}	停止和启动之间的 I²C 总线空闲时间		1.3		µs
t_{sts}	I²C 启动或重复启动条件设置		0.6		µs

Copyright © 2026 Texas Instruments Incorporated

5.6 I²C 接口时序要求（续）

在建议的自然通风条件下的工作温度范围内测得（除非另有说明）（请参阅 图 6-2）

			最小值	最大值	单位
t_{sth}	I²C 启动或重复启动条件保持		0.6		µs
t_{sps}	I²C 停止条件设置		0.6		µs
$t_{vd(data)}$	有效数据时间	SCL 低电平到 SDA 输出有效		0.9	µs
$t_{vd(ack)}$	ACK 条件的有效数据时间	从 SCL 低电平到 SDA（输出）低电平的 ACK 信号		0.9	µs
C_b	I²C 总线容性负载			400	pF

5.7 开关特性

在自然通风条件下的建议工作温度范围内测得，C_L ≤ 100pF（除非另有说明）（请参阅 图 6-2 和 图 6-3）

参数		从（输入）	至（输出）	最小值	最大值	单位
t_{iv}	中断有效时间	P 端口	$\overline{INT}$		4	µs
t_{ir}	中断复位延时时间	SCL	$\overline{INT}$		4	µs
t_{pv}	输出数据有效；当 V_{CC} = 2.3V – 5.5V 时	SCL	P 端口		200	ns
	输出数据有效；当 V_{CC} = 1.65V-2.3V 时				300	ns
t_{ps}	输入数据设置时间	P 端口	SCL	150		ns
t_{ph}	输入数据保持时间	P 端口	SCL	1		µs

Copyright © 2026 Texas Instruments Incorporated

5.8 典型特性

T_A = 25°C（除非另有说明）

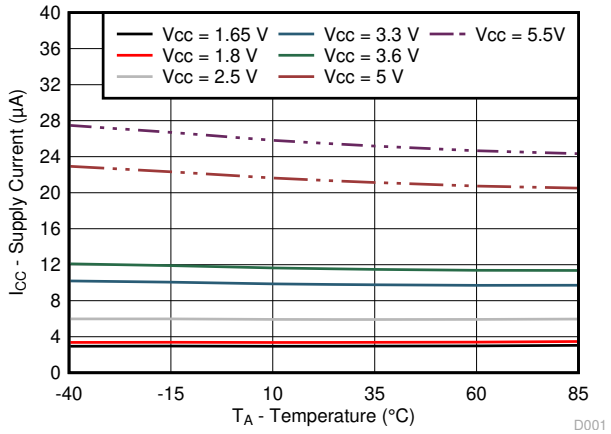


图 5-1. 不同电源电压 (V_{CC}) 下电源电流与温度间的关系

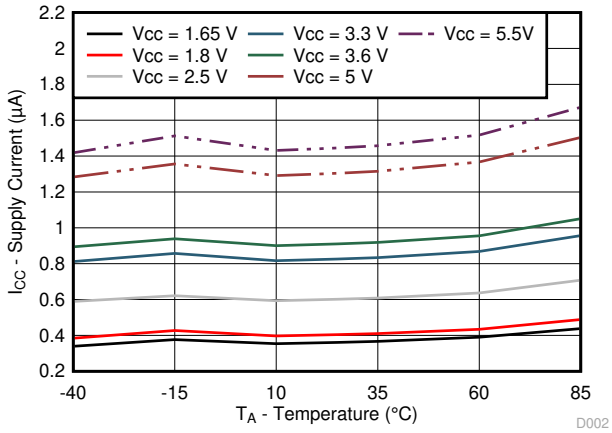


图 5-2. 不同电源电压 (V_{CC}) 下待机电源电流与温度间的关系

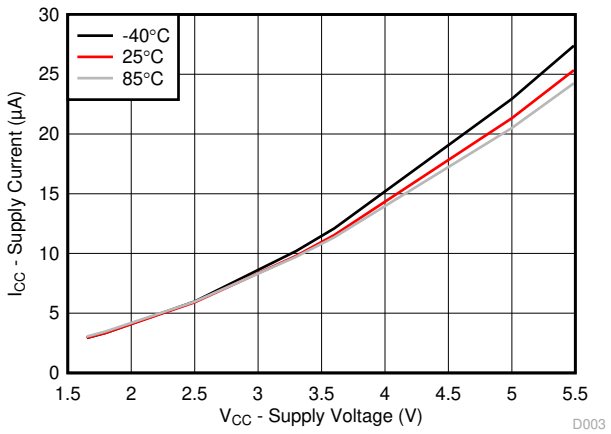


图 5-3. 不同温度 (T_A) 下电源电流与电源电压间的关系

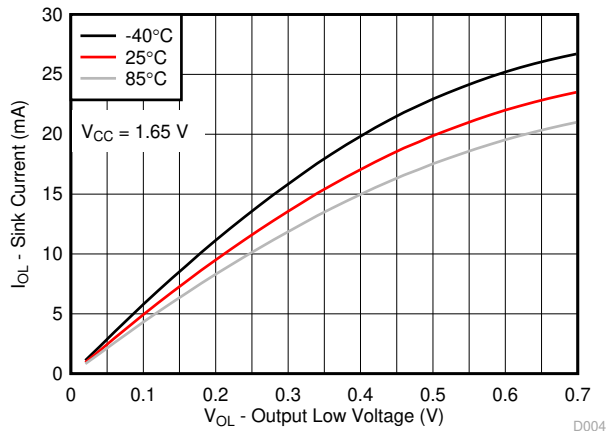


图 5-4. V_{CC} = 1.65V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

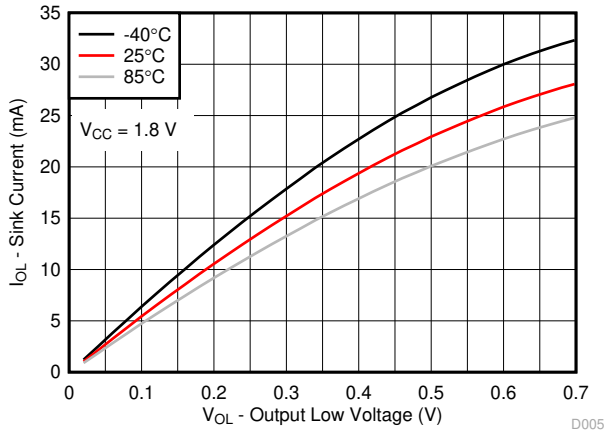


图 5-5. V_{CC} = 1.8V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

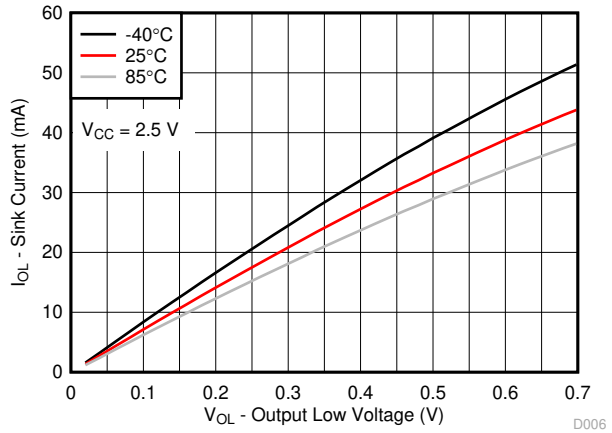


图 5-6. V_{CC} = 2.5V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

Copyright © 2026 Texas Instruments Incorporated

5.8 典型特性 (续)

T_A = 25°C (除非另有说明)

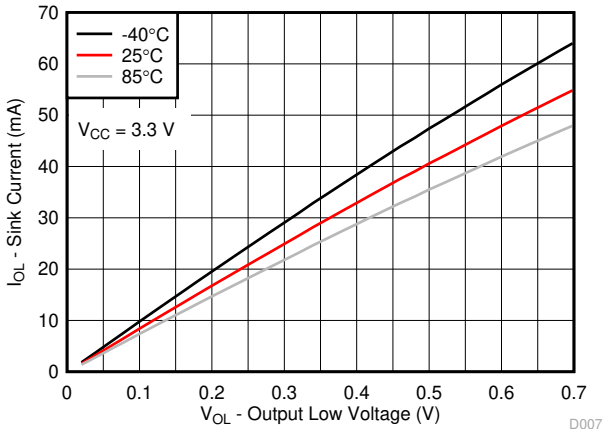


图 5-7. V_{CC} = 3.3V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

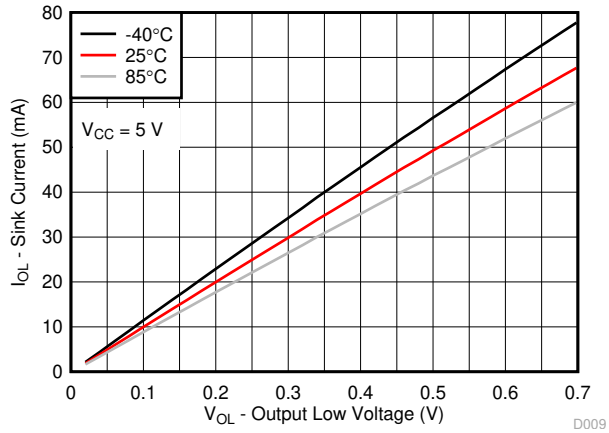


图 5-8. V_{CC} = 5V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

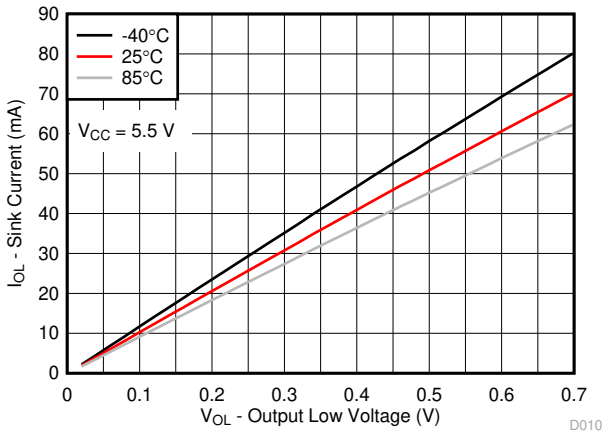


图 5-9. V_{CC} = 5.5V 时，不同温度 (T_A) 下的 I/O 灌电流与输出低电压间的关系

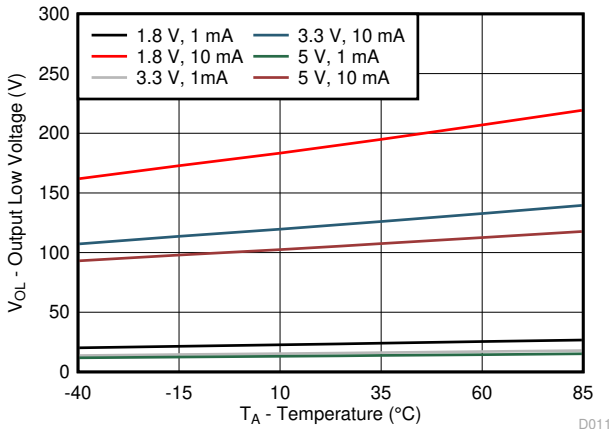


图 5-10. 不同 V_{CC} 和 I_{OL} 下的 I/O 低电压与温度间的关系

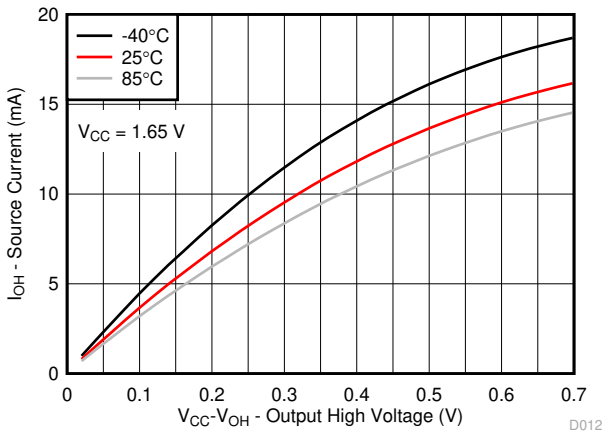


图 5-11. V_{CC} = 1.65V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

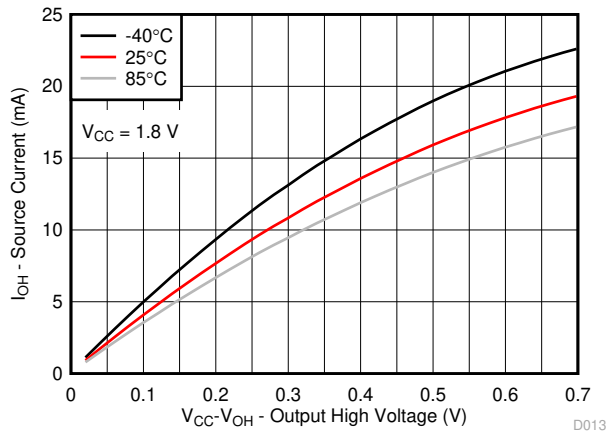


图 5-12. V_{CC} = 1.8V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

Copyright © 2026 Texas Instruments Incorporated

5.8 典型特性 (续)

T_A = 25°C（除非另有说明）

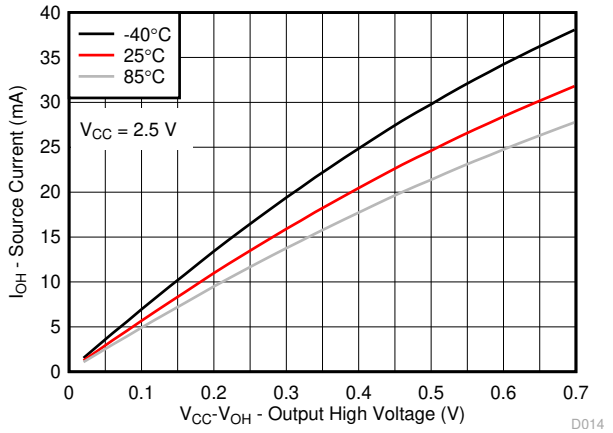


图 5-13. V_{CC} = 2.5V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

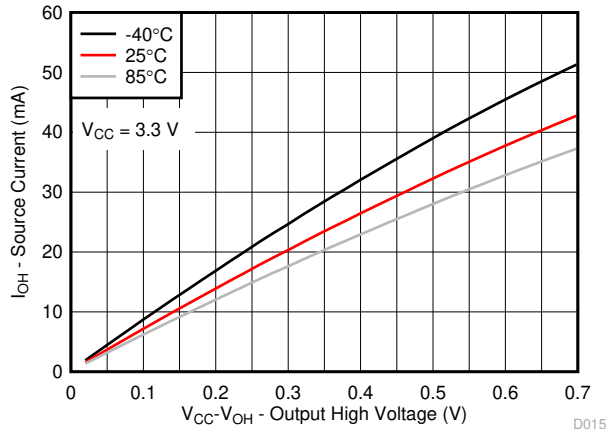


图 5-14. V_{CC} = 3.3V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

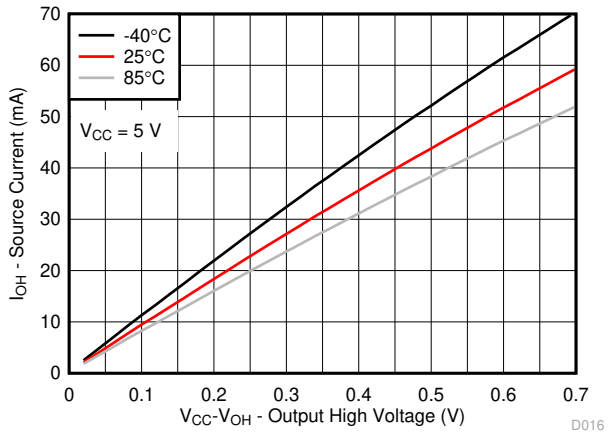


图 5-15. V_{CC} = 5V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

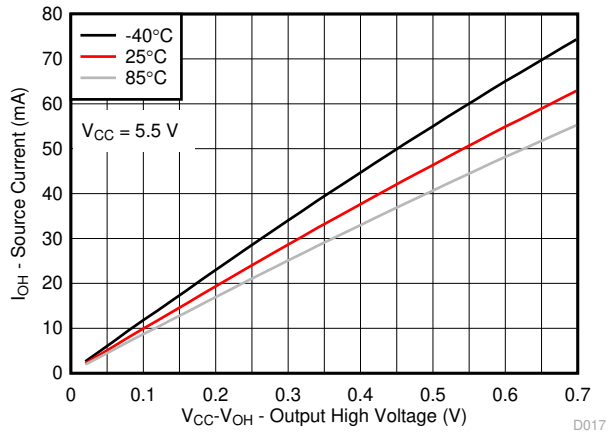


图 5-16. V_{CC} = 5.5V 时，不同温度 (T_A) 下的 I/O 拉电流与输出高电压间的关系

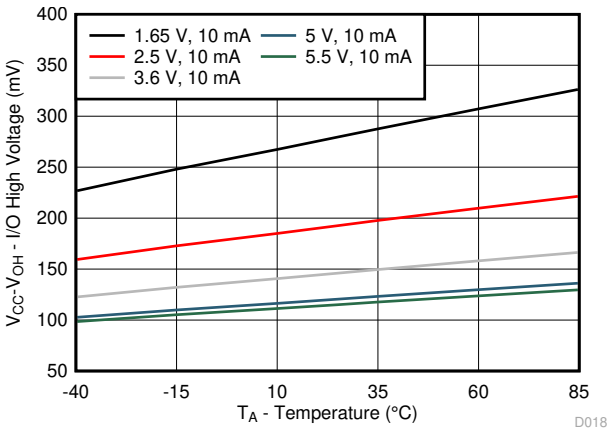


图 5-17. 不同 V_{CC} 下 V_{CC} – V_{OH} 电压与温度间的关系

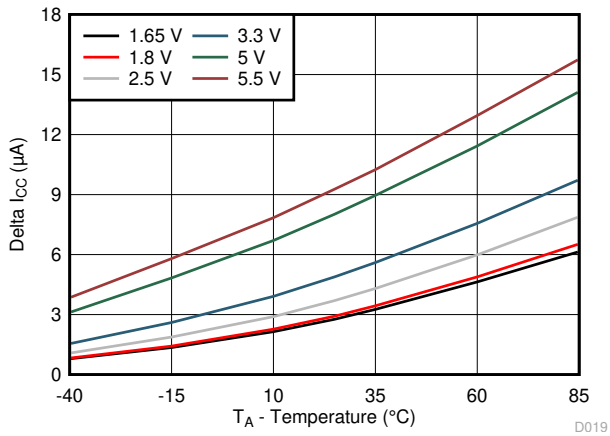
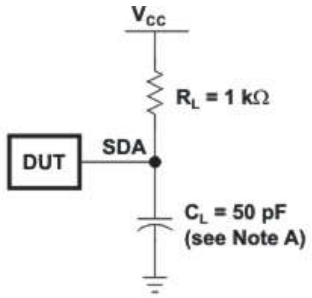


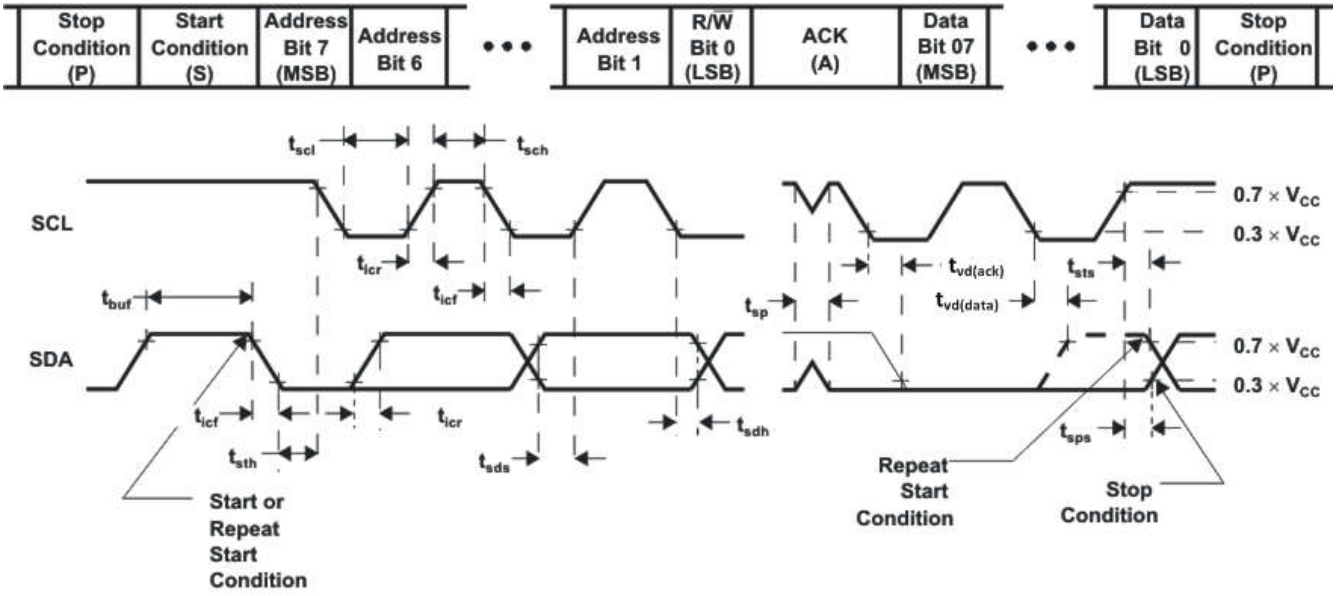
图 5-18. 不同 V_{CC} 下(V_I = V_{CC} – 0.6V) ΔI_{CC} 与温度间的关系

Copyright © 2026 Texas Instruments Incorporated

参数测量信息



SDA LOAD CONFIGURATION

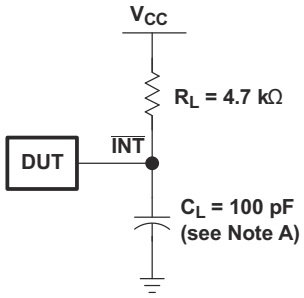


VOLTAGE WAVEFORMS

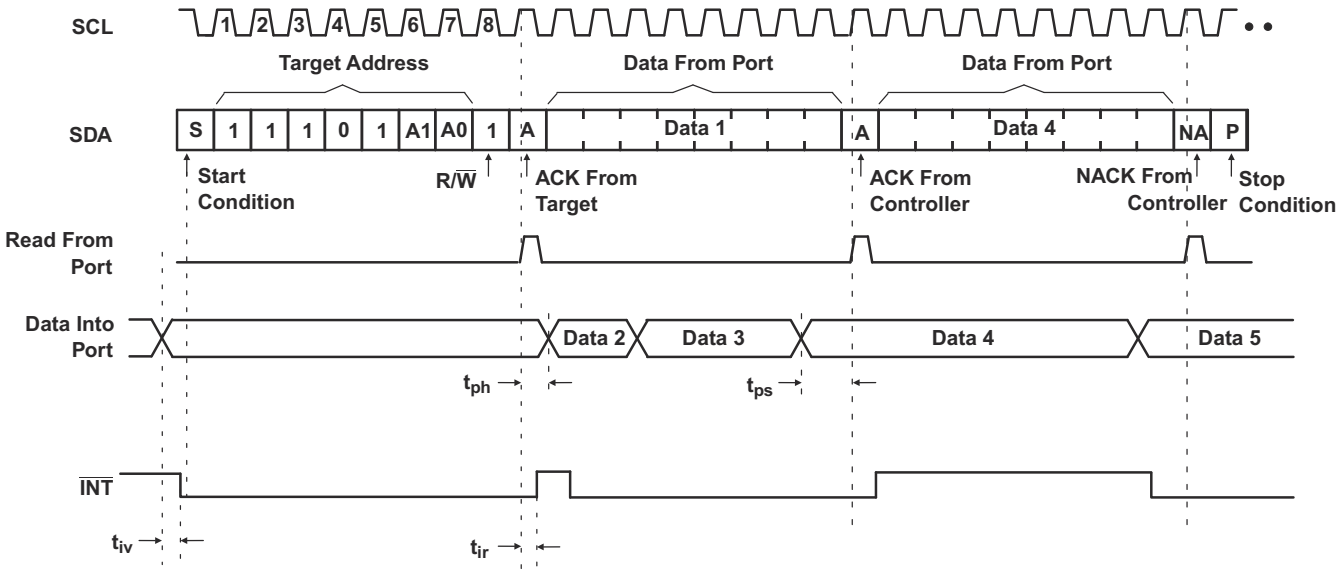
BYTE	DESCRIPTION
1	I^2C address
2, 3	P-port data

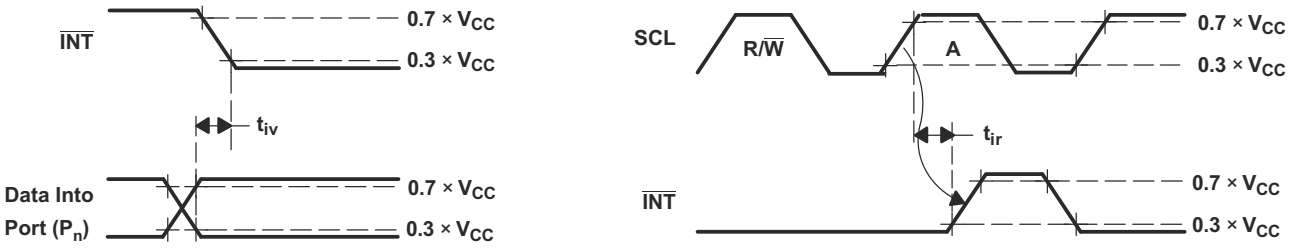
A. C_L 包括探头和夹具电容。
B. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10MHz，Z_O = 50Ω，t_r/t_f ≤ 30ns。
C. 并非所有参数和波形都适用于所有器件。

图 6-1. I^2C 接口负载电路和电压波形



Interrupt Load Configuration





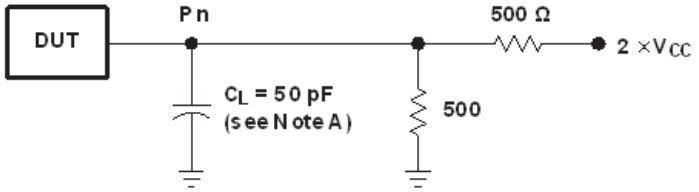
A. C_L 包括探头和夹具电容。

B. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10MHz，Z_O = 50Ω，t_r/t_f ≤ 30ns。

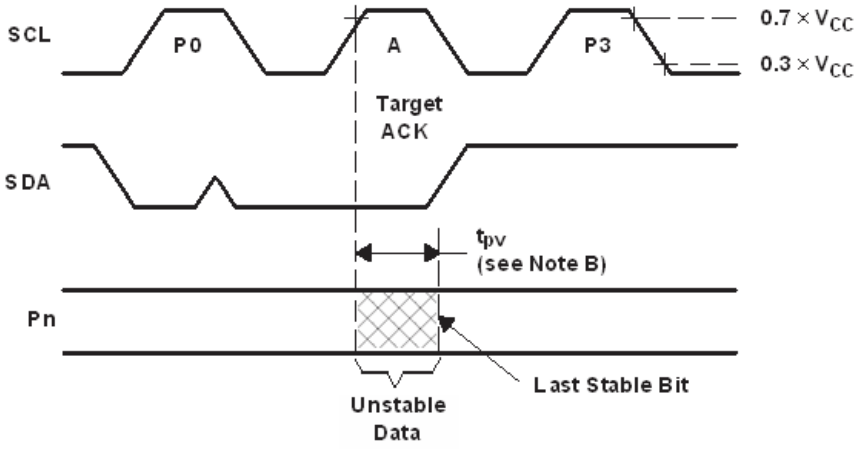
C. 并非所有参数和波形都适用于所有器件。

图 6-2. 中断负载电路和电压波形

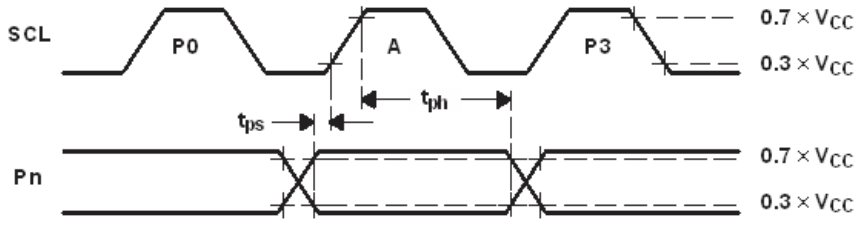
Copyright © 2026 Texas Instruments Incorporated



P-Port Load Configuration



Write Mode (R/W = 0)



Read Mode (R/W = 1)

A. C_L 包括探头和夹具电容。
B. t_{pv} 的测量范围为 0.7 × SCL 上的 V_{CC} 到 50% 的 I/O (Pn) 输出。
C. 所有输入均由具有以下特性的发生器供电：PRR ≤ 10MHz，Z_O = 50Ω，t_r/t_f ≤ 30ns。
D. 每次测量这些输出中的一个，每次测量转换一次。
E. 并非所有参数和波形都适用于所有器件。

图 6-3. P 端口负载电路和电压波形

6 详细说明

6.1 概述

TCA9535 器件是用于 I²C 总线的 16 位 I/O 扩展器，可在 1.65V 至 5.5V 的 V_{CC} 下运行。它可通过 I²C 接口为大多数微控制器系列产品提供通用远程 I/O 扩展。

TCA9535 由两个 8 位配置（输入或输出可选）、输入端口、输出端口和极性反转（高电平有效或低电平有效运行）寄存器组成。在加电时，I/O 被配置为输入。系统控制器可以通过写入 I/O 配置寄存器位将 I/O 启用为输入或输出。每个输入或输出的数据均保存在相应的输入或输出寄存器中。输入端口寄存器的极性可由极性反转寄存器转换。所有寄存器都可由系统控制器读取。

TCA9535 开漏中断 ($\overline{INT}$) 输出在任意输入状态与其对应的输入端口寄存器状态不同时被激活，并用于向系统控制器指明输入状态已改变。

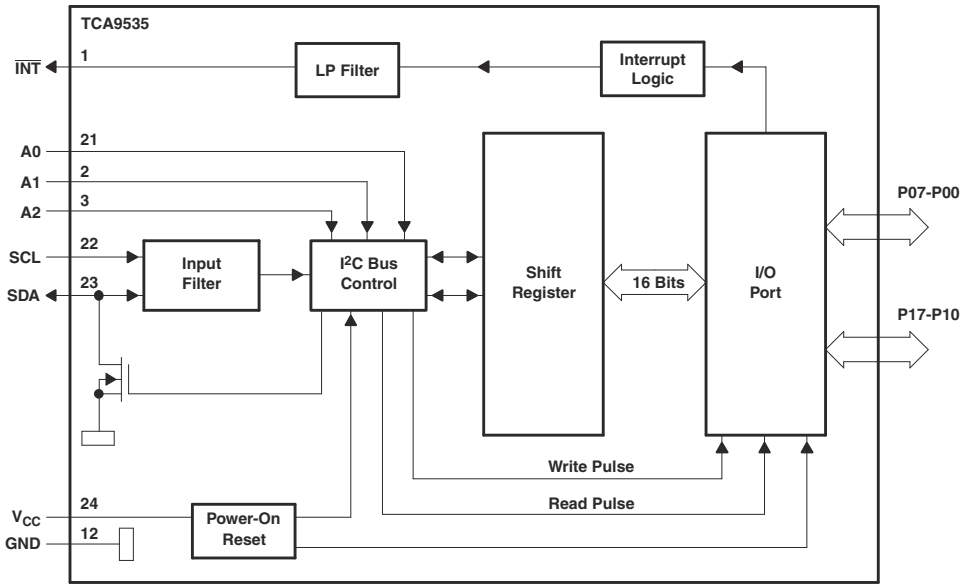
$\overline{INT}$ 可连接至一个微控制器的中断输入。通过在这条线路上发送一个中断信号，远程 I/O 可通知微控制器在其端口上是否存在输入数据，而无须通过 I²C 总线进行通信。因此，TCA9535 还可作为简单的目标设备。

该器件的输出（已锁存）具有高电流驱动能力，用于直接驱动 LED。该器件具有低流耗。

TCA9535 器件与 PCA9555 类似，不同之处在于去除了内部 I/O 上拉电阻，这在 I/O 被保持为低电平时可大幅降低功耗。TCA9535 等同于 PCA9535，但支持更低的电压（低至 V_{CC} = 1.65V），并且针对不同的应用场景改进了上电复位电路。

三个硬件引脚（A0、A1 和 A2）用于编程和改变固定的 I²C 地址，并允许多达 8 个器件共享同一个 I²C 总线或 SMBus。

6.2 功能方框图

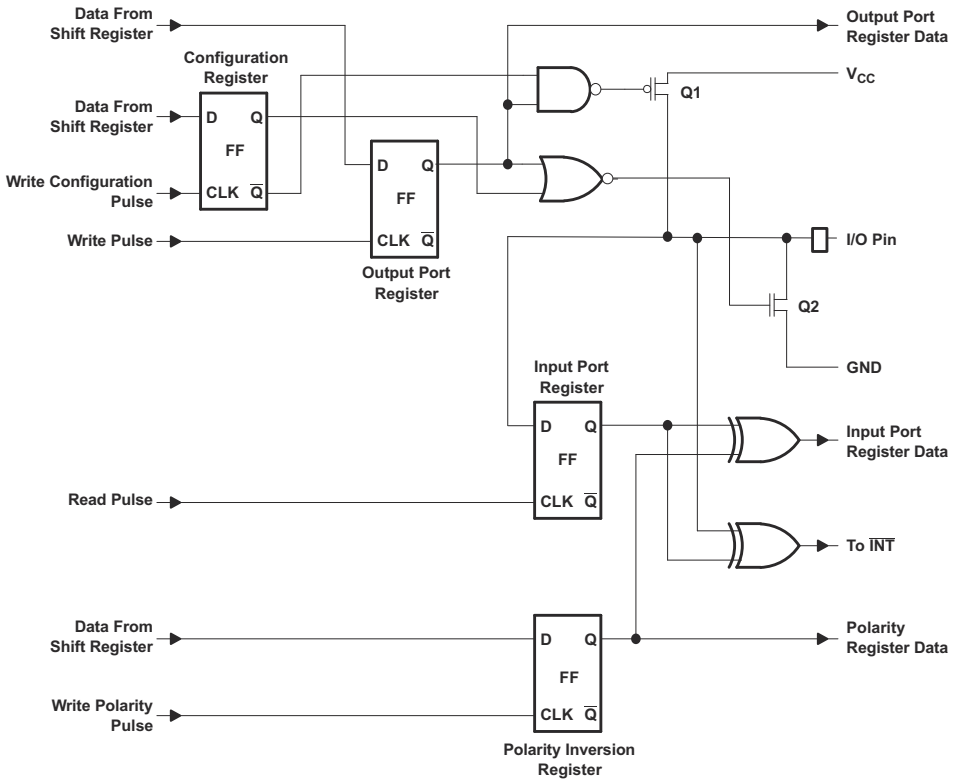


所示引脚编号适用于 PW 封装。

所有 I/O 在复位时都设置为输入。

图 6-1. 逻辑图（正逻辑）

Copyright © 2026 Texas Instruments Incorporated



上电复位时，所有寄存器都恢复为默认值。

图 6-2. P 端口 I/O 的简化版原理图

6.3 特性说明

6.3.1 5V 耐压 I/O 端口

TCA9535 具备可耐受高达 5V 电压的 I/O 端口。这使得 TCA9535 能够与众多设备连接。为将 I_{CC} 降至最低，任何输入信号的设计都必须确保输入电压保持在器件的 V_{IH} 与 V_{IL} 范围之内，具体如*电气特性*一节所述。

6.3.2 硬件地址引脚

TCA9535 具备 3 个硬件地址引脚（A0、A1 和 A2）。用户通过将每个引脚拉至 V_{CC} 或 GND 来选定器件的 I^2C 地址，以表示地址中的位值。这样最多可将 8 个 TCA9535 器件挂接在同一条总线上而不会发生地址冲突。有关这 3 个地址引脚的信息，请参见*功能框图*。在器件上电期间，这些引脚上的电压不得发生变化，以防止因传输过程中器件地址改变而可能导致 I^2C 出现干扰。所有引脚都必须连接至 V_{CC} 或 GND，不得悬空。

6.3.3 中断 ($\overline{INT}$) 输出

在输入模式中，端口输入的任何上升沿或下降沿都会生成中断。经过时间 t_{iv} 后，信号 $\overline{INT}$ 将有效。当端口上的数据更改为原始设置或从生成中断的端口读取数据时，即可实现中断电路的复位。复位发生在读取模式下 SCL 信号上升沿之后的应答 (ACK) 位处。请注意，$\overline{INT}$ 在更改的数据字节发送之前在 ACK 处复位。由于在 ACK 时钟脉冲期间发生的中断进行了复位，因此在该脉冲期间发生的中断可能会丢失（或非常短）。复位后，I/O 的每次更改都会被检测到并作为 $\overline{INT}$ 发送。

对另一个器件进行读取或写入不会影响中断电路，并且配置为输出的引脚不会导致中断。将 I/O 从输出更改为输入时，如果引脚的状态与输入端口寄存器的内容不匹配，可能会导致误中断。由于每个 8 位端口是独立读取的，端口 0 引起的中断不会因读取端口 1 而清除，端口 1 引起的中断也不会因读取端口 0 而清除。

$\overline{INT}$ 为开漏结构。$\overline{INT}$ 需要一个适中阻值（通常约 10kΩ）的上拉电阻连接至 V_{CC}。

Copyright © 2026 Texas Instruments Incorporated

6.4 器件功能模式

6.4.1 上电复位 (POR)

给 V_{CC} 加电（从 0V 开始）时，内部上电复位电路会将 TCA9535 保持在复位条件，直到 V_{CC} 达到 V_{PORR}。此时，复位条件被释放。TCA9535 的寄存器和 I^2C-SMBus 状态机初始化为默认状态。之后，V_{CC} 必须降至 V_{PORF} 以下，再回升至工作电压，才能完成一次电源复位循环。

6.4.2 加电

给 V_{CC} 加电到高于 V_{PORR} 的程度且发生 POR 时，器件处于正常运行模式。在这种状态下，器件已准备好接受任何传入的 I^2C 请求，并且会监控输出端口上的变化情况。

6.5 编程

6.5.1 I^2C 接口

TCA9535 具有一个标准双向 I^2C 接口，该接口由控制器器件控制，以便配置或读取该器件的状态。I^2C 总线上的每个目标器件都有一个特定的器件地址，以便区别于同一 I^2C 总线上的其他目标器件。许多目标器件在启动时需要进行配置来设置器件行为。这通常在控制器访问具有唯一寄存器地址的目标器件的内部寄存器映射时完成。一个器件可以有一个或多个用于存储、写入或读取数据的寄存器。更多信息，请参阅应用手册 *了解 I^2C 总线*。

物理 I^2C 接口由串行时钟 (SCL) 和串行数据 (SDA) 线组成。SDA 和 SCL 线都必须通过上拉电阻器连接至 V_{CC}。上拉电阻器的阻值由 I^2C 线上的电容值决定。更多详细信息，请参阅应用手册 *I^2C 上拉电阻器计算*。只有当总线处于空闲状态时，才能启动数据传输。如果在停止条件后，SDA 和 SCL 线都为高电平，则认为总线处于空闲状态。请参阅 表 6-1。

图 6-3 和图 6-4 显示了控制器访问目标器件的一般过程：

1. 如果控制器想要向目标器件发送数据：
   - 控制器/发送器发送一个 START 条件并对目标接收器进行寻址。
   - 控制器/发送器向目标接收器发送数据。
   - 控制器/发送器以 STOP 条件终止传输。
2. 如果控制器想要接收或读取目标器件的数据：
   - 控制器/接收器发送一个启动条件并对目标发送器进行寻址。
   - 控制器/接收器发送所请求的寄存器以支持读取目标发送器。
   - 控制器/接收器接收目标发送器的数据。
   - 控制器/接收器以停止条件终止传输。

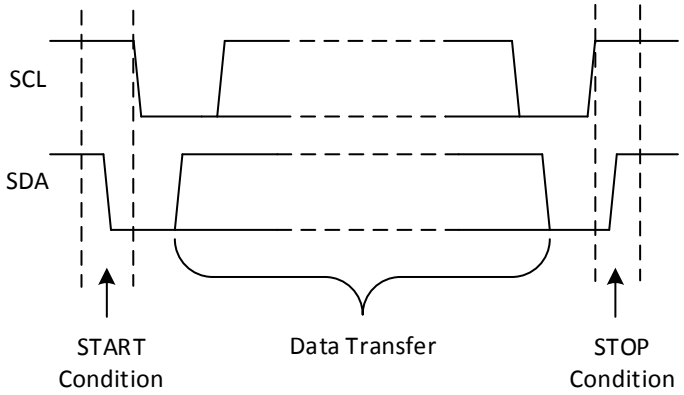


图 6-3. 启动和停止条件的定义

Copyright © 2026 Texas Instruments Incorporated

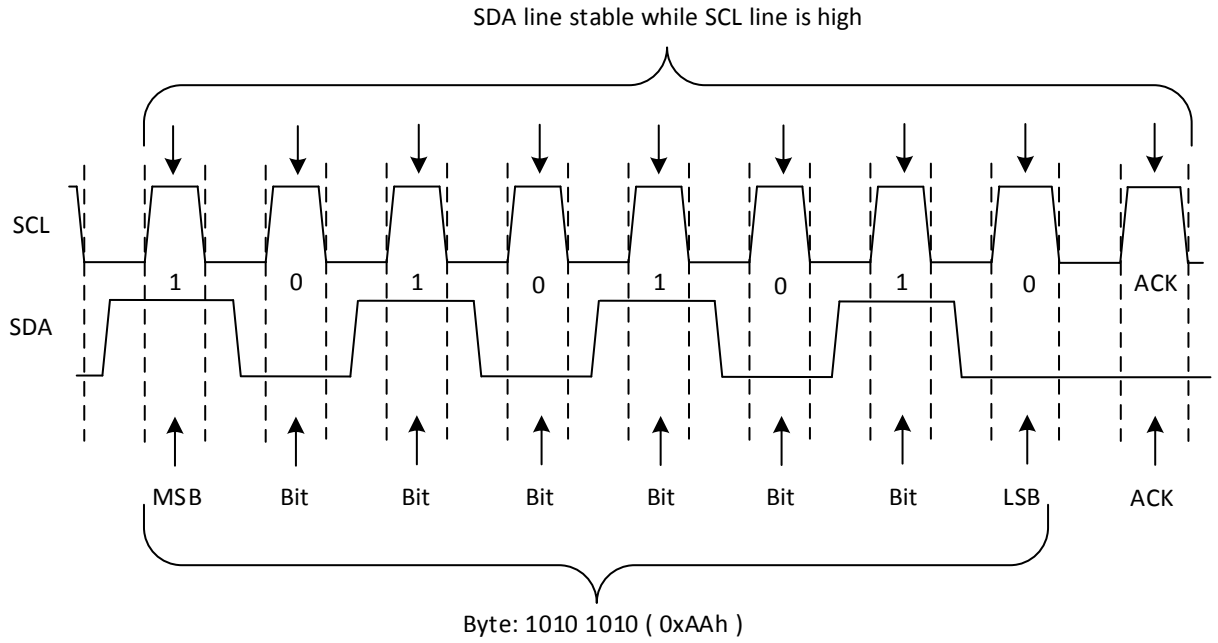


图 6-4. 位传输

表 6-1 给出了接口定义。

表 6-1. 接口定义

字节	位							
	7 (MSB)	6	5	4	3	2	1	0 (LSB)
I^2C 目标地址	L	H	L	L	A2	A1	A0	R/ $\overline{W}$
P0x I/O 数据总线	P07	P06	P05	P04	P03	P02	P01	P00
P1x I/O 数据总线	P17	P16	P15	P14	P13	P12	P11	P10

6.5.1.1 总线事务

控制器与 TCA9535 之间通过写命令和读命令交换数据，这是通过对目标设备中的寄存器执行读取或写入操作来实现的。

寄存器是目标内存中的位置，其中包含信息，无论是配置信息还是一些要发送回控制器的采样数据。控制器必须将信息写入此类寄存器，从而指示目标器件执行任务。

6.5.1.1.1 写入

要在 I^2C 总线上进行写入，控制器在总线上发送一个启动条件，带有目标器件地址以及设置为 0 的最后一位（R/$\overline{W}$ 位），这表示一次写入。目标器件发送确认位后，控制器随后发送要执行写入操作寄存器的寄存器地址。目标器件再次进行确认，告知控制器它已准备就绪。此后，控制器开始向目标器件发送寄存器数据，直到控制器发送完所有必要的数据（有时仅为一个字节），控制器以停止条件终止传输。

请参阅*控制寄存器和命令字节*部分，查看 TCA9535 内部寄存器列表以及每个寄存器的说明。

图 6-5 显示了向目标寄存器写入单个字节的示例。

Copyright © 2026 Texas Instruments Incorporated

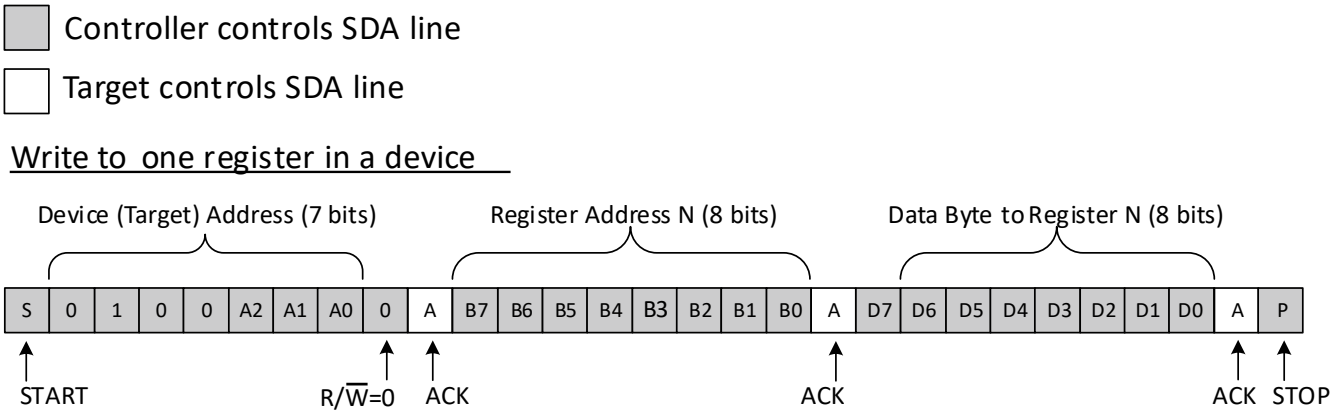


图 6-5. 向寄存器写入

图 6-6 显示了对极性反转寄存器进行写入的过程。

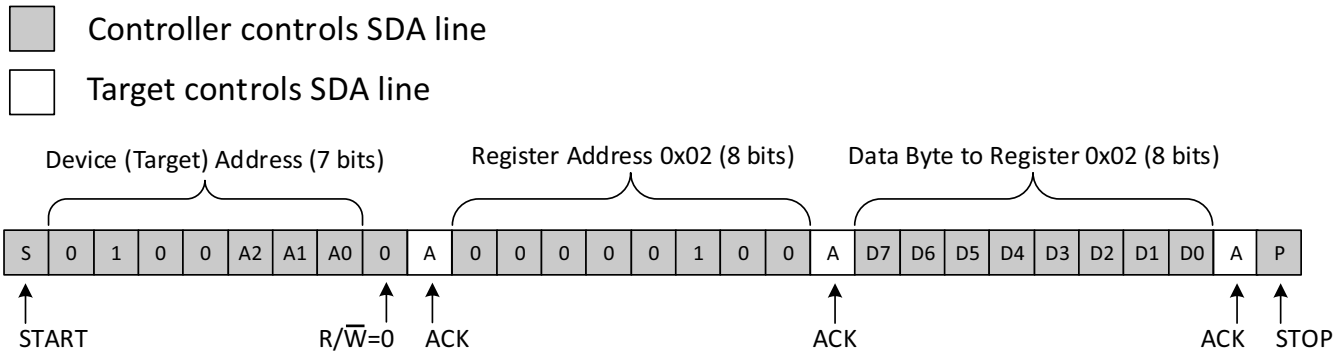


图 6-6. 写入极性反转寄存器

图 6-7 显示了对输出端口寄存器进行写入的过程。

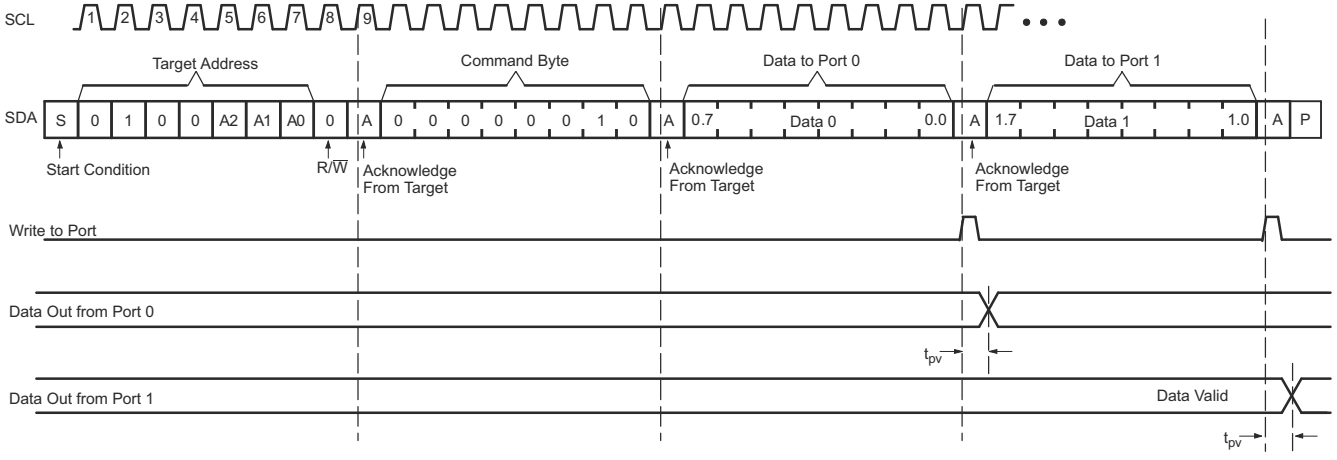


图 6-7. 写入到输出端口寄存器

6.5.1.1.2 读取

从目标设备读取与写入非常相似，但需要一些额外的步骤。为了从目标设备读取数据，控制器必须首先指示目标设备它希望从哪个寄存器读取。为此，控制器以与写操作类似的方式启动传输：发送地址并将 R/$\overline{W}$ 位置为 0（表示写操作），随后发送它希望读取的寄存器地址。当目标设备应答该寄存器地址后，控制器再次发送一个起始条

Copyright © 2026 Texas Instruments Incorporated

件，随后发送目标设备地址并将 R/$\overline{W}$ 位置为 1（表示一次读取）。这一次，目标设备应答读请求，控制器释放 SDA 总线，但继续向目标设备提供时钟。在这一事务过程中，控制器成为控制器-接收器，目标成为目标-发送器。

控制器将继续发送时钟脉冲，但释放 SDA 线，以便目标器件可以发送数据。在每个数据字节结束时，控制器向目标器件发送一个 ACK，告知目标器件它已准备就绪，可接收更多数据。当控制器已接收到其预期数量的字节后，它发送一个 NACK，通知目标设备停止通信并释放总线。控制器随后发送一个 STOP（停止）条件。

请参阅*控制寄存器和命令字节*部分，查看 TCA9535 内部寄存器列表以及每个寄存器的说明。

图 6-8 显示了从目标寄存器读取单个字节的示例。

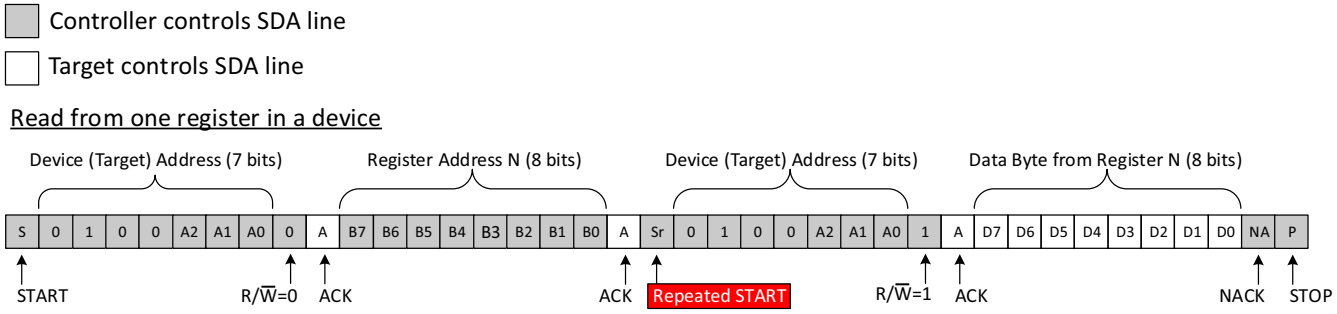
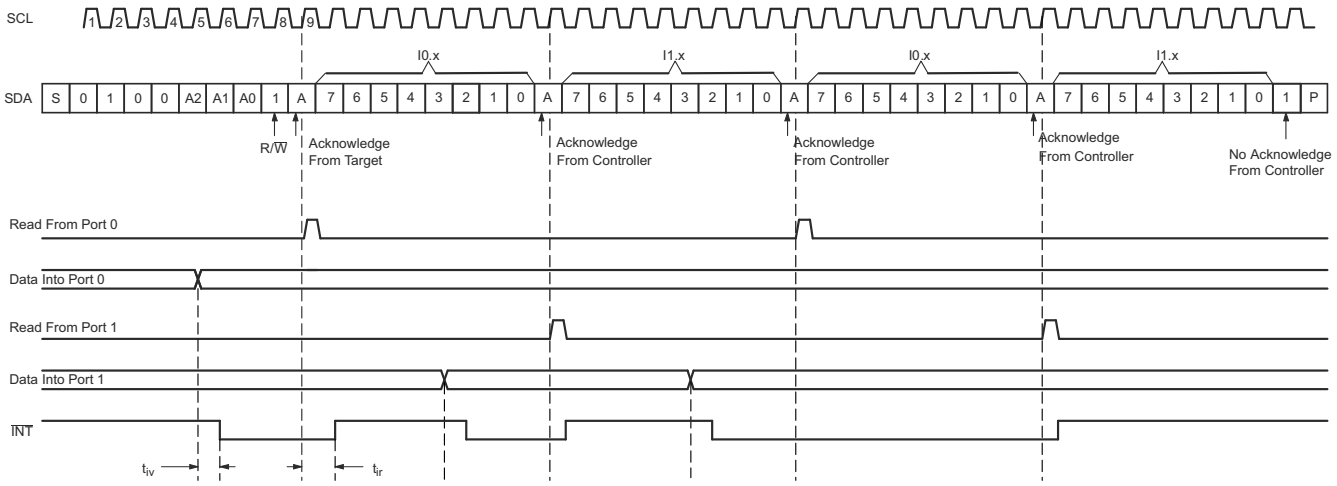


图 6-8. 从寄存器读取

重新启动后，由命令字节定义的寄存器的值与发生重启时所访问的寄存器相匹配。例如，如果命令字节在重新启动之前引用的是输入端口 1，而重新启动发生在读取输入端口 0 时，则存储的命令字节将变为引用输入端口 0。原来的命令字节被遗忘。如果随后再次发生重新启动，则首先读取输入端口 0。数据在 ACK 时钟脉冲的上升沿输入到寄存器中。读取第一个字节后，可能会读取其他字节，但数据现在反映了该对中另一个寄存器中的信息。例如，如果读取输入端口 1，则读取的下一个字节是输入端口 0。

数据在 ACK 时钟脉冲的上升沿输入到寄存器中。一次读取传输中接收的数据字节数量没有限制，但接收最后一个字节后，总线控制器不得应答数据。图 6-9 和 图 6-10 展示了读取输入端口寄存器的两种不同情形。

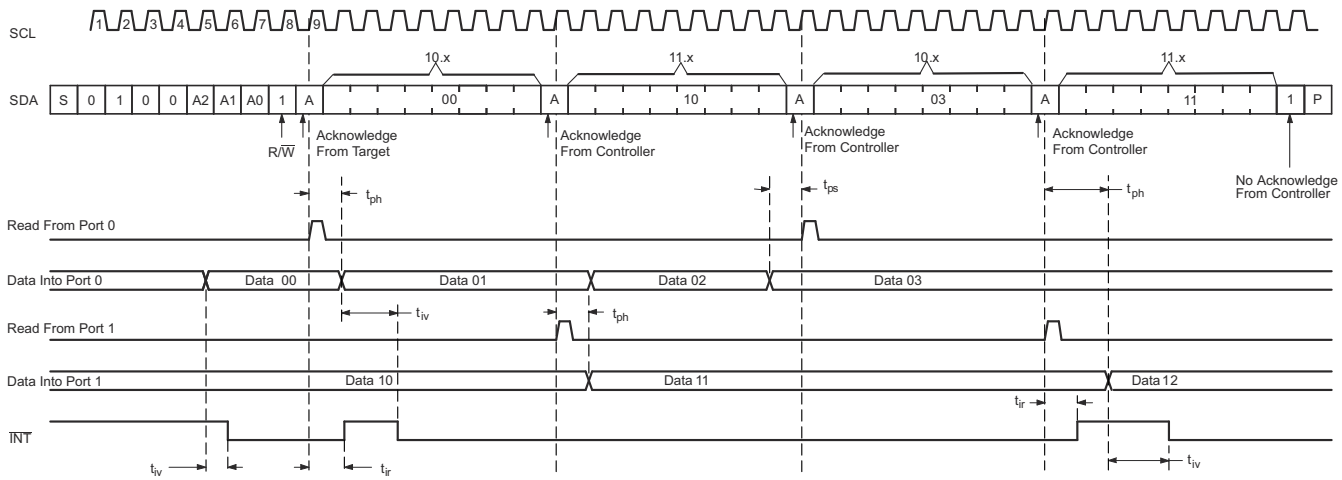


可以通过停止条件随时停止数据传输。发生这种情况时，出现在最新应答阶段的数据有效（输出模式）。本文假设之前的命令字节已设置为 00（读取输入端口寄存器）。

该图省略了命令字节传输、重新启动，以及初始目标地址呼叫与实际从 P 端口传输数据之间的目标地址呼叫。

图 6-9. 读取输入端口寄存器，情形 1

Copyright © 2026 Texas Instruments Incorporated



可以通过停止条件随时停止数据传输。发生这种情况时，出现在最新应答阶段的数据有效（输出模式）。本文假设之前的命令字节已设置为 00（读取输入端口寄存器）。

该图省略了命令字节传输、重新启动，以及初始目标地址呼叫与实际从 P 端口传输数据之间的目标地址呼叫。

图 6-10. 读取输入端口寄存器，情形 2

6.5.2 器件地址

图 6-11 展示了 TCA9535 的地址字节。

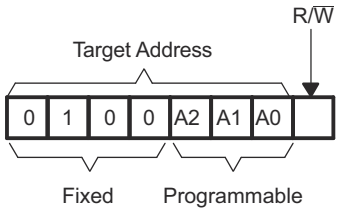


图 6-11. TCA9535 地址

表 6-2 展示了 TCA9535 的地址参考。

表 6-2. 地址参考

输入			I^2C 总线目标地址
A2	A1	A0	
L	L	L	32（十进制）、0x20（十六进制）
L	L	H	33（十进制）、0x21（十六进制）
L	H	L	34（十进制）、0x22（十六进制）
L	H	H	35（十进制）、0x23（十六进制）
H	L	L	36（十进制）、0x24（十六进制）
H	L	H	37（十进制）、0x25（十六进制）
H	H	L	38（十进制）、0x26（十六进制）
H	H	H	39（十进制）、0x27（十六进制）

目标地址的最后一位定义了要执行的操作（读取或写入）。高 (1) 选择读操作，而低 (0) 选择写操作。

Copyright © 2026 Texas Instruments Incorporated

6.5.3 控制寄存器和命令字节

成功确认地址字节后，总线控制器发送一个存储在 TCA9535 中控制寄存器的命令字节（如 表 6-3 所示）。此数据字节的三位表示操作（读取或写入）以及受影响的内部寄存器（输入、输出、极性反转或配置）。可以通过 I²C 总线对相应寄存器进行写入或读取。命令字节仅在写入传输期间发送。

发送命令字节后，被寻址的寄存器将继续被读取访问，直到控制器发送新的命令字节。图 6-12 显示了控制寄存器位。

0	0	0	0	0	B2	B1	B0

图 6-12. 控制寄存器位

表 6-3. 命令字节

控制寄存器位			命令字节 (HEX)	寄存器	协议	上电默认值
B2	B1	B0				
0	0	0	0x00	输入端口 0	读取字节	xxxx xxxx
0	0	1	0x01	输入端口 1	读取字节	xxxx xxxx
0	1	0	0x02	输出端口 0	读取写入字节	1111 1111
0	1	1	0x03	输出端口 1	读取写入字节	1111 1111
1	0	0	0x04	极性反转端口 0	读取写入字节	0000 0000
1	0	1	0x05	极性反转端口 1	读取写入字节	0000 0000
1	1	0	0x06	配置端口 0	读取写入字节	1111 1111
1	1	1	0x07	配置端口 1	读取写入字节	1111 1111

6.6 寄存器映射

6.6.1 寄存器说明

表 6-4 中所示的输入端口寄存器（寄存器 0 和 1）反映引脚的输入逻辑电平，无论配置寄存器将引脚定义为输入还是输出。它只作用于读取操作。写入这些寄存器不产生影响。默认值 X 由外部应用的逻辑电平决定。

在读操作之前，需发送一次带有命令字节的写传输，以让 I²C 器件知道接下来将访问输入端口寄存器。

表 6-4. 寄存器 0 和 1（输入端口寄存器）

位	I0.7	I0.6	I0.5	I0.4	I0.3	I0.2	I0.1	I0.0
默认值	X	X	X	X	X	X	X	X
位	I1.7	I1.6	I1.5	I1.4	I1.3	I1.2	I1.1	I1.0
默认值	X	X	X	X	X	X	X	X

表 6-5 中所示输出端口寄存器（寄存器 2 和 3）显示由配置寄存器定义为输出的引脚的输出逻辑电平。该寄存器中的位值对定义为输入的引脚没有影响。反过来，从该寄存器读取的值反映了控制输出选择的触发器中的值，而不是实际的引脚值。

表 6-5. 寄存器 2 和 3（输出端口寄存器）

位	O0.7	O0.6	O0.5	O0.4	O0.3	O0.2	O0.1	O0.0
默认值	1	1	1	1	1	1	1	1
位	O1.7	O1.6	O1.5	O1.4	O1.3	O1.2	O1.1	O1.0
默认值	1	1	1	1	1	1	1	1

Copyright © 2026 Texas Instruments Incorporated

表 6-6 中所示极性反转寄存器（寄存器 4 和 5）允许对配置寄存器定义为输入的引脚进行极性反转。如果对该寄存器中的某个位进行设置（写入 1），则相应引脚的极性会反转。如果该寄存器中的某个位被清除（写入 0），则相应引脚的原始极性会保留。

表 6-6. 寄存器 4 和 5（极性反转寄存器）

位	N0.7	N0.6	N0.5	N0.4	N0.3	N0.2	N0.1	N0.0
默认值	0	0	0	0	0	0	0	0
位	N1.7	N1.6	N1.5	N1.4	N1.3	N1.2	N1.1	N1.0
默认值	0	0	0	0	0	0	0	0

表 6-7 中所示配置寄存器（寄存器 6 和 7）配置 I/O 引脚的方向。如果该寄存器中的某个位设置为 1，则相应端口引脚被启用为具有高阻抗输出驱动器的输入。如果该寄存器中的某个位被清除为 0，则相应端口引脚被启用为输出。

表 6-7. 寄存器 6 和 7（配置寄存器）

位	C0.7	C0.6	C0.5	C0.4	C0.3	C0.2	C0.1	C0.0
默认值	1	1	1	1	1	1	1	1
位	C1.7	C1.6	C1.5	C1.4	C1.3	C1.2	C1.1	C1.0
默认值	1	1	1	1	1	1	1	1

Copyright © 2026 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

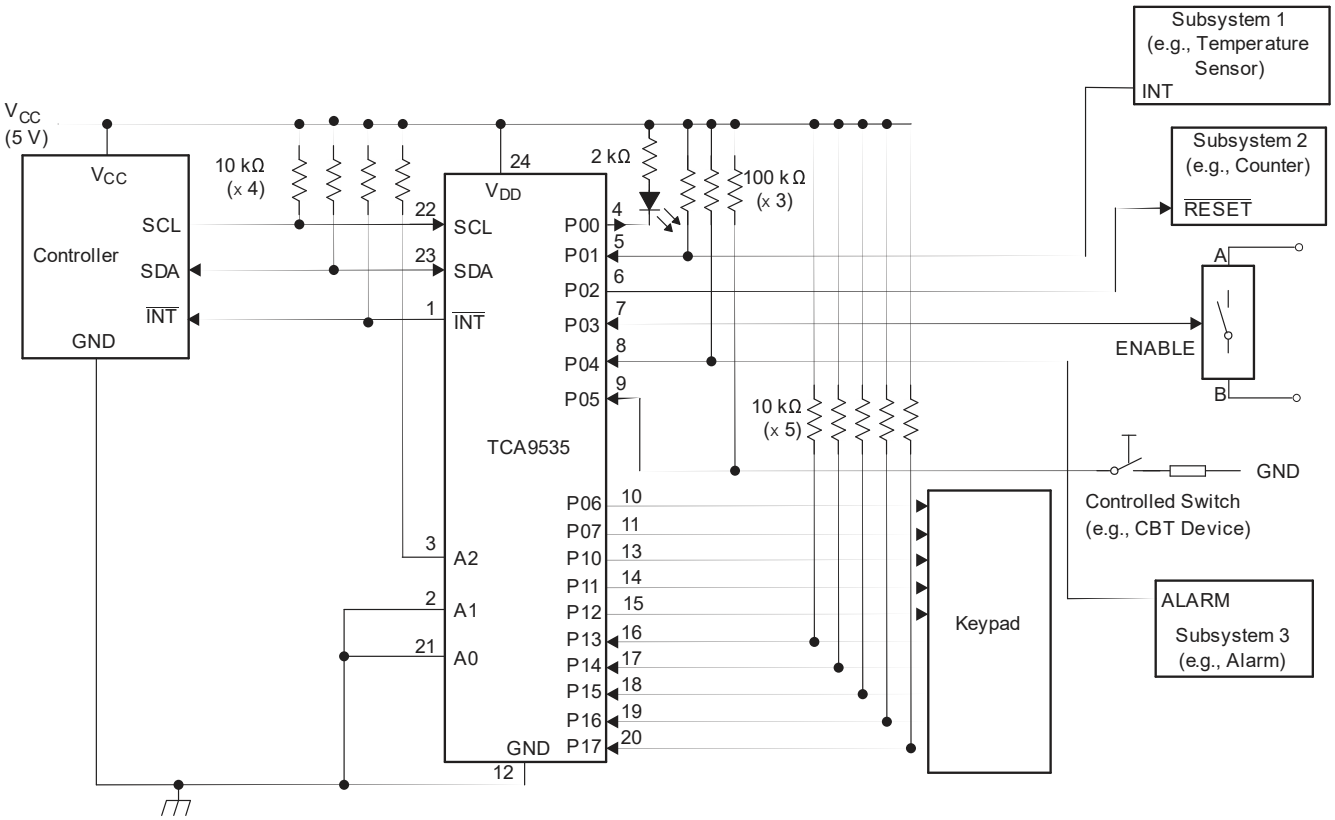
7.1 应用信息

在应用中，TCA9535 将该器件作为目标连接到 I²C 控制器（处理器），同时 I²C 总线可能包含任何数量的其他目标器件。TCA9535 通常位于远离控制器的远程位置，靠近控制器需要监视或控制的 GPIO。

像 TCA9535 这样的 IO 扩展器通常用于控制 LED（用于反馈或状态指示灯）、控制其他器件的使能或复位信号、甚至读取其他器件或按钮的输出。

7.2 典型应用

图 7-1 展示了可以使用 TCA9535 的应用。



对于本示例，器件地址配置为 0100100。
P00、P02 和 P03 配置为输出。
P01、P04 – P07 和 P10 – P17 配置为输入。
所示引脚编号适用于 PW 封装。

图 7-1. 应用原理图

7.2.1 设计要求

设计人员必须综合考虑系统情况，确保不违反任何参数限制。表 7-1 列出了一些不得违反的关键参数。

Copyright © 2026 Texas Instruments Incorporated

表 7-1. 设计参数

设计参数	示例值
I^2C 与子系统电压 (V_{CC})	5V
输出电流额定值，P 端口下沉 (I_{OL})	25mA
I^2C 总线时钟 (SCL) 速度	400kHz

7.2.1.1 计算结温和功率耗散

在设计中使用该器件时，不得违反*建议运行条件*。该器件的许多参数都是基于结温进行额定标定的。因此，必须计算结温，以验证器件是否满足安全运行的要求。结温的基本公式如 方程式 1 所示。

$$T_j = T_A + (\theta_{JA} \times P_d) \quad (1)$$

θ_{JA} 是封装的标准结至环境热阻测量值，如*热信息* 表所示。P_d 是器件的总功率耗散，近似值如 方程式 2 所示。

$$P_d \approx (I_{CC_STATIC} \times V_{CC}) + \sum P_{d_PORT_L} + \sum P_{d_PORT_H} \quad (2)$$

方程式 2 是器件中功率耗散的近似值。该方程为静态功率加上每个端口耗散的功率之和（基于端口是输出高电平还是输出低电平的方程不同。如果端口设置为输入，则功率耗散是引脚的输入漏电流乘以引脚上的电压）。请注意，假设这些瞬变很小，这会忽略 $\overline{INT}$ 和 SDA 引脚中的功率耗散。利用 方程式 3 可以很方便地将它们纳入功耗计算：计算 $\overline{INT}$ 或 SDA 在拉低期间的功耗，由此可得到最大功耗。

$$P_{d_PORT_L} = (I_{OL} \times V_{OL}) \quad (3)$$

方程式 3 显示了设置为输出低电平的单个端口的功率耗散。端口耗散的功率为端口的 V_{OL} 乘以其灌入的电流。

$$P_{d_PORT_H} = (I_{OH} \times (V_{CC} - V_{OH})) \quad (4)$$

方程式 4 显示了设置为输出高电平的单个端口的功率耗散。端口耗散的功率是由端口提供的电流乘以器件上的压降（V_{CC} 与输出电压之间的差值）。

7.2.1.2 当 I/O 用于控制 LED 时更大程度减小 I_{CC}

当 I/O 用于控制 LED 时，通常通过电阻器（如 图 7-1 所示）连接到 V_{CC}。因为 LED 充当二极管，当 LED 熄灭时，I/O V_{IN} 大约比 V_{CC} 低 1.2V。*电气特性* 表中的 ΔI_{CC} 参数显示了随着 V_{IN} 变为低于 V_{CC}，I_{CC} 是如何增加的。对于电池供电的应用，当 LED 关闭时，I/O 引脚的电压必须大于或等于 V_{CC}，这一点至关重要，以尽量减少电流消耗。

图 7-2 显示了一个与 LED 并联的高阻值电阻器。图 7-3 显示 V_{CC} 比 LED 电源电压低至少 1.2V。这两种方法都将 I/O V_{IN} 保持在等于或高于 V_{CC}，并在 LED 熄灭时，防止额外的电源电流消耗。

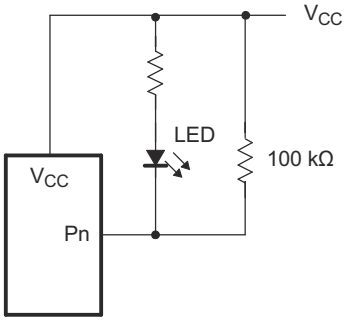


图 7-2. 与 LED 并联的高阻值电阻器

Copyright © 2026 Texas Instruments Incorporated

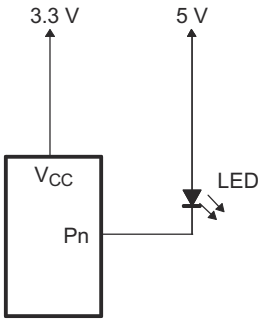


图 7-3. 由较低电压供电的器件

7.2.2 详细设计过程

需要为 SCL 和 SDA 线选择适当的上拉电阻器 R_P，并考虑 I^2C 总线上所有目标设备的总电容。最小上拉电阻是 V_{CC}、$V_{OL,(max)}$ 和 I_{OL} 的函数，如方程式 5 所示。

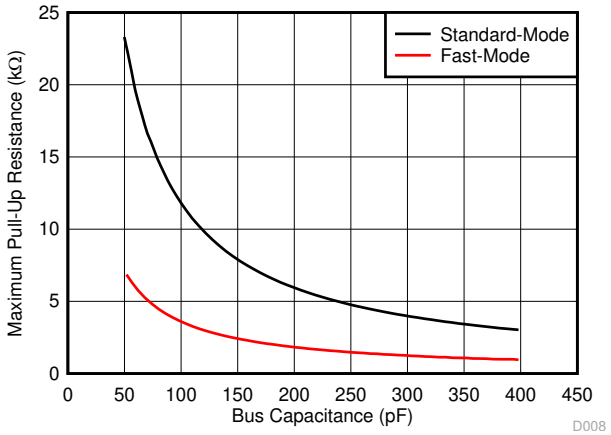
$$R_{p(min)} = \frac{V_{CC} - V_{OL(max)}}{I_{OL}} \quad (5)$$

最大上拉电阻是最大上升时间 t_r（对于 f_{SCL} = 400kHz 的快速模式运行，该时间为 300ns）和总线电容 C_b 的函数，如方程式 6 所示。

$$R_{p(max)} = \frac{t_r}{0.8473 \times C_b} \quad (6)$$

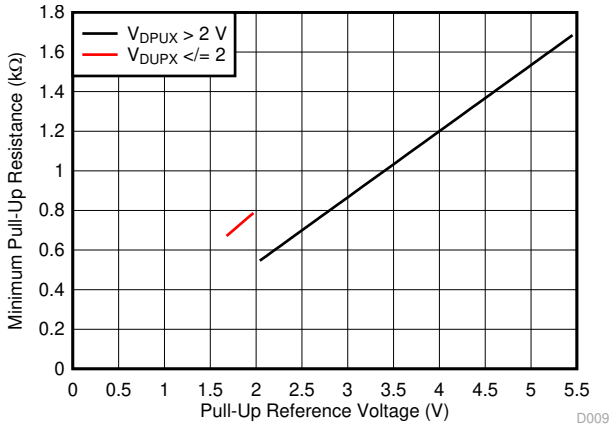
对于标准模式或快速模式运行，I^2C 总线的最大总线电容不得超过 400pF。总线电容可近似为以下各项之和：TCA9535 的电容（SCL 为 C_i，SDA 为 C_{IO}）、导线/连接/走线的电容，以及总线上其他目标设备的电容。更多详细信息，请参阅应用手册 *I^2C 上拉电阻器计算*。

7.2.3 应用曲线



标准模式：f_{SCL} = 100kHz, t_r = 1µs
快速模式：f_{SCL} = 400kHz, t_r = 300ns

图 7-4. 最大上拉电阻 ($R_{p(max)}$) 与总线电容 (C_b) 间的关系



当 $V_{CC} \leq 2V$ 时，$V_{OL} = 0.2 \times V_{CC}$，$I_{OL}$ = 2mA
当 $V_{CC} > 2V$ 时，V_{OL} = 0.4V，I_{OL} = 3mA

图 7-5. 最小上拉电阻 ($R_{p(min)}$) 与上拉基准电压 (V_{CC}) 间的关系

Copyright © 2026 Texas Instruments Incorporated

7.3 电源相关建议

如果发生干扰或数据损坏，可以使用上电复位功能将 TCA9535 复位为默认状态。上电复位要求器件经过下电上电后才能完全复位。当器件在应用中首次上电时，也会发生此复位。

图 7-6 和 图 7-7 显示了两种类型的上电复位。

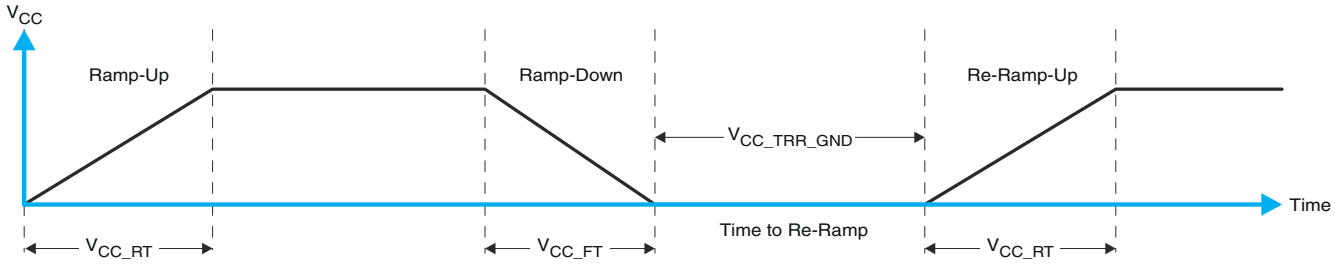


图 7-6. V_{CC} 降至 0.2V 或 0V 以下，然后斜升至 V_{CC}

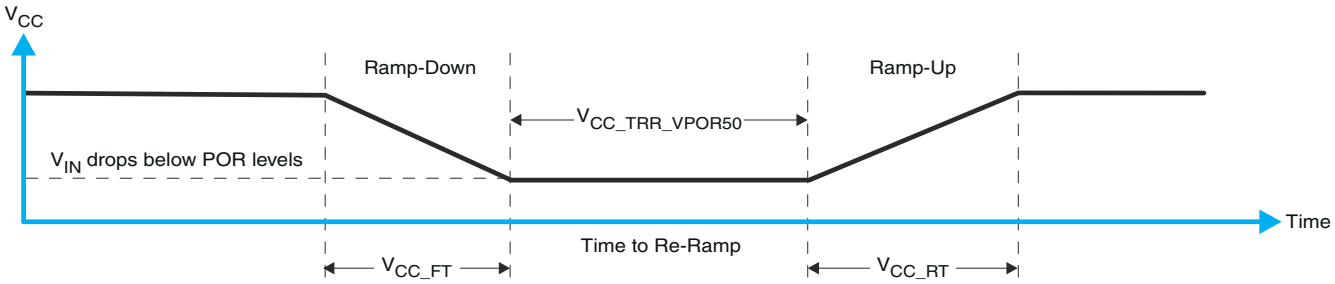


图 7-7. V_{CC} 降至 POR 阈值以下，然后斜升回 V_{CC}

表 7-2 指定了 TCA9535 上电复位功能在进行两种类型的上电复位时的性能。

表 7-2. 建议的电源时序和斜升速率

参数(1)			最小值	典型值	最大值	单位
V_{CC_FT}	下降速率	请参阅 图 7-6	0.1			ms
V_{CC_RT}	上升速率	请参阅 图 7-6	0.01			ms
V_{CC_TRR}	重新斜升时间（当 V_{CC} 降至 V_{VOR_MIN} – 50mV 或当 V_{CC} 降至 GND 时）	请参阅 图 7-6	1			µs
V_{CC_GH}	当 V_{CC_GW} 时，V_{CC} 可向下受到干扰但不引起功能中断的电平（相对于 V_{CC}）	请参阅 图 7-8			1.2	V
V_{CC_MV}	V_{CC} 可向下受到干扰而不引起复位的最低电压（不得违反 V_{CC_GH}）	请参阅 图 7-8	1.5			V
V_{CC_GW}	不引起功能中断的干扰宽度	请参阅 图 7-8			10	µs
V_{PORF}	降低 V_{CC} 时 POR 的电压跳变点		0.75	1	1	V
V_{PORR}	升高 V_{CC} 时 POR 的电压跳变点			1.2	1.5	V

(1) T_A = –40°C 至 85°C（除非另有说明）

电源中的干扰也会影响此器件的上电复位性能。干扰宽度 (V_{CC_GW}) 和高度 (V_{CC_GH}) 相互依赖。旁路电容、源阻抗和器件阻抗是影响上电复位性能的因素。图 7-8 和表 7-2 提供了有关如何测量这些规格的更多信息。

Copyright © 2026 Texas Instruments Incorporated

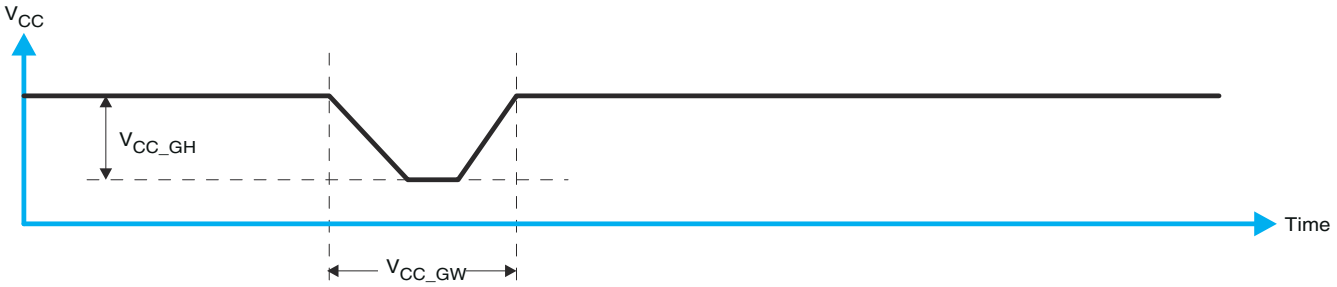


图 7-8. 干扰宽度和干扰高度

V_{PORR} 对上电复位至关重要。达到 V_{PORR} 这一电压电平时，系统会释放复位条件，并将所有寄存器和 I^2C/SMBus 状态机初始化为默认状态。V_{POR} 的值可能不同，具体取决于 V_{CC} 是下降至 0 还是从 0 开始上升。图 7-9 和表 7-2 提供了有关此规格的更多详细信息。

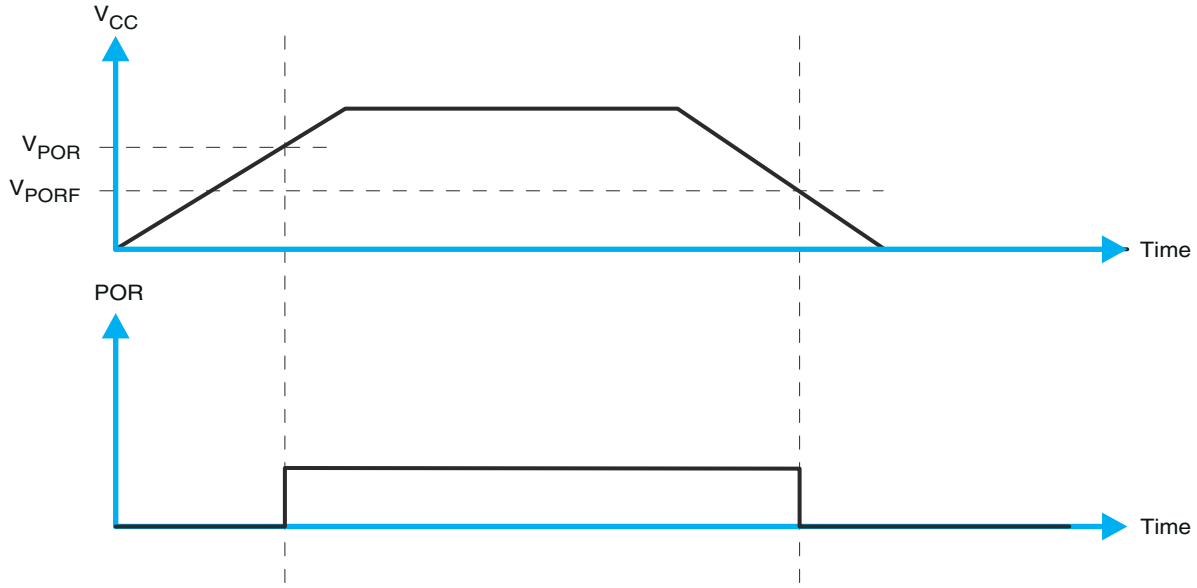


图 7-9. V_{POR}

7.4 布局

7.4.1 布局指南

对于 TCA9535 的印刷电路板 (PCB) 布局，必须遵循常见的 PCB 布局实践，但与高速数据传输相关的其他问题（例如匹配阻抗和差分对）不会影响 I^2C 信号速度。

在所有 PCB 布局中，最佳实践是避免信号布线呈直角，在离开集成电路 (IC) 附近时让信号布线呈扇形彼此散开，并使用较粗的布线来承载通常会经过电源和接地布线的更大的电流。旁路电容器和去耦电容器通常用于控制 V_{CC} 引脚上的电压，使用较大的电容器可在发生短暂电源干扰时提供额外电能，使用较小的电容器则能滤除高频纹波。这些电容器必须尽可能靠近 TCA9535 放置。*布局示例*中显示了这些最佳实践。

对于*布局示例*中提供的布局示例，必须将顶层用于信号布线，将底层用作电源 (V_{CC}) 和接地 (GND) 的分割平面，从而打造只有 2 层的 PCB。但是，对于信号布线密度更大的电路板，最好使用 4 层电路板。在 4 层 PCB 上，通常在顶层和底层上进行信号布线，将一个内部层专门用作接地平面，并将另一个内部层专门用作电源平面。在使用平面或分离平面供电和接地的电路板布局布线中，过孔直接放置在表面贴装元件焊盘旁边，该焊盘需要连接至 V_{CC} 或 GND，而过孔以电气方式连接到电路板的内层或另一侧。如果需要将信号走线排布到电路板的另一侧，也要使用通孔，但*布局示例*未展示该技术。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 布局示例

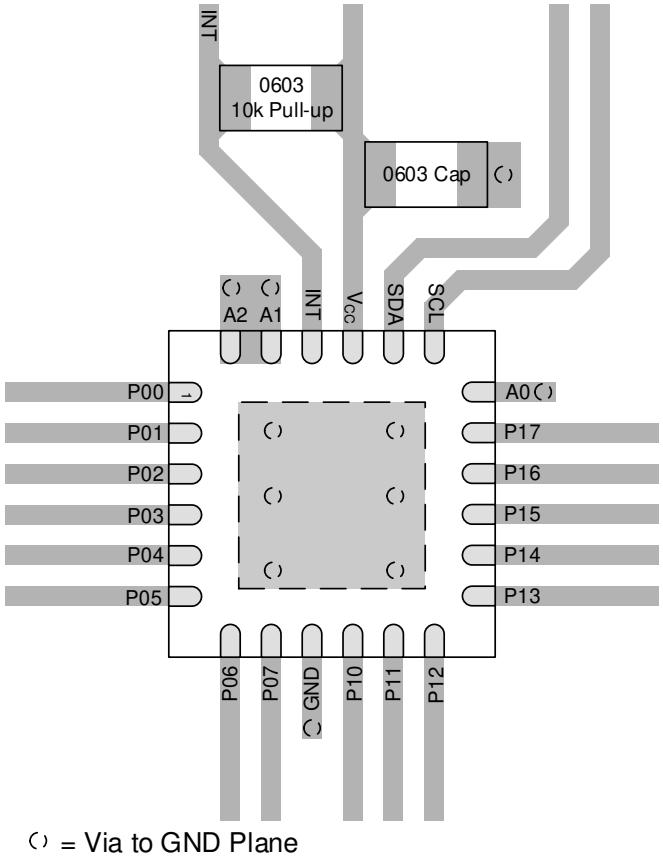


图 7-10. TCA9535 布局示例

Copyright © 2026 Texas Instruments Incorporated

8 器件和文档支持

8.1 文档支持

8.1.1 相关文档

如要查看相关文件，请参阅以下内容：

- 德州仪器 (TI)，*I2C 总线上拉电阻器计算* 应用手册
- 德州仪器 (TI)，*使用中继器时 I2C 总线的最大时钟频率* 应用手册
- 德州仪器 (TI)，*了解 I2C 总线* 应用手册
- 德州仪器 (TI)，*IO 扩展器 EVM 用户指南*

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (May 2022) to Revision F (September 2026)	Page
• $T_{J(MAX)}$ 已从 100°C 更新为 130°C	5
• 将最大 T_A 从 85°C 更新为 125°C	6
• 更新了 T_J 为 130°C 时的最大 I_{OL}	6
• 新增了 125°C 环境温度下的 I_{CC} 待机电流	7

Changes from Revision D (June 2016) to Revision E (May 2022)	Page
• 将提到 I^2C 的旧术语实例通篇更改为控制器和目标	1
• 将受控开关上的 V_{CC} 改为 GND，见 图 7-1	25

Copyright © 2026 Texas Instruments Incorporated

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCA9535DBR	Active	Production	SSOP (DB) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535DBR.A	Active	Production	SSOP (DB) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535DBR.B	Active	Production	SSOP (DB) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535DBT	Active	Production	SSOP (DB) | 24	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535DBT.A	Active	Production	SSOP (DB) | 24	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535DBT.B	Active	Production	SSOP (DB) | 24	250 | SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535MRGER	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535MRGER.A	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535MRGER.B	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535PWR	Active	Production	TSSOP (PW) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PW535
TCA9535PWR.A	Active	Production	TSSOP (PW) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PW535
TCA9535PWR.B	Active	Production	TSSOP (PW) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PW535
TCA9535PWRG4	Active	Production	TSSOP (PW) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PW535
TCA9535PWRG4.A	Active	Production	TSSOP (PW) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PW535
TCA9535PWRG4.B	Active	Production	TSSOP (PW) | 24	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PW535
TCA9535RGER	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	Call TI | Nipdau	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535RGER.A	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535RGER.B	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535RGERG4	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535RGERG4.A	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535RGERG4.B	Active	Production	VQFN (RGE) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TD9535
TCA9535RTWR	Active	Production	WQFN (RTW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	PW535
TCA9535RTWR.A	Active	Production	WQFN (RTW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	PW535
TCA9535RTWR.B	Active	Production	WQFN (RTW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	PW535
TCA9535RTWRG4	Active	Production	WQFN (RTW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	PW535
TCA9535RTWRG4.A	Active	Production	WQFN (RTW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	PW535
TCA9535RTWRG4.B	Active	Production	WQFN (RTW) | 24	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	PW535

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

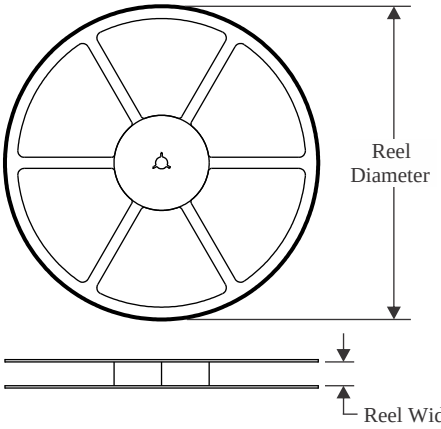
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

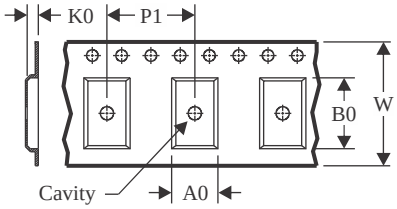
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

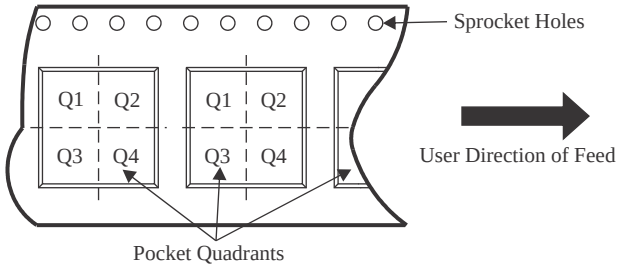


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

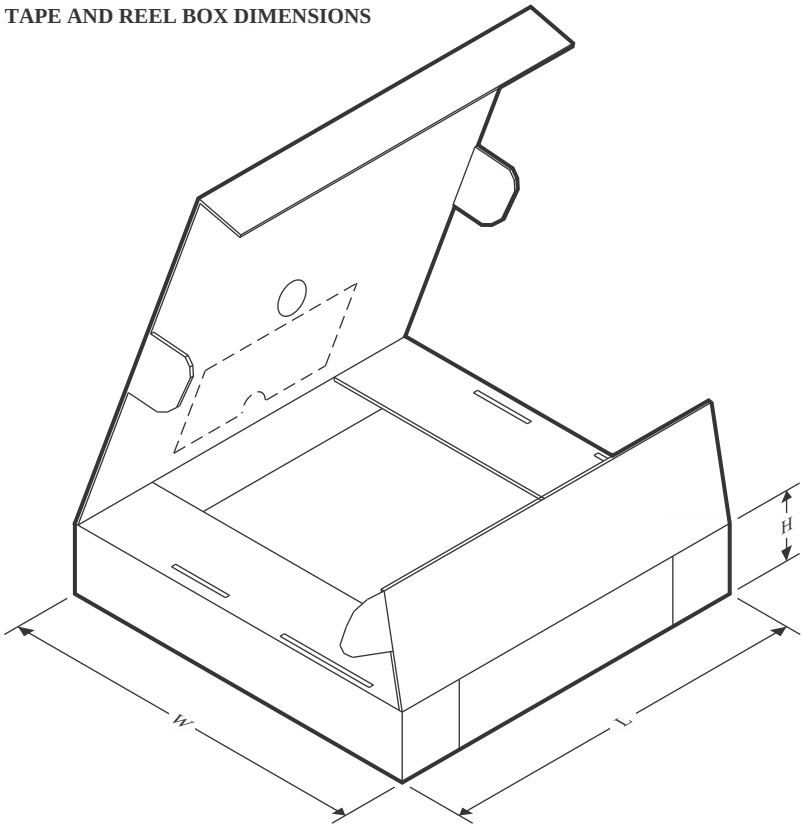
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCA9535DBR	SSOP	DB	24	2000	330.0	16.4	8.2	8.8	2.5	12.0	16.0	Q1
TCA9535DBT	SSOP	DB	24	250	330.0	16.4	8.2	8.8	2.5	12.0	16.0	Q1
TCA9535MRGER	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TCA9535PWR	TSSOP	PW	24	2000	330.0	16.4	6.95	8.3	1.6	8.0	16.0	Q1
TCA9535PWRG4	TSSOP	PW	24	2000	330.0	16.4	6.95	8.3	1.6	8.0	16.0	Q1
TCA9535RGER	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TCA9535RGERG4	VQFN	RGE	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TCA9535RTWR	WQFN	RTW	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
TCA9535RTWRG4	WQFN	RTW	24	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCA9535DBR	SSOP	DB	24	2000	353.0	353.0	32.0
TCA9535DBT	SSOP	DB	24	250	353.0	353.0	32.0
TCA9535MRGER	VQFN	RGE	24	3000	346.0	346.0	33.0
TCA9535PWR	TSSOP	PW	24	2000	353.0	353.0	32.0
TCA9535PWRG4	TSSOP	PW	24	2000	353.0	353.0	32.0
TCA9535RGER	VQFN	RGE	24	3000	346.0	346.0	33.0
TCA9535RGERG4	VQFN	RGE	24	3000	346.0	346.0	33.0
TCA9535RTWR	WQFN	RTW	24	3000	353.0	353.0	32.0
TCA9535RTWRG4	WQFN	RTW	24	3000	353.0	353.0	32.0

GENERIC PACKAGE VIEW

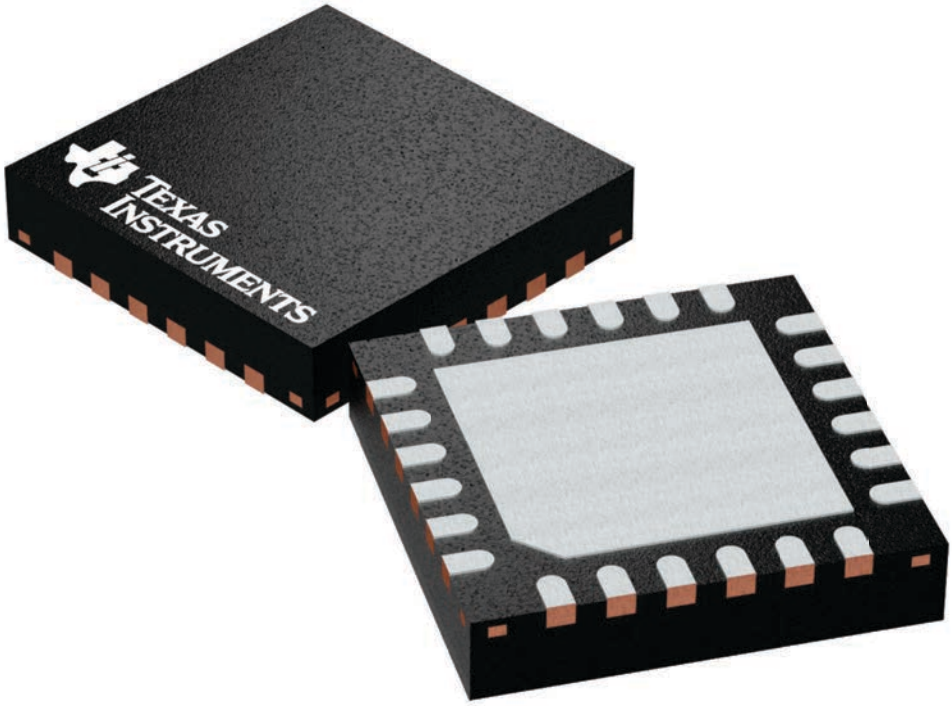
RTW 24

WQFN - 0.8 mm max height

4 x 4, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



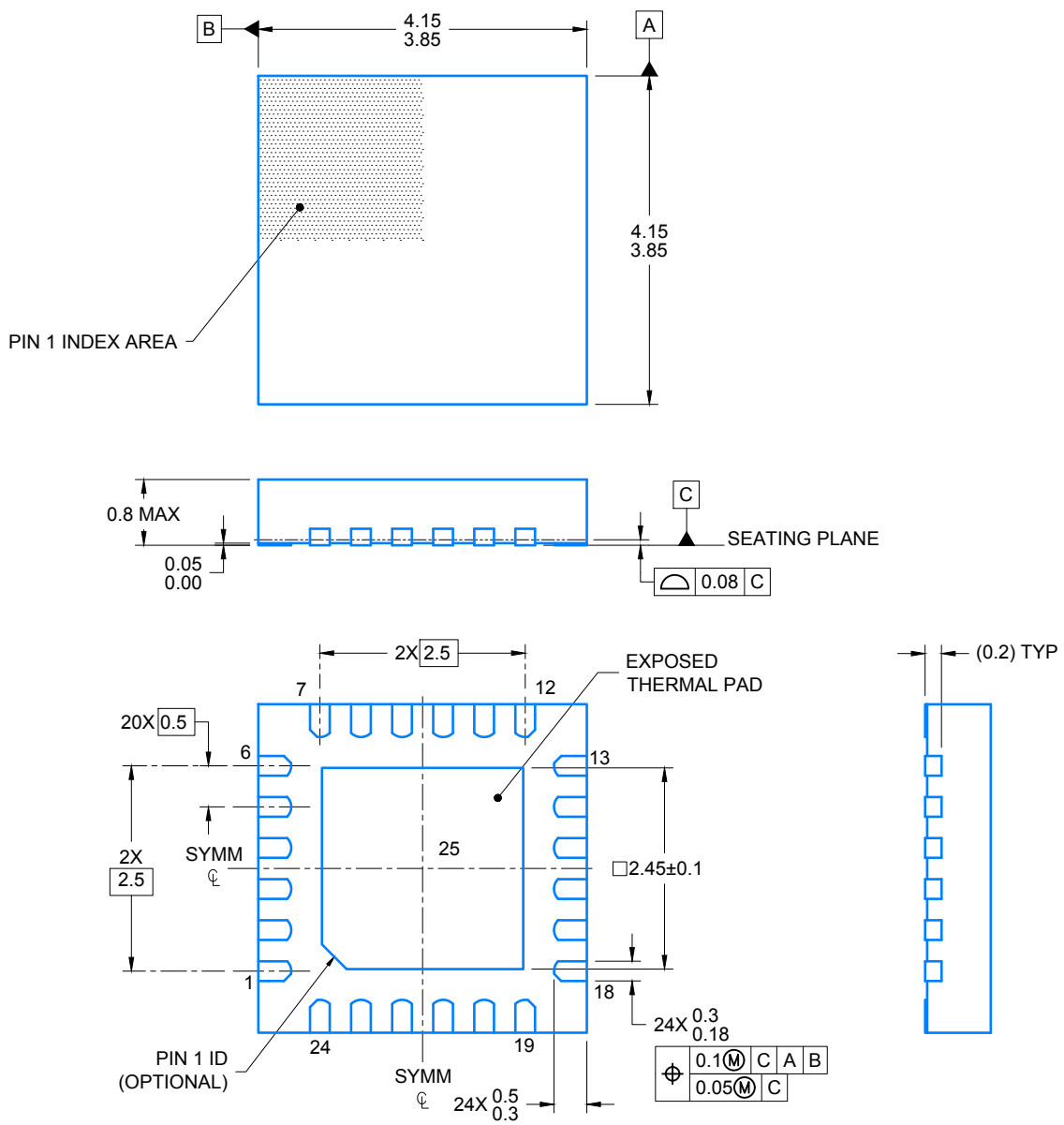
4224801/A

PACKAGE OUTLINE

RTW0024B

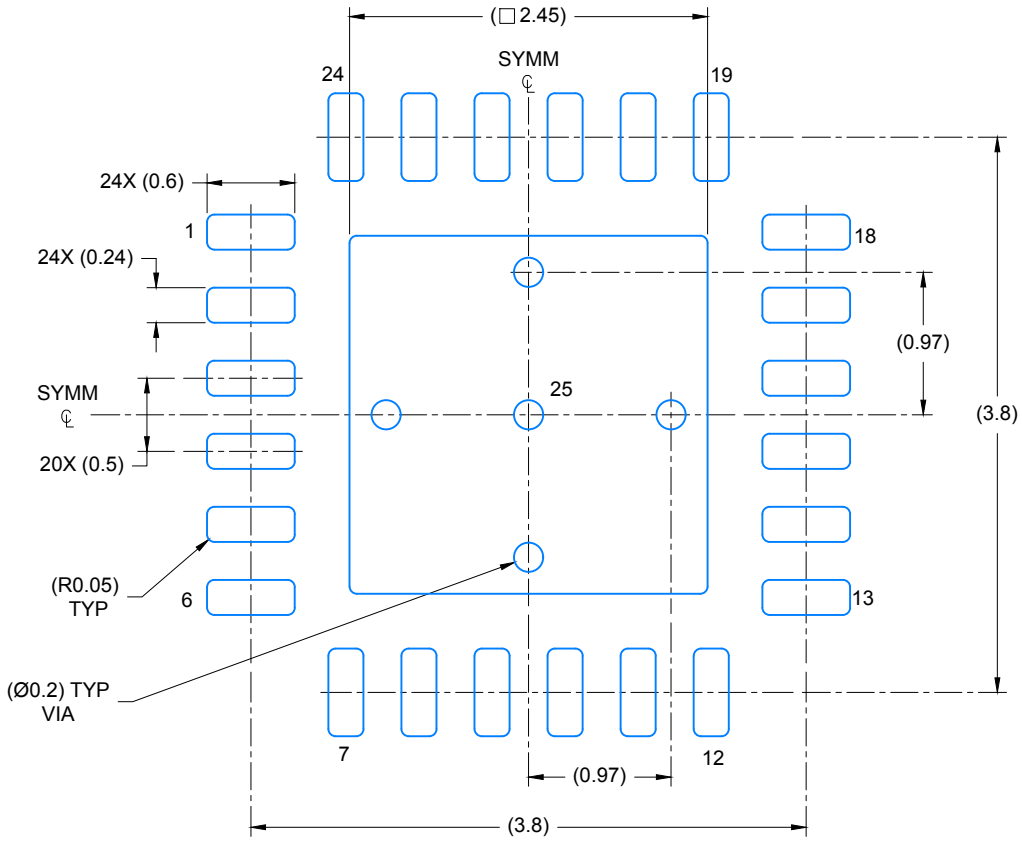
WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK-NO LEAD

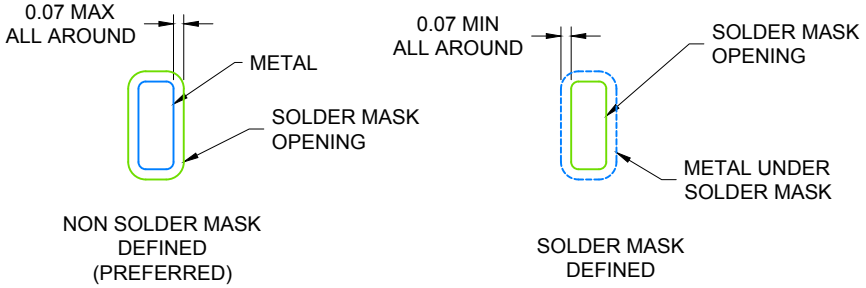


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
SCALE: 20X

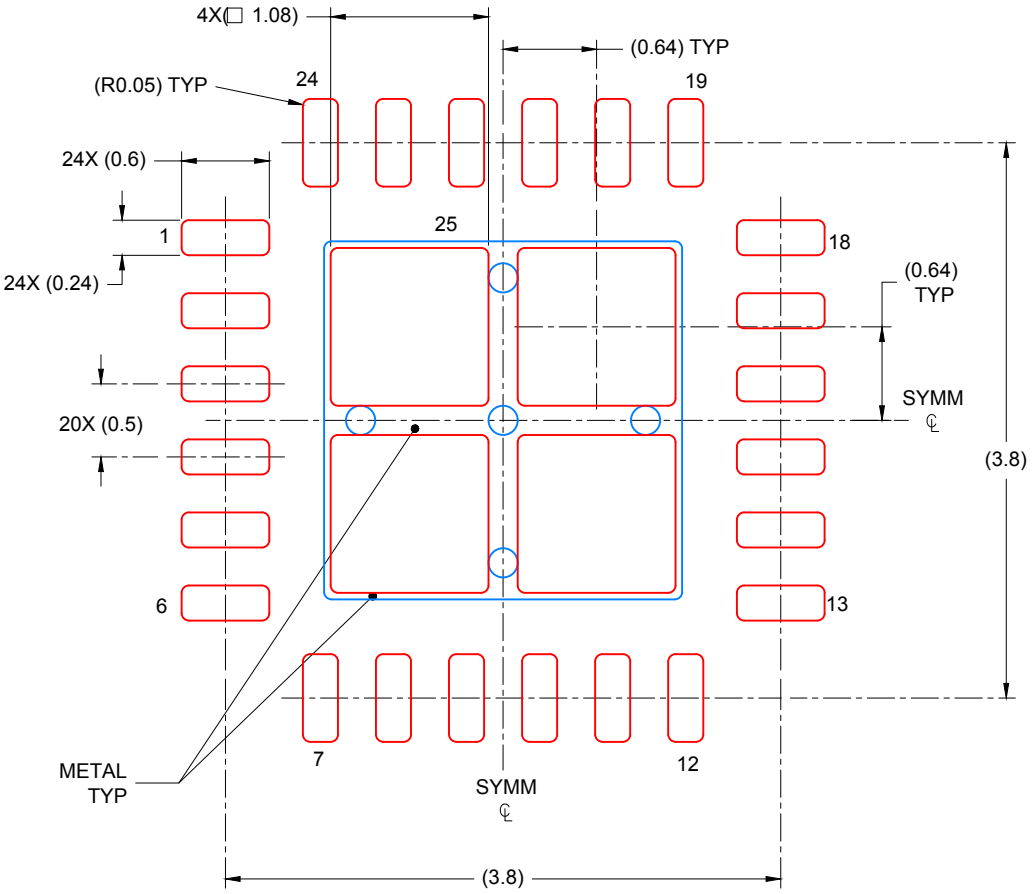


SOLDER MASK DETAILS

4219135/B 11/2016

NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 25:
78% PRINTED COVERAGE BY AREA UNDER PACKAGE
SCALE: 20X

4219135/B 11/2016

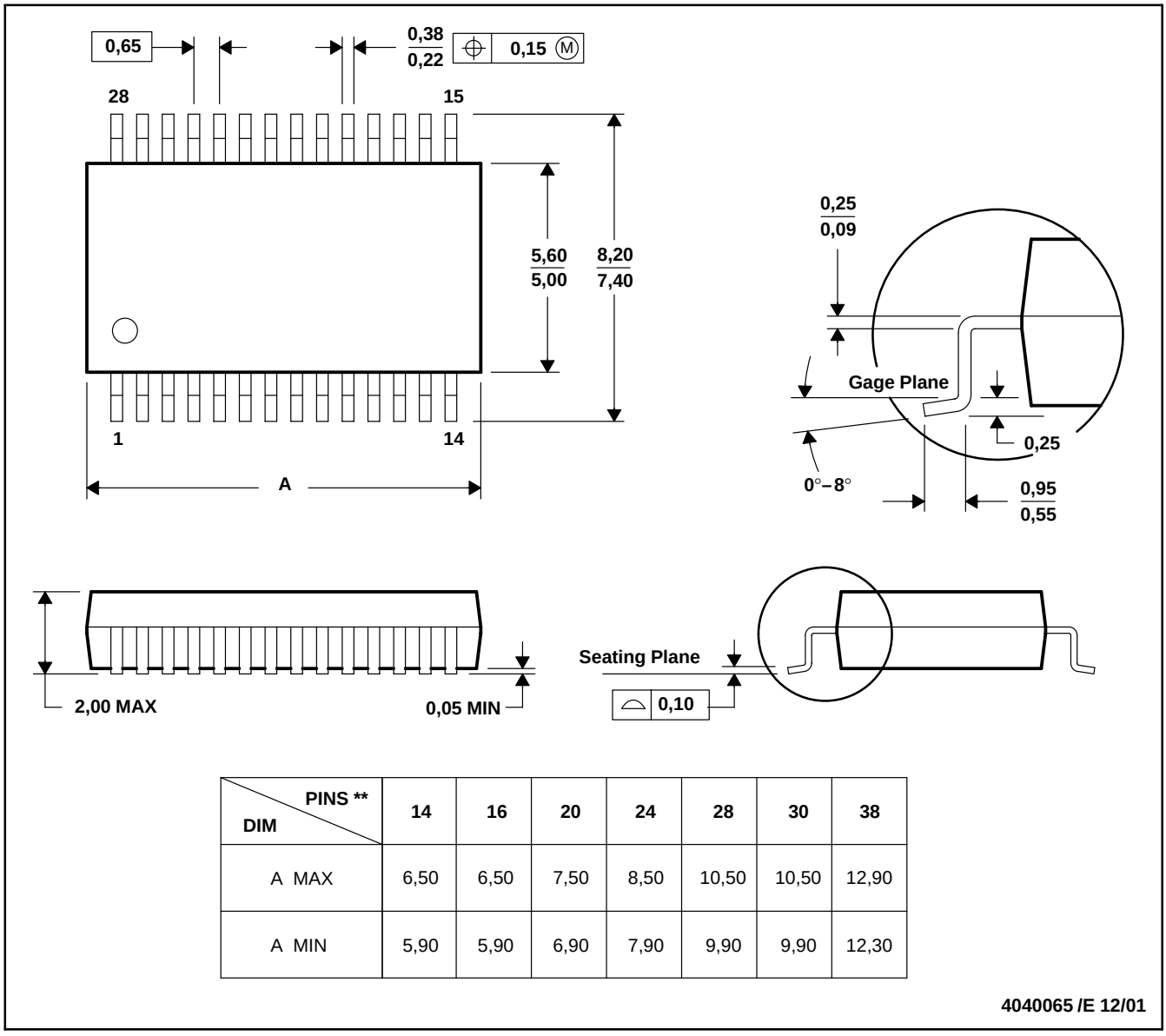
NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

MSSO002E – JANUARY 1995 – REVISED DECEMBER 2001

DB (R-PDSO-G)** **PLASTIC SMALL-OUTLINE**

28 PINS SHOWN



DIM \ PINS **	14	16	20	24	28	30	38
A MAX	6,50	6,50	7,50	8,50	10,50	10,50	12,90
A MIN	5,90	5,90	6,90	7,90	9,90	9,90	12,30

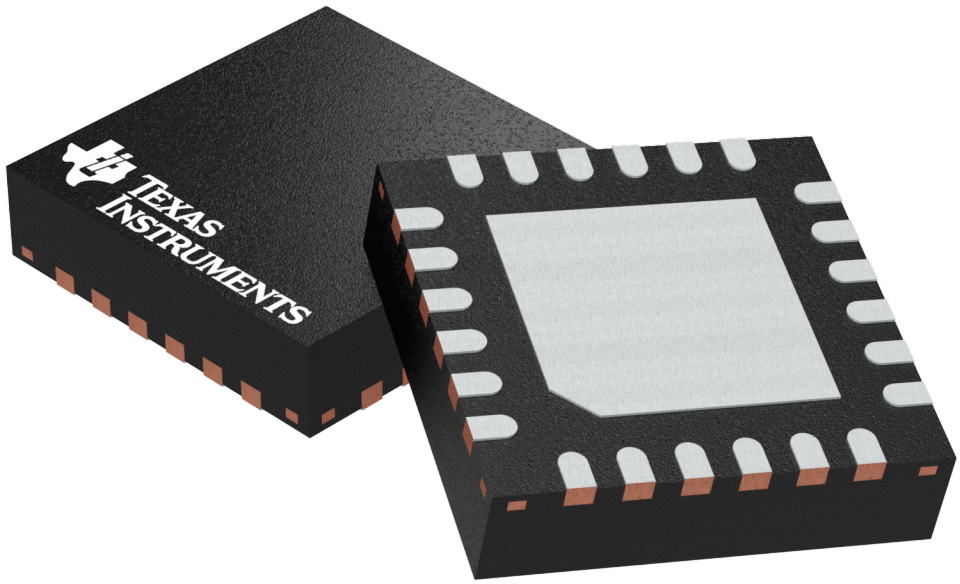
4040065 /E 12/01

NOTES: A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
D. Falls within JEDEC MO-150

GENERIC PACKAGE VIEW

RGE 24 VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

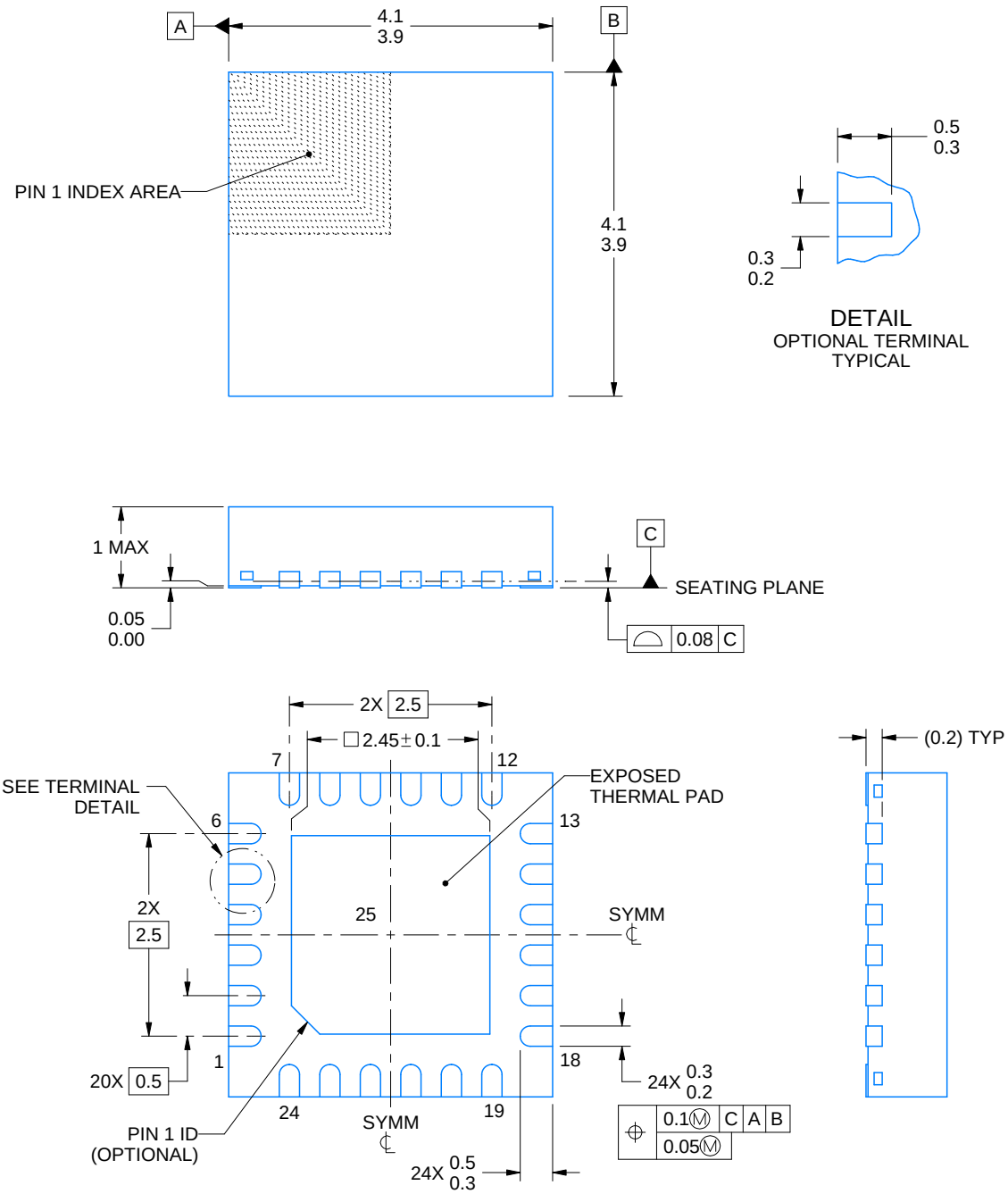
4204104/H

PACKAGE OUTLINE

RGE0024B

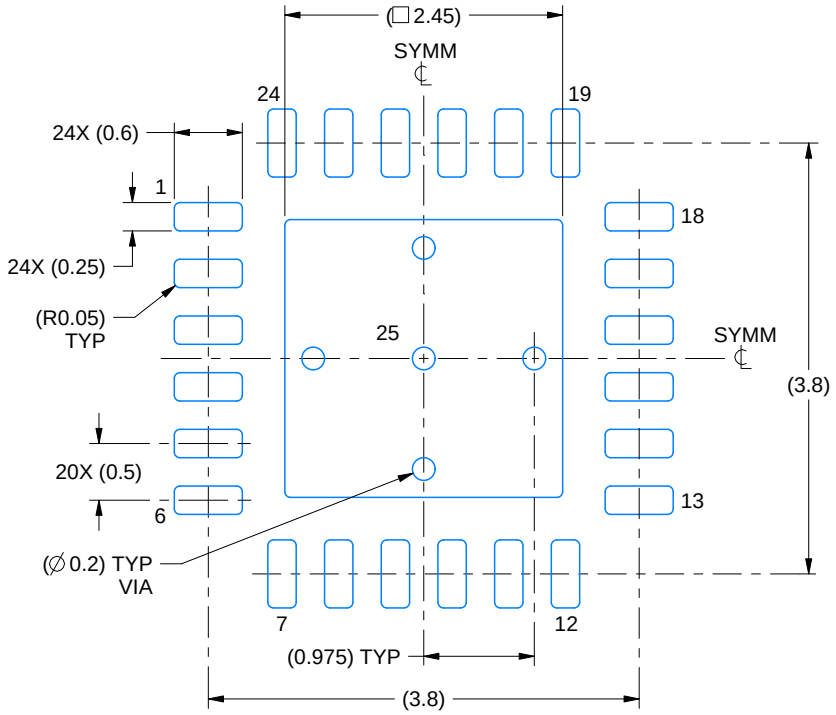
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

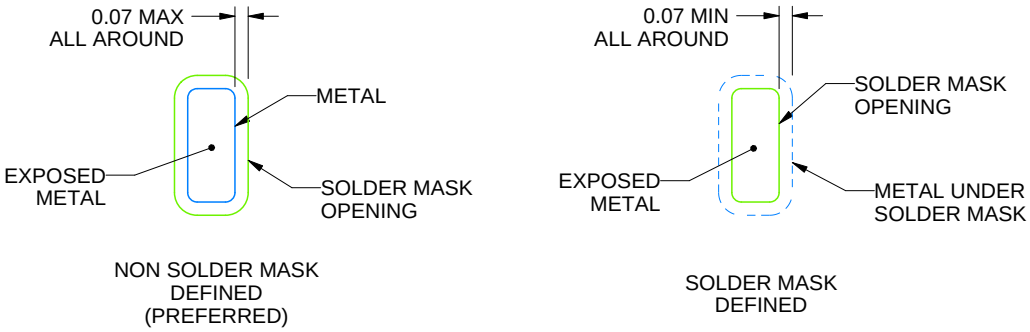


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

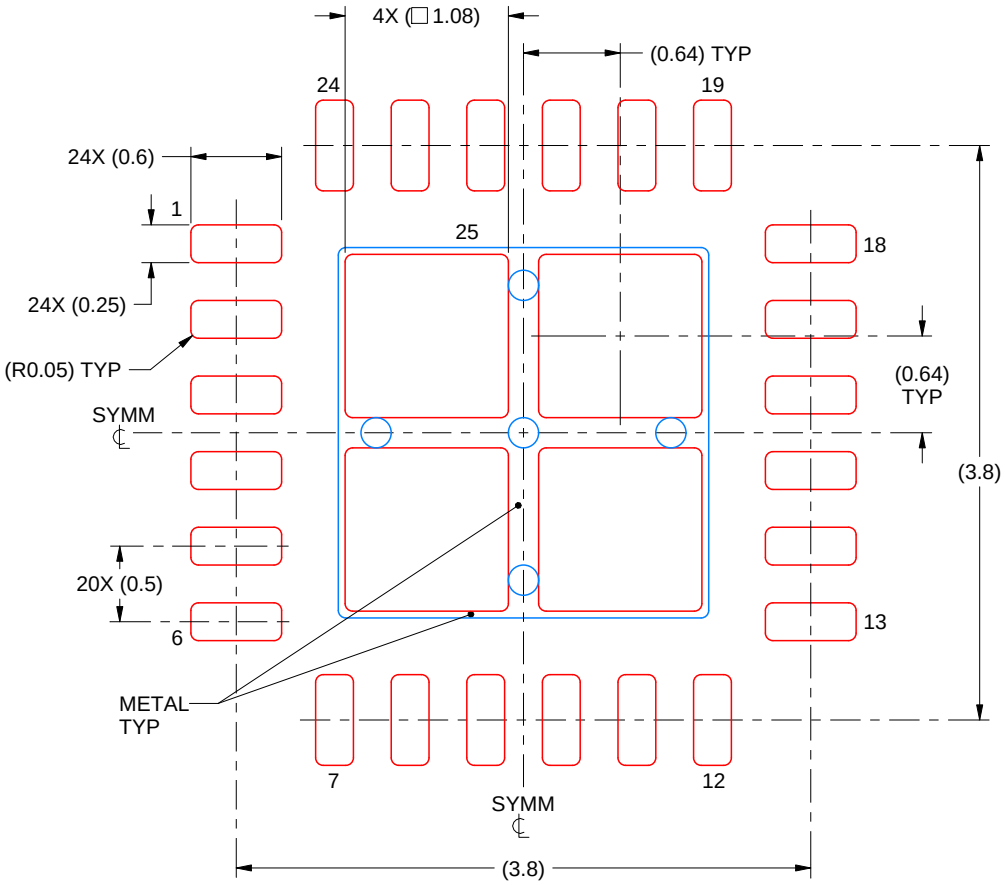


SOLDER MASK DETAILS

4219013/A 05/2017

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 25
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4219013/A 05/2017

NOTES: (continued)

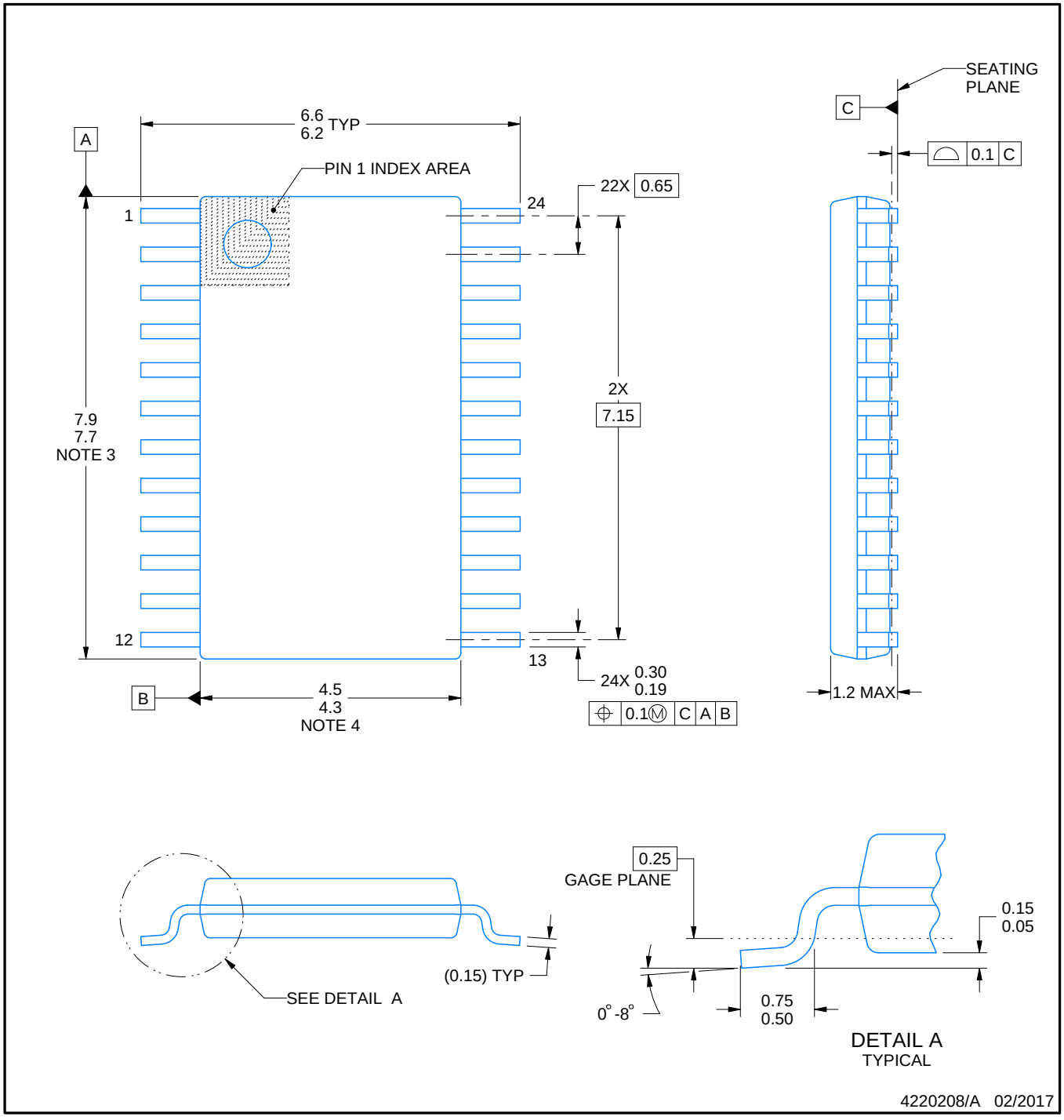
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

PW0024A

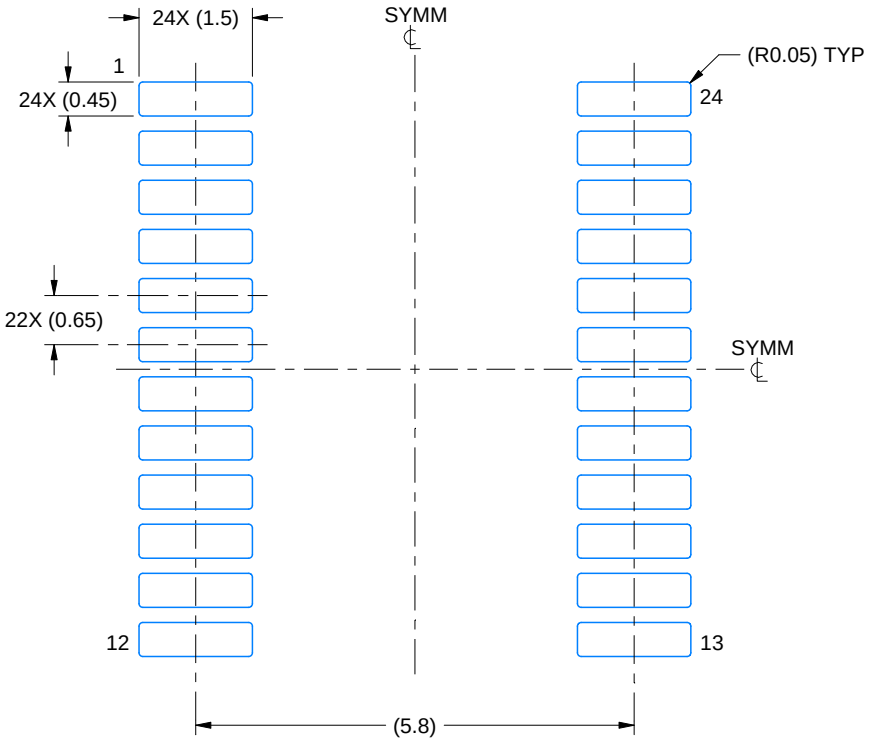
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

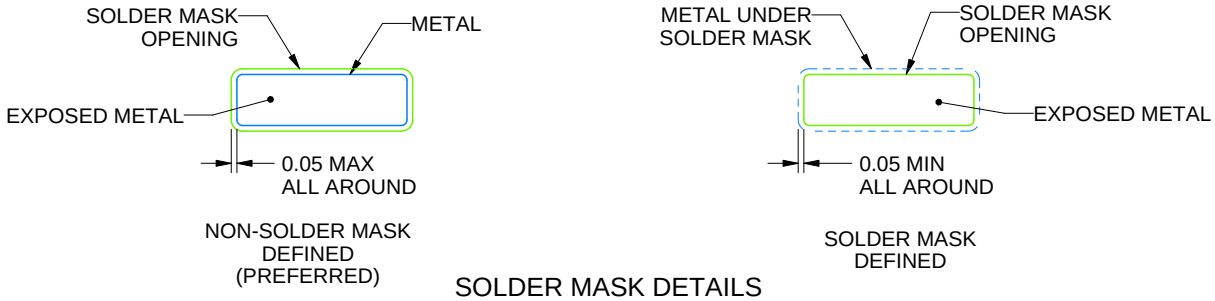


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

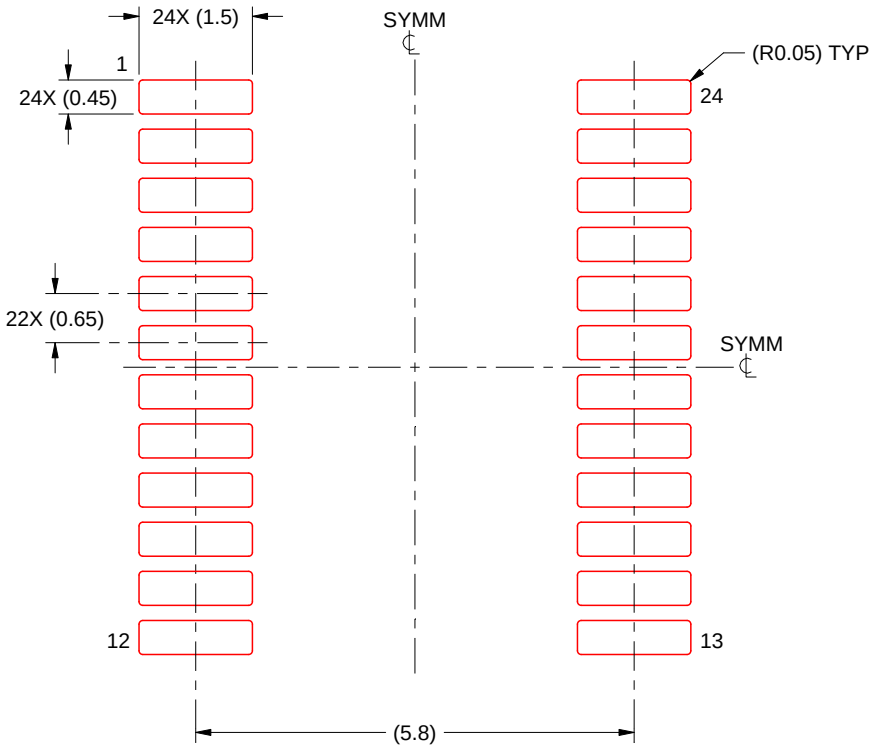


SOLDER MASK DETAILS

4220208/A 02/2017

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220208/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月