

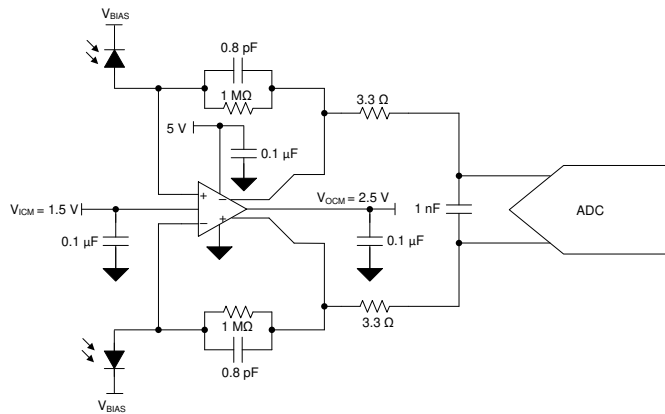
THS4567 220MHz 具有独立输入和输出共模控制的高输入阻抗全差分放大器

1 特性

- 增益带宽积 (GBWP) : 220MHz
- 压摆率 : 500V/ μ s
- 带宽 : 42MHz ($G = 10\text{V/V}$)
- 电压噪声 : $4.2\text{nV}/\sqrt{\text{Hz}}$
- 电源电流 (I_Q) : 2mA
- I_Q : 28 μ A (关断时)
- 轨至轨输出 (RRO)
- 高阻抗 CMOS 输入
- 独立输入和输出共模控制
- 禁用输入共模环路, 以用作标准全差分放大器 (FDA)
- 单电源电压范围 : 3.3V 至 5.5V
- 双电源电压范围 : $\pm 1.65\text{V}$ 至 $\pm 2.75\text{V}$
- 工作温度范围 : -40°C 至 125°C

2 应用

- 绝对光学编码器
- 交流驱动器位置反馈
- 线性电机位置传感器
- 临床脉搏血氧仪
- 光学相干层析成像



适用于光编码器的单级差分输入至差分输出 TIA 和 ADC 驱动器

3 说明

THS4567 器件是一款全新的全差分放大器 (FDA), 包含独立的输入共模 (VICM) 和输出共模 (VOCM) 控制。标准 FDA 仅具有输出共模控制。THS4567 是一款非完全补偿放大器, 其最小稳定增益为 10V/V。

THS4567 在单个集成级中作为全差分跨阻放大器 (TIA) 和模数转换器 (ADC) 驱动器运行。

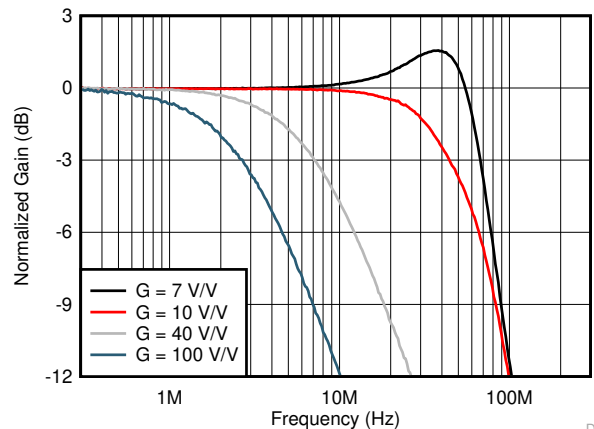
VICM 环路将光电二极管 (PD) 两端的反向偏置与放大器输入和输出摆幅顺从电压范围解耦, 使设计人员能够尽可能提高 PD 反向偏置并尽可能减小 PD 电容。可以禁用 VICM 环路, 然后 THS4567 便可作为标准 FDA 运行。

VOCM 环路设置差分输出共模电压, 通常设置为后续 ADC 级共模基准电压。

器件信息 (1)

器件型号	封装	本体尺寸 (标称值)
THS4567	WQFN (10)	2.00mm × 2.00mm

(1) 如需了解所有可用封装, 请参阅数据表末尾的封装选项附录。



小信号频率响应与增益间的关系

D201



内容

1 特性	1	8 应用和实施	19
2 应用	1	8.1 应用信息.....	19
3 说明	1	8.2 典型应用.....	20
4 修订历史记录	2	8.3 具有 0V 偏置光电二极管的差分 TIA.....	24
5 引脚配置和功能	3	8.4 差分交流耦合 TIA.....	25
6 规格	4	9 电源相关建议	25
6.1 绝对最大额定值.....	4	10 布局	26
6.2 ESD 等级.....	4	10.1 布局指南.....	26
6.3 建议运行条件.....	4	10.2 布局示例.....	26
6.4 热性能信息.....	4	11 器件和文档支持	27
6.5 电气特性：差分 TIA 模式，已启用 ICM 环路.....	5	11.1 文档支持.....	27
6.6 电气特性：FDA 操作，已禁用 ICM 环路.....	6	11.2 接收文档更新通知.....	27
6.7 典型特性：(V _{S+}) - (V _{S-}) = 5V.....	9	11.3 支持资源.....	27
7 详细说明	16	11.4 商标.....	27
7.1 概述.....	16	11.5 静电放电警告.....	27
7.2 功能方框图.....	16	11.6 术语表.....	27
7.3 特性说明.....	17	12 机械、封装和可订购信息	27
7.4 器件功能模式.....	18		

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
2020 年 12 月	*	初始发行版

5 引脚配置和功能

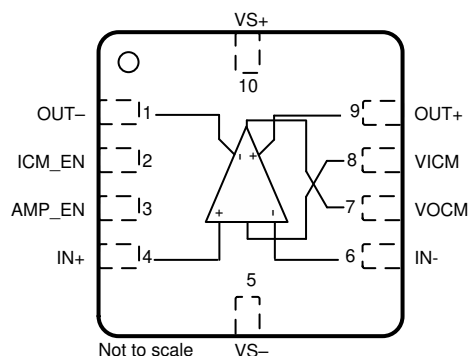


图 5-1. RUN 封装
10 引脚 WQFN
顶视图

表 5-1. 引脚功能

名称	引脚编号	I/O	说明
AMP_EN	3	I	放大器使能。高电平 (默认) = 正常运行; 低电平 = 断电模式。
ICM_EN	2	I	输入共模环路使能。高电平 (默认) = 已启用 ICM 环路 (TIA 模式); 已禁用 ICM 环路 (FDA 模式)。
IN+	4	I	同相 (正) 放大器输入 (V_{IN+} = 在引脚 4 处测得的电压)。
IN -	6	I	反相 (负) 放大器输入 (V_{IN-} = 在引脚 6 处测得的电压)。
OUT+	9	O	同相 (正) 放大器输出 (V_{OUT+} = 在引脚 9 处测得的电压)。
OUT-	1	O	反相 (负) 放大器输出 (V_{OUT-} = 在引脚 1 处测得的电压)。
VICM	8	I	输入共模电压输入 (V_{ICM} = 在引脚 8 处施加的电压, V_{ICM} = 在引脚 8 处测得的电压)。
VOCM	7	I	输出共模电压输入 (V_{OCM} = 在引脚 7 处施加的电压, V_{OCM} = 平均输出电压)。
VS+	10	-	正电源输入 (V_{S+} = 在引脚 10 处施加的电压)。
VS -	5	-	负电源输入 (V_{S-} = 在引脚 5 处施加的电压)。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
V_S	总电源电压 ($V_{S+} - V_{S-}$)		5.75	V
	输入、输出、使能和共模引脚电压范围	$(V_{S-}) - 0.5$	$(V_{S+}) + 0.5$	V
	差分输入引脚电压		± 1	V
I_{IN}	连续输入电流		± 10	mA
I_{OUT}	连续输出电流 ⁽²⁾		± 20	mA
T_J	结温		150	°C
T_A	自然通风条件下的工作温度范围	-40	125	°C
T_{stg}	贮存温度	-65	150	°C

- (1) 超出绝对最大额定值下列出的应力可能会对器件造成损坏。这些仅是应力额定值，并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
- (2) 用于电迁移限制的长期连续输出电流。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	± 3000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾	± 1000	

- (1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)。

		最小值	标称值	最大值	单位
V_S	总电源电压	3.3	5	5.5	V
T_A	自然通风条件下的工作温度范围	-40		125	°C

6.4 热性能信息

热指标 ⁽¹⁾		THS4567	单位
		RUN (WQFN)	
		10 引脚	
$R_{\theta JA}$	结至环境热阻	118	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	70.6	°C/W
$R_{\theta JB}$	结至电路板热阻	57.5	°C/W
Ψ_{JT}	结至顶部特征参数	3.7	°C/W
Ψ_{JB}	结至电路板特征参数	57.3	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

- (1) 有关新旧热指标的更多信息, 请参阅半导体和 IC 封装热指标应用报告。

6.5 电气特性：差分 TIA 模式，已启用 ICM 环路

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 1M\Omega$, $C_F = 0.4pF$, $C_{IN} = 10pF$ (每个输入引脚上), $AMP_EN = 2.5V$, 已启用 ICM 环路 ($ICM_EN = 2.5V$) 并且 $T_A = 25^\circ C$ 。(除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
交流性能 (ICM 环路)						
GBWP	差分跨阻增益带宽积	V _{OUT} = 100mV _{PP}		220		MHz
	输入共模控制环路微小信号带宽	V _{OUT} = 100mV _{PP}		5		MHz
i _N	输入差分电流噪声	f = 100kHz , 已禁用 ICM 环路		0.02		pA/ √ Hz
		f = 100kHz , ICM 环路的输出电流 , I _{CM_CTL} ⁽³⁾ < 750nA		0.35		
		f = 100kHz , ICM 环路的输出电流 , I _{CM_CTL} ⁽³⁾ < 2.8μA		0.5		
		f = 100kHz , ICM 环路的输出电流 , I _{CM_CTL} ⁽³⁾ < 5.5μA		0.65		
		f = 100kHz , ICM 环路的输出电流 , I _{CM_CTL} ⁽³⁾ < 17μA		1.1		
		f = 100kHz , ICM 环路的输出电流 , I _{CM_CTL} ⁽³⁾ < 55μA		1.9		
直流性能 (ICM 环路)						
V _{ICM} ⁽¹⁾	V _{ICM} 引脚默认电压高于 V _{S-}	V _{ICM} 引脚开路 (在引脚 8 处测量的电压)	1.4	1.55	1.75	V
V _{ICM} ⁽¹⁾	默认输入共模电压高于 V _{S-}	V _{ICM} 引脚开路 , V _{ICM} = (V _{IN+} + V _{IN-})/2	1.4	1.55	1.75	V
Δ V _{ICM} / Δ T _A	输入共模电压漂移	T _A = - 40°C 至 +125°C , V _{ICM} 引脚开路		160		μV/°C
Δ V _{ICM} / Δ I _{CM_CTL}	输入共模电压与 I _{CM_CTL} 电流间的关系 ⁽²⁾ ⁽³⁾	I _{CM_CTL} 变化 = 5μA 至 20μA	2	2.8	3.6	mV/μA
Δ V _{ICM} / Δ T _A	输入共模电压温漂	T _A = - 40°C 至 +125°C , V _{ICM} 引脚驱动至 1/2 V _S		22		μV/°C
V _{IN_OS}	输入共模失调电压误差	V _{ICM} 引脚驱动至 1/2 V _S , I _{CM_CTL} = 0 ⁽²⁾ , V _{IN_OS} = (V _{ICM} - V _{ICM})	-25	±2.5	25	mV
	V _{ICM} 引脚直流输入电阻	V _{ICM} 引脚驱动至 1/2 V _S		200		kΩ
	V _{ICM} 输入高电平	相对于 1/2 V _S 失调电压变化 ≤ ±20mV , I _{CM_CTL} ≤ 100μA	V _{S+} - 1.5	V _{S+} - 1.3		V
	V _{ICM} 输入低电平	相对于 1/2 V _S 失调电压变化 ≤ ±20mV , I _{CM_CTL} ≤ 100μA		V _{S-} + 0.8	V _{S-} + 1	V
I _{CM_OS}	输入端之间的输入共模控制电流偏移失配	I _{CM_OS} = Δ I _(CM_CTL, IN+/IN-) /平均 I _{CM_CTL} , I _{CM_CTL} = 10μA		0.5%		

(1) V_{ICM} 是指 FDA 输入端 ($IN+$ 和 $IN-$) 的共模电压或平均电压。当输入共模 (ICM) 控制功能启用 ($ICM_EN =$ 高电平) 时, 器件会生成匹配的拉/灌控制电流, 以将输入引脚驱动至 VICM 引脚基准电压。因此, VICM 代表引脚 8 处的电压, 而 V_{ICM} 代表平均输入电压。

(2) I_{CM_CTL} 是指 ICM 环路在器件 I_{IN+} 和 I_{IN-} 引脚处生成的匹配拉/灌控制电流的幅度。

(3) 正 I_{CM_CTL} 电流定义为 ICM 控制环路生成的灌电流 (下拉), 用于平衡流入 FDA 输入引脚的总电流 (外部共模 + 反馈)。

6.6 电气特性：FDA 操作，已禁用 ICM 环路

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, 增益 = $10V/V$, 已禁用 ICM 环路 ($ICM_EN = -2.5V$), $R_L = 1k\Omega$ 且 $T_A = 25^\circ C$ 。(除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
交流性能						
SSBW	小信号带宽	V _{OUT} ⁽²⁾ = 100mV _{PP}		43		MHz
LSBW	大信号带宽	V _{OUT} ⁽²⁾ = 8V _{PP}		28		MHz
GBWP	增益带宽积			220		MHz
	压摆率	V _{OUT} = 8V 阶跃, 20% ↔ 80%		500		V/μs
t _R , t _F	上升和下降时间	V _{OUT} = 100mV _{PP} , 10% ↔ 90%		8		ns
	0.1% 稳定时间	V _{OUT} = 8V 阶跃		65		ns
	0.001% 稳定时间			175		
HD2	二阶谐波失真	f = 100kHz, V _{OUT} = 2V _{PP}		-115		dBc
		f = 100kHz, V _{OUT} = 8V _{PP}		-105		
HD3	三阶谐波失真	f = 100kHz, V _{OUT} = 2V _{PP}		-118		dBc
		f = 100kHz, V _{OUT} = 8V _{PP}		-108		
e _N	输入差分电压噪声	f = 100kHz		4.2		nV/ √ Hz
i _N	输入电流噪声 (每个输入端)			10		fA/ √ Hz
Z _{OUT}	闭环差分输出阻抗			0.2		Ω
直流性能						
A _{OL}	开环增益		104	117		dB
V _{OS}	以输入为基准的失调电压	V _{OS} = (V _{IN+} - V _{IN-})	-10	0.2	10	mV
Δ V _{OS} / Δ T _A	以输入为基准的失调电压漂移	T _A = -40°C 至 +125°C		1		μV/°C
I _{BN} 、 I _{BI}	输入偏置电流	同相和反相输入		20		pA
I _{OS}	输入失调电流	(I _{BN} - I _{BI})		±20		pA
输入						
	差分输入电阻	输入端之间的有效采样电阻		1		G Ω
	共模输入电阻	每个输入端到 AC GND 的有效采样电阻		1		
	差分输入电容	输入端之间的有效采样电容		0.6		pF
	共模输入电容	每个输入端到 AC GND 的有效采样电容		0.9		
CMRR	共模抑制比	CMRR = (Δ V _{CM} / Δ V _{OS})。输入电压以 1/2 V _S 为中心上下波动 ±500mV	70	80		dB
CMIR+	共模输入高电平	T _A = 25°C, A _{OL} > 90dB	V _{S+} - 1.85	V _{S+} - 1.6		V
		T _A = - 40°C 至 +125°C, A _{OL} > 90dB		V _{S+} - 1.65		
CMIR -	共模输入低电平	T _A = 25°C, A _{OL} > 90dB	V _{S-} + 0.2	V _{S-} - 0.2		V
		T _A = - 40°C 至 +125°C, A _{OL} > 90dB		V _{S-} - 0.1		

6.6 电气特性：FDA 操作，已禁用 ICM 环路（续）

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, 增益 = 10V/V, 已禁用 ICM 环路 ($ICM_EN = -2.5V$), $R_L = 1k\Omega$ 且 $T_A = 25^\circ C$ 。(除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
输出						
	任一电源的输出电压范围	$R_L = 20k\Omega$, $T_A = 25^\circ C$, 输入驱动至 $\pm V_S$ /增益	$V_S - 0.125$	$V_S - 0.075$		V
	任一电源的输出电压范围	$R_L = 20k\Omega$, $T_A = 25^\circ C$, V_{OS} 变化 $< 150\mu V$ (相对于默认偏移)	$V_S - 0.175$	$V_S - 0.125$		V
	任一电源的输出电压范围	$R_L = 20k\Omega$, $T_A = -40^\circ C$ 至 $+125^\circ C$, V_{OS} 变化 $< 150\mu V$ (相对于默认偏移)		$V_S - 0.175$		V
	任一电源的输出电压范围	$R_L = 1k\Omega$, $T_A = 25^\circ C$, V_{OS} 变化 $< 150\mu V$ (相对于默认偏移)	$V_S - 0.25$	$V_S - 0.2$		V
	任一电源的输出电压范围	$R_L = 1k\Omega$, $T_A = -40^\circ C$ 至 $+125^\circ C$, V_{OS} 变化 $< 150\mu V$ (相对于默认偏移)		$V_S - 0.25$		V
输出共模 (VOCM) 控制						
	输出共模环路 SSBW	VOCM ⁽³⁾ 引脚的电压以 $1/2 V_S$ 为中心上下波动 $\pm 0.5mV$		5		MHz
	输出共模环路 LSBW	VOCM 引脚的电压以 $1/2 V_S$ 为中心上下波动 $\pm 0.5V$		4.5		MHz
$\Delta V_{OUT} / \Delta V_{OCM}$	直流输出平衡 ^{(2) (3)}	VOCM = $\pm 1V$		80		dB
$\Delta V_{OCM} / \Delta V_{OCM}$	输出共模增益 ⁽³⁾	VOCM 引脚的电压以 $1/2 V_S$ 为中心上下波动 $\pm 1V$	0.99	1	1.01	V/V
	VOCM 引脚的输入直流偏置电流	VOCM 引脚驱动至 $1/2 V_S$		100		nA
	VOCM 引脚的输入阻抗	VOCM 引脚的电压以 $1/2 V_S$ 为中心上下波动 $\pm 0.5mV$		200 1		k Ω pF
	VOCM 输入引脚相对于 $1/2 V_S$ 的失调电压 ⁽⁴⁾	VOCM 引脚开路	-8	-2	4	mV
V_{OCM_OS}	相对于 $1/2 V_S$ 的输出共模失调电压	VOCM 引脚开路	-30	± 2.5	30	mV
$\Delta V_{OCM_OS} / T_A$	输出共模电压温漂	$T_A = -40^\circ C$ 至 $+125^\circ C$, VOCM 引脚开路		-22		$\mu V/^\circ C$
V_{OCM_OS}	相对于 $1/2 V_S$ 的输出共模失调电压	VOCM 引脚驱动至 $1/2 V_S$	-25	± 1.5	25	mV
$\Delta V_{OCM_OS} / T_A$	输出共模电压温漂	$T_A = -40^\circ C$ 至 $+125^\circ C$, VOCM 引脚驱动至 $1/2 V_S$		-18		$\mu V/^\circ C$
	至 V_{S+} 的 VOCM 输入余量	相对于 V_{OCM_OS} 的变化 $\leq \pm 10mV$		0.9	1	V
	至 V_{S+} 的 VOCM 输入余量	$T_A = -40^\circ C$ 至 $+125^\circ C$, 相对于 V_{OCM_OS} 的变化 $\leq \pm 10mV$		1		V
	从 V_{S-} 的 VOCM 输入余量	相对于 V_{OCM_OS} 的变化 $\leq \pm 10mV$		0.9	1	V
	从 V_{S-} 的 VOCM 输入余量	$T_A = -40^\circ C$ 至 $+125^\circ C$, 相对于 V_{OCM_OS} 的变化 $\leq \pm 10mV$		1		V
$\Delta V_{OCM_OS} / \Delta V_{S+}$	正电源抑制比	VOCM = 0V (驱动)		76		dB
$\Delta V_{OCM_OS} / \Delta V_{S-}$	负电源抑制比			80		

6.6 电气特性：FDA 操作，已禁用 ICM 环路（续）

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, 增益 = $10V/V$, 已禁用 ICM 环路 ($ICM_EN = -2.5V$), $R_L = 1k\Omega$ 且 $T_A = 25^\circ C$ 。(除非另有说明)。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_Q	静态电流	$T_A = 25^\circ C$	1.4	1.9	2.5	mA
I_Q	静态电流	已启用 V_{ICM} 环路	1.5	2	2.7	mA
I_Q	已禁用静态电流	$AMP_EN = V_{S-}$	10	28	40	μA
+PSRR	与 V_{S+} 的电源抑制比	V_{OCM} 已驱动	70	94		dB
- PSRR	与 V_{S-} 的电源抑制比	V_{OCM} 已驱动	90	110		dB
断电						
V_{IH}	使能电压 (高于该电压时放大器开启)	AMP_EN 和 ICM_EN	$V_{S+} - 0.7$		$V_{S+} - 0.5$	V
V_{IL}	禁用电压阈值 (低于该电压时放大器关闭)		$V_{S+} - 2$		$V_{S+} - 1.8$	
I_{IH}	控制引脚高电平输入偏置电流	AMP_EN 和 ICM_EN 驱动至 $(V_{S+}) - 0.25V$		3.5	7	μA
	接通→关断时所需的外部下拉电流 ⁽¹⁾			175		μA
I_{IL}	控制引脚低电平输入偏置电流	AMP_EN 和 ICM_EN 驱动至 V_{S-}	-5	-1.1		μA
t_{AMP_ON}	开通延时时间 (主放大器)	V_{OUT} 稳定在最终值的 1% 以内的时间		1.5		μs
t_{AMP_OFF}	关断延时时间 (主放大器)	供电电流 $\leq 100 \mu A$ 的时间		0.9		μs

(1) 不建议将 AMP_EN 引脚悬空。使用上拉电阻时，确保可提供必要的偏置电流。

(2) V_{OUT} 是差分输出电压 ($V_{OUT-} - V_{OUT+}$)。

(3) V_{OCM} 是指在引脚 7 上测得的电压。 $V_{OCM} = [(V_{OUT+} + V_{OUT-})/2]$ 是指平均输出电压。

(4) 在 V_{OCM} 引脚上测得的电压和 $1/2 V_S$ 电压之间的偏移。

6.7 典型特性 : (V_{S+}) - (V_{S-}) = 5V

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。

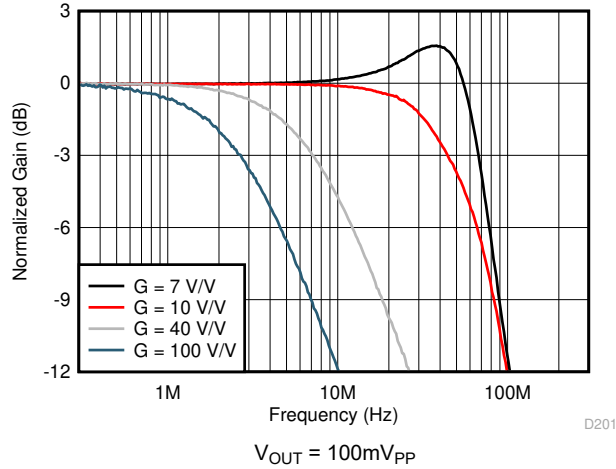


图 6-1. 小信号频率响应与增益间的关系

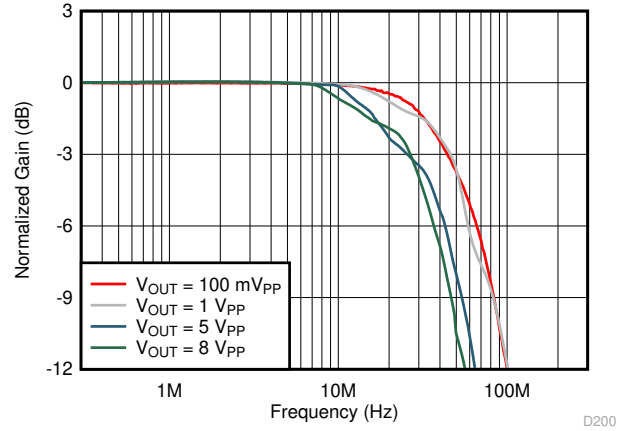


图 6-2. 频率响应与 V_{OUT} 间的关系

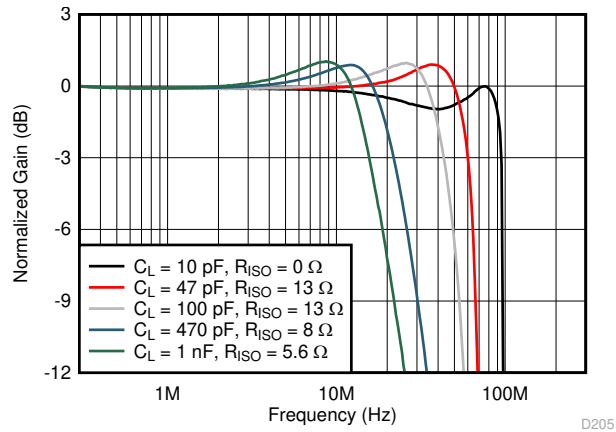


图 6-3. 小信号频率响应与 C_L 间的关系

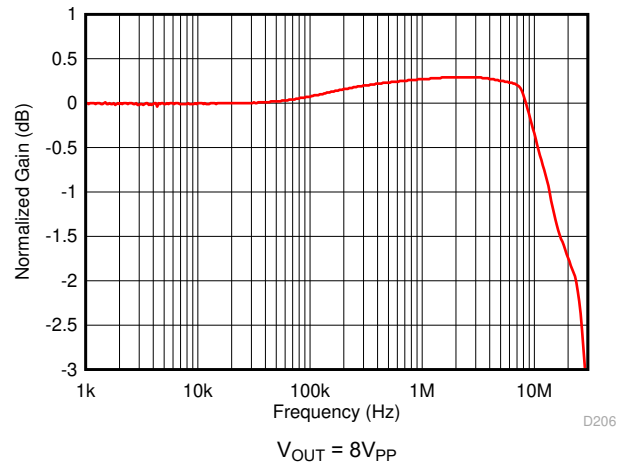


图 6-4. 大信号频率响应平坦度

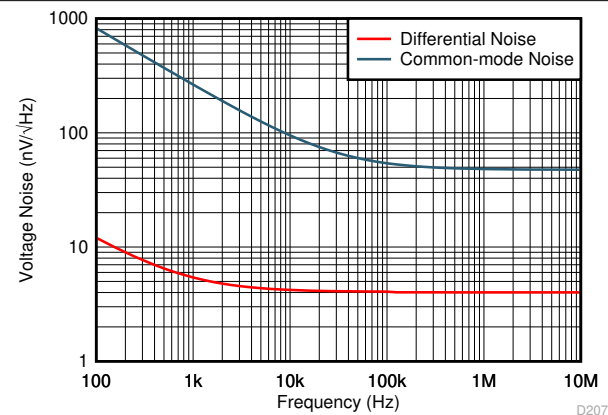


图 6-5. 输入基准电压噪声与频率间的关系

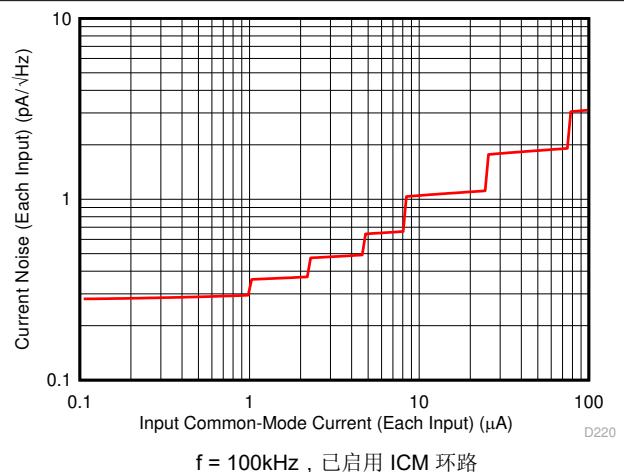


图 6-6. 输入基准电流噪声与 I_{CM_CTL} 间的关系

6.7 典型特性 : (V_{S+}) - (V_{S-}) = 5V (续)

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, V_{OCM} = 开路, V_{ICM} = 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。

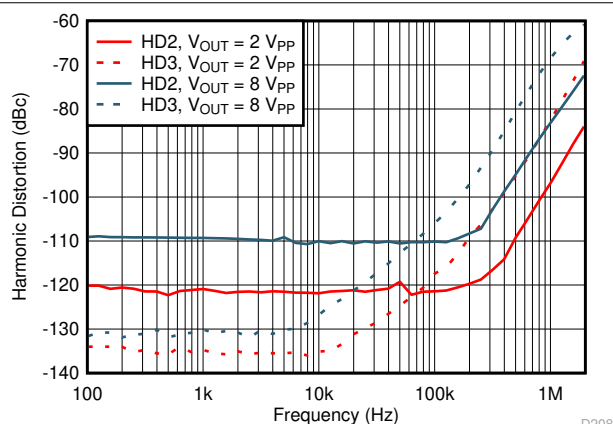
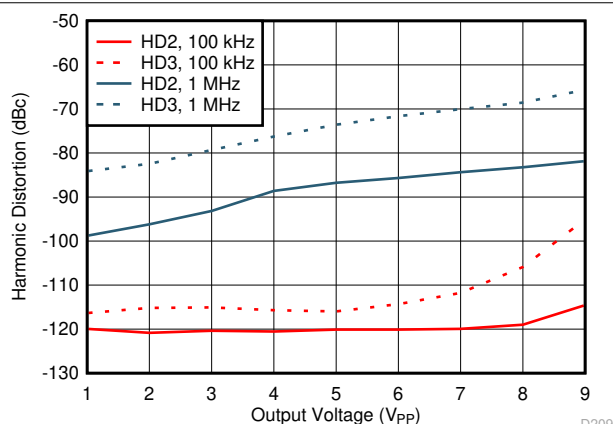
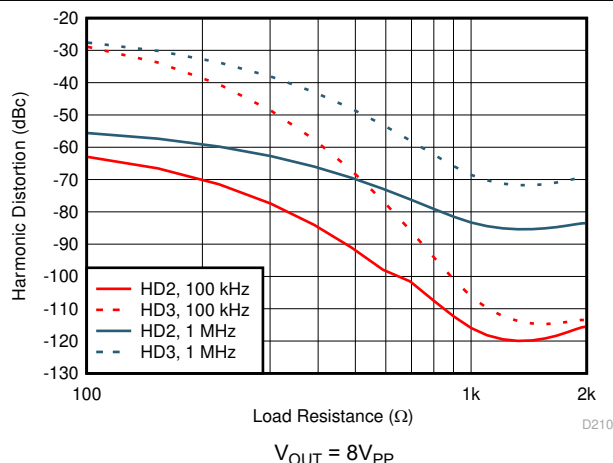
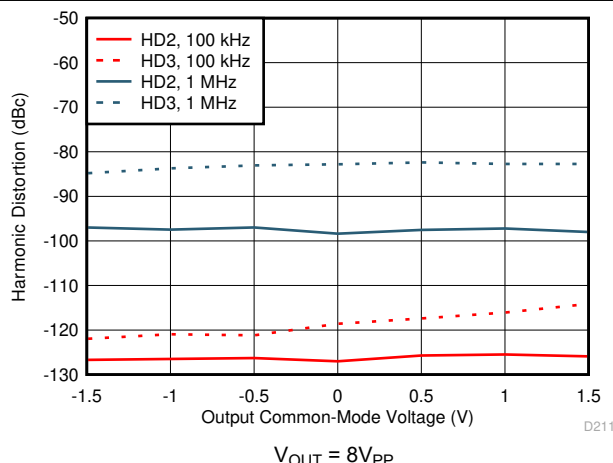
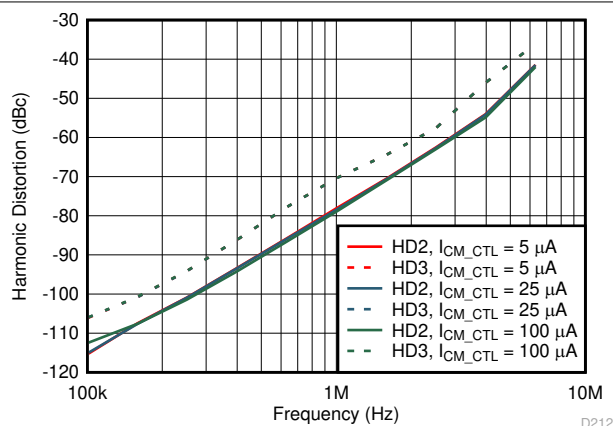
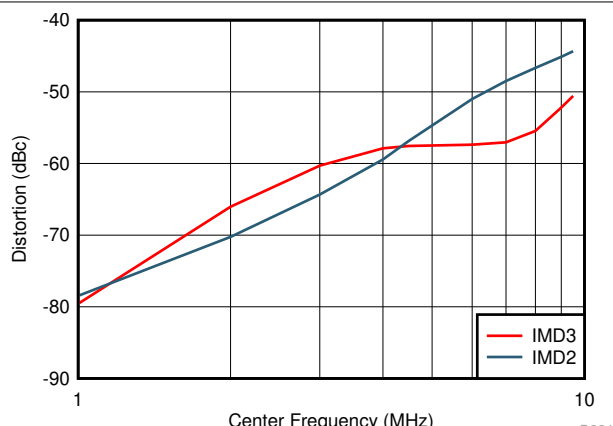


图 6-7. 谐波失真与频率间的关系

图 6-8. 谐波失真与 V_{OUT} 间的关系图 6-9. 谐波失真与 R_L 间的关系图 6-10. 谐波失真与 V_{OCM} 间的关系

$V_{OUT} = 8V_{PP}$; 差分输入转差分输出; 已启用 ICM 环路

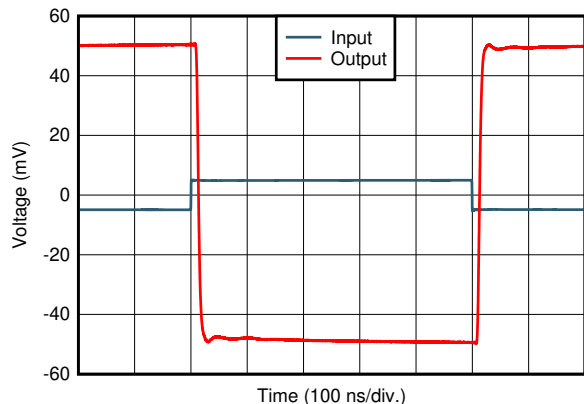
图 6-11. 谐波失真与 I_{CM_CTL} 间的关系

$V_{OUT} = 2V_{PP}$ (每个子载波), 子载波与中心频率的分离度 = 100kHz

图 6-12. 互调失真与频率间的关系

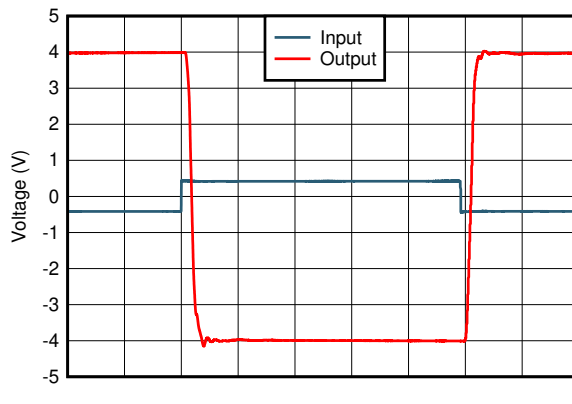
6.7 典型特性 : (V_{S+}) - (V_{S-}) = 5V (续)

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, V_{OCM} = 开路, V_{ICM} = 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。



$t_R/t_F = 8ns$

图 6-13. 小信号瞬态响应



压摆率 (上升和下降) = $500V/\mu s$

图 6-14. 大信号瞬态响应

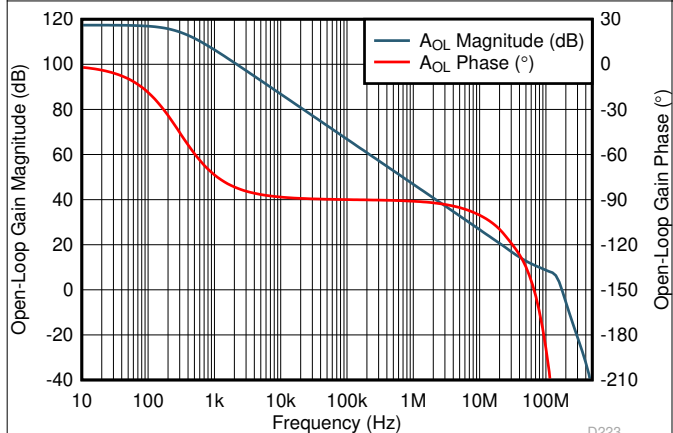
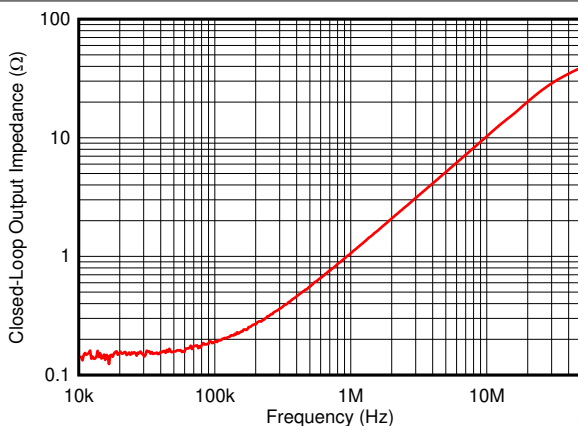


图 6-15. 开环增益



$G = 1V/V$, $V_{OUT} = 2V_{PP}$, 其中 V_{OCM} 已调整

图 6-16. 闭环输出阻抗与频率间的关系

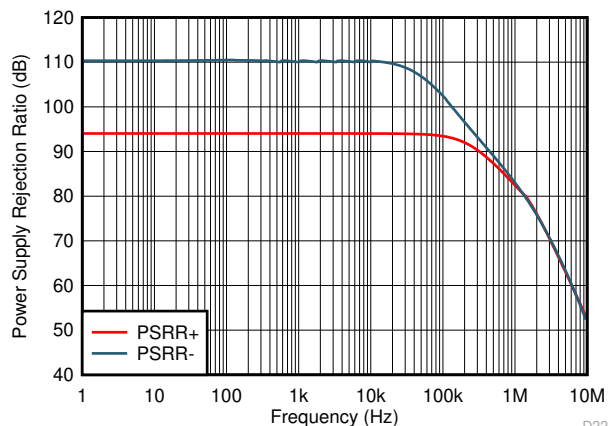


图 6-17. 电源抑制比与频率间的关系

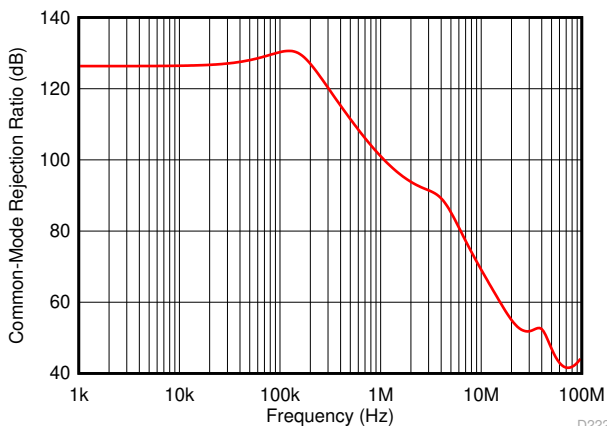
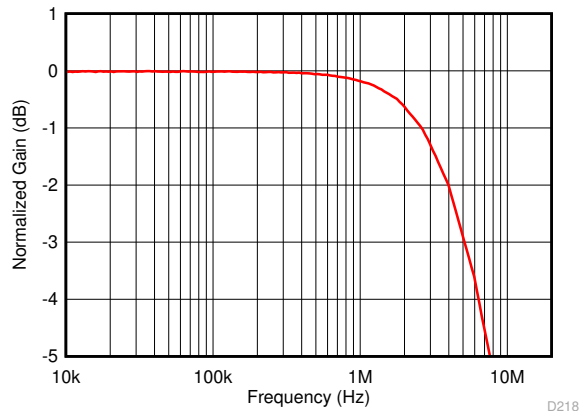


图 6-18. 共模抑制比与频率间的关系

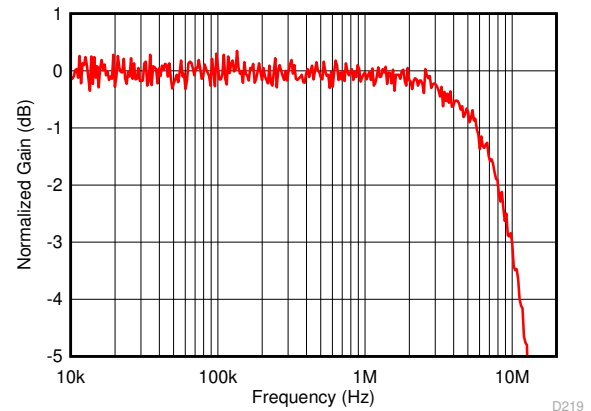
6.7 典型特性：(V_{S+}) - (V_{S-}) = 5V (续)

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。



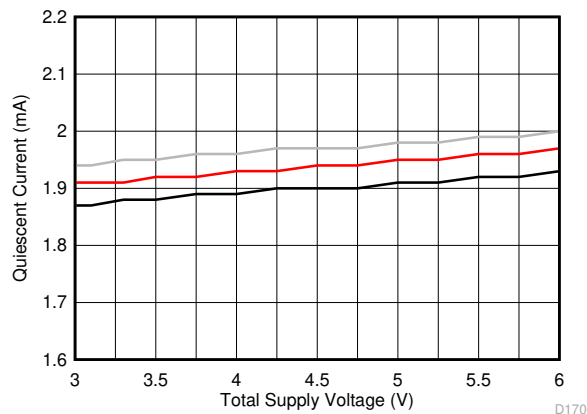
VOCM 引脚由 100mV_{PP} 信号驱动。测得平均输出电压。

图 6-19. VOCM 环路小信号频率响应



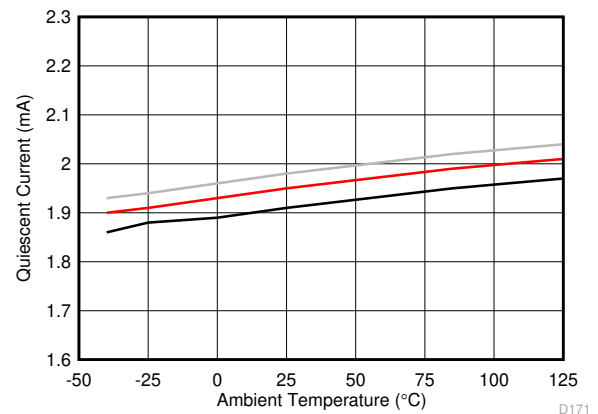
VICM 引脚由 100mV_{PP} 信号驱动。测得平均输入电压。

图 6-20. VICM 环路小信号频率响应



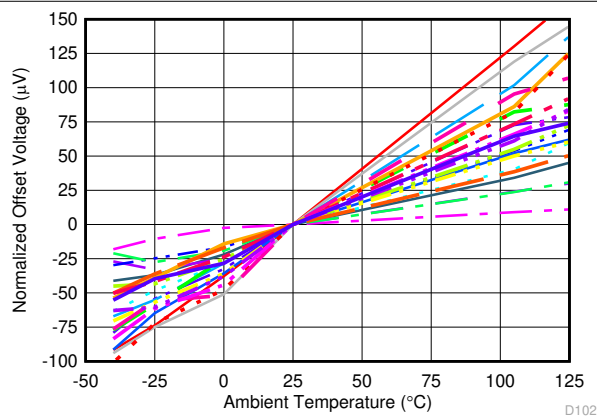
3 个典型单元

图 6-21. 静态电流与总电源电压间的关系



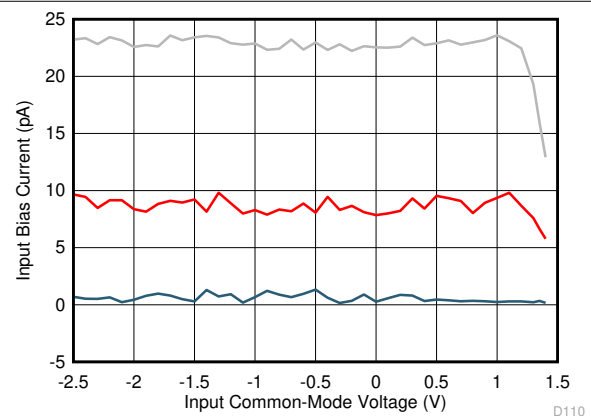
典型单元

图 6-22. 静态电流与环境温度间的关系



V_{OS} 在 $25^\circ C$ 时归一化

图 6-23. 失调电压与环境温度间的关系

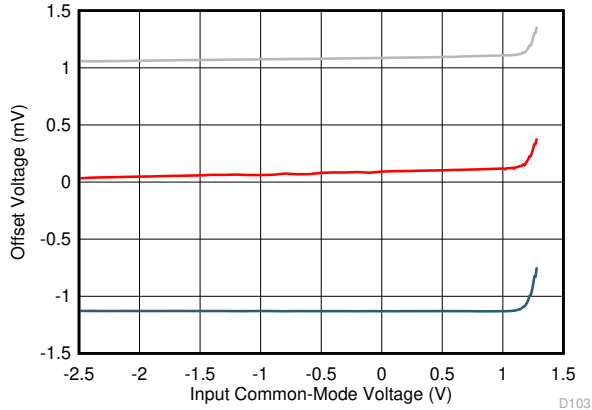


3 个典型单元

图 6-24. 输入偏置电流与输入共模电压间的关系

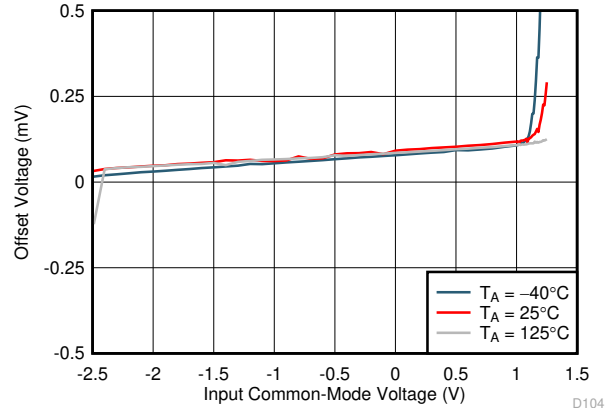
6.7 典型特性 : $(V_{S+}) - (V_{S-}) = 5V$ (续)

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。



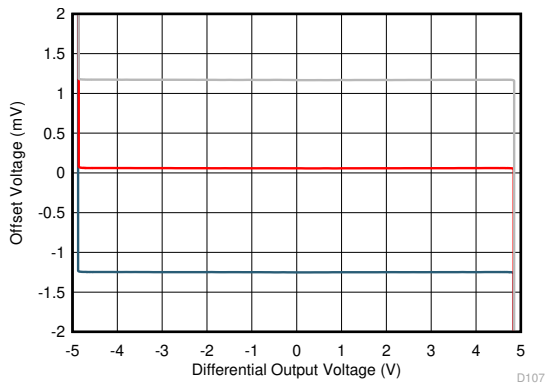
3 个典型单元

图 6-25. 失调电压与输入共模电压间的关系



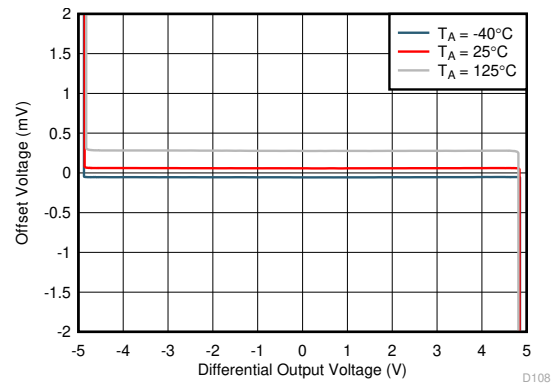
3 个典型单元

图 6-26. 失调电压与输入共模电压以及与环境温度间的关系



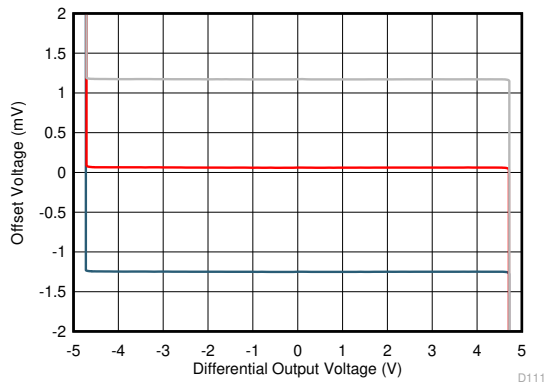
3 个典型单元, $R_L = 20k\Omega$

图 6-27. 失调电压与差分输出电压间的关系



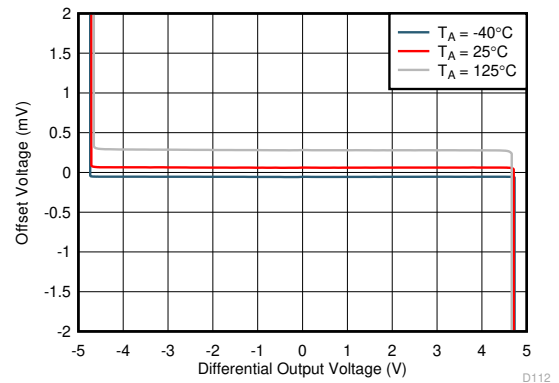
典型单元, $R_L = 20k\Omega$

图 6-28. 失调电压与差分输出电压以及与环境温度间的关系



3 个典型单元, $R_L = 1k\Omega$

图 6-29. 失调电压与差分输出电压间的关系

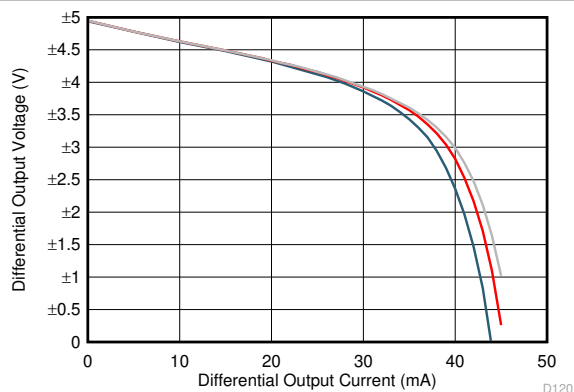


典型单元, $R_L = 1k\Omega$

图 6-30. 失调电压与差分输出电压以及与环境温度间的关系

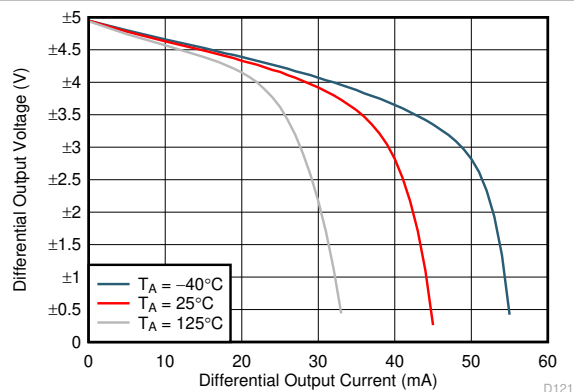
6.7 典型特性 : (V_{S+}) - (V_{S-}) = 5V (续)

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。



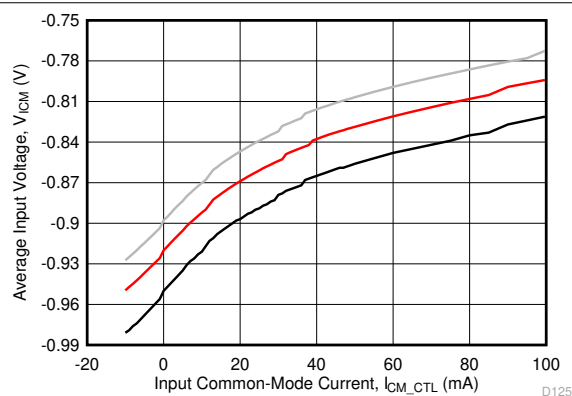
3 个典型单元

图 6-31. 差分输出电压与负载电流间的关系



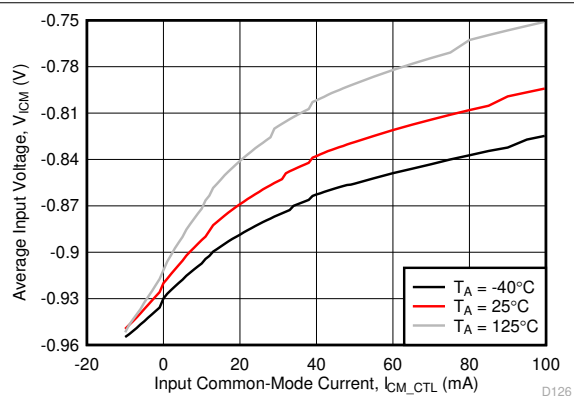
典型单元

图 6-32. 差分输出电压与负载电流以及与环境温度间的关系



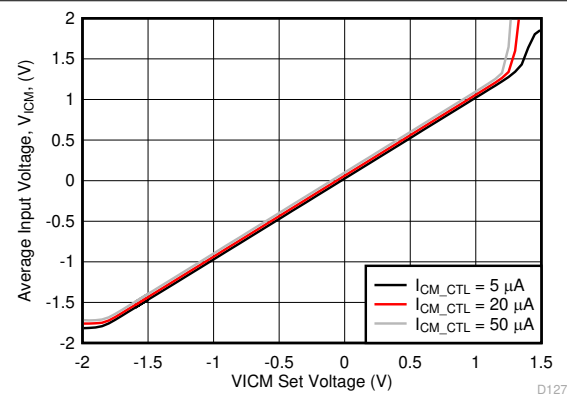
VICM 引脚悬空, 3 个典型单元

图 6-33. 平均输入电压与输入共模电流间的关系



VICM 引脚悬空, 典型单元

图 6-34. 平均输入电压与输入共模电流以及与环境温度间的关系



典型单元

图 6-35. 平均输入电压与 VICM 设置电压间的关系

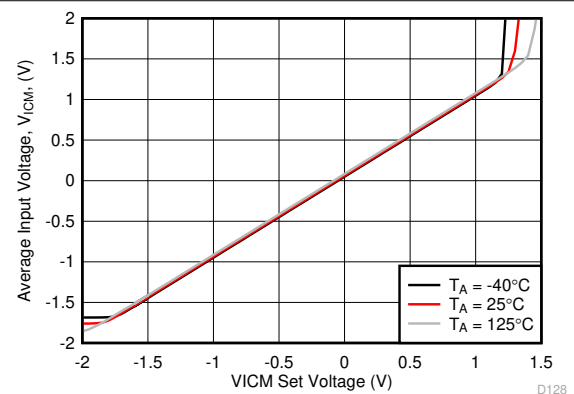
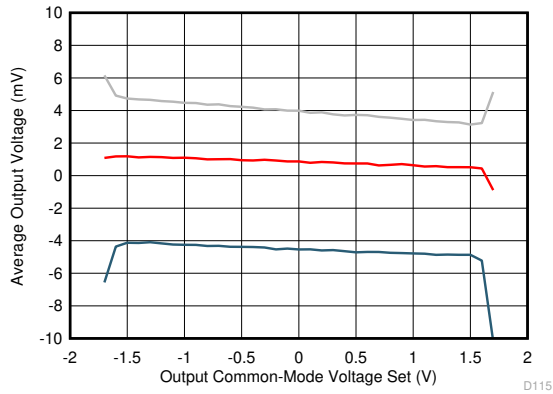
 $I_{CM_CTL} = 20\mu A$, 典型单位

图 6-36. 平均输入电压与 VICM 设置电压以及与环境温度间的关系

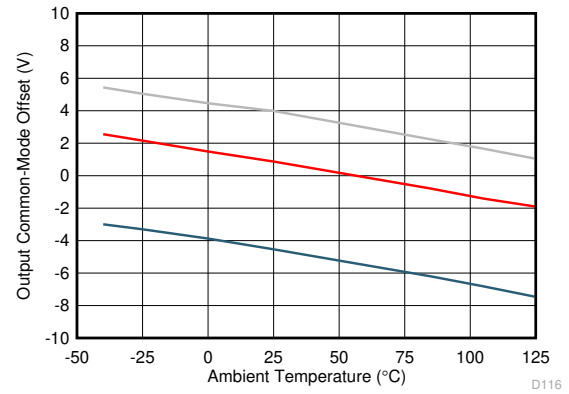
6.7 典型特性 : $(V_{S+}) - (V_{S-}) = 5V$ (续)

$V_{S+} = 2.5V$, $V_{S-} = -2.5V$, $V_{OCM} =$ 开路, $V_{ICM} =$ 开路, $R_F = 5k\Omega$, $G = 10V/V$, 已禁用 ICM 环路, $R_L = 1k\Omega$, 单端输入, 差分输出, 并且输入和输出以 $1/2 V_S$ 和 $T_A \approx 25^\circ C$ 为基准, 1 (除非另有说明)。



VOCM 偏移 = $(V_{OCM} - V_{OCM})$, 3 个典型单位

图 6-37. 输出共模失调电压与输出共模设置电压间的关系



VOCM = 0V, 3 个典型单位

图 6-38. 输出共模失调电压与环境温度间的关系

7 详细说明

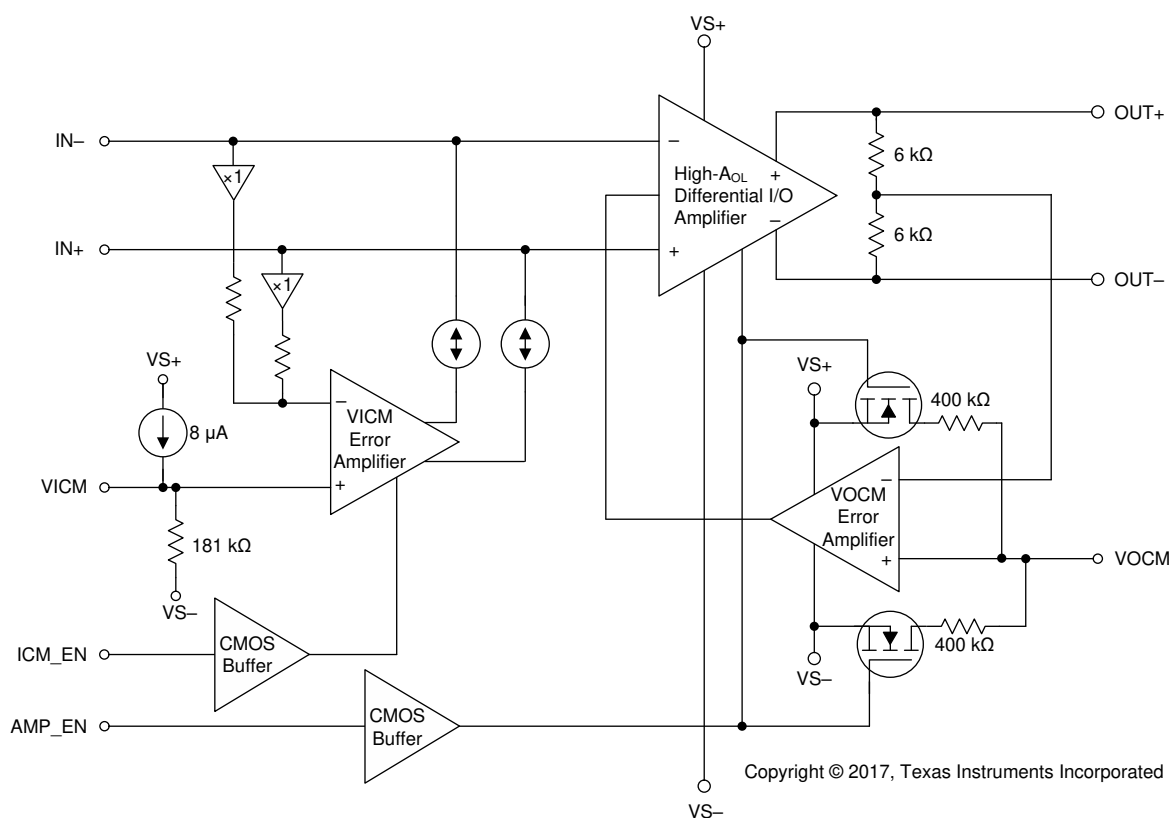
7.1 概述

THS4567 器件是一款独特的全差分放大器，除了所有全差分放大器中常见的输出共模控制环路外，还有一个输入共模控制环路。THS4567 器件具有高阻抗 CMOS 输入级和超低输入偏置电流。由于具有独立的输入和输出共模控制功能以及高阻抗 CMOS 输入，THS4567 器件是理想的高增益、低噪声、全差分跨阻放大器。

可通过将 ICM_EN 引脚设置为低于其关断阈值电压，禁用 THS4567 器件的输入共模环路，从而将其转换为仅具有输出共模控制功能的标准全差分放大器。THS4567 器件可在 3.3V 至 5.5V 的宽电源电压范围内运行，因此是驱动差分 ADC 和缓冲 DAC 输出的理想选择。

该器件具有低功耗模式，带有一个独特的有源上拉电阻，可在保持悬空的同时提高关断引脚的 EMI 可靠性。当逻辑电压超出开关阈值区域时，AMP_EN 和 ICM_EN 引脚消耗的偏置电流很小。在开关阈值区域内，偏置电流会增加，在接近切换区域时尤为显著。增加的偏置电流可防止在存在 EMI 的情况下逻辑意外切换。

7.2 功能方框图



7.3 特性说明

THS4567 架构具有以下三个主要构建块：

1. 高开环增益差分 I/O 主放大器。
2. 输出共模控制误差放大器，用于设置主放大器差分输出的共模。
3. 输入共模控制误差放大器，用于设置主放大器差分输入的共模，与输出共模无关。

7.3.1 主放大器

主差分 I/O 放大器具有 220MHz 的宽增益带宽积，并在大于 10V/V 的增益配置下保持稳定。图 6-15 展示了主放大器的开环响应。主放大器具有高阻抗 CMOS 输入级和超低输入偏置电流，因此非常适合用于高增益跨阻系统，或用作具有大反馈和增益电阻器的电压放大器。

7.3.2 输出共模控制

输出共模环路的工作原理：通过节 7.2 中的两个 6k Ω 内部电阻器检测主放大器两个输出端之间的平均电压，并将其与 VOCM 引脚处的电压进行比较。然后，VOCM 误差放大器调节主放大器的内部偏置，以尽可能地减小其输入引脚之间的误差电压。通过 VS+ 和 VS- 之间的两个 400k Ω 内部偏置串电阻，VOCM 节点处的电压默认为 1/2 Vs。在默认电压下使用 VOCM 时，请在 VOCM 引脚上连接一个外部电容器，以旁路掉来自内部 400k Ω 电阻器的噪声。禁用放大器后，将会禁用默认的 1/2 Vs 偏置串以降低功耗。也可通过低输出阻抗源从外部驱动 VOCM 引脚来设置 THS4567 器件输出共模。确保源极能够驱动 VOCM 引脚的输入阻抗。

7.3.3 输入共模控制

THS4567 器件具有独特的输入共模控制误差放大器，可独立于输出共模电压设置输入共模电压。VICM 误差放大器的工作原理是检测主放大器输入端的平均电压，然后向主放大器的两个输入节点拉出或灌入等量的电流，以保持输入共模电压等于 VICM 引脚处的电压。如果 VICM 引脚保持悬空，它的输入电压默认为比 VS- 高 1.5V。根据 8 μ A 电流源和 181k Ω 电阻的组合来设置该电压，如节 7.2 所示。在默认电压下使用 VICM 时，请将一个外部电容器连接到 VICM 引脚，以旁路掉来自内部 181k Ω 电阻器的噪声。通过一个低输出阻抗源从外部驱动 VICM 引脚，可将 VICM 电压设置为任意值。可通过将 ICM_EN 引脚设置为低电平来禁用输入共模控制环路。禁用输入共模环路后，THS4567 器件的行为类似于标准全差分放大器 (FDA)。

7.4 器件功能模式

7.4.1 关断模式

为了使关断模式正常运行，必须将放大器使能 (AMP_EN) 引脚设置为所需电压。AMP_EN 引脚上配有一个内部上拉电阻，因此如果该引脚悬空，则器件默认为导通状态。对于需要在有电源时持续接通器件电源的应用，应将 AMP_EN 引脚连接到正电源电压 (VS+)。

禁用操作以正电源为基准。在关断状态条件下，禁用控制引脚必须比正电源低 2V。

7.4.2 差分跨阻放大器模式

输入共模控制环路的主要用例是差分跨阻放大器应用，其中两个光电二极管由差分输入激发。任何入射到两个光电二极管上的环境光都将产生直流失调电流，随后输入共模环路会抑制该失调电流。输入共模环路允许使用极高的反馈电阻来放大差分光电二极管电流，同时抑制共模电流。禁用输入共模环路会使共模电流流经反馈电阻器，从而降低差分信号分量的有效输出摆幅。THS4567 器件可抑制光电二极管拉电流或灌电流。

THS4567 器件的高阻抗 CMOS 输入可更大限度降低放大器输入电流噪声，从而支持使用超高跨阻增益 ($>100\text{k}\Omega$)；而低输入电压噪声可更大限度提高系统信噪比 (SNR)。THS4567 器件具有高增益带宽积，因此可在驱动高性能 ADC 驱动器的同时用作单级差分跨阻放大器。

7.4.3 全差分放大器 (FDA) 模式

禁用输入共模环路后，THS4567 器件的行为类似于标准 FDA。它可以将单端输入信号转换为差分输出，或将差分输入转换为具有独立输出共模控制的差分输出。要详细了解 FDA 操作，请观看[培训视频](#)。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

8.1.1 噪声分析

为了简化配置为 TIA 的 FDA 的噪声计算，请将电路分为两个相同的部分，并将每一半视为独立的运算放大器电路。配置为 TIA 的运算放大器的噪声如[高速放大器跨阻注意事项](#)中所示，并在[方程式 1](#)中重复。[图 8-1](#)展示了等效噪声电路。[图 8-1](#)中的放大器电压噪声 e_{NOP} 等于 THS4567 (e_N) 的指定输入参考电压噪声除以 1.414。通过这种方法，我们能够将 FDA 作为两个完全相同但互不相关的部分进行分析。FDA 的总噪声等于每一半的总噪声乘以 1.414。

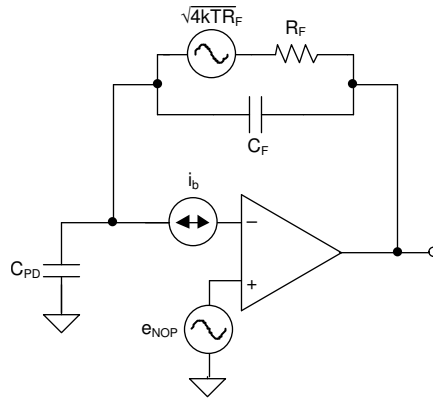


图 8-1. 跨阻放大器噪声分析电路

为了尽可能降低 TIA 的总噪声，电路设计人员应该：

1. 尽可能降低运算放大器的电流噪声 (i_b)。由于 THS4567 器件具有 CMOS 输入，因此它产生的电流噪声可以忽略不计。
2. 尽可能增大跨阻增益 (R_F)。
3. 尽可能降低放大器电压噪声 (e_N)。THS4567 的宽带电压噪声为 $4.2\text{nV}/\sqrt{\text{Hz}}$ ，在同类产品中处于优先地位，同时静态电流消耗不到 2.5mA。
4. 尽可能减小光电二极管电容 (C_{PD})。

通过增加反向偏置，可以尽可能地减小光电二极管的电容。可以独立控制 THS4567 的输入和输出共模。该独立控制特性使电路设计人员能够将光电二极管的阳极设置为接近负电源电压，同时将其阴极连接至接近正电源电压，以尽可能地增大光电二极管上的反向偏置。然后，将输出共模设置为匹配下一级 ADC 的输入共模范围。在标准运算放大器 TIA 中，输入共模偏置为接近正电源，以便尽可能增大放大器的输出摆幅。这种偏置配置限制了光电二极管两端的反向偏置，从而增加了其输入电容。THS4567 器件经过优化，可通过优化 [方程式 1](#) 中每个作用源的噪声源来降低系统总噪声。

$$i_{EQ} = \sqrt{i_b^2 + \frac{4kT}{R_F} + \left[\left(\frac{e_n}{R_F} \right)^2 + \frac{(e_n \cdot 2\pi \cdot F \cdot C_s)^2}{3} \right] / 2} \quad (1)$$

其中

- i_b = THS4567 器件的电流噪声
- 开尔文温度为 290 度时， $4kT = 16 \times 10^{-21} \text{J}$
- R_F = 反馈电阻器
- e_n = THS4567 器件的电压噪声
- C_s = THS4567、光电二极管和任何 PCB 寄生效应的总输入电容
- F = 噪声积分频率限制

8.2 典型应用

THS4567 输入共模环路的主要用例是差分跨阻应用，在此类应用中，由于环境光的影响，会产生较大的共模偏移。本节中，我们将对启用了输入共模环路（TIA 模式）的 THS4567 器件的性能（如 [图 8-2](#) 所示）与使用两个分立运算放大器通道（OPA 模式）构建的差分 TIA 实现（如 [图 8-3](#) 所示）进行比较。

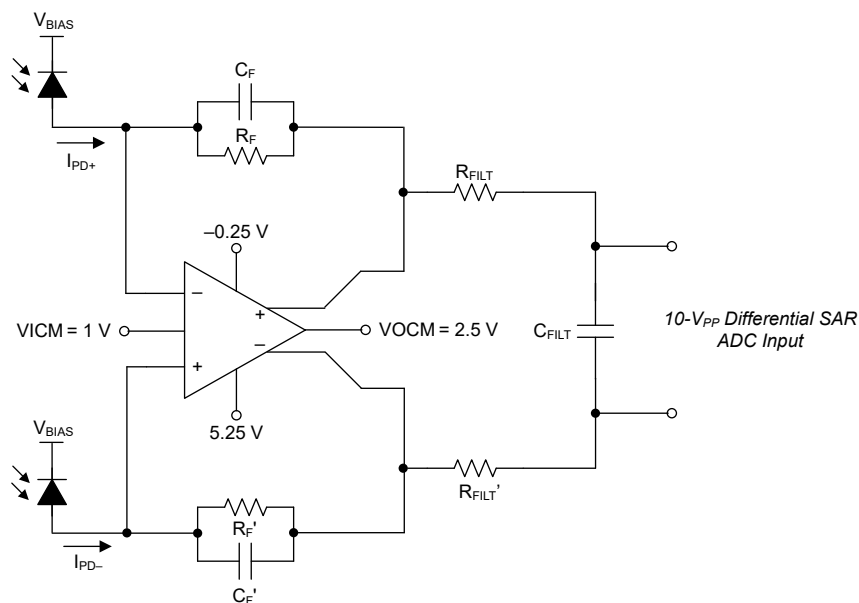


图 8-2. THS4567 具有集成差分 TIA + ADC 驱动器

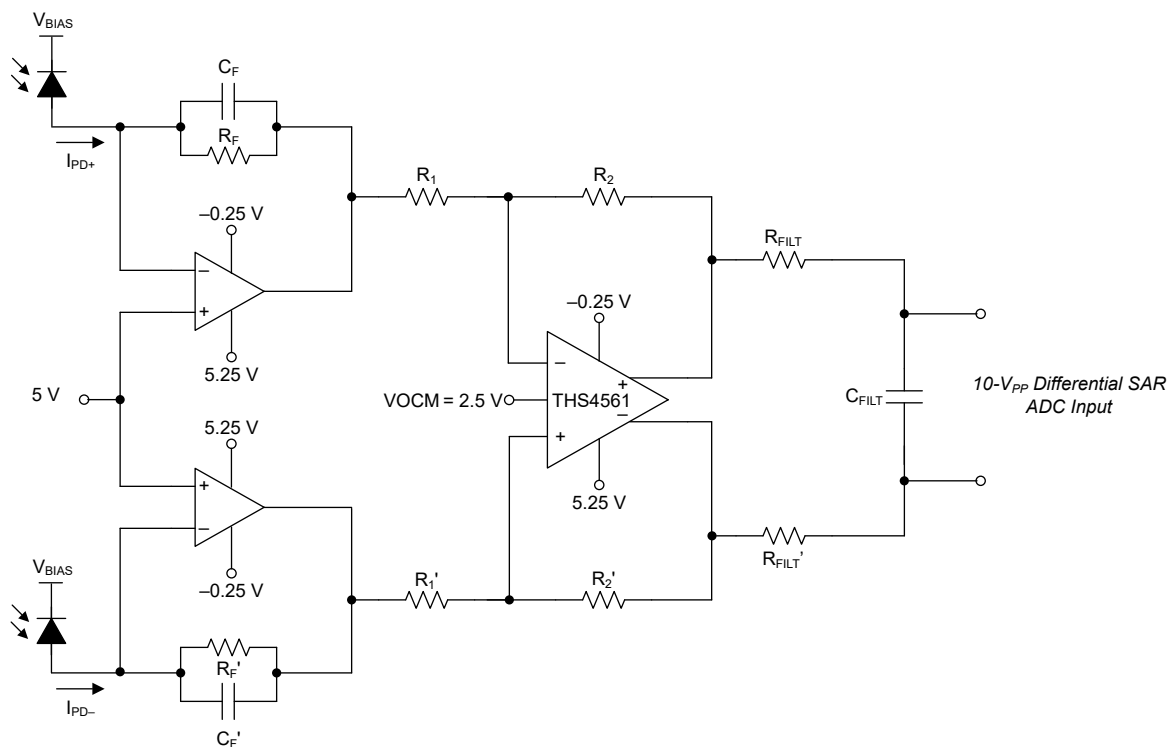


图 8-3. 分立式差分运算放大器 TIA + 第 2 级 ADC 驱动器

8.2.1 设计要求

此应用的要求如下：

- 电源电压：5.5V
- ADC 满标量程：10V_{PP} 差分
- ADC 输入共模电压：2.5V
- 环境光电流失调 (DC)：10μA
- 单边信号电流：5μA_{PP} (每个光电二极管)。差分信号电流 = 10μA_{PP}
- 输入信号频率：100kHz

8.2.2 详细设计过程 (TIA 模式下的 THS4567)

各光电二极管的输出电流如图 8-4 所示。下面详细介绍了如何设置各种偏置电压，以及如何选择跨阻增益的理想值。

- 将 V_{S+} 设置为 5.25V，将 V_{S-} 设置为 -0.25V，使 THS4567 能够摆动 10V_{PP} (差分)，而不会由于余量受限而引起失真。
- 将 ICM_EN 设置为逻辑高电平，以启用 THS4567 TIA 运行模式。
- 将 VOCM 设置为 2.5V，以匹配 ADC 输入共模范围。
- 如图 8-2 所示，光电二极管 (PD) 配置了阴极偏置，当光线入射时，两个 PD 都会产生电流。为了尽可能提高 PD 上的反向偏置， V_{BIAS} 通常设置为放大器正电源电压或可用的最高正电源电压。
- PD 的最大输出电流是环境光电流和最大信号电流之和。

$$I_{TOTAL} = I_{AMBIENT} + I_{SIGNAL} = 10 \mu A + 5 \mu A = 15 \mu A \quad (2)$$

- 在 TIA 模式下，VICM 设置为其最小输入共模遵从电压限值 (1.25V)，以便尽可能地提高 PD 上的反向偏置，从而降低 PD 电容。

$$\text{Reverse bias across the photodiodes} = (5.25 \text{ V} - 1.25 \text{ V}) = 4 \text{ V} \quad (3)$$

- 在 TIA 模式下，ICM 环路会消除放大器输入引脚处因环境光 (10μA) 而产生的共模输入电流，只有差分信号电流会流经反馈电阻器 R_F 和 R_F' 。因此，最大 TIA 增益是最大差分输出摆幅与最大差分信号电流之比，如方程式 4 所示。

$$\text{Maximum TIA gain} = (10 \text{ V}_{PP} / 10 \mu A) = 1 \text{ M}\Omega \quad (4)$$

- 设置反馈电阻值后，按照[高速放大器跨阻注意事项](#)中所述选择反馈电容值。

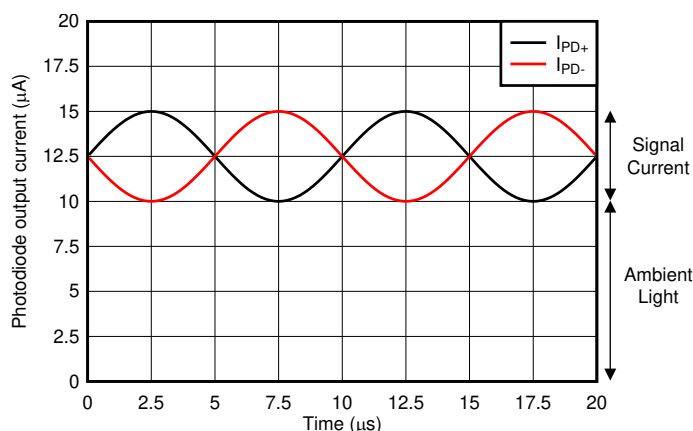


图 8-4. 光电二极管差分输出电流

8.2.2.1 OPA 模式配置

OPA 模式配置如图 8-3 所示。该配置会在 PD 上产生 $(5.25\text{V} - 5\text{V} = 0.25\text{V})$ 的反向偏置，与 TIA 模式相比大大增加了 PD 电容。

在 OPA 模式下没有输入共模电流消除功能，因此反馈电阻 (R_F 、 R_F') 的最大值是最大单端输出摆幅与最大单端输入电流的比值，如方程式 5 所示。

$$\text{Maximum TIA gain} = (5\text{ V}/15\text{ }\mu\text{A}) = 333.33\text{ k}\Omega \quad (5)$$

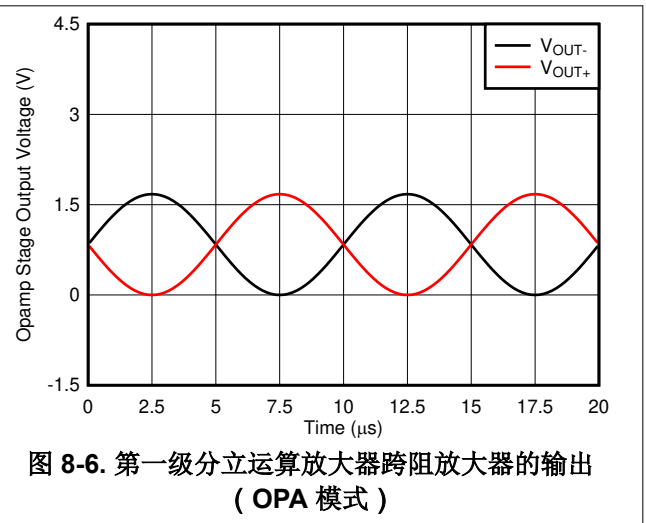
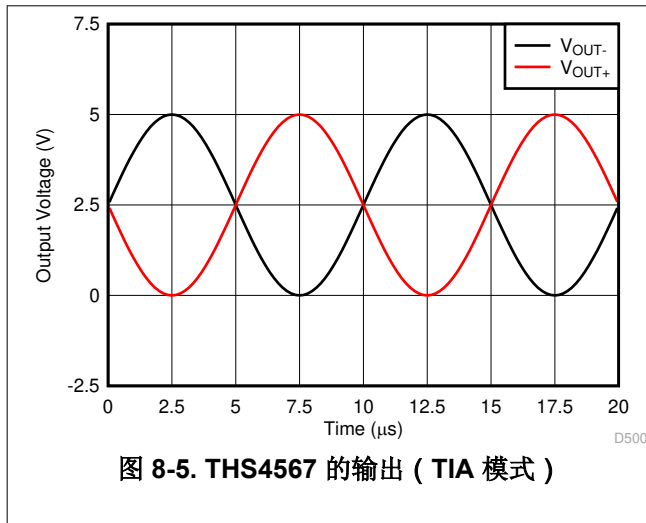
总差分摆幅为 $333.33\text{ k}\Omega \times 10\mu\text{A}_{PP} = 3.33\text{V}$ 。为了尽可能扩大 ADC 增益范围，需要一个后续放大器增益级。通常使用 THS4561 等标准 FDA 实现的第二个增益级也会调整输出共模，以匹配 ADC 输入共模顺从电压范围。

随着环境光照度相对于 PD 差分信号不断增加，OPA 模式下的最大增益配置将降低，而 THS4567 TIA 模式下的最大增益配置保持不变。

8.2.3 应用曲线

图 8-5 展示了 TIA 模式下的 THS4567 器件的输出。输出共模以 $\text{VOCM} = 2.5\text{V}$ 为中心， 10V_{PP} 的差分输出可使后续 ADC 的整个共模范围最大化。

图 8-6 展示了第一级跨阻放大器设置的输出，如图 8-3 所示。输出共模以 0.83V 电压为中心。共模偏移是由环境光导致的偏移引起。更重要的是，差分输出摆幅仅为 3.33V 。为了尽可能扩大 ADC 动态范围，后续 THS4561 差分放大器级配置为 3V/V 的信号增益。THS4561 器件还将执行电平位移，以将输出共模中心置于 2.5V 。



然后将 THS4567 器件 (半电路) 的噪声性能与 OPA 模式下 OPA607 和 OPA365 的噪声进行比较。使用方程式 1，可以估算 THS4567 器件的总输入参考点噪声。高速放大器跨阻注意事项用于在 OPA 模式下估算 OPA607 和 OPA365 跨阻放大器级的噪声。

假设 PD 电容为 5pF。在实际系统中，OPA 模式下的 PD 电容将较高，因为 PD 上的反向偏置较低。表 8-1 展示了计算得出的噪声结果，THS4567 器件的优势一目了然。点噪声已归一化为闭环带宽。OPA 模式架构将需要第二个增益级来尽可能增大 ADC 输入的满标量程。第二级会增加功耗并降低噪声。

表 8-1. 噪声比较

放大器规格	THS4567	OPA607	OPA365
光电二极管电容 (pF)	5	5	5
放大器输入电容 (pF)	1	17	8
放大器电压噪声 (nV/√Hz)	4.2	3.8	4.5
TIA 增益 (kΩ)	1000	333.33	333.33
闭环带宽 (MHz)	2.4	1	1.4
输入参考点噪声 (pA/√Hz)	0.2	0.39	0.36

8.3 具有 0V 偏置光电二极管的差分 TIA

图 8-7 中的电路可用于在光电二极管两端具有 0V 反向偏置的差分 TIA。在此配置中，应禁用 VICM 环路，因为该环路只能拉取或灌入直流电流。在所示配置中，光电二极管产生的任何直流电流本质上都是差分电流。

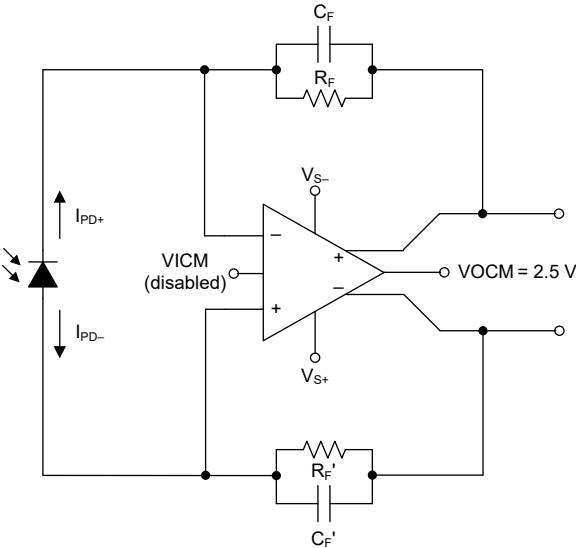


图 8-7. 具有 0V 偏置光电二极管的差分 TIA

8.4 差分交流耦合 TIA

图 8-8 中的电路可用作在光电二极管两端具有可变反向偏置的差分交流耦合 TIA。由于交流耦合作用，反馈网络中没有直流电流流过，因此可禁用 VICM 环路。

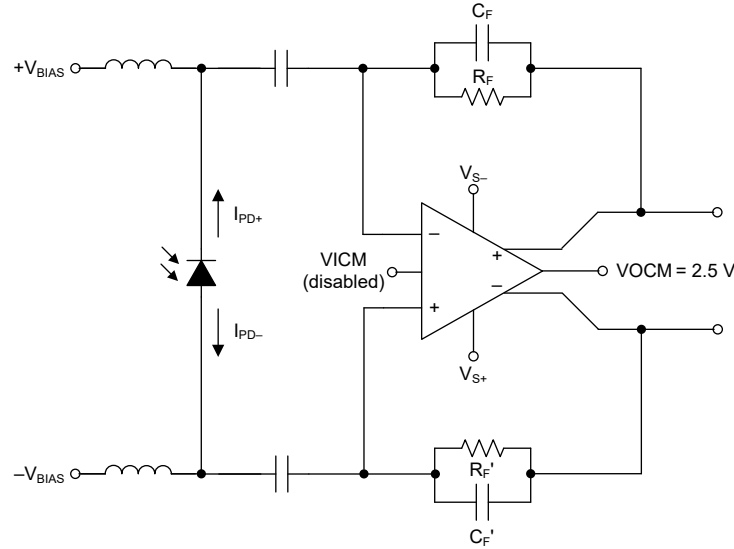


图 8-8. 差分交流耦合 TIA

9 电源相关建议

THS4567 器件主要设计用于 3.3V 至 5.5V 的标称单电源电压工作环境。只要 THS4567 器件的总电压保持在 5.5V 以下，该器件就可以采用分压（或双极）电源供电。必须在整个频率范围内保持低电源阻抗，因此应并联使用多个旁路电容器。将旁路电容器尽可能靠近电源引脚放置。将最小的电容器 ($< 10\text{nF}$) 与 THS4567 器件放在 PCB 的同一侧。较大的电容器 ($> 1\mu\text{F}$) 可放置在较远的位置，由系统中的不同器件共用。

10 布局

10.1 布局指南

10.1.1 电路板布局布线建议

与所有高速器件类似，可以通过精心设计电路板布局布线来实现出色的系统性能。一般高速信号路径布局建议包括：

- 连续接地平面更适合用于具有匹配阻抗引线的信号路由，以实现更长的运行时间；不过，必须在电容敏感输入和输出器件引脚周围打开接地平面和电源平面。将信号发送到电阻器后，寄生电容会更多地导致带宽限制问题，而不是稳定性问题。
- 器件电源引脚的接地平面需要完好的高频去耦电容器 ($0.01\mu\text{F}$)。另外还需要容值更大的电容 ($2.2\mu\text{F}$)，但可以将其放置在离器件电源引脚更远的位置并在器件之间共享。为获得良好的高频去耦效果，请考虑使用 X2Y 电源去耦电容器，以提供比标准电容器高得多的自谐振频率。
- 任何可感知距离上的差分信号路由必须使用具有匹配阻抗引线的微带布局技术。
- THS4567 输出对容性负载敏感。通过将串联隔离电阻器放置在靠近放大器输出引脚的位置，将 THS4567 的输出与任何容性负载隔离。

10.2 布局示例

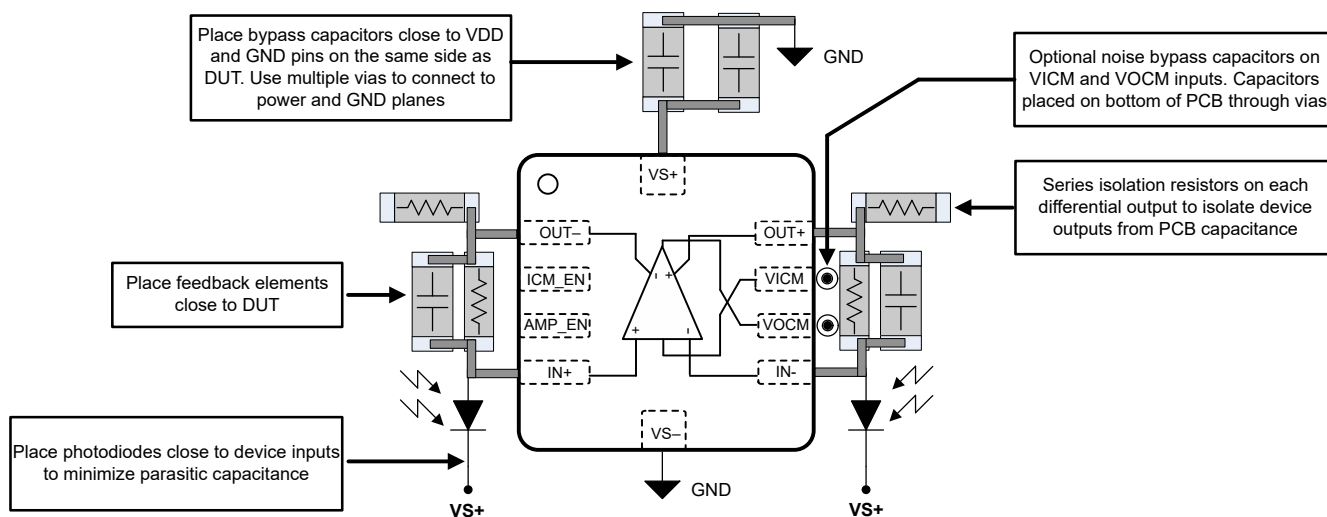


图 10-1. 示例布局

11 器件和文档支持

11.1 文档支持

11.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [RUN_FDA_4567 EVM 用户指南](#)
- 德州仪器 (TI), [全差分放大器应用手册](#)
- 德州仪器 (TI), [全差分放大器 TI 精密实验室](#)

11.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击右上角的 [提醒我](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

11.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

11.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
THS4567IRUNR	Active	Production	QFN (RUN) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	SN67
THS4567IRUNR.B	Active	Production	QFN (RUN) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	SN67

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

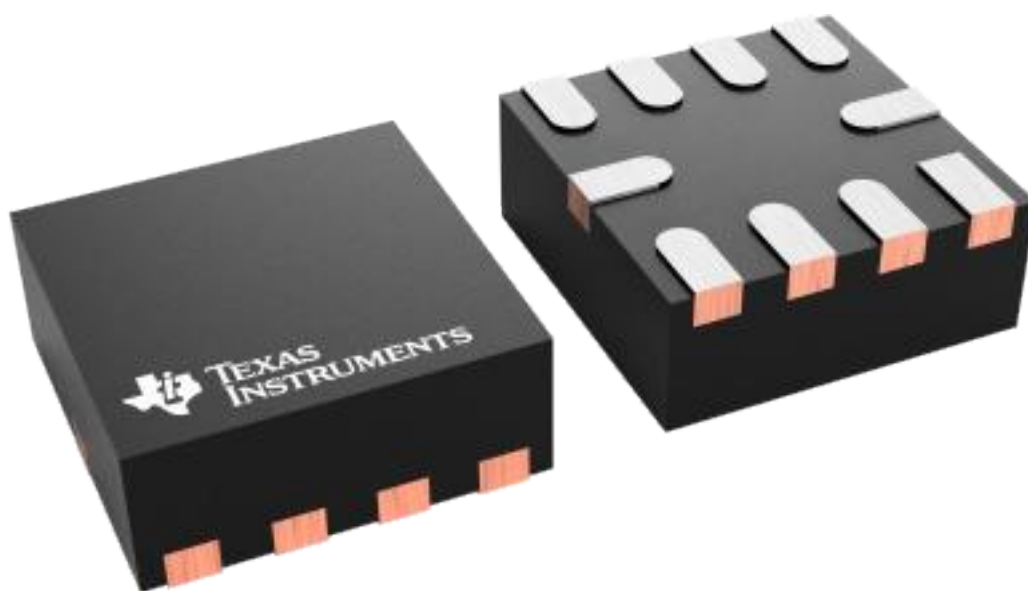
RUN 10

WQFN - 0.8 mm max height

2 X 2, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4228249/A



1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.

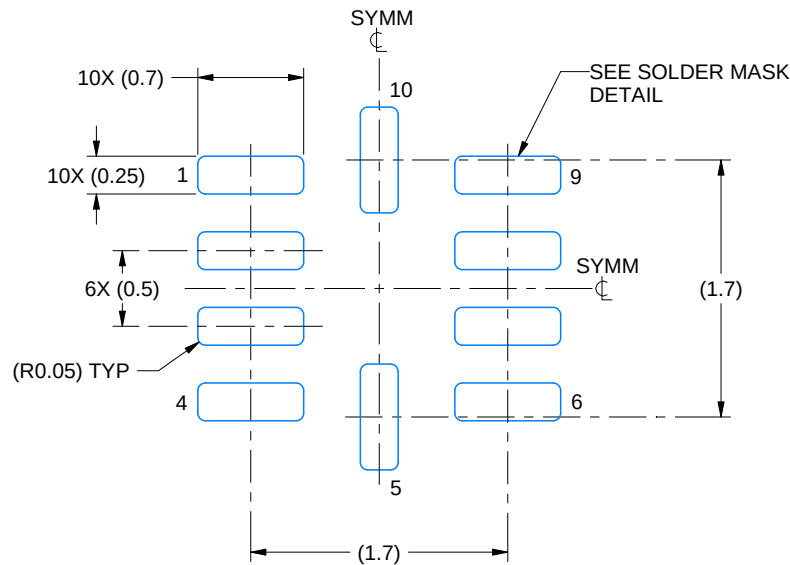
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

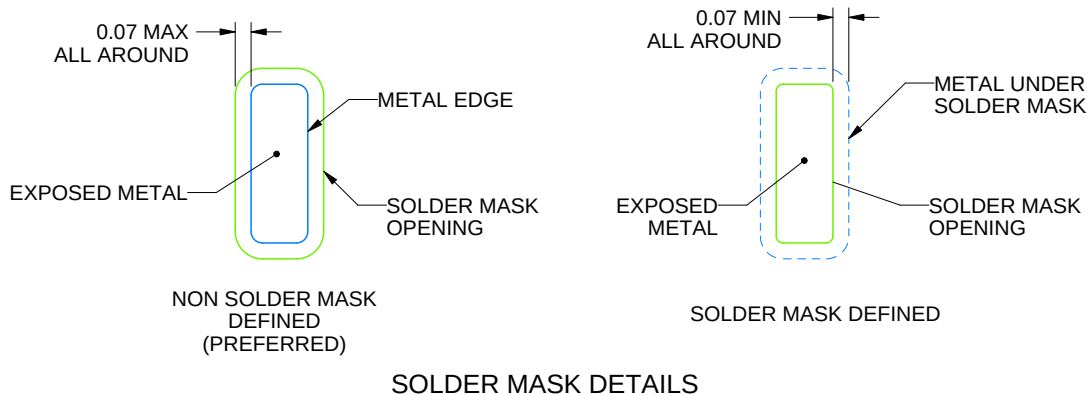
RUN0010A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4220470/A 05/2020

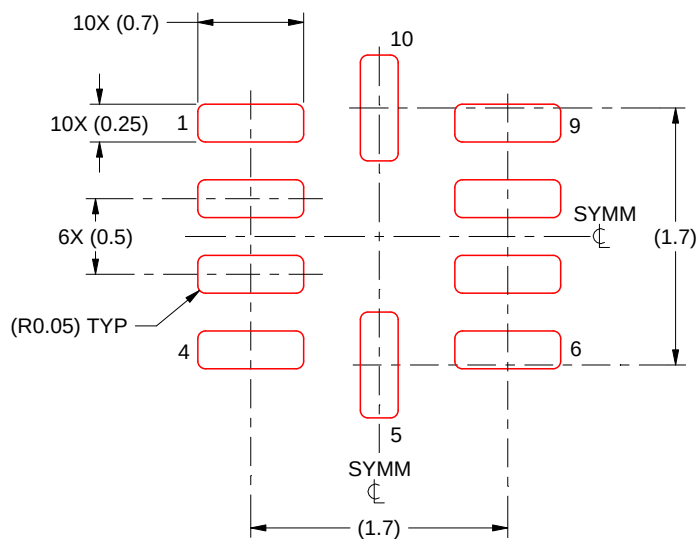
NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

RUN0010A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

4220470/A 05/2020

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月