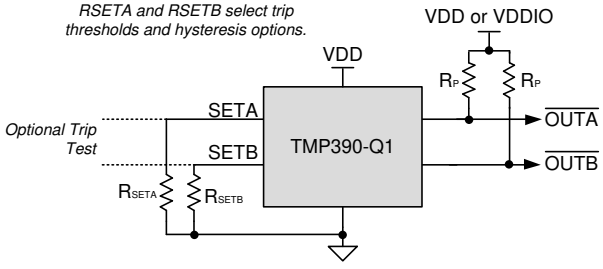
TMP390-Q1 超小型、双通道（高低温跳变）、0.5µA 电阻器可编程温度开关

1 特性

- 具有符合 AEC-Q100 标准的下列特性：
  - 温度等级 1：–40°C 至 +125°C 工作温度范围
  - 扩展工作温度范围：-55°C 至 +130°C
- 提供功能安全
  - 有助于进行功能安全系统设计的文档
- 电阻器可编程的温度跳闸点和迟滞选项
  - 电阻器容差可实现零误差
  - 迟滞选项：5°C、10°C 和 20°C
- 适用于过热或欠温检测的独立输出
  - 通道 A（过热）：+30°C 至 +124°C，阶跃为 2°C
  - 通道 B（欠温）：–50°C 至 +25°C，阶跃为 5°C
- 精度无需校准
  - 0°C 至 +70°C 范围内为 ±1.5°C（最大值）
  - -55°C 至 +130°C 范围内为 ±3.0°C（最大值）
- 超低功耗：25°C 时为 0.5µA（典型值）
- 电源电压：1.62 至 5.5 V
- 开漏输出
- 跳闸测试功能支持系统内测试
- 采用 SOT-563 (1.60mm × 1.20mm)、6 引脚封装

2 应用

- 汽车信息娱乐系统
  - USB 充电器
  - 仪表组
  - 媒体接口
- 摄像头
- 雷达/激光雷达



简化版原理图

3 说明

TMP390-Q1 器件属于超低功耗、双通道、电阻可编程温度开关系列，可在 –55°C 至 130°C 范围内对系统过热事件进行保护和检测。TMP390-Q1 可提供独立的过热（热）和欠温（冷）检测。跳闸温度 (T_{TRIP}) 和热迟滞 (T_{HYST}) 选项可由两个位于 SETA 和 SETB 引脚上的 E96 系列电阻器（1% 容差）进行编程。通道 A 电阻器的阻值范围为 1.05KΩ 至 909KΩ，具有 48 个不同阻值。通道 B 电阻器的阻值范围为 10.5KΩ 至 909KΩ

SETA 输入的接地电阻器值可设置通道 A 的 T_{TRIP} 阈值。SETB 输入的接地电阻器值可设置通道 B 的 T_{TRIP} 阈值，两个通道的 T_{HYST} 选项可设置为 5°C 或 10°C，以防止发生不需要的数字输出切换。当 SETB 输入接地，通道 A 运行时具有 20°C 的迟滞。电阻器精度对 T_{TRIP} 精度没有影响。

为使客户能够进行电路板级制造，TMP390-Q1 可通过发挥 SETA 或 SETB 引脚功能激活数字输出，从而支持跳闸测试功能。

器件信息

器件型号	封装(1)	封装尺寸（标称值）
TMP390-Q1	SOT-563 (6)	1.60mm × 1.20mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

器件比较

器件型号	功能	输出类型
TMP390-Q1	热/冷	开漏

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 2
5 引脚配置和功能 3
6 规格 4
6.1 绝对最大额定值 4
6.2 ESD 等级 4
6.3 建议工作条件 4
6.4 热性能信息 4
6.5 电气特性 5
6.6 典型特性 6
7 详细说明 7
7.1 概述 7
7.2 功能方框图 7
7.3 特性说明 7
7.4 器件功能模式 10
8 应用和实现 11
8.1 应用信息 11
8.2 典型应用 11
9 电源相关建议 17
10 布局 18
10.1 布局指南 18
10.2 布局示例 18
11 器件和文档支持 19
11.1 接收文档更新通知 19
11.2 支持资源 19
11.3 商标 19
11.4 Electrostatic Discharge Caution 19
11.5 术语表 19
12 机械、封装和可订购信息 19

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (April 2020) to Revision B (August 2019)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 向*特性* 部分添加了功能安全要点	1

Changes from Revision * (September 2019) to Revision A (April 2020)	Page
• 将数据表状态从“预告信息”更改为：量产数据	1
• 添加了扩展工作温度范围：-55°C 至 +130°C	1
• 将无需校准精度的范围从 +125°C 更改为 +130°C	1
• 添加了*通道 A 跳闸点精度与工作温度间的关系* 图	6
• 添加了*通道 B 跳闸点精度与工作温度间的关系* 图	6

Copyright © 2022 Texas Instruments Incorporated

5 引脚配置和功能

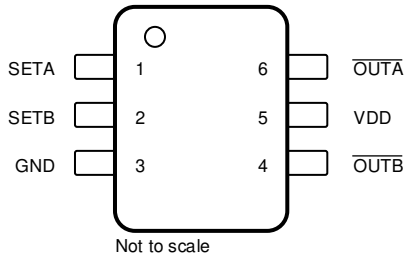


图 5-1. DRL 封装 6 引脚 SOT-563 顶视图

表 5-1. 引脚功能

引脚		I/O	说明
编号	名称		
1	SETA	输入	通道 A 温度设定点。在 SETA 和 GND 之间连接一个标准的 E96 电阻器（1% 容差）。
2	SETB	输入	通道 B 温度和迟滞设定点。在 SETB 和 GND 之间连接一个标准的 E96 电阻器（1% 容差）。
3	GND	接地	器件接地。
4	$\overline{\text{OUTB}}$	逻辑输出	通道 B 逻辑开漏低电平有效输出。如果未使用，则输出既可以保持悬空状态，也可以连接到 GND。
5	VDD	电源	电源电压（1.62V 至 5.5V）。
6	$\overline{\text{OUTA}}$	逻辑输出	通道 A 逻辑开漏低电平有效输出。如果未使用，则输出既可以保持悬空状态，也可以连接到 GND。

Copyright © 2022 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内（除非另有说明）(1) (2)

		最小值	最大值	单位
电源电压	VDD	–0.3	6	V
电压	$\overline{OUTA}$、$\overline{OUTB}$	-0.3	6	V
电压	SETA、SETB	–0.3	VDD + 0.3	V
结温，T_J		-55	150	°C
贮存温度，T_{stg}		–60	150	°C

(1) 应力超出*绝对最大额定值*下所列的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 当工作结温超出*建议运行条件*时，为器件供电可能会影响器件的正常运行。系统恢复到*建议运行条件*下所示的条件后，必须对器件进行下电上电。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002(1) HBM ESD 分类等级 2	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 CDM ESD 分类等级 C4A	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议工作条件

		最小值	标称值	最大值	单位
VDD	电源电压	1.62	3.3	5.5	V
V_{OUTA}	通道 A 输出上拉电压（开漏）			VDD + 0.3	V
V_{OUTB}	通道 B 输出上拉电压（开漏）			VDD + 0.3	V
I_{SETA}	SETA 引脚电路漏电流	-20		20	nA
I_{SETB}	SETB 引脚电路漏电流	-20		20	nA
R_{PA}	从 $\overline{OUTA}$ 连接到 VDDIO 的上拉电阻(1)	1	10		kΩ
R_{PB}	从 $\overline{OUTB}$ 连接到 VDDIO 的上拉电阻(1)				
T_A	自然通风工作温度范围（额定性能）	-40		125	°C
	自然通风工作温度范围（工作性能）	–55		130	°C

(1) 其中 VDDIO 是 VDD 以外的独立电源，其电压不得超过 (VDD + 0.3)V。

6.4 热性能信息

热指标(1)		TMP390-Q1 DRL (SOT) 6 引脚	单位
$R_{\theta JA}$	结至环境热阻	210.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	105	°C/W
$R_{\theta JB}$	结至电路板热阻	87.5	°C/W
ψ_{JT}	结至顶部特征参数	6.1	°C/W
ψ_{JB}	结至电路板特征参数	87	°C/W
M_T	热质量	1.83	mJ/°C

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告 (SPRA953)。

Copyright © 2022 Texas Instruments Incorporated

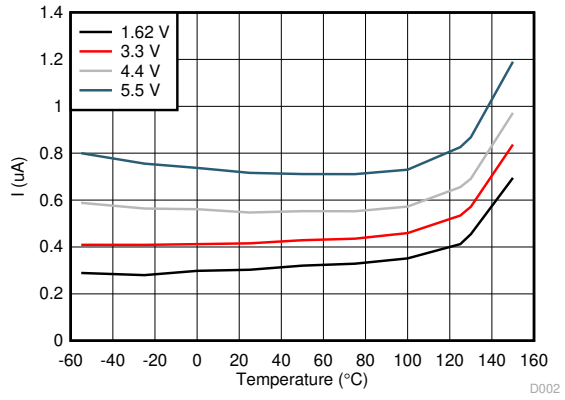
6.5 电气特性

最小值规格和最大值规格条件为：-55°C 至 130°C 的范围，且 VDD = 1.62V 至 5.5V（除非另有说明）；典型值规格条件为：T_A = 25°C 且 VDD = 3.3V。

参数		测试条件		最小值	典型值	最大值	单位
温度到数字转换器							
温度测量							
	跳闸点精度（通道 A）	30°C 至 70°C	VDD = 2.5V 至 5.5V	–1.5	±0.5	1.5	°C
			VDD = 1.62V 至 2.5V	–2.0	±0.5	2.0	
		30°C 至 130°C	VDD = 2.5V 至 5.5V	-2.5	±0.5	2.5	
			VDD = 1.62V 至 2.5V	–3.0	±0.5	3.0	
	跳闸点精度（通道 B）	0°C 至 25°C	VDD = 2.5V 至 5.5V	-1.75	±0.5	1.75	
			VDD = 1.62V 至 2.5V	–2.0	±0.5	2.0	
		-55°C 至 25°C	VDD = 2.5V 至 5.5V	-2.5	±0.5	2.5	
			VDD = 1.62V 至 2.5V	–3.0	±0.5	3.0	
T_{HYST}	跳变点迟滞	表 7-2 选择列 2			5		°C
		表 7-2 选择列 3			10		°C
		通道 A（仅当 SETB 连接到 GND 时）			20		°C
跳变点电阻器编程							
	SETA 电阻器范围			1.05		909	kΩ
	SETB 电阻器范围			10.5		909	kΩ
	SETA 和 SETB 电阻器容差	T_A = 25°C		-1.0		1.0	%
	SETA 和 SETB 电阻器温度系数			-100		100	ppm/°C
	SETA 和 SETB 电阻器寿命漂移			-0.2		0.2	%
数字输入/输出							
C_{IN}	SETA 和 SETB 的输入电容（包括 PCB）					50	pF
R_{PD}	内部下拉电阻	SETA 和 SETB			125		kΩ
V_{OL}	输出逻辑低电平	I_{OL} = -3 mA		0		0.4	V
I_{LKG}	输出高电平漏电流			-0.1		0.1	µA
T_{Cov}	转换持续时间				0.65		ms
T_S	采样周期				0.5		s
电源							
I_Q	平均静态电流	VDD = 1.62V 至 3.3V			0.5	1	µA
$I_{Standby}$	待机电流				0.25		
I_{Conv}	转换电流				135		µA
I_{SU}	启动（复位）峰值电流	仅复位时间间隔。			250		µA
V_{POR}	上电复位阈值电压	电压升高			1.5		V
	欠压检测	电压降低			1.1		V
	电源复位时间	上电后器件复位所需的时间			10		ms

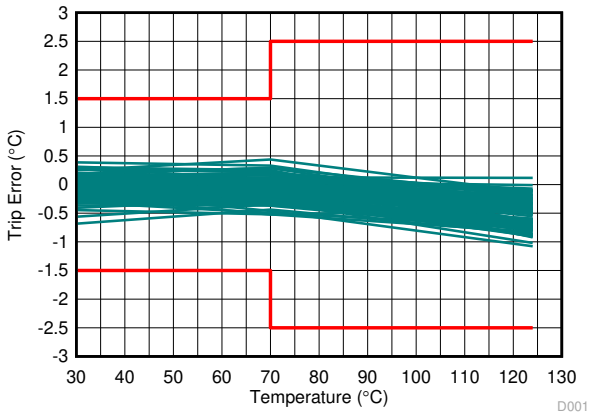
Copyright © 2022 Texas Instruments Incorporated

6.6 典型特性



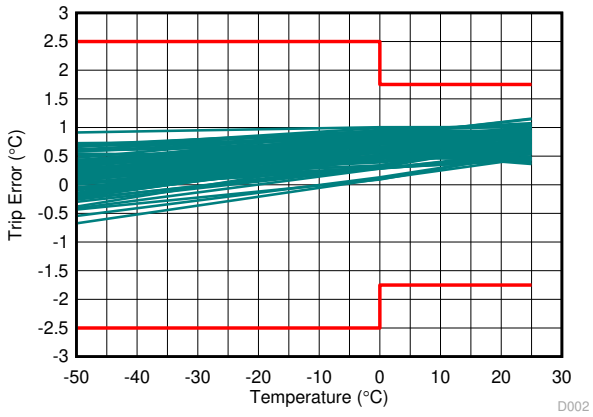
(V_S= 1.62V、3.3V、4.4V、5.5V)

图 6-1. 平均电源电流与工作温度间的关系



(V_S = 3.3V)

图 6-2. 通道 A 跳闸点精度与工作温度间的关系



(V_S = 3.3V)

图 6-3. 通道 B 跳闸点精度与工作温度间的关系

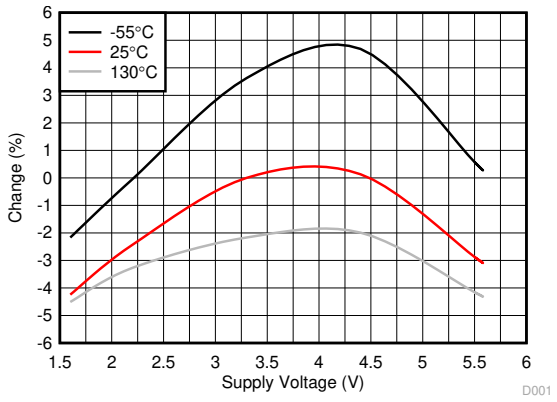


图 6-4. 采样周期变化与电源电压间的关系

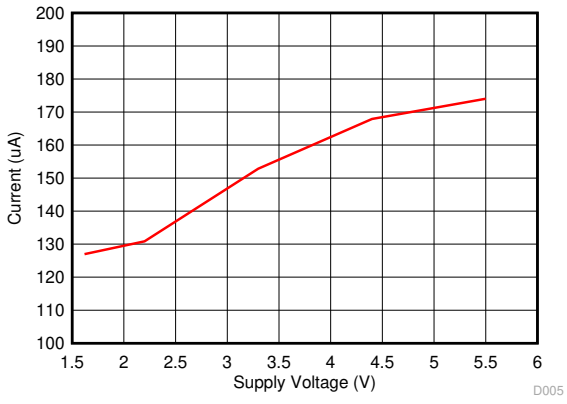
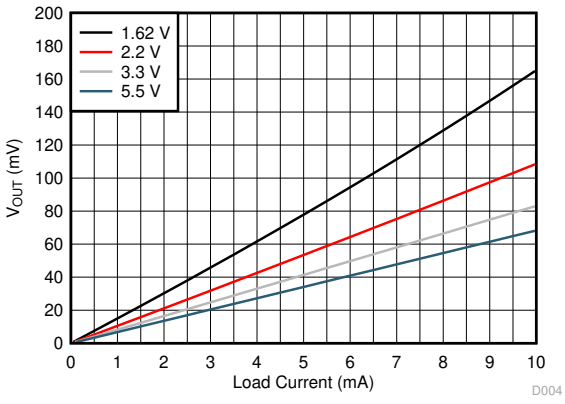


图 6-5. 转换电流与电源电压间的关系



(T_{AMB} = 25°C)

图 6-6. 输出电压与负载电流之间的关系

Copyright © 2022 Texas Instruments Incorporated

7 详细说明

7.1 概述

TMP390-Q1 超低功耗、双通道、电阻器可编程温度开关支持对宽温度范围内的系统过热事件进行检测和保护。TMP390-Q1 可提供独立的过热（热）和欠温（冷）检测。跳闸温度和迟滞选项可由位于 SETA 和 SETB 引脚上的两个 E96 系列 (1%) 十倍标准值电阻器进行编程。TMP390-Q1 可通过跳闸测试功能支持客户电路板级制造测试，该功能可以强制 SETA 或 SETB 引脚处于逻辑高电平以激活数字输出。

7.2 功能方框图

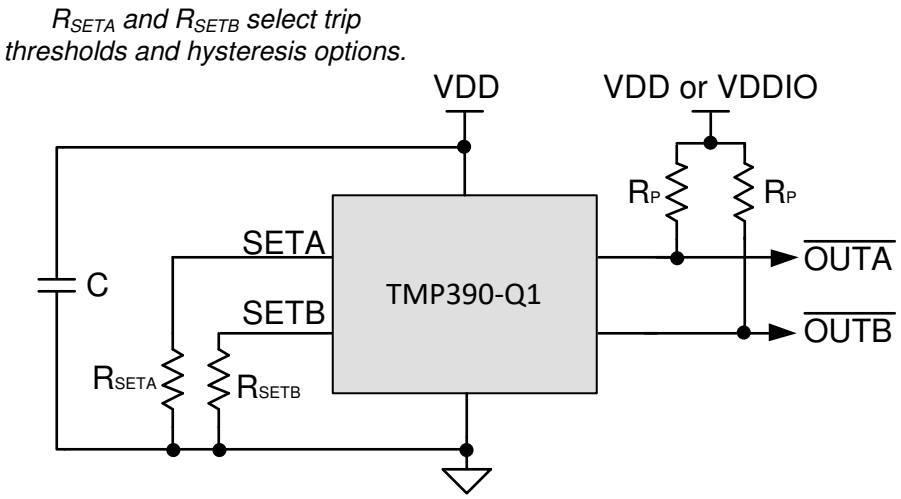


图 7-1. 简化版原理图

7.3 特性说明

根据表 7-1 和表 7-2，对于热通道和冷通道器件，TMP390-Q1 需要两个电阻来设置两个跳变点和迟滞。TMP390-Q1 的输出为开漏，需要两个上拉电阻。TI 建议使用不超过 VDD + 0.3V 的上拉电压电源。$\overline{OUTA}$ 和 $\overline{OUTB}$ 引脚与上拉电源之间使用的上拉电阻应大于 1kΩ。当电源电压超过 1.5V 时，器件上电，并开始对输入电阻器进行采样，以设置上电后的两个跳变点和迟滞值。这些值将保持不变，直到器件经过下电上电。器件设置跳变点和迟滞电平后，该器件将每半秒更新一次输出。根据跳变点检查温度并更新输出后，转换时间通常为 0.65ms。器件在转换之间保持待机模式。如果不使用任一通道，则输出既可以接地，也可以保持悬空状态。

7.3.1 TMP390-Q1 编程表

可以使用两个外部 1% E96 标准电阻器对 TMP390-Q1 器件的温度阈值和迟滞选项进行编程。SETA 输入端接地电阻的特定电阻值可设置通道 A 的温度阈值。SETB 输入端接地电阻的特定电阻值可设置通道 B 的温度阈值，以及通道 A 和通道 B 的迟滞。

表 7-1. TMP390-Q1 通道 A 阈值设置

通道 A（热）跳闸温度 (°C)	通道 A 标称 1% 电阻器 (KΩ)	迟滞 = 5°C 时的通道 A（热）跳闸复位温度 (°C)	迟滞 = 10°C 时的通道 A（热）跳闸复位温度 (°C)
30	1.05	25	20
32	1.21	27	22
34	1.40	29	24
36	1.62	31	26
38	1.87	33	28
40	2.15	35	30
42	2.49	37	32
44	2.87	39	34

Copyright © 2022 Texas Instruments Incorporated

表 7-1. TMP390-Q1 通道 A 阈值设置 (continued)

通道 A（热）跳闸温度 (°C)	通道 A 标称 1% 电阻器 (KΩ)	迟滞 = 5°C 时的通道 A（热）跳闸复位温度 (°C)	迟滞 = 10°C 时的通道 A（热）跳闸复位温度 (°C)
46	3.32	41	36
48	3.83	43	38
50	4.42	45	40
52	5.11	47	42
54	5.90	49	44
56	6.81	51	46
58	7.87	53	48
60	9.09	55	50
62	10.5	57	52
64	12.1	59	54
66	14.0	61	56
68	16.2	63	58
70	18.7	65	60
72	21.5	67	62
74	24.9	69	64
76	28.7	71	66
78	33.2	73	68
80	38.3	75	70
82	44.2	77	72
84	51.1	79	74
86	59.0	81	76
88	68.1	83	78
90	78.7	85	80
92	90.9	87	82
94	105	89	84
96	121	91	86
98	140	93	88
100	162	95	90
102	187	97	92
104	215	99	94
106	249	101	96
108	287	103	98
110	332	105	100
112	383	107	102
114	442	109	104
116	511	111	106
118	590	113	108
120	681	115	110
122	787	117	112
124	909	119	114

Copyright © 2022 Texas Instruments Incorporated

备注

当 SETA 引脚在器件上电期间接地或保持悬空状态时，OUTA 引脚始终保持低电平。通道 B 功能不受 SETA 通道的影响。

表 7-2. TMP390-Q1 通道 B 阈值和迟滞设置

通道 B（冷）跳闸温度 (°C)	通道 B 标称 1% 电阻器 (KΩ)		通道 B（冷）跳闸复位温度 (°C)	
	迟滞 = 5°C	迟滞 = 10°C	迟滞 = 5°C	迟滞 = 10°C
-50	90.9	105	–45	-40
–45	78.7	121	-40	-35
-40	68.1	140	-35	–30
-35	59.0	162	–30	–25
–30	51.1	187	–25	-20
–25	44.2	215	-20	-15
-20	38.3	249	–15	-10
-15	33.2	287	-10	-5
-10	28.7	332	-5	0
–5	24.9	383	0	5
0	21.5	442	5	10
5	18.7	511	10	15
10	16.2	590	15	20
15	14.0	681	20	25
20	12.1	787	25	30
25	10.5	909	30	35

7.3.2 跳匣测试

跳闸测试目的是，在进行系统制造测试时，无需让 TMP390-Q1 经历成本高昂的 TMP390-Q1 组件和上拉电阻温度验证。当 SETA 或 SETB 引脚设置为高逻辑电平时，相关输出变为低电平。当输入引脚电平变为低电平时，输出会回到跳闸测试前的状态。跳闸测试不会影响器件的当前状态。逻辑高电平的跳闸测试信号应保持在 0.8 × VDD 以上，逻辑低电平的跳闸测试信号应保持在 0.2 × VDD 以下。

跳闸测试操作如图 7-2。当器件在不会导致相应输出跳闸的温度下运行时，必须用一个拨动开关来执行跳闸测试。跳闸测试用于组装后的量产测试，不得用作功能特性。

Copyright © 2022 Texas Instruments Incorporated

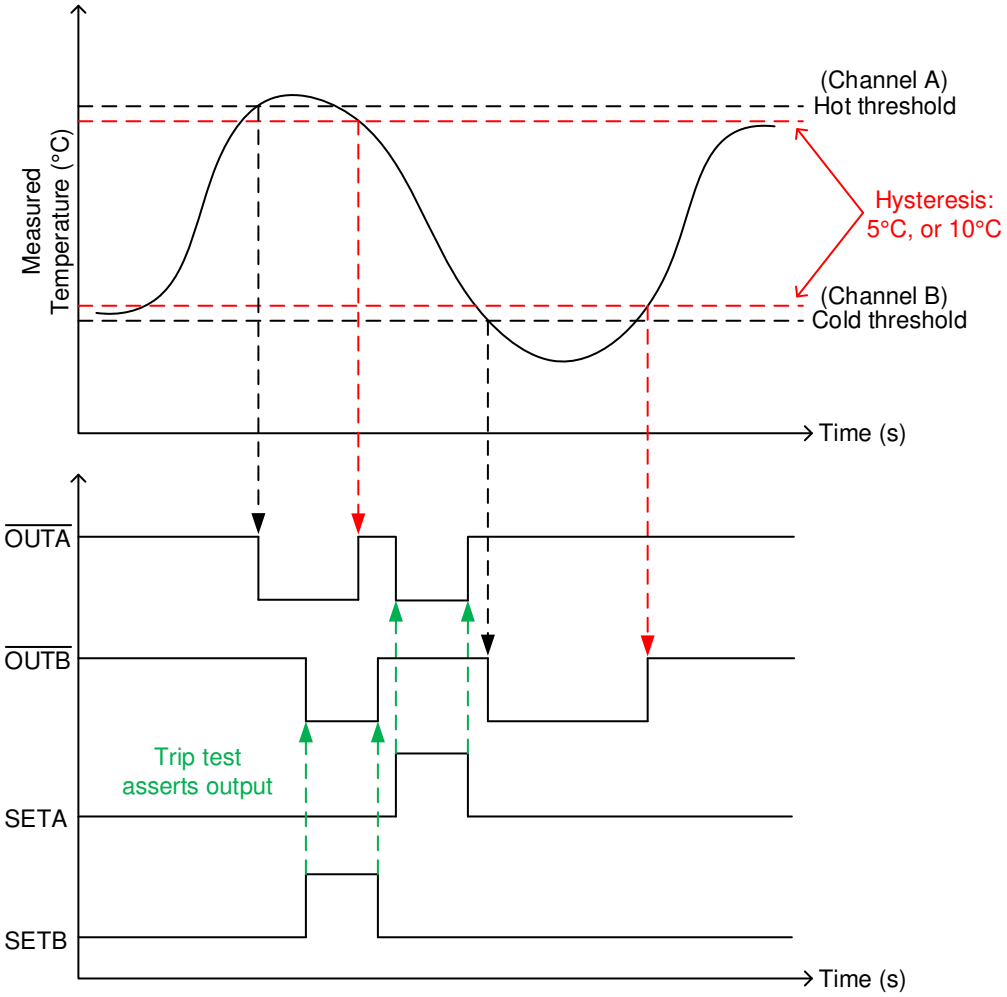


图 7-2. TMP390-Q1 跳闸测试操作

7.3.3 20°C 滞后温度

20°C 迟滞功能仅适用于通道 A。要激活该功能，必须将 SETB 引脚接地，并将 SETA 引脚连接到电阻器，以便在通道 A 上设置适当的跳变点。

7.4 器件功能模式

如上所述，该器件有一种运行模式，适用于在*建议运行条件*下运行的情况。

Copyright © 2022 Texas Instruments Incorporated

8 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

TMP390-Q1 器件属于超低功耗、双通道、电阻器可编程温度开关系列，支持对宽温度范围内的系统过热事件进行检测和保护。跳闸温度 (T_{TRIP}) 和迟滞选项可由两个位于 SETA 和 SETB 引脚上的 E96 系列 (1%) 十倍标准值电阻器进行编程。热迟滞 (T_{HYST}) 功能可防止因微小的温度变化而发生不必要的数字输出开关行为。

8.2 典型应用

8.2.1 简化版应用原理图

图 8-1 展示了简化原理图，其中 R_{SETA} 和 R_{SETB} 用于设置通道 A 跳变点 (SETA) 以及通道 B 跳变点和两个通道的迟滞 (SETB)。可以根据器件，在各种温度下对 SETA 和 SETB 进行编程，如表 7-1（关于通道 A 跳变点）和表 7-2（关于通道 B 跳变点和两个通道的迟滞）中所述。$\overline{OUTA}$ 和 $\overline{OUTB}$ 输出分别对应于 SETA 和 SETB 上的温度阈值检测。

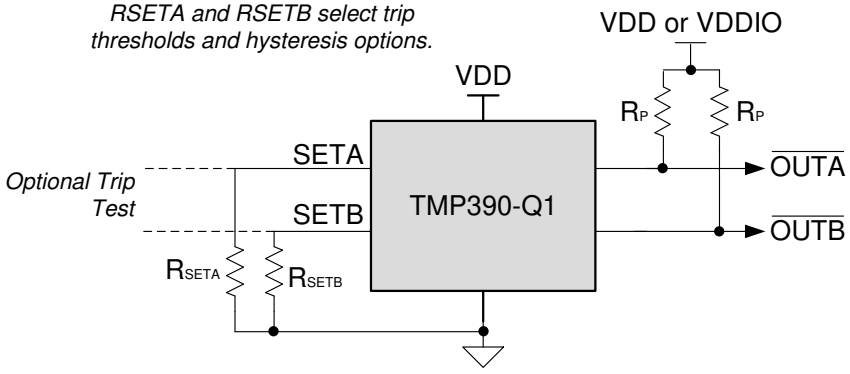


图 8-1. 简化版原理图

8.2.1.1 设计要求

TMP390-Q1 需要两个电阻来设置高低跳变点和迟滞，以及两个上拉电阻用于开漏器件。TI 还强烈建议在 VDD 电源引脚附近放置一个 0.1µF 电源旁路电容器。为了尽可能降低内部功耗，请从 $\overline{OUTA}$ 和 $\overline{OUTB}$ 引脚到 VDD 引脚使用两个大于 1kΩ 的上拉电阻。可以使用一个单独的电源 (VDDIO) 作为上拉电压，以将输出电压电平设置为 MCU 所需的电平，如图 8-1 所示。开漏输出可以灵活上拉至任何与 VDD 无关的电压（VDDIO 必须小于或等于 VDD + 0.3V）。这允许使用更长的电缆或不同的电源选项。如果不需要单独的电压电平，TI 建议将上拉电阻连接到 TMP390-Q1 VDD。

如果连接 SETA 或 SETB 的电阻值超出规定范围，则相关输出将进入永久输出零级，因此无法使用该通道。另一个通道仍将处于运行状态，可在单通道模式下使用器件。如果 SETB 输入端接地或保持悬空状态，则无法使用通道 B，且通道 A 的迟滞将为 20°C。在 POR 期间测量连接 SETA 和 SETB 的电阻值。如果两个连续测量值彼此不匹配，则器件会将相关通道输出设置为零，并重复测量电阻，直到测量值匹配为止。当测量值匹配时，将释放通道输出。请注意，可以通过短接 $\overline{OUTA}$ 或 $\overline{OUTB}$ 线路将某些器件输出端连接在一起。

8.2.1.2 详细设计过程

SETA 输入的接地电阻器值可设置通道 A 的 T_{TRIP} 阈值。SETB 输入的接地电阻器值可设置通道 B 的 T_{TRIP} 阈值，并设置 T_{HYST} 的 5°C 和 10°C 选项。TI 建议 SETA 和 SETB 上的电阻器在室温下具有 1% 的容差。每个电阻器的取值范围为 1.05KΩ 至 909KΩ，可从 48 个唯一值中择一。表 7-1 和表 7-2 展示了确切的温度阈值和跳变

Copyright © 2022 Texas Instruments Incorporated

点。上拉电阻应至少为 1kΩ，尽可能地降低内部功耗。为了获得正确的电阻器值阈值，请注意尽可能减小 SETA 和 SETB 引脚上的板级电容和泄漏电流。

热/冷阈值下 TMP390-Q1 输出的波形如图 8-2 所示。迟滞可设置为 5°C、10°C 或 20°C。当温度超过热跳变点阈值时，$\overline{\text{OUTA}}$ 将变为低电平，直到温度降至迟滞阈值以下。当温度降至冷跳变阈值以下时，$\overline{\text{OUTB}}$ 变为低电平，并在温度升至迟滞阈值以上后返回高电平。如果开关已跳闸且温度处于滞环内，则 POR 事件将导致在电源恢复后输出变为高电平。

8.2.1.3 应用曲线

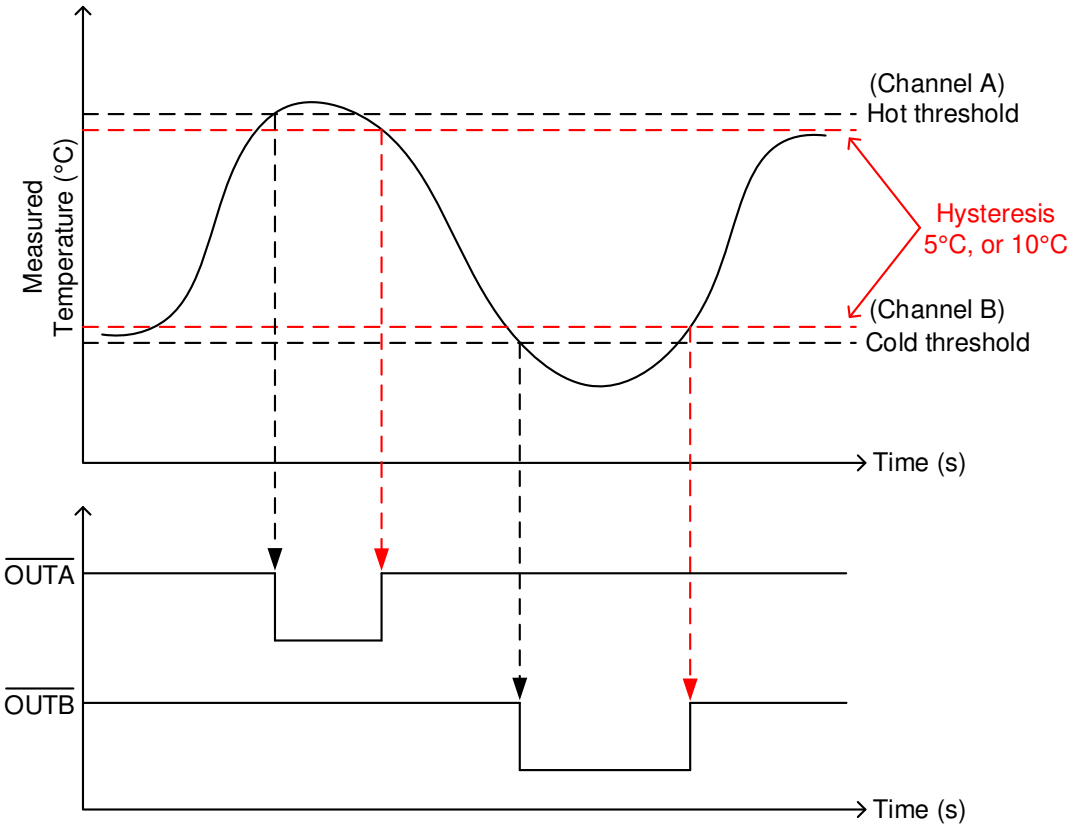


图 8-2. 具有热/冷阈值和迟滞功能的 TMP390-Q1 输出

Copyright © 2022 Texas Instruments Incorporated

8.2.2 具有 10°C 迟滞的 TMP390-Q1

图 8-3 展示了使用 TMP390-Q1 进行过热和欠温保护的示例电路。在此示例中，跳变点设置为 –25°C 和 +90°C，迟滞为 10°C。

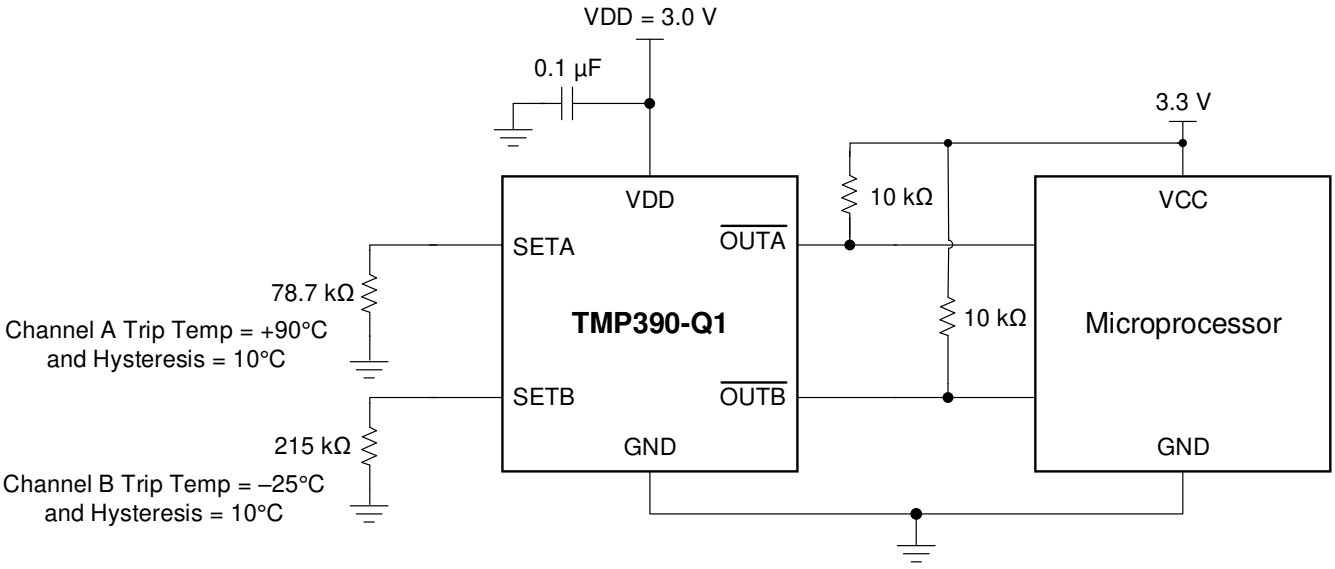


图 8-3. 阈值为 +90°C 和 –25°C 且迟滞为 10°C 的 TMP390-Q1 示例电路

8.2.2.1 设计要求

在本例中，VDD 可以 ≥ 3V。输出引脚可以连接到开关，以控制风扇或其他模拟电路。此示例在 $\overline{\text{OUTA}}$ 和 $\overline{\text{OUTB}}$ 输出端使用 10kΩ 上拉电阻。在 TMP390-Q1 器件附近放置一个 0.1µF 旁路电容器，以减少来自电源的耦合噪声。如果需要，可以将多个器件的输出端连接在一起。

8.2.2.2 详细设计过程

SETA 使用 78.7kΩ 设置 +90°C 阈值。SETB 使用 215kΩ 设置 –25°C 跳变点和 10°C 迟滞。这些值是使用表 7-1 和表 7-2 确定的。这些电阻器的最大容差应为 1%，在所需温度范围内的最大容差应为 100ppm/°C 或更低。本示例中使用的电阻器设置汇总如表 8-1 所示。有关其他跳变点和迟滞配置，请参阅表 7-1 和表 7-2。

可通过图 8-4 中显示的输出图，对 TMP390-Q1 的开关输出进行可视化。必须注意的是，从通道 A 阈值中减去迟滞并将其添加到通道 B 阈值中。$\overline{\text{OUTA}}$ 保持高电平，直到传感器达到 +90°C，此时输出变为低电平，并在温度回落至 +80°C 后返回高电平。当温度保持在 –25°C 以下时，$\overline{\text{OUTB}}$ 跳闸并变为低电平，直到温度升至 –15°C 以上。

表 8-1. 电阻设置和跳变点示例

通道	电阻设置 (kΩ)	迟滞 (°C)	跳闸温度 (°C)
SETA	78.7	10	+90
SETB	215		–25

8.2.2.3 应用曲线

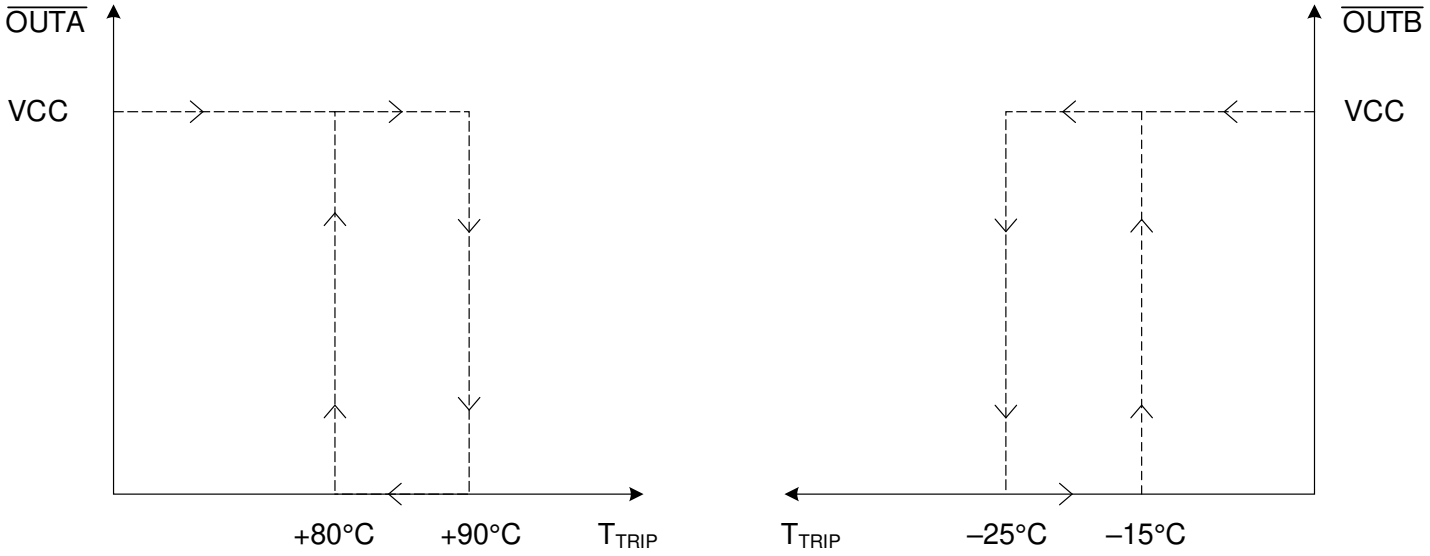


图 8-4. 具有迟滞功能的 TMP390-Q1 输出响应

Copyright © 2022 Texas Instruments Incorporated

8.2.3 针对高达 124°C 的热跳变点的单通道运行

图 8-5 展示了配置用于单通道运行的 TMP390-Q1，其中使用单个电阻器来设置热跳变点和迟滞。表 8-2 展示了可用于单通道应用的可能电阻值和迟滞值。

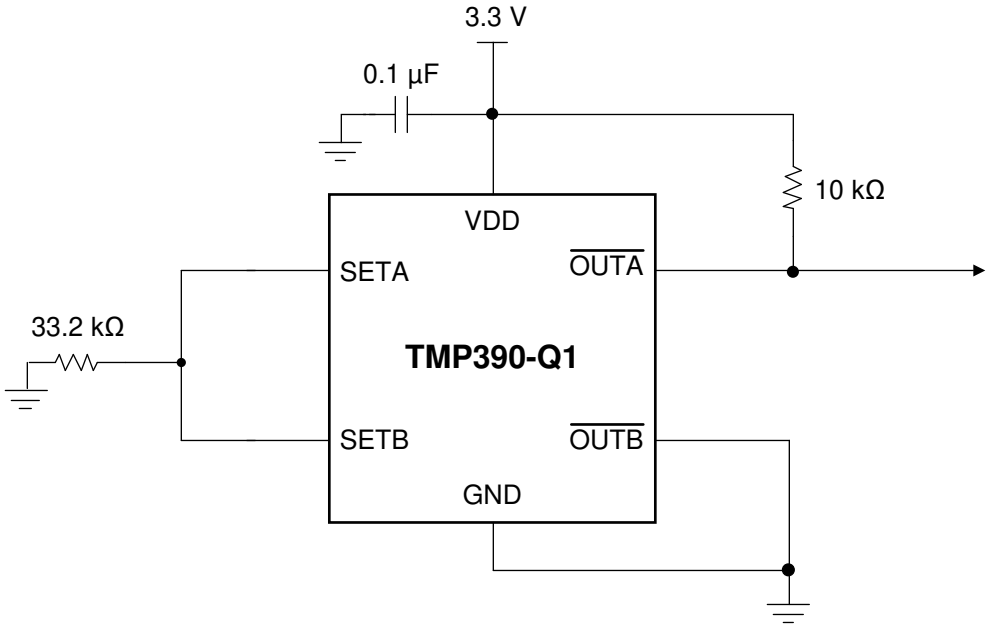


图 8-5. 具有 78°C 跳变点和 5°C 迟滞的 TMP390-Q1 单通道（热）运行示例电路

表 8-2. 单电阻器单通道设置

标称 1% 电阻 (KΩ)	通道 A 跳闸温度 (°C)	迟滞 (°C)
10.5	62	5
12.1	64	5
14.0	66	5
16.2	68	5
18.7	70	5
21.5	72	5
24.9	74	5
28.7	76	5
33.2	78	5
38.3	80	5
44.2	82	5
51.1	84	5
59.0	86	5
68.1	88	5
78.7	90	5
90.0	92	5
105	94	10
121	96	10
140	98	10
162	100	10
187	102	10
215	104	10
249	106	10

Copyright © 2022 Texas Instruments Incorporated

表 8-2. 单电阻器单通道设置 (continued)

标称 1% 电阻 (KΩ)	通道 A 跳闸温度 (°C)	迟滞 (°C)
287	108	10
332	110	10
383	112	10
442	114	10
511	116	10
590	118	10
681	120	10
787	122	10
909	124	10

8.2.3.1 应用曲线

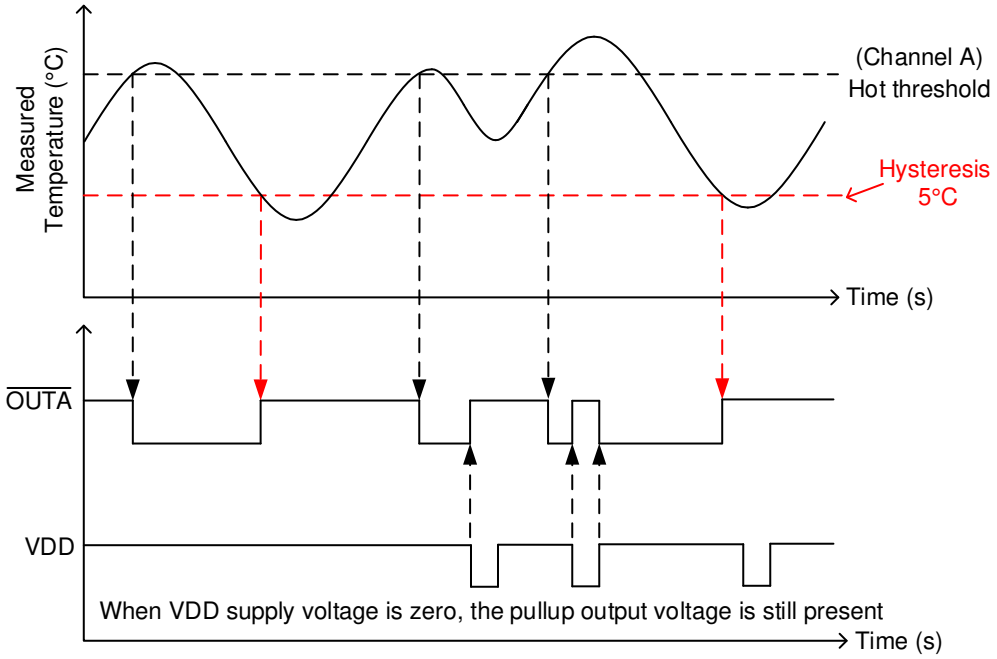


图 8-6. TMP390-Q1 单通道（热）运行阈值和迟滞

Copyright © 2022 Texas Instruments Incorporated

8.2.4 针对冷跳变点的单通道运行

图 8-7 展示了配置用于单通道运行的 TMP390-Q1，其中使用单个电阻器来设置温跳变点和迟滞。单通道温跳变点的电阻值与表 7-2 中所述的值相同。

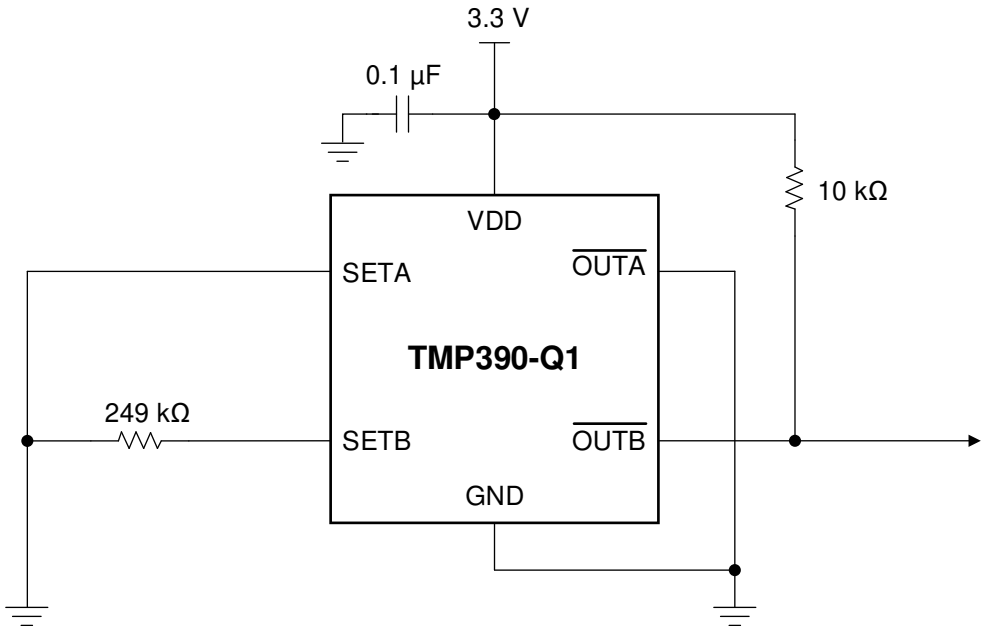


图 8-7. 具有 –20°C 跳变点和 10°C 迟滞的 TMP390-Q1 单通道（冷）运行示例电路

8.2.4.1 应用曲线

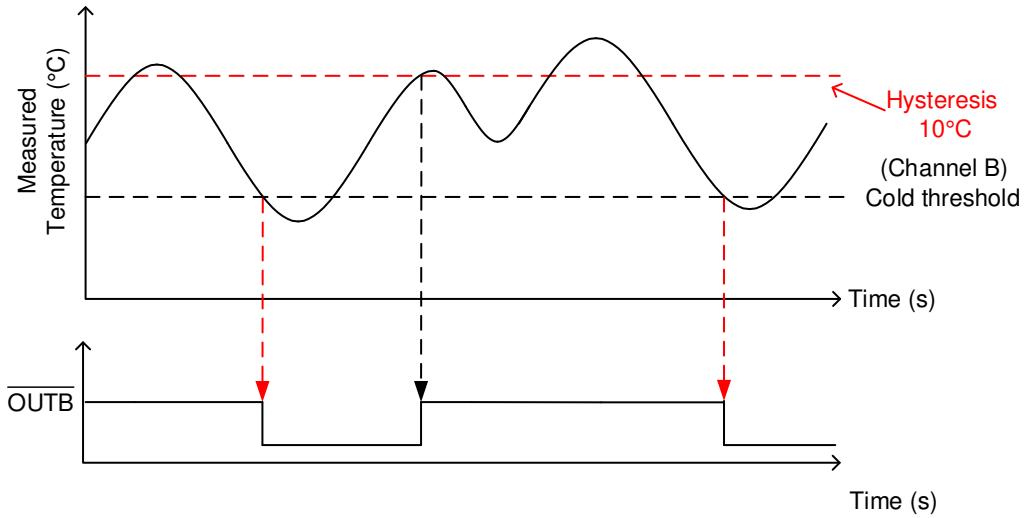


图 8-8. TMP390-Q1 单通道（冷）运行阈值和迟滞

9 电源相关建议

TMP390-Q1 具有低电源电流和宽电源电压范围，因此可以从多个电源为器件供电。VDDIO 必须始终低于或等于 VDD + 0.3V。

强烈建议在 VDD 和 GND 之间添加一个 0.1 µF 的电容器进行电源旁路处理。在嘈杂的环境中，TI 建议在外部电源和 VDD 之间添加一个具有 0.1 µF 电容器和 100 Ω 电阻器的滤波器，以限制电源噪声。

Copyright © 2022 Texas Instruments Incorporated

10 布局

10.1 布局指南

TMP390-Q1 的布局极其简单。将电源旁路电容器尽可能靠近该器件放置并按图 10-1 所示连接该电容器。将 R_{SETA} 和 R_{SETB} 电阻器尽可能靠近该器件放置。仔细考虑电阻器的放置，以避免额外的泄漏或寄生电容，因为这可能会影响跳变阈值和迟滞的实际电阻器感应值。如果 SETA 和 SETB 电路上可能出现湿气冷凝（这可能会导致额外的漏电流），则考虑在电路中添加保形涂层。

10.2 布局示例

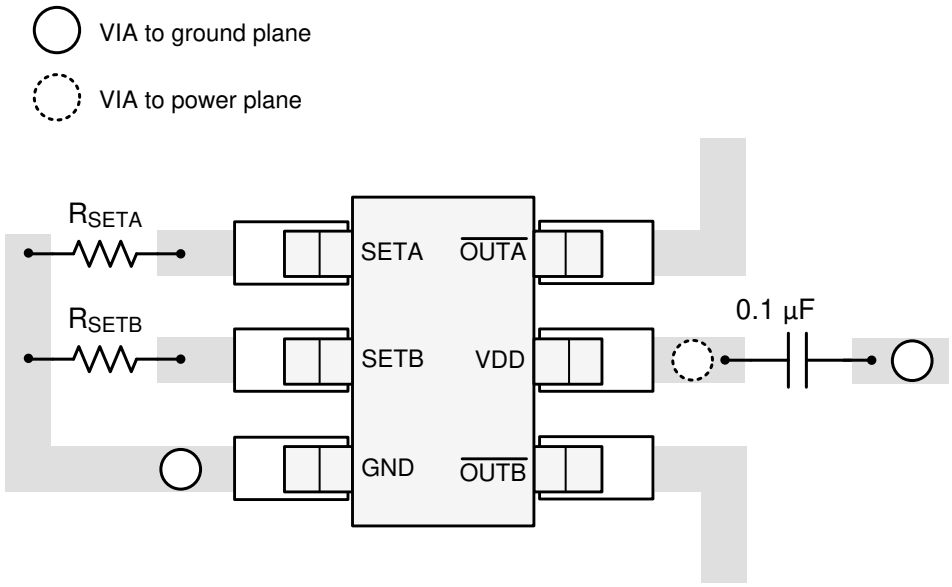


图 10-1. TMP390-Q1 建议布局

Copyright © 2022 Texas Instruments Incorporated

11 器件和文档支持

11.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.2 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

11.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

11.4 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

11.5 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

12 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2022 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TMP390AQDRLRQ1	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 130	1G1
TMP390AQDRLRQ1.A	Active	Production	SOT-5X3 (DRL) | 6	4000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 130	1G1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TMP390-Q1 :

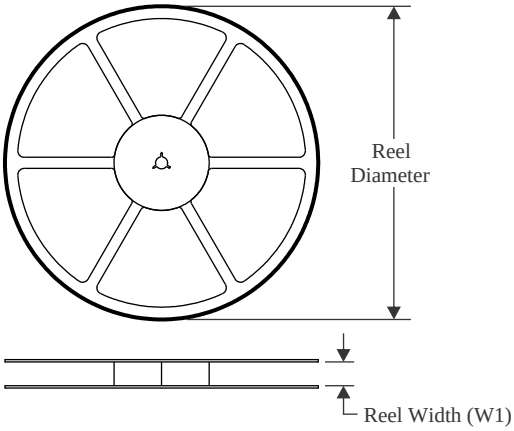
- Catalog : TMP390

NOTE: Qualified Version Definitions:

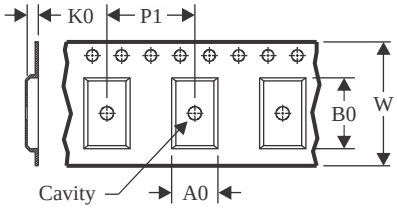
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

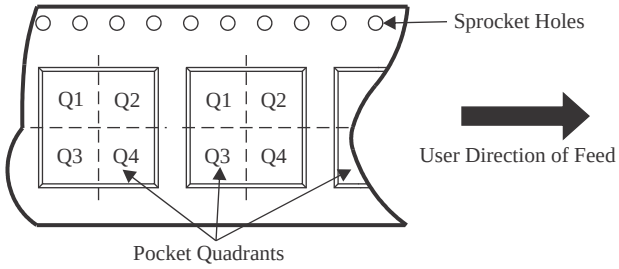


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

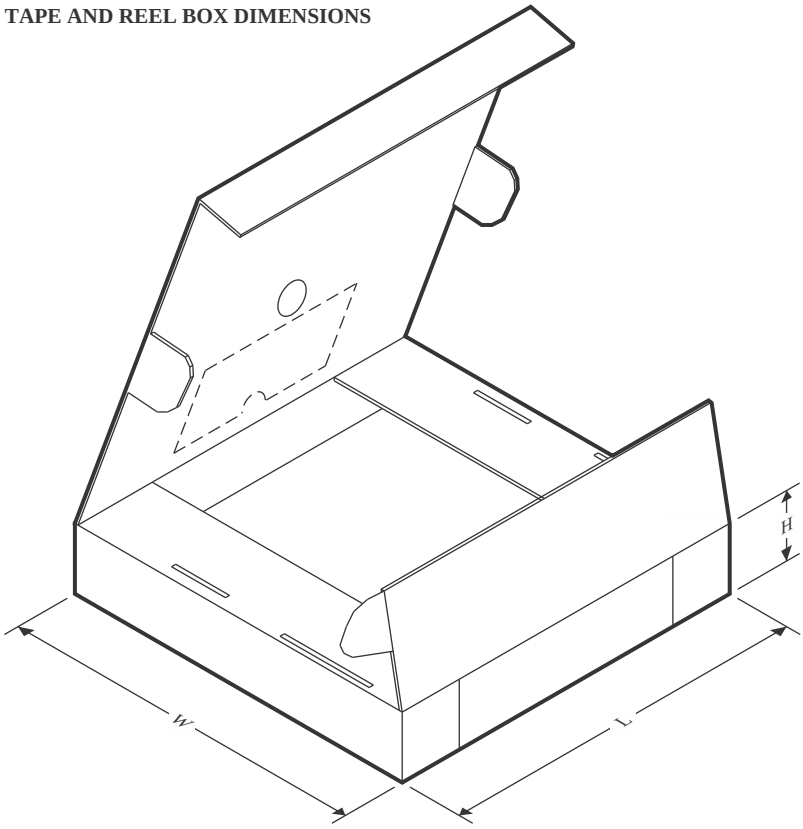
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMP390AQDRLRQ1	SOT-5X3	DRL	6	4000	180.0	8.4	1.98	1.78	0.69	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMP390AQDRLRQ1	SOT-5X3	DRL	6	4000	183.0	183.0	20.0

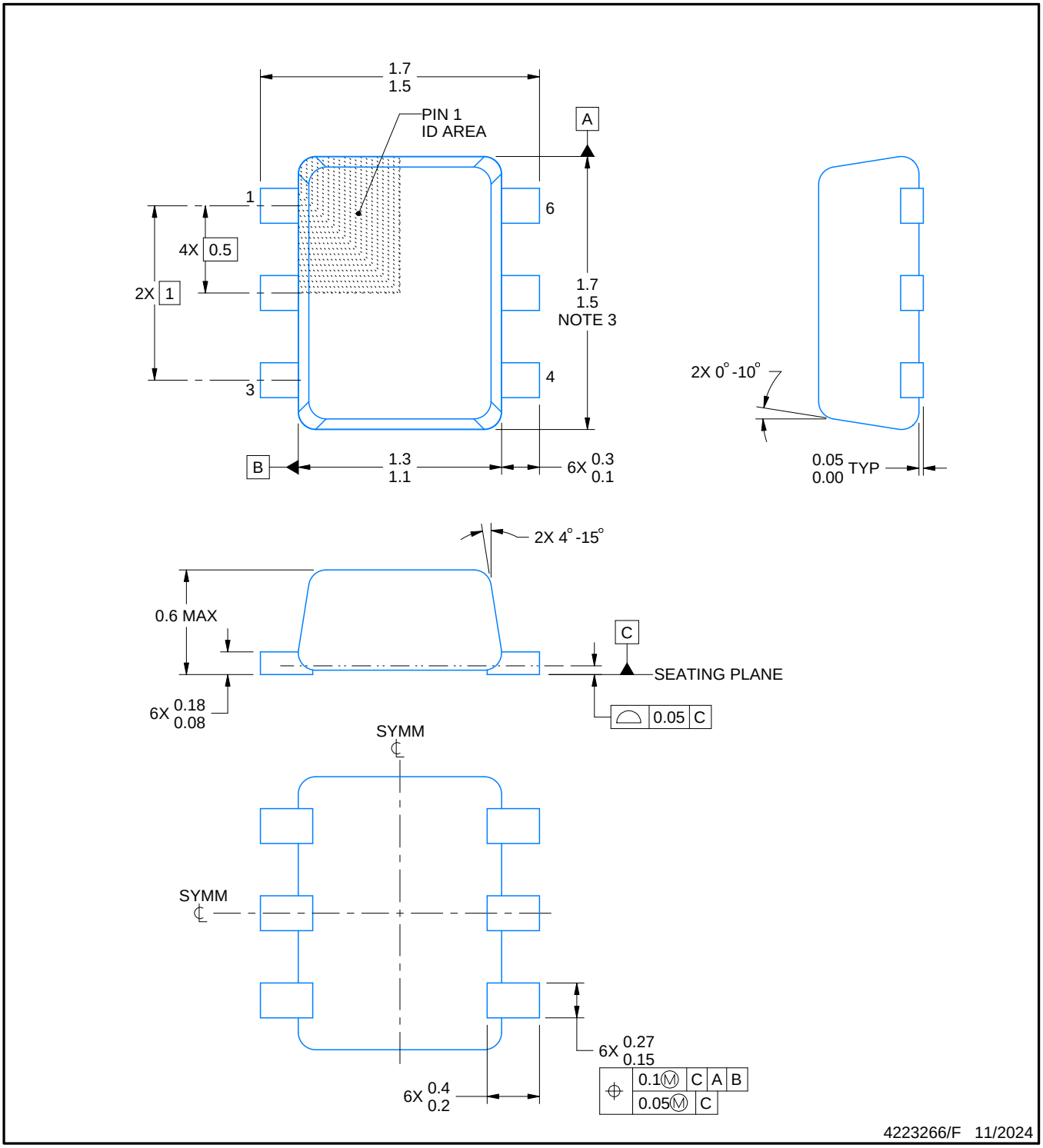


PACKAGE OUTLINE

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



NOTES:

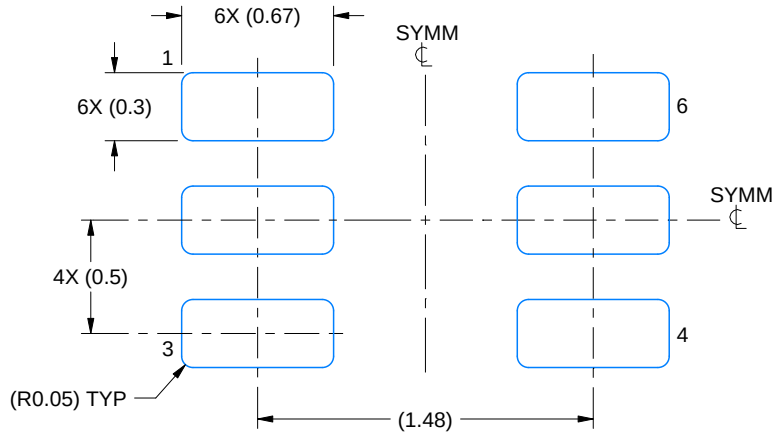
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

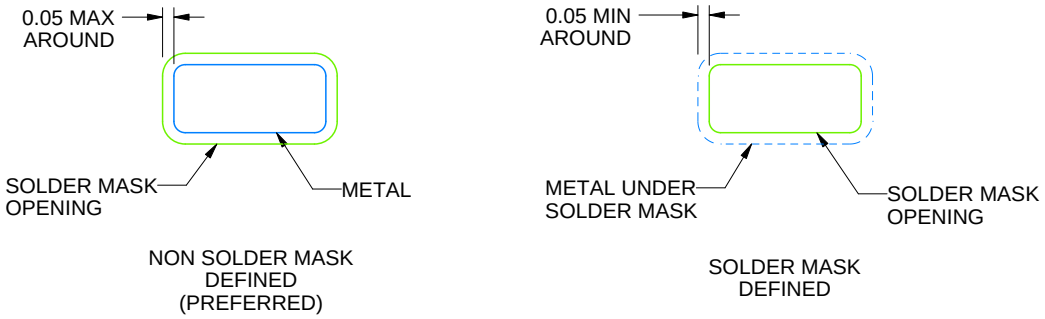
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

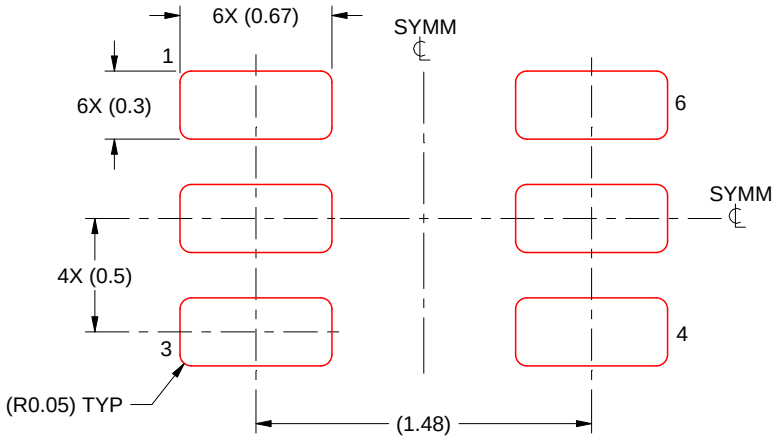
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月