

TPS25981x 具有瞬态过流消隐计时器的 2.7V 至 16V、10A、6mΩ 电子保险丝

1 特性

- 宽工作输入电压范围：2.7V 至 16V
 - 绝对最大值为 20V
- 具有低导通电阻的集成 FET： $R_{ON} = 6m\Omega$ （典型值）
- 快速过压保护
 - 可调节过压锁定 (OVLO)，响应时间为 $1.2\mu s$ （典型值）
- 过流保护，具有负载电流监控器输出 (ILM)
 - 断路器响应
 - 可调节阈值 (I_{LIM}) 1.5 A - 11 A
 - $I_{LIM} > 5 A$ 时精度为 $\pm 10\%$
 - 可调瞬态消隐计时器 (ITIMER)，支持高达 $2 \times I_{LIM}$ 的峰值电流
 - 输出负载电流监控精度： $\pm 10\%$ ($I_{OUT} \geq 3A$)
- 通过快速跳变响应实现短路保护
 - 640ns（典型值）响应时间
 - 可调节 ($2 \times I_{LIM}$) 和固定阈值
- 具有可调节欠压锁定阈值 (UVLO) 的高电平有效使能输入
- 具有可调节欠压锁定阈值 (UVLO) 的低电平有效使能输入
- 可调节的输出压摆率控制 (dVdt)
- 可选择驱动外部 FET 以在禁用/关闭状态下实现反向电流阻断
- 过热保护
- 快速输出放电
- 数字输出
 - 电源正常 (PG) 和故障指示 ($\overline{FLT}$)
- MET 列名认证
 - 文件编号 E115731
 - 符合 UL2367
 - $R_{ILM} \geq 1.47k\Omega$
- 获得了 IEC 62368-1 CB 认证
- 小尺寸：QFN 2mm × 2mm，0.45mm 间距

2 应用

- 光学模块
- 服务器、PC 主板和插件卡
- 企业路由器/数据中心交换机
- 工业 PC
- UHDTV

3 说明

TPS25981xx 系列电子保险丝是采用小型封装的高度集成电路保护和电源管理解决方案。这些器件只需很少的外部元件即可提供多种保护模式，能够非常有效地抵御过载、短路、电压浪涌和过多浪涌电流。

可以使用单个外部电容器来调节输出压摆率和浪涌电流。通过在输入超过可调过压阈值时切断输出，可以保护负载免受输入过压情况的影响。此类器件通过主动限制电流（启动期间）或断开电路（稳态期间）来响应输出过载。用户可以调节过流保护阈值以及瞬态过流消隐计时器。电流限值控制引脚还用作模拟负载电流监控器。

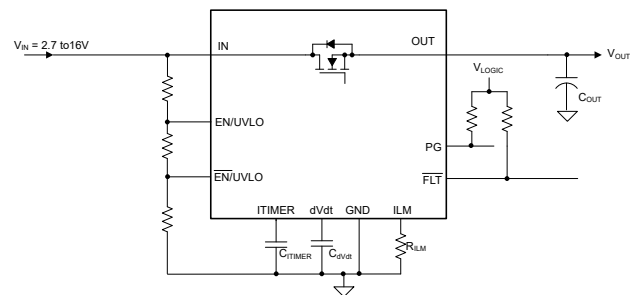
此类器件采用 2mm × 2mm 10 引脚 HotRod™ QFN 封装，旨在改善热性能并减小系统尺寸。

此类器件的额定工作结温范围为 -40°C 至 +125°C。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS25981	RPW (VQFN-HR, 10)	2.00mm × 2.00mm

- 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。
- 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图



内容

1 特性	1	7.3 特性说明	19
2 应用	1	7.4 器件功能模式	28
3 说明	1	8 应用和实施	29
4 器件比较表	3	8.1 应用信息	29
5 引脚配置和功能	4	8.2 典型应用	32
6 规格	5	8.3 电源相关建议	36
6.1 绝对最大额定值.....	5	8.4 布局	37
6.2 ESD 等级.....	5	9 器件和文档支持	40
6.3 建议运行条件.....	5	9.1 文档支持.....	40
6.4 热性能信息.....	6	9.2 接收文档更新通知.....	40
6.5 电气特性.....	6	9.3 支持资源.....	40
6.6 时序要求.....	8	9.4 商标.....	40
6.7 开关特性.....	8	9.5 静电放电警告.....	40
6.8 典型特性.....	10	9.6 术语表.....	40
7 详细说明	17	10 修订历史记录	40
7.1 概述.....	17	11 机械、封装和可订购信息	41
7.2 功能方框图.....	18		

4 器件比较表

器件型号	过压响应	过流响应	反向电流阻断 FET 驱动器	对故障的响应
TPS259814ARPW	可调节 OVLO	断路器	否	自动重试
TPS259814LRPW				闭锁
TPS259813ARPW			是	自动重试
TPS259813LRPW				闭锁

5 引脚配置和功能

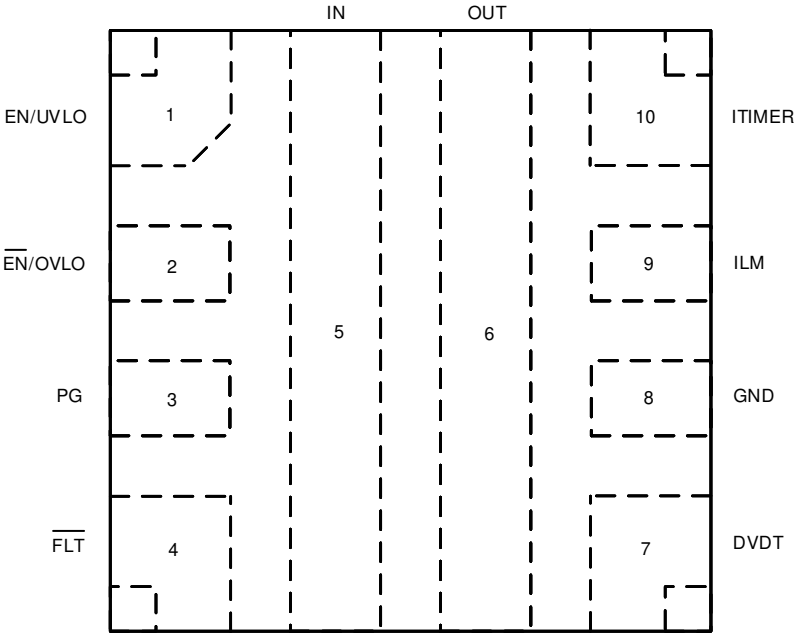


图 5-1. TPS25981xx RPW 封装 10 引脚 QFN 顶视图

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
EN/UVLO	1	模拟输入	器件的高电平有效使能端。该引脚上从输入电源到 GND 的电阻分压器可用于调节欠压锁定阈值。不保持悬空。另请参阅 欠压锁定 (UVLO 和 UVP) ，了解详细信息。
EN/OVLO	2	模拟输入	该引脚上从电源到 GND 的电阻分压器可用于调节过压锁定阈值。该引脚也可用作器件的低电平有效使能端。不保持悬空。另请参阅 过压锁定 (OVLO) ，了解详细信息。
PG	3	数字输出	电源正常状态指示。 该引脚是一个漏极开路信号，当功率 FET 完全导通并准备好供电时，该信号被置为高电平有效。另请参阅 电源正常状态 (PG) ，了解更多详细信息。
FLT	4	数字输出	低电平有效故障事件指示器。该引脚是一个开漏信号，当检测到故障时会被拉低。另请参阅 故障响应和指示 (FLT) ，了解更多详细信息。
IN	5	电源	电源输入
OUT	6	电源	功率输出
DVDT	7	模拟输出	该引脚与 GND 之间的电容器可设置输出导通压摆率。将该引脚悬空以在获得最快的导通压摆率。另请参阅 压摆率 (dVdt) 和浪涌电流控制 ，了解详细信息。 仅对于 TPS259813x 型号，该引脚也可用于驱动外部 FET，以实现反向电流阻断。另请参阅 反向电流阻断 FET 驱动器 ，了解更多详细信息。
GND	8	接地	该引脚是所有内部电路的接地基准，必须连接到系统 GND。
ILM	9	模拟输出	该引脚是用于限制和监测输出电流的双功能引脚。该引脚与 GND 之间的外部电阻器可设置启动及稳态期间的过流保护阈值。引脚电压还可用作模拟输出负载电流监测信号。不保持悬空。另请参阅 稳定状态期间的断路器或启动期间的有效电流限制 ，了解更多信息。
ITIMER	10	模拟输出	该引脚与 GND 之间的电容器设置过流消隐间隔，在器件过流响应采取措施之前的稳定状态期间，输出电流可能暂时超过设定的电流限制（但低于快速跳变阈值）。将该引脚保持开路状态，以便对过流事件做出最快响应。另请参阅 稳定状态期间的断路器 ，了解更多信息。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

参数		引脚	最小值	最大值	单位
V _{IN}	最大输入电压范围，-40°C ≤ T _J ≤ 125°C	IN	-0.3	20	V
V _{OUT}	最大输出电压范围，-40°C ≤ T _J ≤ 125°C	OUT	-0.3	V _{IN} + 0.3	
V _{OUT,PLS}	最小输出电压脉冲 (< 1μs)	OUT	-0.8		
V _{EN/UVLO}	最大使能引脚电压范围	EN/UVLO	-0.3	6.5	V
V _{OV}	最大 $\overline{\text{EN}}$ /OVLO 引脚电压范围	EN/OVLO	-0.3	6.5	V
V _{dVdT}	最大 dVdT 引脚电压范围	dVdt	受内部限制		V
V _{ITIMER}	最大 ITIMER 引脚电压范围	ITIMER	受内部限制		V
V _{PG}	最大 PG 引脚电压范围	PG	-0.3	6.5	V
V _{FLTB}	最大 $\overline{\text{FLT}}$ 引脚电压范围	FLT	-0.3	6.5	V
V _{ILM}	最大 ILM 引脚电压范围	ILM	受内部限制		V
I _{MAX}	最大持续开关电流	IN 至 OUT	受内部限制		A
T _J	结温		受内部限制		°C
T _{LEAD}	最高引线温度			300	°C
T _{stg}	贮存温度		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		引脚	最小值	最大值	单位
V _{IN}	输入电压范围	IN	2.7	16	V
V _{OUT}	输出电压范围	OUT		V _{IN}	V
V _{EN/UVLO}	EN/UVLO 引脚电压范围	EN/UVLO		5 ⁽¹⁾	V
V _{OV}	$\overline{\text{EN}}$ /OVLO 引脚电压范围	EN/OVLO	0.5	1.5	V
V _{dVdT}	dVdT 引脚电容器电压额定值	dVdt	V _{IN} + 5V		V
V _{FLTB}	$\overline{\text{FLT}}$ 引脚电压范围	FLT		5	V
V _{PG}	PG 引脚电压范围	PG		5	V
V _{ITIMER}	ITIMER 引脚电容器电压额定值	ITIMER	4		V
R _{ILM}	ILM 引脚到 GND 电阻	ILM	600	4400	Ω
I _{MAX}	连续开关电流，T _J ≤ 125°C	IN 至 OUT		10	A

6.3 建议运行条件（续）

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		引脚	最小值	最大值	单位
T_J	结温		-40	125	°C

(1) 如果电源电压低于 5V，可以直接将 EN 引脚上拉至 IN。对于大于 5V 的电源电压，建议使用电阻分压器，上拉电阻值至少为 350kΩ。

6.4 热性能信息

热指标 ⁽¹⁾		TPS25981xx	单位
		RPW (QFN)	
		10 引脚	
$R_{\theta JA}$	结至环境热阻	49.7 ⁽²⁾	°C/W
		71.8 ⁽³⁾	°C/W
$R_{\theta JB}$	结至电路板热阻	15.7	°C/W
Ψ_{JT}	结至顶部特征参数	2.1 ⁽²⁾	°C/W
	结至顶部特征参数	1.3 ⁽³⁾	°C/W
Ψ_{JB}	结至电路板特征参数	23 ⁽²⁾	°C/W
		14.5 ⁽³⁾	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标应用手册](#)。

(2) 仿真条件：器件安装在定制的 4 层 PCB (2s2p) 上，器件下方有 8 个散热过孔

(3) 仿真条件：器件安装在 JEDEC 4 层 PCB (2s2p) 上，器件下方无散热过孔

6.5 电气特性

（测试条件，除非另有说明） $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$ ， $V_{IN} = 12\text{V}$ ，OUT = 开路， $V_{EN/UVLO} = 2\text{V}$ ， $V_{OVLO} = 0\text{V}$ ， $R_{ILM} = 611\Omega$ ，dVdT = 开路，ITIMER = 开路， $\overline{\text{FLT}}$ = 开路，PG = 开路。所有电压均以 GND 为基准。

参数和测试条件		最小值	典型值	最大值	单位
输入电源 (IN)					
$I_{Q(ON)}$	IN 电源静态电流		417	610	μA
$I_{Q(OFF)}$	IN 电源关闭状态电流 ($V_{SD(F)} < V_{EN} < V_{UVLO(F)}$)		68	90	μA
I_{SD}	IN 电源关断电流 ($V_{EN} < V_{SD(F)}$)		3	25	μA
$V_{UVP(R)}$	IN 电源 UVP 上升阈值	2.44	2.53	2.64	V
$V_{UVP(F)}$	IN 电源 UVP 下降阈值	2.35	2.42	2.55	V
输出负载电流监测器 (ILM)					
G_{IMON}	模拟负载电流监测器增益 ($I_{MON} : I_{OUT}$)， $I_{OUT} = 1.5\text{A}$ ， $I_{OUT} < I_{LIM}$	82.9	95.3	107.6	μA/A
	模拟负载电流监测器增益 ($I_{MON} : I_{OUT}$)， $I_{OUT} = 3\text{A}$ ， $I_{OUT} < I_{LIM}$	87	95.3	104.5	μA/A
	模拟负载电流监测器增益 ($I_{MON} : I_{OUT}$)， $I_{OUT} = 4.5\text{A}$ ， $I_{OUT} < I_{LIM}$	87.6	95.3	103.1	μA/A
	模拟负载电流监测器增益 ($I_{MON} : I_{OUT}$)， $I_{OUT} = 8\text{A}$ ， $I_{OUT} < I_{LIM}$	87.7	95.3	102.6	μA/A
	模拟负载电流监测器增益 ($I_{MON} : I_{OUT}$)， $I_{OUT} = 10\text{A}$ ， $I_{OUT} < I_{LIM}$	87.8	95.3	102.4	μA/A
过流保护 (OUT)					

6.5 电气特性 (续)

(测试条件, 除非另有说明) - $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$, $V_{\text{IN}} = 12\text{V}$, $\text{OUT} = \text{开路}$, $V_{\text{EN/UVLO}} = 2\text{V}$, $V_{\text{OVLO}} = 0\text{V}$, $R_{\text{ILM}} = 611\ \Omega$, $dV/dt = \text{开路}$, $\text{ITIMER} = \text{开路}$, $\text{FLT} = \text{开路}$, $\text{PG} = \text{开路}$ 。所有电压均以 GND 为基准。

参数和测试条件		最小值	典型值	最大值	单位
I_{ILM}	过流阈值, $R_{\text{ILM}} = 3320\ \Omega$	1.72	1.99	2.26	A
	过流阈值, $R_{\text{ILM}} = 2212\ \Omega$	2.64	2.98	3.32	A
	过流阈值, $R_{\text{ILM}} = 1102\text{k}\ \Omega$	5.43	5.98	6.52	A
	过流阈值, $R_{\text{ILM}} = 750\ \Omega$	7.95	8.73	9.52	A
	过流阈值, $R_{\text{ILM}} = 611\ \Omega$	9.8	10.76	11.73	A
I_{SPFLT}	断路器阈值, ILM 引脚断开 (单点失效)			0.1	A
I_{SPFLT}	断路器阈值, ILM 引脚短接至 GND (单点失效)		2.24	3.3	A
I_{FT}	固定快速跳变电流阈值		39.5		A
I_{SCGain}	可扩展快速跳变阈值 (I_{SC}): I_{LIM} 比率	170	193	242	%
V_{FB}	退出折返电流限制的 V_{OUT} 阈值	1.55	1.91	2.23	V
导通电阻 (IN - OUT)					
R_{ON}	$2.7 \leq V_{\text{IN}} \leq 4\text{V}$, $I_{\text{OUT}} = 3\text{A}$, $T_J = 25^{\circ}\text{C}$		6.07		$\text{m}\ \Omega$
	$4 < V_{\text{IN}} \leq 16\text{V}$, $I_{\text{OUT}} = 3\text{A}$, $T_J = 25^{\circ}\text{C}$		5.81		$\text{m}\ \Omega$
	$2.7 \leq V_{\text{IN}} \leq 16\text{V}$, $I_{\text{OUT}} = 3\text{A}$, $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$			8.4	$\text{m}\ \Omega$
使能/欠压锁定 (EN/UVLO)					
$V_{\text{UVLO(R)}}$	EN/UVLO 上升阈值	1.176	1.20	1.224	V
$V_{\text{UVLO(F)}}$	EN/UVLO 下降阈值	1.073	1.09	1.116	V
$V_{\text{SD(F)}}$	最低关断电流的 EN/UVLO 下降阈值	0.45	0.75		V
I_{ENLKG}	EN/UVLO 引脚漏电流	-0.1		0.1	μA
过压锁定 (EN/OVLO)					
$V_{\text{OV(R)}}$	OVLO 上升阈值	1.176	1.20	1.224	V
$V_{\text{OV(F)}}$	OVLO 下降阈值	1.074	1.09	1.116	V
I_{OVLKG}	OVLO 引脚漏电流 ($0.5\text{V} < V_{\text{OVLO}} < 1.5\text{V}$)	-0.1		0.1	μA
过流故障计时器 (ITIMER)					
I_{ITIMER}	ITIMER 引脚内部放电电流, $I_{\text{OUT}} > I_{\text{LIM}}$	1.25	2	2.72	μA
R_{ITIMER}	ITIMER 引脚内部上拉电阻		15.4		$\text{k}\ \Omega$
V_{INT}	ITIMER 引脚内部上拉电压	2.1	2.57	2.74	V
$V_{\text{ITIMER(F)}}$	ITIMER 比较器阈值, $I_{\text{OUT}} > I_{\text{LIM}}$	0.6	1.06	1.37	V
ΔV_{ITIMER}	ITIMER 放电差分电压阈值, $I_{\text{OUT}} > I_{\text{LIM}}$	1.28	1.51	1.74	V
电源正常状态指示 (PG)					
V_{PGD}	PG 引脚电压 (置为无效时)。 $V_{\text{IN}} < V_{\text{UVP(F)}}$, $V_{\text{EN}} < V_{\text{SD(F)}}$, 弱上拉 ($I_{\text{PG}} = 26\ \mu\text{A}$)		0.66	0.80	V
	PG 引脚电压 (置为无效时)。 $V_{\text{IN}} < V_{\text{UVP(F)}}$, $V_{\text{EN}} < V_{\text{SD(F)}}$, 强上拉 ($I_{\text{PG}} = 242\ \mu\text{A}$)		0.78	0.90	V
	取消置位时的 PG 引脚电压, $V_{\text{IN}} > V_{\text{UVP(R)}}$		0	0.60	V
I_{PGLKG}	PG 引脚漏电流 (PG 置为有效时)			3	μA
R_{FLT}	FLT 引脚内部下拉电阻		12.57		Ω
故障指示 (FLT)					
I_{FLTLKG}	FLT 引脚漏电流	-1		1	μA
过热保护 (OTP)					
TSD	热关断上升阈值, $T_J \uparrow$		154		$^{\circ}\text{C}$

6.5 电气特性 (续)

(测试条件, 除非另有说明) - $40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$, $V_{\text{IN}} = 12\text{V}$, $\text{OUT} = \text{开路}$, $V_{\text{EN/UVLO}} = 2\text{V}$, $V_{\text{OVLO}} = 0\text{V}$, $R_{\text{ILIM}} = 611\Omega$, $dVdt = \text{开路}$, $\text{ITIMER} = \text{开路}$, $\text{FLT} = \text{开路}$, $\text{PG} = \text{开路}$ 。所有电压均以 GND 为基准。

参数和测试条件		最小值	典型值	最大值	单位
TSD_{HYS}	热关断迟滞, $T_J \downarrow$		10		$^{\circ}\text{C}$
DVDT					
I_{dVdt}	$dVdt$ 引脚内部充电电流	1.4	3.45	5.7	μA
快速输出放电 (OUT)					
R_{QOD}	快速输出放电电阻, $V_{\text{EN}} < V_{\text{UVLO(F)}}$	455	488	530	Ω

6.6 时序要求

参数		测试条件	最小值	典型值	最大值	单位
t_{OVLO}	过压锁定响应时间	$V_{\text{OVLO}} > V_{\text{OV(R)}}$ 至 $V_{\text{OUT}} \downarrow$		1.2		μs
t_{CB}	断路器响应时间	$\text{ITIMER} = \text{开路}$, $I_{\text{OUT}} > I_{\text{LIM}} + 30\%$ 至 $V_{\text{OUT}} \downarrow$		1.8		μs
t_{SC}	短路响应时间	$I_{\text{OUT}} > 3 \times I_{\text{LIM}}$ 以切断输出电流		640		ns
t_{FT}	固定快速跳变响应时间	$I_{\text{OUT}} > I_{\text{FT}}$ 至 $I_{\text{OUT}} \downarrow$		640		ns
$t_{\text{TSD,RST}}$	热关断自动重试间隔	器件已启用且 $T_J < \text{TSD} - \text{TSD}_{\text{HYS}}$		105		ms
t_{PGA}	PG 置为有效抗尖峰脉冲时间			14		μs
t_{PGD}	PG 置为无效抗尖峰脉冲时间			14		μs

6.7 开关特性

输出上升压摆率在整個工作电压范围内在内部控制并保持恒定, 可确保导通时序不受负载条件影响。可通过在 $dVdt$ 引脚与接地之间添加电容来调节上升压摆率。随着 C_{dVdt} 增加, 上升转换率 (SR) 会变慢。有关更多详细信息, 请参阅压摆率和浪涌电流控制 ($dVdt$) 部分。但是, 关断延迟和下降时间取决于负载电容 (C_{OUT}) 和负载电阻 (R_L) 的 RC 时间常数。开关特性仅对电源在稳定状态条件下可用且负载电压在器件启用之前完全放电的上电序列有效。除非另有说明, 否则典型值是在 $T_J = 25^{\circ}\text{C}$ 时测得。 $R_L = 100\Omega$, $C_{\text{OUT}} = 1\mu\text{F}$ 。

参数		V_{IN}	$C_{dVdt} = \text{开路}$	$C_{dVdt} = 1800\text{pF}$	$C_{dVdt} = 3300\text{pF}$	单位
SR_{ON}	输出上升压摆率	2.7V	8.19	1.30	0.78	V/ms
		5V	11.28	1.42	0.84	
		12V	19.71	1.68	0.98	
$t_{\text{D,ON}}$	导通延迟	2.7V	0.14	0.46	0.70	ms
		5V	0.14	0.60	0.96	
		12V	0.14	0.93	1.57	
t_{R}	上升时间	2.7V	0.26	1.66	2.77	ms
		5V	0.36	2.82	4.78	
		12V	0.49	5.74	9.84	
t_{ON}	导通时间	2.7V	0.40	2.11	3.47	ms
		5V	0.50	3.42	5.74	
		12V	0.63	6.67	11.41	
$t_{\text{D,OFF}}$	关断延迟	2.7V	24.90	24.90	24.90	μs
		5V	21.10	21.10	21.10	
		12V	18.80	18.80	18.80	

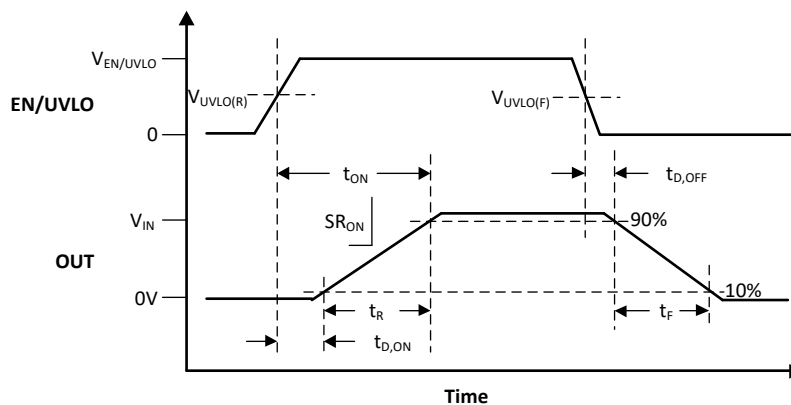


图 6-1. TPS25981xx 开关时序

6.8 典型特性

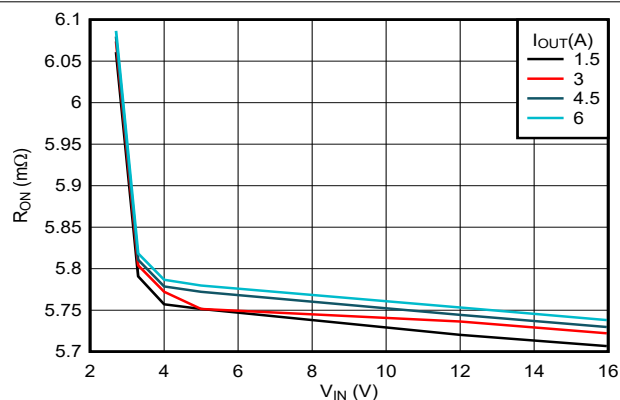
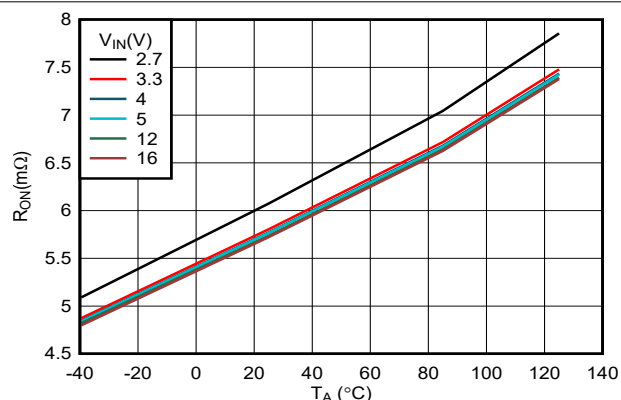
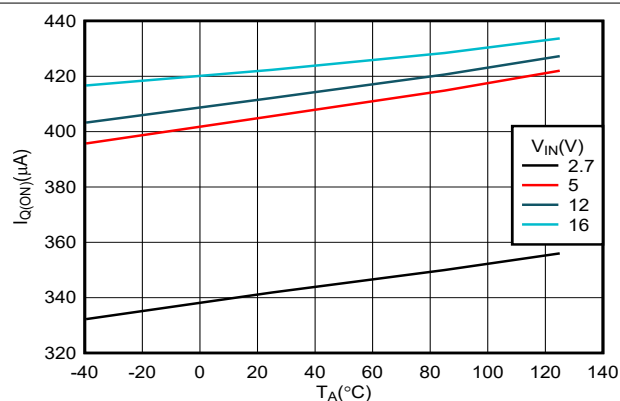
图 6-2. 导通电阻与电源电压间的关系 ($T_A = 25^\circ\text{C}$)图 6-3. 导通电阻与温度间的关系 ($I_{OUT} = 3\text{A}$)

图 6-4. IN 静态电流与温度间的关系

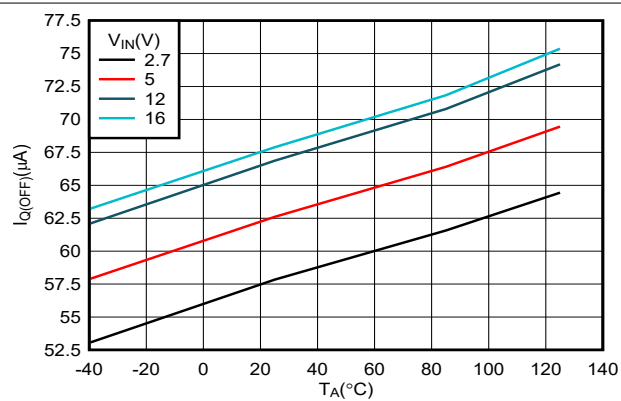


图 6-5. 输入关断状态 (UVLO) 电流与温度间的关系

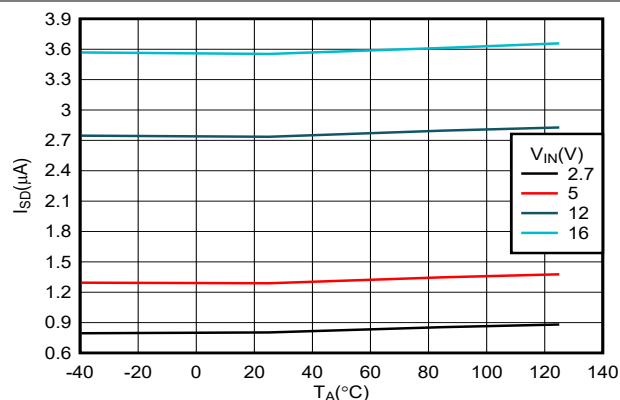


图 6-6. IN 关断电流与温度间的关系

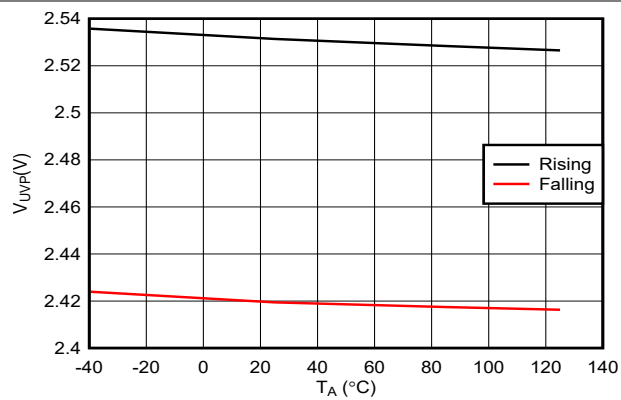


图 6-7. 输入欠压保护阈值与温度间的关系

6.8 典型特性 (续)

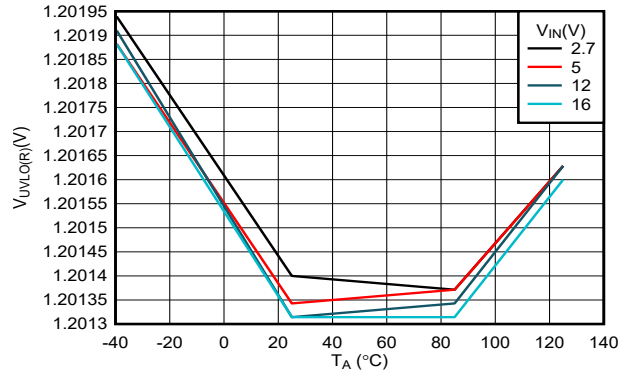


图 6-8. EN/UVLO 上升阈值与温度间的关系

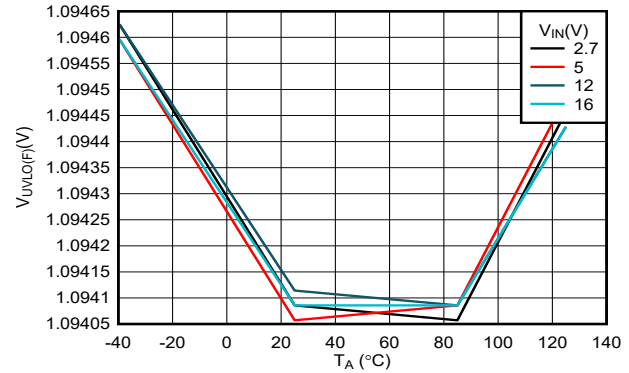


图 6-9. EN/UVLO 下降阈值与温度间的关系

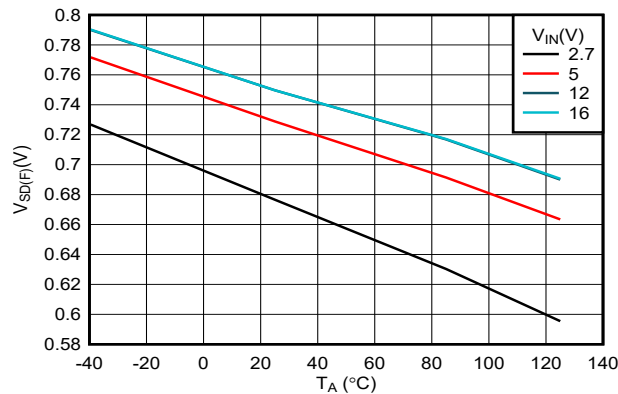


图 6-10. EN/UVLO 关断下降阈值与温度间的关系

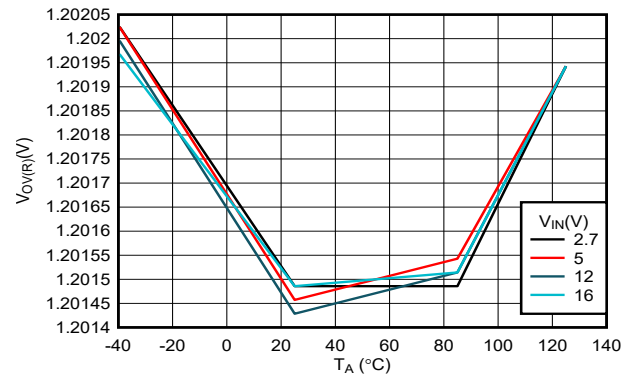


图 6-11. OVLO 上升阈值与温度之间的关系

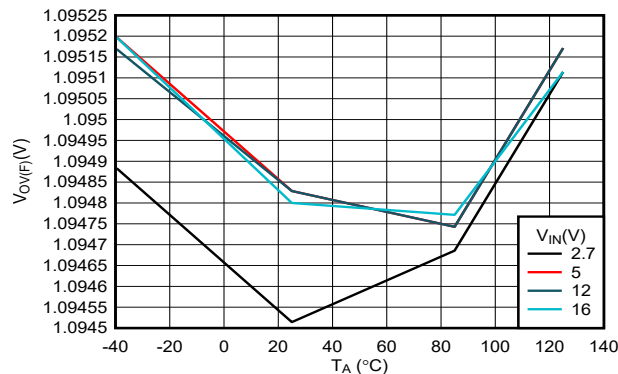


图 6-12. OVLO 下降阈值与温度之间的关系

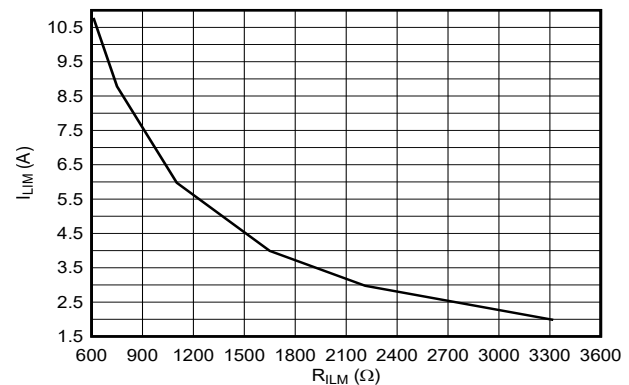


图 6-13. 过流阈值与 ILM 电阻间的关系

6.8 典型特性 (续)

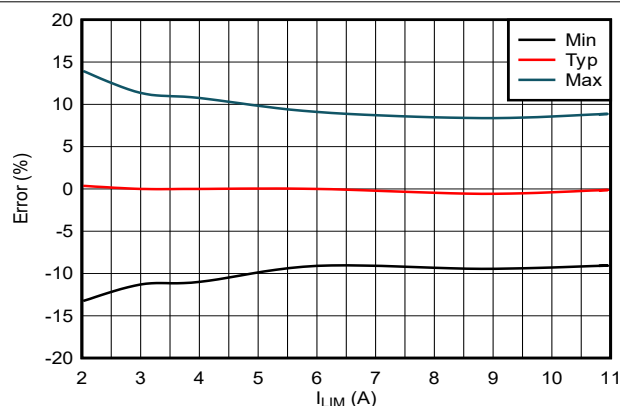


图 6-14. 过流阈值精度 (整个过程、电压和温范围内)

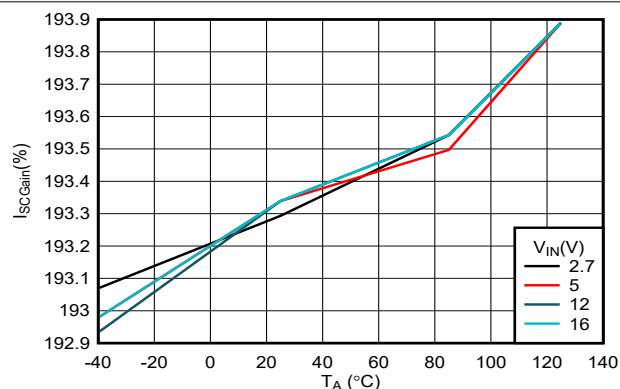
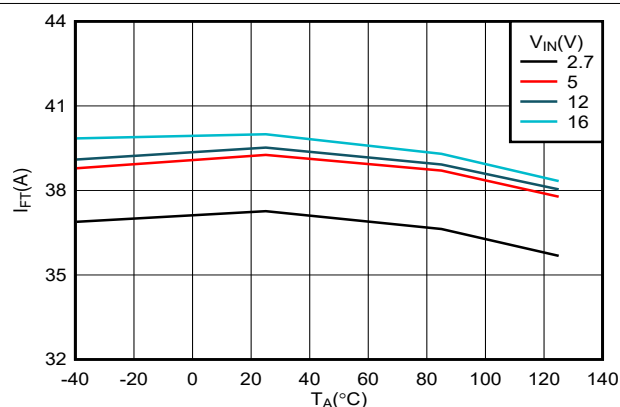
图 6-15. 可扩展快速跳变阈值：电流限制阈值 (I_{LIM}) 比值与温度间的关系

图 6-16. 固定快速跳变阈值与温度间的关系

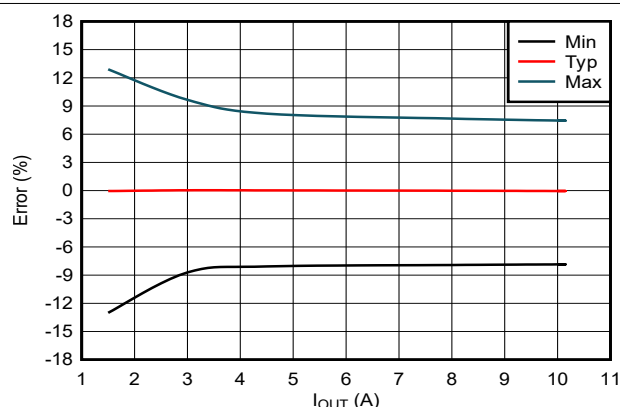


图 6-17. 模拟电流监测器增益精度

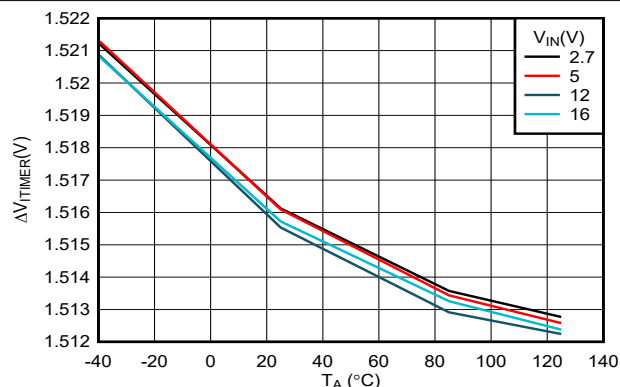


图 6-18. ITIMER 引脚放电差分电压阈值与温度间的关系

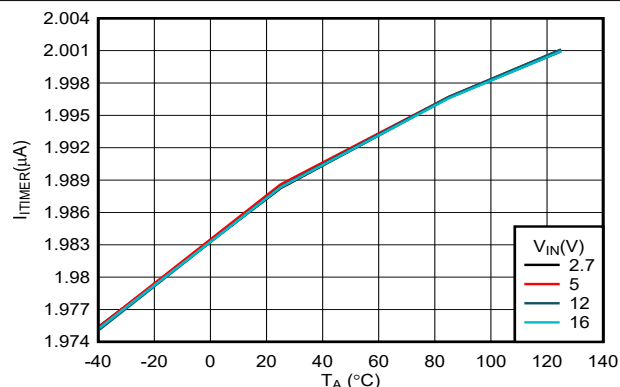


图 6-19. ITIMER 放电电流与温度间的关系

6.8 典型特性 (续)

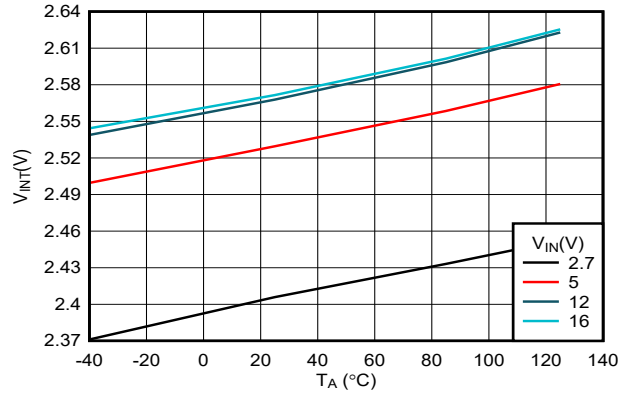


图 6-20. ITIMER 内部上拉电压与温度间的关系

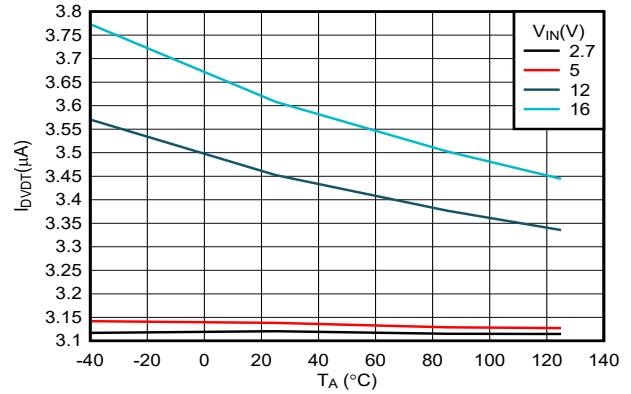


图 6-21. DVDVT 充电电流与温度间的关系

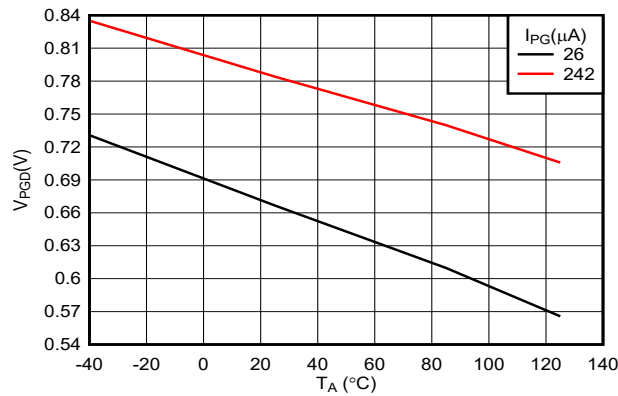


图 6-22. PG 引脚电压与温度间的关系 (V_{IN} = 0V)

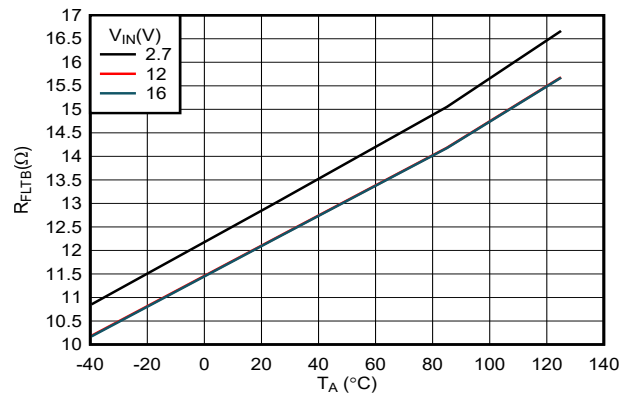


图 6-23. FLT 引脚下拉电阻与温度间的关系

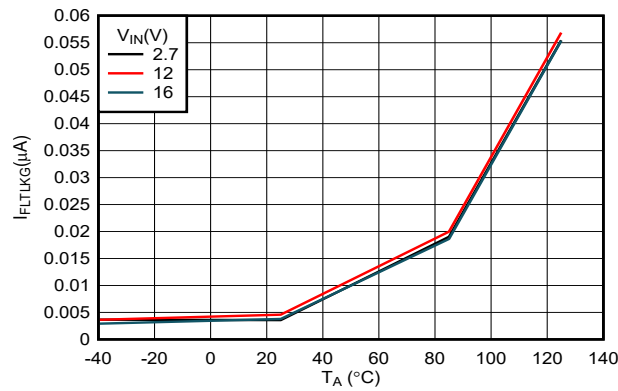


图 6-24. FLT 引脚漏电流与温度间的关系

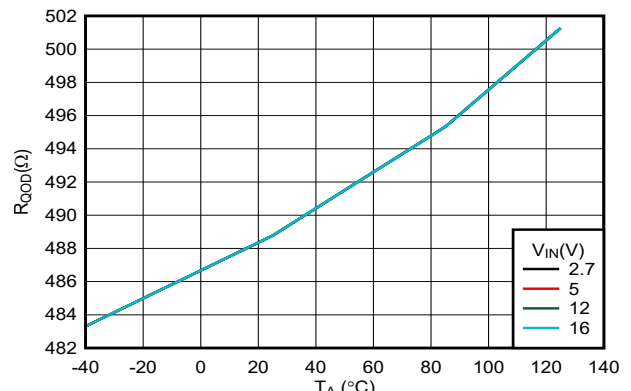


图 6-25. 快速输出放电电阻与温度间的关系

6.8 典型特性 (续)

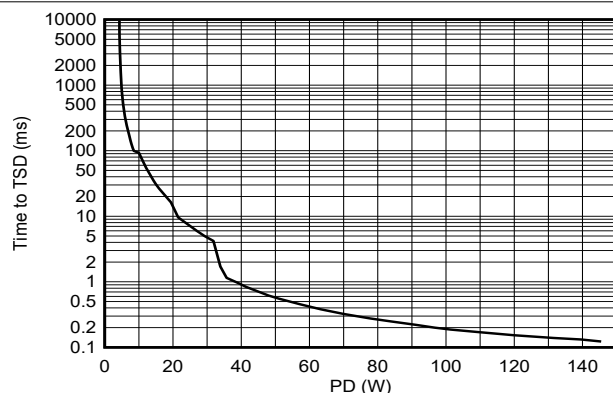


图 6-26. 浪涌状态期间的热关断时间

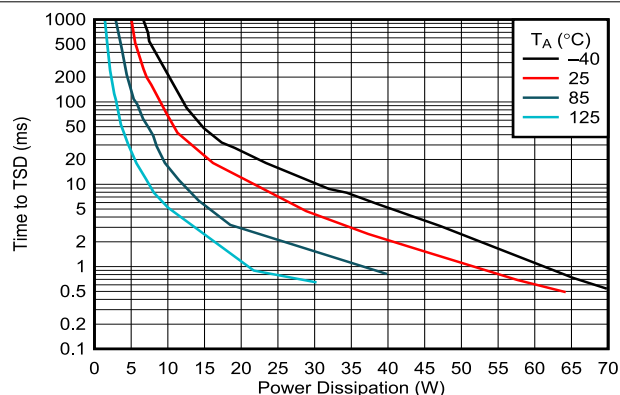
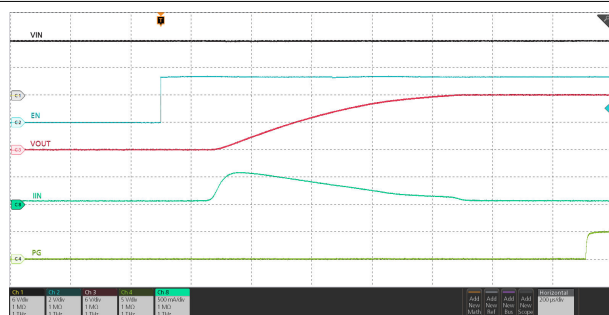
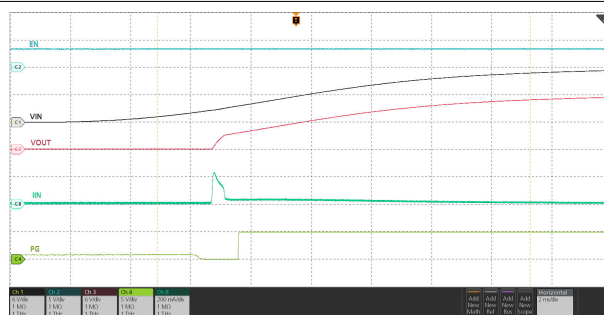


图 6-27. 稳态期间的热关断时间



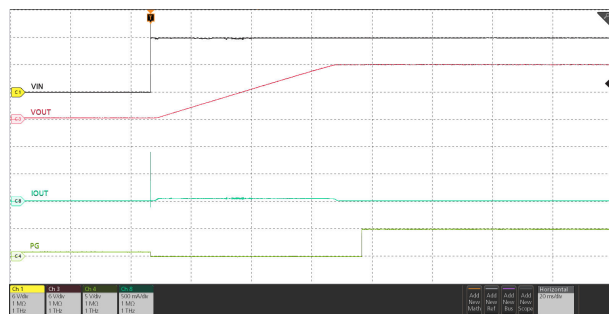
$V_{IN} = 12V$, $C_{OUT} = 10 \mu F$, $C_{dVdt} = \text{开路}$, $V_{EN/UVLO}$ 升至 3.3V

图 6-28. 通过使能启动



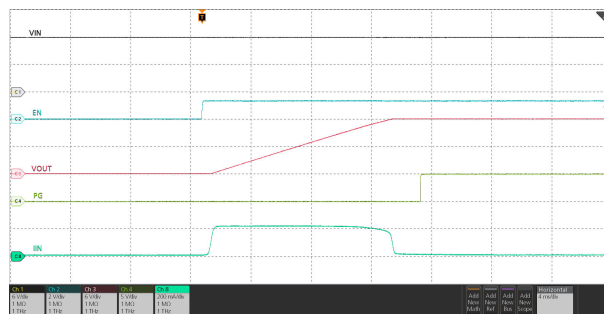
$V_{EN/UVLO} = 3.3V$, $C_{OUT} = 10 \mu F$, $C_{dVdt} = \text{开路}$, V_{IN} 上升至 12V

图 6-29. 通过电源启动



$C_{OUT} = 220 \mu F$, $C_{dVdt} = 15nF$, $EN/UVLO$ 通过电阻梯连接到 IN, 12V 热插拔到 IN

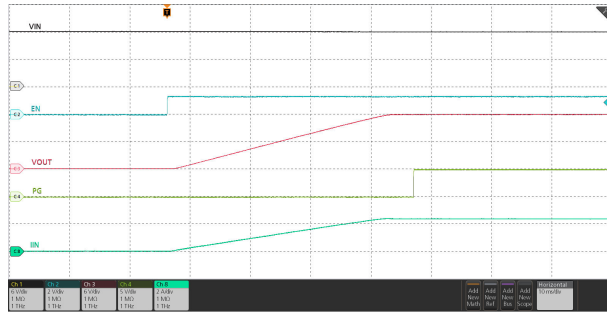
图 6-30. 输入热插拔



$V_{IN} = 12V$, $C_{OUT} = 220 \mu F$, $C_{dVdt} = 3300pF$, $V_{EN/UVLO}$ 升至 1.4V

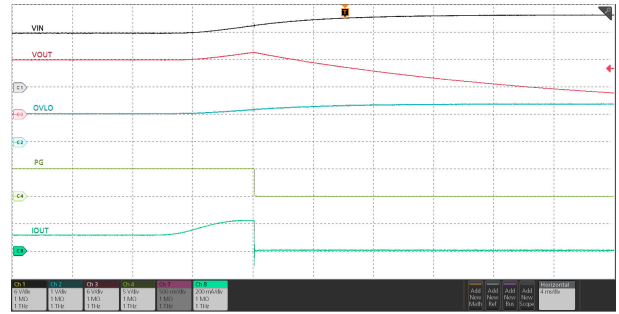
图 6-31. 具有容性负载时的浪涌电流

6.8 典型特性 (续)



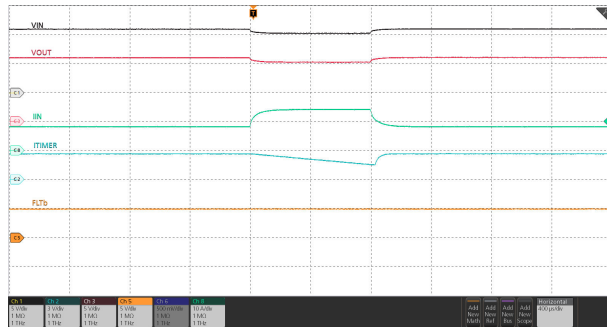
$V_{IN} = 12V$, $C_{OUT} = 220 \mu F$, $R_{OUT} = 5 \Omega$, $C_{dVdt} = 3300pF$,
 $V_{EN/UVLO}$ 升至 1.4V

图 6-32. 具有阻止性和容性负载时的浪涌电流



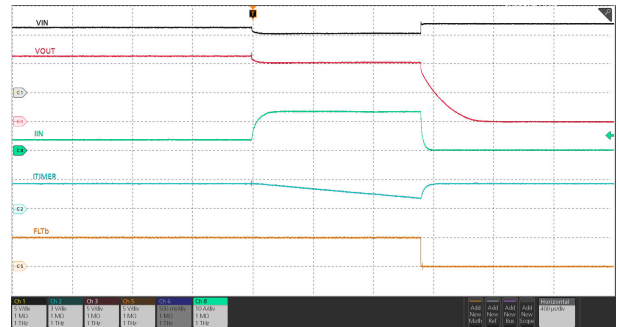
使用连接到 OVLO 引脚的电阻梯将 V_{IN} 过压阈值设置为
13.6V, V_{IN} 从 12V 上升至 16V

图 6-33. 过压锁定响应



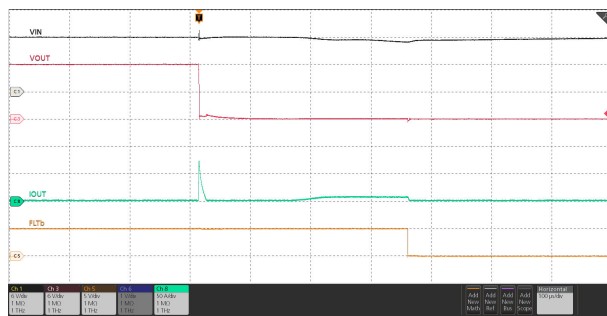
$V_{IN} = 12V$, $C_{TIMER} = 1.5nF$, $R_{ILM} = 649 \Omega$, I_{OUT} 在 1ms 内
从 8A → 14A → 8A

图 6-34. 瞬态过流消隐计时器响应



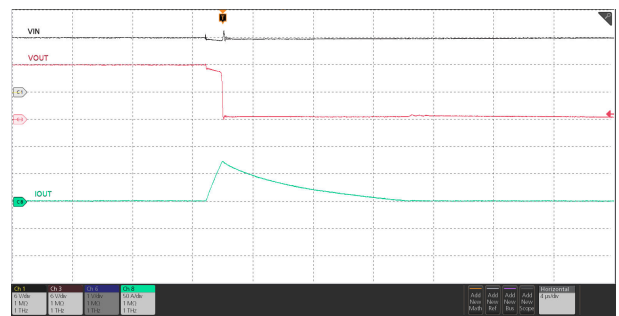
$V_{IN} = 12V$, $C_{TIMER} = 1.5nF$, $R_{ILM} = 649 \Omega$, I_{OUT} 从 4A →
13A

图 6-35. 断路器响应



$V_{IN} = 12V$, $R_{ILM} = 649 \Omega$, OUT 从开路变为短路至 GND

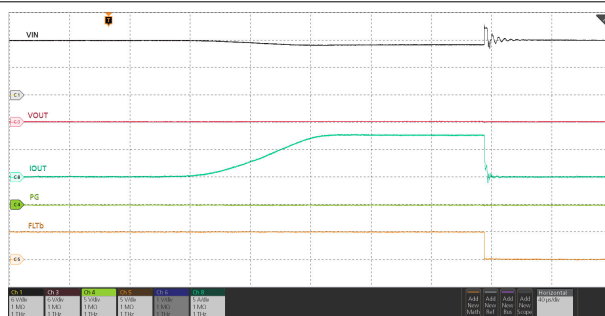
图 6-36. 稳态期间的输出短路



$V_{IN} = 12V$, $R_{ILM} = 649 \Omega$, OUT 从开路变为短路至 GND

图 6-37. 稳态期间的输出短路 (放大图)

6.8 典型特性 (续)



$V_{IN} = 12V$ ，OUT 短路至 GND， $R_{ILM} = 649\Omega$ ， $V_{EN/UVLO}$ 从 0V 升至 3.3V

图 6-38. 上电至短路

7 详细说明

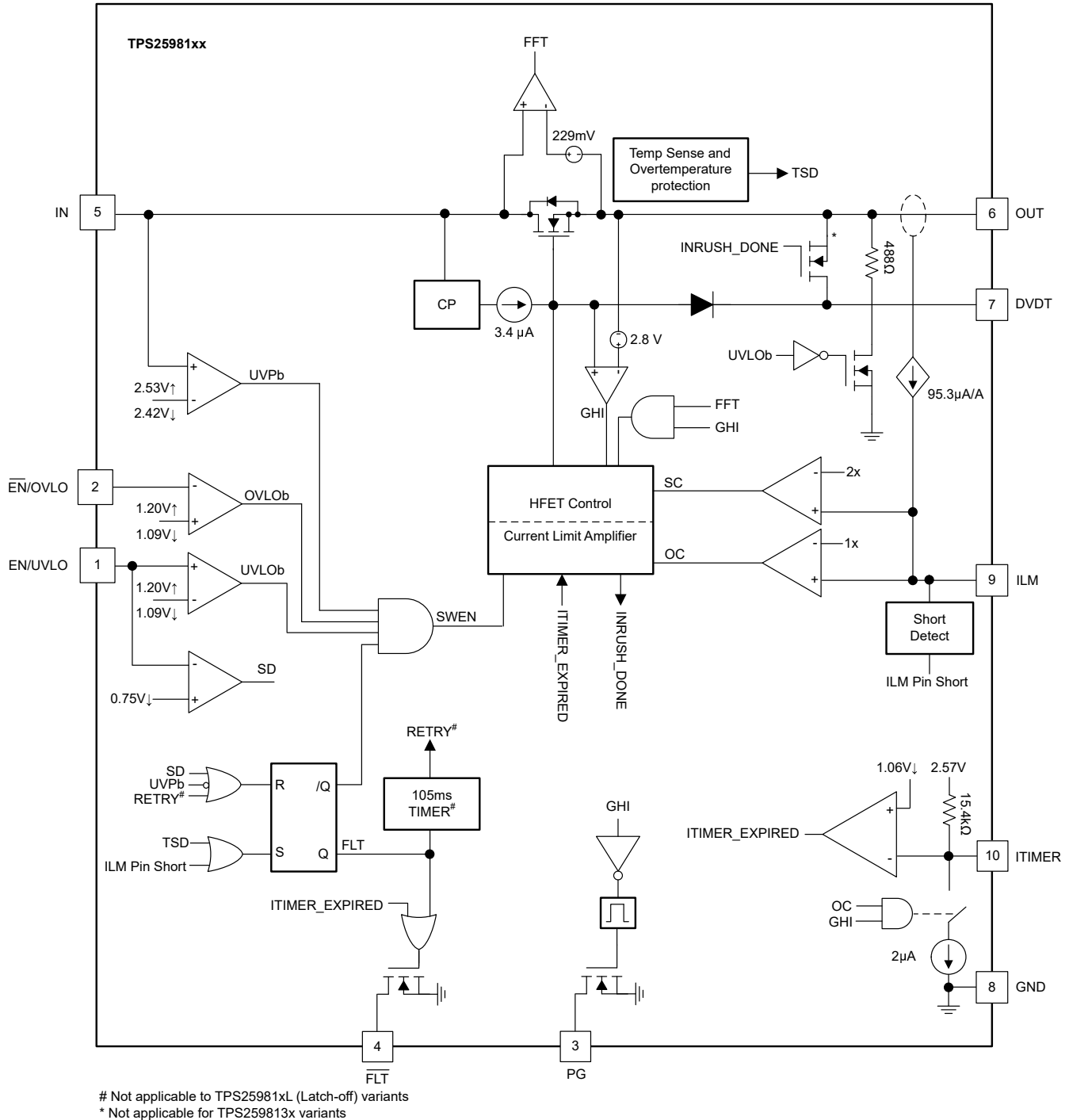
7.1 概述

TPS25981xx 是具有集成电源路径的电子保险丝，用于在系统中建立安全的电力输送。该器件从监测 IN 总线开始运行。当输入电压范围 (V_{IN}) 高于欠压保护阈值 (V_{UVP}) 时，器件对 EN/UVLO 引脚进行采样。该引脚上的高电平 ($> V_{UVLO}$) 使内部电源路径开始导通，并允许电流在 IN 和 OUT 之间流动。当 EN/UVLO 保持低电平 ($< V_{UVLO}$) 时，内部电源路径关断。

成功启动序列后，该器件主动监测负载电流和总线电压并控制内部 FET，以确保不超过用户可调节过流保护阈值 (I_{LIM})，并且在超过用户可调节过压锁定阈值 (V_{OVL0}) 后切断过压尖峰。该器件还提供快速保护，避免在短路事件期间发生严重过流。该功能可使系统免受有害电压和电流的影响。同时，用户可调节过流消隐计时器使系统能够在电子保险丝不出现跳变的情况下通过负载电流曲线的中等瞬态峰值。此功能确保了针对实际故障的稳健保护解决方案，并且不受瞬变的影响，从而确保实现最长的系统正常运行时间。

该器件还有内置的基于热传感器的关断机制来在器件内部温度 (T_J) 超过建议的运行条件时保护自身。

7.2 功能方框图



7.3 特性说明

TPS25981xx 电子保险丝是一款功能丰富的紧凑型电源管理器件，可在系统发生故障时提供检测、保护和指示。

7.3.1 欠压锁定 (UVLO 和 UVP)

TPS25981xx 会在 IN 上实现欠压保护，以防施加的电压变得过低，导致系统或器件无法正常运行。欠压保护的默认锁定阈值为 V_{UVP} ，该值在内部固定。此外，EN/UVLO 引脚上的 UVLO 比较器允许从外部将欠压保护阈值调整为用户定义的值。图 7-1 和方程式 1 显示了如何使用电阻分压器设置给定电压电源的 UVLO 设置点。

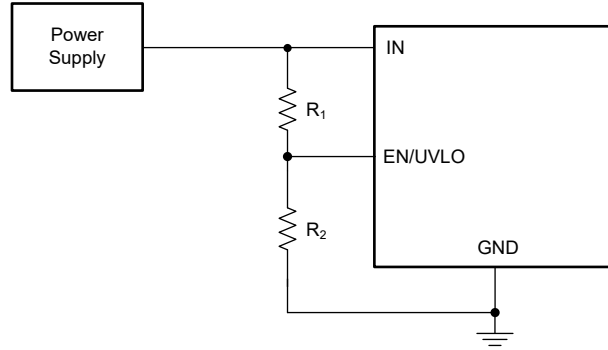


图 7-1. 可调节的欠压保护

$$V_{IN(UV)} = \frac{V_{UVLO} \times (R_1 + R_2)}{R_2} \quad (1)$$

7.3.2 过压锁定 (OVLO)

TPS259814x 器件支持用户实现过压锁定，以保护负载免受输入过压情况的影响。 $\overline{EN}/OVLO$ 引脚上的 OVLO 比较器允许将欠压保护阈值调节为用户定义的值。 $\overline{EN}/OVLO$ 引脚上的电压超过 OVLO 上升阈值 $V_{OV(R)}$ 后，器件会关断输出电源。此后，器件会等待 $\overline{EN}/OVLO$ 引脚上的电压降至 OVLO 下降阈值 $V_{OV(F)}$ 以下，然后再次导通输出电源。上升和下降阈值略有不同，以提供迟滞。图 7-2 和方程式 2 显示了如何使用电阻分压器设置给定电压电源的 OVLO 设置点。

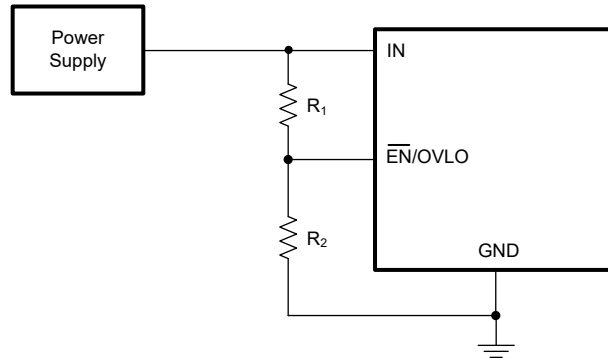


图 7-2. 可调节过压保护

$$V_{IN(OV)} = \frac{V_{OV} \times (R_1 + R_2)}{R_2} \quad (2)$$

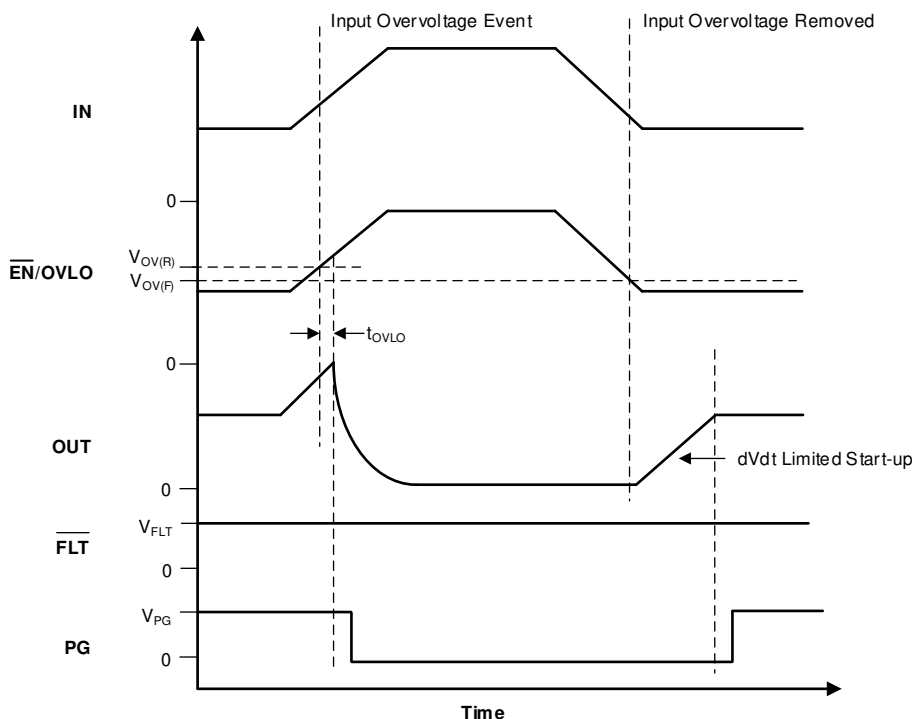


图 7-3. TPS259814x 过压锁定和恢复

从 OVLO 事件恢复时，TPS259814x 型号通过浪涌控制 (dVdt) 启动。

7.3.3 浪涌电流、过流和短路保护

TPS25981xx 包含四个级别的过流保护：

1. 可调节压摆率 (dVdt) 和浪涌电流控制
2. 可调阈值 (I_{LIM})，用于在启动或稳态期间提供过流保护
3. 可调阈值 (I_{SC})，用于在启动或稳态期间对严重过流作出快速跳变响应
4. 用于快速跳变响应的固定阈值 (I_{FT})，可在稳态期间快速防止硬输出短路

7.3.3.1 压摆率 (dVdt) 和浪涌电流控制

在热插拔事件期间或尝试在启动期间为大输出电容充电时，可能会存在较大的浪涌电流。如果浪涌电流未受合理管控，可能会损坏输入连接器和/或导致系统电源下降，从而导致系统中其他地方意外重启。导通期间的浪涌电流与负载电容和上升压摆率成正比。可以使用 [方程式 3](#) 来确定在给定负载电容 (C_{OUT}) 下限制浪涌电流 (I_{INRUSH}) 所需的压摆率 (SR)：

$$SR \left(\frac{V}{ms} \right) = \frac{I_{INRUSH} (mA)}{C_{OUT} (\mu F)} \quad (3)$$

可以在 dVdt 引脚上连接一个电容器，以控制导通期间的上升压摆率并降低浪涌电流。使用 [方程式 4](#) 计算产生给定压摆率所需的 C_{dVdt} 电容。

$$C_{dVdt} (pF) = \frac{3300}{SR \left(\frac{V}{ms} \right)} \quad (4)$$

通过使 dVdt 引脚保持开路，可以实现最快的输出压摆率。

备注

对于 $C_{dVdt} > 10\text{nF}$ ，TI 建议在 dVdt 引脚上添加一个与电容器串联的 $100\ \Omega$ 电阻器。

7.3.3.2 稳态期间的断路器

TPS259814x (断路器) 型号通过在用户可调节瞬态故障消隐间隔后关断输出来响应输出过流情况。当负载电流超过 ILM 引脚电阻器 (R_{ILM}) 设置的过流阈值 (I_{LIM}) 但仍低于快速跳变阈值 ($2 \times I_{LIM}$) 时，器件开始使用内部 $2\ \mu\text{A}$ 下拉电流对 ITIMER 引脚电容器放电。如果在 ITIMER 引脚电容器 (C_{ITIMER}) 放电 ΔV_{ITIMER} 之前，负载电流降至 I_{LIM} 以下，则通过在内部将 ITIMER 上拉至 V_{INT} 来重置 ITIMER，并且不会启动断路器操作。此操作允许短负载瞬态脉冲通过器件而不会使断路器跳闸。如果过流情况仍然存在， C_{ITIMER} 将继续放电，并且在放电 ΔV_{ITIMER} 之后，断路器操作会立即关断 FET。同时， C_{ITIMER} 再次充电至 V_{INT} ，以便在下一次过流事件之前处于默认状态。此操作可确保为每个过流事件提供完整的消隐计时器间隔。可使用 [方程式 5](#) 来计算所需过流阈值对应的 R_{ILM} 值。

$$R_{ILM} (\Omega) = \frac{6585}{I_{LIM} (A)} \quad (5)$$

备注

1. 使 ILM 引脚保持开路状态会将电流限制设置为接近零，并导致器件断开电路或在输出端以最轻的负载执行快速跳变。
2. 在正常运行期间，在任何时候将 ILM 引脚短接至接地端都会被检测为故障，并且器件会关断。在检测到引脚短路情况之前，器件允许在这种情况下存在最小电流 (I_{FLT})。

允许瞬态的持续时间可以通过在 ITIMER 引脚与接地之间使用适当的电容值来调整。设置所需瞬态过流消隐间隔所需的 C_{ITIMER} 值，可使用 [方程式 6](#) 计算得出。

$$C_{ITIMER} (\text{nF}) = \frac{t_{ITIMER} (\text{ms}) \times I_{ITIMER} (\mu\text{A})}{\Delta V_{ITIMER} (\text{V})} \quad (6)$$

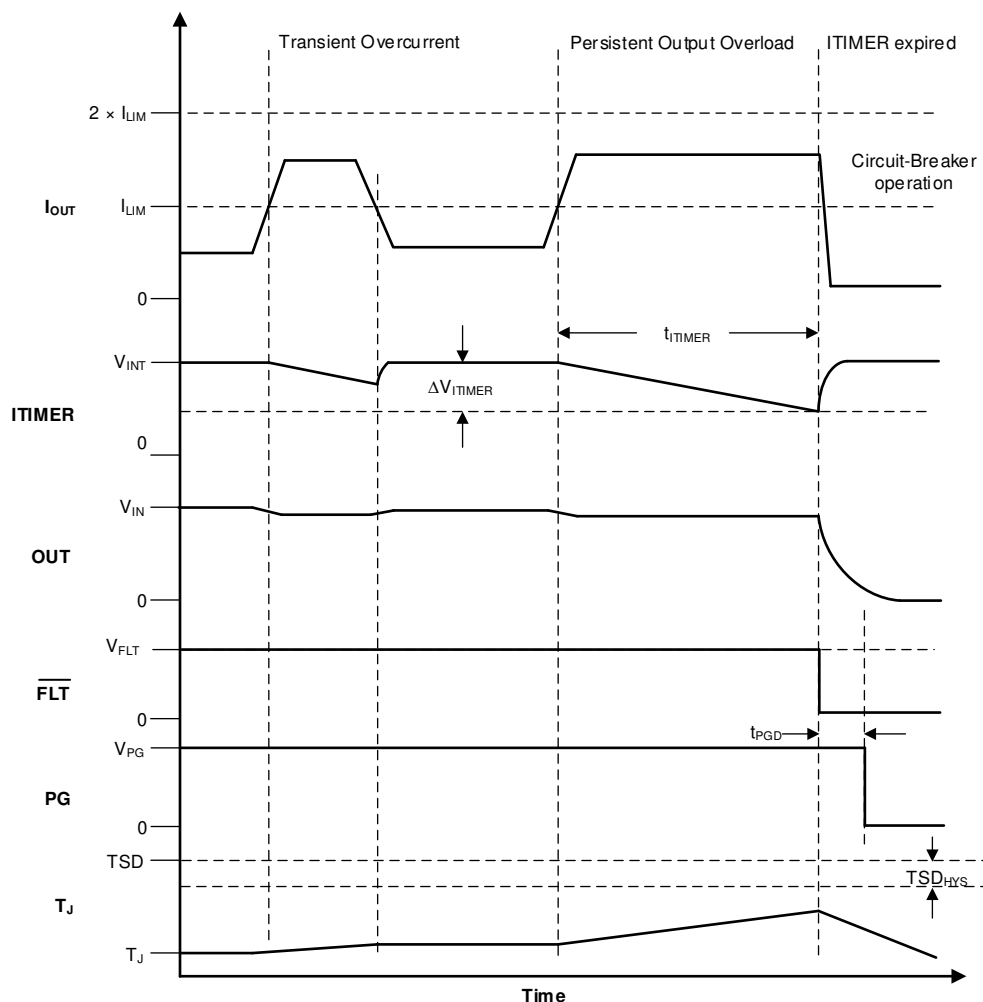


图 7-4. TPS259814x 过流响应

备注

1. 使 ITIMER 引脚保持开路可让器件以尽可能小的延迟断开电路。
2. 将 ITIMER 引脚短接至地可使过流响应延迟最小（类似于 ITIMER 引脚开路情况），但会增加器件电流消耗。不建议采用这种运行模式。
3. 增大 ITIMER 电容值会延长过流消隐间隔，但也会延长 C_{ITIMER} 充电至 V_{INT} 所需的时间。如果下一个过流事件在 C_{ITIMER} 完全充电之前发生，则放电至 ITIMER 过期阈值所需的时间更短，因此提供比预期更短的消隐间隔。
4. 在低压应用中，TI 建议在 ITIMER 引脚和 C_{ITIMER} 之间添加一个 $30k\Omega$ 电阻器，以提高对电源噪声或波动的抗扰度。

器件因断路器故障而关断后，会保持闭锁状态（TPS259814L 型号）或在固定的延迟时间后自动重启（TPS259814A 型号）。

7.3.3.3 启动期间的工作电流限制

TPS259814x 器件通过主动限制电流来应对启动期间的输出过流情况。当负载电流超过 I_{LM} 引脚电阻器 (R_{ILM}) 设置的过流阈值 (I_{LIM}) 但仍低于短路阈值 ($2 \times I_{LIM}$) 时，限流回路开始调节 FET，主动限制电流以设置过流阈值 (I_{LIM})。可使用 [方程式 7](#) 来计算所需过流阈值对应的 R_{ILM} 值。

$$R_{ILM} (\Omega) = \frac{6585}{I_{LIM} (A)} \quad (7)$$

备注

1. 使 ILM 引脚保持开路状态会将电流限制设置为零，并导致器件进入电流限制或在输出端以最轻的负载执行快速跳变。
2. 电流限制电路采用折返机制。折返区域的电流限制阈值 ($0V < V_{OUT} < V_{FB}$) 低于目标稳态过流阈值 (I_{LIM})。

在主动电流限制期间，输出电压下降，导致 FET 上的器件功率耗散增加。如果器件内部温度 (T_J) 超过热关断阈值 (TSD)，则会关断 FET。器件因 TSD 故障而关断后，会保持闭锁状态 (TPS25981xL 型号) 或在固定的延迟后自动重启 (TPS25981xA 型号)。有关器件响应过热工况的详细信息，请参阅 [过热保护 \(OTP\)](#)。

7.3.3.4 短路保护

在输出短路事件期间，流过器件的电流会迅速增大。当检测到严重过流情况时，该器件会触发快速跳变响应，以将电流限制在安全水平。内部快速跳变比较器采用可扩展阈值 (I_{SC})，该阈值等于 $2 \times I_{LIM}$ 。这使用户能够调整快速跳变阈值，而不是使用固定阈值，该值可能太高以至于不适用于某些低电流系统。该器件还采用固定快速跳变阈值 (I_{FT})，可在稳态期间提供快速短路保护。固定快速跳变阈值高于建议的最大用户可调节可扩展快速跳变阈值。当电流超过 I_{SC} 或 I_{FT} ，会在 t_{FT} 内将 FET 完全关断。此后，器件会尝试在短的抗尖峰脉冲间隔 ($30 \mu s$) 后以限流方式 (而不是 $dVdt$ 受限方式) 重新开启 FET。这确保 FET 能够在瞬态过流事件后快速恢复，并更大限度地减少输出电压下降。但是，如果故障仍然存在，该器件将保持电流限制状态，从而导致结温升高并最终进入热关断状态。有关器件响应过热工况的详细信息，请参阅 [过热保护 \(OTP\)](#)。

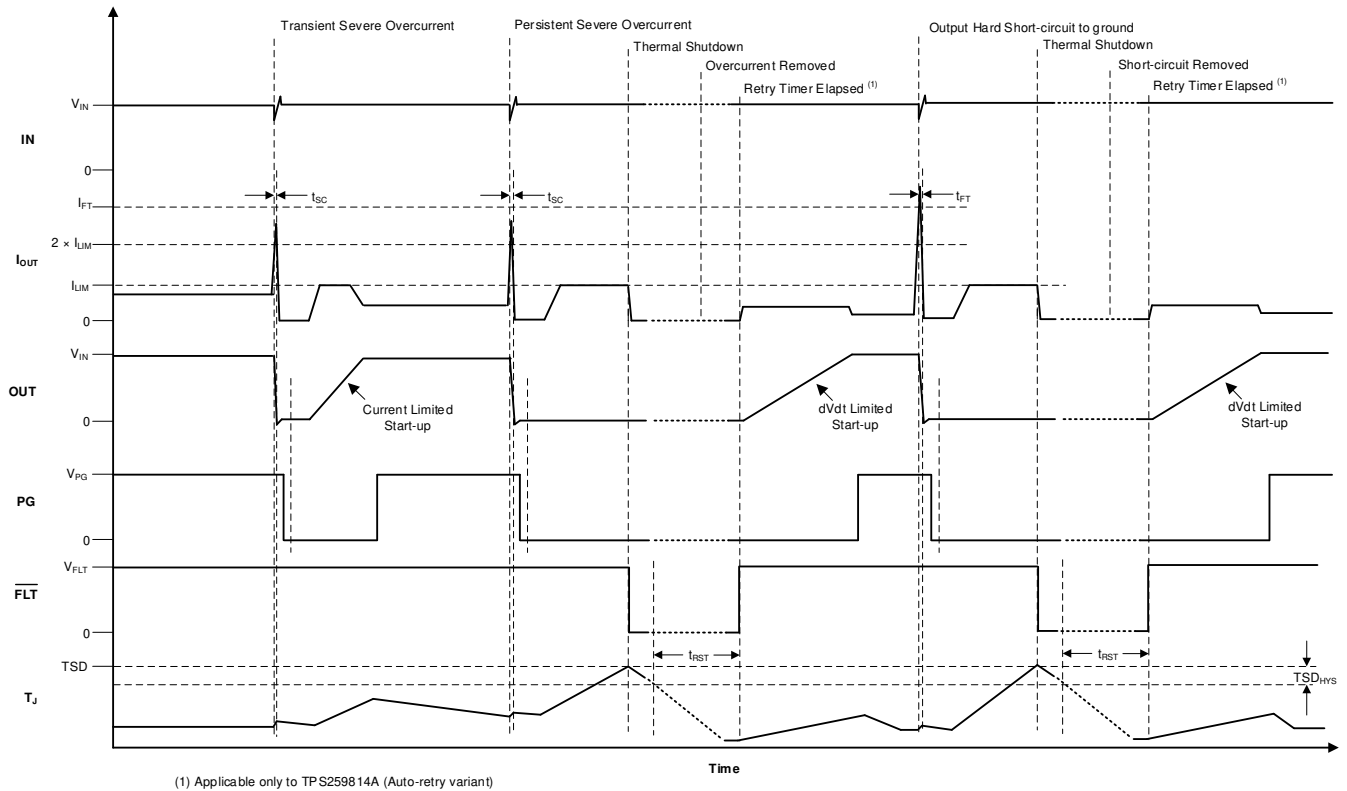


图 7-5. TPS25981xx 短路响应

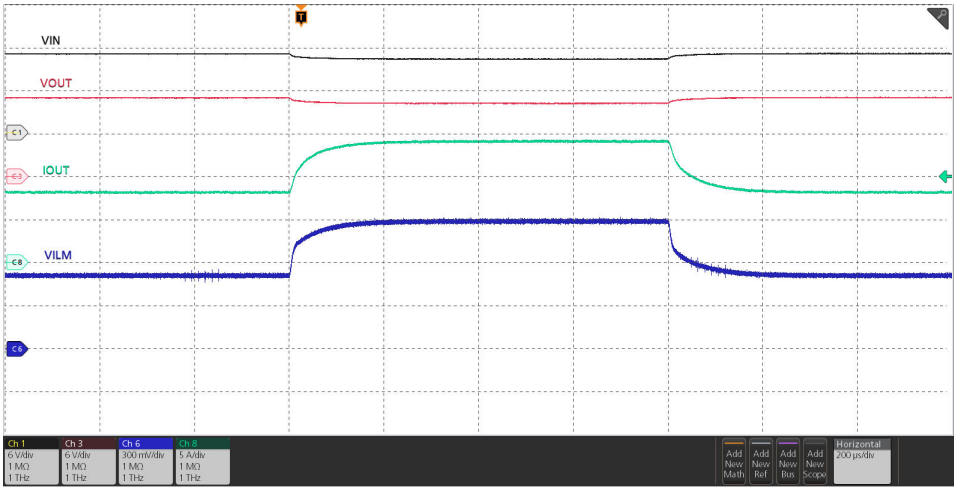
7.3.4 模拟负载电流监视器

该器件通过在 ILM 引脚上提供与流过 FET 的电流成比例的模拟电流检测输出，使系统能够精确监测输出负载电流。用户可以检测 R_{ILM} 两端的电压 (V_{ILM}) 来获得输出负载电流的测量值。

$$I_{LOAD}(A) = \frac{V_{ILM}(\mu V)}{G_{IMON}(\mu A/A) \times R_{ILM}(\Omega)}$$

(8)

下面的波形展示了 ILM 信号对输出端负载阶跃的响应。



V_{IN} = 12V，R_{ILM} = 649 Ω，I_{OUT} 在 8A 和 14A 之间动态变化

图 7-6. 模拟负载电流监测器响应

备注

ILM 引脚对容性负载敏感。需要精心设计和布局，以确保 ILM 引脚上的寄生容性负载小于 50pF，从而确保稳定运行。

7.3.5 过热保护(OTP)

该器件会始终监测内部芯片温度 (T_J)，并在温度超过安全工作水平 (TSD) 时立即关断器件，从而保护器件免受损坏。在芯片充分冷却之前，即结温度降至 (TSD - TSD_{HYS}) 以下之前，器件会重新导通。

当 TPS25981xL (闭锁型号) 检测到热过载时，它会关断并保持闭锁状态，直到器件下电上电或重新使能。当 TPS25981xA (自动重试型号) 检测到热过载时，它会保持关断状态，直到它冷却至 TSD_{HYS}。此后，该器件会保持关断状态并额外延迟 t_{RST}，此后如果它仍处于使能状态，则会自动重试导通。

表 7-1. 热关断

器件	进入 TSD	退出 TSD
TPS25981xL (闭锁)	T _J ≥ TSD	T _J < TSD - TSD _{HYS} V _{IN} 下电上电至 0V 然后高于 V _{UVP(R)} ，或者 EN/UVLO 切换至低于 V _{SD(F)}
TPS25981xA (自动重试)	T _J ≥ TSD	T _J < TSD - TSD _{HYS} V _{IN} 下电上电至 0V 然后高于 V _{UVP(R)} ，或者 EN/UVLO 切换至低于 V _{SD(F)} 或 t _{RST} 计时器到时间

7.3.6 故障响应和指示 ($\overline{FLT}$)

下表汇总了器件如何应对各种故障情况。此外，还提供了一个低电平有效的外部故障指示 ($\overline{FLT}$) 引脚。

表 7-2. 故障汇总

事件	保护响应	内部锁存故障	$\overline{FLT}$ 引脚状态	$\overline{FLT}$ 置为有效延迟
过热	关断	Y	L	
欠压锁定 (UVP 或 UVLO)	关断	N	H	
输入过压	关断	N	H	
瞬态过流 ($I_{LIM} < I_{OUT} < 2 \times I_{LIM}$)	无	N	N	
持续过流	断路器	Y	L	t_{TIMER}
输出短路至 GND	断路器后跟电流限制	N	H	
ILM 引脚开路 (在稳态期间)	关断	N	L	t_{TIMER}
ILM 引脚短接至 GND	关断	Y	L	t_{TIMER}

可以通过对器件进行下电上电 (将 V_{IN} 拉至 0V) 或通过将 EN/UVLO 引脚电压拉至 V_{SD} 以下来清除内部锁存的故障。这还会释放 $\overline{FLT}$ 引脚，并为 TPS25981xA (自动重试) 型号复位 t_{RST} 计时器。

在闭锁故障期间，将 EN/UVLO 拉至低于 UVLO 阈值对器件没有影响。这对于 TPS25981xL (闭锁) 和 TPS25981xA (自动重试) 型号都是如此。

对于 TPS25981xA (自动重试) 型号，在故障后 t_{RST} 计时器到期时，器件会自动重新启动，并且 $\overline{FLT}$ 引脚会取消置位。

7.3.7 电源正常状态指示 (PG)

TPS259814x 提供一个高电平有效数字输出 (PG)，该输出用作电源正常指示信号，当器件处于稳定状态并准备好供电时，该输出被置为高电平有效。PG 为漏极开路引脚，必须上拉至外部电源。

上电后，PG 最初被拉至低电平。该器件启动一个浪涌序列，在该序列中，以受控方式导通 FET。当 FET 栅极电压达到完全过驱时 (指示浪涌序列已完成)，PG 在抗尖峰脉冲时间 (t_{PGA}) 后被置为有效。

如果在任何时候 FET 关断，则 PG 会置为无效。PG 置为无效抗尖峰脉冲时间为 t_{PGD} 。

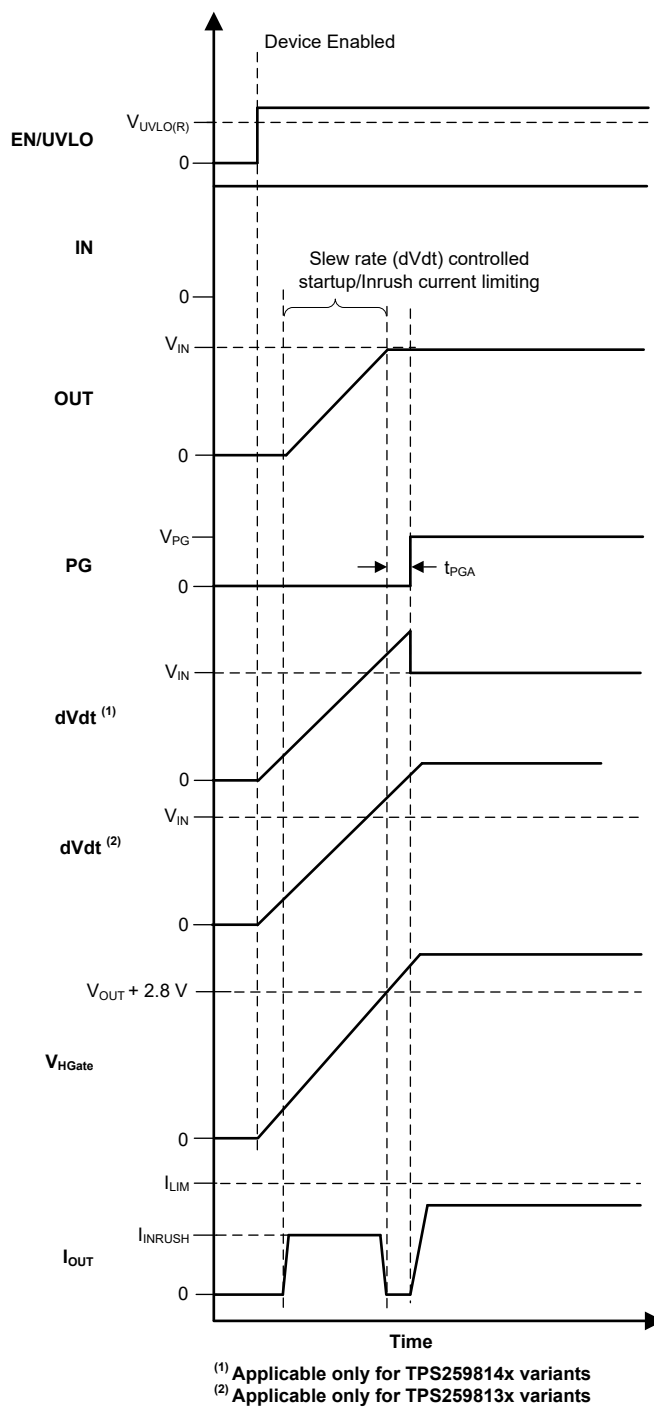


图 7-7. TPS25981xx PG 时序图

表 7-3. TPS25981xx PG 指示摘要

事件	保护响应	PG 引脚	PG 延迟
欠压锁定 (UVP 或 UVLO)	关断	L	
过压 (OVLO)	关断	L	t_{PGD}
稳定状态	不适用	H	t_{PGA}
瞬态过流	不适用	H	
持续过载	断路器	L	$t_{TIMER} + t_{PGD}$
输出短路至 GND	快速跳变后进行限流	L	t_{PGD}
ILM 引脚开路	关断	L	$t_{TIMER} + t_{PGD}$
ILM 引脚短接至 GND	关断	L	t_{PGD}
过热	关断	L	t_{PGD}

当器件未通电时，PG 引脚应保持低电平。不过，在这种情况下，没有有源下拉来将该引脚一直驱动至 0V。如果 PG 引脚被上拉至即使器件未通电也存在的独立电源，则此引脚上可能会出现一个小电压，具体取决于引脚灌电流，这是上拉电源电压和电阻的函数。尽可能减小灌电流，以使该引脚电压保持在足够低的水平，使得在此情况下不会被相关的外部电路检测为逻辑高电平。

7.3.8 快速输出放电 (QOD)

TPS25981xx 具有集成输出放电功能，有助于快速去除大输出电容器上剩余的电荷，并避免总线在某个未定义的电平下悬空。当 EN/UVLO 保持低电平 ($V_{EN} < V_{UVLO(F)}$) 时，OUT 引脚上的内部 QOD 下拉 FET 将被激活。输出放电功能会导致器件内部功率耗散过多，从而导致结温升高。如果结温 (T_J) 超过热关断阈值 (TSD)，则会禁用输出放电，以避免器件长期降级。

7.3.9 反向电流阻断 FET 驱动器

TPS259813x 提供了驱动外部 N-FET 的选项，用于实现反向电流阻断功能。N-FET 以共源极配置与电子保险丝串联，如 图 7-8 所示。阻断 FET 的栅极由电子保险丝的 DVDT 引脚控制。当电子保险丝导通并在稳态下运行时，DVDT 被驱动为高电平，从而使外部 FET 完全导通，以提供从输入到输出的低阻抗电源路径。当电子保险丝在任何条件下关断时，DVDT 引脚会被拉低，阻断 FET 会关断。这可确保在关断状态下没有从输出到输入的电流路径。

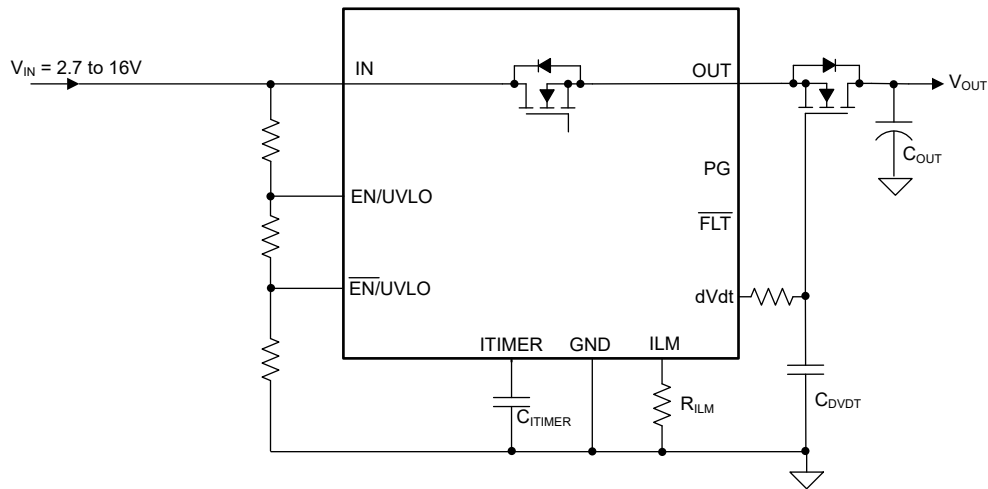


图 7-8. 使用外部 FET 实现反向电流阻断

7.4 器件功能模式

该器件有一种运行模式，适用于在 [建议运行条件](#) 下运行的情况。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TPS25981xx 是一款 2.7V 至 16V、10A 电子保险丝，通常用于电源轨保护应用。该器件的工作电压范围为 2.7V 至 16V，具有可调节过压和欠压保护功能。该器件能够控制浪涌电流。该器件可以用于各种系统，例如服务器主板/附加卡/显卡、光模块、企业交换机/路由器、工业 PC、UHDTV 等。可以使用后续小节中介绍的设计过程，根据应用要求选择支持的元件值。此外，Web 产品文件夹中还提供电子表格设计工具 ([TPS25981xx 设计计算器](#))。

8.1.1 单器件，自控型

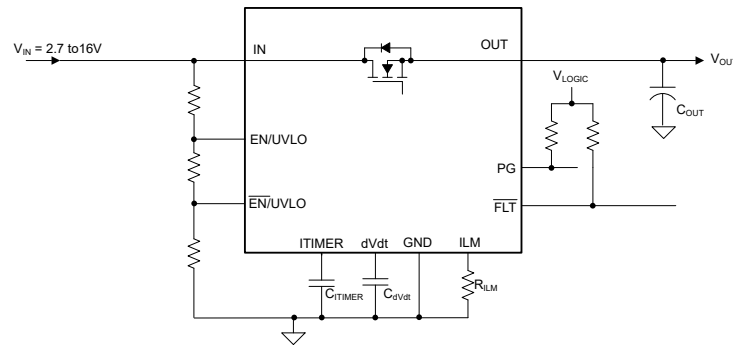


图 8-1. 单器件，自控型

8.1.1.1 其他不同的情况

在主机 MCU 控制的系统中，可以通过主机 GPIO 来驱动 EN/UVLO 或 OVLO，以控制该器件。

ILM 引脚可以连接到 MCU ADC 输入，用于电流监控。

备注

TI 建议将 ILM 引脚上的寄生电容保持在 50pF 以下，以确保稳定运行。

8.1.2 并行运行

需要更高电流能力的应用可以使用两个 TPS25981xx 器件并联，如下方图 8-2 所示。在此配置中，第一个器件最初导通以提供浪涌电流限制。通过使用第一个器件的 PG 信号将其 EN/UVLO 引脚驱动为低电平，使第二个器件保持关断状态。浪涌序列完成后，第一个器件将其 PG 引脚置为高电平并导通第二个器件。第二个器件将其 PG 信号置为有效以指示何时完全导通，从而向系统指示并联组合已准备好提供完整的稳态电流。

进入稳态后，两个器件几乎平均分摊电流。电流中可能存在轻微偏移，具体取决于器件间 R_{ON} 的变化以及 PCB 布线电阻失配。

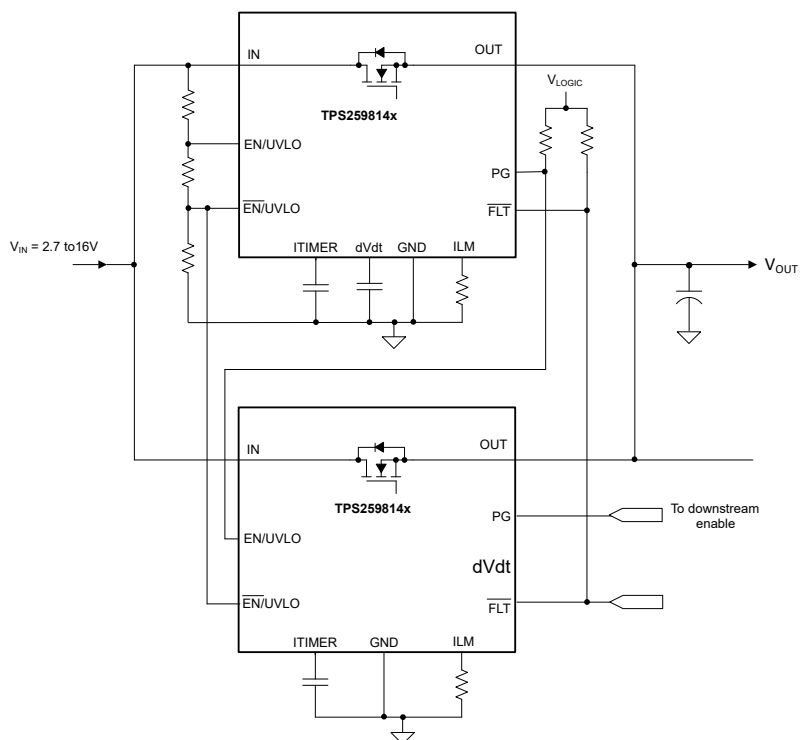


图 8-2. 两个 TPS259814x 器件并联以提供更高的稳态电流

以下波形展示了启动期间和稳态期间的并联配置行为。

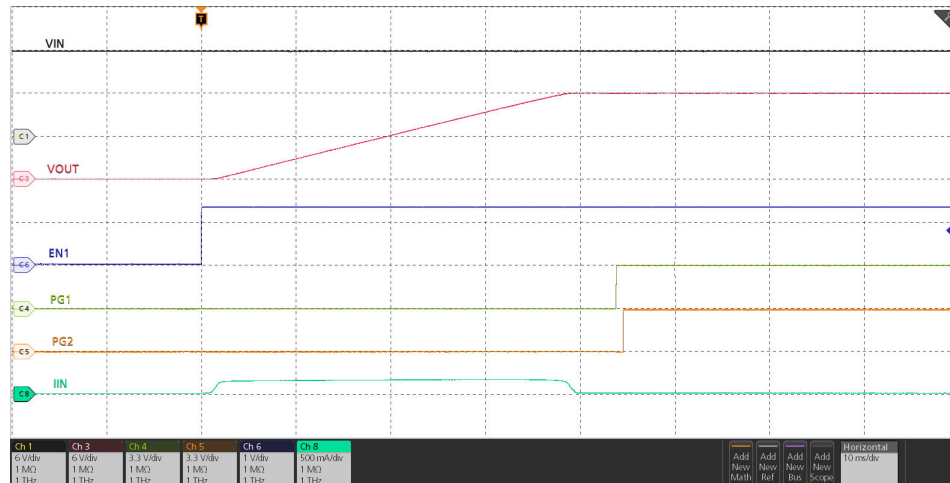


图 8-3. 启动期间的并联器件时序

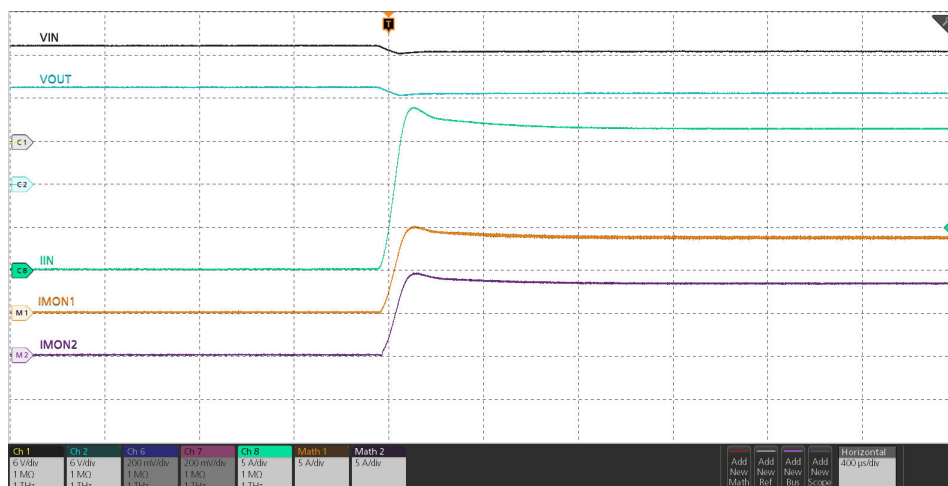


图 8-4. 稳态期间的并联器件负载电流

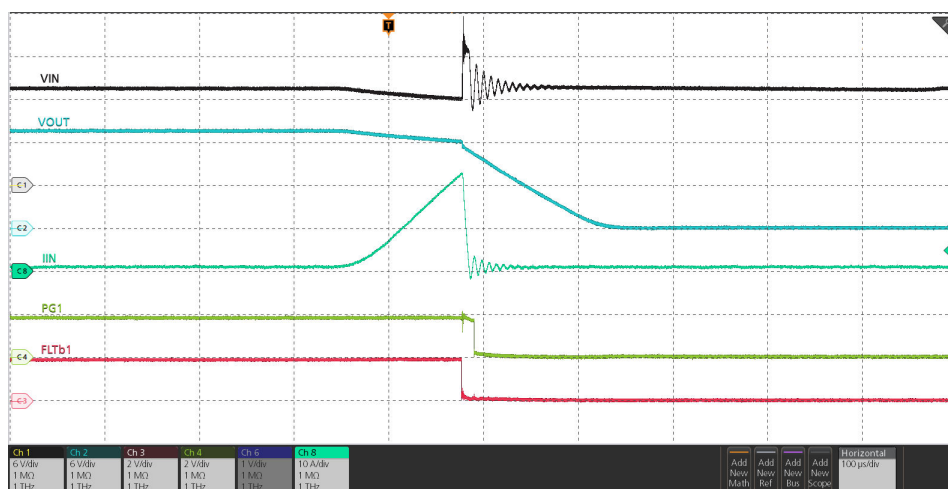


图 8-5. 并联器件过流响应

另一种提高电子保险丝在稳定状态下电流处理能力的方法是将一个 TPS25981xx 电子保险丝与一个 TPS22811x 负载开关并联，如 图 8-6 所示。

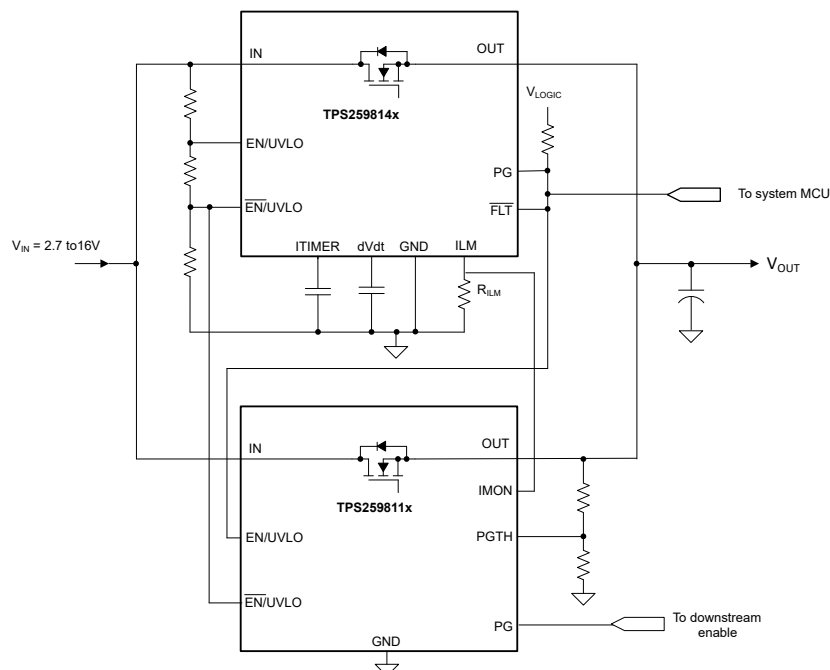


图 8-6. TPS259814x 和 TPS22811x 并联以提供更高的稳态电流

8.2 典型应用

TPS259814x 可用于光学模块电源轨保护。光学模块通常用于高带宽数据通信系统，如光学网络设备、企业或数据中心交换机和路由器。市场上有多种光学模块型号，它们在外形尺寸和数据速度支持 (Gbit/s) 方面有所不同。其中，常用型号双密度四通道小型可插拔 (QSFP-DD) 模块支持高达 400Gbit/s 的速度。除了热插拔事件期间的系统保护之外，光学模块的另一个关键要求是精确的电压调节。光学模块使用 3.3V 电源，需要将电压稳压在 $\pm 5\%$ 范围内，才能确保正常运行。

图 8-7 显示了此类系统的典型电源树。光学线路卡包含直流/直流转换器、保护器件 (电子保险丝) 和电源滤波器。DC-DC 转换器将 12V 降至 3.3V，并将 3.3V 电压轨维持在 $\pm 2\%$ 内。电源滤波网络使用 “LC” 元件来减少注入光学模块的高频噪声。电感器 “L” 的直流电阻导致约 1.5% 的压降，因此保护器件上的压降预算仅为 1.5% ($3.3V \times 1.5\% = 50mV$)。考虑到每个模块的最大负载电流为 5.5A，保护器件的最大导通电阻应小于 $9m\Omega$ 。TPS259814x 电子保险丝提供 $6m\Omega$ (典型值) 的低导通电阻，因此可以通过额外的余量满足目标规格，并简化了整个系统设计。

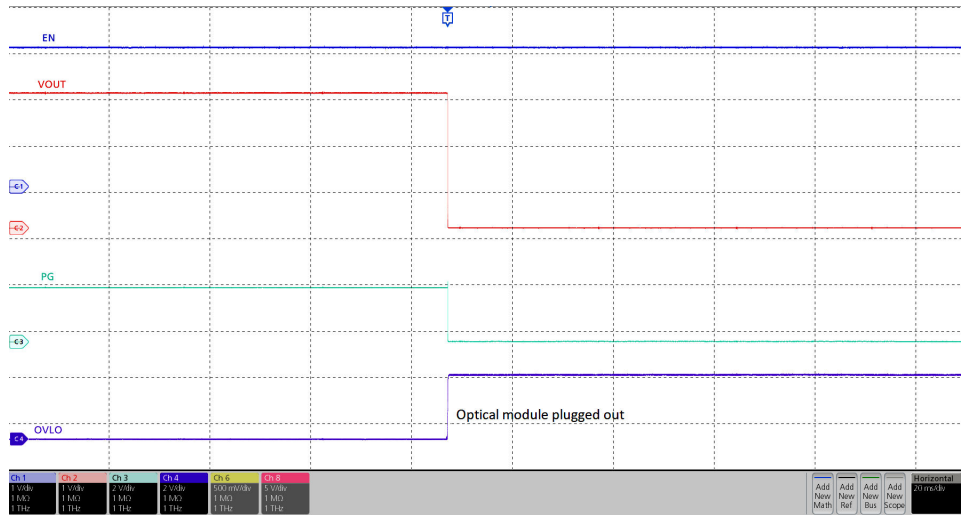
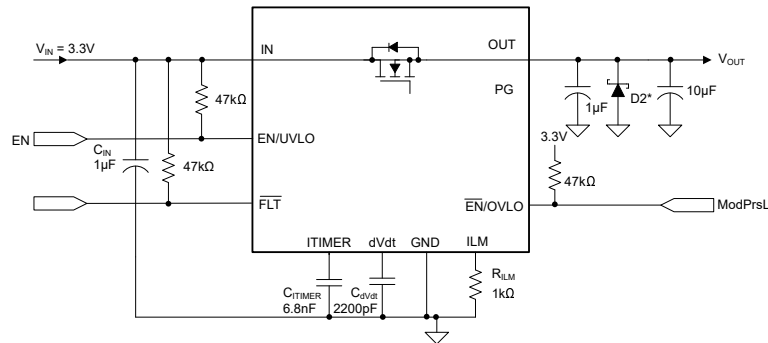


图 8-7. 典型光学线路卡的电源树方框图

如 图 8-7 所示，ModPrsL 信号用作线路卡和光学模块之间的握手信号。ModPrsL 始终被拉至模块内接地端。当该模块热插拔到主机“光学线路卡”连接器时，ModPrsL 信号拉低 OVLO 引脚，使 TPS259814x 电子保险丝能够为模块供电。这可确保仅当插入模块时才在端口上供电，而在没有模块时断开电源。



根据输入和输出电感进行瞬态保护所需的可选电路元件。有关详细信息，另请参阅 节 8.3.1。

图 8-8. 光学模块端口保护

8.2.1 设计要求

表 8-1. 设计参数

参数	值
输入电源电压 (V_{IN})	3.3V
路径中的最大压降	$\pm 5\%$
最大持续电流	5.5A
负载瞬态消隐间隔 (t_{TIMER})	5ms
输出电容 (C_{OUT})	10 μ F
输出上升时间 (T_R)	2.2ms
过流阈值 (I_{LIM})	6.5A
故障响应	自动重试

8.2.2 详细设计过程

8.2.2.1 器件选择

由于应用在发生故障后需要重试响应，因此在参阅[器件比较表](#)后选择了 TPS259814A 型号。

8.2.2.2 设置输出电压上升时间 (t_R)

为了实现成功的设计，器件的结温在动态（启动）和稳态条件下都应保持在绝对最大额定值以下。动态功率应力通常比静态应力大一个数量级，因此务必确定系统电容所需的正确启动时间和浪涌电流限制，以避免启动期间发生热关断。

实现所需输出上升时间所需的转换率 (SR) 的计算公式如下：

$$SR \left(\frac{V}{ms} \right) = \frac{V_{IN}(V)}{t_R(ms)} = \frac{3.3V}{2.2ms} = 1.5 \frac{V}{ms} \quad (9)$$

实现此压摆率所需的 C_{dVdt} 可通过以下公式计算：

$$C_{dVdt}(pF) = \frac{3300}{SR \left(\frac{V}{ms} \right)} = \frac{3300}{1.5 \frac{V}{ms}} = 2200pF \quad (10)$$

选择最接近的标准电容值 2200pF。

对于此压摆率，可以使用以下公式计算浪涌电流：

$$I_{INRUSH}(mA) = C_{OUT}(\mu F) \times SR \left(\frac{V}{ms} \right) = 10 \mu F \times 1.5 \frac{V}{ms} = 15mA \quad (11)$$

浪涌期间器件内部平均功耗的计算公式为：

$$PD_{INRUSH}(mW) = 0.5 \times V_{IN}(V) \times I_{INRUSH}(mA) = 0.5 \times 3.3V \times 15mA = 25mW \quad (12)$$

对于给定的功率损耗，器件的热关断时间必须大于斜升时间 t_R ，才能避免启动视频。图 8-9 显示了热关断限制，对于 0.025W 功率，关断时间超过 10s，与 $t_R = 2.2ms$ 相比，可谓非常大。因此，使用 2.2ms 作为此应用的启动时间是安全的。

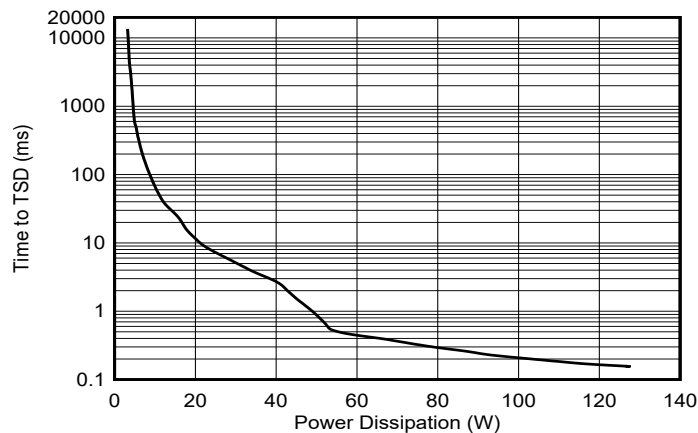


图 8-9. 浪涌期间的热关断图

8.2.2.3 设置过流阈值 (I_{LIM})

过流保护（断路器）阈值可以使用 R_{ILM} 电阻器进行设置，其值可通过以下公式计算：

$$R_{ILM}(\Omega) = \frac{6585}{I_{LIM}(A)} = \frac{6585}{6.5A} = 1013\Omega \quad (13)$$

选择最接近的 1% 标准电阻值 1kΩ。

8.2.2.4 设置过流消隐时间间隔 (t_{ITIMER})

过流消隐计时器间隔可使用 C_{ITIMER} 电容器进行设置，其值计算如下：

$$C_{ITIMER}(nF) = \frac{t_{ITIMER}(ms) \times I_{ITIMER}(\mu A)}{\Delta V_{ITIMER}(V)} = \frac{5ms \times 2\mu A}{1.51V} = 6.62nF \quad (14)$$

选择最接近的标准电容值 6.8nF。

8.2.2.5 压降

表 8-2 展示了不同功率等级的 QSFP 模块中电子保险丝导致的电源路径压降 (%)。

表 8-2. QSFP 模块电源轨上 TPS25981 的压降

功率等级	每个模块的最大功耗 (W)	最大负载电流 (A)	典型压降 (%)
1	1.5	0.454	0.082
2	3.5	1.06	0.192
3	7	2.12	0.385
4	8	2.42	0.440
5	10	3.03	0.551
6	12	3.63	0.660
7	14	4.24	0.771
8	18	5.45	0.991

8.2.3 应用曲线

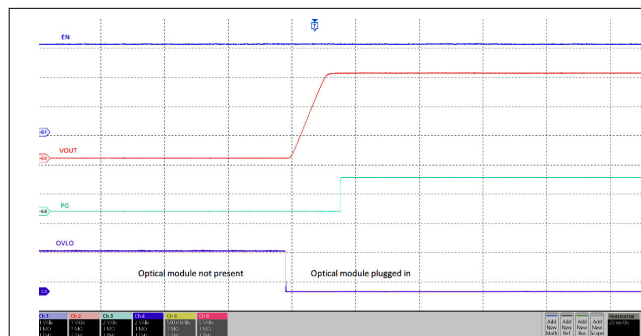


图 8-10. 插入光学模块时的输出电压曲线

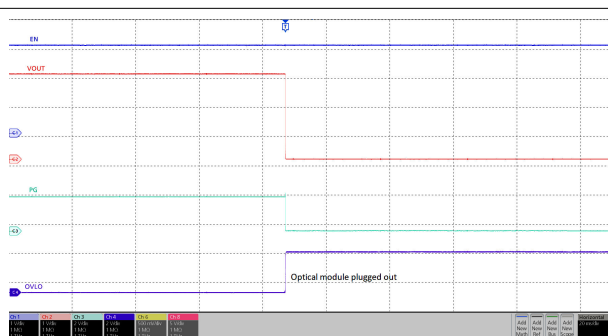


图 8-11. 拔出光学模块时的输出电压曲线

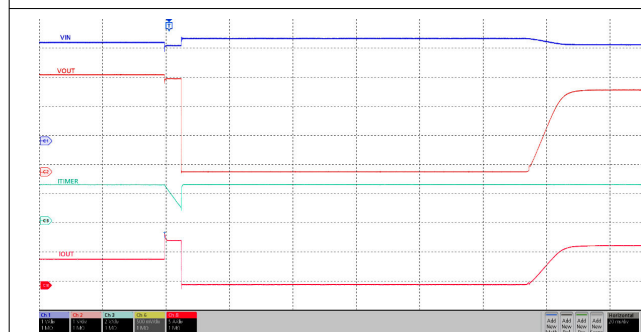


图 8-12. 具有 5ms 瞬态过流消隐间隔的断路器；器件在电流限制模式下重新启动

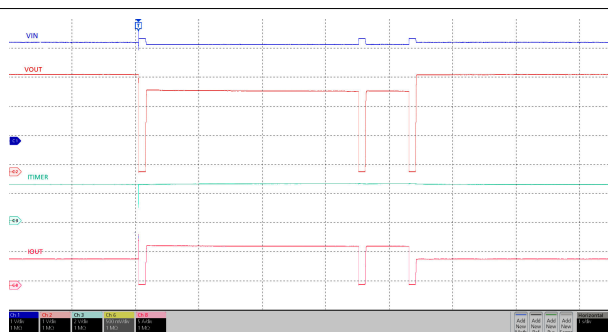


图 8-13. 过载响应和恢复

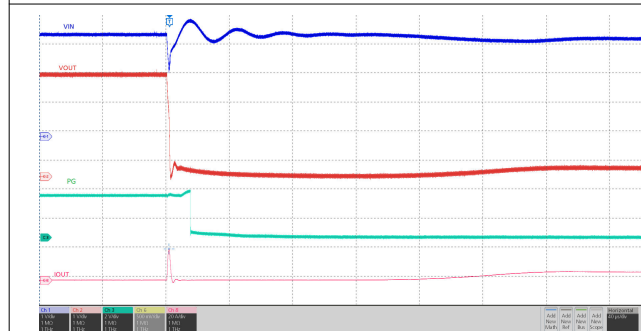


图 8-14. 导通时输出硬短路

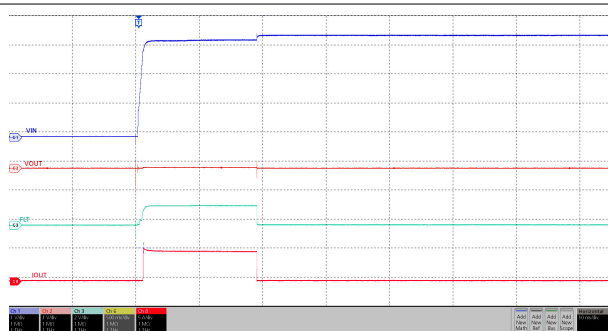


图 8-15. 通过输出短路上电

8.3 电源相关建议

TPS25981xx 器件专用于 $2.7V \leq V_{IN} \leq 16V$ 的电源电压范围。如果输入电源距离器件超过几英寸，TI 建议使用高于 $0.1 \mu F$ 的输入陶瓷旁路电容器。电源的额定值必须高于设定的电流限制，以避免在过流和短路情况下出现降压。

8.3.1 瞬态保护

在短路和过载电流限制的情况下，当器件中断时，电流会出现两种情况。首先，输入电感会在输入端产生正电压尖峰。之后，输出电感会在输出端产生负电压峰值。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决此问题，此类瞬变可能会超过器件的绝对最大额定值。解决瞬变的典型方法包括：

- 更大限度减少进出器件的引线长度和电感。
- 使用较大的 PCB GND 平面。

- 在 OUT 引脚和接地端之间连接一个肖特基二极管来吸收负尖峰。
- 在非常靠近器件的 OUT 引脚上连接一个大于 $1\mu\text{F}$ 的低 ESR 电容器。
- 使用低值陶瓷电容器 $C_{\text{IN}} = 1\mu\text{F}$ 来吸收能量并抑制瞬变。电容器电压额定值必须至少为输入电源电压的两倍，才能承受电感振铃期间的正电压偏移。

可以使用 [方程式 15](#) 来估算输入电容的近似值：

$$V_{\text{SPIKE(Absolute)}} = V_{\text{IN}} + I_{\text{LOAD}} \times \sqrt{\frac{L_{\text{IN}}}{C_{\text{IN}}}} \quad (15)$$

其中

- V_{IN} 是标称电源电压。
- I_{LOAD} 是负载电流。
- L_{IN} 等于在源极中观察到的有效电感。
- C_{IN} 是输入端存在的电容。
- 某些应用可能需要添加瞬态电压抑制器 (TVS)，以防止瞬变超过器件的绝对最大额定值。在某些情况下，即使瞬变的最大幅度低于器件的绝对最大额定值，TVS 也有助于吸收过多的能量转储，并防止其在 IC 的输入电源引脚上产生非常快速的瞬变电压，这种电压可能会耦合到内部控制电路并导致意外行为。

图 8-16 展示了具有可选保护元件的电路实施方案。

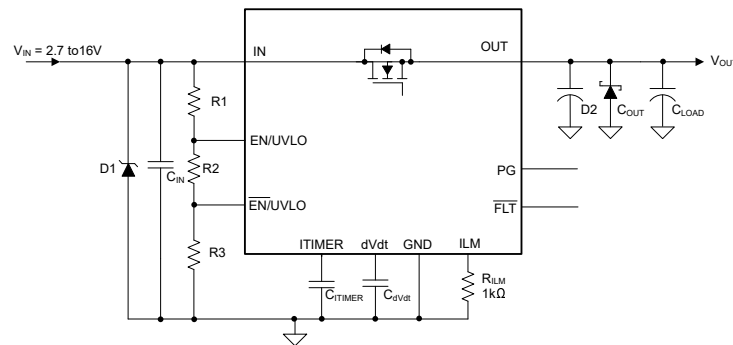


图 8-16. 带有可选保护元件的电路实现

8.3.2 输出短路测量

获得可重复和相似的短路测试结果较困难。以下因素会导致结果的变化：

- 源旁路
- 输入引线
- 电路布局
- 组件选择
- 输出短路方法
- 短路的相对位置
- 仪表

实际的短路呈现出一定程度的随机性，因为它在微观上会弹跳和形成电弧。确保使用适当的配置和方法来获得真实的结果。不要期望看到与本数据表中的波形完全相同的波形，因为每个设置都不同。

8.4 布局

8.4.1 布局指南

- 对于所有应用，TI 建议在 IN 引脚和 GND 引脚之间使用 $0.1\mu\text{F}$ 或更大的陶瓷去耦电容器。
- 去耦电容器的最佳放置位置是紧靠器件的 IN 引脚和 GND 引脚的位置。请注意，应尽可能缩减由旁路电容连线、IN 引脚和 IC 的 GND 引脚组成的环路面积。

- 高载流电源路径连接必须尽可能短，并且其大小必须能够承载至少两倍的满载电流。
- 必须在 IC 的引脚处将 **GND** 引脚连接至 **PCB** 接地平面，且迹线尽可能短。**PCB** 接地必须是电路板上一个铜层或铜岛。**TI** 建议为电子保险丝留出一个单独的接地平面岛。该平面不承载任何高电流，并用作电子保险丝的所有关键模拟信号的静态接地基准。必须使用星型连接将器件接地平面连接至系统电源接地平面。
- **IN** 和 **OUT** 引脚用于散热。使用散热过孔尽可能连接到 **PCB** 顶层和底层上的铜区域。器件下方的过孔还有助于更大限度地减小 **IN** 和 **OUT** 焊盘上的电压梯度，并均匀地分配流经器件的电流，这对于实现出色的导通电阻和电流检测精度至关重要。
- 将以下支持元件放置在靠近连接引脚的位置：
 - R_{ILM}
 - C_{dVdT}
 - C_{ITIMER}
 - 用于 **EN/UVLO** 引脚和 $\overline{\text{EN/OVLO}}$ 引脚的电阻器
- 采用最短的走线将元件另一端连接至器件的 **GND** 引脚。为了减少对电流限制、过流消隐间隔和软启动时间的寄生效应，应使将 R_{ILM} 、 C_{ITIMER} 和 C_{dVdT} 元件连接该器件的布线尽可能短。**TI** 建议将 **ILM** 引脚上的寄生电容保持在 **50pF** 以下，以确保稳定运行。这些走线不得与电路板中的开关信号发生耦合。
- 由于 **ILM** 引脚上的偏置电流直接控制器件的过流保护行为，因此这些节点的 **PCB** 布线必须远离任何噪声（开关）信号。
- 必须将保护器件（如 **TVS**、缓冲器、电容器或二极管）放置在紧靠其要保护的器件的物理位置。必须使用短迹线为这些保护器件布线以减少电感。例如，**TI** 建议使用保护肖特基二极管来解决由于电感负载开关而导致的负瞬变。**TI** 还建议在 **OUT** 和 **GND** 之间添加一个 $1\mu\text{F}$ 或更大的陶瓷去耦电容器。这些元件必须放置在靠近 **OUT** 引脚的位置。请注意，应尽可能缩减由肖特基二极管、旁路电容连线、**OUT** 引脚和 IC 的 **GND** 引脚组成的环路面积。

8.4.2 布局示例

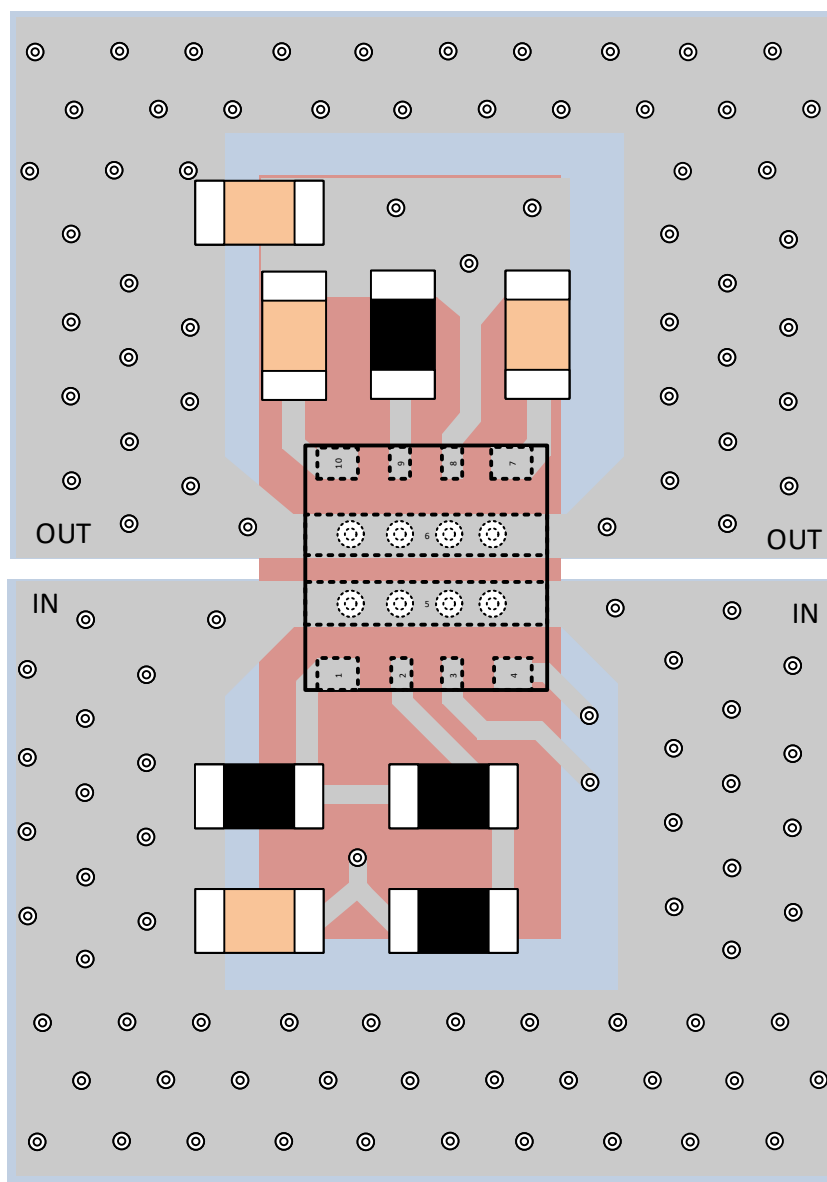
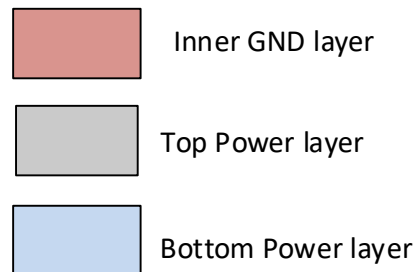


图 8-17. 布局示例

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI), [TPS25981EVM 电子保险丝评估板](#)
- 德州仪器 (TI), [TPS25981xx 设计计算器](#)

9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision C (May 2026) to Revision D (September 2026)	Page
• 将 UL 认证更改为 MET 列名认证.....	1
• 将 UL 2367 从认证更新为合规.....	1

Changes from Revision B (June 2023) to Revision C (May 2026)	Page
• 添加了 UL 2367 认证.....	1
• 将其他不同的情况从“单器件、自控”移至“其他变体”.....	29

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS259813ARPWR	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	34NH
TPS259813ARPWR.A	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	34NH
TPS259813LRPWR	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	34OH
TPS259813LRPWR.A	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	34OH
TPS259814ARPWR	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	2KWH
TPS259814ARPWR.A	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	2KWH
TPS259814LRPWR	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	2KXH
TPS259814LRPWR.A	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	2KXH
TPS259814LRPWRG4	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	2KXH
TPS259814LRPWRG4.A	Active	Production	VQFN-HR (RPW) 10	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	2KXH

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

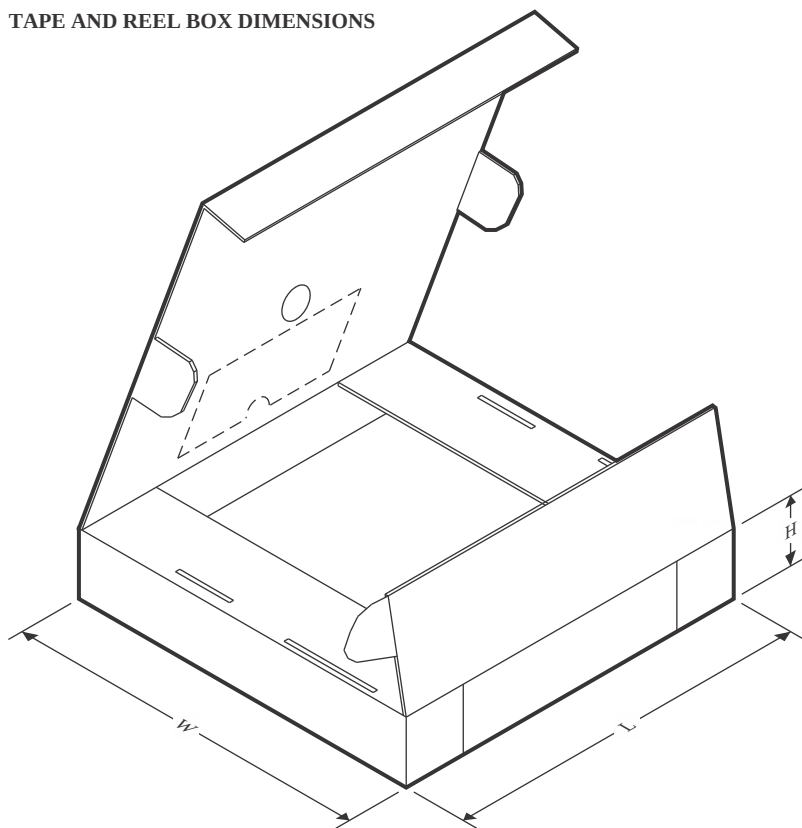
TAPE AND REEL INFORMATION



*All dimensions are nominal

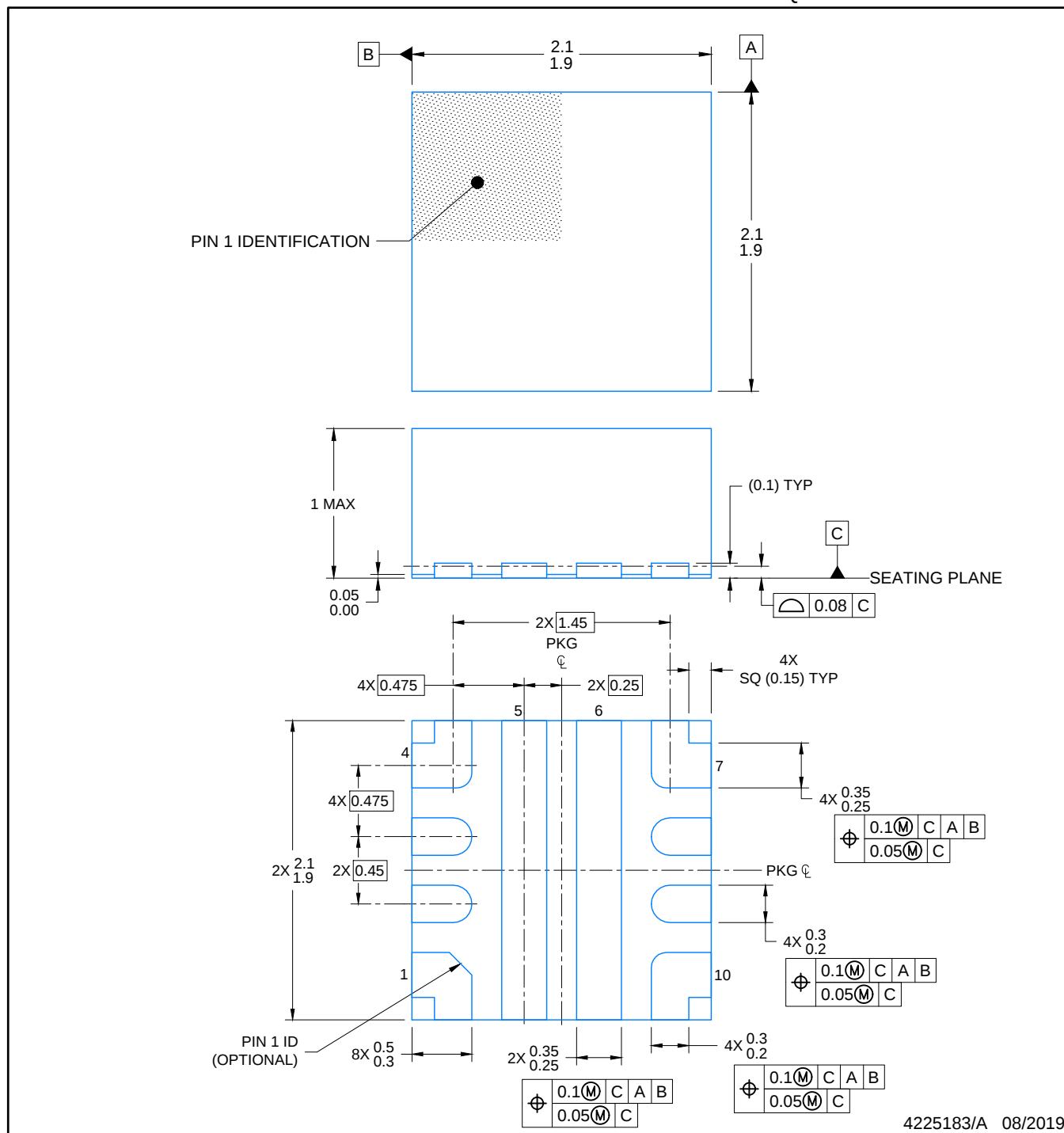
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS259813ARPWR	VQFN-HR	RPW	10	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS259813LRPWR	VQFN-HR	RPW	10	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS259814ARPWR	VQFN-HR	RPW	10	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS259814LRPWR	VQFN-HR	RPW	10	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2
TPS259814LRPWG4	VQFN-HR	RPW	10	3000	180.0	8.4	2.3	2.3	1.15	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



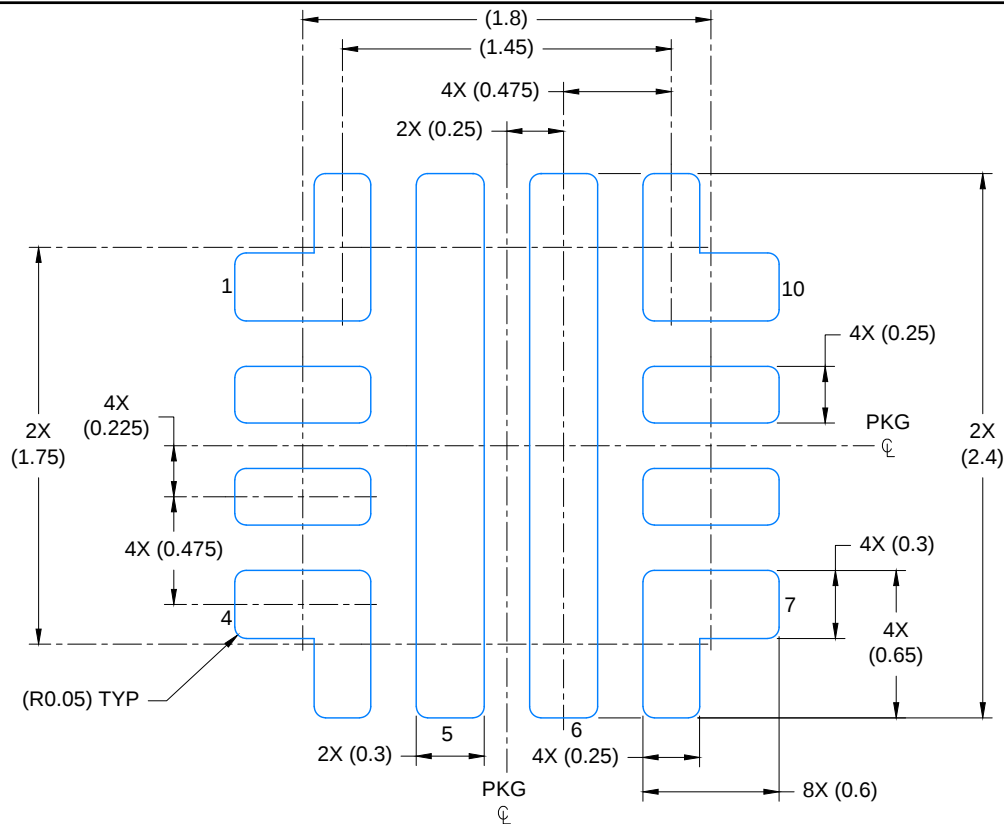
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS259813ARPWR	VQFN-HR	RPW	10	3000	210.0	185.0	35.0
TPS259813LRPWR	VQFN-HR	RPW	10	3000	210.0	185.0	35.0
TPS259814ARPWR	VQFN-HR	RPW	10	3000	210.0	185.0	35.0
TPS259814LRPWR	VQFN-HR	RPW	10	3000	210.0	185.0	35.0
TPS259814LRPWG4	VQFN-HR	RPW	10	3000	210.0	185.0	35.0



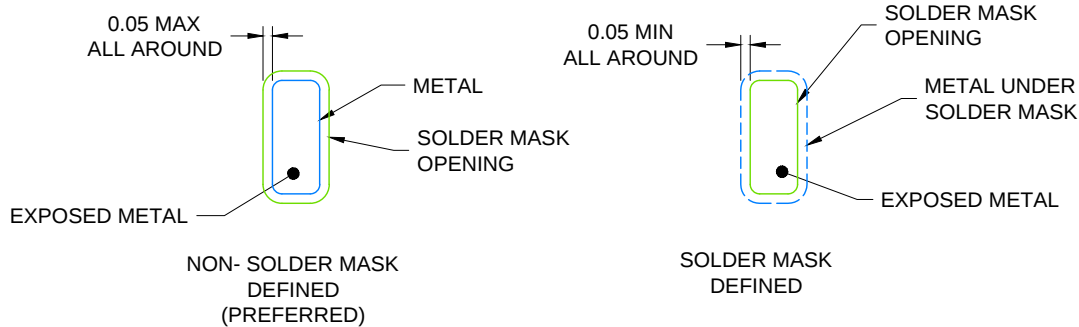
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE

SCALE: 30X



SOLDER MASK DETAILS

NOT TO SCALE

4225183/A 08/2019

NOTES: (continued)

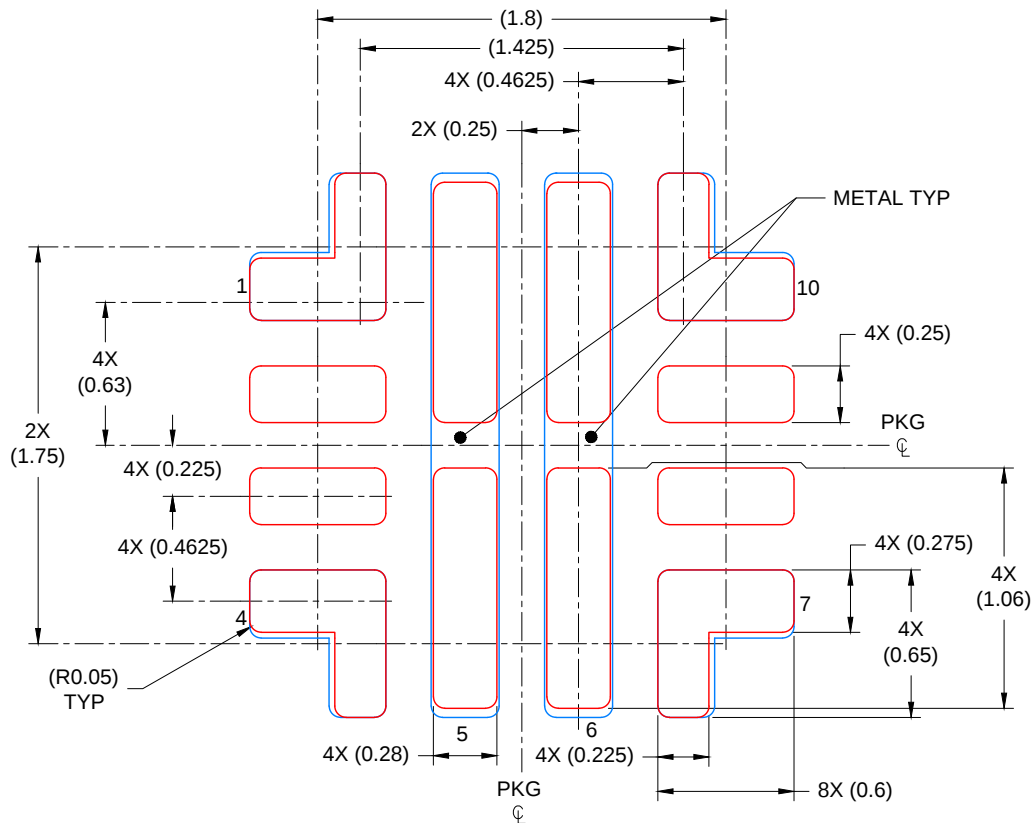
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

RPW0010A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.100 mm THICK STENCIL

PADS 1, 4, 7 & 10: 93%; PADS 5 & 6: 82%
SCALE: 30X

4225183/A 08/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月