

# TPS25982 2.7V 至 24V、2.7mΩ、15A 智能电子保险丝 - 集成热插拔保护，具备 1.5% 精度负载电流监测和可调瞬态故障管理功能

## 1 特性

- 宽输入电压范围：2.7V 至 24V
  - 绝对最大值为 30V
- 低导通电阻： $R_{ON} = 2.7m\Omega$  (典型值)
- 可调节电流限制阈值
  - 范围: 2A 至 15A
  - 精度： $\pm 8\%$  ( $I_{LIM} > 5A$  时的典型值)
- 断路器和限流器选项
- 可调节过流消隐计时器
  - 处理负载瞬态而不跳变
- 精确的电流监视器输出
  - $\pm 1.5\%$  ( $25^{\circ}C$  且  $I_{OUT} > 3A$  时的典型值)
- 用户可配置的故障响应
  - 闭锁或自动重试
  - 重试次数 (有限或无限)
  - 重试之间的延迟
- 强大的短路保护
  - 快速跳变响应时间  $< 400ns$  (典型值)
  - 经过 100 万次电源短路事件测试
  - 不受线路瞬变影响 - 无干扰性跳变
- 可调节的输出压摆率控制 (dVdt) 控制
- 可调节的欠压锁定
- 过压锁定 (固定 3.7V、7.6V、16.9V 和无 OVLO 选项)
- 集成式过热保护
- 电源正常状态指示
- 可调节负载检测和握手计时器
- UL 2367 认证
  - 文件编号 E339631
  - $R_{ILIM} \geq 182\Omega$
- 经 IEC 62368 CB 认证
- 小尺寸：4mm × 4mm QFN 封装

## 2 应用

- 热插拔
- 服务器待机电源轨、PCIe 转接卡、附加卡和风扇模块保护
- 路由器和开关光学模块保护
- 工业 PC
- 数字电视

## 3 说明

TPS25982 系列电子保险丝是采用小型封装的高度集成电路保护和电源管理解决方案。这些器件可在宽输入电压范围内工作。单个器件适用于需要最小  $I \cdot R$  压降的低压系统以及需要低功率耗散的高电压、高电流系统。它们能够有效地防止过载、短路、电压浪涌和过高的浪涌电流。

过压事件受内部截止电路限制，这些电路可通过多种器件选型来选择过压阈值。

提供了多个器件选项，您可以在过流条件响应、断路器或有源限流器之间进行选择。可以使用一个外部电阻器来设置过流限值和快速跳变 (短路) 阈值。这些器件通过区分瞬态事件和实际故障来智能地管理过流响应，从而允许系统在线路和负载瞬变期间不间断运行，而不会影响故障保护的稳健性。该器件可配置为在故障关断后保持闭锁或自动重试。可使用电容器来配置自动重试次数和重试延迟。这样可使远程系统能够自动从临时故障中恢复，同时确保电源不会因持续的故障而无限期地承受应力。

TPS25982 器件采用 4mm x 4mm 小型 QFN 封装。此类器件的额定工作结温范围为  $-15^{\circ}C$  至  $125^{\circ}C$ 。

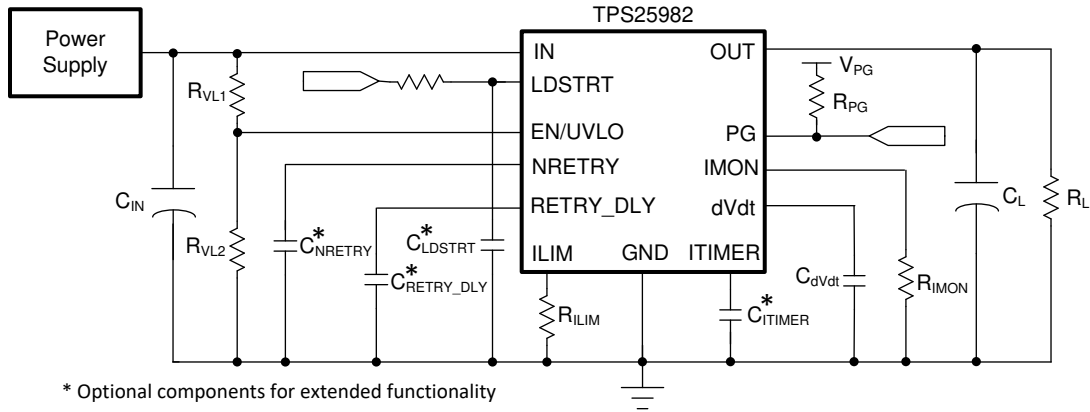
### 封装信息

器件型号	封装 <sup>(1)</sup>	封装尺寸 <sup>(2)</sup>
TPS25982	RGE ( QFN , 24 )	4.0mm × 4.0mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。





简化版原理图

## 内容

<b>1 特性</b> .....	<b>1</b>	<b>7.4 故障响应</b> .....	<b>30</b>
<b>2 应用</b> .....	<b>1</b>	<b>7.5 器件功能模式</b> .....	<b>32</b>
<b>3 说明</b> .....	<b>1</b>	<b>8 应用和实施</b> .....	<b>33</b>
<b>4 器件比较表</b> .....	<b>4</b>	<b>8.1 应用信息</b> .....	<b>33</b>
<b>5 引脚配置和功能</b> .....	<b>5</b>	<b>8.2 典型应用：在数据中心服务器中提供待机电源轨保护</b> .....	<b>33</b>
<b>6 规格</b> .....	<b>7</b>	<b>8.3 系统示例</b> .....	<b>39</b>
6.1 绝对最大额定值.....	<b>7</b>	<b>8.4 电源相关建议</b> .....	<b>42</b>
6.2 ESD 等级.....	<b>7</b>	<b>8.5 布局</b> .....	<b>43</b>
6.3 建议运行条件.....	<b>7</b>	<b>9 器件和文档支持</b> .....	<b>45</b>
6.4 热性能信息.....	<b>8</b>	9.1 文档支持.....	<b>45</b>
6.5 电气特性.....	<b>8</b>	9.2 接收文档更新通知.....	<b>45</b>
6.6 时序要求.....	<b>10</b>	9.3 支持资源.....	<b>45</b>
6.7 开关特性.....	<b>10</b>	9.4 商标.....	<b>45</b>
6.8 典型特性.....	<b>12</b>	9.5 静电放电警告.....	<b>45</b>
<b>7 详细说明</b> .....	<b>20</b>	9.6 术语表.....	<b>45</b>
7.1 概述.....	<b>20</b>	<b>10 修订历史记录</b> .....	<b>45</b>
7.2 功能方框图.....	<b>20</b>	<b>11 机械、封装和可订购信息</b> .....	<b>45</b>
7.3 特性说明.....	<b>21</b>		

## 4 器件比较表

器件型号	过压锁定阈值	过流响应
	典型值 (V)	
TPS259822LNRGE	3.7	有源电流限制器
TPS259823LNRGE	7.6	有源电流限制器
TPS259824LNRGE	16.9	有源电流限制器
TPS259827LNRGE	无 OVLO	有源电流限制器
TPS259822ONRGE	3.7	断路器
TPS259823ONRGE	7.6	断路器
TPS259824ONRGE	16.9	断路器
TPS259827ONRGE	无 OVLO	断路器

## 5 引脚配置和功能

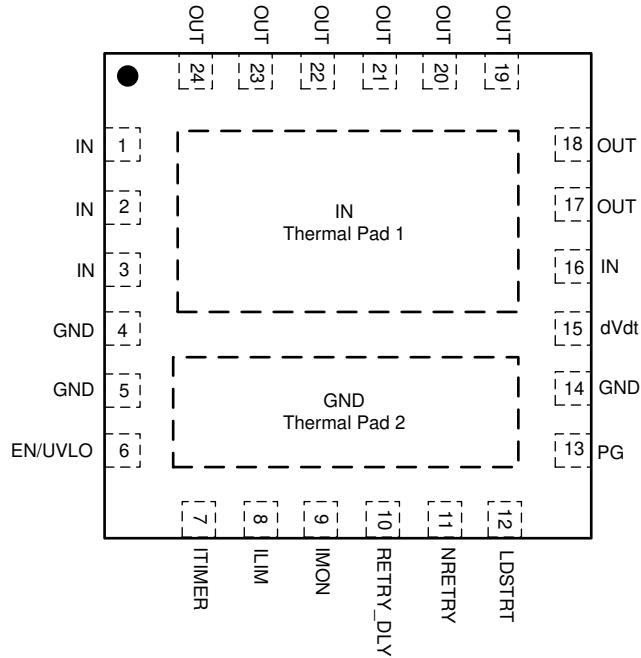


图 5-1. RGE 24 引脚 QFN 俯视图

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
OUT	17、18、19、20、21、22、23、24	电源	电源输出
IN	1、2、3、16、焊盘 1	热性能/功率	电源输入。外露焊盘必须均匀地焊接到输入电源平面，以提供适当的散热并保持流经器件的理想电流分布。
GND	4、5、14、焊盘 2	接地	连接到系统接地
EN/UVLO	6	模拟输入	器件的高电平有效使能端。该引脚上从输入电源到 GND 的电阻分压器可用于调节欠压锁定阈值。 <b>不保持悬空。</b>
ITIMER	7	模拟输出	该引脚与 GND 之间的电容器设置过流消隐间隔，在该间隔期间，在器件过流响应采取措施之前，输出电流可能暂时超过设定的电流限制（但低于快速跳变阈值）。将该引脚保持开路状态，以便对过流事件做出最快响应。有关更多详细信息，亦可参阅 <a href="#">ITIMER 功能模式汇总</a> 。
ILIM	8	模拟输出	该引脚与 GND 之间的外部电阻器可设置输出电流限制阈值和快速跳变阈值。 <b>不保持悬空。</b>
IMON	9	模拟输出	模拟负载电流监测器。该引脚提供与负载电流成比例的电流。通过在该引脚与 GND 之间连接适当的电阻器，可将该引脚转换为电压信号。
RETRY_DLY	10	模拟输出	该引脚与 GND 之间的电容器可设置从故障关断后到器件尝试自动重启之前所需的时间周期。将该引脚连接到 GND，以便在故障后执行闭锁操作（无自动重试）。另请参阅 <a href="#">故障响应</a> 部分，了解更多详细信息。
NRETRY	11	模拟输出	该引脚与 GND 之间的电容器可设置器件在因故障关断后尝试自动重启的次数。如果器件需要无限期重试，则将该引脚连接到 GND。另请参阅 <a href="#">故障响应</a> 部分，了解更多详细信息。
LDSTRT	12	模拟输入	负载检测/握手信号。该引脚与 GND 之间的电容器设定了一个时间段：在 PG 信号置为有效后，必须在此时间段内将该引脚拉低，器件才能保持导通。如果未使用负载检测/握手特性，则连接至 GND。另请参阅 <a href="#">负载检测/握手 (LDSTRT)</a> 部分，了解更多详细信息。 <b>不保持悬空。</b>

表 5-1. 引脚功能 (续)

引脚		类型	说明
名称	编号		
PG	13	数字输出	高电平有效电源正常指示。当 FET 完全增强且输出达到最大电压时，该引脚会被置为有效。它属于漏极开路输出，需要一个外部上拉电阻器来连接到外部电源。当 $V_{IN} < V_{UVP}$ 时，该引脚保持逻辑低电平。
dVdt	15	模拟输出	该引脚与 GND 之间的电容器可设置输出导通压摆率。将该引脚悬空以在启动期间获得最快的转换率。

## 6 规格

### 6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) <sup>(1)</sup>

参数		引脚	最小值	最大值	单位
V <sub>IN</sub>	最大输入电压范围	IN	-0.3	30	V
V <sub>OUT</sub>	最大输出电压范围	OUT	-0.8	最小值 (30V、V <sub>IN</sub> + 0.3)	V
V <sub>EN/UVLO</sub>	最大使能引脚电压范围	EN/UVLO	-0.3	7	V
V <sub>LDSTRT</sub>	最大 LDSTRT 引脚电压范围	LDSTRT		7	V
V <sub>dVdt</sub>	最大 dVdt 引脚电压范围	dVdt	内部受限制		V
V <sub>PG</sub>	最大 PG 引脚电压范围	PG	-0.3	7	V
V <sub>ITIMER</sub>	最大 ITIMER 引脚电压范围	ITIMER	内部受限制		V
V <sub>NRETRY</sub>	最大 NRETRY 引脚电压范围	NRETRY	内部受限制		V
V <sub>RETRY_DLY</sub>	最大 RETRY_DLY 引脚电压范围	RETRY_DLY	内部受限制		V
I <sub>MAX</sub>	最大持续开关电流	IN 至 OUT	内部受限制		A
T <sub>J</sub>	结温		内部受限制		°C
T <sub>LEAD</sub>	最高焊接温度			300	°C
T <sub>stg</sub>	贮存温度		-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

### 6.2 ESD 等级

			值	单位
V <sub>(ESD)</sub>	静电放电	人体放电模式 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 <sup>(1)</sup>	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 <sup>(2)</sup>	±1000	

(1) JEDEC 文档 JEP155 指出: 500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

### 6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		引脚	最小值	最大值	单位
V <sub>IN</sub>	输入电压范围	IN	2.7	24	V
V <sub>OUT</sub>	输出电压范围	OUT		V <sub>IN</sub> + 0.3	V
V <sub>EN/UVLO</sub>	使能引脚电压范围	EN/UVLO		6 <sup>(1)</sup>	V
V <sub>LDSTRT</sub>	LDSTRT 引脚电容器电压额定值	LDSTRT	4		V
V <sub>dVdT</sub>	dVdt 引脚电容器电压额定值	dVdt	V <sub>IN</sub> + 4		V
V <sub>PG</sub>	PG 引脚电压范围	PG		6 <sup>(2)</sup>	V
V <sub>ITIMER</sub>	ITIMER 引脚电容器电压额定值	ITIMER	4		V
V <sub>NRETRY</sub>	NRETRY 引脚电容器电压额定值	NRETRY	4		V
V <sub>RETRY_DLY</sub>	RETRY_DLY 引脚电容器电压额定值	RETRY_DLY	4		V
R <sub>ILIM</sub>	ILIM 引脚电阻器	ILIM	82	1650	Ω

### 6.3 建议运行条件 (续)

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		引脚	最小值	最大值	单位
$I_{MAX}$	持续开关电流	IN 至 OUT		15	A
$T_J$	结温		-15	125	°C

- 如果电源电压低于 6V, 可以直接将 EN 引脚上拉至 IN。如果电源电压高于 6V, 建议在 IN、EN 和 GND 之间使用适当的电阻分压器, 以确认 EN 引脚上的电压在规定限制范围内。
- 如果电源电压低于 6V, 可以通过电阻器将 PG 引脚上拉至 IN/OUT。如果电源电压高于 6V, 建议使用降压电源来确认 PG 引脚上的电压在规定限制范围内。

### 6.4 热性能信息

热指标 <sup>(1) (2)</sup>		TPS25982X	单位
		RGE (QFN)	
		24 引脚	
$R_{\theta JA}$	结至环境热阻	34.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	36.7	°C/W
$R_{\theta JB}$	结至电路板热阻	11.2	°C/W
$\Psi_{JT}$	结至顶部特征参数	3	°C/W
$\Psi_{JB}$	结至电路板特征参数	11.2	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	1.6	°C/W

- 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标应用手册](#)。
- 基于将器件安装在具有最小建议焊盘尺寸 (2 盎司铜) 和 3 x 2 过孔阵列的 JEDEC 4 层 PCB (2s2p) 上进行的仿真。

### 6.5 电气特性

(测试条件, 除非另有说明)  $-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$ ,  $V_{IN} = 12\text{V}$  (对于 TPS259824x/7x)、5V (对于 TPS259823x)、3.3V (对于 TPS259822x),  $V_{EN/UVLO} = 2\text{V}$ ,  $R_{LIM} = 1650\ \Omega$ ,  $C_{dVdT} = \text{开路}$ , OUT = 开路。所有电压均以 GND 为基准。

参数		测试条件	最小值	典型值	最大值	单位
<b>输入电源 (IN)</b>						
$V_{IN}$	输入电压范围		2.7		24	V
$I_Q$	IN 静态电流	$V_{EN} \geq V_{UVLO(R)}$		800	1200	$\mu\text{A}$
$I_{SD}$	IN 关断电流	$V_{SD} < V_{EN} < V_{UVLO}$		204	300	$\mu\text{A}$
		$V_{EN} < V_{SD}$		3.67	20	$\mu\text{A}$
$V_{UVP}$	IN 欠压保护阈值	$V_{IN}$ 上升	2.46	2.53	2.6	V
		$V_{IN}$ 下降	2.35	2.42	2.49	V
<b>过压保护 (IN)</b>						
$V_{OVP(R)}$	过压保护阈值	TPS259822x, $V_{IN}$ 上升	3.62	3.7	3.76	V
		TPS259823x, $V_{IN}$ 上升	7.39	7.6	7.76	V
		TPS259824x, $V_{IN}$ 上升	16.32	16.9	17.31	V
$V_{OVP(F)}$		TPS259822x, $V_{IN}$ 下降	3.52	3.6	3.66	V
		TPS259823x, $V_{IN}$ 下降	7.22	7.4	7.55	V
		TPS259824x, $V_{IN}$ 下降	15.80	16.4	16.81	V
<b>输出电流监测器 (IMON)</b>						
$G_{IMON}$	电流监测器增益 ( $I_{MON}:I_{OUT}$ )	$3\text{A} \leq I_{OUT} \leq \min(15\text{A}, I_{LIM})$ , $-40^{\circ}\text{C} \leq T_A \leq 75^{\circ}\text{C}$	238.6	246	253.4	$\mu\text{A}/\text{A}$
<b>输出电流限制 (ILIM)</b>						

## 6.5 电气特性 (续)

(测试条件, 除非另有说明) -  $40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$ ,  $V_{IN} = 12\text{V}$  (对于 TPS259824x/7x)、 $5\text{V}$  (对于 TPS259823x)、 $3.3\text{V}$  (对于 TPS259822x),  $V_{EN/UVLO} = 2\text{V}$ ,  $R_{ILIM} = 1650\ \Omega$ ,  $C_{dVdT}$  = 开路,  $OUT$  = 开路。所有电压均以 GND 为基准。

参数		测试条件	最小值	典型值	最大值	单位
$I_{LIM}$	$I_{OUT}$ 电流限制阈值	$R_{ILIM} = 773\ \Omega$ , $T_J = 25^{\circ}\text{C}$	1.76	2	2.17	A
		$R_{ILIM} = 773\ \Omega$ , $T_J = -40$ 至 $125^{\circ}\text{C}$	1.53	2	2.43	A
		$R_{ILIM} = 300\ \Omega$ , $T_J = 25^{\circ}\text{C}$	4.75	4.98	5.23	A
		$R_{ILIM} = 300\ \Omega$ , $T_J = -40$ 至 $125^{\circ}\text{C}$	4.36	4.98	5.66	A
		$R_{ILIM} = 182\ \Omega$ , $T_J = 25^{\circ}\text{C}$	7.77	8.13	8.54	A
		$R_{ILIM} = 182\ \Omega$ , $T_J = -40$ 至 $125^{\circ}\text{C}$	7.23	8.13	9.07	A
		$R_{ILIM} = 100\ \Omega$ , $T_J = 25^{\circ}\text{C}$	13.56	14.71	15.66	A
		$R_{ILIM} = 100\ \Omega$ , $T_J = -40$ 至 $125^{\circ}\text{C}$	12.85	14.71	15.99	A
	$R_{ILIM} = \text{开路}$		0		A	
$I_{CB}$	ILIM 引脚短接至 GND 条件下 (单点失效) 的 $I_{OUT}$ 断路器阈值	$R_{ILIM} = \text{短接至 GND}$ , $T_J = 25^{\circ}\text{C}$			20	A
$I_{SC}$	短路快速跳变阈值			210		% $I_{LIM}$
<b>导通电阻 (IN - OUT)</b>						
$R_{ON}$	导通状态电阻	$T_J = 25^{\circ}\text{C}$ , $I_{OUT} = 2\text{A}$		2.7	3.2	m $\Omega$
		$T_J = -40$ 至 $125^{\circ}\text{C}$ , $I_{OUT} = 2\text{A}$			4.5	m $\Omega$
<b>使能/欠压锁定 (EN/UVLO)</b>						
$V_{UVLO(R)}$	EN/UVLO 引脚电压阈值	$V_{EN}$ 上升	1.18	1.2	1.23	V
$V_{UVLO(F)}$		$V_{EN}$ 下降	1.08	1.1	1.13	V
$V_{SD}$	最低关断电流的 EN/UVLO 引脚电压阈值	$V_{EN}$ 下降	0.59	0.8		V
$I_{ENLKG}$	EN/UVLO 引脚泄漏电流				0.1	$\mu\text{A}$
<b>电源正常状态指示 (PG)</b>						
$V_{PGD}$	PG 引脚低电压 (PG 置为无效)	$V_{IN} < V_{UVP}$ , $V_{EN} < V_{SD}$ , $I_{PG} = 26\ \mu\text{A}$		651	786	mV
		$V_{IN} = 3.3\text{V}$ , $I_{PG} \leq 5\text{mA}$		320		mV
		$V_{IN} \geq 5\text{V}$ , $I_{PG} \leq 5\text{mA}$		100		mV
$I_{PGLKG}$	PG 引脚泄漏电流 (PG 置为有效)	PG 通过 $10\text{k}\ \Omega$ 上拉至 $5\text{V}$			1.7	$\mu\text{A}$
$R_{ON(PGA)}$	PG 置为有效时的 $R_{ON}$			4.2		m $\Omega$
$V_{PGTHD}$	PG 置为无效时的 $V_{IN} - V_{OUT}$ 阈值		0.224	0.326	0.450	V
<b>自动重试延迟间隔 (RETRY_DLY)</b>						
$V_{RETRY\_DLY(R)}$	RETRY_DLY 振荡器比较器阈值			1.1		V
$V_{RETRY\_DLY(F)}$				0.35		V
$V_{RETRY\_DLY\_HYS}$	RETRY_DLY 振荡器磁滞		0.65	0.75	0.85	V
$I_{RETRY\_DLY}$	RETRY_DLY 引脚偏置电流		1.7	2.05	2.5	$\mu\text{A}$
<b>自动重试次数 (NRETRY)</b>						
$V_{NRETRY(R)}$	NRETRY 振荡器比较器阈值			1.1		V
$V_{NRETRY(F)}$				0.35		V
$V_{NRETRY\_HYS}$	NRETRY 振荡器磁滞		0.65	0.75	0.85	V
$I_{NRETRY}$	NRETRY 引脚偏置电流		1.7	2.05	2.5	$\mu\text{A}$
<b>电流故障计时器 (ITIMER)</b>						
$I_{ITIMER}$	ITIMER 放电电流	$I_{SC} > I_{OUT} > I_{LIM}$	1.4	2.1	2.8	$\mu\text{A}$
$R_{ITIMER}$	ITIMER 内部上拉电阻	$I_{OUT} < I_{LIM}$		23		k $\Omega$

## 6.5 电气特性 (续)

(测试条件, 除非另有说明) -  $40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$ ,  $V_{\text{IN}} = 12\text{V}$  (对于 TPS259824x/7x)、 $5\text{V}$  (对于 TPS259823x)、 $3.3\text{V}$  (对于 TPS259822x),  $V_{\text{EN/UVLO}} = 2\text{V}$ ,  $R_{\text{ILIM}} = 1650\ \Omega$ ,  $C_{\text{dVdt}} = \text{开路}$ ,  $\text{OUT} = \text{开路}$ 。所有电压均以 GND 为基准。

参数		测试条件	最小值	典型值	最大值	单位
$V_{\text{INT}}$	ITIMER 引脚默认电压	$I_{\text{OUT}} < I_{\text{LIM}}$	2.5			V
$V_{\text{ITIMER}}$	ITIMER 比较器下降阈值	$I_{\text{SC}} > I_{\text{OUT}} > I_{\text{LIM}}$ , ITIMER 电压上升	1.53			V
$\Delta V_{\text{ITIMER}}$	ITIMER 比较器电压阈值差值	$I_{\text{SC}} > I_{\text{OUT}} > I_{\text{LIM}}$ , ITIMER 电压下降	0.7	0.98	1.3	V
<b>LDSTRT</b>						
$V_{\text{LDSTRT}}$	LDSTRT 上升阈值	LDSTRT 电压上升	1.1	1.21	1.3	V
$I_{\text{LDSTRT}}$	LDSTRT 充电电流	PG 置为有效	1.7	2.05	2.4	$\mu\text{A}$
$R_{\text{LDSTRT}}$	LDSTRT 内部下拉电阻		31			$\Omega$
<b>过热保护</b>						
TSD	热关断阈值	$T_J$ 上升	150			$^{\circ}\text{C}$
TSDHys	热关断迟滞	$T_J$ 下降	10			$^{\circ}\text{C}$
<b>dVdt</b>						
$I_{\text{dVdt}}$	dVdt 引脚充电电流		2	4.6	6.33	$\mu\text{A}$

## 6.6 时序要求

参数		测试条件	最小值	典型值	最大值	单位
$t_{\text{OVP}}$	过压保护响应时间 <sup>(1)</sup>	$V_{\text{IN}} > V_{\text{OVLO(R)}}$ 至 $V_{\text{OUT}} \downarrow$ , TPS259822x	1.5			$\mu\text{s}$
		$V_{\text{IN}} > V_{\text{OVLO(R)}}$ 至 $V_{\text{OUT}} \downarrow$ , TPS259823x	5			$\mu\text{s}$
		$V_{\text{IN}} > V_{\text{OVLO(R)}}$ 至 $V_{\text{OUT}} \downarrow$ , TPS259824x	5			$\mu\text{s}$
$t_{\text{LIM}}$	电流限制响应时间 <sup>(2)</sup>	$I_{\text{OUT}} > I_{\text{LIM}} + 30\%$ 且 ITIMER 到期至 $I_{\text{OUT}} \leq I_{\text{LIM}}$	270			$\mu\text{s}$
$t_{\text{SC}}$	短路响应时间	$I_{\text{OUT}} > 3 \times I_{\text{LIM}}$ 至 $V_{\text{OUT}}$ 关断	400			ns
$t_{\text{PGD}}$	PG 置为有效/置为无效抗尖峰脉冲 <sup>(3)</sup>	$V_{\text{G}} > (V_{\text{IN}} + 3.6\text{V})$ 至 $\text{PG} \uparrow$ 或 $(V_{\text{IN}} - V_{\text{OUT}}) > V_{\text{PGTHD}}$ 至 $\text{PG} \downarrow$	120			$\mu\text{s}$

(1) 请参阅图 7-2

(2) 请参阅图 7-4

(3) 请参阅图 7-6

## 6.7 开关特性

输出上升转换率由内部控制, 在整个工作电压范围内保持恒定, 可确保导通时序不受负载条件影响。可通过在 dVdt 引脚与接地之间添加电容来调节上升压摆率。随着  $C_{\text{dVdt}}$  增加, 上升转换率 (SR) 会变慢。有关更多详细信息, 请参阅压摆率和浪涌电流控制 (dVdt) 部分。但是, 关断延迟和下降时间取决于负载电容 ( $C_{\text{OUT}}$ ) 和负载电阻 ( $R_{\text{L}}$ ) 的 RC 时间常数。开关特性仅对电源在稳定状态条件下可用且负载电压在器件启用之前完全放电的上电序列有效。除非另有说明, 否则典型值是在  $T_J = 25^{\circ}\text{C}$  时测得。  $R_{\text{L}} = 3.6\ \Omega$ ,  $C_{\text{OUT}} = 1\text{mF}$

参数		$V_{\text{IN}}$	$C_{\text{dVdt}} = \text{开路}$	$C_{\text{dVdt}} = 3300\text{pF}$	$C_{\text{dVdt}} = 6800\text{pF}$	单位
$\text{SR}_{\text{ON}}$	输出上升压摆率	2.7V	6.26	1.39	0.68	V/ms
		12V	7.35	1.4	0.68	
		24V	7.4	1.4	0.68	
$t_{\text{D,ON}}$	导通延迟	2.7V	1.3	1.49	1.7	ms
		12V	1.24	2.1	3.01	
		24V	1.2	2.91	4.74	

## 6.7 开关特性 (续)

输出上升转换率由内部控制，在整个工作电压范围内保持恒定，可确保导通时序不受负载条件影响。可通过在  $dVdt$  引脚与接地之间添加电容来调节上升压摆率。随着  $C_{dVdt}$  增加，上升转换率 (SR) 会变慢。有关更多详细信息，请参阅压摆率和浪涌电流控制 (dVdt) 部分。但是，关断延迟和下降时间取决于负载电容 ( $C_{OUT}$ ) 和负载电阻 ( $R_L$ ) 的 RC 时间常数。开关特性仅对电源在稳定状态条件下可用且负载电压在器件启用之前完全放电的上电序列有效。除非另有说明，否则典型值是在  $T_J = 25^\circ\text{C}$  时测得。  $R_L = 3.6\ \Omega$  ,  $C_{OUT} = 1\text{mF}$

参数		$V_{IN}$	$C_{dVdt} = \text{开路}$	$C_{dVdt} = 3300\text{pF}$	$C_{dVdt} = 6800\text{pF}$	单位
$t_R$	上升时间	2.7V	0.67	1.63	3.35	ms
		12V	1.35	6.99	14.41	
		24V	2.66	13.77	28.41	
$t_{ON}$	导通时间	2.7V	1.97	3.12	5.05	ms
		12V	2.59	9.09	17.42	
		24V	3.86	16.68	33.15	
$t_{D,OFF}$	关断延迟	2.7V	151	152	152	$\mu\text{s}$
		12V	212	212	212	
		24V	262	262	262	

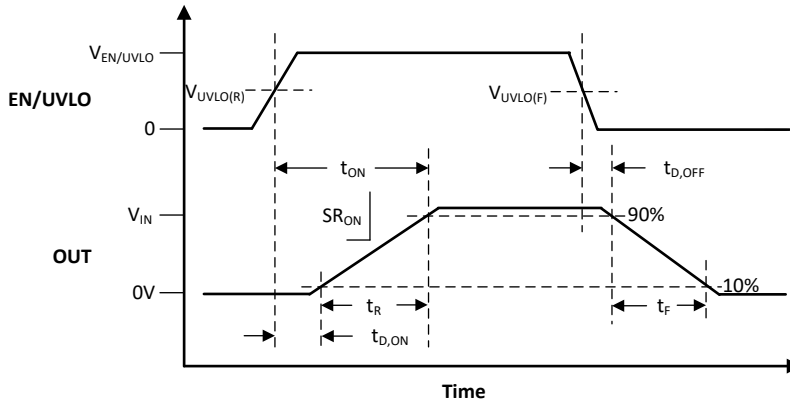


图 6-1. TPS25982 开关时序

### 6.8 典型特性

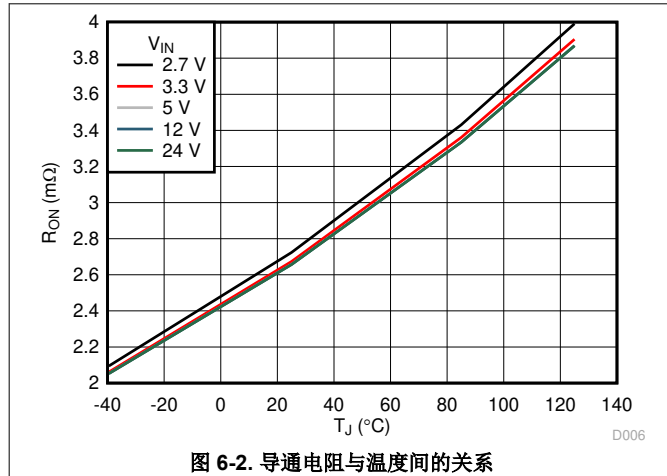


图 6-2. 导通电阻与温度间的关系

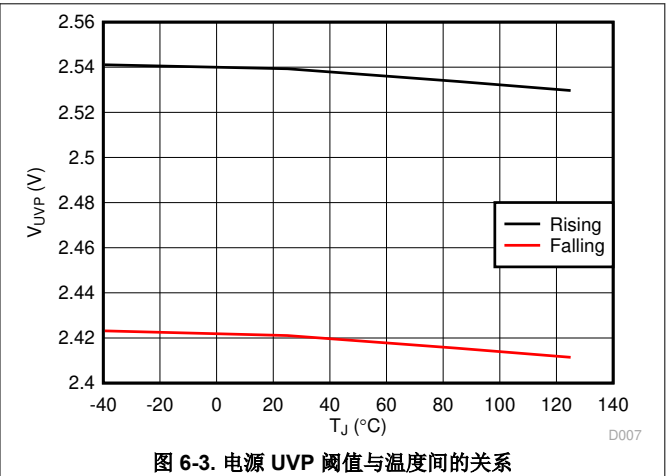


图 6-3. 电源 UVP 阈值与温度间的关系

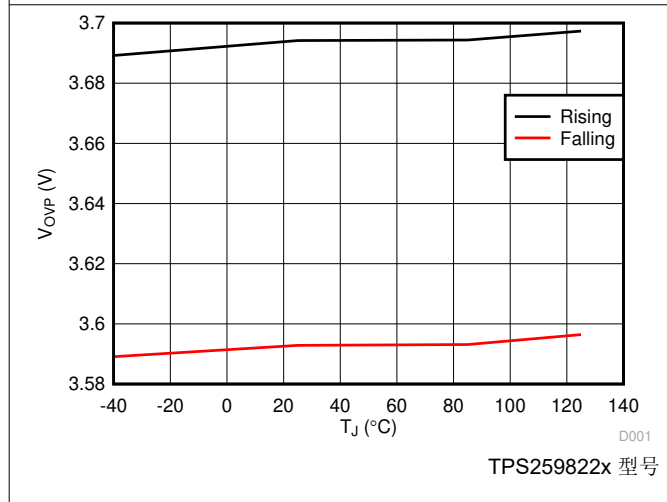


图 6-4. 电源 OVP 阈值与温度间的关系

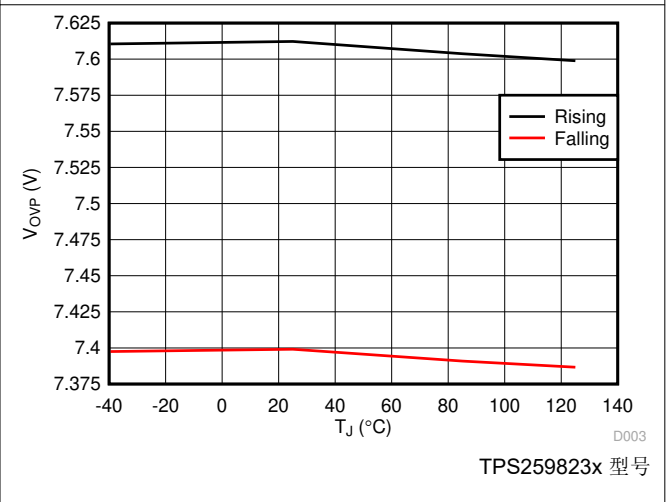


图 6-5. 电源 OVP 阈值与温度间的关系

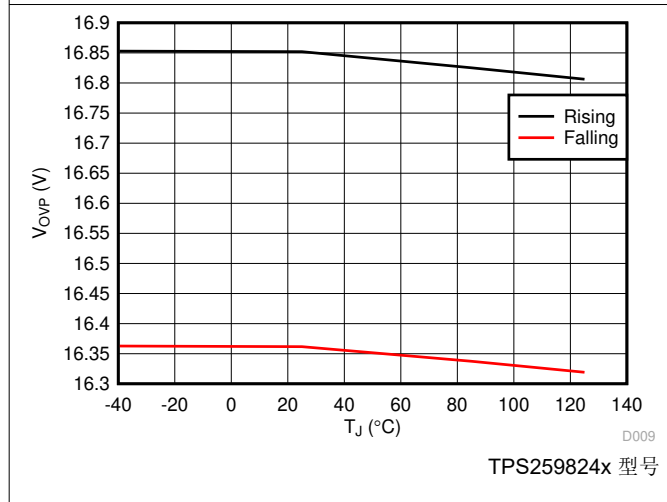


图 6-6. 电源 OVP 阈值与温度间的关系

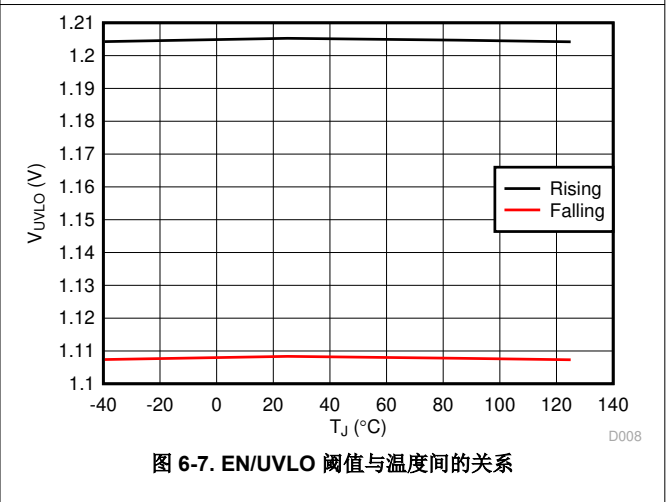


图 6-7. EN/UVLO 阈值与温度间的关系

### 6.8 典型特性 (续)

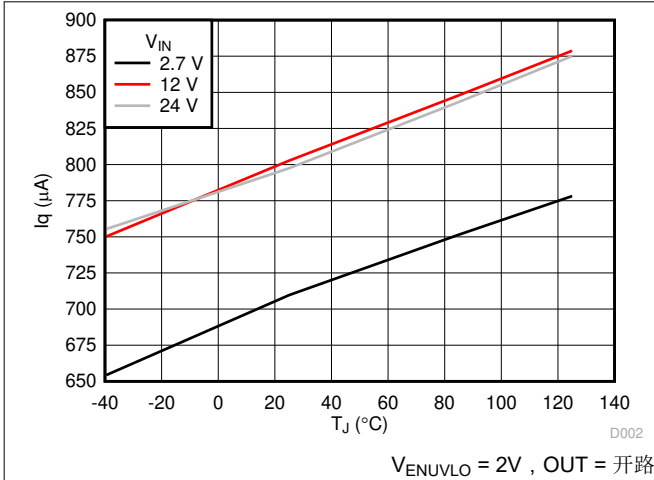


图 6-8. 静态电流与温度间的关系

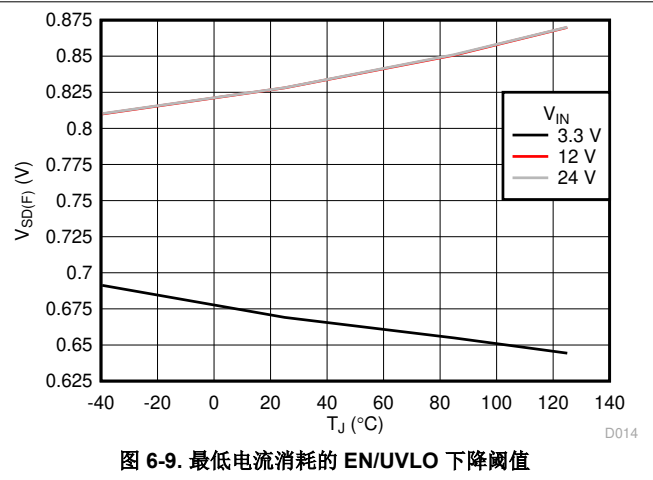


图 6-9. 最低电流消耗的 ENUVLO 下降阈值

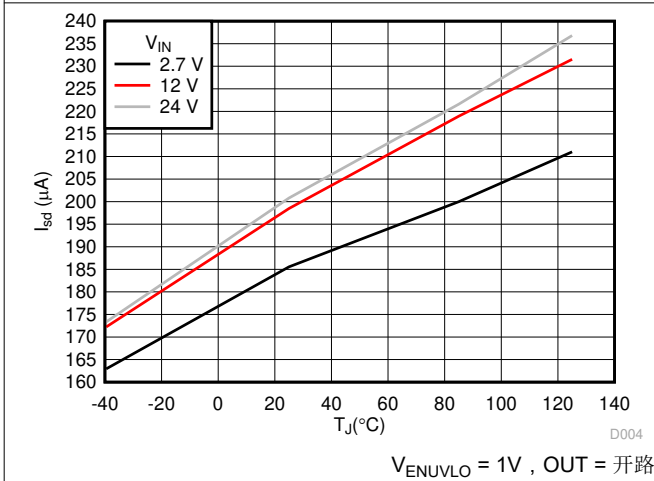


图 6-10. 关断电流与温度间的关系

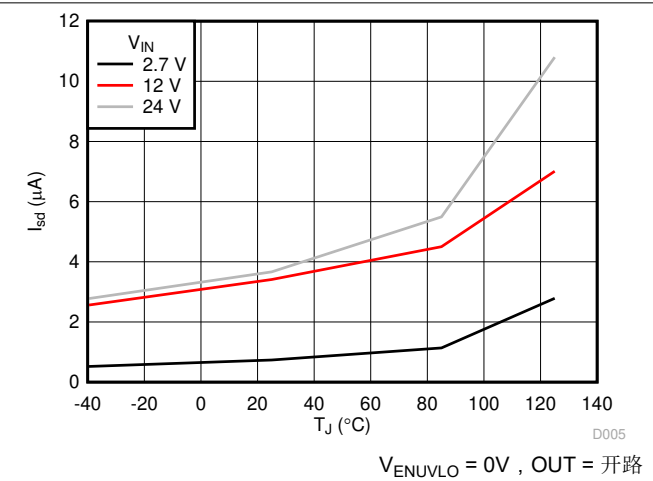


图 6-11. 深度关断电流与温度间的关系

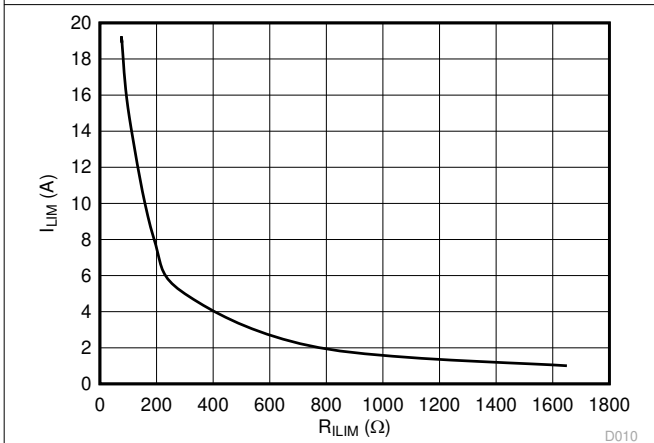


图 6-12. 输出电流限制 ( $I_{LIM}$ ) 与  $R_{ILIM}$  间的关系

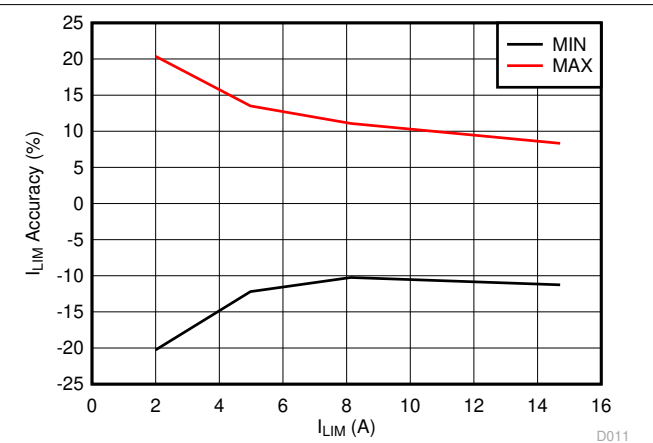


图 6-13. 输出电流限制 ( $I_{LIM}$ ) 精度

跨工艺、电压、温度角

6.8 典型特性 (续)

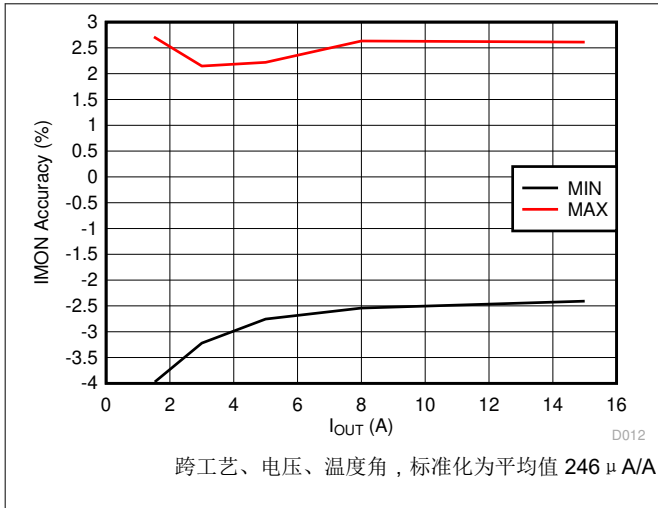


图 6-14. 输出电流监测器增益 ( $G_{IMON}$ ) 精度

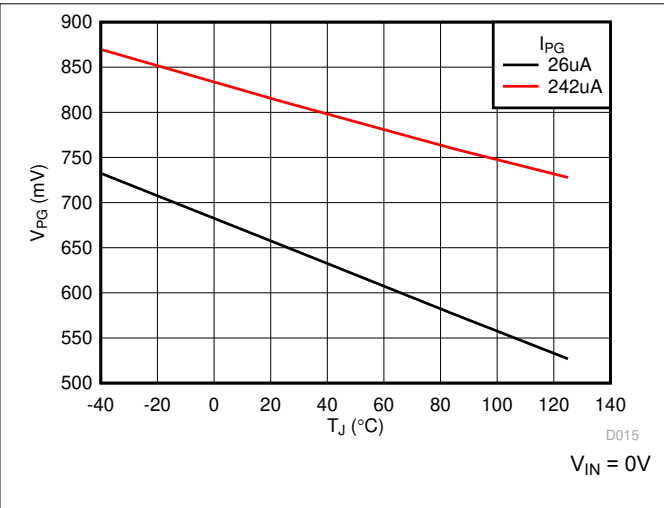


图 6-15. 电源正常输出电压 (置为无效状态) 与温度间的关系

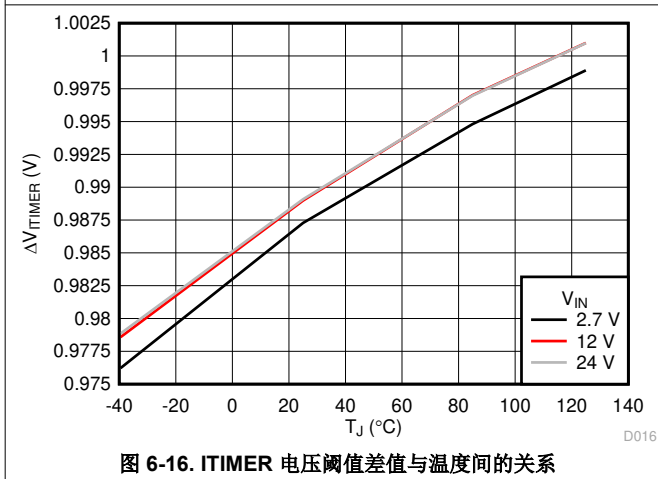


图 6-16. ITIMER 电压阈值差值与温度间的关系

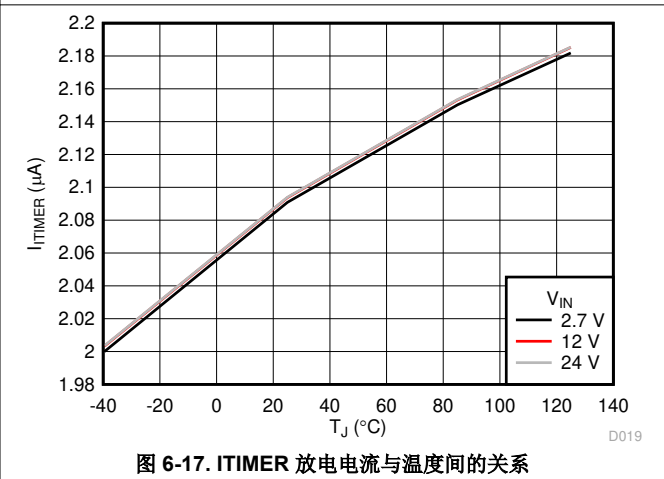


图 6-17. ITIMER 放电电流与温度间的关系

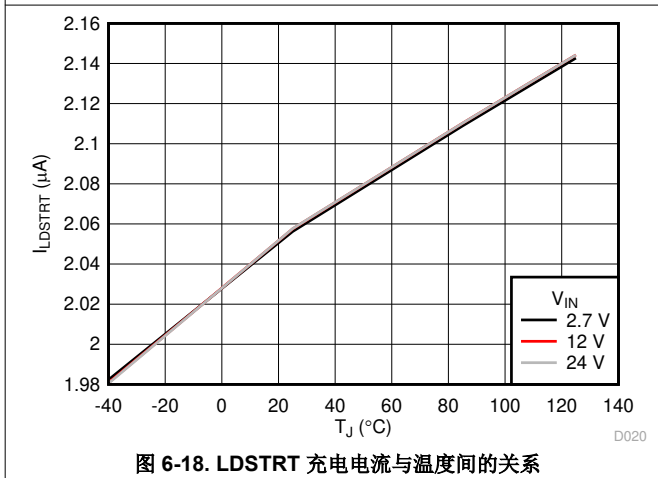


图 6-18. LDSTRT 充电电流与温度间的关系

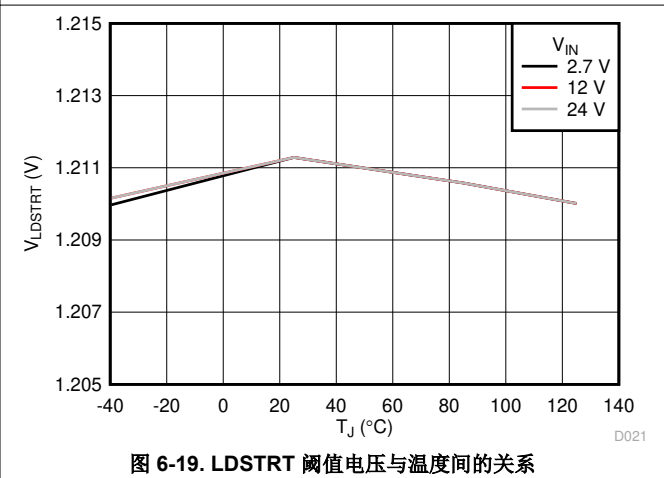


图 6-19. LDSTRT 阈值电压与温度间的关系

### 6.8 典型特性 (续)

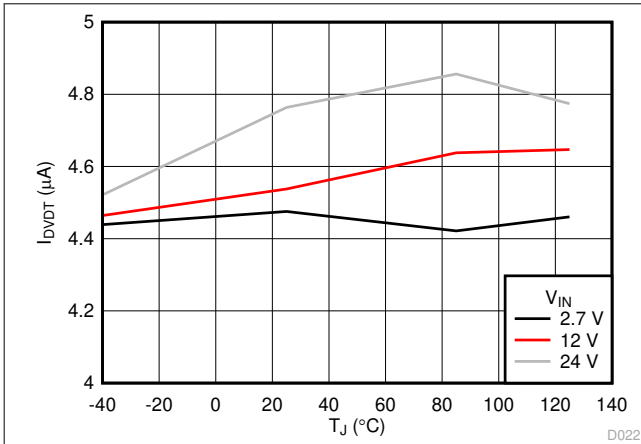


图 6-20. DVDT 充电电流与温度间的关系

D022

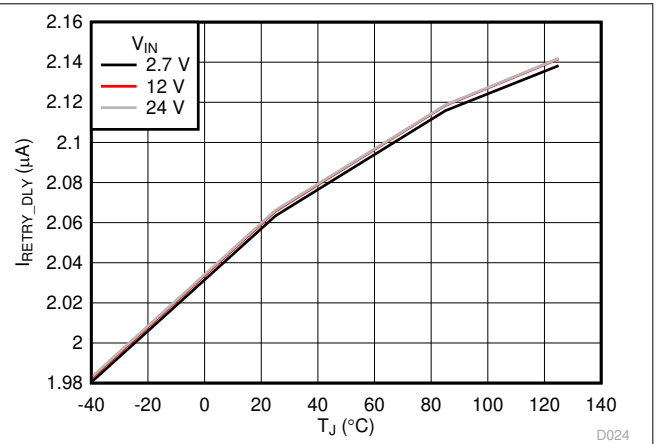


图 6-21. RETRY\_DLY 偏置电流与温度间的关系

D024

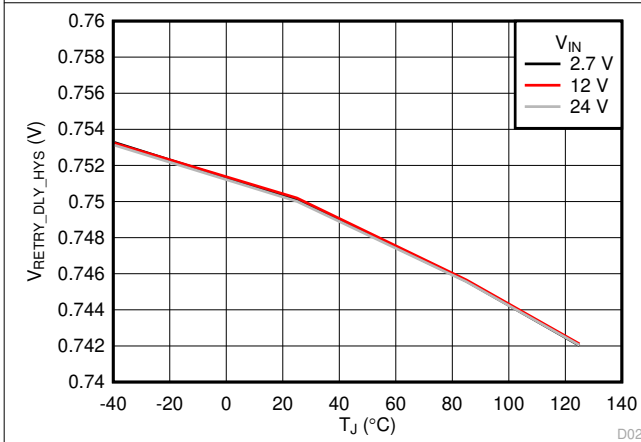


图 6-22. RETRY\_DLY 振荡器磁滞与温度间的关系

D025

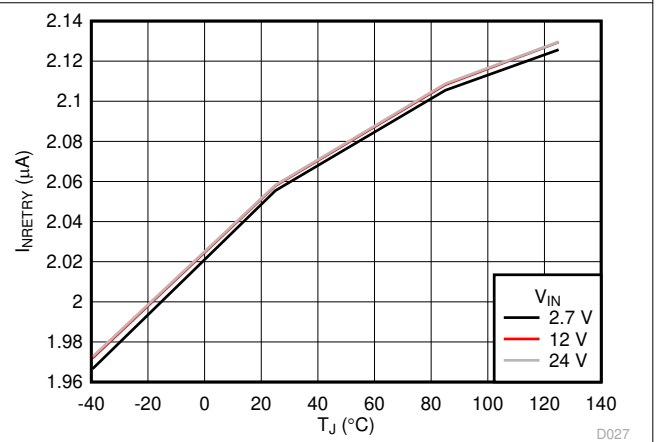


图 6-23. NRETRY 偏置电流与温度间的关系

D027

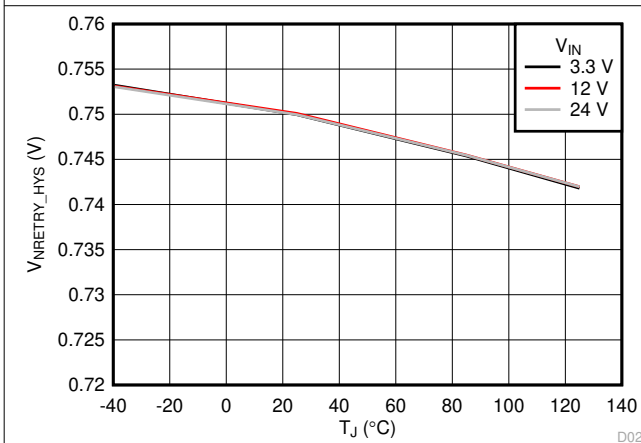


图 6-24. NRETRY 振荡器磁滞与温度间的关系

D026

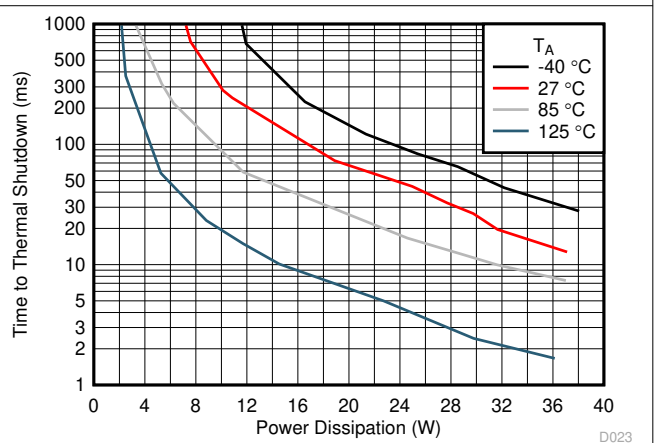


图 6-25. 热关断图 - 稳态

D023

6.8 典型特性 (续)

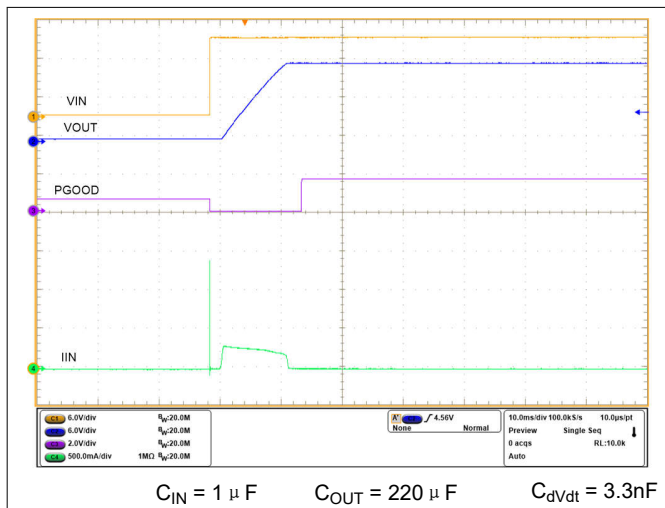
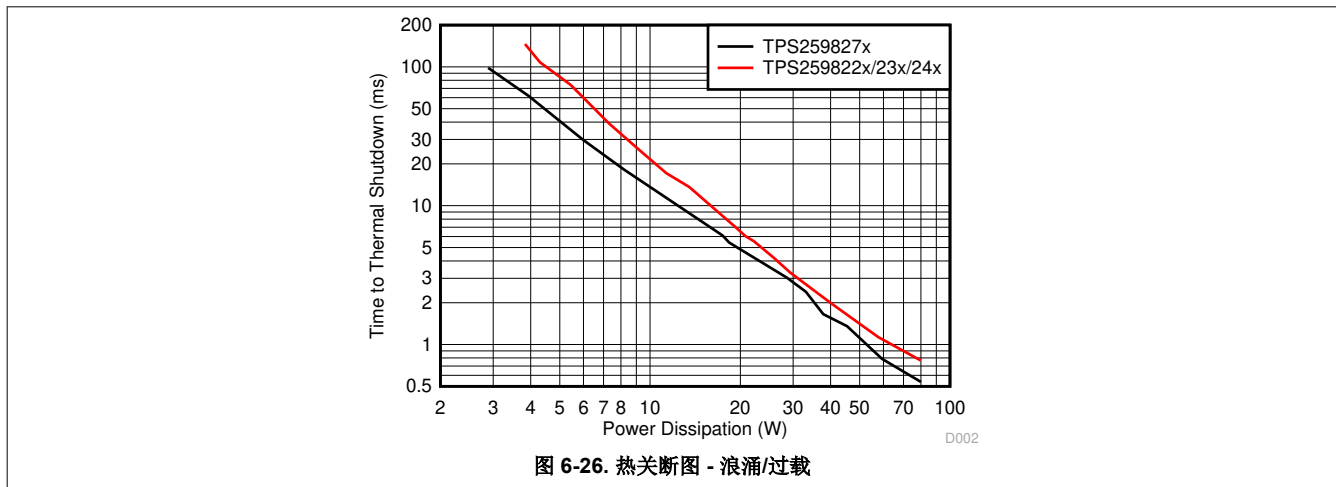


图 6-27. 热插拔

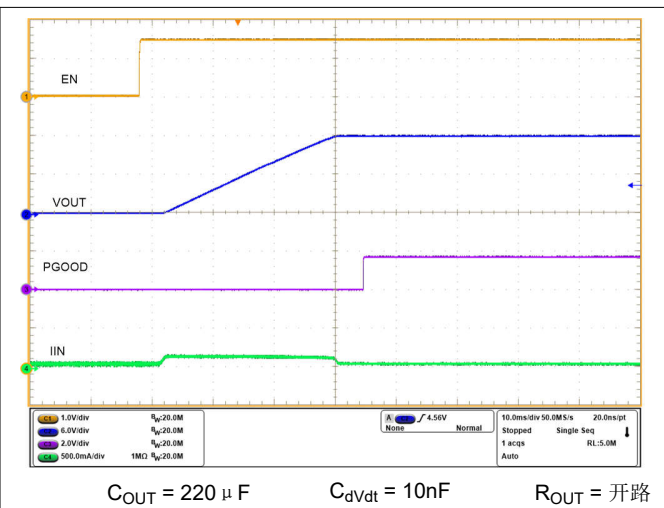


图 6-28. 通过 EN 启动 - dVdt 受限

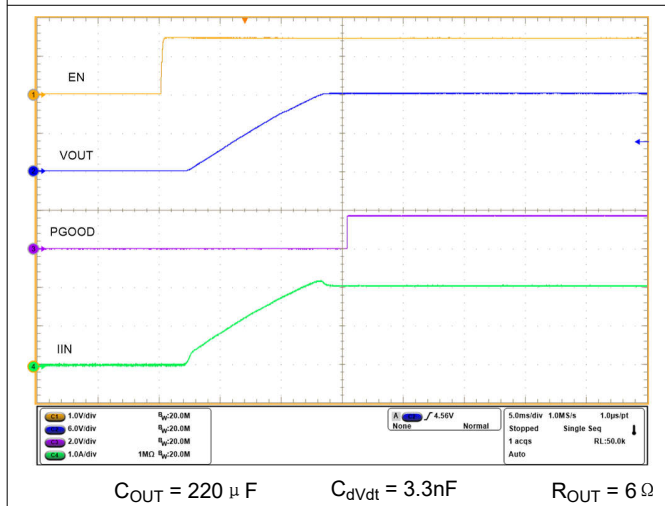


图 6-29. 通过 EN 连接到电阻负载来启动 - dVdt 受限

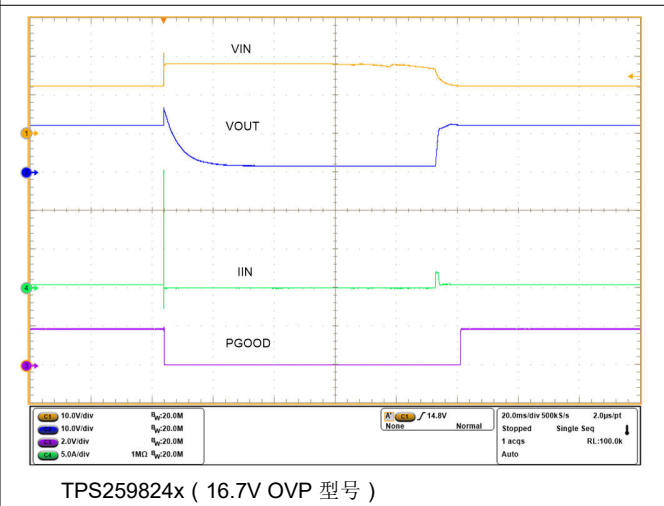
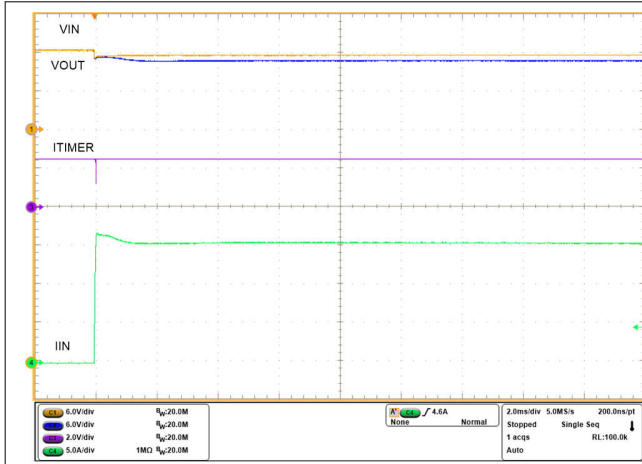


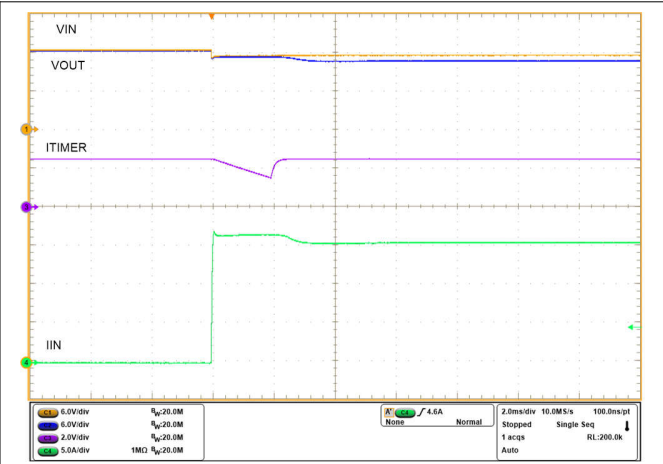
图 6-30. 过压保护

### 6.8 典型特性 (续)



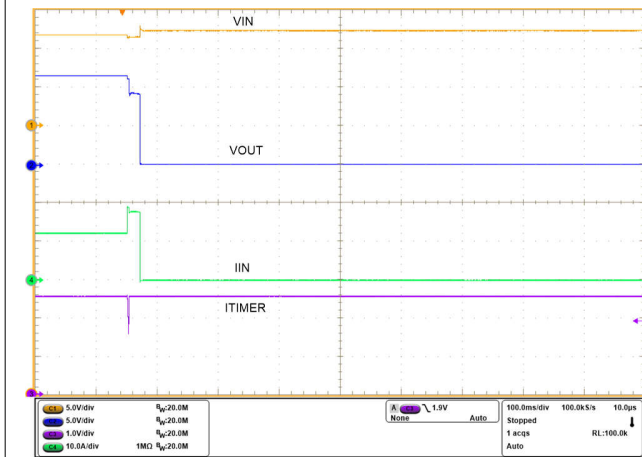
$R_{ILIM} = 100 \Omega$   $C_{ITIMER} = \text{开路}$

图 6-31. 没有瞬态过流消隐的电流限制



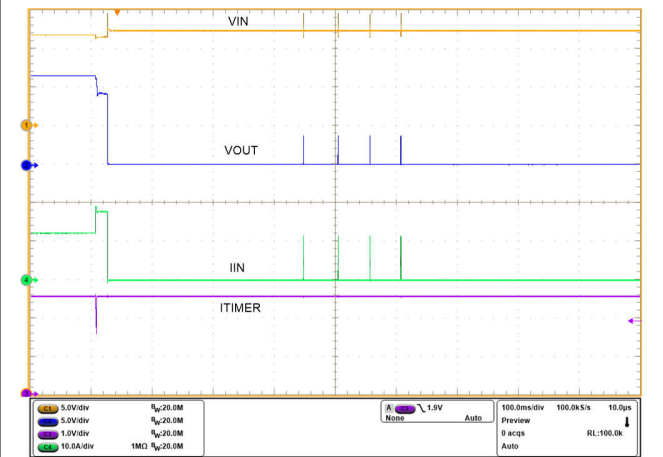
$R_{ILIM} = 100 \Omega$   $C_{ITIMER} = 4.7nF$

图 6-32. 具有瞬态过流消隐的电流限制



$R_{ILIM} = 100 \Omega$   $C_{ITIMER} = 4.7nF$   $RETRY\_DLY = \text{短接至 GND}$

图 6-33. 电流限制后跟热关断 - 闭锁



$R_{ILIM} = 100 \Omega$   $C_{ITIMER} = 4.7nF$   $RETRY\_DLY = 1nF$ ,  
 $C_{NRETRY} = \text{开路}$

图 6-34. 电流限制后跟热关断 - 自动重试

6.8 典型特性 ( 续 )

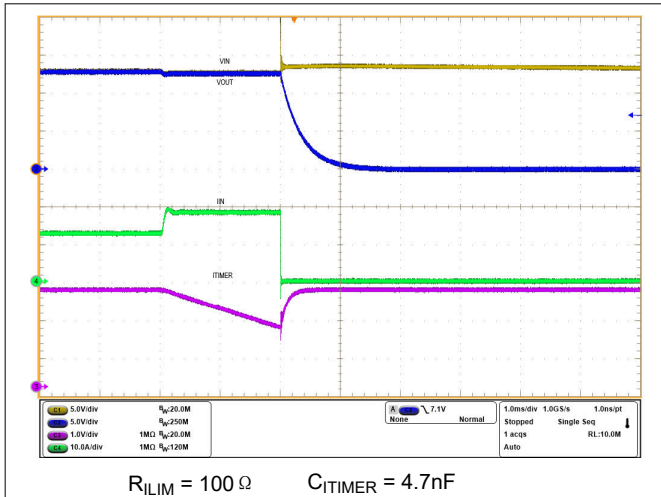


图 6-35. 具有瞬态过流消隐的断路器

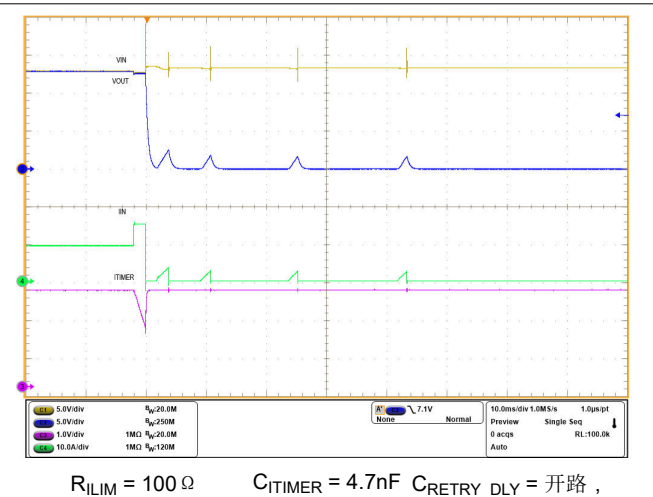


图 6-36. 断路器 - 自动重试

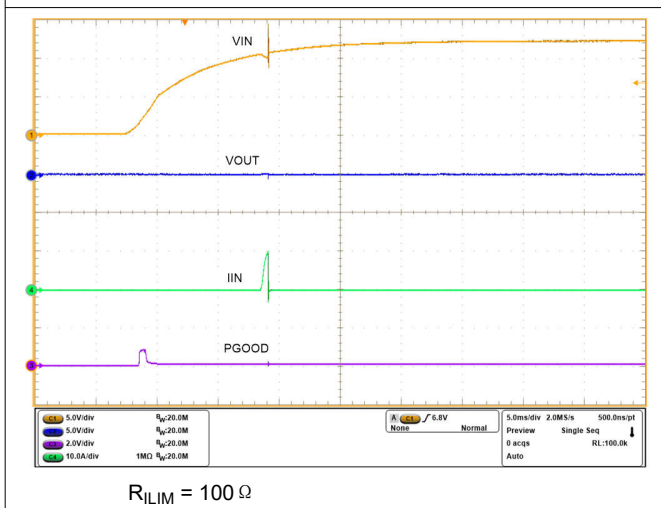


图 6-37. 上电至输出短路

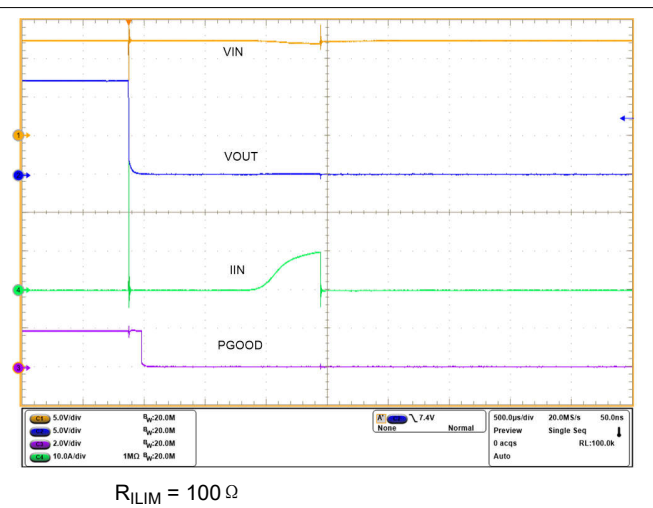
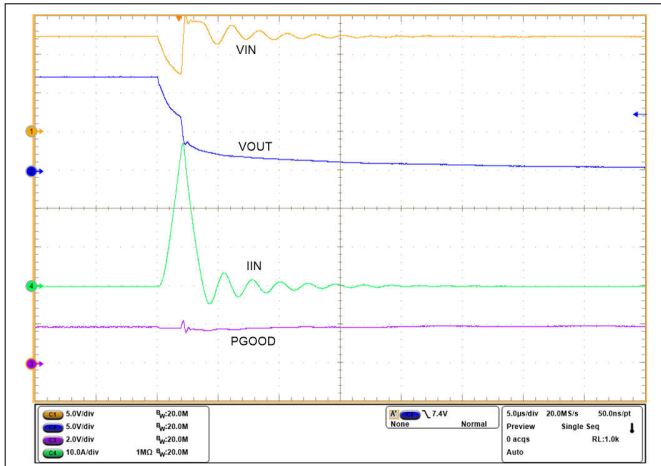


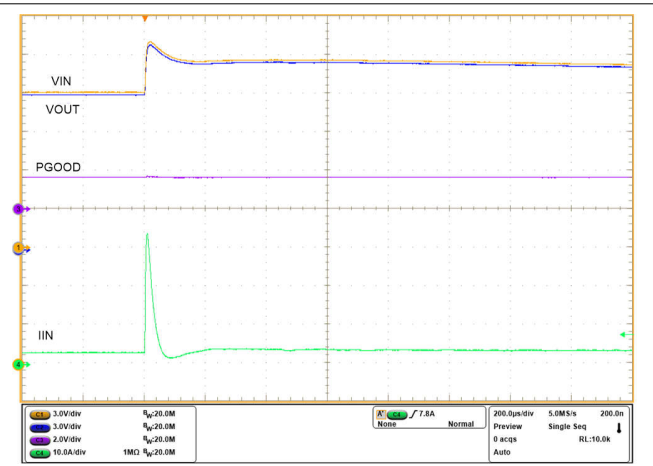
图 6-38. 导通时输出硬短路

### 6.8 典型特性 (续)



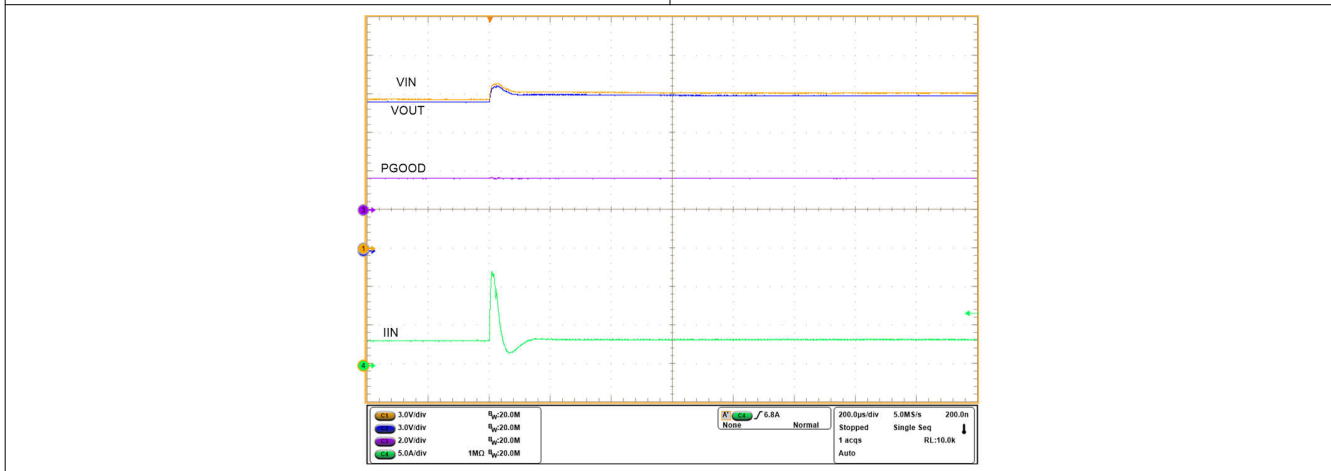
$R_{LIM} = 100 \Omega$

图 6-39. 导通时输出硬短路 (放大图)



$R_{LIM} = 332 \Omega$

图 6-40. 电源线瞬态抗扰度 - 输入电压阶跃



$R_{LIM} = 511 \Omega$

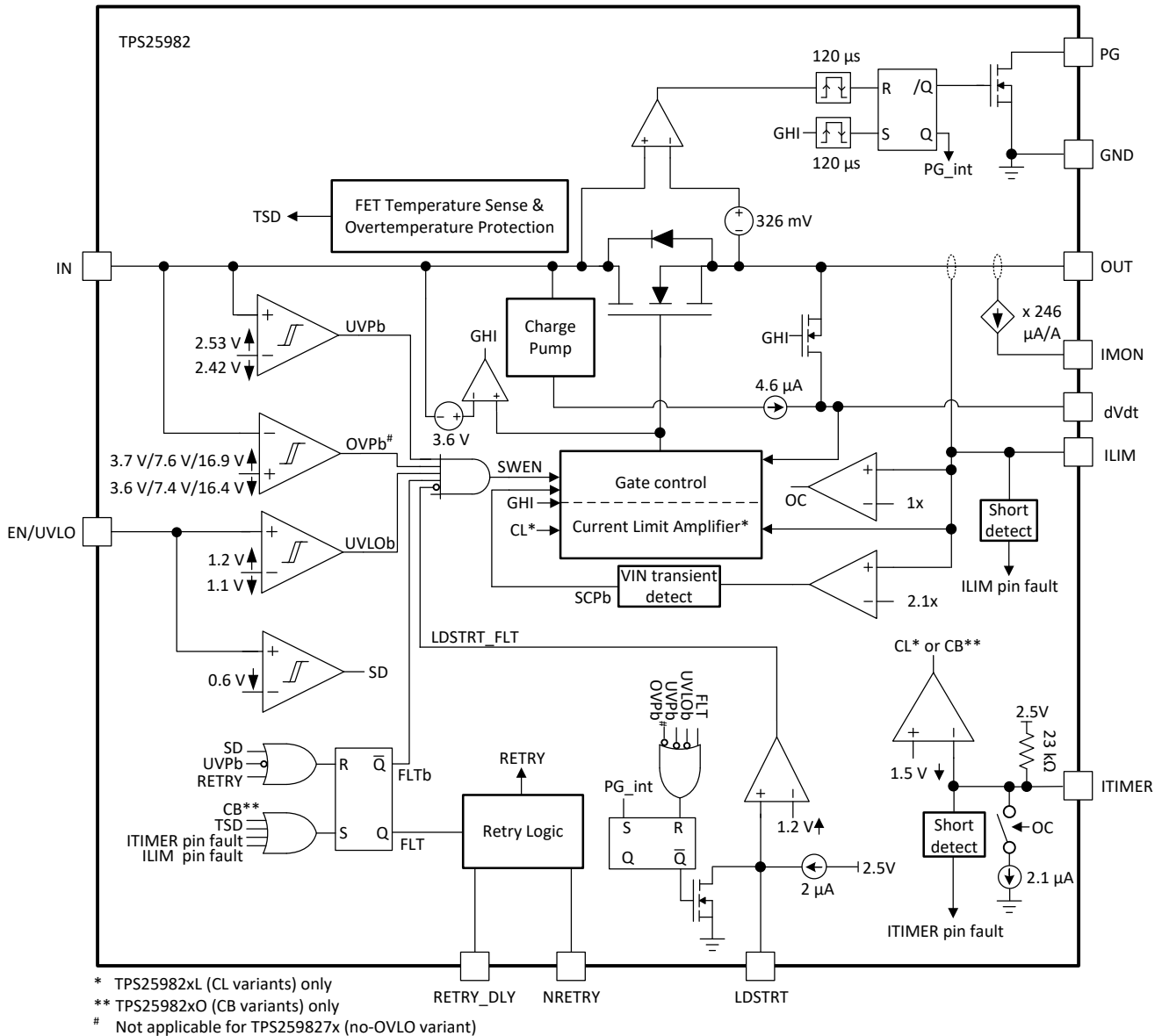
图 6-41. 电源线瞬态抗扰度 - 相邻负载热拔出

## 7 详细说明

### 7.1 概述

TPS25982 器件是一款具有集成电源开关的智能电子保险丝，用于管理负载电压和负载电流。该器件在运行时首先监测 IN 总线。当  $V_{IN}$  高于欠压保护阈值 ( $V_{UVp}$ ) 和低于过压保护阈值 ( $V_{OVp}$ ) 时，器件对 EN/UVLO 引脚进行采样。该引脚上的高电平使内部 MOSFET 开始导通，并允许电流从 IN 流向 OUT。当 EN/UVLO 保持低电平时，内部 MOSFET 关断。启动序列成功完成后，该器件会主动监测其负载电流和输入电压，并保护负载免受有害的过流和过压情况的影响。该器件还依赖于内置热检测电路，在器件内部温度 ( $T_J$ ) 超过安全运行条件时关闭以保护自身。

### 7.2 功能方框图



## 7.3 特性说明

TPS25982 电子保险丝是一款功能丰富的紧凑型电源管理器件，可在系统发生故障时提供检测、保护和指示。

### 7.3.1 欠压保护 (UVLO 和 UVP)

TPS25982 可在 IN 上实现欠压保护并关闭输出，以防施加的电压变得过低而导致下游负载或器件无法正常运行。欠压保护的默认内部阈值为  $V_{UVP}$ 。如果需要，也可使用 EN/UVLO 引脚上的 UVLO 比较器将用户定义的欠压保护阈值设置为高于  $V_{UVP}$ 。图 7-1 和方程式 1 显示了如何使用电源到 GND 的电阻分压器设置给定电压电源电平的 UVLO 设定点。

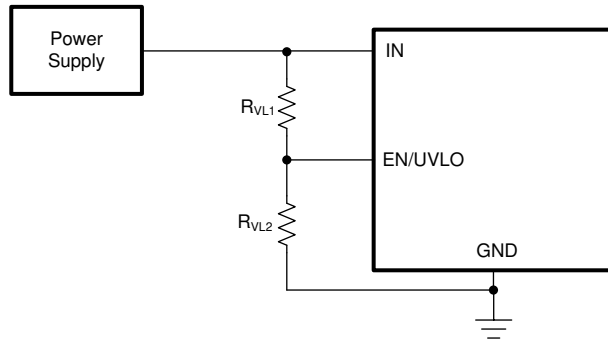


图 7-1. 可调节电源 UVLO 阈值

$$V_{IN_{UVLO}} = \frac{V_{UVLO(R)} \times [R_{VL1} + R_{VL2}]}{R_{VL2}} \quad (1)$$

电阻值必须足够大，以更大限度地减少从电源到接地端的流经电阻分压器网络的恒定漏电流。同时，保持流经电阻器网络的电流比 EN/UVLO 引脚上的漏电流大得多（20 倍），以更大限度地减小电阻分压器分压比的误差。

### 7.3.2 过压保护 (OVP)

TPS25982 在 IN 引脚上实现了过压锁定 (OVLO)，以在发生输入过压时保护输出负载。当输入超过过压保护阈值 ( $V_{OVP(R)}$ ) 时，器件会在  $t_{OVP}$  内关闭输出。只要输入端存在过压情况，器件就会保持禁用状态并关闭输出。一旦输入电压返回正常工作电压范围，器件就会尝试正常启动。

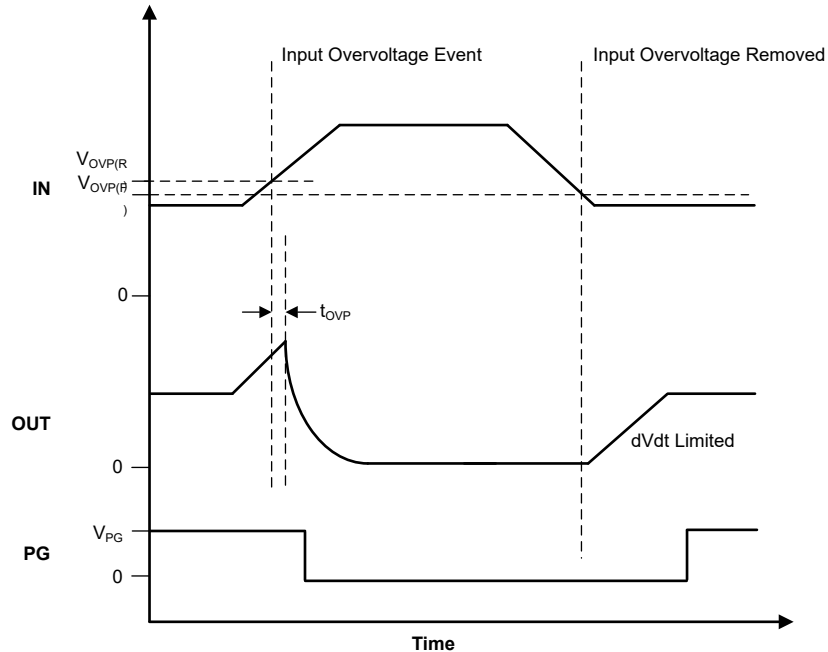


图 7-2. 过压响应

有多种器件选型，它们具有不同的固定过压阈值可供选择，包括一个没有内部过压保护的选项。请参阅 [器件比较表](#)，获取可用选项列表。

### 7.3.3 浪涌电流、过流和短路保护

TPS25982 器件包含三个级别的过流保护：

- 可调节压摆率 (dVdt) 和浪涌电流控制
- 可调节过流保护 (使用可调节消隐计时器) - 断路器或工作限流器，可防止发生软过载情况
- 可调节快速跳变响应可快速防止严重过流 (短路) 故障

#### 7.3.3.1 压摆率和浪涌电流控制 (dVdt)

在热插拔事件期间或尝试为大输出电容充电时，可能会存在较大的浪涌电流。如果浪涌电流不受控制，可能会损坏输入连接器或导致系统电源下降，从而导致系统中其他地方意外重启。TPS25982 提供集成输出压摆率 (dVdt) 控制功能来管理启动期间的浪涌电流。浪涌电流与负载电容和上升压摆率成正比。可以使用以下公式来计算在给定的负载电容 ( $C_{OUT}$ ) 下限制浪涌电流 ( $I_{INRUSH}$ ) 所需的压摆率 (SR)：

$$SR\left(\frac{V}{ms}\right) = \frac{I_{INRUSH}(mA)}{C_{OUT}(\mu F)} \quad (2)$$

可将一个外部电容器连接至 dVdt 引脚，以在导通期间控制上升转换率并降低浪涌电流。可使用以下公式计算产生给定压摆率所需的  $C_{dVdt}$  电容：

$$C_{dVdt}(pF) = \frac{4600}{SR\left(\frac{V}{ms}\right)} \quad (3)$$

通过使 dVdt 引脚保持开路，可以实现最快的输出压摆率。

#### 7.3.3.2 断路器

TPS25982xO (断路器) 型号通过在用户可调瞬态故障消隐间隔后关断输出来响应输出过流条件。如果负载电流超过所编程的电流限制阈值 ( $I_{LIM}$  引脚电阻器  $R_{LIM}$  设置的  $I_{LIM}$ ) 但低于快速跳变阈值 ( $2.1 \times I_{LIM}$ )，则器件开始使用内部下拉电流 ( $I_{ITIMER}$ ) 对 ITIMER 引脚电容器放电。如果负载电流在 ITIMER 电容器电压下降  $\Delta V_{ITIMER}$  之前降

至电流限制阈值以下，则不会启用断路器操作，而会通过内部将 ITIMER 上拉至  $V_{INT}$  来对其进行复位。这会允许短瞬态过流脉冲通过器件而不会使电路跳闸。如果过流情况仍然存在，ITIMER 电容器将继续放电，并且一旦下降  $\Delta V_{ITIMER}$ ，断路器操作就会立即关断 FET。可使用以下公式来计算所需电流限制阈值对应的  $R_{ILIM}$  值。

$$R_{ILIM}(\Omega) = \frac{1460}{I_{ILIM}(A) - 0.11} \quad (4)$$

### 备注

使 ILIM 引脚保持开路状态会将电流限制设置为零，并导致 FET 在检测到任何负载电流时立即关断。在正常运行期间，在任何时候将 ILIM 引脚短接至接地端都会被检测为故障，并且器件会关断。ILIM 引脚短接至 GND 故障检测电路要求必须有最少量的负载电流 ( $I_{CB}$ ) 流经器件。这可确保即使在单点故障条件下也具有稳健的电子保险丝行为。有关故障后器件行为的详细信息，请参阅故障 [响应](#) 部分。

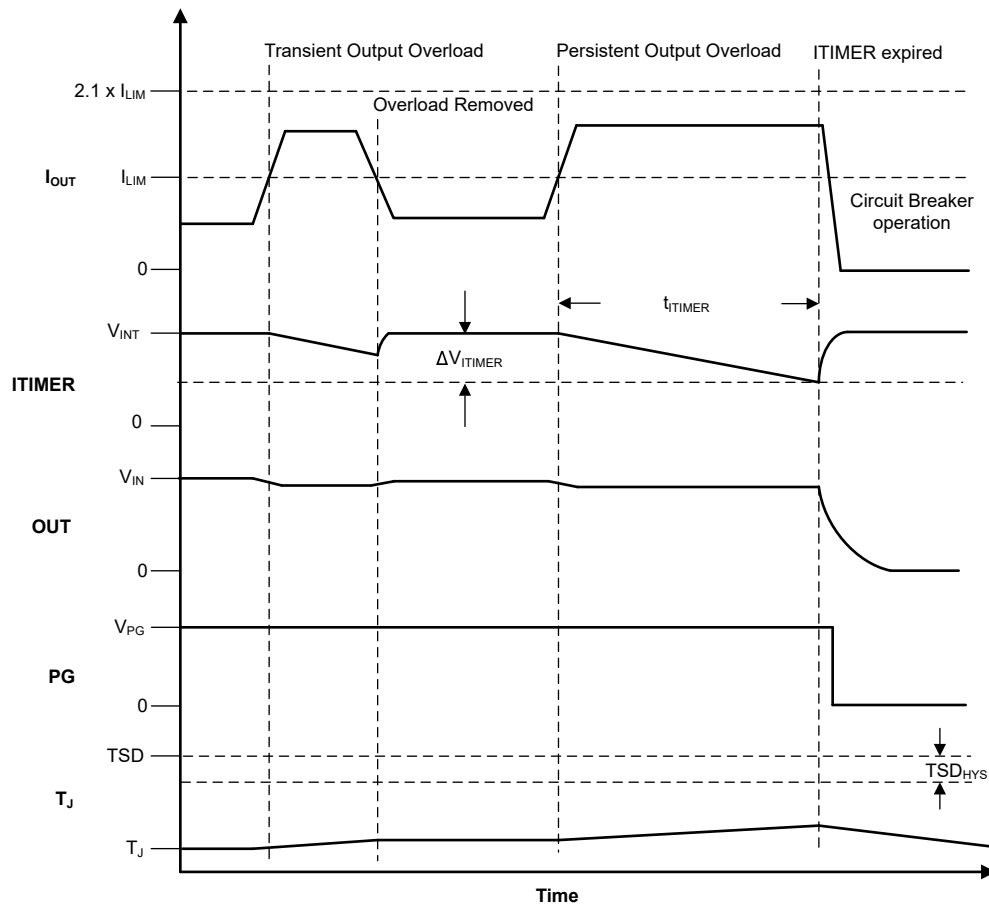


图 7-3. 断路器响应

允许负载瞬态的持续时间可以通过在 ITIMER 引脚与接地之间使用适当的电容值来调节。瞬态过流消隐间隔可使用 [方程式 5](#) 计算得出。

$$t_{ITIMER}(ms) = \frac{C_{ITIMER}(nF) \times \Delta V_{ITIMER}(V)}{R_{ILIM}(\Omega)} \quad (5)$$

使 ITIMER 引脚保持开路可让器件以尽可能小的延迟断开电路。

表 7-1. 器件 ITIMER 功能模式汇总

ITIMER 引脚连接	过流响应之前的计时器延迟
开路	0s
电容器接地	如方程式 5 所示
短接至 GND	ITIMER 引脚故障 - 器件关断

## 备注

1. 将 ITIMER 引脚短接至接地端会被检测为故障，并且器件会关断。这可确保即使在单点故障情况下也具有稳健的电子保险丝行为。有关故障后器件行为的详细信息，请参阅故障 [响应](#) 部分。
2. 较大的 ITIMER 电容器在启动期间需要更长的时间才能充电，如果在器件达到稳态后 ITIMER 电压仍低于引脚短路检测阈值，则可能导致错误的故障置位。为避免这种情况，建议将最大 ITIMER 电容器限制为以下公式建议的值。

$$C_{ITIMER} < \frac{t_{GHI}}{53000} \quad (6)$$

$$t_{GHI} = t_{D,ON} + C_{dvdt} \times \frac{V_{IN} + 3.6V}{I_{dvdt}} \quad (7)$$

其中

- $t_{GHI}$  是器件达到稳态所需的时间
- $t_{D,ON}$  是器件导通延迟
- $C_{dvdt}$  是 dVdt 电容
- $I_{dvdt}$  是 dVdt 充电电流

通过相应地增加 dVdt 电容值，可以避免错误的 ITIMER 引脚故障置位并在需要时实现更高的 ITIMER 间隔，但启动时间会增加。

一旦器件因断路器故障而关断，该器件就可配置为保持闭锁或自动重启。有关详细信息，请参阅 [故障响应](#) 部分。

## 7.3.3.3 工作电流限制

TPS25982xL (限流器) 型号通过在用户可调节故障消隐间隔后主动将电流调节至设定限制来响应输出过流情况。如果负载电流超过所编程的电流限制阈值 ( $I_{LIM}$  引脚电阻器  $R_{ILIM}$  设置的  $I_{LIM}$ ) 但低于快速跳变阈值 ( $2.1 \times I_{LIM}$ )，则器件开始使用内部下拉电流 ( $I_{ITIMER}$ ) 对 ITIMER 引脚电容器放电。如果负载电流在 ITIMER 电容器电压下降  $\Delta V_{ITIMER}$  之前降至电流限制阈值以下，则不会启用电流限制操作，而会通过内部将 ITIMER 上拉至  $V_{INT}$  来复位该电容器。这允许短瞬态过流脉冲通过器件而不限制电流。如果过流情况持续存在，ITIMER 电容器会继续放电，一旦下降  $\Delta V_{ITIMER}$ ，器件就会调节 FET 栅极电压，以主动将输出电流限制为设定的  $I_{LIM}$  水平。当负载电流降至  $I_{LIM}$  以下时，器件会退出电流限制。可使用 [方程式 8](#) 来计算所需电流限制的  $R_{ILIM}$  值。

$$R_{ILIM}(\Omega) = \frac{1460}{I_{LIM}(A) - 0.11} \quad (8)$$

## 备注

使  $I_{LIM}$  引脚保持开路状态会将电流限制设置为零，并导致 FET 在检测到任何负载电流时立即关断。在正常运行期间，在任何时候将  $I_{LIM}$  引脚短接至接地端都会被检测为故障，并且器件会关断。 $I_{LIM}$  引脚短接至 GND 故障检测电路要求必须有最少量的负载电流 ( $I_{CB}$ ) 流经器件。这可确保即使在单点故障条件下也具有稳健的电子保险丝行为。有关故障后器件行为的详细信息，请参阅故障 [响应](#) 部分。

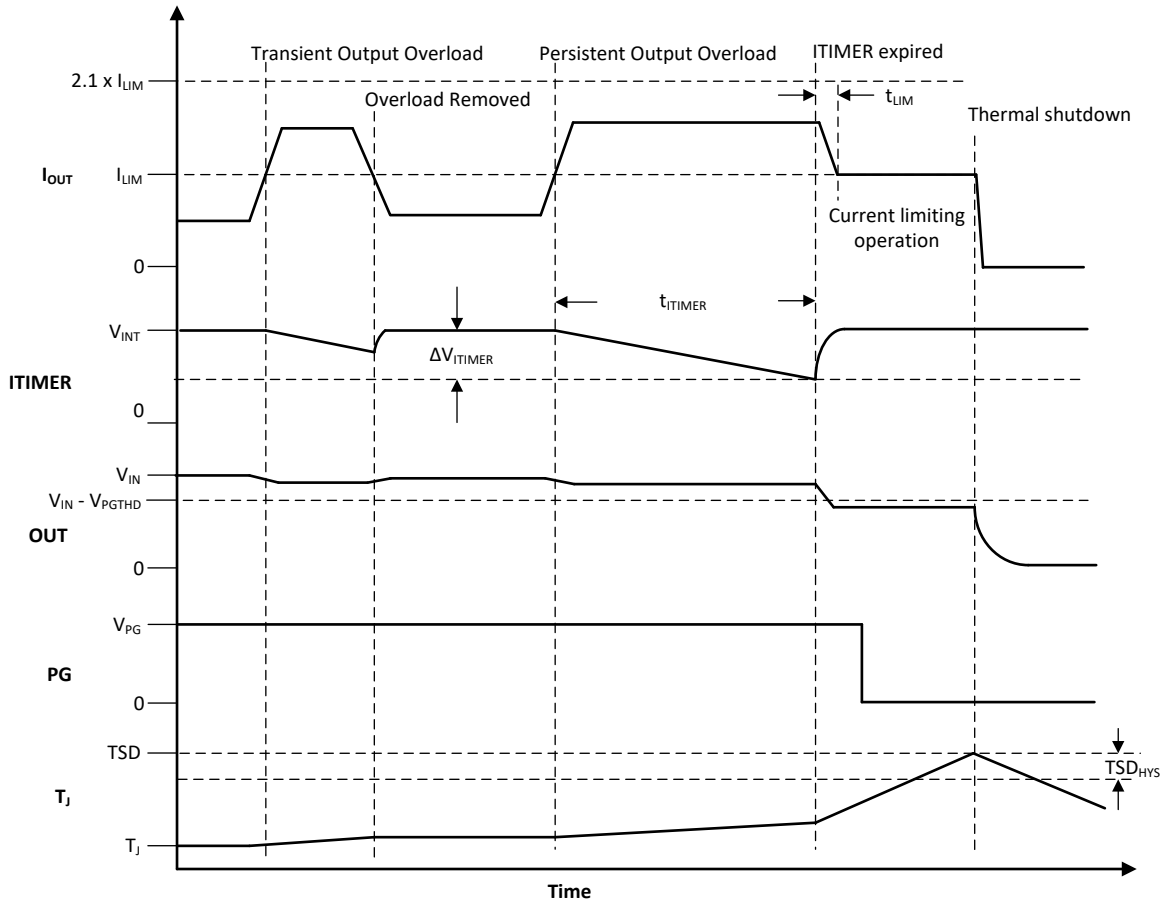


图 7-4. 工作限流器响应

允许负载瞬态的持续时间可以通过在 ITIMER 引脚与接地之间使用适当的电容值来调节。瞬态过流消隐间隔可使用 [方程式 9](#) 计算得出。

$$t_{ITIMER}(ms) = \frac{C_{ITIMER}(nF) \times \Delta V_{ITIMER}(V)}{I_{ITIMER}(\mu A)} \quad (9)$$

使 ITIMER 引脚保持开路可让器件以尽可能小的延迟激活电流限制。有关更多详细信息，请参阅 [ITIMER 功能模式汇总](#)。

### 备注

1. 对于电流限制和断路器型号，基于  $R_{ILIM}$  的电流限制在启动期间均有效。在启动电流超过  $I_{LIM}$  的情况下，器件会将电流调节到设定的限制。但是，在启动期间，无需等待 ITIMER 延迟即可启用电流限制。
2. 将 ITIMER 引脚短接至接地端会被检测为故障，并且器件会关断。这可确保即使在单点故障情况下也具有稳健的电子保险丝行为。有关故障后器件行为的详细信息，请参阅故障 [响应](#) 部分。
3. 较大的 ITIMER 电容器在启动期间需要更长的时间才能充电，如果在器件达到稳态后 ITIMER 电压仍低于引脚短路检测阈值，则可能导致错误的故障置位。为避免这种情况，建议将最大 ITIMER 电容限制为以下公式建议的值。

$$C_{ITIMER} < \frac{t_{GHI}}{53000} \quad (10)$$

$$t_{GHI} = t_{D,ON} + C_{dvdt} \times \frac{V_{IN} + 3.6V}{I_{dvdt}} \quad (11)$$

其中

- $t_{GHI}$  是器件达到稳态所需的时间
- $t_{D,ON}$  是器件导通延迟
- $C_{dvdt}$  是 dVdt 电容
- $I_{dvdt}$  是 dVdt 充电电流

通过相应地增加 dVdt 电容值，可以避免错误的 ITIMER 引脚故障置位并在需要时实现更高的 ITIMER 间隔，但启动时间会增加。

在电流调节期间，输出电压下降，导致 FET 上的器件功率耗散增加。如果器件内部温度 ( $T_J$ ) 超过热关断阈值 (TSD)，则会关断 FET。有关器件响应过热情况的更多详细信息，请参阅 [过热保护 \(OTP\)](#)。

#### 7.3.3.4 短路保护

在输出短路事件期间，流过器件的电流会迅速增大。当检测到输出短路时，内部快速跳变比较器会在  $t_{SC}$  内关断输出。比较器采用等于  $2.1 \times I_{LIM}$  的可扩展阈值。此机制允许用户根据系统需要调整快速跳变阈值，而不是使用可能并非所有系统都适用的固定阈值。快速跳变事件后，器件会以限流模式重启，尝试在瞬态事件触发快速跳变时快速恢复负载电源。但是，如果故障仍然存在，该器件将保持电流限制状态，从而导致结温升高并最终进入热关断状态。有关器件响应过热情况的详细信息，请参阅 [过热保护 \(OTP\)](#) 部分。

在某些系统（例如容纳多个热插拔卡并连接到公共电源背板的服务器或电信设备）中，由于切换流过电感背板的大电流，电源可能出现瞬态。这可能导致相邻卡上的电流尖峰，这些电流尖峰可能大到足以意外触发电子保险丝的快速跳变比较器。TPS25982 使用专有算法避免在此类情况下发生误触发，从而确保系统的不间断运行。

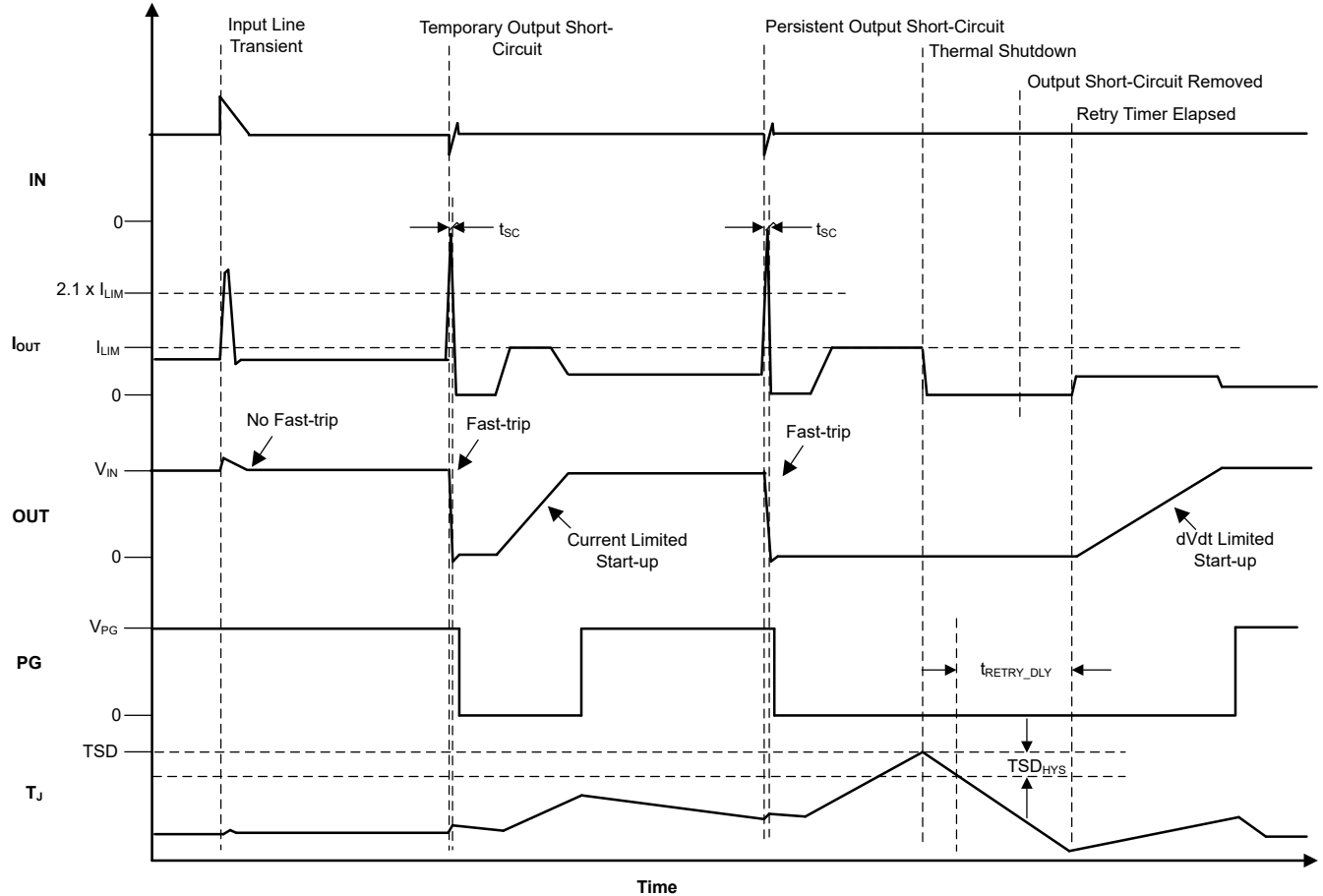


图 7-5. 输入线路瞬态和输出短路响应

备注

为了防止电流限制/断路器环路干扰输入线路瞬态检测逻辑，TI 建议将 ITIMER 间隔设置为高于 100  $\mu$ s。有关 ITIMER 的更多详细信息，请参阅表 7-1。

### 7.3.4 过热保护 (OTP)

该器件会始终监测内部芯片温度 ( $T_J$ )，并在温度超过安全工作水平 (TSD) 时立即关断器件，从而保护器件免受损坏。在芯片充分冷却之前，即芯片温度降至 ( $TSD - TSD_{Hys}$ ) 以下之前，器件不会重新导通。此后，该器件可配置为保持锁闭或自动重启。有关详细信息，请参阅故障响应部分。

### 7.3.5 模拟负载电流监测器 (IMON)

该器件通过在 IMON 引脚上提供与流过 FET 的电流成比例的模拟电流，使系统能够精确监测输出负载电流。用户可在 IMON 和地之间连接一个电阻器，以便将该信号转换为可馈送到模数转换器输入端的电压。IMON 上的内部放大器采用基于斩波器的失调消除技术，即使在随时间和温度变化的较低电流下也能提供精确测量。

$$V_{IMON}(V) = G_{IMON}\left(\frac{\mu A}{A}\right) \times I_{OUT}(A) \times R_{IMON}(\Omega) \quad (12)$$

将最大 IMON 电压限制到  $V_{IMON}(Max)$  建议值中提到的值，以验证 IMON 引脚内部放大器是否具有足够的余量来保持线性运行。

表 7-2.  $V_{IMON(MAX)}$  建议值

$V_{IN}$	建议的 $V_{IMON(MAX)}$
2.7V	1V
3.3V	1.8V
>5V	3.3V

考虑在 IMON 输出端添加一个 RC 低通滤波器，以滤除任何尖峰脉冲并获得平滑的平均电流测量值。TI 建议使用  $10k\ \Omega$  或更高的串联电阻。

### 7.3.6 电源正常 (PG)

PG 是高电平有效的开漏输出，指示 FET 是否完全导通以及输出电压是否已达到最大值。上电后，PG 最初被拉至低电平。栅极驱动器电路从内部电荷泵开始对栅极电容充电。当 FET 栅极电压达到  $(V_{IN} + 3.6V)$  时，PG 在抗尖峰脉冲时间 ( $t_{PGD}$ ) 后置为有效。在正常运行期间，如果在任何时候  $V_{OUT}$  降至  $(V_{IN} - V_{PGTHD})$  以下，则 PG 在抗尖峰脉冲时间 ( $t_{PGD}$ ) 后置为无效。

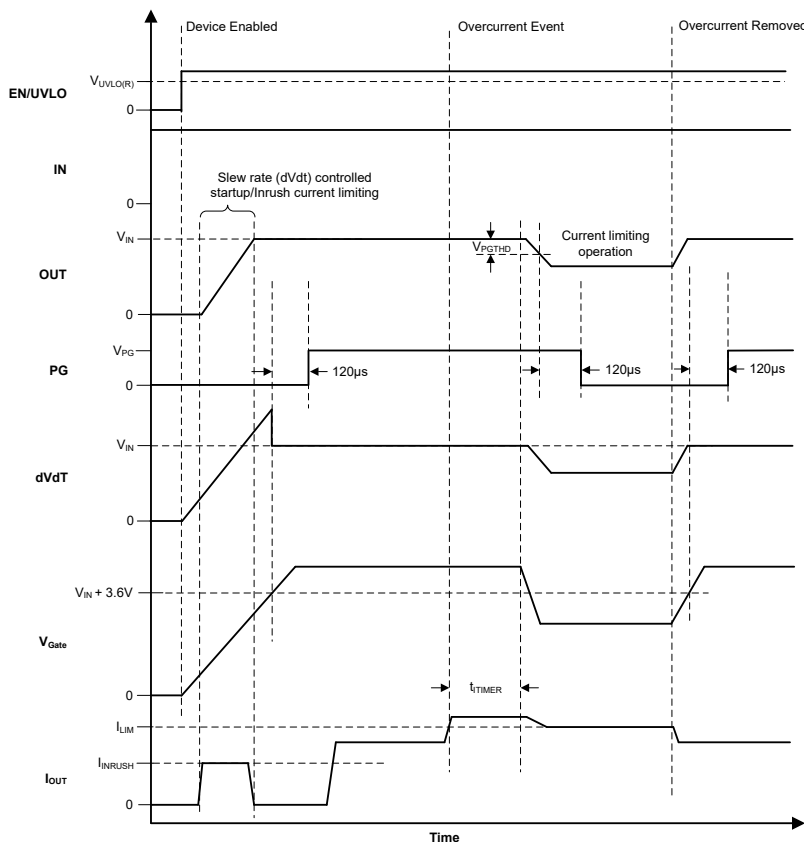


图 7-6. 电源正常置为有效和置为无效

### 备注

1.当器件未通电时，PG 引脚应保持低电平。不过，在这种情况下，没有有源下拉来将该引脚一直驱动至 0V。如果 PG 引脚被上拉至即使 TPS25982 未通电也存在的独立电源，则此引脚上可能会出现一个小电压，具体取决于引脚灌电流，而这又是上拉电源电压和电阻的函数。尽可能减小灌电流，以使该引脚电压保持在足够低的水平，使得在此情况下不会被相关的外部电路检测为逻辑高电平。

2.PG 引脚提供了一种机制来检测启动期间可能出现的 MOSFET 故障情况。如果 PG 在器件加电并启用后的较长时间内没有被置为有效，可能指示存在内部 MOSFET 故障。

### 7.3.7 负载检测/握手 (LDSTRT)

LDSTRT 引脚为下游负载电路提供了一种机制，用于向 TPS25982 指示负载已存在并已成功加电。这使系统能够对负载的供电条件进行额外的控制，并在负载不存在或在预期启动时间后无法提供有效的握手信号时断开电源。

TPS25982 完成启动序列且输出达到全电压后，会将 PG 信号置为有效。同时，它还开始使用内部电流源 ( $I_{LDSTRT}$ ) 对 LDSTRT 引脚上的电容器 ( $C_{LDSTRT}$ ) 充电。如果在负载电路将 LDSTRT 引脚电压拉低之前，该电压升至  $V_{LDSTRT}$  以上，TPS25982 会将此状况检测为 LDSTRT 故障，并关闭 FET 以切断负载电源。触发 LDSTRT 故障的时间可通过以下公式计算：

$$t_{LDSTRT}(ms) = \frac{C_{LDSTRT}(nF) \times V_{LDSTRT}(V)}{I_{LDSTRT}(\mu A)} \quad (13)$$

在正常工作期间，如果负载电路在任何时候释放对 LDSTRT 引脚的有效下拉，电容器  $C_{LDSTRT}$  将再次开始充电，并最终在电容器充电至  $V_{LDSTRT}$  时由于 LDSTRT 故障而触发关断。

一旦 TPS25982 因 LDSTRT 故障关断，可通过以下 3 种方式再次导通：

- 将 LDSTRT 引脚驱动为低电平
- 将输入电源电压驱动为低电平 ( $<V_{UVP(F)}$ )，然后驱动为高电平 ( $>V_{UVP(R)}$ )
- 将 EN/UVLO 电压驱动为低电平 ( $<V_{SD}$ )，然后驱动为高电平 ( $>V_{UVLO(R)}$ )

如果不需要该功能，请将 LDSTRT 引脚接地。

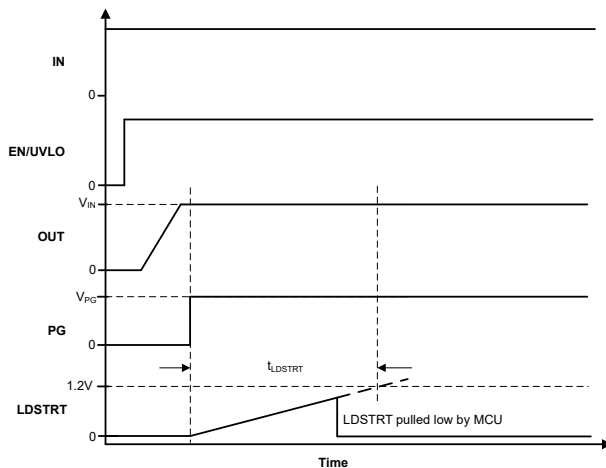


图 7-7. 成功的 LDSTRT 握手

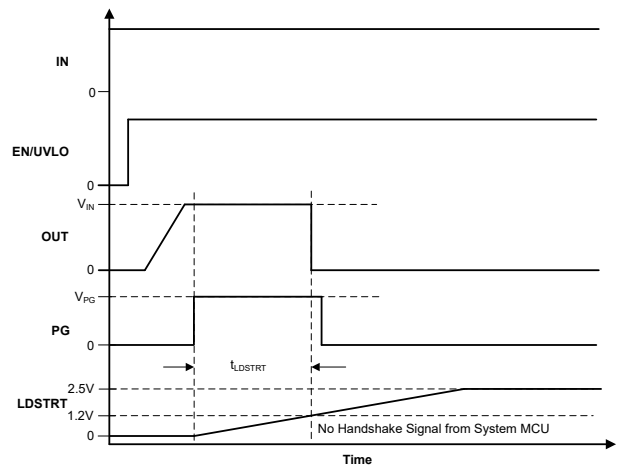


图 7-8. 失败的 LDSTRT 握手

LDSTRT 引脚还可用于实现负载或模块检测功能，即仅在负载或模块插入时才提供输出电源。该功能的典型应用场景是交换机/路由器或类似网络终端设备中的光学模块电源轨。LDSTRT 引脚必须连接到模块连接器上的对应引脚，该引脚在模块插入时会被其拉低。此类信号的一个示例是 QSFP-DD 模块上的 ModPrsL 信号。

在该方案中，当 TPS25982 初始加电或使能时，会对输出端充电并将 PG 置为有效。如果模块未插入，则 LDSTRT 引脚上没有外部下拉电阻，引脚电压会因内部上拉而开始上升。一旦 LDSTRT 引脚电压超过  $V_{LDSTRT}$ ，TPS25982 就会关断输出电源。如果稍后插入该模块，LDSTRT 引脚将被模块拉低，TPS25982 随即导通输出电源。

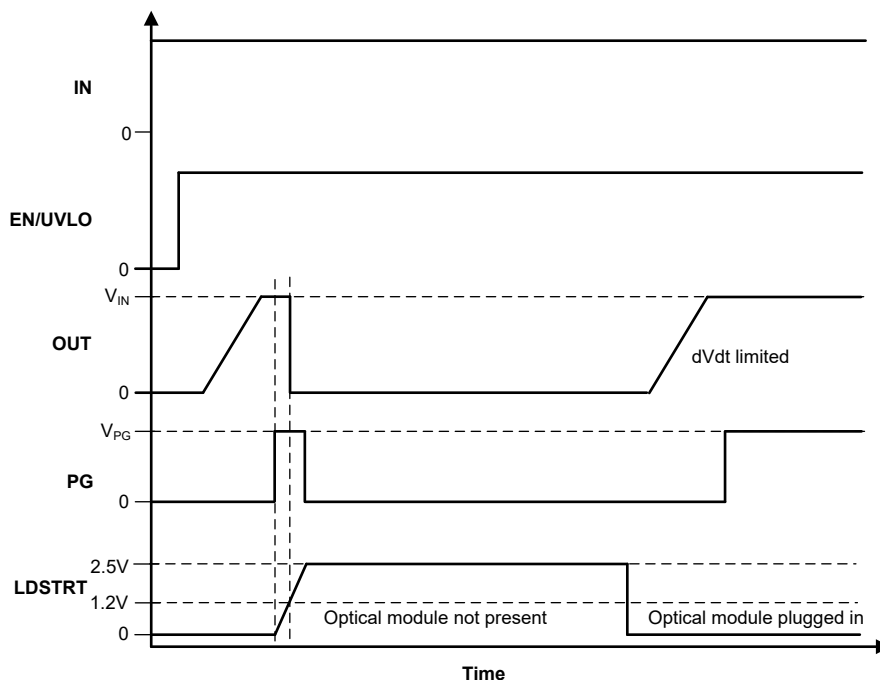


图 7-9. 使用 LDSTRT 进行光学模块插入检测

## 7.4 故障响应

以下事件触发内部故障，从而导致器件关断：

- 过热保护
- 断路器操作
- ITIMER 引脚短接至 GND
- ILIM 引脚短接至 GND

一旦器件因故障而关断，即使相关的外部故障随后被清除，但故障仍被内部锁存，并且在锁存器复位之前输出无法再次导通。可通过以下方法之一从外部复位故障锁存：

- 将输入电源电压驱动为低电平 ( $< V_{UVP(F)}$ )
- 将 EN/UVLO 电压驱动为低电平 ( $< V_{SD}$ )

也可通过内部自动重试逻辑复位故障锁存。用户可完全禁用自动重试行为（闭锁行为），也可将器件配置为在锁存之前无限期自动重试或有限重试次数。自动重试行为由 RETRY\_DLY 和 NRETRY 引脚上的连接控制。

表 7-3. 引脚可配置的故障响应

EN/UVLO	RETRY_DLY	NRETRY	器件状态
L	X	X	禁用
H	短接至 GND	X	无自动重试（闭锁）
H	开路	开路	自动重试 4 次，重试之间具有最小延迟，然后闭锁
H	开路	短接至 GND	无限期自动重试，重试之间具有最小延迟
H	电容器至 GND	电容器至 GND	自动重试延迟和计数如方程式 14 和方程式 15 所示
H	电容器至 GND	开路	自动重试 4 次，重试之间具有有限延迟，如方程式 14 所示，然后闭锁
H	电容器至 GND	短接至 GND	无限期自动重试，重试之间具有有限延迟，如方程式 14 所示

要为器件配置有限的自动重试次数及有限的自动重试延迟，可首先使用以下公式选择 **RETRY\_DLY** 引脚上的电容器值。

$$t_{\text{RETRY\_DLY}}(\mu\text{s}) = \frac{128 \times [C_{\text{RETRY\_DLY}}(\text{pF}) + 4\text{pF}] \times V_{\text{RETRY\_DLY\_HYS}}(\text{V})}{I_{\text{RETRY\_DLY}}(\mu\text{A})} \quad (14)$$

接下来，使用以下公式选择 **NRETRY** 引脚上的电容器值。

$$N_{\text{RETRY}} = \frac{4 \times I_{\text{RETRY\_DLY}}(\mu\text{A}) \times C_{\text{NRETRY}}(\text{pF})}{I_{\text{NRETRY}}(\mu\text{A}) \times [C_{\text{RETRY\_DLY}}(\text{pF}) + 4\text{pF}]} \quad (15)$$

自动重试次数量化为特定的离散水平，如表 7-4 所示。

表 7-4. NRETRY 量化水平

根据方程式 15 计算的 NRETRY	NRETRY 实际值
0 < N < 4	4
4 < N < 16	16
16 < N < 64	64
64 < N < 256	256
256 < N < 1024	1024

表 7-5. NRETRY 和 RETRY\_DLY 组合示例

自动重试延迟	915ms	416ms	91.7ms	9.3ms	3ms
RETRY_DLY 电容器	22nF	10nF	2.2nF	220pF	68pF
自动重试次数	NRETRY 电容器				
4	开路				
16	47nF	22nF	4.7nF	1nF	220pF
64	0.22 μF	0.1 μF	22nF	2.2nF	1nF
256	1 μF	0.47 μF	0.1 μF	10nF	4.7nF
1024	3.3 μF	1.5 μF	0.47 μF	33nF	10nF
无限	短接至 GND				

还提供了电子表格设计工具 [TPS25982xx 设计计算器](#)，用于简化计算。

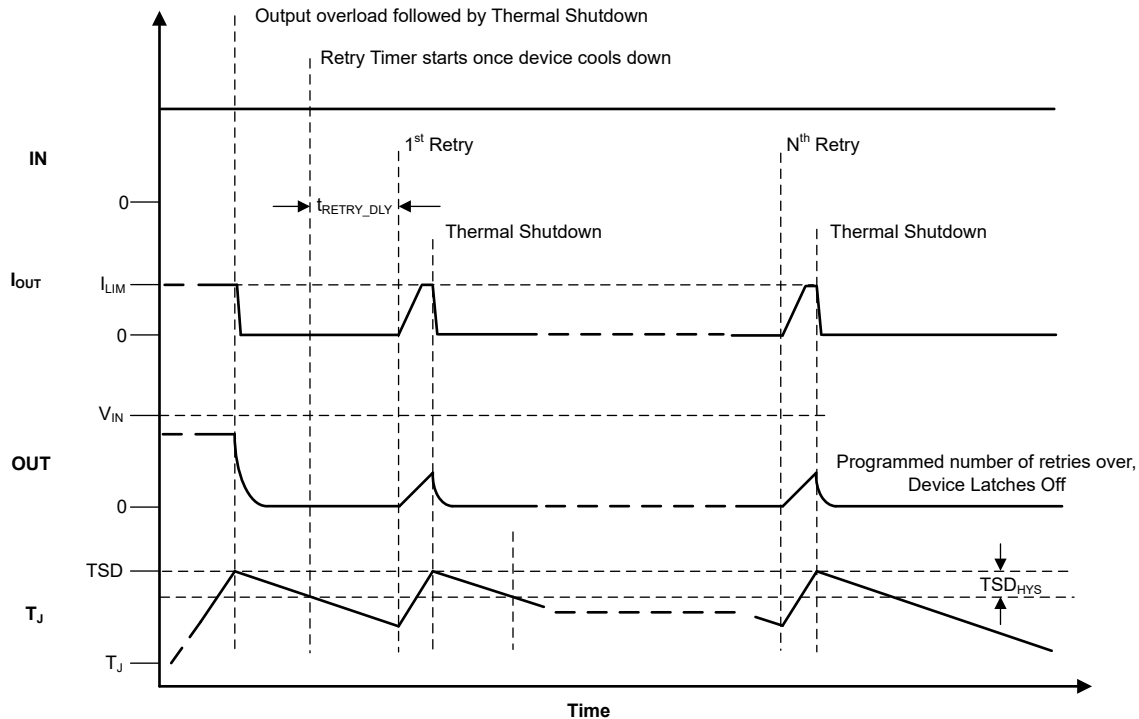


图 7-10. 故障后自动重试

自动重试逻辑具有一种机制，可在两个连续故障在时间上相隔较远时将计数复位为零。这样可确保将对任何后续故障的自动重试响应视为新序列而不是前一故障的继续。如果触发关断和后续自动重试周期的故障最终被清除，并且在从最后一次故障起等于 7 个重试延迟计时器周期的持续时间内没有再次发生，则自动重试逻辑会将内部自动重试计数复位为零。

## 7.5 器件功能模式

TPS25982 可通过引脚配置来支持各种可配置的功能模式。

表 7-6. LDSTRT 握手功能模式

EN/UVLO	LDSTRT	器件状态
L	X	禁用
H	L	导通
H	H	关断

有关更多详细信息，请参阅 [负载检测握手 \(LDSTRT\)](#) 部分。

表 7-7. 故障响应功能模式

EN/UVLO	RETRY_DLY	NRETRY	器件状态
L	X	X	禁用
H	短接至 GND	X	无自动重试 (闭锁)
H	开路	开路	自动重试 4 次，重试之间具有最小延迟，然后闭锁
H	开路	短接至 GND	无限期自动重试，重试之间具有最小延迟
H	电容器至 GND	电容器至 GND	自动重试延迟和计数如 <a href="#">方程式 14</a> 和 <a href="#">方程式 15</a> 所示
H	电容器至 GND	开路	自动重试 4 次，重试之间具有有限延迟，如 <a href="#">方程式 14</a> 所示，然后闭锁
H	电容器至 GND	短接至 GND	无限期自动重试，重试之间具有有限延迟，如 <a href="#">方程式 14</a> 所示

有关更多详细信息，请参阅 [故障响应](#) 部分。

## 8 应用和实例

### 备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

### 8.1 应用信息

TPS25982 器件是一款集成式 15A 电子保险丝，通常用于热插拔和电源轨保护应用。该器件的工作电压范围为 2.7V 至 24V，具有可调节过压和欠压保护功能。它还提供了具有各种固定内部阈值的可选过压保护功能。该器件有助于控制浪涌电流，可灵活配置自动重试次数和重试延迟。可调节过流消隐计时器提供了在不限或跳闸的情况下实现瞬态过流脉冲的功能。这些器件保护源极、负载和内部 MOSFET 免受服务器待机电源轨、PCIe 卡、SSD、HDD、光学模块、路由器和交换机等系统中的潜在破坏性事件的影响。

可使用以下设计过程，根据应用要求选择支持的元件值。此外，Web 产品文件夹中还提供了电子表格设计工具 [TPS25982xx 设计计算器](#)。

### 8.2 典型应用：在数据中心服务器中提供待机电源轨保护

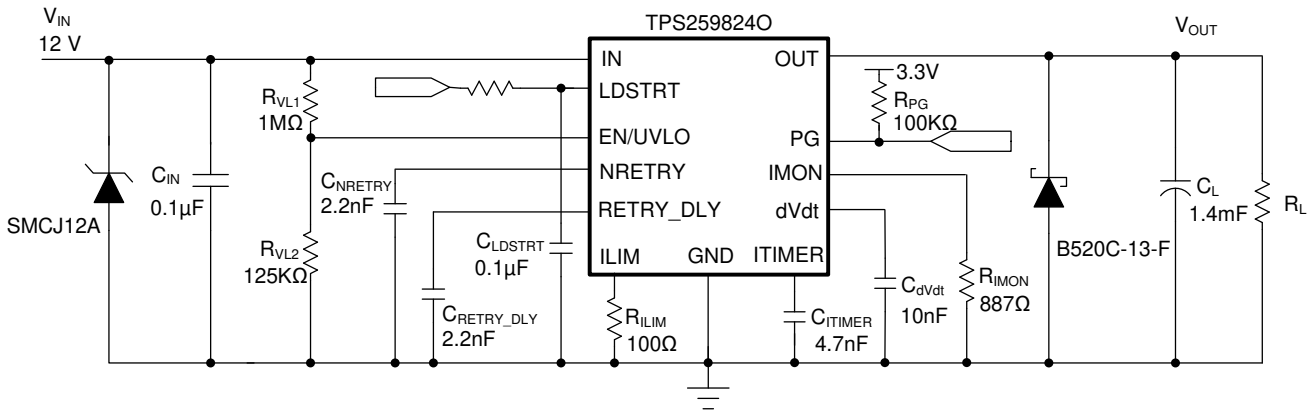


图 8-1. 典型应用原理图 - 保护服务器待机电源轨

#### 8.2.1 设计要求

表 8-1 展示了此应用示例的设计参数。

表 8-1. 设计参数

设计参数	示例值
输入电压, $V_{IN}$	12V
欠压锁定设定点, $V_{IN_{UVLO}}$	10.8V
最大负载电流, $I_{OUT}$	12A
电流限制, $I_{LIM}$	15A
瞬态过流消隐间隔 ( $t_{TIMER}$ )	2ms
负载电容, $C_{OUT}$	1.4mF
启动时负载, $R_{L(SU)}$	10 $\Omega$
输出电压斜坡时间, $T_{dVdt}$	20ms
最高环境温度, $T_A$	70°C
LDSTRT 握手延迟, $t_{LDSTRT}$	60ms
重试延迟, $t_{RETRY\_DLY}$	100ms

表 8-1. 设计参数 (续)

设计参数	示例值
重试次数, N <sub>RETRY</sub>	4

## 8.2.2 详细设计过程

### 8.2.2.1 器件选择

此设计示例考虑了 12V 系统工作电压, 容差为  $\pm 10\%$ 。额定负载电流为 12A。如果电流超过 15A, 则器件必须在 2ms 的间隔内允许过载电流, 然后才能断开电路, 再重新启动。因此选择了 TPS2598240 型号。(有关器件选型, 请参阅 [器件比较表](#)。)环境温度范围为 20°C 至 70°C。负载的最小输入电容为 1.4mF, 启动电阻负载为 10Ω。仅在 PG 信号置为有效后, 下游负载才导通。

### 8.2.2.2 设置限流阈值: R<sub>ILIM</sub> 选型

ILIM 引脚上的 R<sub>ILIM</sub> 电阻器设置过载电流限制, 其值可使用 [方程式 16](#) 计算。

$$R_{ILIM}(\Omega) = \frac{1460}{I_{LIM}(A) - 0.11} \quad (16)$$

当 I<sub>LIM</sub> = 15A 时, 计算得出 R<sub>ILIM</sub> 的值为 98.05Ω。选择最接近的可用标准值: 100Ω, 1%。参考电气特性表可以验证, 当 R<sub>ILIM</sub> 值为 100Ω 时, 全温度范围内的最小电流限值为 12.85A, 高于标称额定负载电流 (12A), 从而确保在正常条件下稳定运行。

### 8.2.2.3 设置欠压锁定设定点

通过连接在器件 IN、EN/UVLO 和 GND 引脚之间的 R<sub>VL1</sub> 和 R<sub>VL2</sub> 外部分压器网络来调节欠压锁定 (UVLO) 跳变点。设置欠压所需的电阻值通过 [方程式 17](#) 计算得出。

$$V_{IN_{UVLO}} = \frac{V_{UVLO(R)} \times [R_{VL1} + R_{VL2}]}{R_{VL2}} \quad (17)$$

为了尽可能降低从电源汲取的输入电流, TI 建议对 R<sub>VL1</sub> 和 R<sub>VL2</sub> 使用较高的电阻值。但是, 由于连接到电阻器串的外部有源元件而产生的漏电流会增加这些计算的误差。因此, 电阻串电流 I<sub>RVL12</sub> 必须为泄漏电流 (I<sub>ENLKG</sub>) 的 20 倍。

根据器件电气规格, UVLO 上升阈值 V<sub>UVLO(R)</sub> = 1.2V。根据设计要求, V<sub>IN<sub>UVLO</sub></sub> = 10.8V。首先选择 R<sub>VL1</sub> = 1MΩ, 然后通过 [方程式 17](#) 计算得出 R<sub>VL2</sub> = 125kΩ。

使用最接近的标准 1% 电阻值: R<sub>VL1</sub> = 1MΩ 且 R<sub>VL2</sub> = 125kΩ

### 8.2.2.4 选择电流监测电阻: R<sub>IMON</sub>

IMON 引脚上的电压 V<sub>IMON</sub> 与输出负载电流成比例。它可以连接到下游系统的 ADC, 用于监测系统的运行状况和健康状态。必须根据最大负载电流和满量程负载电流下的最大 IMON 引脚电压来选择 R<sub>IMON</sub>。必须根据所用 ADC 的输入电压范围或 [V<sub>IMON\(Max\)</sub> 建议值](#) 中建议的值来选择最大 IMON 引脚电压, 以较低者为准。使用 [方程式 18](#) 来设置 R<sub>IMON</sub>。

$$R_{IMON}(\Omega) = \frac{V_{IMONmax}(V)}{I_{OUTmax}(A) \times 246 \times 10^{-6}} \quad (18)$$

当 I<sub>LIM</sub> = 15A 时且考虑到 ADC 的工作电压范围为 0V 至 3.3V, 可计算 R<sub>IMON</sub> 如下

$$R_{IMON} = \frac{3.3}{15 \times 246 \times 10^{-6}} = 894\Omega \quad (19)$$

通过为 R<sub>IMON</sub> 选择小于 [方程式 19](#) 所示的值, 可确保负载电流最大值不超过 ADC 限值。选择最接近的可用标准值: 887Ω, 1%。

### 8.2.2.5 设置输出电压斜坡时间 ( $T_{dVdt}$ )

为了实现成功的设计，器件的结温在动态（启动）和稳态条件下都应保持在绝对最大额定值以下。动态功率应力通常比静态应力大一个数量级，因此务必确定系统电容所需的正确启动时间和浪涌电流限制，以避免在有负载和无负载的启动期间发生热关断。

考虑两张可能用例，计算所需的斜升电容  $C_{dVdt}$ （请参阅[用例 1：在不含负载的条件下启动：仅输出电容  \$C\_{OUT}\$  消耗电流](#)，以及[用例 2：在含有负载的条件下启动：输出电容  \$C\_{OUT}\$  和负载消耗电流](#)）

#### 8.2.2.5.1 情况 1：在不含负载的条件下启动：仅输出电容 $C_{OUT}$ 消耗电流

在启动期间，随着输出电容器充电，压降以及内部 FET 上的功耗都会降低。器件在启动期间的平均功耗根据[方程式 20](#) 计算得出

$$P_{D(INRUSH)} = 0.5 \times V_{IN} \times I_{INRUSH} \quad (20)$$

其中  $I_{INRUSH}$  是浪涌电流，由[方程式 21](#) 确定

$$I_{INRUSH} = C_{OUT} \times \frac{V_{IN}}{T_{dVdt}} \quad (21)$$

[方程式 20](#) 假设在输出电压达到其最终值之前，负载不消耗任何电流（除电容器充电电流之外）。

#### 8.2.2.5.2 情况 2：在含有负载的条件下启动：输出电容 $C_{OUT}$ 和负载消耗电流

当负载在导通序列期间消耗电流时，会消耗额外的功率。考虑到启动期间的电阻负载  $R_{L(SU)}$ ，在  $T_{dVdt}$  时间内，负载电流随着输出电压的增加而成比例斜升。[方程式 22](#) 显示了充电期间由于电阻负载而产生的内部 FET 平均功耗。

$$P_{D(LOAD)} = \frac{1}{6} \times \frac{V_{IN}^2}{R_{L(SU)}} \quad (22)$$

[方程式 23](#) 给出了启动期间器件的总功耗

$$P_{D(STARTUP)} = P_{D(INRUSH)} + P_{D(LOAD)} \quad (23)$$

在所选启动时间内，含有负载和不含负载的功耗不得超过[启动期间的热关断图](#)中所示的启动热关断限制

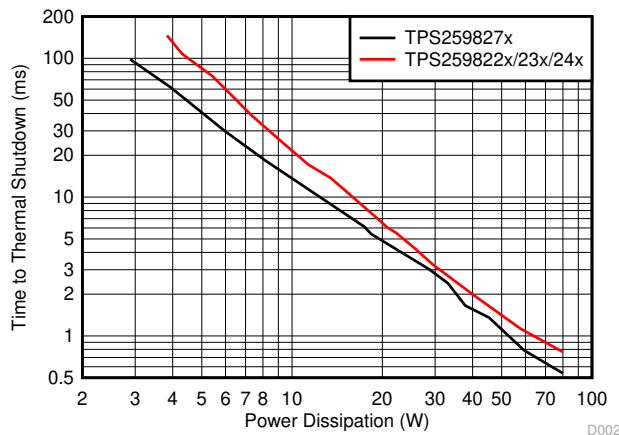


图 8-2. 启动期间的热关断图

对于本文所讨论的设计示例，输出电压必须在 20ms 内斜升，这就要求 12V 电压轨的压摆率为 0.6V/ms。

设置 0.6V/ms 转换率所需的  $dVdt$  引脚  $C_{dVdt}$  电容可使用[方程式 24](#) 计算得出

$$C_{dVdt}(\text{pF}) = \frac{4600}{\text{SR}\left(\frac{\text{V}}{\text{ms}}\right)} = 7666\text{pF} \quad (24)$$

启动期间，dVdt 电容器通常会经受  $V_{IN} + 4\text{V}$ 。高压偏置导致有效电容值下降。因此，建议选择比计算值高 20%，得到 9.2nF。选择最接近的 10% 标准值：10nF

10nF 的  $C_{dVdt}$  电容可设置 0.46V/ms 的转换率和 26ms 的输出斜坡时间  $T_{dVdt}$ 。

斜升期间，负载电容  $C_{OUT}$  消耗的浪涌电流可使用 [方程式 25](#) 计算得出

$$I_{INRUSH} = 1.4\text{mF} \times \frac{12\text{V}}{26\text{ms}} = 0.65\text{A} \quad (25)$$

浪涌功耗可使用 [方程式 26](#) 计算得出

$$P_{D(INRUSH)} = 0.5 \times 12 \times 0.65 = 3.9\text{W} \quad (26)$$

对于 3.9W 功率损耗，器件的热关断时间必须大于斜升时间  $T_{dVdt}$ ，才能确保成功启动。[图 8-2](#) 显示了启动热关断限制。对于 3.9W 功率，关断时间约为 100ms。因此，在不合任何输出负载的条件下，使用 26ms 作为启动时间是安全的。

启动期间存在 10Ω 负载时的额外功耗可使用 [方程式 27](#) 计算得出

$$P_{D(LOAD)} = \frac{1}{6} \times \frac{12^2}{10} = 2.4\text{W} \quad (27)$$

启动期间的总器件功耗可使用 [方程式 28](#) 计算得出

$$P_{D(STARTUP)} = 3.9 + 2.4 = 6.3\text{W} \quad (28)$$

根据 [启动期间的热关断图](#)，对于 6.3W，热关断时间约为 40ms。预留 30% 的裕度是安全的，可允许系统参数（例如负载、元件容差和输入电压）发生变化。因此，将 10nF 的  $C_{dVdt}$  电容器与 10Ω 的启动负载搭配使用，完全在可接受的限制范围内。

当  $C_{OUT}$  较大时，需降低启动期间的功耗。这可通过增加  $C_{dVdt}$  电容器的值来实现。可在线使用的电子表格工具 [TPS25982xx 设计计算器](#) 可用于迭代计算。

#### 8.2.2.6 设置负载握手 (LDSTRT) 延迟

为了指示启动成功，负载电路必须通过在 LDSTRT 引脚电容器  $C_{LDSTRT}$  设定的时间内拉低 LDSTRT 引脚，向 TPS25982 提供握手信号。PG 置为有效后，器件会将 2μA 电流输送到  $C_{LDSTRT}$  中。为了成功实现握手，负载电路必须在  $C_{LDSTRT}$  充电至 1.2V 之前下拉 LDSTRT 引脚。

对于 60ms 握手延迟的设计要求，可使用 [方程式 29](#) 计算  $C_{LDSTRT}$

$$C_{LDSTRT} = I_{LDSTRT} \times \frac{t_{LDSTRT}}{V_{LDSTRT}} = 2\mu\text{A} \times \frac{60\text{ms}}{1.2\text{V}} = 0.1\mu\text{A} \quad (29)$$

选择最接近的可用标准值：0.1μF，10%。

#### 8.2.2.7 设置瞬态过流消隐时间间隔 ( $t_{TIMER}$ )

对于本文所讨论的设计示例，允许的过流瞬态持续时间为 2ms。该消隐间隔可通过在 ITIMER 引脚与接地之间选择合适的电容器  $C_{TIMER}$  来设置。使用 [方程式 30](#) 可计算  $C_{TIMER}$  的值以便将  $t_{TIMER}$  设置为 2ms。

$$C_{TIMER}(\text{nF}) = \frac{t_{TIMER}(\text{ms})}{0.47} = 4.255\text{nF} \quad (30)$$

选择最接近的可用标准值：4.7nF，10%。

### 8.2.2.8 设置自动重试延迟和重试次数

可以通过选择 RETRY\_DLY 引脚上的电容器  $C_{RETRY\_DLY}$  来对重试之间的延时时间进行编程。用于设置 100ms 自动重试延迟的  $C_{RETRY\_DLY}$  值可使用 [方程式 31](#) 计算得出。

$$C_{RETRY\_DLY}(pF) = \frac{t_{RETRY\_DLY}(\mu s)}{46.83} - 4pF = 2131.38pF \quad (31)$$

选择最接近的可用标准值：2.2nF，10%。

可以使用 [方程式 32](#)，通过 NRETRY 引脚上的电容器  $C_{NRETRY}$  来设置自动重试尝试次数

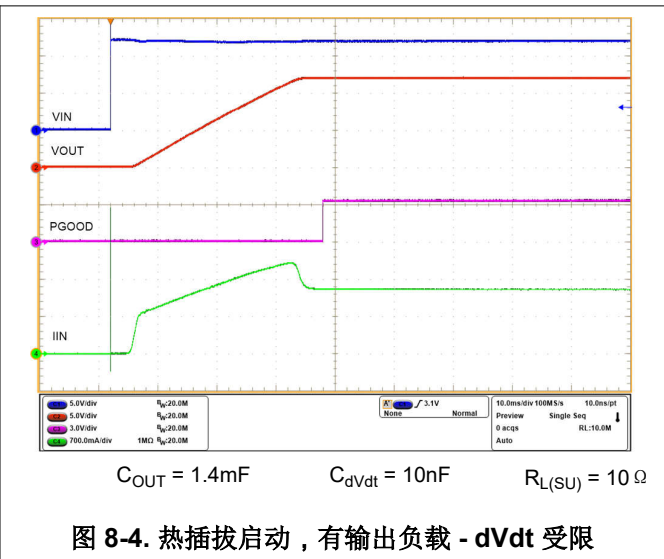
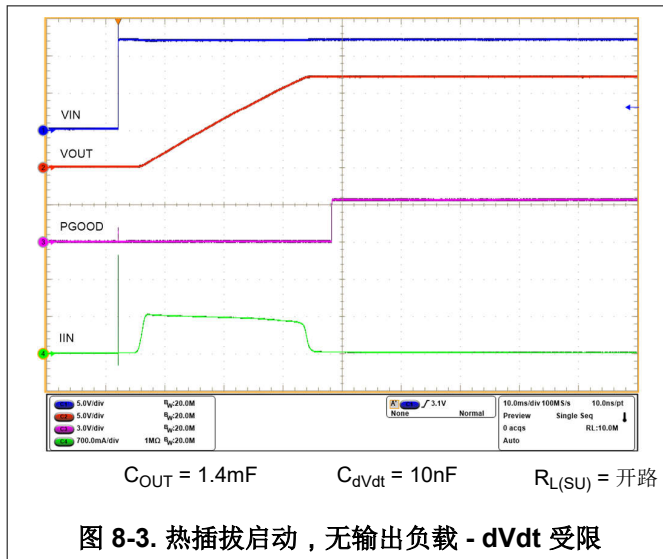
$$N_{RETRY} = \frac{4 \times C_{RETRY}(pF)}{C_{RETRY\_DLY}(pF) + 4pF} \quad (32)$$

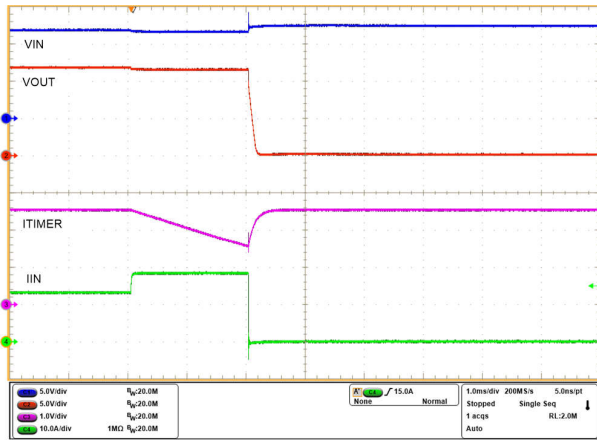
对于该设计示例，要求在器件因故障而关断后重试 4 次。由于自动重试次数可以按 [节 7.4](#) 中所述的离散步骤进行调整，因此选择  $C_{NRETRY}$  以使  $N_{RETRY}$  小于 4。使用 [方程式 33](#) 来计算  $C_{NRETRY}$ 。

$$C_{NRETRY}(pF) < \frac{N_{RETRY} \times [C_{RETRY\_DLY}(pF) + 4pF]}{4} < 2204pF \quad (33)$$

选择最接近的可用标准值：2.2nF，10%。

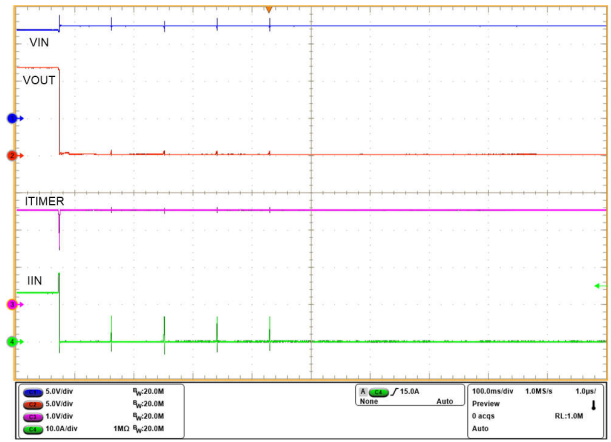
### 8.2.3 应用曲线





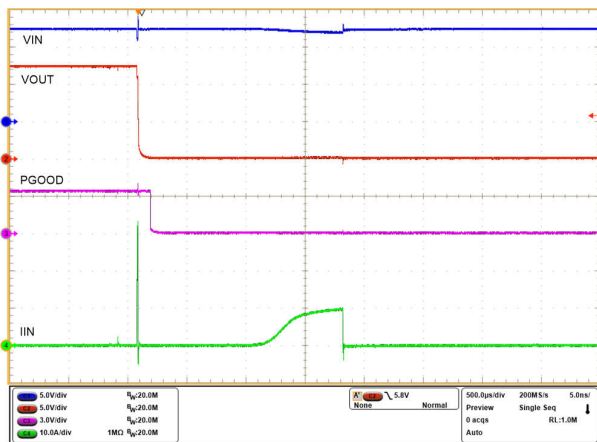
$R_{LIM} = 100\ \Omega$       $C_{ITIMER} = 4.7\text{nF}$

图 8-5. 具有 2ms 瞬态过流消隐间隔的断路器



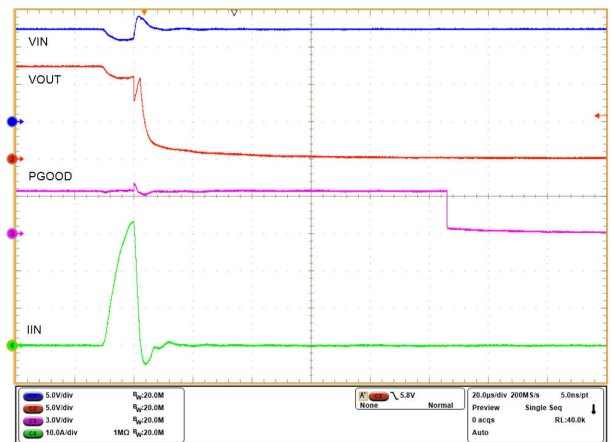
$R_{LIM} = 100\ \Omega$       $C_{ITIMER} = 4.7\text{nF}$       $C_{RETRY\_DLY} = 2.2\text{nF}$  ,  
 $C_{NRETRY} = 2.2\text{nF}$

图 8-6. 断路器 - 自动重试 4 次，重试延迟为 100ms



$R_{LIM} = 100\ \Omega$

图 8-7. 导通时输出硬短路



$R_{LIM} = 100\ \Omega$

图 8-8. 导通时输出硬短路 (放大图)

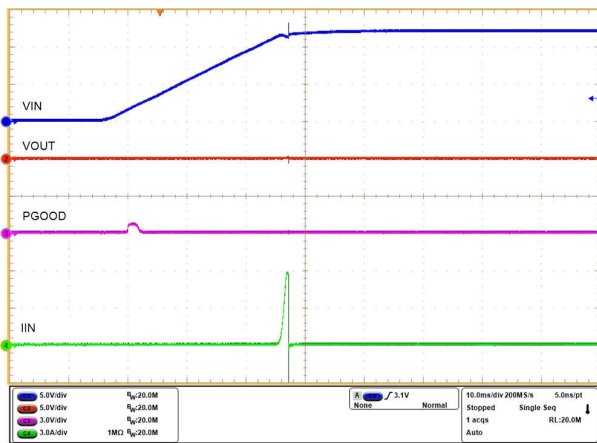


图 8-9. 通过输出短路上电

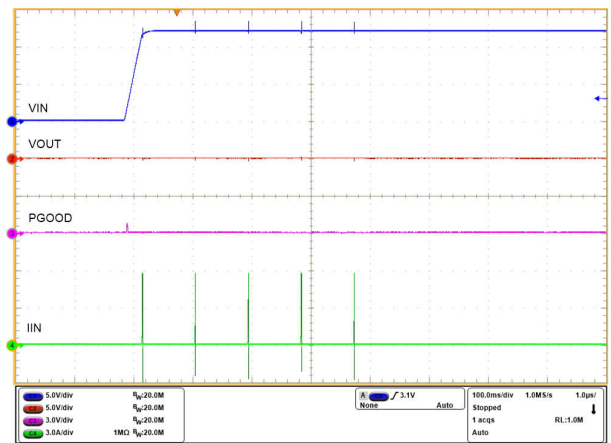
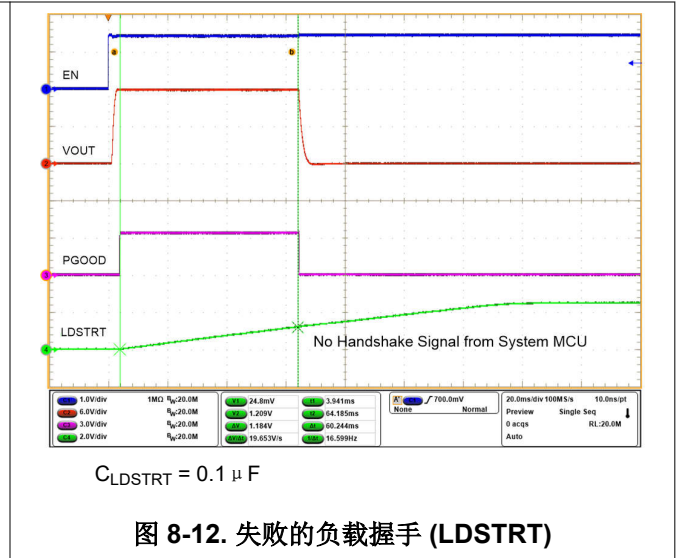
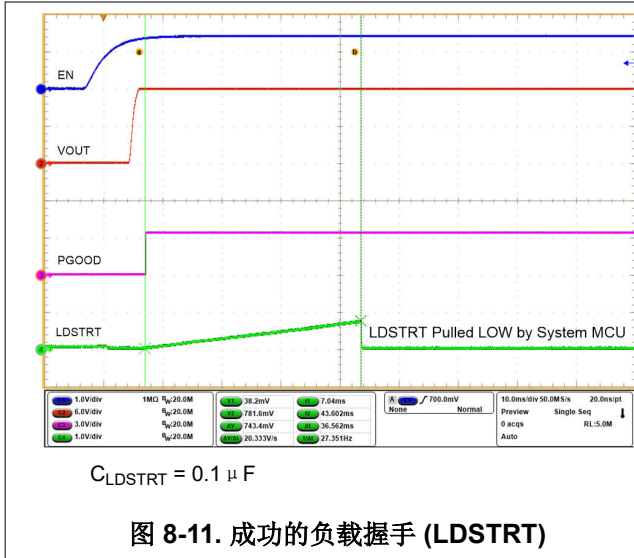


图 8-10. 通过输出短路加电 - 自动重试 4 次，重试延迟为 100ms

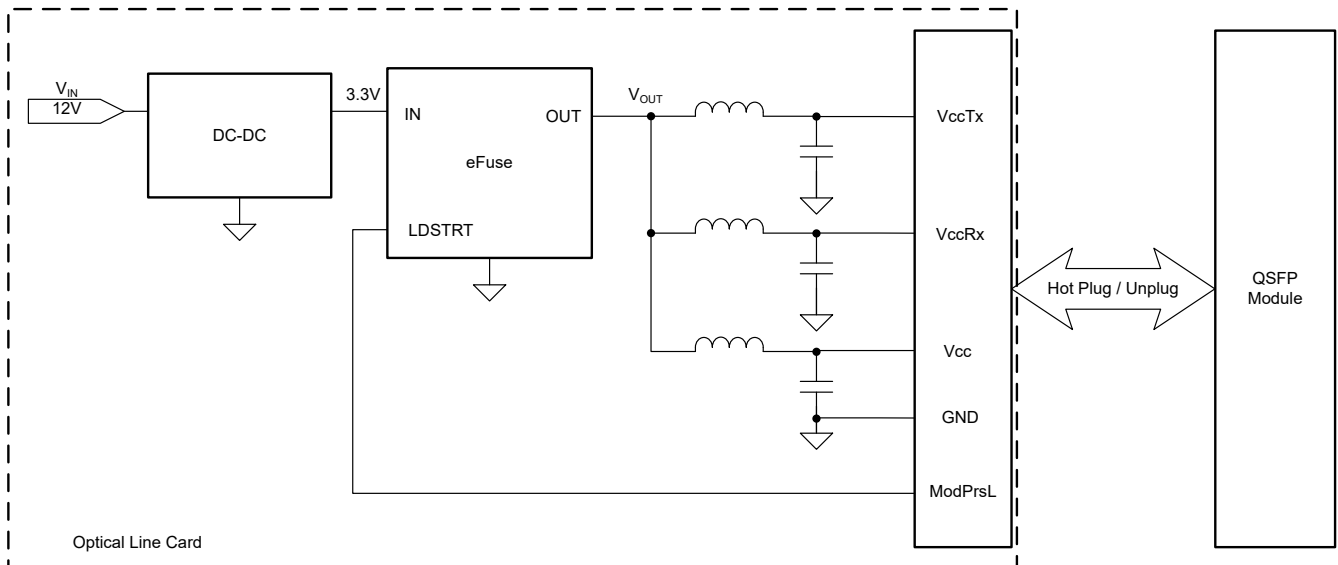


### 8.3 系统示例

#### 8.3.1 光学模块电源轨路径保护

光学模块通常用于高带宽数据通信系统，如光学网络设备、企业/数据中心交换机和路由器。市场上有多种光学模块型号，它们在外形尺寸和数据速度支持 (Gbit/s) 方面有所不同。其中，常用的双密度四通道小型可插拔 (QSFP-DD) 模块型号支持高达 400Gbit/s 的速度。除了热插拔事件期间的系统保护之外，光学模块的另一个关键要求是精确的电压调节。光学模块使用 3.3V 电源，需要将电压稳压在  $\pm 5\%$  范围内，才能确保正常运行。

图 8-13 展示了此类系统的典型电源树。光学线路卡包含直流/直流转换器、保护器件 (电子保险丝) 和电源滤波器。DC-DC 转换器将 12V 降至 3.3V，并将 3.3V 电压轨维持在  $\pm 2\%$  内。电源滤波网络使用“LC”元件来减少注入光学模块的高频噪声。电感器“L”的直流电阻导致约 1.5% 的压降，因此保护器件上的压降预算仅为 1.5% ( $3.3V \times 1.5\% = 50mV$ )。考虑到每个模块的最大负载电流为 5.5A，保护器件的最大导通电阻应小于  $9m\Omega$ 。TPS25982 电子保险丝提供  $2.7m\Omega$  (典型值) 和  $4.5m\Omega$  (最大值，在整个温度范围内) 的超低导通电阻，因此可以通过额外的余量满足目标规格，并简化了整个系统设计。



如图 8-13 所示，ModPrsL 信号用作线路卡和光学模块之间的握手信号。ModPrsL 始终被拉至模块内接地端。当该模块热插拔到主机“光学线路卡”连接器时，ModPrsL 信号拉低 LDSTRT 引脚，使 TPS25982 电子保险丝能够为模块供电。这可确保仅当插入模块时才在端口上供电，而在没有模块时断开电源。

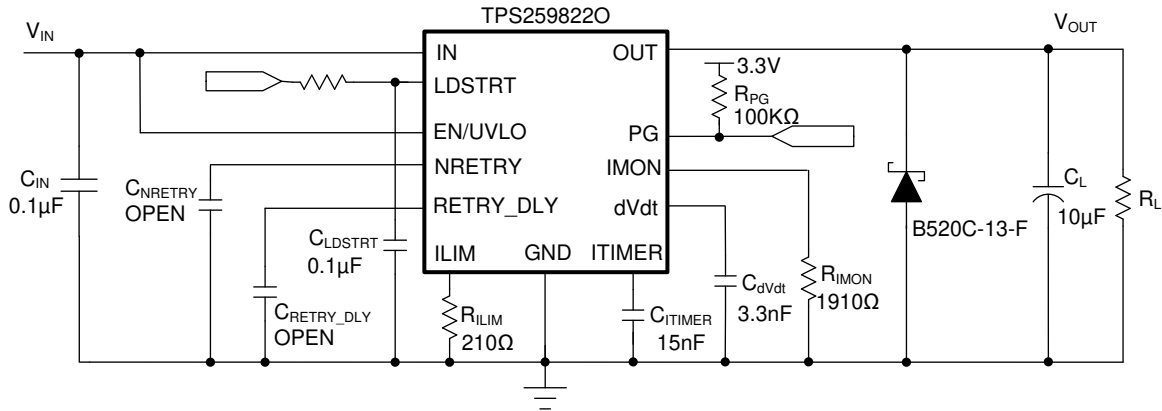


图 8-14. 在光学模块中配置用于 3.3V 电源轨路径保护的 TPS2598220

### 8.3.1.1 设计要求

表 8-2 展示了该示例的设计参数。

表 8-2. 设计参数

设计参数	示例值
输入电压, $V_{IN}$	3.3V
过压锁定, $V_{OVP}$	3.7V
路径中的最大压降	± 5%
最大负载电流, $I_{OUT}$	5.5A
电流限制, $I_{LIM}$	7A
瞬态过流消隐间隔 ( $t_{TIMER}$ )	6ms
负载电容, $C_{OUT}$	10μF
最高环境温度, $T_A$	85°C
模块存在检测, ModPrsL	是
重试延迟, $t_{RETRY\_DLY}$	200μs
重试次数, $N_{RETRY}$	4

### 8.3.1.2 器件选择

光学模块对电源电压变化非常敏感，因此需要输入过压保护。选择 TPS25982 系列中的 TPS2598220 型号，将过压保护设置为 3.7V。TPS2598220 允许在断开电路路径之前在用户指定的消隐间隔  $t_{TIMER}$  内出现过流。在该用例中， $t_{TIMER}$  设置为 6ms 间隔。

### 8.3.1.3 外部元件设置

通过执行 节 8.2.2 中所述的类似设计过程，外部元件值计算如下：

- $R_{ILIM} = 210\ \Omega$ ，用于设置 7A 电流限制
- $C_{ITIMER} = 15\text{nF}$ ，用于设置 6ms 的故障消隐时间
- $R_{IMON} = 1910\ \Omega$ ，用于在 3.3V 的 ADC 范围内设置最大 IMON 引脚电压  $V_{IMON}$
- 选择的  $C_{dVdt}$  电容为 3.3nF
- 使 RETRY\_DLY 和 NRETRY 引脚保持开路状态，设置最小自动重试延迟为 200 μs，重试次数为 4 次

### 8.3.1.4 压降

表 8-3 展示了不同功率等级的 QSFP 模块中电子保险丝导致的电源路径压降 (%)。

表 8-3. QSFP 模块电源轨上 TPS25981 的压降

功率等级	每个模块的最大功耗 (W)	最大负载电流 (A)	典型压降 (%)
1	1.5	0.454	0.082
2	3.5	1.06	0.192
3	7	2.12	0.385
4	8	2.42	0.440
5	10	3.03	0.551
6	12	3.63	0.660
7	14	4.24	0.771
8	18	5.45	0.991

### 8.3.1.5 应用曲线

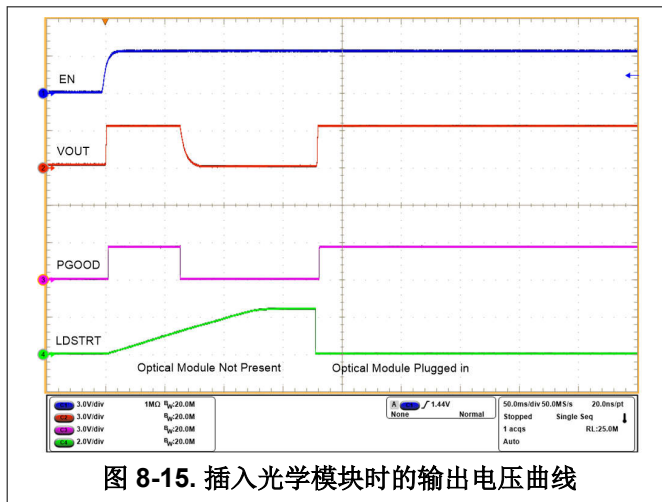


图 8-15. 插入光学模块时的输出电压曲线

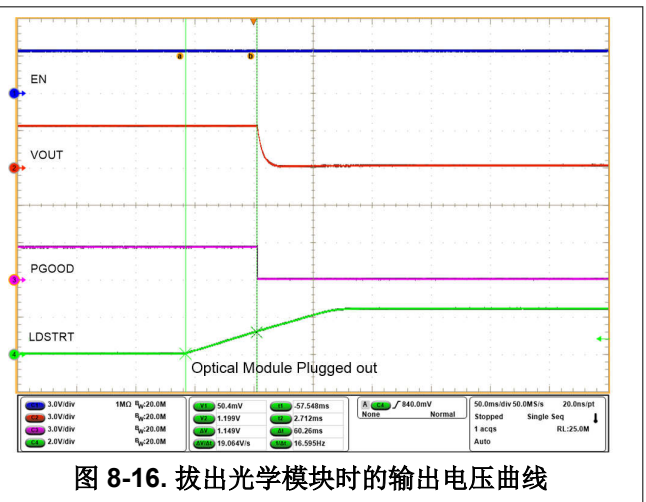


图 8-16. 拔出光学模块时的输出电压曲线

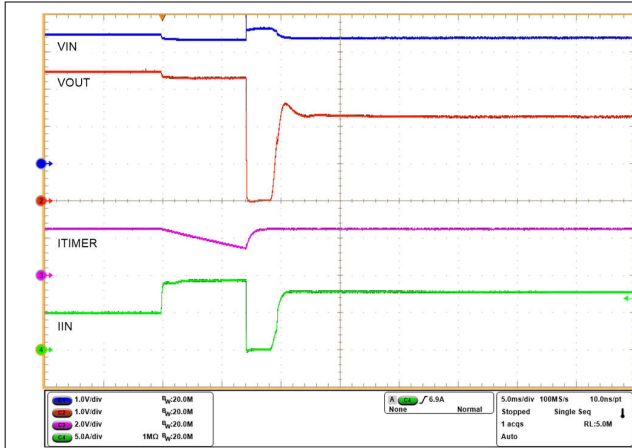


图 8-17. 具有 6ms 瞬态过流消隐间隔的断路器；器件在电流限制模式下重新启

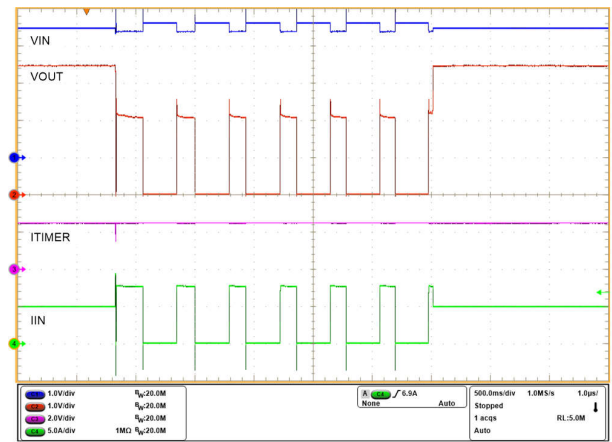


图 8-18. 过载响应和恢复

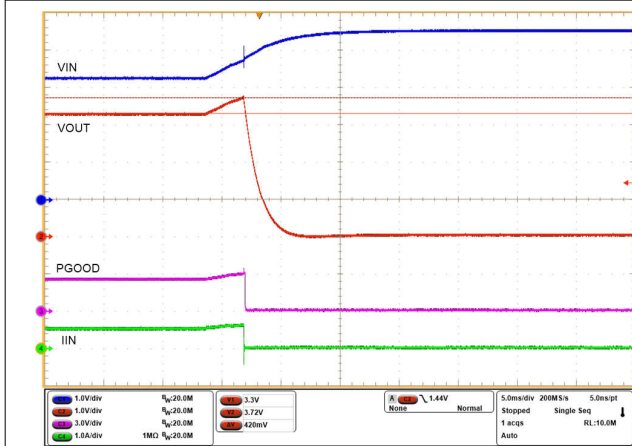


图 8-19. 采用 TPS2598220 器件的 3.7V 过压切断

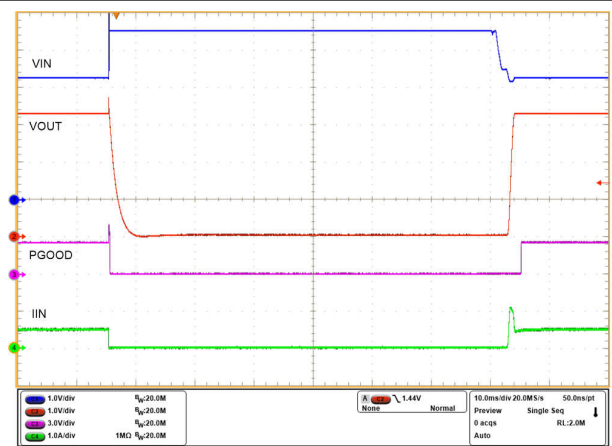


图 8-20. 采用 TPS2598220 器件的过压保护响应与恢复

### 8.3.2 为 12V 电压轨应用提供输入保护：PCIe 卡、存储接口和直流风扇

TPS25982 电子保险丝提供浪涌电流管理，还可保护系统免受欠压、过压和过流等常见故障的影响。TPS25982 电子保险丝兼具高电流支持和低导通电阻，是 PCIe 卡、存储接口和直流风扇负载的理想保护解决方案。外部元件值可以按照 [详细设计过程](#) 中列出的设计过程计算得出。此外，电子表格设计工具 [TPS25982xx 设计计算器](#) 可用于简化设计工作。

## 8.4 电源相关建议

TPS25982 器件专为  $2.7V \leq VIN \leq 24V$  的电源电压范围设计。如果输入电源距离器件超过几英寸，TI 建议使用高于  $0.1 \mu F$  的输入陶瓷旁路电容器。电源的额定值必须高于设定的电流限制，以避免在过流和短路情况下出现压降。

### 8.4.1 瞬态保护

在短路和过载电流限制情况下，当器件中断电流时，输入电感在输入端产生正电压尖峰，输出电感在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决此问题，此类瞬变可能会超过器件的绝对最大额定值。解决瞬变的典型方法包括：

- 更大限度减少进出器件的引线长度和电感。
- 使用较大的 PCB GND 平面。
- 在输出端使用肖特基二极管来吸收负尖峰。

- 使用低值陶瓷电容器  $C_{IN} = 0.001 \mu F$  至  $0.1 \mu F$  来吸收能量并抑制瞬变。输入电容的近似值可使用 [方程式 34](#) 进行估算。

$$V_{SPIKE(Absolute)} = V_{IN} + I_{LOAD} \times \sqrt{\frac{L_{IN}}{C_{IN}}} \quad (34)$$

其中

- $V_{IN}$  是标称电源电压
- $I_{LOAD}$  是负载电流
- $L_{IN}$  等于在源中观察到的有效电感
- $C_{IN}$  是输入端存在的电容

某些应用可能需要添加瞬变电压抑制器 (TVS)，以防止瞬变超过器件的绝对最大额定值。采用可选保护元件 (陶瓷电容器、TVS 和肖特基二极管) 的典型电路实施方案如图 8-21 所示。

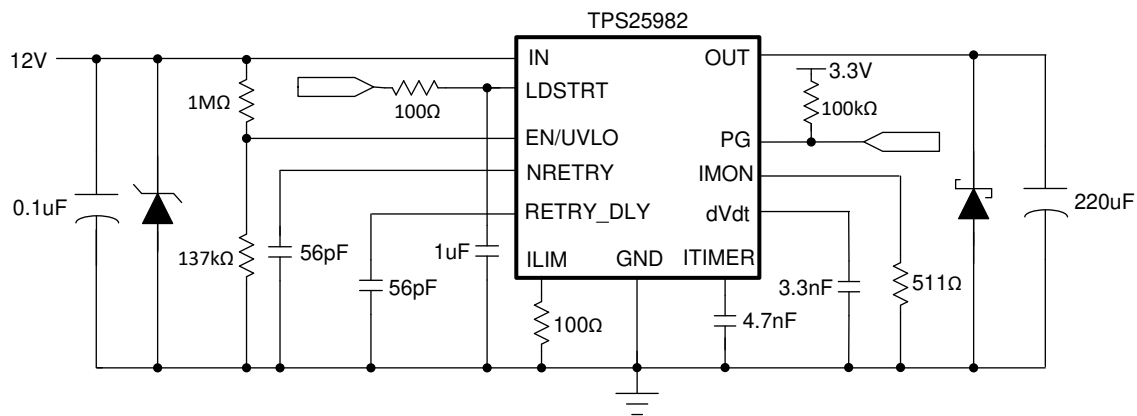


图 8-21. 采用可选保护元件的典型电路实施方案

## 8.4.2 输出短路测量

获得可重复和相似的短路测试结果较困难。以下因素会导致结果的变化：

- 源旁路
- 输入引线
- 电路板布局布线
- 组件选择
- 输出短路方法
- 短路的相对位置
- 仪表

实际的短路呈现出一定程度的随机性，因为它在微观上会弹跳和形成电弧。确认使用了适当的配置和方法来获得真实的结果。

### 备注

不要期望看到与本数据表中的波形完全相同的波形，因为每个设置都不同。

## 8.5 布局

### 8.5.1 布局指南

- IN 外露散热焊盘用于散热。通过散热过孔阵列连接至尽可能多的铜区域。过孔阵列还有助于更大限度地减小 VIN 焊盘上的电压梯度，并有助于通过内部 FET 实现均匀的电流分布，从而提高电流检测和监测精度。

- 对于所有应用，TI 建议在 IN 和 GND 端子之间使用 0.01  $\mu\text{F}$  或更大的陶瓷去耦电容器。对于输入电源路径电感可忽略不计的热插拔应用，可以取消该电容器或将其最小化。
- 去耦电容器的最佳放置位置是紧靠器件的 IN 引脚和 GND 引脚的位置。请注意，应尽可能缩减由旁路电容连线、IN 引脚和 IC 的 GND 引脚组成的环路面积。
- 高载流电源路径连接必须尽可能短，并且其大小必须能够承载至少两倍的满载电流。建议 OUT 电源连接使用 50mil 的最小布线宽度。
- GND 端子是所有内部信号的基准，必须与系统电源接地层中的大开关电流引起的任何反弹隔离。建议将器件 GND 连接到电路板上的信号接地岛，该信号接地岛又在一点上连接到系统电源 GND 层。
- 将以下信号的支持元件放置在靠近其各自连接引脚的位置：ILIM、IMON、ITIMER、RETRY\_DLY、NRETRY 和 dVdT，布线距离尽可能短，以减少对相应相关功能的寄生影响。这些走线不得与电路板中的开关信号发生耦合。
- ILIM 引脚对电容非常敏感，TI 建议特别注意布局，以将寄生电容保持在 30pF 以下，从而实现稳定运行。
- 在 RETRY\_DLY 和 NRETRY 引脚上使用短布线，以确保自动重试计时器延迟和自动重试次数不会因这些引脚上的额外寄生电容而改变。
- 必须将保护器件（如 TVS、缓冲器、电容器或二极管）放置在紧靠其要保护的器件的物理位置。必须使用短迹线为这些保护器件布线以减少电感。例如，TI 建议使用保护肖特基二极管来解决由于电感负载切换而导致的负瞬变，并且它必须位于靠近 OUT 引脚的物理位置。
- 采用适当的布局和管理技术，确保 IC 上的两个散热焊盘之间没有明显的稳态热梯度。这对于器件过热保护机制在所有条件下正常运行和成功启动是必要的。
- 使用替代布局方案也许能够获得可接受的性能；[布局示例](#)可用作指南，从电气和热的角度提供了良好的结果。

### 8.5.2 布局示例

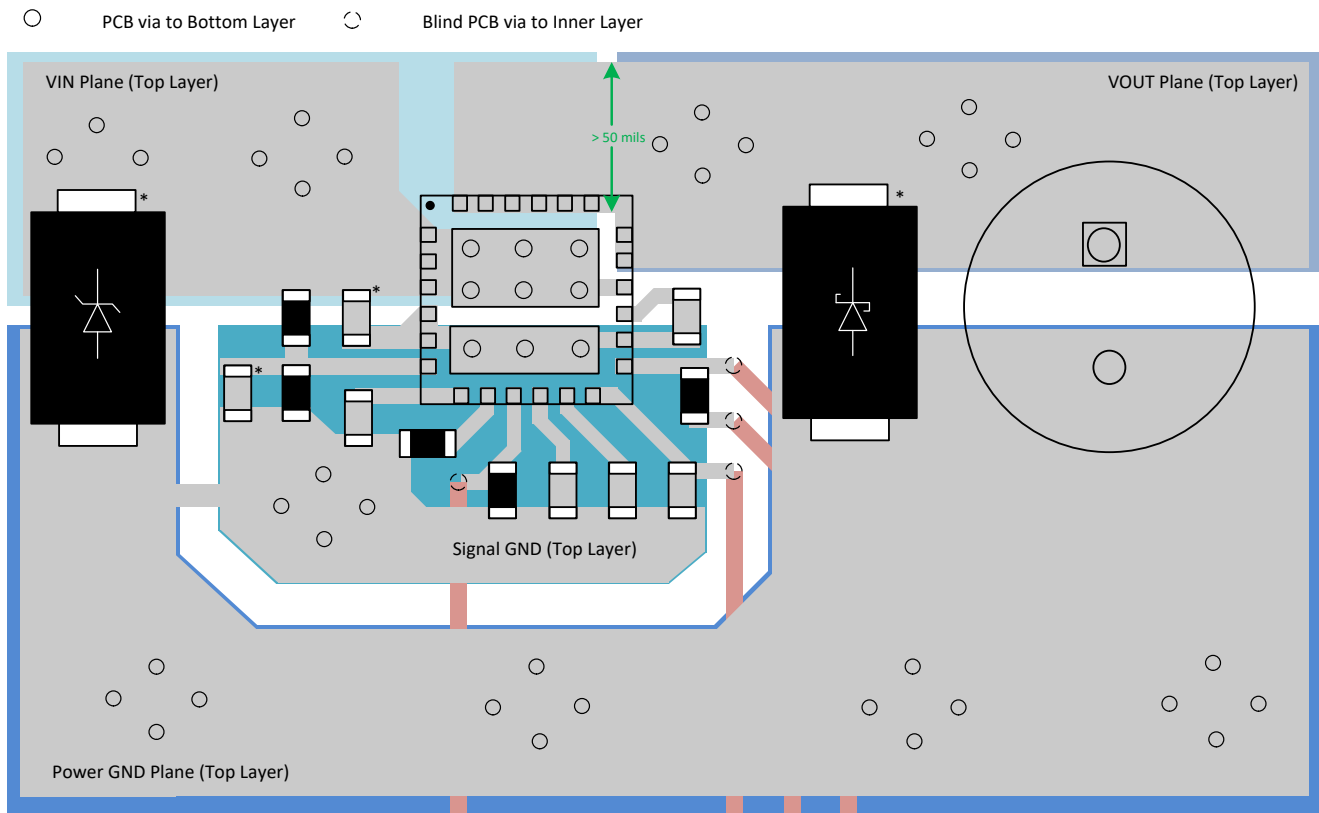


图 8-22. TPS25982 示例 PCB 布局

## 9 器件和文档支持

### 9.1 文档支持

#### 9.1.1 相关文档

请参阅以下相关文档：

- [TPS259824OEVM 电子保险丝评估板](#)
- [TPS259827LEVM 电子保险丝评估板](#)
- [TPS25982xx 设计计算器](#)

### 9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

### 9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

## 10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision C (May 2020) to Revision D (May 2026)</b>	<b>Page</b>
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将结温最小值从 -40°C 更改为 -15°C.....	7

<b>Changes from Revision B (January 2020) to Revision C (May 2020)</b>	<b>Page</b>
• 更改了数据表的标题。.....	1
• 将修订版 B 的陈述更正为“将 <i>电气特性表</i> 中的 IdVdt 最小值从 3.88 μA 更改为 2 μA”.....	1

## 11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TPS259822LNRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 22LN
TPS259822LNRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 22LN
<a href="#">TPS259822LNRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 22LN
TPS259822LNRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 22LN
<a href="#">TPS259822ONRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 22ON
TPS259822ONRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 22ON
<a href="#">TPS259822ONRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 22ON
TPS259822ONRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 22ON
<a href="#">TPS259823LNRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 23LN
TPS259823LNRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 23LN
<a href="#">TPS259823LNRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 23LN
TPS259823LNRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 23LN
<a href="#">TPS259823ONRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 23ON
TPS259823ONRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 23ON
<a href="#">TPS259823ONRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 23ON
TPS259823ONRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 23ON

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TPS259824LNRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 24LN
TPS259824LNRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 24LN
<a href="#">TPS259824LNRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 24LN
TPS259824LNRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 24LN
<a href="#">TPS259824ONRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 24ON
TPS259824ONRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 24ON
<a href="#">TPS259824ONRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 24ON
TPS259824ONRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 24ON
<a href="#">TPS259827LNRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 27LN
TPS259827LNRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 27LN
<a href="#">TPS259827LNRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 27LN
TPS259827LNRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 27LN
<a href="#">TPS259827ONRGER</a>	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 27ON
TPS259827ONRGER.A	Active	Production	VQFN (RGE)   24	3000   LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 27ON
<a href="#">TPS259827ONRGET</a>	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	TP2598 27ON
TPS259827ONRGET.A	Active	Production	VQFN (RGE)   24	250   SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-15 to 125	TP2598 27ON

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## TAPE AND REEL INFORMATION



### QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS259822LNRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259822LNRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259822ONRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259822ONRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259823LNRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259823LNRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259823ONRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259823ONRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259824LNRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259824LNRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259824ONRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259824ONRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259827LNRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259827LNRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2
TPS259827ONRGER	VQFN	RGE	24	3000	330.0	12.4	4.35	4.35	1.1	8.0	12.0	Q2
TPS259827ONRGET	VQFN	RGE	24	250	180.0	12.5	4.35	4.35	1.1	8.0	12.0	Q2

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

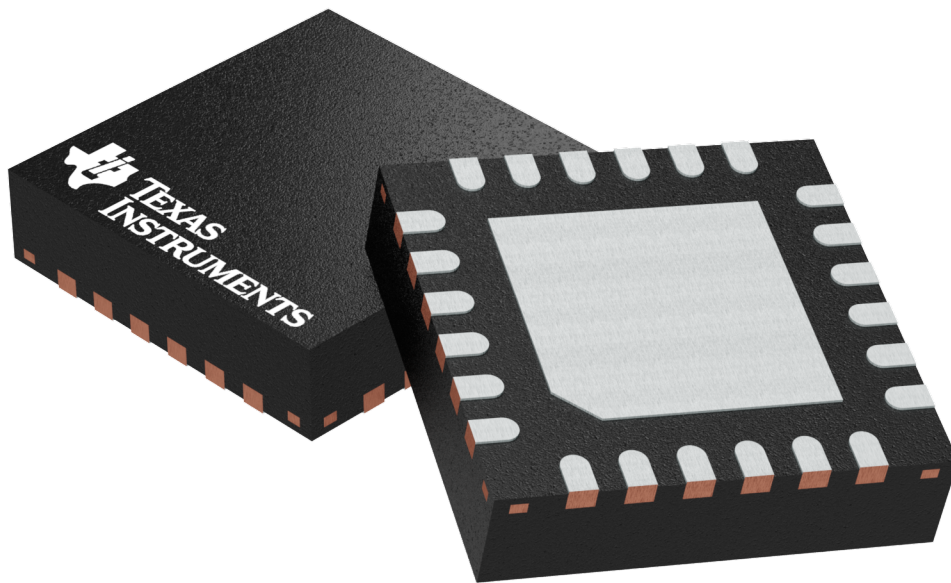
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS259822LNRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259822LNRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259822ONRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259822ONRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259823LNRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259823LNRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259823ONRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259823ONRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259824LNRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259824LNRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259824ONRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259824ONRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259827LNRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259827LNRGET	VQFN	RGE	24	250	205.0	200.0	33.0
TPS259827ONRGER	VQFN	RGE	24	3000	338.0	355.0	35.0
TPS259827ONRGET	VQFN	RGE	24	250	205.0	200.0	33.0

**RGE 24**

**GENERIC PACKAGE VIEW**

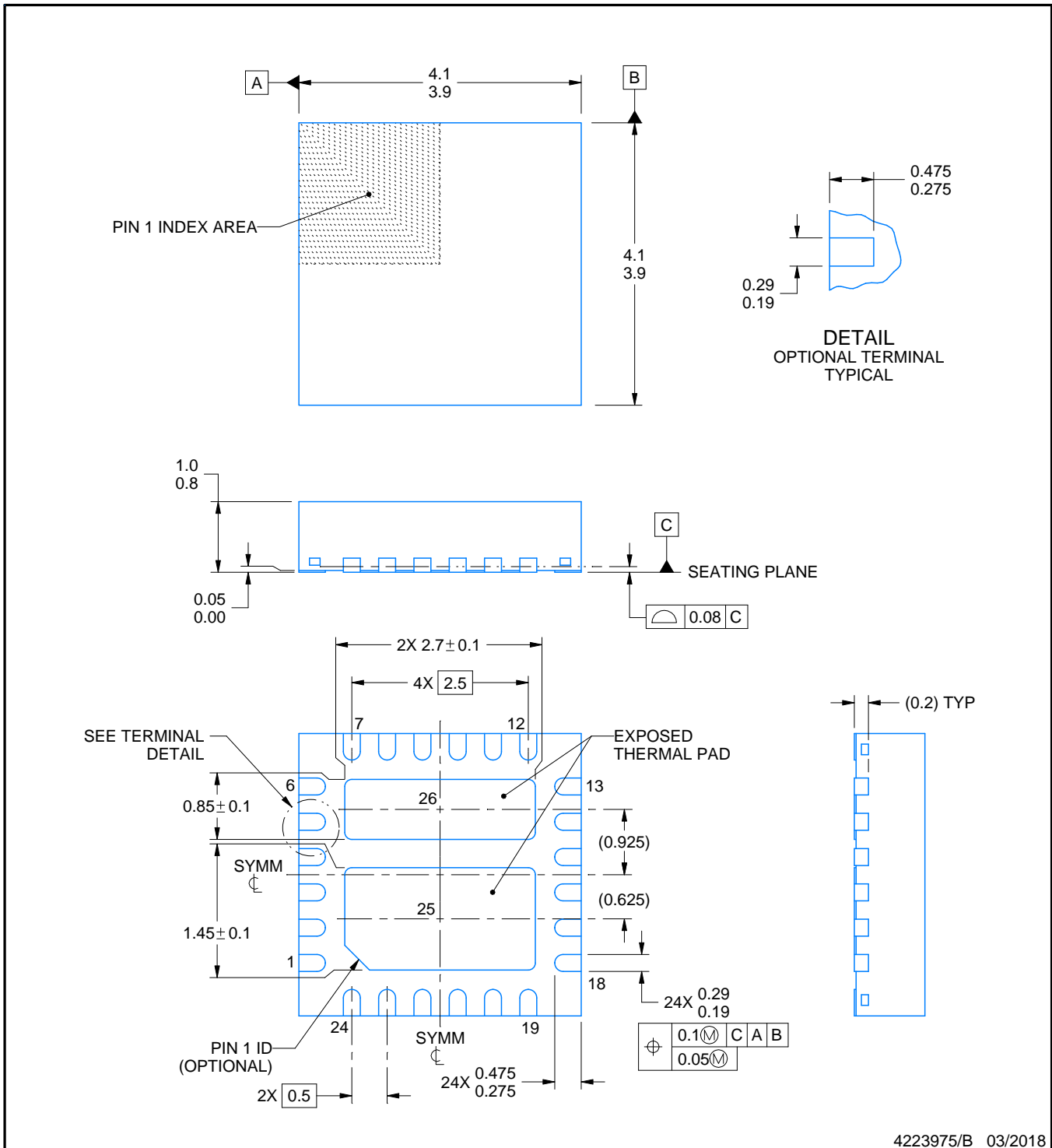
**VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

4204104/H



4223975/B 03/2018

NOTES:

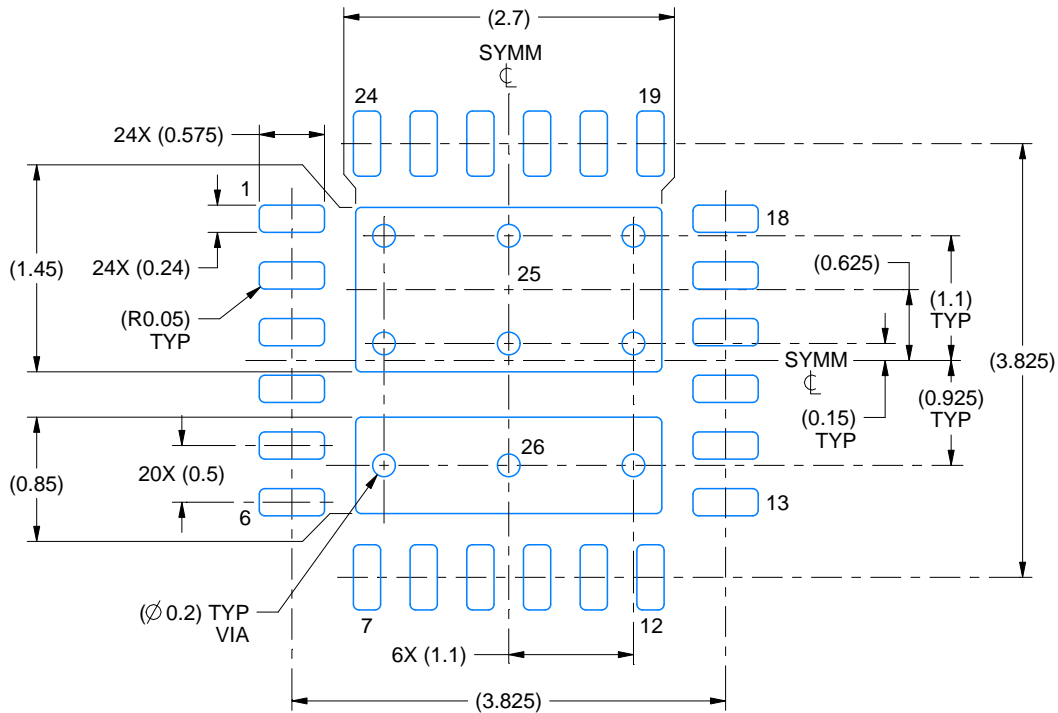
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

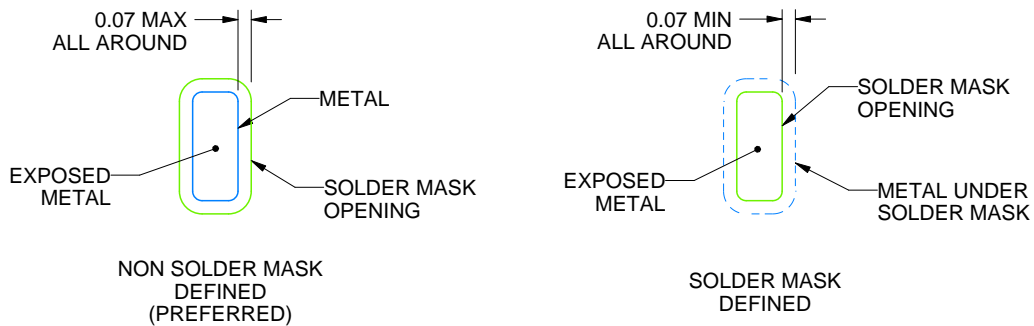
RGE0024M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:15X



SOLDER MASK DETAILS

4223975/B 03/2018

NOTES: (continued)

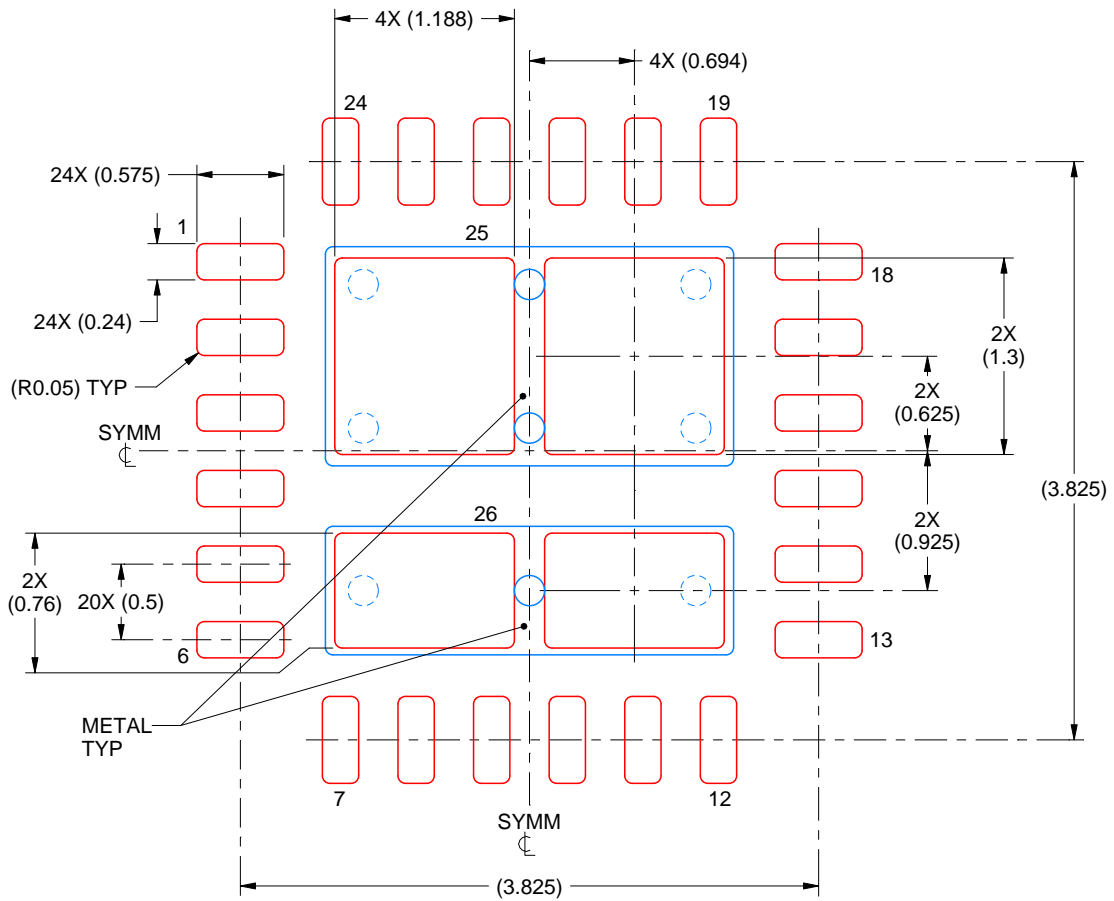
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sl原因271](http://www.ti.com/lit/sl原因271)).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

RGE0024M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**SOLDER PASTE EXAMPLE**  
 BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 25  
 78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE  
 SCALE:20X

4223975/B 03/2018

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月