

具有 Eco-mode 控制的 TPS5331x 8A 或 14A 高效同步降压转换器

1 特性

- 推出的新产品：[TPS548A28](#) 和 [TPS548A29](#) 具有遥感功能的 16V、15A 同步转换器
- 转换输入电压范围：1.5V 至 22V
- VDD 输入电压范围：4.5V 至 25V
- 14A 时，在 12V 至 1.5V 之间效率达到 91%
- 输出电压范围：0.6V 至 5.5V
- 5V LDO 输出
- 支持单轨输入
- 集成功率 MOSFET，持续输出电流达 8A (TPS53318) 或 14A (TPS53319)
- 用于在轻负载时实现高效率的自动跳跃 Eco-mode
- < 110 μ A 关断电流
- 具有快速瞬态响应的 D-CAP™ 集成电路模式
- 可借助外部电阻器在 250kHz 至 1MHz 之间选择开关频率
- 可选择以自动跳跃模式或仅 PWM 模式运行
- 内置 1% 0.6V 基准电压
- 0.7ms、1.4ms、2.8ms 和 5.6ms 可选内部电压伺服软启动时间
- 集成升压开关
- 预充电启动能力
- 具有热补偿的可调节过流限制
- 过压、欠压、UVLO 和过热保护
- 支持所有陶瓷输出电容器
- 开漏电源正常状态指示
- 整合 NexFET™ 电源 MOSFET 块技术
- 具有 PowerPAD™ 集成电路封装的 22 引脚 QFN (DQP) 封装

2 应用

- 服务器和存储
- 工作站和台式机
- 电信基础设施

3 说明

TPS53318 和 TPS53319 是两款具有集成 MOSFET 的 D-CAP 模式、8A 或 14A 同步转换器。这些器件旨在实现易用性、减少外部元件数量，以及适用于空间受限的电源系统。

这些器件采用精确的 1% 0.6V 基准电压和集成升压开关。具有竞争力的特性示例包括：1.5V 至 22V 宽转换输入电压范围、超低外部元件数、针对超快瞬变的 D-CAP 集成电路模式控制、自动跳跃模式运行、内部软启动控制、可选频率并且无需补偿。

转换输入电压范围为 1.5V 至 22V，电源电压范围为 4.5V 至 25V，输出电压范围为 0.6V 至 5.5V。

这些器件采用 5mm × 6mm、22 引脚 QFN 封装，规定工作温度范围为 -40°C 至 85°C。

TPS548A28 和 TPS548A29 是两款较新的 15A 器件，专为数据中心应用而设计，采用更小的完全无铅封装。

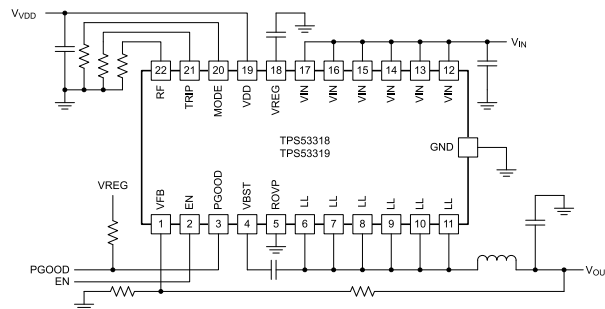
器件信息

| 器件型号 ⁽³⁾ | 封装 ⁽¹⁾ | 封装尺寸 ⁽²⁾ |
|---------------------|--------------------|---------------------|
| TPS53318 | DQP (LSON-CLIP、22) | 6.00mm × 5.00mm |
| TPS53319 | | |

(1) 有关更多信息，请参阅节 11。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。

(3) 请参阅 [器件比较表](#)。



简化版应用



内容

| | | | |
|------------------------|-----------|-----------------------------|-----------|
| 1 特性 | 1 | 7.3 特性说明..... | 16 |
| 2 应用 | 1 | 7.4 器件功能模式..... | 21 |
| 3 说明 | 1 | 8 应用和实施 | 23 |
| 4 器件比较表 | 3 | 8.1 应用信息..... | 23 |
| 5 引脚配置和功能 | 4 | 8.2 典型应用..... | 23 |
| 6 规格 | 6 | 8.3 电源相关建议..... | 29 |
| 6.1 绝对最大额定值..... | 6 | 8.4 布局..... | 29 |
| 6.2 ESD 等级..... | 6 | 9 器件和文档支持 | 31 |
| 6.3 建议运行条件..... | 6 | 9.1 器件支持..... | 31 |
| 6.4 热性能信息..... | 7 | 9.2 接收文档更新通知..... | 31 |
| 6.5 电气特性..... | 7 | 9.3 支持资源..... | 31 |
| 6.6 典型特性..... | 10 | 9.4 商标..... | 31 |
| 6.7 TPS53319 典型特性..... | 13 | 9.5 静电放电警告..... | 31 |
| 6.8 TPS53318 典型特性..... | 14 | 9.6 术语表..... | 31 |
| 7 详细说明 | 15 | 10 修订历史记录 | 31 |
| 7.1 概述..... | 15 | 11 机械、封装和可订购信息 | 32 |
| 7.2 功能方框图..... | 15 | | |

4 器件比较表

| 订单号 ⁽¹⁾ | 输出电流 (A) |
|--------------------|----------|
| TPS53318DQP | 8 |
| TPS53319DQP | 14 |

- (1) 有关详细订购信息，请参阅本数据表末尾的“封装选项附录”章节。

5 引脚配置和功能

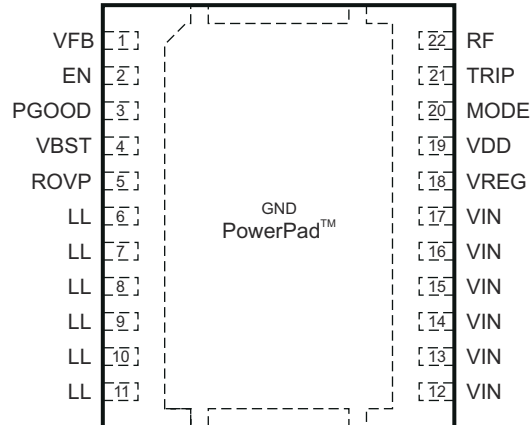


图 5-1. 22 引脚 DQP (LSON-CLIP) 封装 (顶视图)

表 5-1. 引脚功能

| 引脚 | | 类型 ⁽¹⁾ | 说明 |
|-------|----|-------------------|---|
| 名称 | 编号 | | |
| EN | 2 | I | 使能引脚。典型导通阈值电压为 1.3V。典型关断阈值电压为 1.0V。 |
| GND | | G | 器件的接地和散热焊盘。使用适当数量的过孔连接到接地平面。 |
| LL | 6 | B | 转换后电源的输出。将该引脚连接到输出电感器。 |
| | 7 | | |
| | 8 | | |
| | 9 | | |
| | 10 | | |
| 11 | | | |
| 模式 | 20 | I | 软启动和模式选择。连接一个电阻器以使用表 7-3 选择软启动时间。启动期间会检测软启动时间并将其存储在内部寄存器中。 |
| PGOOD | 3 | O | 开漏电源正常标志。在 VFB 降至指定限值范围内后提供 1ms 的启动延迟。当 VFB 超出指定限值范围时，PGOOD 在 2μs 延迟后变为低电平。 |
| ROVP | 5 | I | 冗余过压保护 (OVP) 输入。使用电阻分压器将此引脚连接至 V _{OUT} 。通过 1.5MΩ 电阻器在内部下拉至 GND。如果不需要冗余 OVP，请将引脚连接到 GND。不要让 ROVP 引脚悬空 (请参阅节 7.3.9)。 |
| RF | 22 | I | 开关频率选择。将电阻器连接到 GND 或 VREG，以使用表 7-1 选择开关频率。启动过程中会检测和存储开关频率。 |
| TRIP | 21 | I | OCL 检测阈值设置引脚。室温下 I _{TRIP} = 10μA。提供 3000ppm/°C 的电流，并按以下要求设置 OCL 跳变电压。 |
| | | | $V_{OCL} = V_{TRIP}/32$ ($V_{TRIP} \leq 2.4V, V_{OCL} \leq 75mV$) |
| VBST | 4 | P | 高侧 FET 栅极驱动器 (升压端子) 的电源输入。在该引脚和 LL 节点之间连接电容器。通过自举 MOSFET 开关在内部连接到 VREG。 |
| VDD | 19 | P | 控制器电源输入。VDD 输入电压范围为 4.5V 至 25V。 |
| VFB | 1 | I | 输出反馈输入。通过电阻分压器将此引脚连接至 V _{OUT} 。 |
| VIN | 12 | P | 转换电源输入。转换输入电压范围为 1.5V 至 22V。 |
| | 13 | | |
| | 14 | | |
| | 15 | | |
| | 16 | | |
| 17 | | | |

表 5-1. 引脚功能 (续)

| 引脚 | | 类型 ⁽¹⁾ | 说明 |
|------|----|-------------------|----------------------------------|
| 名称 | 编号 | | |
| VREG | 18 | P | 5V 低压降 (LDO) 输出。为内部模拟电路和驱动器电路供电。 |
| 散热焊盘 | | G | 器件的接地和散热焊盘。使用适当数量的过孔连接到接地平面。 |

(1) I = 输入, O = 输出, B = 双向, P = 电源, G = 接地

6 规格

6.1 绝对最大额定值

| | | 值 ⁽¹⁾ | | 单位 | |
|---------------------------------|--------------------------|--------------------|-----|----|---|
| | | 最小值 | 最大值 | | |
| 输入电压范围 | VIN (主电源) | -0.3 | 30 | V | |
| | VDD | -0.3 | 28 | | |
| | VBST | -0.3 | 32 | | |
| | VBST (以 LL 为基准) | -0.3 | 7 | | |
| | EN、MODE、TRIP、RF、ROVP、VFB | -0.3 | 7 | | |
| 输出电压范围 | LL | DC | -2 | 30 | V |
| | | 脉冲 < 20ns, E = 5μJ | -7 | 32 | |
| | PGOOD、VREG | -0.3 | 7 | | |
| | GND | -0.3 | 0.3 | | |
| 拉电流/灌电流 | VBST | 50 | | mA | |
| 自然通风工作温度范围, T _A | | -40 | 85 | °C | |
| 结温范围, T _J | | -40 | 150 | | |
| 10 秒内距离外壳 1.6mm (1/16 英寸) 的引线温度 | | | 300 | | |
| 贮存温度, T _{stg} | | -55 | 150 | | |

(1) 应力超出绝对最大额定值中列出的值时可能会对器件造成永久损坏。这些仅仅是应力等级, 并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

| | | 值 | 单位 |
|-------------------------|---|-------|----|
| V _(ESD) 静电放电 | 人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾ | ±2000 | V |
| | 充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾ | ±500 | |

- (1) JEDEC 文档 JEP155 指出: 500V HBM 可通过标准 ESD 控制流程实现安全生产。若部署必要的预防措施, 则可以在低于 500V HBM 时进行生产。列为 ±2000V 的引脚实际上可能具有更高的性能。
- (2) JEDEC 文档 JEP157 指出: 250V CDM 能够在标准 ESD 控制流程下安全生产。如果具备必要的预防措施, 则可以在低于 250V CDM 时进行生产。列为 ±500V 的引脚实际上可能具有更高的性能。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

| | | 最小值 | 最大值 | 单位 |
|----------------------|--------------------------|------|-----|----|
| 输入电压范围 | VIN (主电源) | 1.5 | 22 | V |
| | VDD | 4.5 | 25 | |
| | VBST | 4.5 | 28 | |
| | VBST (以 LL 为基准) | 4.5 | 6.5 | |
| | EN、MODE、TRIP、RF、ROVP、VFB | -0.1 | 6.5 | |
| 输出电压范围 | LL | -1 | 27 | V |
| | PGOOD、VREG | -0.1 | 6.5 | |
| 结温范围, T _J | | -40 | 125 | °C |

6.4 热性能信息

| 热指标 ⁽¹⁾ | | TPS53318 TPS53319 | 单位 |
|-----------------------|--------------|----------------------|------|
| | | DQP | |
| | | 22 引脚 | |
| R _{θJA} | 结至环境热阻 | 27.2 | °C/W |
| R _{θJC(top)} | 结至外壳 (顶部) 热阻 | 17.1 | |
| R _{θJB} | 结至电路板热阻 | 5.9 | |
| ψ _{JT} | 结至顶部特征参数 | 0.8 | |
| ψ _{JB} | 结至电路板特征参数 | 5.8 | |
| R _{θJC(bot)} | 结至外壳 (底部) 热阻 | 1.2 | |

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用报告。

6.5 电气特性

在推荐的自然通风条件下的温度范围内且 V_{VDD} = 12V 的条件下测得 (除非另有说明)

| 参数 | | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|------------------------|---|---|--------|-------|--------|----|
| 电源电流 | | | | | | |
| V _{VIN} | VIN 引脚电源转换输入电压 | | 1.5 | | 22 | V |
| V _{VDD} | 电源输入电压 | | 4.5 | | 25.0 | V |
| I _{VIN(leak)} | VIN 引脚漏电流 | V _{EN} = 0V | | | 1 | μA |
| I _{VDD} | VDD 电源电流 | T _A = 25°C, 无负载, V _{EN} = 5V, V _{VFB} = 0.630V | | 420 | 590 | μA |
| I _{VDDSDN} | VDD 关断电流 | T _A = 25°C, 无负载, V _{EN} = 0V | | | 122 | μA |
| 内部基准电压 | | | | | | |
| V _{VFB} | VFB 稳压电压 | CCM 条件 ⁽¹⁾ | | 0.600 | | V |
| V _{VFB} | VFB 稳压电压 | T _A = 25°C | 0.597 | 0.600 | 0.603 | V |
| | | 0°C ≤ T _A ≤ 85°C | 0.5952 | 0.600 | 0.6048 | |
| | | -40°C ≤ T _A ≤ 85°C | 0.594 | 0.600 | 0.606 | |
| I _{VFB} | VFB 输入电流 | V _{VFB} = 0.630V, T _A = 25°C | | 0.01 | 0.20 | μA |
| LDO 输出 | | | | | | |
| V _{VREG} | LDO 输出电压 | 0mA ≤ I _{VREG} ≤ 30mA | 4.77 | 5.00 | 5.36 | V |
| I _{VREG} | LDO 输出电流 ⁽¹⁾ | LDO 允许的最大电流 | | | 30 | mA |
| V _{DO} | 低压降电压 | V _{VDD} = 4.5V, I _{VREG} = 30mA | | | 250 | mV |
| 自举开关 | | | | | | |
| V _{FBST} | 正向电压 | V _{VREG-VBST} , I _F = 10mA, T _A = 25°C | | 0.1 | 0.2 | V |
| I _{VBSTLK} | VBST 漏电流 | V _{VBST} = 23V, V _{SW} = 17V, T _A = 25°C | | 0.01 | 1.50 | μA |
| 占空比和频率控制 | | | | | | |
| t _{OFF(min)} | 最短关断时间 | T _A = 25°C | 150 | 260 | 400 | ns |
| t _{ON(min)} | 最短导通时间 | V _{VIN} = 17V, V _{OUT} = 0.6V, f _{sw} = 1MHz, T _A = 25°C ⁽¹⁾ | | 35 | | ns |
| 软启动时间 | | | | | | |
| t _{SS} | 从 V _{OUT} = 0V 到 V _{OUT} 的 95% 的内部软启动时间 | R _{MODE} = 39k Ω | | 0.7 | | ms |
| | | R _{MODE} = 100k Ω | | 1.4 | | |
| | | R _{MODE} = 200k Ω | | 2.8 | | |
| | | R _{MODE} = 470k Ω | | 5.6 | | |

在推荐的自然通风条件下的温度范围内且 $V_{DD} = 12V$ 的条件下测得 (除非另有说明)

| 参数 | | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------------|-------------|--|----------------|--------|--------|-----------------|
| 输出电压放电 | | | | | | |
| I_{DSCHG} | 输出电压放电电流 | $V_{EN} = 0V$ 、 $V_{SW} = 0.5V$ | 5.0 | 6.6 | 9.0 | mA |
| 电源正常 | | | | | | |
| V_{THPG} | PG 阈值 | 从低侧触发 PG 输入 | 92.5% | 95.0% | 98.5% | |
| | | 从高侧触发 PG 输入 | 107.5% | 110.0% | 112.5% | |
| | | PG 迟滞 | 2.5% | 5.0% | 7.5% | |
| R_{PG} | PG 晶体管导通电阻 | | 15 | 30 | 60 | Ω |
| t_{PGDEL} | PG 延迟 | PG 输入的延迟 | 0.8 | 1 | 1.2 | ms |
| 逻辑阈值和设置条件 | | | | | | |
| V_{EN} | EN 电压 | 启用 | 1.0 | 1.3 | 1.6 | V |
| | | 禁用 | 0.8 | 1.0 | 1.2 | |
| I_{EN} | EN 输入电流 | $V_{EN} = 5V$ | | | 1.0 | μA |
| f_{SW} | 开关频率 | $R_{RF} = 0\Omega$ ，连接到 GND， $T_A = 25^\circ C^{(2)}$ | 200 | 250 | 300 | kHz |
| | | $R_{RF} = 187k\Omega$ ，连接到 GND， $T_A = 25^\circ C^{(2)}$ | 250 | 300 | 350 | |
| | | $R_{RF} = 619k\Omega$ ，连接到 GND， $T_A = 25^\circ C^{(2)}$ | 350 | 400 | 450 | |
| | | $R_{RF} = \text{开路}$ ， $T_A = 25^\circ C^{(2)}$ | 450 | 500 | 550 | |
| | | $R_{RF} = 866k\Omega$ ，连接到 VREG， $T_A = 25^\circ C^{(2)}$ | 540 | 600 | 660 | |
| | | $R_{RF} = 309k\Omega$ ，连接到 VREG， $T_A = 25^\circ C^{(2)}$ | 670 | 750 | 820 | |
| | | $R_{RF} = 124k\Omega$ ，连接到 VREG， $T_A = 25^\circ C^{(2)}$ | 770 | 850 | 930 | |
| | | $R_{RF} = 0\Omega$ ，连接到 VREG， $T_A = 25^\circ C^{(2)}$ | 880 | 970 | 1070 | |
| 保护：电流检测 | | | | | | |
| I_{TRIP} | TRIP 源电流 | $V_{TRIP} = 1V$ ， $T_A = 25^\circ C$ | | 10 | | μA |
| TC_{ITRIP} | TRIP 电流温度系数 | 基于 $25^\circ C^{(2)}$ | | 3000 | | ppm/ $^\circ C$ |
| V_{TRIP} | 电流限制阈值设置范围 | TPS53318 | $V_{TRIP-GND}$ | 0.4 | 1.5 | V |
| | | TPS53319 | | 2.4 | | |
| V_{OCL} | 电流限制阈值 | $V_{TRIP} = 1.2V$ | 37.5 | | | mV |
| | | $V_{TRIP} = 0.4V$ | | 12.5 | | |
| V_{OCLN} | 负电流限制阈值 | $V_{TRIP} = 1.2V$ | | -37.5 | | mV |
| | | $V_{TRIP} = 0.4V$ | | -12.5 | | |
| I_{OCP} | 谷值电流限制阈值 | $R_{TRIP} = 66.5k\Omega$ ， $0^\circ C \leq T_A \leq 125^\circ C$ | 4.6 | 5.4 | 6.3 | A |
| | | $R_{TRIP} = 66.5k\Omega$ ， $-40^\circ C \leq T_A \leq 125^\circ C$ | 4.4 | 5.4 | 6.3 | |
| V_{AZCADJ} | 自动过零可调范围 | 正 | 3 | 15 | | mV |
| | | 负 | | -15 | -3 | |
| 保护：UVP 和 OVP | | | | | | |
| V_{OVP} | OVP 跳变阈值 | OVP 检测 | 115% | 120% | 125% | |
| t_{OVPDEL} | OVP 传播延迟 | 具有 50mV 过驱的 VFB 延迟 | | 1 | | μs |
| V_{UVP} | 输出 UVP 跳变阈值 | UVP 检测 | 65% | 70% | 75% | |
| t_{UVPDEL} | 输出 UVP 传播延迟 | | 0.8 | 1.0 | 1.2 | ms |

在推荐的自然通风条件下的温度范围内且 $V_{DD} = 12V$ 的条件下测得 (除非另有说明)

| 参数 | | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------------|--------------|---------------------|------|------|------|-------------|
| t_{UVPEN} | 输出 UVP 启用延迟 | 从启用到 UVP 可用 | 1.5 | 2.3 | 3.0 | ms |
| UVLO | | | | | | |
| V_{UVVREG} | VREG UVLO 阈值 | 唤醒 | 4.00 | 4.20 | 4.33 | V |
| | | 迟滞 | 0.25 | | | |
| 保护：UVP 和 OVP | | | | | | |
| V_{OVP} | OVP 跳变阈值 | OVP 检测 | 115% | 120% | 125% | |
| t_{OVPDEL} | OVP 传播延迟 | 具有 50mV 过驱的 VFB 延迟 | 1 | | | μs |
| V_{UVP} | 输出 UVP 跳变阈值 | UVP 检测 | 65% | 70% | 75% | |
| t_{UVPDEL} | 输出 UVP 传播延迟 | | 0.8 | 1.0 | 1.2 | ms |
| t_{UVPEN} | 输出 UVP 启用延迟 | 从启用到 UVP 可用 | 1.5 | 2.3 | 3.0 | ms |
| UVLO | | | | | | |
| V_{UVVREG} | VREG UVLO 阈值 | 唤醒 | 4.00 | 4.20 | 4.33 | V |
| | | 迟滞 | 0.25 | | | |
| 热关断 | | | | | | |
| T_{SDN} | 热关断阈值 | 关断温度 ⁽²⁾ | 145 | | | $^{\circ}C$ |
| | | 迟滞 ⁽²⁾ | 10 | | | |

(1) 根据设计确定。未经生产测试。

(2) 未经生产测试。测试条件为 $V_{IN} = 12V$ 、 $V_{OUT} = 1.2V$ 、 $I_{OUT} = 5A$ ，使用图 8-12 中显示的应用电路。

6.6 典型特性

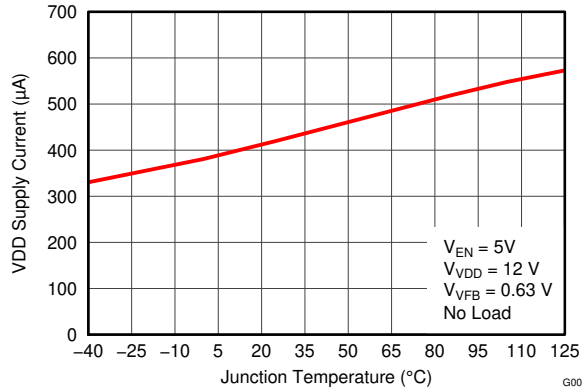


图 6-1. VDD 电源电流与结温间的关系

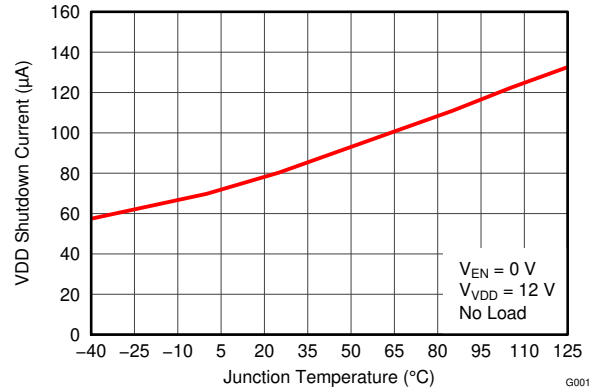


图 6-2. VDD 关断电流与结温间的关系

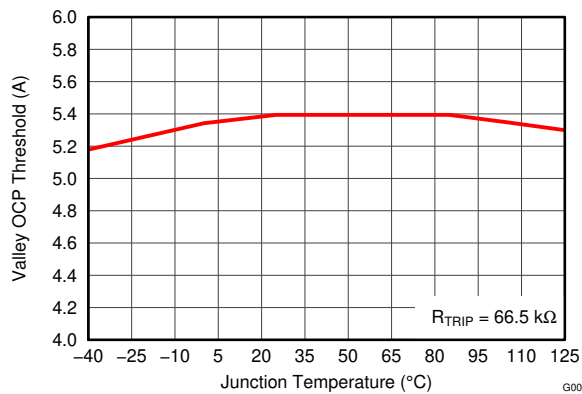


图 6-3. 谷值 OCP 阈值与温度间的关系

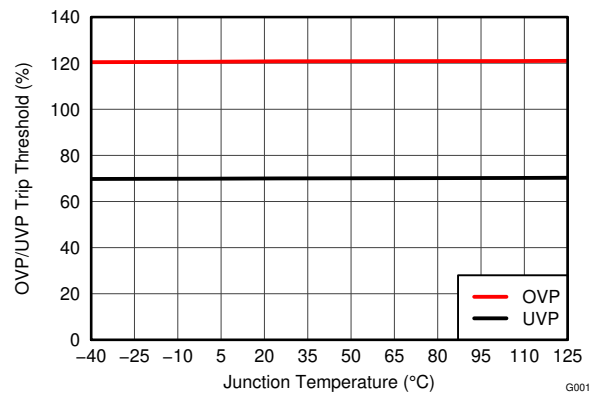


图 6-4. OVP/UVP 跳变阈值与结温间的关系

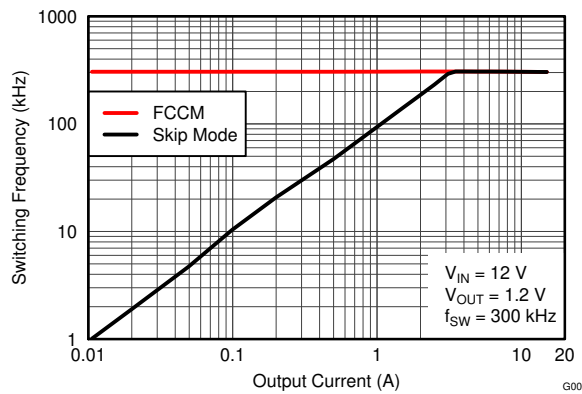


图 6-5. 开关频率与输出电流间的关系

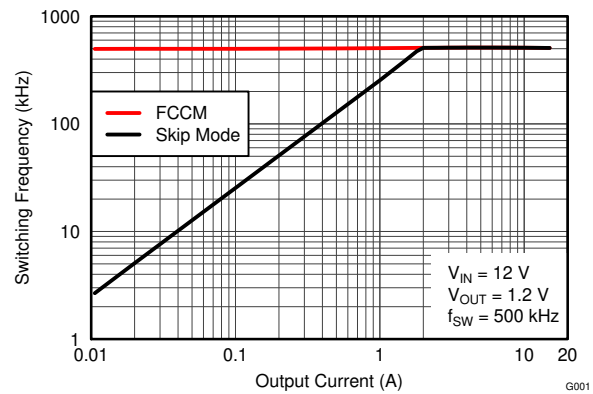


图 6-6. 开关频率与输出电流间的关系

6.6 典型特性 (续)

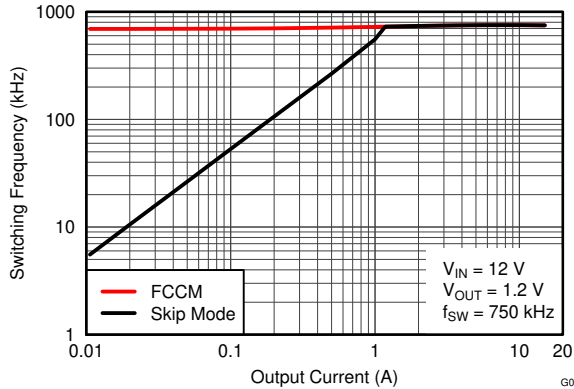


图 6-7. 开关频率与输出电流间的关系

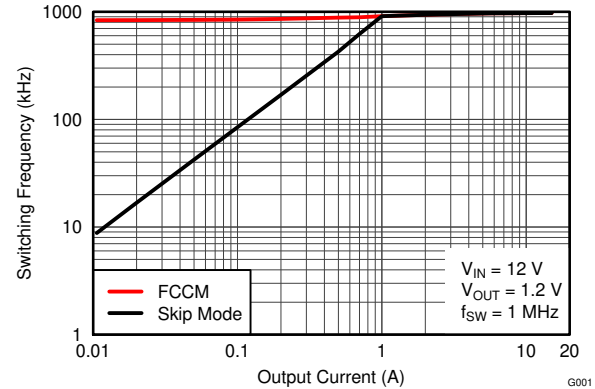


图 6-8. 开关频率与输出电流间的关系

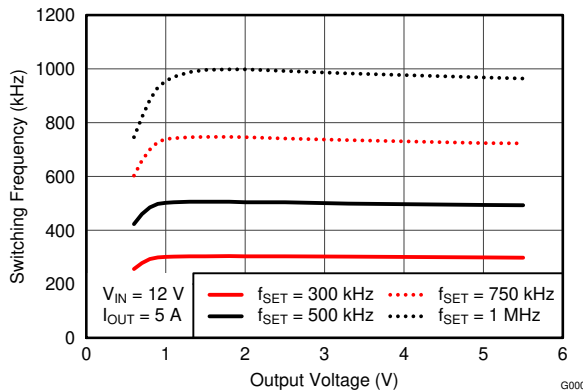


图 6-9. 开关频率与输出电压间的关系

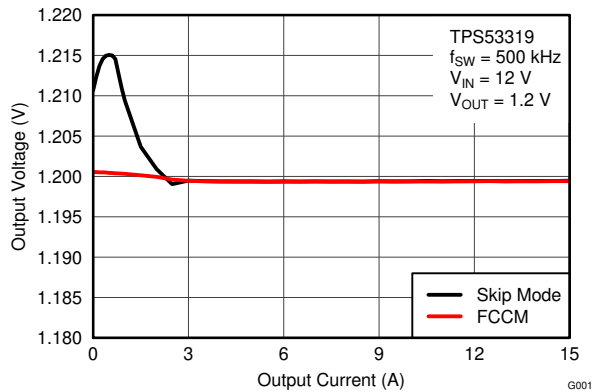


图 6-10. 输出电压与输出电流间的关系

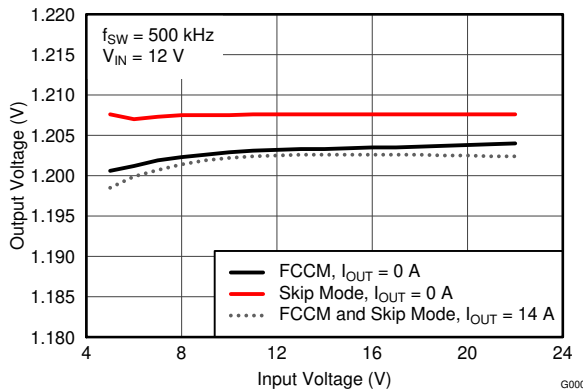


图 6-11. 输出电压与输入电压间的关系

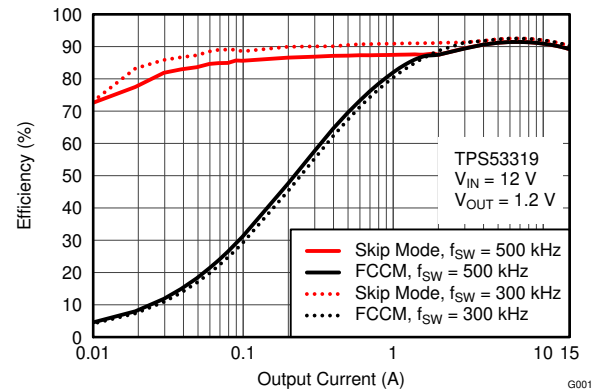


图 6-12. 效率与输出电流之间的关系

6.6 典型特性 (续)

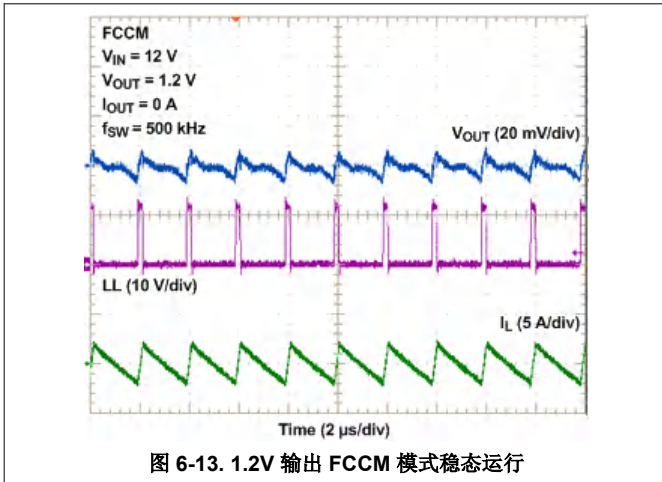


图 6-13. 1.2V 输出 FCCM 模式稳态运行

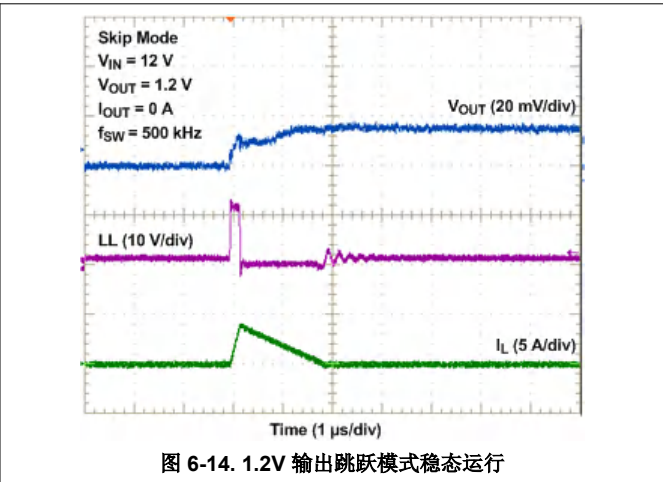


图 6-14. 1.2V 输出跳跃模式稳态运行

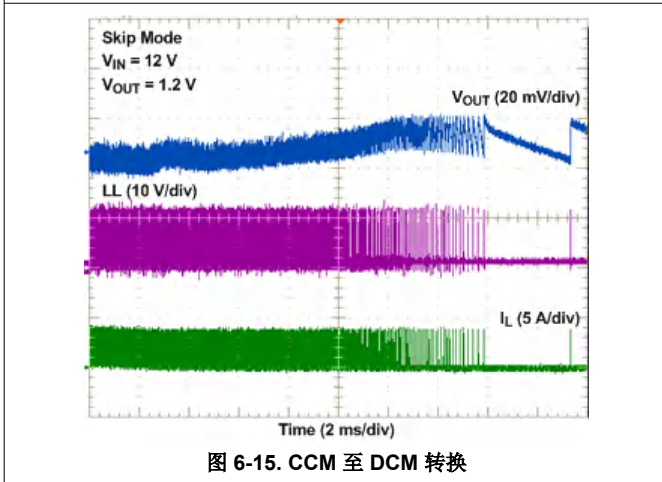


图 6-15. CCM 至 DCM 转换

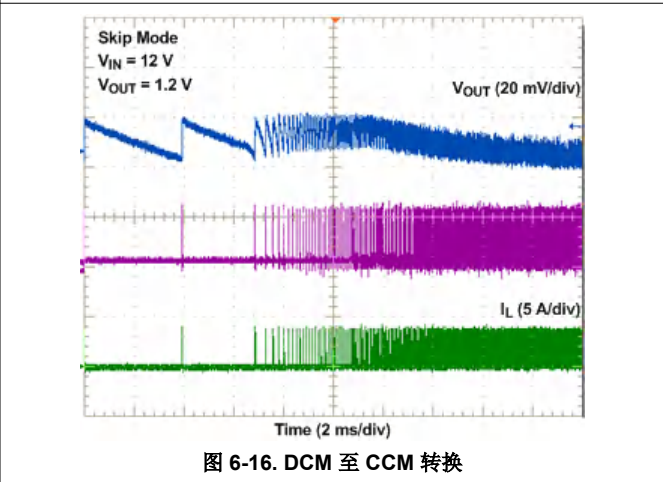


图 6-16. DCM 至 CCM 转换

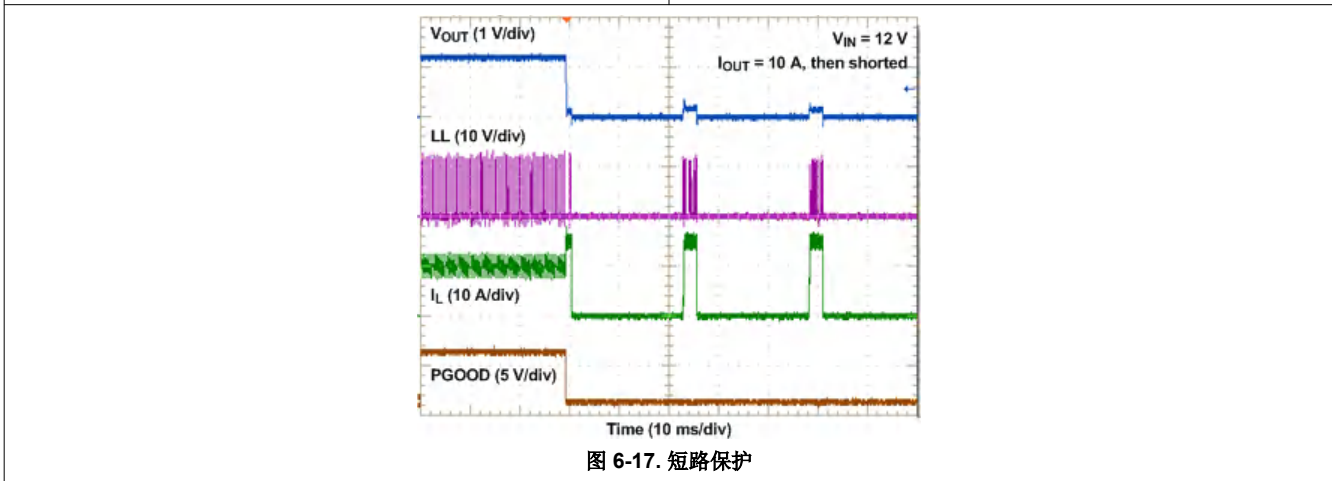


图 6-17. 短路保护

6.7 TPS53319 典型特性

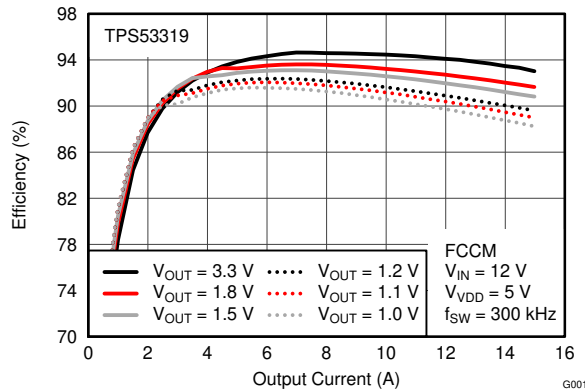


图 6-18. 效率与输出电流之间的关系

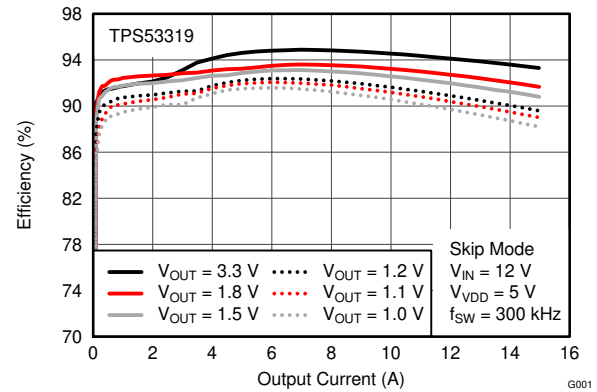


图 6-19. 效率与输出电流之间的关系

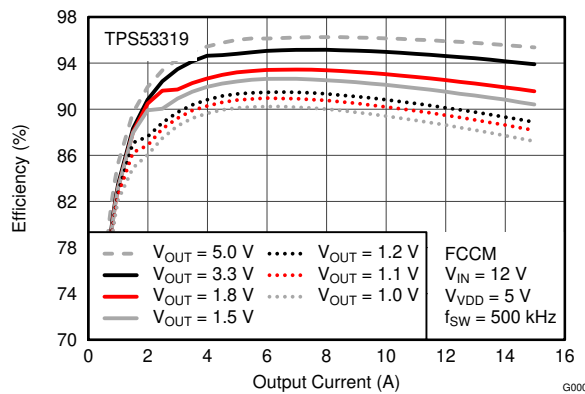


图 6-20. 效率与输出电流之间的关系

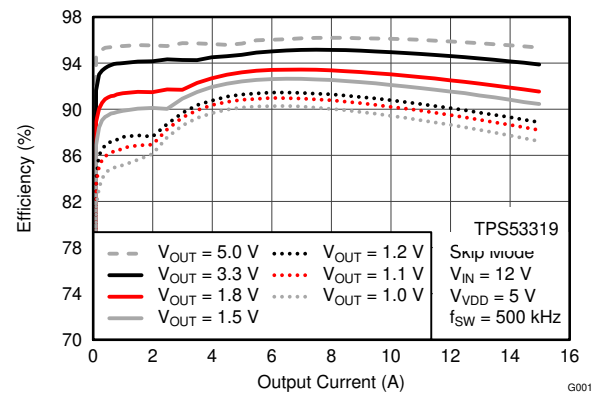


图 6-21. 效率与输出电流之间的关系

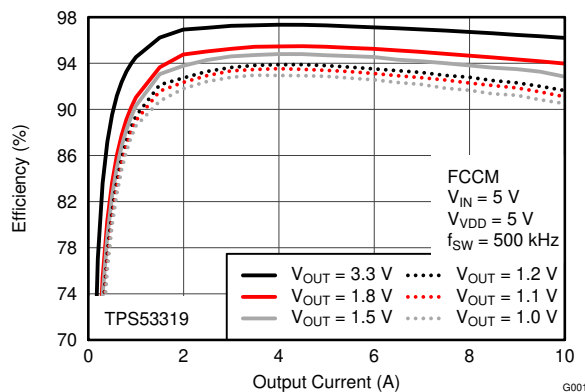


图 6-22. 效率与输出电流之间的关系

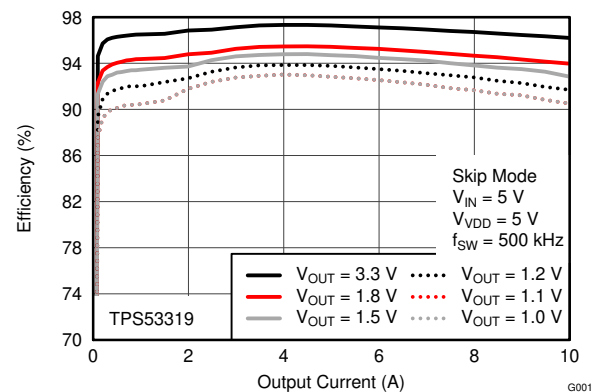


图 6-23. 效率与输出电流之间的关系

6.8 TPS53318 典型特性

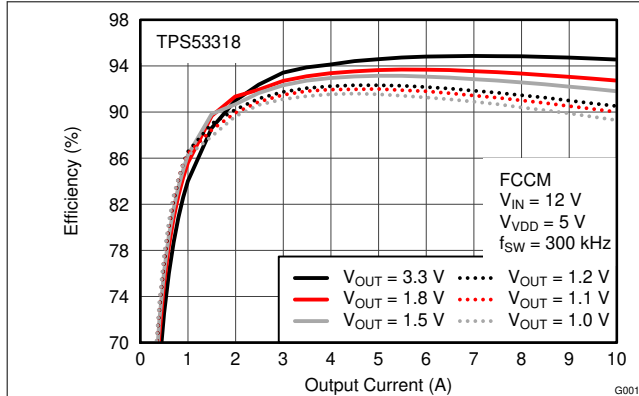


图 6-24. 效率与输出电流之间的关系

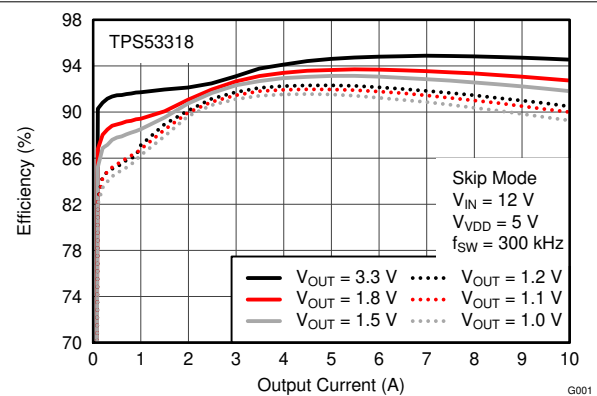


图 6-25. 效率与输出电流之间的关系

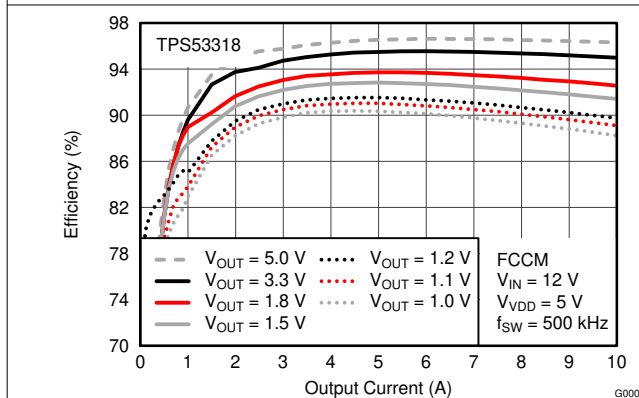


图 6-26. 效率与输出电流之间的关系

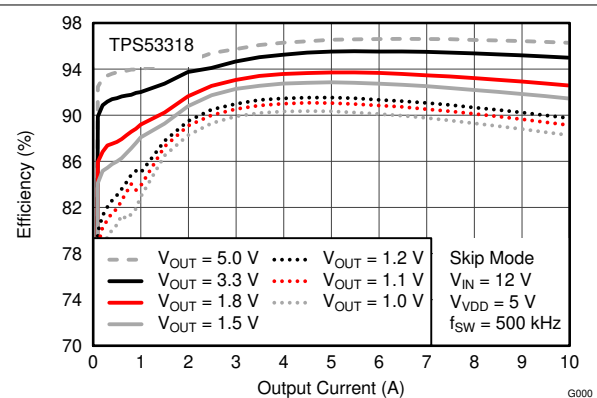


图 6-27. 效率与输出电流之间的关系

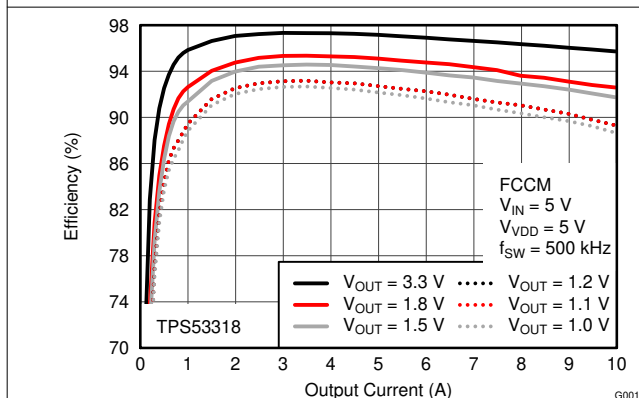


图 6-28. 效率与输出电流之间的关系

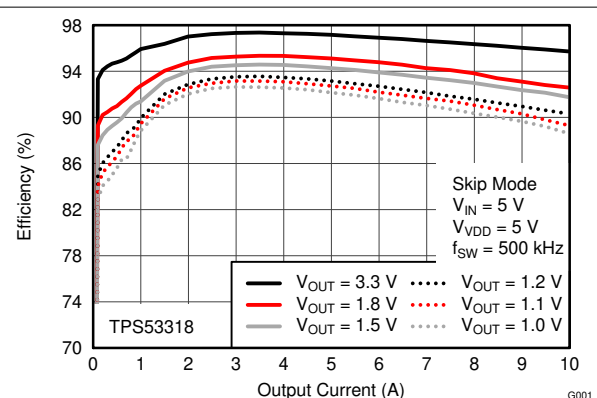


图 6-29. 效率与输出电流之间的关系

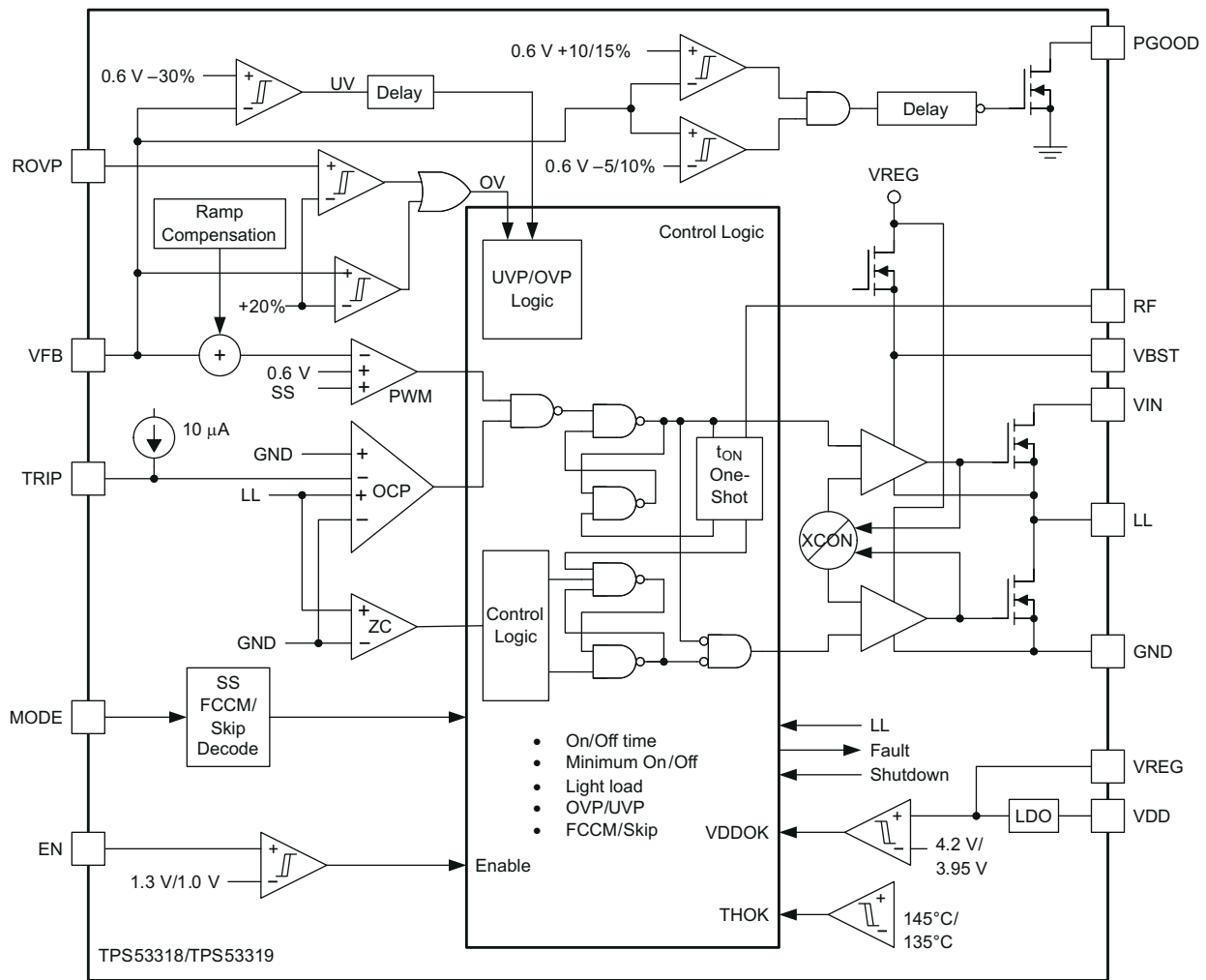
7 详细说明

7.1 概述

TPS53318 和 TPS53319 器件是高效单通道同步降压转换器，旨在用于计算和类似数字消费类应用中的低输出电压负载点应用。该器件具有专有的 D-CAP 集成电路模式控制功能和自适应导通时间架构。此组合特别适用于构建具有低占空比和超快速负载阶跃响应的现代直流/直流转换器。输出电压范围为 0.6V 至 5.5V。转换输入电压范围为 1.5V 至 22V，VDD 偏置电压范围为 4.5V 至 25V。D-CAP 集成电路模式使用输出电容器的等效串联电阻 (ESR) 来检测器件电流。该控制方案的一个优势是无需外部相位补偿网络，因此可确保设计简单且所需的外部元件较少。通过连接在 RF 引脚和接地或 VREG 之间的电阻器，可以从八个预设开关频率值中进行选择。自适应导通时间控制功能可在宽输入和输出电压范围内跟踪预设开关频率，同时允许在负载阶跃上升时增加开关频率。

这些器件有一个 MODE 引脚，可用于在轻负载条件下选择自动跳跃模式或强制持续导通模式 (FCCM)。MODE 引脚还可在 0.7ms 至 5.6ms 范围内设置可选软启动时间，如表 7-3 所示。

7.2 功能方框图



UDG-12041

A. 表 7.2 中显示的阈值是典型值。有关阈值公差规格，请参阅表 6.5。

7.3 特性说明

7.3.1 5V LDO 和 VREG 启动

TPS53318 和 TPS53319 器件均提供 5V 内部 LDO 功能，该功能使用来自 VDD 的输入并输出至 VREG。当 VDD 电压上升至高于 2V 时，内部 LDO 将启用并输出电压到 VREG 引脚。VREG 电压为内部模拟电路提供偏置电压，还为栅极驱动器提供电源电压。

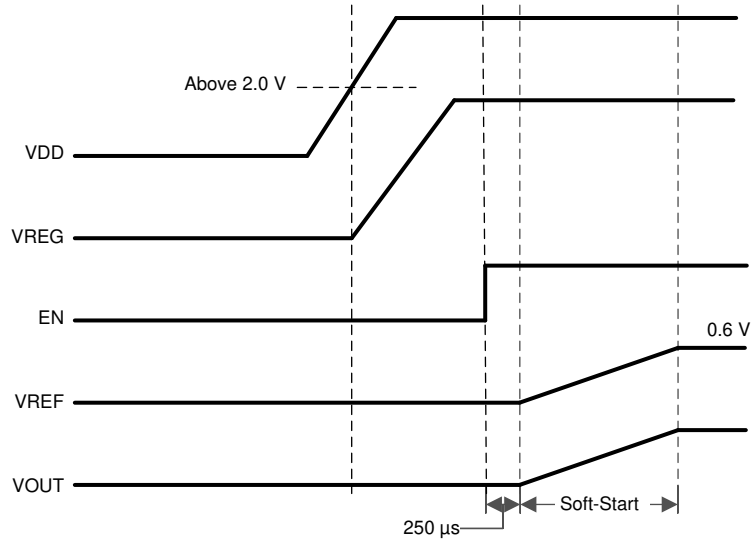


图 7-1. 上电序列电压波形

备注

5V LDO 不受 EN 引脚控制。只要 VDD 上升至大约 2V，LDO 就会启动（请参阅图 7-1）。

7.3.2 自适应导通时间 D-CAP™ 集成电路控制和频率选择

TPS53318 和 TPS53319 器件都没有用来确定开关频率的专用振荡器。但是，这些器件通过将输入和输出电压前馈至导通时间单次触发计时器，实现了伪恒定频率运行。自适应导通时间控制功能可将导通时间调整为与输入电压成反比，并与输出电压成正比，如方程式 1 所示。

$$t_{ON} \propto \frac{V_{OUT}}{V_{IN}} \quad (1)$$

这样可使开关频率在宽输入电压范围内稳态条件下保持相当恒定。开关频率可通过连接在 RF 引脚和 GND 之间或 RF 引脚和 VREG 引脚之间的电阻器从八个预设值中进行选择，如表 7-1 所示。保持开路电阻会将开关频率设置为 500kHz。

表 7-1. 电阻和开关频率

| 电阻 (R_{RF}) 连接 | | 开关频率 (f_{sw}) (kHz) |
|-----------------------|------|----------------------------|
| 值 (k Ω) | 连接到 | |
| 0 | GND | 250 |
| 187 | GND | 300 |
| 619 | GND | 400 |
| 断开 | 不适用 | 500 |
| 866 | VREG | 600 |
| 309 | VREG | 750 |
| 124 | VREG | 850 |
| 0 | VREG | 970 |

关断时间由 PWM 比较器调制。VFB 节点电压 (电阻分压器的中点) 与附带斜坡信号的 0.6V 内部基准电压进行比较。当两个信号匹配时, PWM 比较器将发出一个置位信号, 以终止关断时间 (关断低侧 MOSFET 并导通高侧 MOSFET)。如果电感器电流电平低于 OCP 阈值, 则置位信号有效, 否则关断时间会延长, 直到电流电平降至低于阈值。

图 7-2 中显示的波形显示了无斜坡补偿的导通时间控制。图 7-3 中显示的波形显示了有斜坡补偿的导通时间控制。

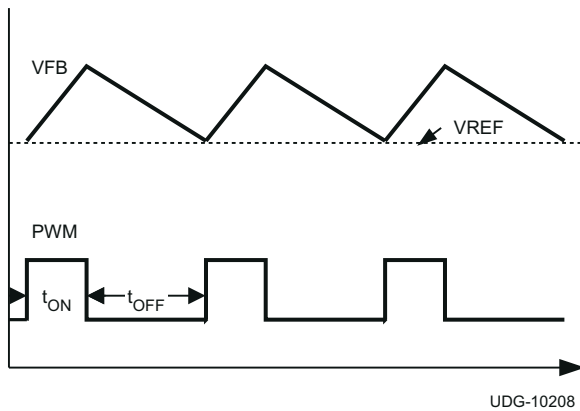


图 7-2. 无斜坡补偿的导通时间控制

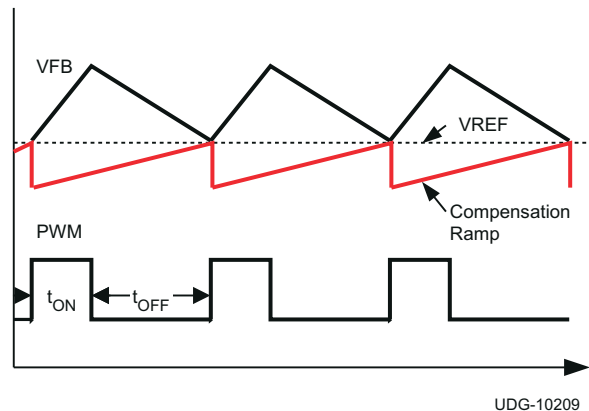


图 7-3. 有斜坡补偿的导通时间控制

7.3.3 斜坡信号

TPS53318 和 TPS53319 器件在 0.6V 基准上附加了一个斜坡信号, 以改善抖动性能。如上一节所述, 将反馈电压与基准信息进行比较, 以保持输出电压稳定。通过向基准附加一个小斜坡信号, 可以改善新开关周期开始时的信噪比。因此, 操作抖动减少, 稳定性提高。在稳态条件下, 斜坡信号控制为在导通周期开始时起始值为 -7mV, 并在关断周期结束时变为 0mV。

在运行跳跃模式期间, 在不连续导通模式 (DCM) 下, 开关频率低于标称频率, 关断时间长于 CCM 中的关断时间。由于关断时间延长, 斜坡信号会在跨过 0mV 后延长。然而, 斜坡信号被钳制在 3mV, 以尽可能降低直流失调电压。

7.3.4 自适应过零

TPS53318 和 TPS53319 器件具有自适应过零电路, 该电路在运行跳跃模式期间优化零电感器电流检测。此功能旨在优化低侧 MOSFET 关断时间, 并补偿 Z-C 比较器的固有失调电压和 Z-C 检测电路的延迟时间。它可防止因检测过晚导致的 SW 节点上摆, 并尽可能缩短因检测过早导致的二极管导通周期。因此, 可实现更高的轻负载效率。

7.3.5 输出放电控制

当 EN 引脚变为低电平时，TPS53318 和 TPS53319 器件使用 SW 引脚和 PGND 引脚之间连接的内部 MOSFET 对输出电容器放电，同时高侧和低侧 MOSFET 保持关断状态。典型放电电阻为 75 Ω。软放电仅在 EN 变为低电平时发生。放电电路由 VDD 供电。当 VDD 保持高电平时，放电电路保持活动状态。

7.3.6 电源正常

TPS53318 和 TPS53319 器件具有电源正常信号输出，可在转换器输出处于目标范围内时指示为高电平。软启动完成后，电源正常功能将激活。如果输出电压在目标值的 +10% 到 -5% 范围内，则内部比较器会检测到电源正常状态，并且电源正常信号会在 1ms 内部延迟后变为高电平。如果输出电压超出目标值的 +15% 或 -10%，则电源正常信号会在两微秒 (2 μs) 内部延迟后变为低电平。电源正常信号输出是一个开漏输出，必须从外部上拉。

电源正常 MOSFET 通过 VDD 引脚供电。V_{VDD} 必须大于 1V 才能提供有效的电源正常逻辑。TI 建议将 PGOOD 上拉至 VREG (或从 VREG 分压的电压)。

7.3.7 电流检测、过流和短路保护

TPS53318 和 TPS53319 器件提供逐周期过流限制控制。在关断状态期间会监测电感器电流，而控制器会在电感器电流大于过流跳变电平期间保持关断状态。为了实现良好的精度和经济高效的设计，TPS53319 器件支持温度补偿 MOSFET R_{DS(on)} 检测。TRIP 引脚必须通过跳变电压设置电阻器 R_{TRIP} 连接到 GND。TRIP 端子提供电流 (I_{TRIP})，该电流在室温下的典型值为 10 μA，跳变电平则设置为 OCL 跳变电压 V_{TRIP}，如方程式 2 所示。

$$V_{TRIP} (\text{mV}) = R_{TRIP} (\text{k}\Omega) \times I_{TRIP} (\mu\text{A}) \quad (2)$$

电感器电流由 LL 引脚监测。GND 引脚用作正电流检测节点，LL 引脚用作负电流检测节点。跳变电流 I_{TRIP} 具有 3000ppm/°C 的温度斜率，以补偿 R_{DS(on)} 对温度的依赖性。对于每个器件，还会根据生产测试中特定于器件的导通电阻测量值来调整 I_{TRIP}，以消除不同器件之间的任何 OCP 变化。占空比不得超过 45%，以提供更准确的 OCP。

由于在关断状态下进行比较，所以 V_{TRIP} 将设置电感器电流的谷值电平。因此，过流阈值 I_{OCP} 下的负载电流可按方程式 3 所示进行计算。

$$I_{OCP} = \frac{V_{TRIP}}{(32 \times R_{DS(on)})} + \frac{I_{IND(ripple)}}{2} = \frac{R_{TRIP}}{12.3 \times 10^3} + \frac{1}{2 \times L \times f_{SW}} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (3)$$

其中

- R_{TRIP} 的单位为 Ω

在过流或短路情况下，流向负载的电流超过流向输出电容器的电流，因此输出电压趋于下降。最终，它会跨过欠压保护阈值并关断。经过断续延迟 (16ms 加 0.7ms 软启动周期) 后，控制器将重新启动。如果过流条件仍然存在，则重复该过程，且器件进入断续模式。

$$t_{HIC(wait)} = (2^n + 257) \times 4 \mu\text{s} \quad (4)$$

其中

- n = 8、9、10 或 11，具体取决于软启动时间选择

$$t_{HIC(dly)} = 7 \times (2^n + 257) \times 4 \mu\text{s} \quad (5)$$

表 7-2. 断续时间

| 选择的软启动时间 (t _{SS}) (ms) | 断续等待时间 (t _{HIC(wait)}) (ms) | 断续延迟时间 (t _{HIC(delay)}) (ms) |
|----------------------------------|---------------------------------------|--|
| 0.7 | 2.052 | 14.364 |
| 1.4 | 3.076 | 21.532 |
| 2.8 | 5.124 | 35.868 |
| 5.6 | 9.220 | 64.540 |

对于 TPS53318 器件，OCP 阈值在内部钳位至 10.5A。TPS53318 器件的建议 R_{TRIP} 值小于 150k Ω 。

7.3.8 过压和欠压保护

TPS53318 和 TPS53319 器件可监测经过电阻分压的反馈电压，从而检测过压和欠压。当反馈电压低于目标电压的 70% 时，UVP 比较器输出变为高电平，且内部 UVP 延迟计数器开始计数。1ms 后，器件会锁存关断高侧和低侧 MOSFET 驱动器。控制器在断续延迟后重新启动（请参阅表 7-2）。此功能会在软启动完成 1.5ms 后启用。

当反馈电压高于目标电压的 120% 时，OVP 比较器输出变为高电平，电路将锁存关断高侧 MOSFET 驱动器并锁存导通低侧 MOSFET 驱动器。输出电压降低。在对高侧和低侧驱动器执行锁存关断操作之前，必须将输出电压下拉至低于 UVP 阈值电压并持续 1ms。在 1ms 周期后，驱动器锁存关断。

7.3.9 冗余过压保护 (OVP)

TPS53318 和 TPS53319 器件具有提供 OVP 保护的冗余输入。ROVP 引脚检测从输出电压分压得到的电压，并将该电压输送到 OVP 比较器。如果此电压高于目标电压的 120%，则会启用过压保护，并且低侧 FET 会导通。如果输出电压低于 UVP 阈值，则器件会锁存关断。

这种冗余 OVP 功能通常可防止出现反馈环路开路或 VFB 引脚对 GND 短路的情况。ROVP 引脚具有一个内部 1.5M Ω 下拉电阻器。

备注

对于不需要冗余 OVP 功能的应用，请将 ROVP 引脚连接到 GND。不要让 ROVP 引脚悬空。

7.3.10 UVLO 保护

TPS53318 和 TPS53319 器件采用 VREG 欠压锁定保护 (UVLO)。如果 VREG 电压低于 3.95V，器件会关断。如果 VREG 电压高于 4.2V，器件会重新启动。这是非门锁保护。

7.3.11 热关断

TPS53318 和 TPS53319 器件检测内部裸片温度。如果温度超出阈值（通常为 145 $^{\circ}\text{C}$ ），器件会关断。当温度降至阈值以下约 10 $^{\circ}\text{C}$ 时，器件会重新导通。此保护是一种非锁存保护。

7.3.12 小信号模型

根据小信号环路分析，使用 D-CAP 集成电路模式的降压转换器可以简化为如图 7-4 所示。

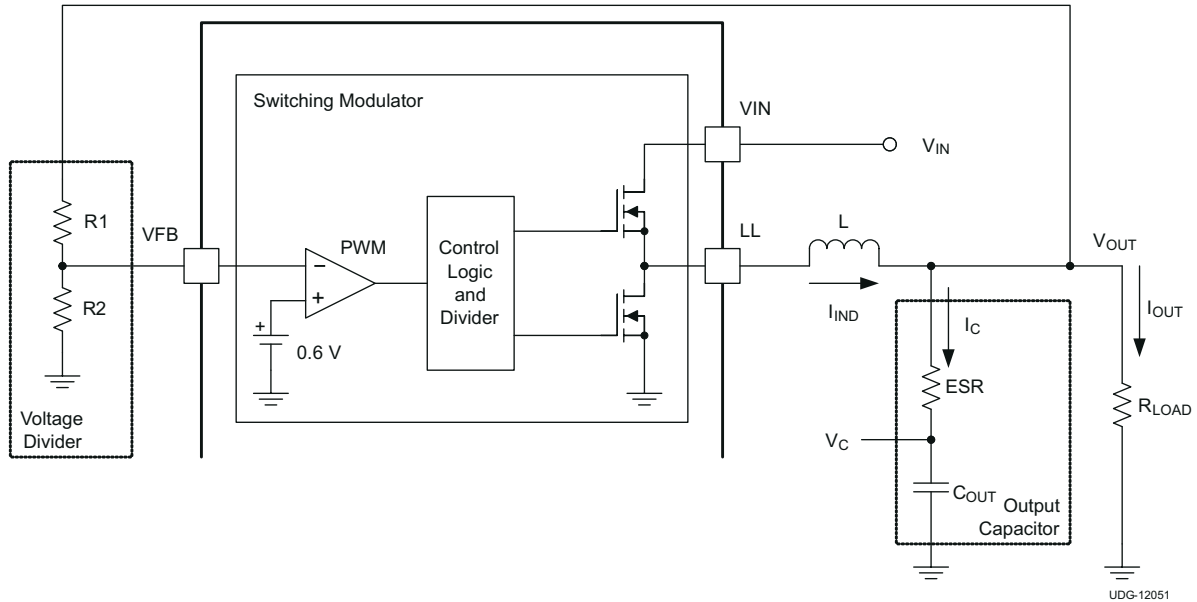


图 7-4. 简化调制器模型

输出电压与内部基准电压进行比较（为求简化，此处忽略斜坡信号）。PWM 比较器确定导通高侧 MOSFET 的时间。可以假定比较器的增益和速度足够高，可使每个导通周期开始时的电压基本保持恒定。

$$H(s) = \frac{1}{s \times \text{ESR} \times C_{\text{OUT}}} \quad (6)$$

为了实现环路稳定，下面定义的 0dB 频率 f_0 需要低于开关频率的 1/4。

$$f_0 = \frac{1}{2\pi \times \text{ESR} \times C_{\text{OUT}}} \leq \frac{f_{\text{SW}}}{4} \quad (7)$$

根据方程式 7，D-CAP 集成电路模式调制器的环路稳定性主要取决于电容器的化学特性。例如，专用聚合物电容器 (SP-CAP) 的输出电容约为几百微法，ESR 则在 $10\text{m}\Omega$ 范围内。这些使 f_0 约为 100kHz 或更低，从而创建稳定的环路。但是，陶瓷电容器的 f_0 超过 700kHz ，在与此调制器配合使用时需要特别小心。节 7.3.13 中介绍了陶瓷电容器的应用电路。

7.3.13 采用全陶瓷输出电容器的外部元件选择

当使用陶瓷输出电容器时，无法满足方程式 7 中的稳定性标准。实现图 8-1 所示的纹波注入方法，以增加 VFB 引脚上的纹波并使系统稳定。除了使用节 8.2.1.2 中的步骤 1 至步骤 6 进行的选择外，还必须选择纹波注入元件。C2 值可固定为 1nF 。C1 的值可以在 10nF 至 200nF 之间进行选择。

$$\frac{L \times C_{\text{OUT}}}{R7 \times C1} > N \times \frac{t_{\text{ON}}}{2} \quad (8)$$

其中

- N 是考虑 L 和 C_{OUT} 变化的系数

N 还用于提供足够的裕度以确保稳定性。TI 建议在 $V_{\text{OUT}} \leq 1.8\text{V}$ 时选择 $N = 2$ ，在 $V_{\text{OUT}} \geq 3.3\text{V}$ 或 $L \leq 250\text{nH}$ 时选择 $N = 4$ 。 V_{OUT} 越高，需要的 N 值也越高，这是因为有效输出电容会随着直流偏置电压的升高而显著降低。例如， 6.3V 、 $22\mu\text{F}$ 陶瓷电容器在偏置为 5V 时的有效电容只有 $8\mu\text{F}$ 。

由于 VFB 引脚电压稳压在谷值，所以 VFB 引脚上的纹波增加会导致 VFB 直流值增加。耦合到 VFB 引脚的交流纹波有两个分量，一个从 SW 节点耦合，另一个从 VOUT 引脚耦合；在忽略等效串联电感 (ESL) 引起的输出电压纹波时，可以使用 [方程式 9](#) 和 [方程式 10](#) 来计算这些分量的值。

$$V_{INJ_SW} = \frac{V_{IN} - V_{OUT}}{R7 \times C1} \times \frac{D}{f_{SW}} \quad (9)$$

$$V_{INJ_OUT} = ESR \times I_{IND(ripple)} + \frac{I_{IND(ripple)}}{8 \times C_{OUT} \times f_{SW}} \quad (10)$$

TI 建议使 V_{INJ_SW} 小于 50mV。如果计算得出的 V_{INJ_SW} 大于 50mV，则需要调整其他参数来降低 V_{INJ_SW} 。例如，可以增加 C_{OUT} 并选择更高的 R7 值以满足 [方程式 8](#)，从而降低 V_{INJ_SW} 。

VFB 引脚上的直流电压可通过 [方程式 11](#) 计算得出：

$$V_{VFB} = 0.6 + \frac{V_{INJ_SW} + V_{INJ_OUT}}{2} \quad (11)$$

电阻分压器的值可通过 [方程式 12](#) 确定：

$$R1 = \frac{V_{OUT} - V_{VFB}}{V_{VFB}} \times R2 \quad (12)$$

7.4 器件功能模式

7.4.1 使能、软启动和模式选择

当 EN 引脚电压上升至高于使能阈值电压（通常为 1.3V）时，控制器将进入启动序列。内部 LDO 稳压器立即启动并在 VREG 引脚上稳压至 5V。控制器在第一个 250 μs 期间校准连接到 RF 引脚的开关频率设置电阻。然后，控制器将开关频率代码存储在内部寄存器中。在此期间，MODE 引脚还会检测连接到该引脚的电阻，并决定软启动时间。此阶段中禁止开关。在第二个阶段，内部 DAC 开始将基准电压从 0V 斜升至 0.6V。根据 MODE 引脚设置，斜升时间从 0.7ms 到 5.6ms 不等。在启动期间，无论负载电流如何，输出电压都将保持平稳且恒定的斜升。

备注

使能电压不得比 VREG 高出 0.8V。

表 7-3. 软启动和模式设置

| 模式选择 | 操作 | 软启动时间 (t _{SS}) (ms) | R _{MODE} (kΩ) |
|-----------------------|-----------|-------------------------------|------------------------|
| 自动跳过 | 下拉至 GND | 0.7 | 39 |
| | | 1.4 | 100 |
| | | 2.8 | 200 |
| | | 5.6 | 475 |
| 强制 CCM ⁽¹⁾ | 连接到 PGOOD | 0.7 | 39 |
| | | 1.4 | 100 |
| | | 2.8 | 200 |
| | | 5.6 | 475 |

(1) 当 MODE 通过电阻器 R_{MODE} 连接到 PGOOD 时，PGOOD 引脚变为高电平后，器件进入 FCCM 模式。

软启动周期开始后，MODE 引脚变为内部比较器的输入端，用于决定运行自动跳跃模式还是 FCCM 模式。如果 MODE 电压高于 1.3V，则转换器将进入 FCCM 模式。否则，转换器在轻负载条件下会以自动跳跃模式运行。通常情况下，当选择 FCCM 模式时，MODE 引脚通过 R_{MODE} 电阻器连接到 PGOOD 引脚，因此在 PGOOD 变为高电平之前，转换器保持在自动跳跃模式。

7.4.2 自动跳跃 Eco-mode 轻负载运行

当 R_{MODE} 将 MODE 引脚拉低时，控制器会自动降低轻负载条件下的开关频率，以保持高效率。具体而言，当输出电流从重负载条件降低时，电感器电流也会减小，最终纹波谷值达到零电平，这是连续导通模式和不连续导通模式之间的边界。当检测到该电感器电流为零时，同步 MOSFET 会关断。随着负载电流进一步降低，转换器会进入不连续导通模式 (DCM)。导通时间几乎与连续导通模式时相同，因此以较小的负载电流将输出电容器放电至基准电压电平需要更长时间。轻负载运行条件下 I_{OUT(LL)} 的转换点（即连续导通模式和不连续导通模式之间的阈值）的计算方法如方程式 13 所示。

$$I_{OUT(LL)} = \frac{1}{2 \times L \times f_{SW}} \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \quad (13)$$

其中

- f_{SW} 是 PWM 开关频率

轻负载条件下开关频率与输出电流之间的关系是 L、V_{IN} 和 V_{OUT} 的函数，但如方程式 13 所给出，从 I_{OUT(LL)} 开始几乎与输出电流成比例降低。例如，如果频率设置为 300kHz，则在 I_{OUT(LL)}/5 下为 60kHz。

7.4.3 强制连续导通模式

当 MODE 引脚通过电阻器连接到 PGOOD 时，控制器会在轻负载条件下保持连续导通模式 (CCM)。在此模式中，开关频率在整个负载范围内几乎保持恒定，因此适用于需要严格控制开关频率的应用，但其代价是效率较低。

8 应用和实例

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

TPS53318 和 TPS53319 器件是高效单通道同步降压转换器，适用于计算和类似数字消费类应用中的低输出电压负载点应用。该器件具有专有的 D-CAP 集成电路模式控制功能和自适应导通时间架构。此组合特别适用于构建具有低占空比和超快速负载阶跃响应的现代直流/直流转换器。输出电压范围为 0.6V 至 5.5V。转换输入电压范围为 1.5V 至 22V，VDD 偏置电压范围为 4.5V 至 25V。D-CAP 集成电路模式使用输出电容器的等效串联电阻 (ESR) 来检测器件电流。该控制方案的一个优势是无需外部相位补偿网络，因此可确保设计简单且所需的外部元件较少。通过连接在 RF 引脚和接地或 VREG 之间的电阻器，可以从八个预设开关频率值中进行选择。自适应导通时间控制功能可在宽输入和输出电压范围内跟踪预设开关频率，同时允许在负载阶跃上升时增加开关频率。

8.2 典型应用

8.2.1 使用大容量输出电容器的应用 (冗余过压保护功能 (OVP) 禁用)

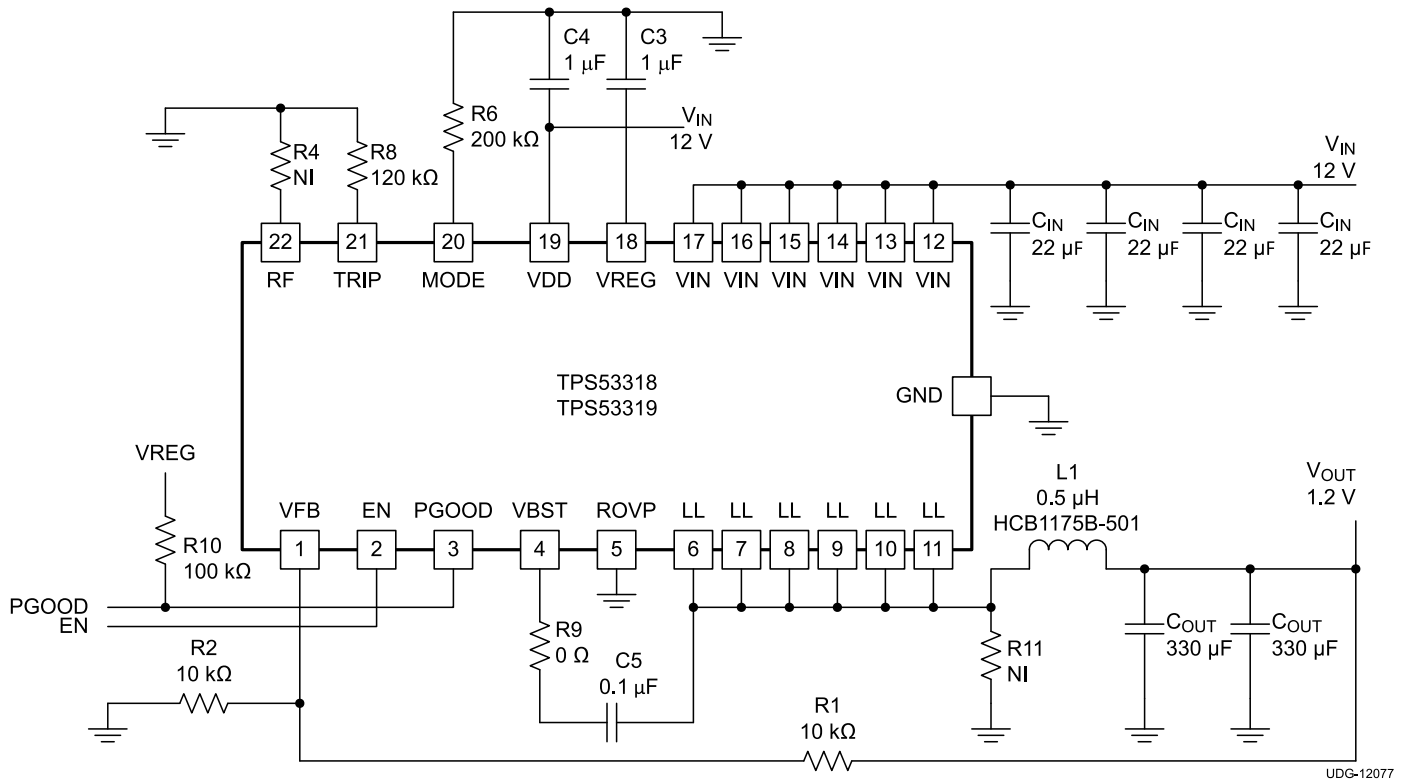


图 8-1. 典型应用电路 (冗余过压保护禁用)

8.2.1.1 设计要求

此设计使用表 8-1 中列出的参数。

表 8-1. 设计规格

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------|------|-----|-----|-----|----|
| 输入特性 | | | | | |
| V _{IN} | 电压范围 | 5 | 12 | 18 | V |

表 8-1. 设计规格 (续)

| | 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------------|--------|---|-----|-------|------|------------------|
| I_{MAX} | 最大输入电流 | $V_{IN} = 5V, I_{OUT} = 8A$ | | 2.5 | | A |
| | 空载输入电流 | 自动跳跃模式下 $V_{IN} = 12V, I_{OUT} = 0A$ | | 1 | | mA |
| 输出特性 | | | | | | |
| V_{OUT} | 输出电压 | | | 1.2 | | V |
| | 输出电压调节 | 线路调整率 (FCCM 模式下 $5V \leq V_{IN} \leq 14V$) | | 0.2% | | |
| | | 负载调整率 (FCCM 模式下 $V_{IN} = 12V, 0A \leq I_{OUT} \leq 8A$) | | 0.5% | | |
| V_{RIPPLE} | 输出电压纹波 | FCCM 模式下 $V_{IN} = 12V, I_{OUT} = 8A$ | | 10 | | mV _{PP} |
| I_{LOAD} | 输出负载电流 | | 0 | | 8 | A |
| I_{OVER} | 输出过流 | | | 11 | | |
| t_{SS} | 软启动时间 | | | 1 | | ms |
| 系统特性 | | | | | | |
| f_{SW} | 开关频率 | | | 500 | 1000 | kHz |
| η | 峰值效率 | $V_{IN} = 12V, V_{OUT} = 1.2V, I_{OUT} = 4A$ | | 91% | | |
| | 满负载效率 | $V_{IN} = 12V, V_{OUT} = 1.2V, I_{OUT} = 8A$ | | 91.5% | | |
| T_A | 工作温度 | | | 25 | | °C |

8.2.1.2 详细设计过程

当使用有机半导体或特殊聚合物输出电容器时，外部元件的选择成为一个简单的过程。

8.2.1.2.1 第一步：选择操作模式和软启动时间

使用表 7-3 选择操作模式和软启动时间。

8.2.1.2.2 第二步：选择开关频率

使用表 7-1 从 250kHz 到 1MHz 的开关频率范围内进行选择。

8.2.1.2.3 第三步：选择电感器

所确定的电感值必须确保提供约为最大输出电流 1/4 至 1/2 的纹波电流。纹波电流较大时，会增加输出纹波电压，改善信噪比，并有助于确保稳定运行，但也会增加电感器磁芯损耗。当纹波电流与最大输出电流之比为 1/3 时，电感值可以通过方程式 14 确定。

$$L = \frac{1}{I_{IND(ripple)} \times f_{SW}} \times \frac{(V_{IN(max)} - V_{OUT}) \times V_{OUT}}{V_{IN(max)}} = \frac{3}{I_{OUT(max)} \times f_{SW}} \times \frac{(V_{IN(max)} - V_{OUT}) \times V_{OUT}}{V_{IN(max)}} \quad (14)$$

电感器需要低 DCR 才能实现良好的效率。在饱和前，电感器还需要有高于峰值电感器电流的足够余量。峰值电感器电流可以使用方程式 15 来估算。

$$I_{IND(peak)} = \frac{V_{TRIP}}{32 \times R_{DS(on)}} + \frac{1}{L \times f_{SW}} \times \frac{(V_{IN(max)} - V_{OUT}) \times V_{OUT}}{V_{IN(max)}} \quad (15)$$

8.2.1.2.4 第四步：选择一个或多个输出电容器

当使用一个或多个有机半导体电容器或专用聚合物电容器时，环路稳定性、电容和 ESR 必须满足方程式 7。对于抖动性能，方程式 16 是确定 ESR 的合理起点。

$$ESR = \frac{V_{OUT} \times 10\text{mV} \times (1-D)}{0.6\text{V} \times I_{IND(\text{ripple})}} = \frac{10\text{mV} \times L \times f_{SW}}{0.6\text{V}} = \frac{L \times f_{SW}}{60} (\Omega) \quad (16)$$

其中

- D 为占空比
- 就 VFB 端子电压而言，所需的输出纹波斜率约为 10mV/t_{SW} (开关周期)

8.2.1.2.5 第五步：确定 R1 和 R2 的值

输出电压由分压电阻器 R1 和 R2 进行编程 (如图 7-4 所示)。R1 连接在 VFB 引脚和输出端之间，R2 连接在 VFB 引脚和 GND 之间。建议的 R2 值范围为 10kΩ 到 20kΩ。使用方程式 17 确定 R1 的值。

$$R1 = \frac{V_{OUT} - \frac{I_{IND(\text{ripple})} \times ESR}{2} - 0.6}{0.6} \times R2 \quad (17)$$

8.2.1.2.6 第六步：选择过流设置电阻

过流设置电阻 R_{TRIP} 可通过方程式 18 确定。

$$R_{TRIP} = \left(I_{OCP} - \left(\frac{1}{2 \times L \times f_{SW}} \right) \times \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN}} \right) \times 12.3 \quad (18)$$

其中

- R_{TRIP} 以 kΩ 为单位

8.2.1.3 应用曲线

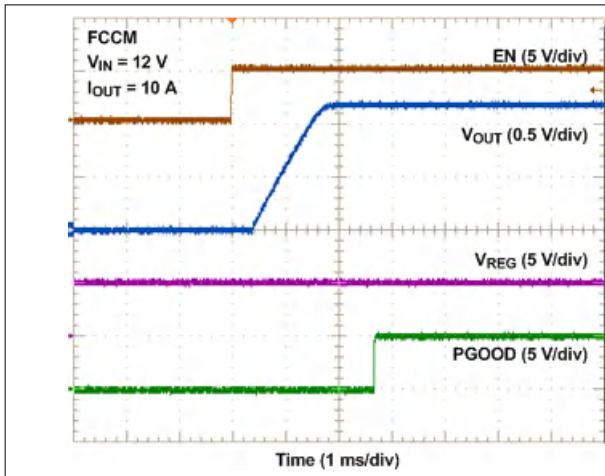


图 8-2. 启动

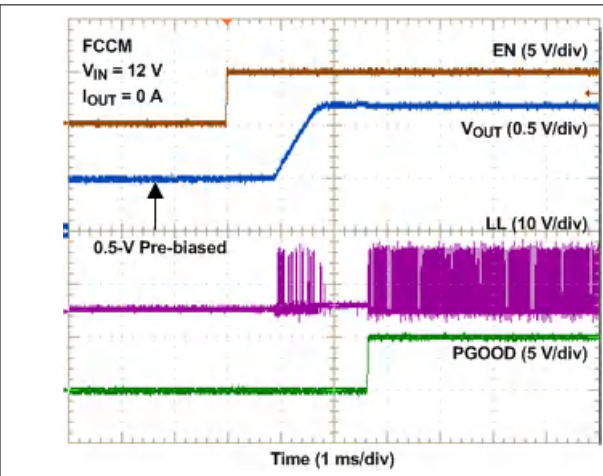


图 8-3. 预偏置启动

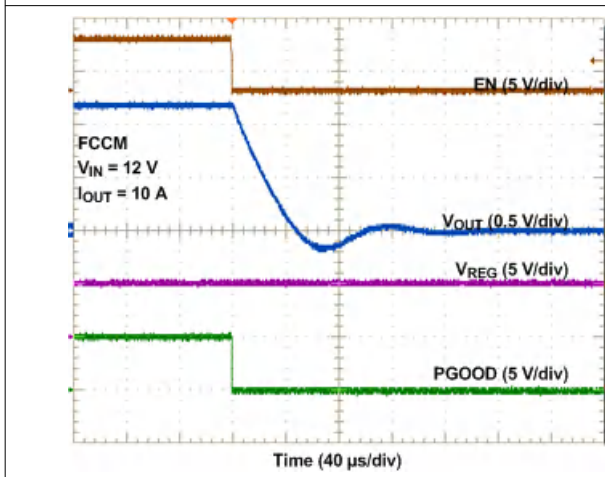


图 8-4. 关断

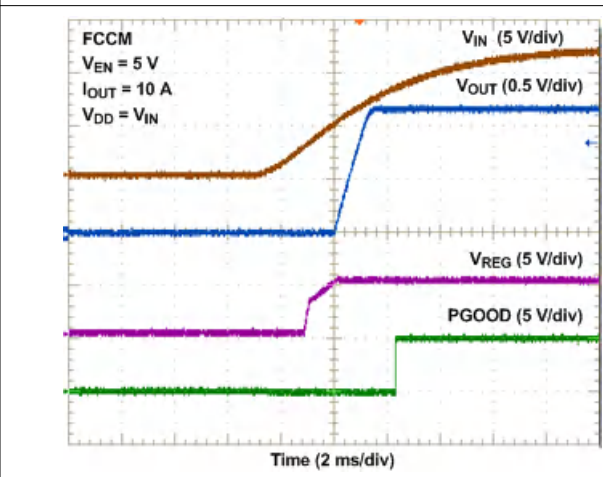


图 8-5. UVLO 启动

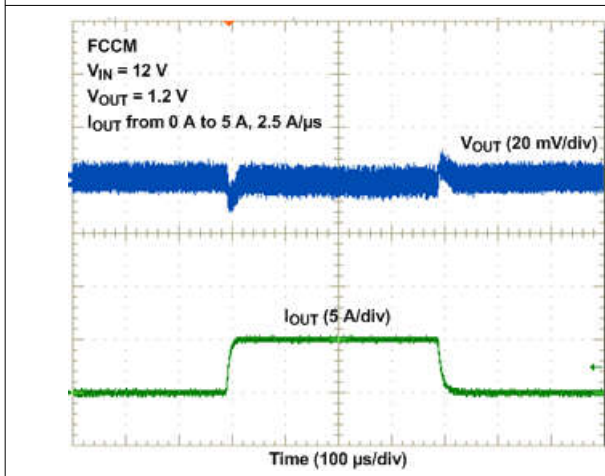


图 8-6. FCCM 负载瞬态

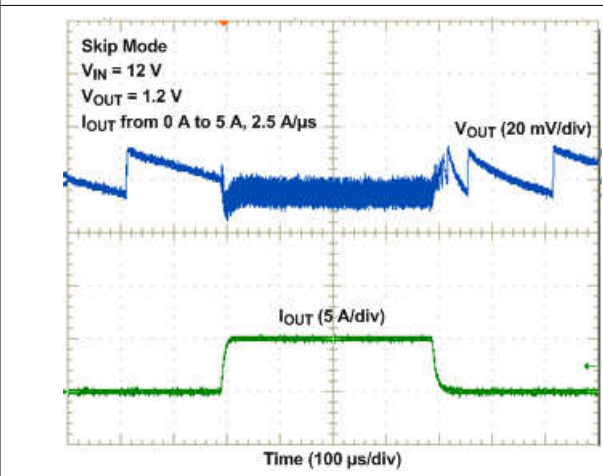


图 8-7. 跳跃模式负载瞬变

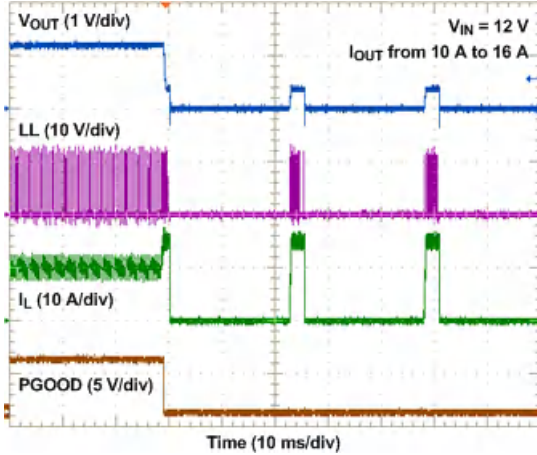


图 8-8. 过流保护

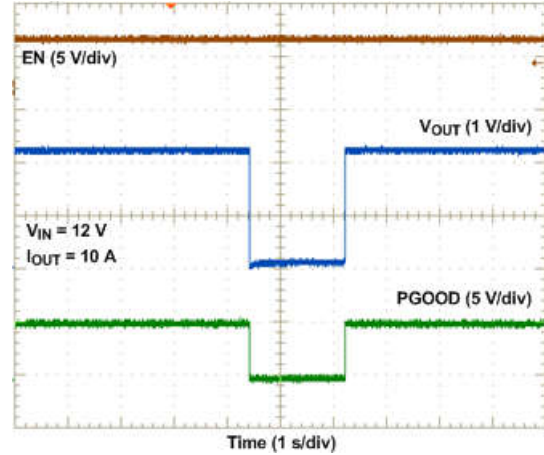
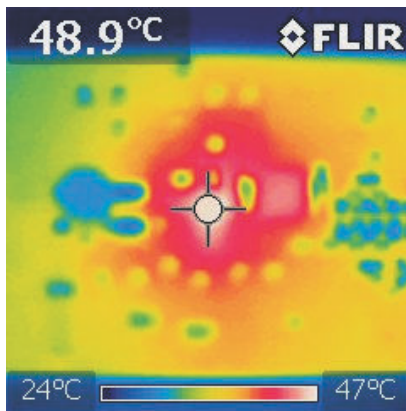
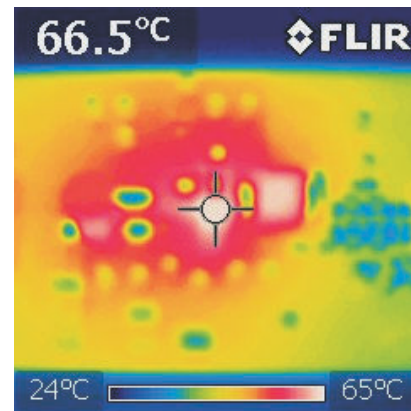


图 8-9. 过热保护



TPS53319 EVM $V_{IN} = 12V$ $V_{OUT} = 1.2V$
 $I_{OUT} = 14A$ $f_{SW} = 500kHz$ $T_A = 25^\circ C$
 无气流

图 8-10. 热特征



TPS53319 EVM $V_{IN} = 12V$ $V_{OUT} = 5V$
 $I_{OUT} = 14A$ $f_{SW} = 500kHz$ $T_A = 25^\circ C$
 无气流

图 8-11. 热特征

8.2.2 使用陶瓷输出电容器的应用 (冗余过压保护功能(OVP)启用)

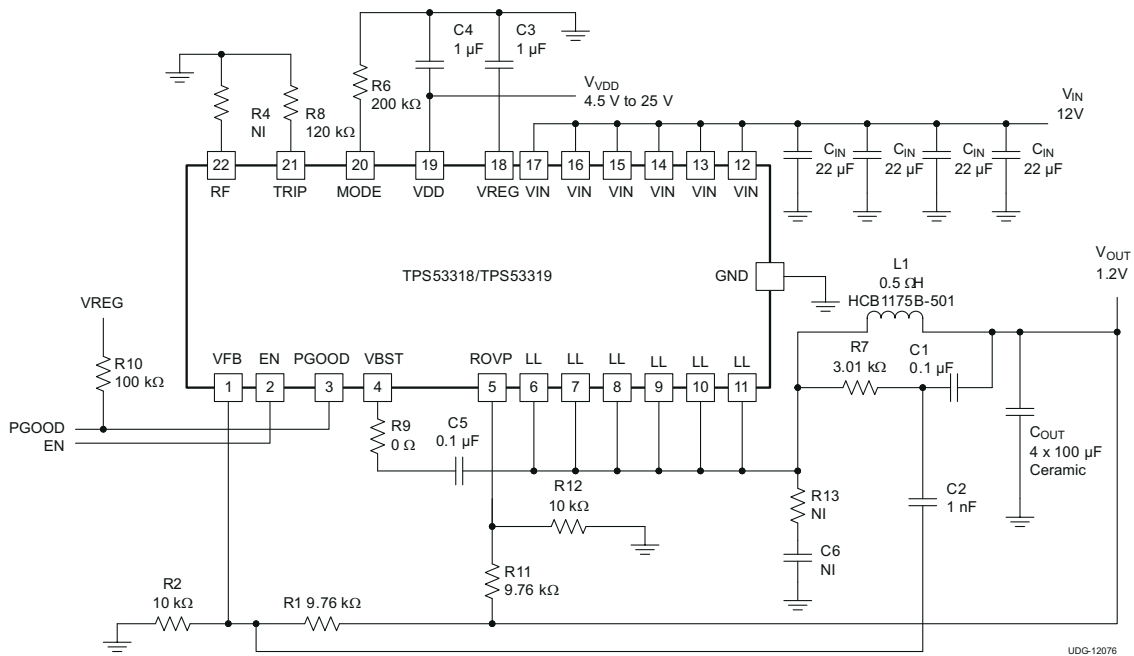


图 8-12. 典型应用电路 (冗余 OVP 启用)

8.2.2.1 设计要求

此设计使用表 8-1 中列出的参数。

8.2.2.2 详细设计过程

此设计示例的详细设计过程与上一个设计示例的过程类似。后面两个章节对不同之处进行了讨论。

8.2.2.2.1 采用全陶瓷输出电容器的外部元件选择

有关采用全陶瓷输出电容器的此设计的指南，请参阅 节 7.3.13。

8.2.2.2.2 冗余过压保护

冗余过压电平根据输出电压设置进行编程，它由电阻 R11 和 R12 控制，如图 8-12 所示。在 ROVP 引脚和输出端之间连接电阻 R11，并在 ROVP 引脚和 GND 之间连接电阻 R12。在该设计中，建议电阻 R11 的值与电阻 R1 的值相匹配 (或略高)，且电阻 R2 的值与电阻 R12 的值相匹配。

8.2.2.3 应用曲线

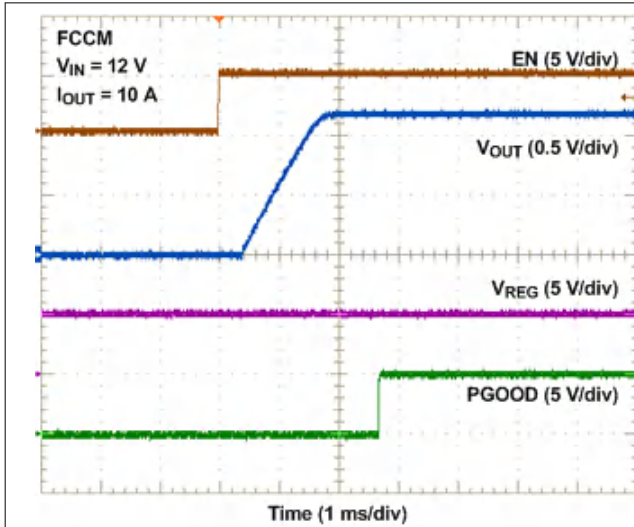


图 8-13. 启动

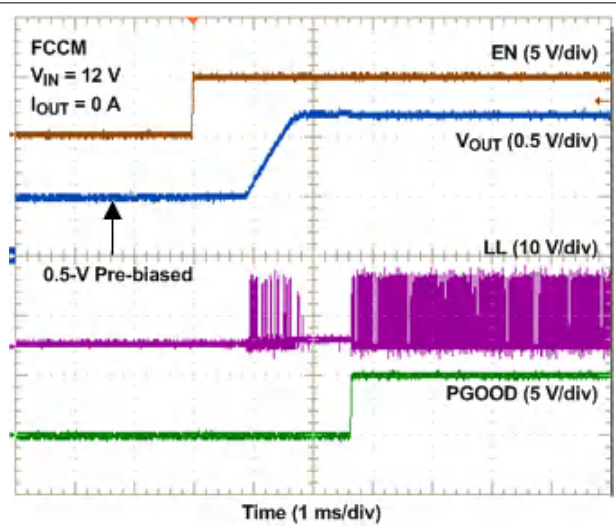


图 8-14. 预偏置启动

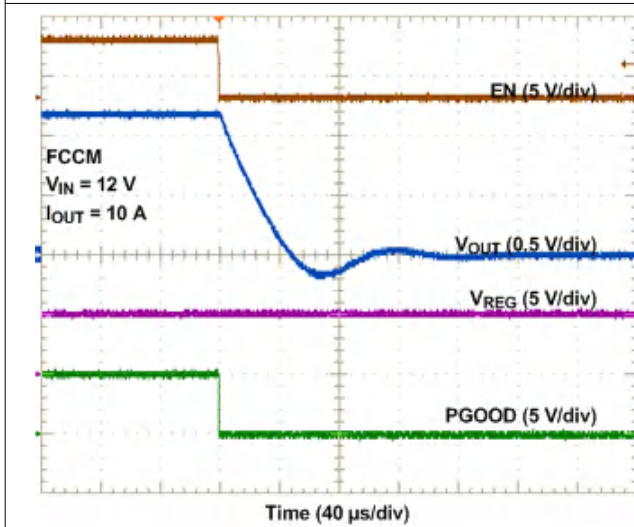


图 8-15. 关断

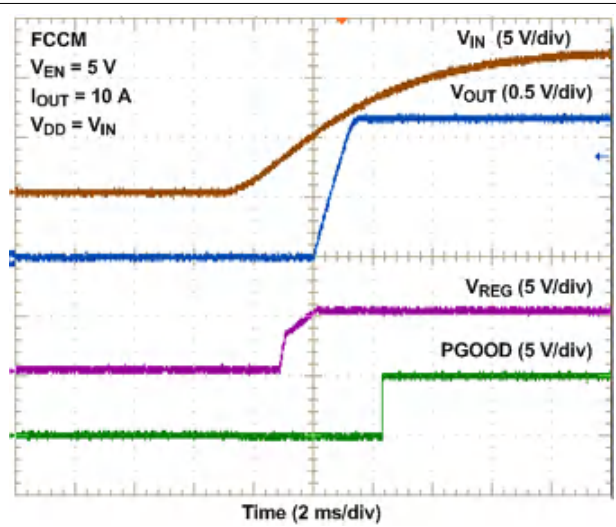


图 8-16. UVLO 启动

8.3 电源相关建议

该器件设计为在介于 1.5V 和 22V 之间的输入电源电压范围 (4.5V 至 25V 偏置电压范围) 内工作。该输入电源必须经过良好调节。除了 PCB 布局和接地方案外，对输入电源和内部稳压器进行正确旁路对于噪声性能也至关重要。请参阅 [第 8.4 节](#) 中的建议。

8.4 布局

8.4.1 布局指南

- 将功率元件 (包括输入/输出电容器、电感器以及 TPS53318 或 TPS53319 器件) 放置在 PCB 的一侧 (焊接面)。至少须插入一个内部平面并接地以实现屏蔽，并隔离小信号迹线与嘈杂的电力线。
- 所有敏感的模拟迹线和元件 (例如 VFB、PGOOD、TRIP、MODE 和 RF) 应远离高压开关节点 (例如 LL 和 VBST) 放置，以免发生耦合。使用内部的一层或多层作为接地平面，并屏蔽反馈迹线，使其与电源迹线和功率元件隔离开。
- 将 VIN 去耦电容器尽可能靠近 VIN 和 PGND 引脚放置，以最大程度减小输入交流电流环路。

- 由于 TPS53319 器件以 V_{OUT} 电容器两端的电压为基准控制输出电压，所以请将分压器的顶侧电阻器连接到 V_{OUT} 电容器的正节点。底侧电阻器的 GND 必须连接到器件的 GND 焊盘。从这些电阻器到 VFB 引脚的迹线必须短而细。
- 将频率设置电阻器 (R_F)、OCP 设置电阻器 (R_{TRIP}) 和模式设置电阻器 (R_{MODE}) 尽可能靠近器件放置。使用公共 GND 过孔将这些电阻器连接到 GND 平面 (如果适用)。
- 将 VDD 和 VREG 去耦电容器尽可能靠近器件放置。确保为每个去耦电容器提供 GND 过孔，并确保环路尽可能小。
- 为改善 VDD 上的噪声滤波效果，强烈建议提供专用的局部去耦支持。
- PCB 迹线定义为开关节点，它连接 LL 引脚和电感器的高压侧，必须尽可能短而宽。
- 从陶瓷输出电容器的端子连接纹波注入 V_{OUT} 信号 (图 8-12 中 C1 电容器的 V_{OUT} 侧)。将交流耦合电容器 (图 8-12 中的 C2) 放置在器件附近，R7 和 C1 可以放置在功率级附近。
- 使用单独的过孔或迹线将 LL 节点连接到缓冲器、自举电容器和纹波注入电阻器。请勿将这些连接组合在一起。

8.4.2 布局示例

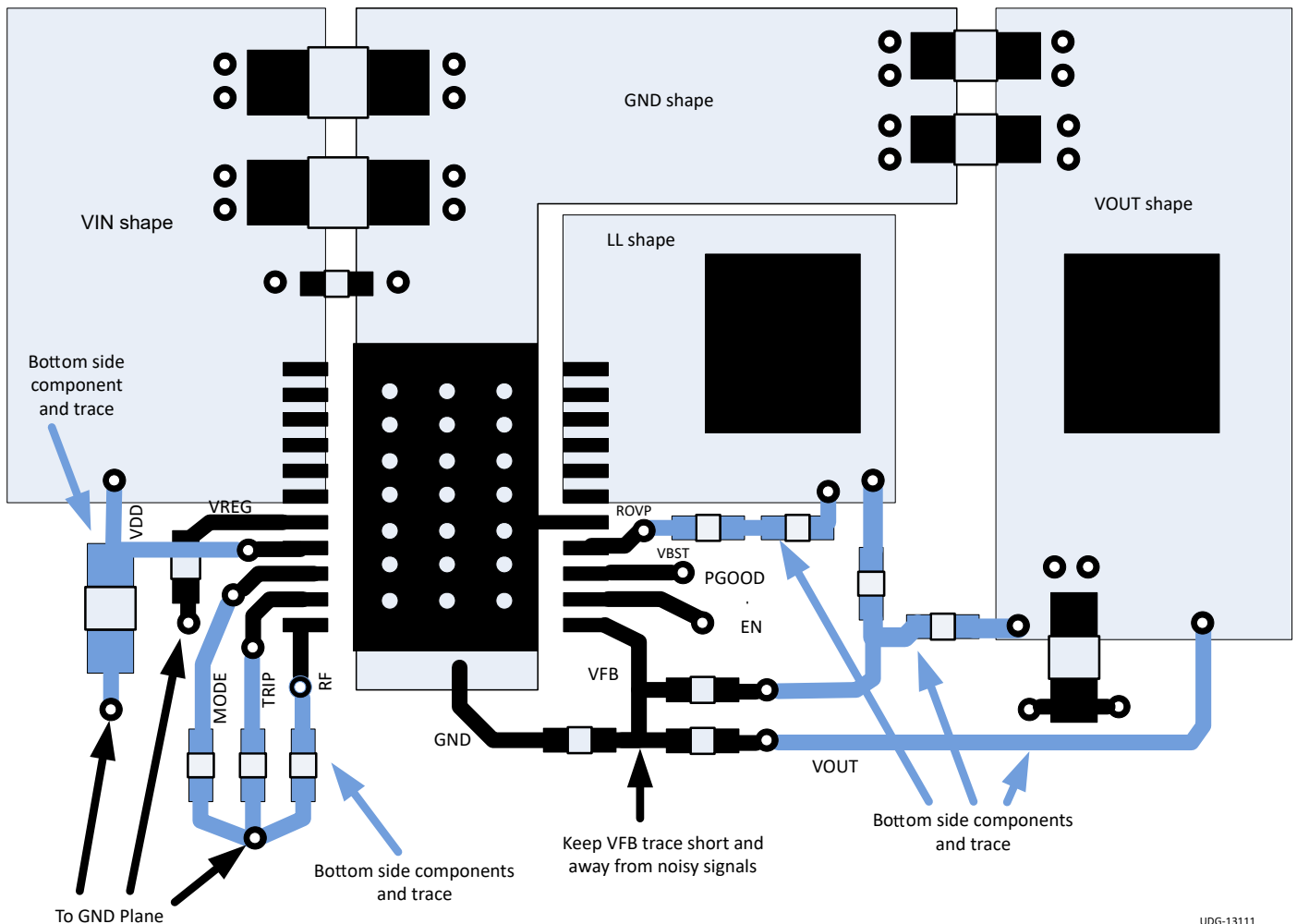


图 8-17. 布局建议

UDG-13111

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

- 参考设计：用于为 Altera Arria V FPGA 中的电源轨供电的 7V 至 12V 输入、1.2V 输出、8A 降压转换器 [PMP8824](#)
- 评估模块：具有集成 MOSFET 的同步转换器 [TPS53319EVM-136](#)
- TPS53318 TINA-TI 瞬态 Spice 模型 [SLUM381](#)

9.2 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

D-CAP™, NexFET™, PowerPAD™, and TI E2E™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

| Changes from Revision F (October 2020) to Revision G (November 2025) | Page |
|---|-------------|
| • 添加了 TPS548A28 和 TPS548A29 的链接..... | 1 |
| • 更新了商标信息..... | 1 |
| • 添加了有关 TPS548A28 和 TPS548A29 的信息..... | 1 |
| • 将 I _{VDDSDN} 的最大值从 110 更改为了 122..... | 7 |

| Changes from Revision E (November 2016) to Revision F (October 2020) | Page |
|---|-------------|
| • 更新了整个文档中的表、图和交叉参考的编号格式..... | 1 |
| • 添加了 ROVP 引脚说明。..... | 4 |
| • 添加了额外的 ROVP 引脚信息。..... | 19 |

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package Pins | Package qty Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|------------------------------|---------------|----------------------|----------------------|-----------------------|-------------|--------------------------------------|-----------------------------------|--------------|---------------------|
| TPS53318DQPR | Active | Production | LSON-CLIP (DQP) 22 | 2500 LARGE T&R | ROHS Exempt | NIPDAU SN | Level-2-260C-1 YEAR | -40 to 125 | 53318DQP |
| TPS53318DQPR.A | Active | Production | LSON-CLIP (DQP) 22 | 2500 LARGE T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53318DQP |
| TPS53318DQPRG4 | Active | Production | LSON-CLIP (DQP) 22 | 2500 LARGE T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53318DQP |
| TPS53318DQPRG4.A | Active | Production | LSON-CLIP (DQP) 22 | 2500 LARGE T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53318DQP |
| TPS53318DQPT | Active | Production | LSON-CLIP (DQP) 22 | 250 SMALL T&R | ROHS Exempt | NIPDAU SN | Level-2-260C-1 YEAR | -40 to 125 | 53318DQP |
| TPS53318DQPT.A | Active | Production | LSON-CLIP (DQP) 22 | 250 SMALL T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53318DQP |
| TPS53319DQPR | Active | Production | LSON-CLIP (DQP) 22 | 2500 LARGE T&R | ROHS Exempt | NIPDAU SN | Level-2-260C-1 YEAR | -40 to 125 | 53319DQP |
| TPS53319DQPR.A | Active | Production | LSON-CLIP (DQP) 22 | 2500 LARGE T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53319DQP |
| TPS53319DQPT | Active | Production | LSON-CLIP (DQP) 22 | 250 SMALL T&R | ROHS Exempt | NIPDAU SN | Level-2-260C-1 YEAR | -40 to 125 | 53319DQP |
| TPS53319DQPT.A | Active | Production | LSON-CLIP (DQP) 22 | 250 SMALL T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53319DQP |
| TPS53319DQPTG4 | Active | Production | LSON-CLIP (DQP) 22 | 250 SMALL T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53319DQP |
| TPS53319DQPTG4.A | Active | Production | LSON-CLIP (DQP) 22 | 250 SMALL T&R | ROHS Exempt | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 53319DQP |

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|----------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| TPS53318DQPR | LSON-CLIP | DQP | 22 | 2500 | 330.0 | 12.4 | 5.3 | 6.3 | 1.8 | 8.0 | 12.0 | Q1 |
| TPS53318DQPRG4 | LSON-CLIP | DQP | 22 | 2500 | 330.0 | 12.4 | 5.3 | 6.3 | 1.8 | 8.0 | 12.0 | Q1 |
| TPS53318DQPT | LSON-CLIP | DQP | 22 | 250 | 180.0 | 12.4 | 5.3 | 6.3 | 1.8 | 8.0 | 12.0 | Q1 |
| TPS53319DQPR | LSON-CLIP | DQP | 22 | 2500 | 330.0 | 12.4 | 5.3 | 6.3 | 1.8 | 8.0 | 12.0 | Q1 |
| TPS53319DQPT | LSON-CLIP | DQP | 22 | 250 | 180.0 | 12.4 | 5.3 | 6.3 | 1.8 | 8.0 | 12.0 | Q1 |
| TPS53319DQPTG4 | LSON-CLIP | DQP | 22 | 250 | 180.0 | 12.4 | 5.3 | 6.3 | 1.8 | 8.0 | 12.0 | Q1 |

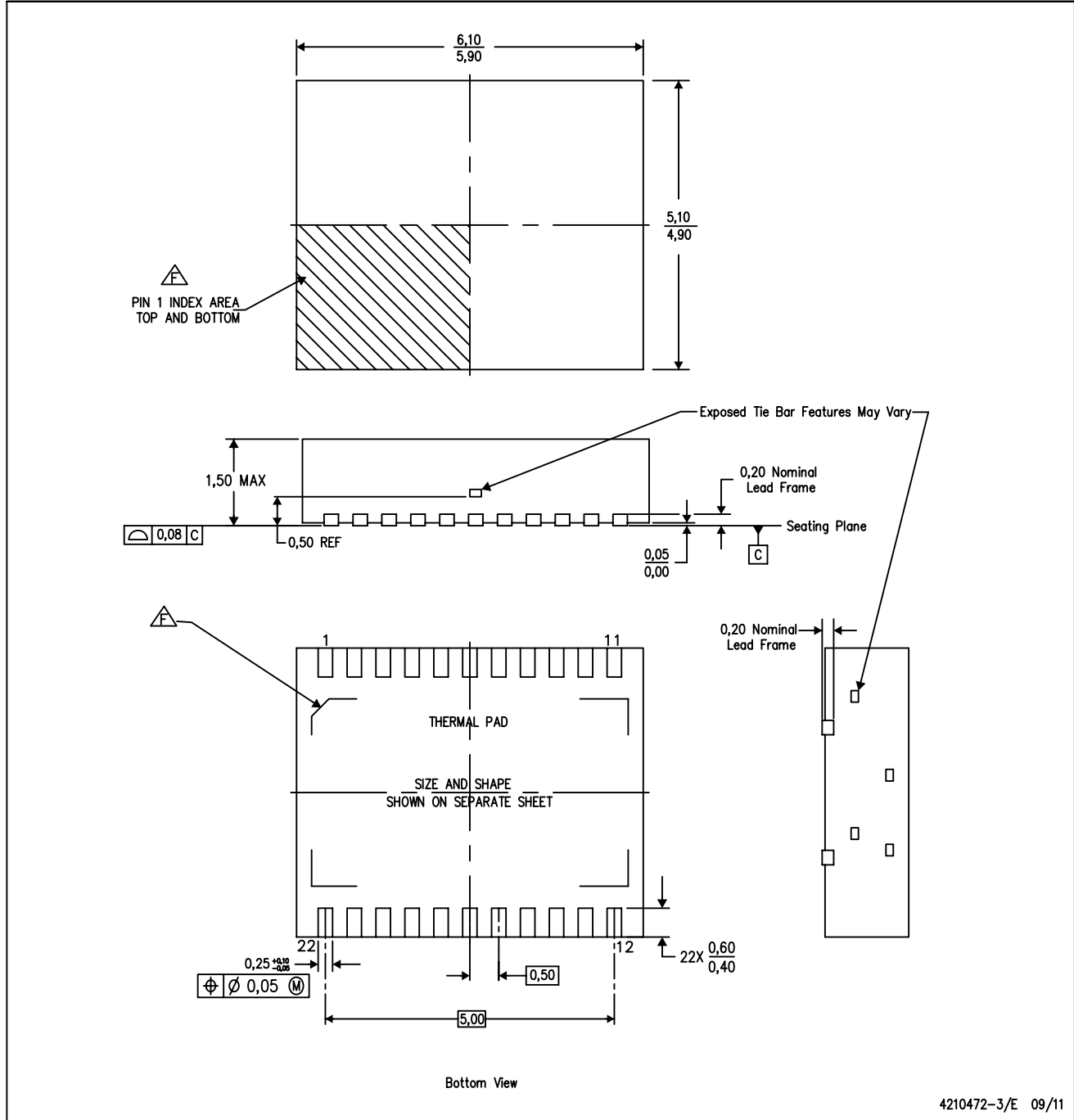
TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|----------------|--------------|-----------------|------|------|-------------|------------|-------------|
| TPS53318DQPR | LSON-CLIP | DQP | 22 | 2500 | 346.0 | 346.0 | 33.0 |
| TPS53318DQPRG4 | LSON-CLIP | DQP | 22 | 2500 | 346.0 | 346.0 | 33.0 |
| TPS53318DQPT | LSON-CLIP | DQP | 22 | 250 | 210.0 | 185.0 | 35.0 |
| TPS53319DQPR | LSON-CLIP | DQP | 22 | 2500 | 346.0 | 346.0 | 33.0 |
| TPS53319DQPT | LSON-CLIP | DQP | 22 | 250 | 210.0 | 185.0 | 35.0 |
| TPS53319DQPTG4 | LSON-CLIP | DQP | 22 | 250 | 210.0 | 185.0 | 35.0 |

DQP (R-PSON-N22)

PLASTIC SMALL OUTLINE NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Small Outline No-Lead (SON) package configuration.
 - D. The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - F. Pin 1 identifiers are located on both top and bottom of the package and within the zone indicated. The Pin 1 identifiers are either a molded, marked, or metal feature.

THERMAL PAD MECHANICAL DATA

DQP (R-PSO-N22)

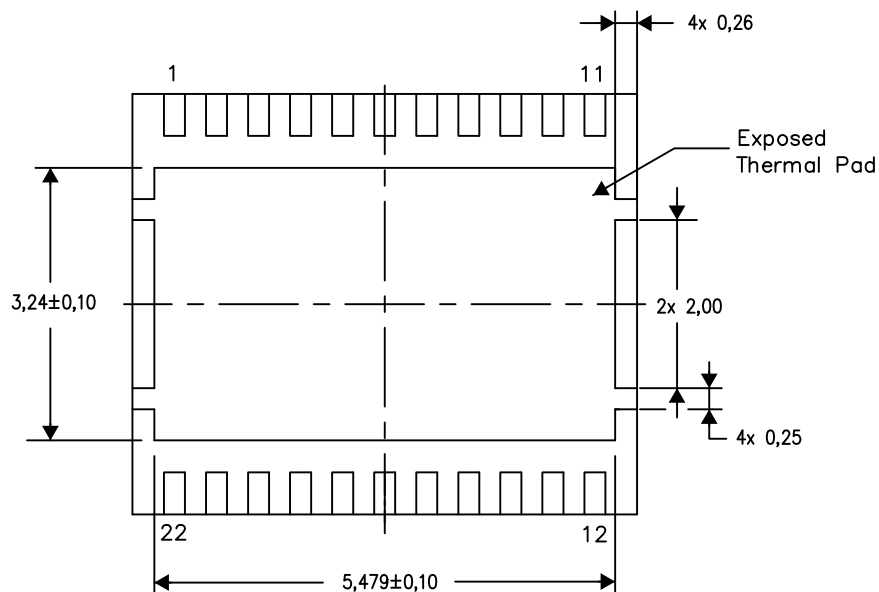
PLASTIC SMALL OUTLINE NO-LEAD

THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No-Lead (QFN) package and its advantages, refer to Application Report, QFN/SO/N PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Bottom View

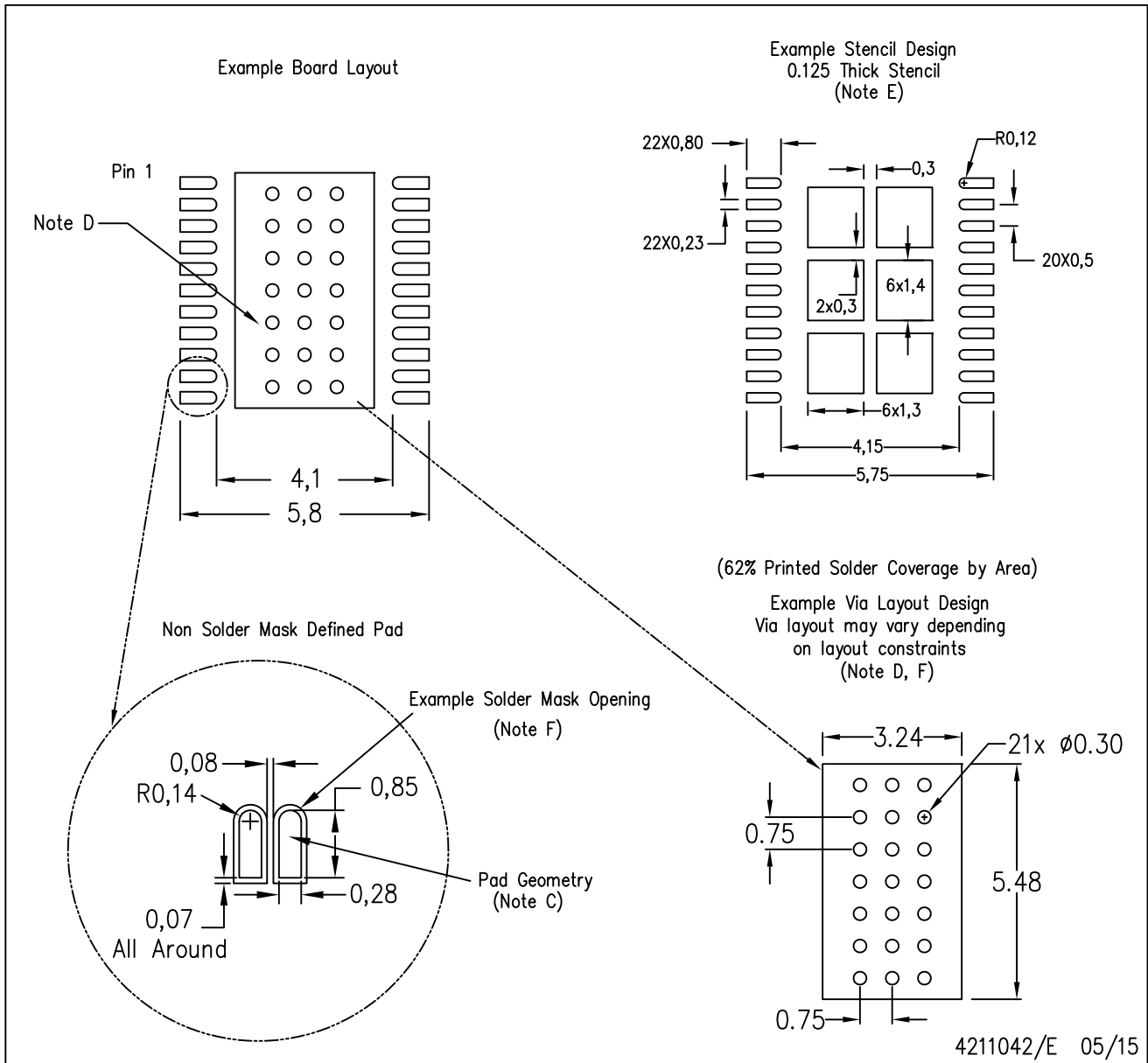
Exposed Thermal Pad Dimensions

4211024-3/H 08/15

NOTE: All linear dimensions are in millimeters

DQP (R-PSON-N22)

PLASTIC SMALL OUTLINE NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate designs.
 - D. This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>.
 - E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - F. Customers should contact their board fabrication site for recommended solder mask tolerances and via tenting recommendations for vias placed in the thermal pad.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月