

TPS730 低噪声、高 PSRR、射频 200mA 低压降线性稳压器

1 特性

- 具有使能功能的 200mA 低压降稳压器
- 提供 1.8V 至 3.3V 的固定电压和可调电压 (1.22V 至 5.5V)
- 高 PSRR (频率为 100Hz 时 68dB)
- 低噪声 :
 - 55 μ V_{RMS} (旧芯片)
 - 69 μ V_{RMS} (新芯片)
- 与 2.2 μ F 陶瓷电容器搭配使用时可保持稳定
- 出色的负载、线路瞬态响应
- 超低压降电压 : 120mV (典型值)
- 有关更新的器件产品组合, 请参阅 [TPS7A20](#)

2 应用

- [电视应用](#)
- [联网外设和打印机](#)
- [便携式医疗设备](#)
- [家庭影院和娱乐应用](#)
- [楼宇自动化](#)

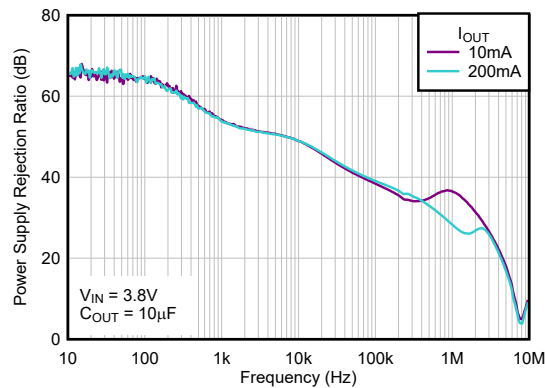
3 说明

TPS730 是一款低压降 (LDO) 稳压器, 具有高电源抑制比 (PSRR), 并提供出色的线路和负载瞬态响应。该器件在输出端使用小型 2.2 μ F 陶瓷电容器实现稳定工作。TPS730 提供低压降电压 (例如 200mA 时为 120mV (典型值))。凭借低输出噪声和出色的 PSRR, 此器件的设计可为敏感型模拟负载供电。TPS730 提供灵活的后置稳压选项, 具有可调节功能。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TPS730	DBV (SOT-23, 5)	2.9mm × 2.8mm
	DBV (SOT-23, 6)	2.9mm × 2.8mm
	YZQ (DSBGA, 5)	1.35mm × 1mm

- (1) 如需更多信息, 请参阅 [机械、封装和可订购信息](#)。
 (2) 封装尺寸 (长 × 宽) 为标称值, 并包括引脚 (如适用)。



波纹抑制与频率



内容

1 特性	1	7.1 应用信息.....	16
2 应用	1	7.2 典型应用.....	19
3 说明	1	7.3 最佳设计实践.....	20
4 引脚配置和功能	3	7.4 电源相关建议.....	20
5 规格	4	7.5 布局.....	20
5.1 绝对最大额定值.....	4	8 器件和文档支持	25
5.2 ESD 等级.....	4	8.1 器件支持.....	25
5.3 建议运行条件.....	4	8.2 文档支持.....	25
5.4 热性能信息.....	5	8.3 接收文档更新通知.....	25
5.5 电气特性.....	5	8.4 支持资源.....	25
5.6 典型特性.....	7	8.5 商标.....	25
6 详细说明	12	8.6 静电放电警告.....	25
6.1 概述.....	12	8.7 术语表.....	25
6.2 功能方框图.....	12	9 修订历史记录	26
6.3 特性说明.....	14	10 机械、封装和可订购信息	26
6.4 器件功能模式.....	15	10.1 TPS730YZQ NanoStar™ 晶圆芯片级信息.....	27
7 应用和实施	16		

4 引脚配置和功能

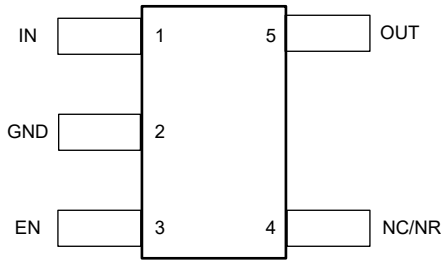


图 4-1. DBV 封装，5 引脚 SOT-23 固定电压版本 (顶视图)

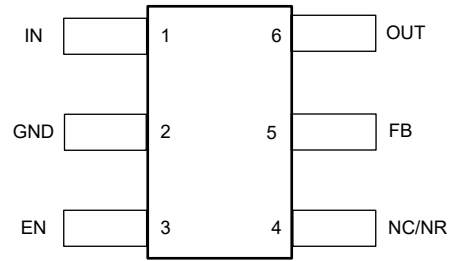


图 4-2. DBV 封装，6 引脚 SOT-23 可调电压版本 (顶视图)

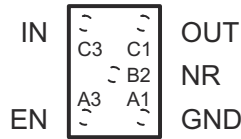


图 4-3. YZQ 封装，5 引脚 DSBGA (顶视图，旧芯片)

表 4-1. 引脚功能

名称	引脚		I/O	说明
	DBV	YZQ		
EN	3	A3	I	使能引脚。驱动使能引脚 (EN) 为高电平打开稳压器。将这个引脚驱动为低电平来将稳压器置于关断模式。如未使用，EN 可被连接至 IN。
FB	5	—	I	反馈引脚。该端子是可调器件的反馈输入引脚。采用 DBV 封装的固定电压版本没有此引脚。
GND	2	A1	—	稳压器接地。
IN	1	C3	I	器件的输入。
NC/NR	4	B2	—	降噪引脚 (旧芯片)。将一个外部电容器连接到该引脚可以过滤由内部带隙生成的噪声。此配置针对旧芯片和 YZQ 封装改进了电源抑制并降低了输出噪声。 无连接引脚 (新芯片)。这个引脚不是内部连接。连接至 GND 以提高热性能或保持悬空。要在固定器件上实现更低噪声的性能，请参阅 TPS7A20。要在可调版本上实现更低噪声的性能，请考虑使用前馈电容器。
OUT	6	C1	O	稳压器的输出。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
电压	V_{IN} 、 V_{EN} 、 V_{OUT} (旧芯片)	-0.3	6	V
	V_{IN} 、 V_{EN} (新芯片)	-0.3	6.5	V
	V_{OUT} (新芯片)	-0.3	$V_{IN} + 0.3$ ⁽²⁾	
电流	输出, I_{OUT}	受内部限制		
温度	工作结温, T_J (DBV 封装)	-40	150	°C
	工作结温, T_J (YZQ 封装, 仅限旧芯片)	-40	125	°C
	贮存温度, T_{stg}	-65	150	

(1) 应力超出绝对最大额定值下面列出的值时可能会对器件造成永久损坏。这些列出的值仅仅是应力等级, 并不表示器件在这些条件下以及在建议工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 绝对最大额定值为 $V_{IN} + 0.3V$ 或 $6.5V$ (以较小者为准)。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, V 所有引脚 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出: 500V HBM 支持在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V_{IN}	输入电压	2.7		5.5	V
V_{EN}	使能电压	0		5.5	V
V_{OUT}	输出电压	V_{FB}		5	V
I_{OUT}	输出电流	0		200	mA
T_J	工作结温	-40		125	°C
C_{IN}	输入电容器 (旧芯片)	0.1	1		μF
	输入电容器 (新芯片)	1			
C_{OUT}	输出电容器	2.2 ^{(1) (2)}	10		μF
C_{NR}	降噪电容器 ⁽³⁾	0	10		nF
C_{FF}	前馈电容器 (旧芯片)		15		pF
	前馈电容器 (新芯片) ⁽⁴⁾	0	10	100	nF
R_2	下部反馈电阻器 (旧芯片)		30.1		kΩ
F_{EN}	启用切换频率 (新芯片)			10	kHz

(1) 如果未使用 C_{FF} 或 $V_{OUT(nom)} < 1.8V$, 则建议的最小 $C_{OUT} = 4.7\mu F$ 。

(2) 仅新芯片的最小有效电容为 $0.47\mu F$ 。

(3) 仅旧芯片。新芯片没有降噪引脚。有关更多信息, 请参阅引脚功能表。

(4) 前馈电容器是可选的, 不是确保稳定性所必需的。

5.4 热性能信息

热指标 ⁽¹⁾		TPS793				单位
		DBV (SOT23-6)	YZQ (DSBGA)	DBV (SOT23-6) ⁽²⁾	DBV (SOT23-5) ⁽²⁾	
		6 引脚	5 引脚	6 引脚	5 引脚	
$R_{\theta JA}$	结至环境热阻	225.1	178.5	171.7	182.3	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	78.4	1.4	110.8	114.8	°C/W
$R_{\theta JB}$	结至电路板热阻	54.7	62.1	85.4	79.1	°C/W
ψ_{JT}	结至顶部特征参数	3.3	0.9	54.4	56.8	°C/W
ψ_{JB}	结至电路板特征参数	53.8	62.1	85.2	78.8	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	不适用	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装应用手册](#)。

(2) 新芯片。

5.5 电气特性

在建议的工作温度范围内测得, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR} = 0.01\mu\text{F}$ (除非另有说明)。所有典型值均在 $T_J = 25^{\circ}\text{C}$ 下测得。

参数		测试条件	最小值	典型值	最大值	单位
V_{IN}	输入电压范围 ⁽¹⁾		2.7		5.5	V
I_{OUT}	持续输出电流		0		200	mA
V_{FB}	内部基准 (TPS73001)		1.201	1.225	1.25	V
V_{OUT}	输出电压范围 (TPS73001)		V_{FB}		5.5 - $V_{DROPOUT}$	V
	输出电压精度	$0\mu\text{A} < I_{OUT} < 200\text{mA}$, $V_{OUT} + 1\text{V} < V_{IN} < 5.5\text{V}$	-2%	$V_{OUT(nom)}$	2%	
$\Delta V_{OUT} / \Delta V_{IN}$	线路调节 ⁽¹⁾	$V_{OUT} + 1\text{V} \leq V_{IN} \leq 5.5\text{V}$		0.05		%/V
$\Delta V_{OUT} / \Delta I_{OUT}$	负载调整率	$0\mu\text{A} \leq I_{OUT} \leq 200\text{mA}$		5		mV
V_{DO} ⁽²⁾	压降电压	$V_{IN} = V_{OUT} - 0.1\text{V}$, $I_{OUT} = 200\text{mA}$		120	210	mV
I_{CL}	输出电流限制	$V_{OUT} = 0\text{V}$ (旧芯片)	285		600	mA
		$V_{IN} = V_{OUT(NOM)} + 1\text{V}$, $V_{OUT} = 0.9 \times V_{OUT(NOM)}$ (仅限新芯片)	320		460	
I_{SC}	短路电流限制	$V_{OUT} = 0\text{V}$ (新芯片)		175		mA
I_{GND}	静态电流 (GND 电流)	$0\mu\text{A} \leq I_O \leq 200\text{mA}$ (旧芯片)		170	220	μA
		$0\mu\text{A} \leq I_O \leq 200\text{mA}$ (新芯片)		250	1000	
I_{SHDN}	关断电流	$V_{EN} = 0\text{V}$, $2.7\text{V} < V_I < 5.5\text{V}$ (旧芯片) ⁽³⁾		0.07	1	μA
		$V_{EN} = 0\text{V}$, $2.7\text{V} < V_I < 5.5\text{V}$ (新芯片) ⁽³⁾		0.01	1	
I_{FB}	反馈引脚电流	$V_{FB} = 1.8\text{V}$ (旧芯片)			1	μA
		$V_{FB} = 1.8\text{V}$ (新芯片)			0.05	

5.5 电气特性 (续)

在建议的工作温度范围内测得, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR} = 0.01\mu\text{F}$ (除非另有说明)。所有典型值均在 $T_J = 25^{\circ}\text{C}$ 下测得。

参数	测试条件	最小值	典型值	最大值	单位
PSRR	电源抑制比	f = 100Hz	$I_{OUT} = 10\text{mA}$ (旧芯片)	70	dB
			$I_{OUT} = 10\text{mA}$ (新芯片)	64	
			$I_{OUT} = 200\text{mA}$ (旧芯片)	68	
			$I_{OUT} = 200\text{mA}$ (新芯片)	65	
		f = 10kHz	$I_{OUT} = 200\text{mA}$ (旧芯片)	70	
			$I_{OUT} = 200\text{mA}$ (新芯片)	49	
		f = 100kHz	$I_{OUT} = 200\text{mA}$ (旧芯片)	43	
			$I_{OUT} = 200\text{mA}$ (新芯片)	39	
Vn	输出噪声电压	BW = 200Hz 至 100kHz, $I_{OUT} =$ 200mA $C_{NR} = 0.01\mu\text{F}$	(旧芯片)	33	μV_{RMS}
			(新芯片) (4)	69	
t _{STR}	启动时间	$R_L = 14\Omega$, $C_{OUT} = 1\mu\text{F}$	$C_{NR} = 0.001\mu\text{F}$	50	μs
			$C_{NR} = 0.0047\mu\text{F}$	50	
			$C_{NR} = 0.01\mu\text{F}$	50	
			(新芯片) (4)	500	
V _{EN(HI)}	高电平使能输入 电压	$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$	1.7	V _{IN}	V
		$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$ (新芯片)	0.85	V _{IN}	
V _{EN(LOW)}	低电平使能输入 电压	$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$	0	0.7	V
		$2.7\text{V} \leq V_{IN} \leq 5.5\text{V}$ (新芯片)	0	0.425	
I _{EN}	使能引脚电流	V _{EN} = 0V	-1	1	μA
V _{UVLO}	UVLO 阈值	V _{IN} 上升 (旧芯片)	2.25	2.65	V
		V _{IN} 上升 (新芯片)	1.32	1.6	
V _{UVLO(HYST)}	UVLO 迟滞	V _{CC} 上升 (旧芯片)	100	mV	
		V _{CC} 上升 (新芯片)	130		

- (1) 最小 V_{IN} 为 2.7V 或 V_{OUT} + V_{DO}, 以较大者为准。
- (2) 由于最小 V_{IN} = 2.7V, 因此未测量 TPS73018 和 TPS73025 的压降。
- (3) 对于可调节版本, 此参数仅在施加 V_{IN} 之后适用; 然后 V_{EN} 转换为高电平至低电平。
- (4) 新芯片没有降噪引脚。

5.6 典型特性

在建议的工作温度范围内测得， $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$ ， $V_{EN} = V_{IN}$ ， $V_{IN} = V_{OUT(nom)} + 1\text{V}$ ， $I_{OUT} = 1\text{mA}$ ， $C_{OUT} = 10\ \mu\text{F}$ ， $C_{NR} = 0.01\ \mu\text{F}$ ， $V_{OUT(nom)} = 2.8\text{V}$ （除非另有说明）。典型值为 $T_J = 25^{\circ}\text{C}$ 条件下的值。

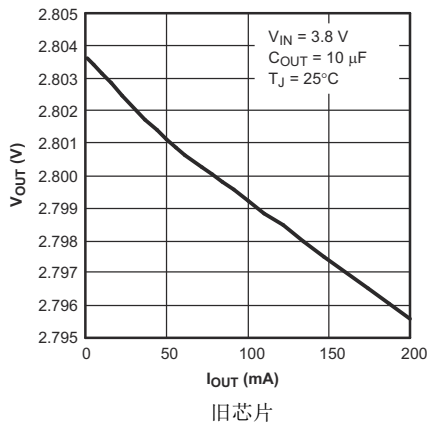


图 5-1. TPS730 输出电压与输出电流间的关系

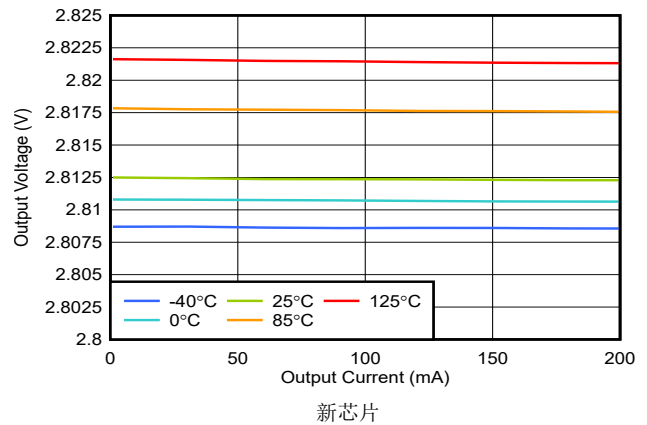


图 5-2. TPS730 输出电压与输出电流间的关系

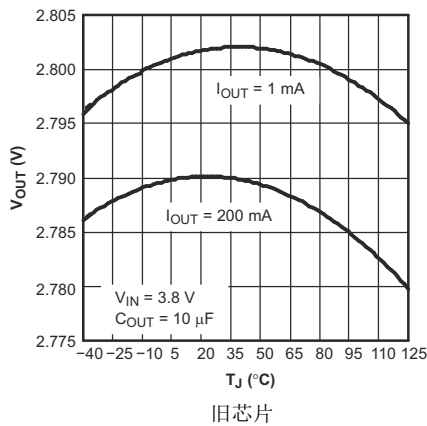


图 5-3. TPS730 输出电压与结温间的关系

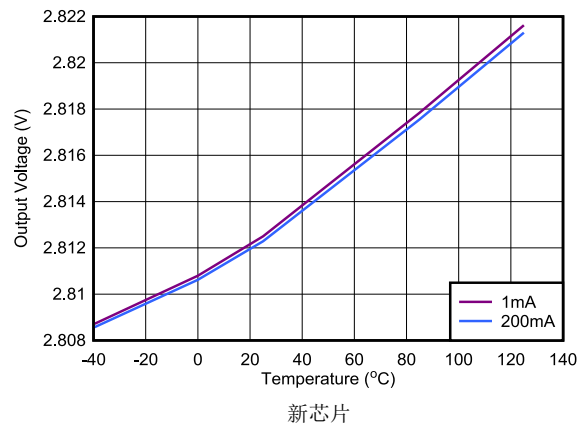


图 5-4. TPS730 输出电压与结温间的关系

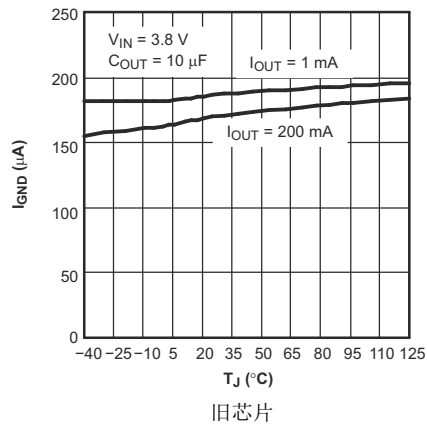


图 5-5. TPS730 接地电流与结温间的关系

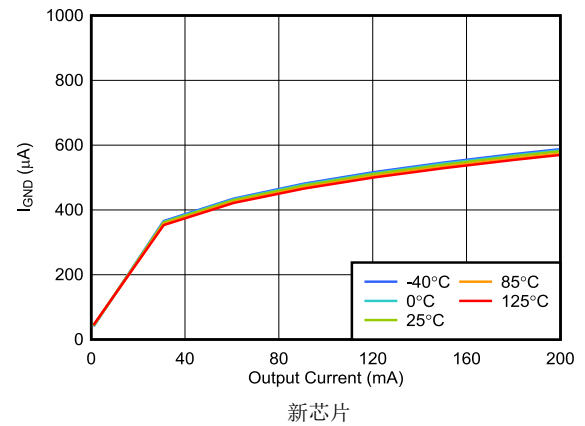


图 5-6. TPS730 接地电流与结温间的关系

5.6 典型特性 (续)

在建议的工作温度范围内测得, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\ \mu\text{F}$, $C_{NR} = 0.01\ \mu\text{F}$, $V_{OUT(nom)} = 2.8\text{V}$ (除非另有说明)。典型值为 $T_J = 25^{\circ}\text{C}$ 条件下的值。

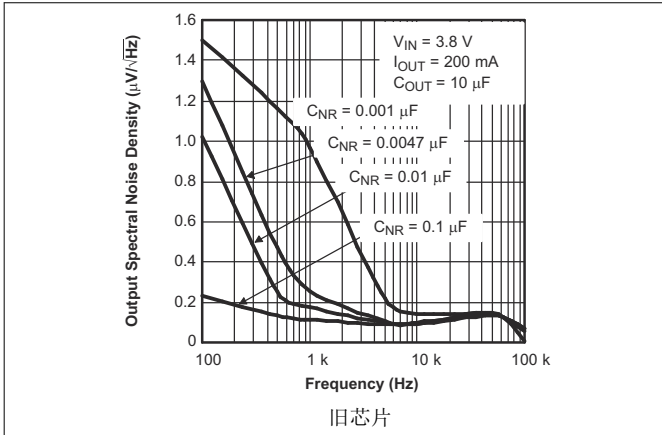


图 5-7. TPS730 输出频谱噪声密度与频率间的关系

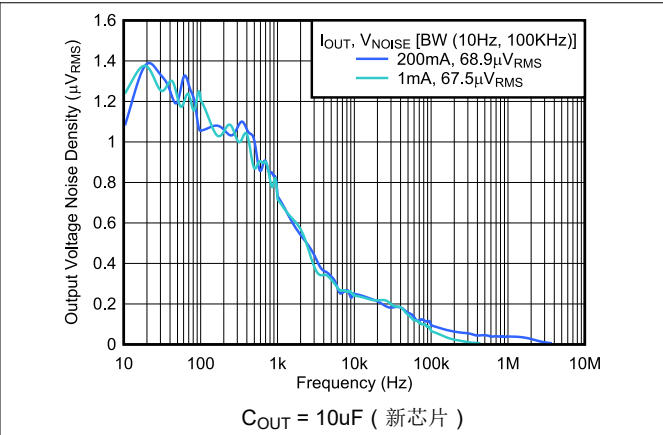


图 5-8. TPS730 输出频谱噪声密度与频率间的关系

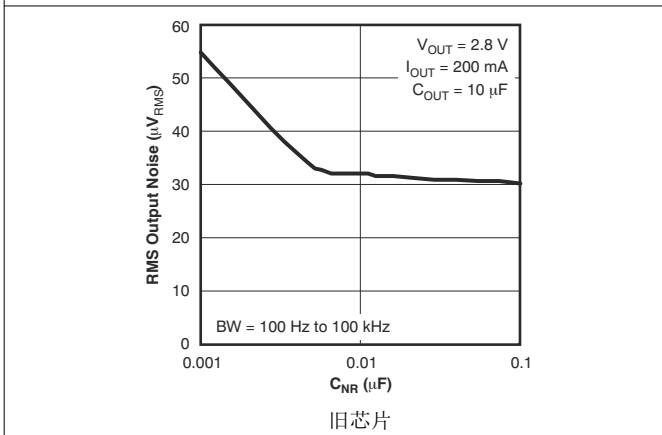


图 5-9. 均方根输出噪声与 C_{NR} 间的关系

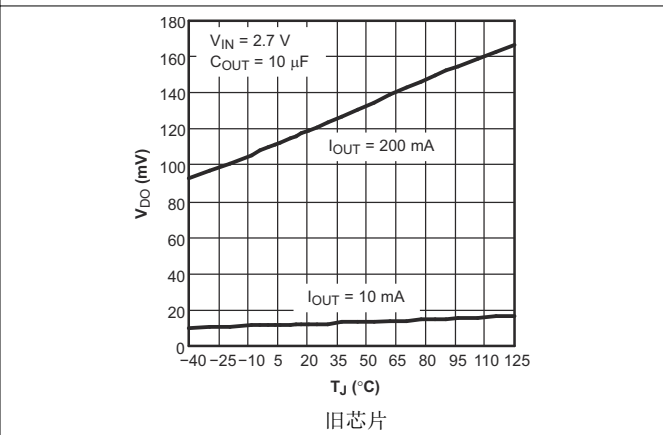


图 5-10. TPS730 压降电压与结温间的关系

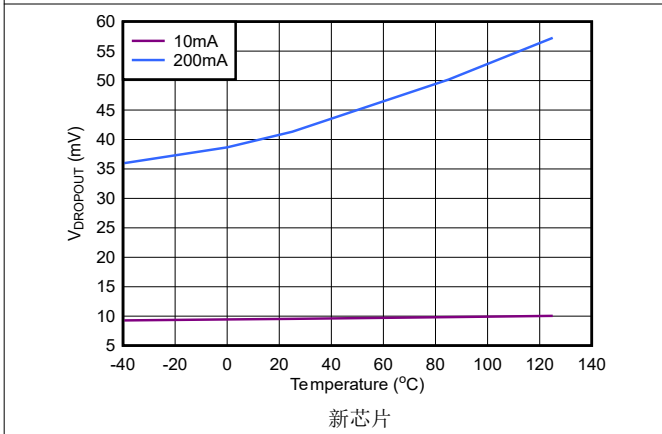


图 5-11. TPS730 压降电压与结温间的关系

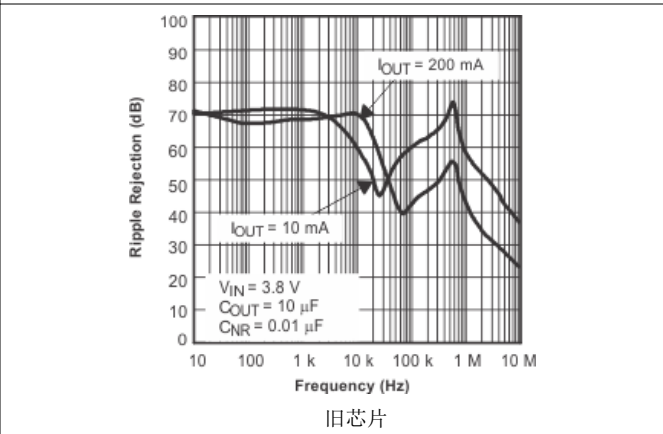


图 5-12. TPS730 波纹抑制与频率

5.6 典型特性 (续)

在建议的工作温度范围内测得, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\mu\text{F}$, $C_{NR} = 0.01\mu\text{F}$, $V_{OUT(nom)} = 2.8\text{V}$ (除非另有说明)。典型值为 $T_J = 25^{\circ}\text{C}$ 条件下的值。

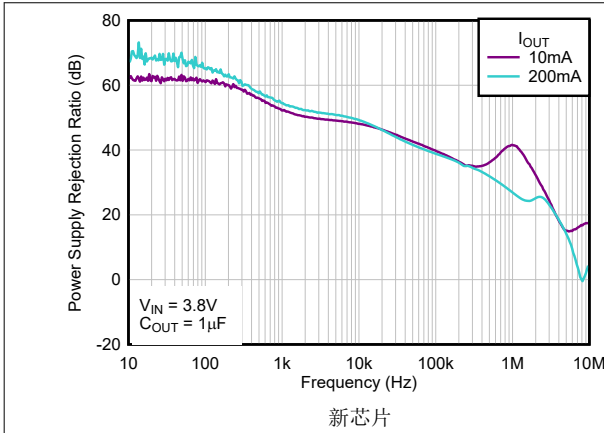


图 5-13. TPS730 波纹抑制与频率

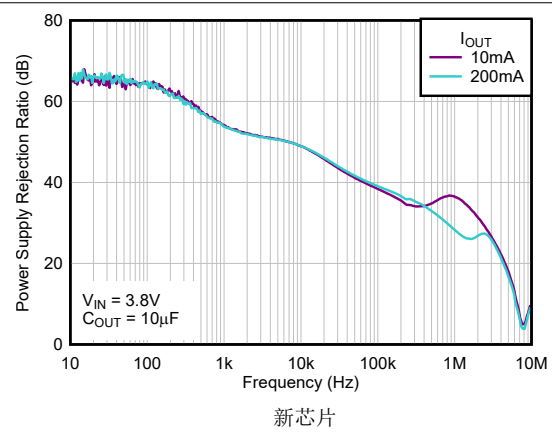


图 5-14. TPS730 波纹抑制与频率

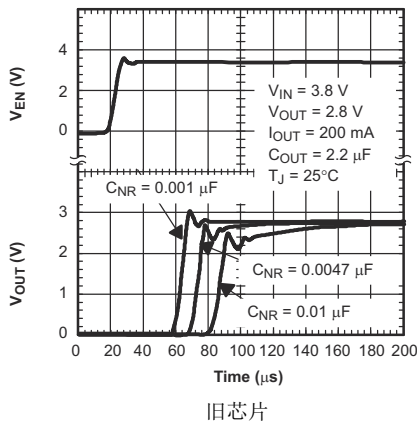


图 5-15. TPS730 输出电压、使能电压与时间的关系 (启动)

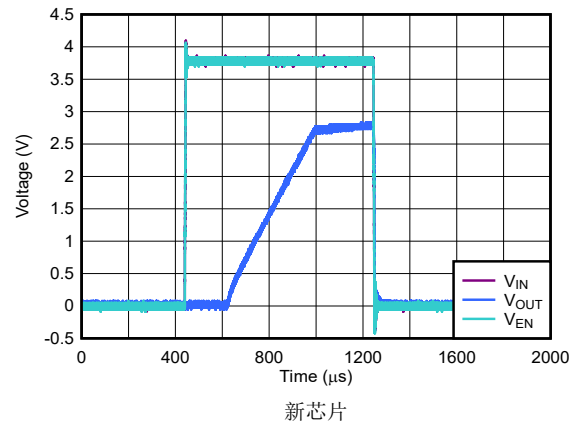


图 5-16. TPS730 输出电压、使能电压与时间的关系 (启动)

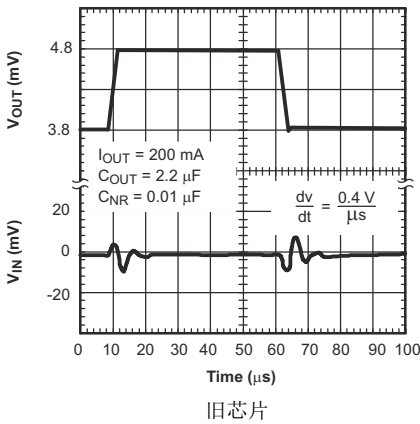


图 5-17. TPS730 线路瞬态响应

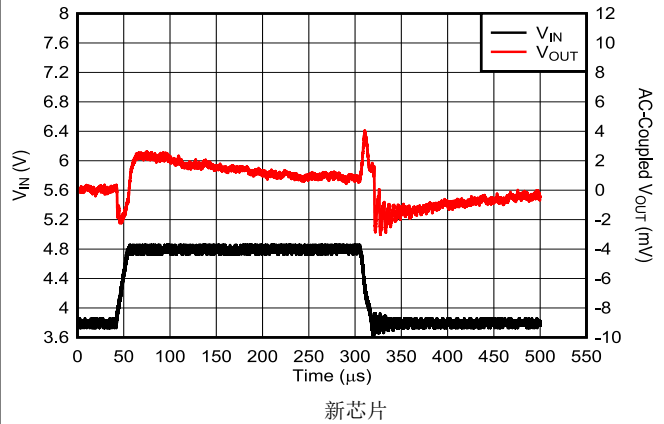


图 5-18. TPS730 线路瞬态响应

5.6 典型特性 (续)

在建议的工作温度范围内测得, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\ \mu\text{F}$, $C_{NR} = 0.01\ \mu\text{F}$, $V_{OUT(nom)} = 2.8\text{V}$ (除非另有说明)。典型值为 $T_J = 25^{\circ}\text{C}$ 条件下的值。

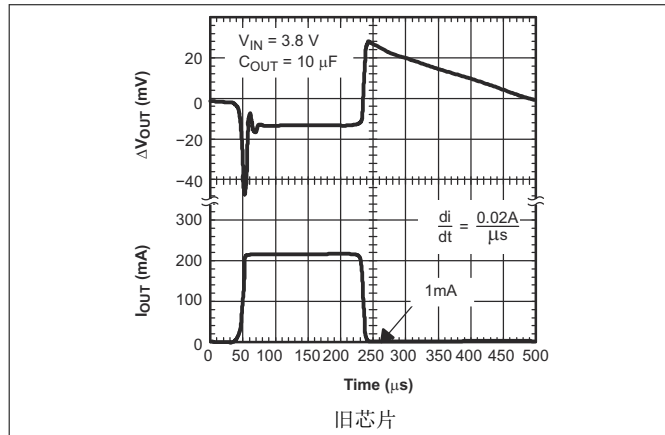


图 5-19. TPS730 负载瞬态响应

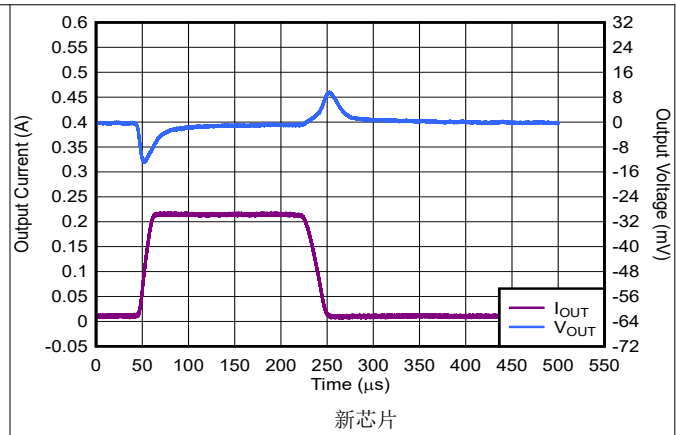


图 5-20. TPS730 负载瞬态响应

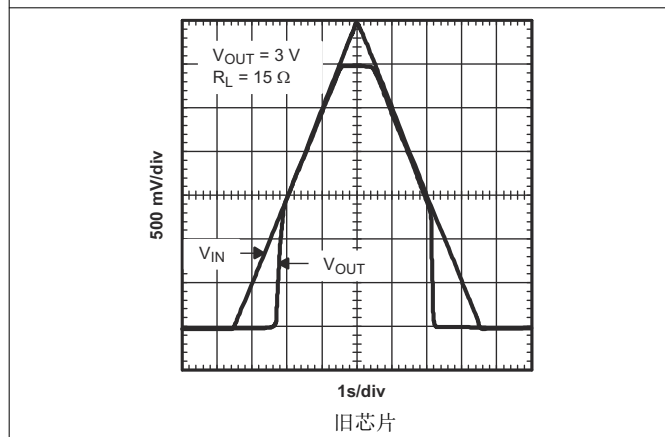


图 5-21. 上电和断电

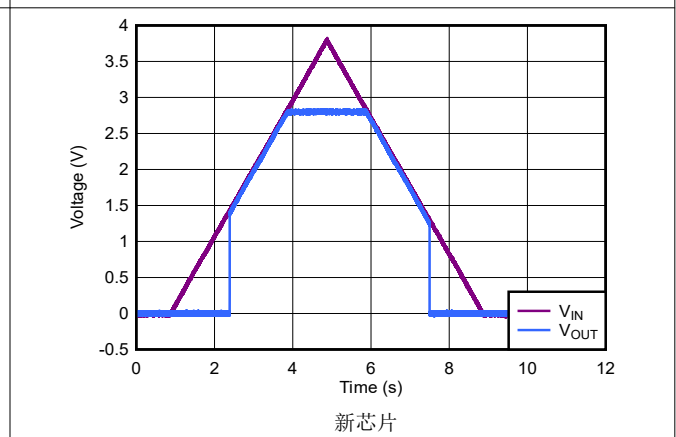


图 5-22. 上电和断电

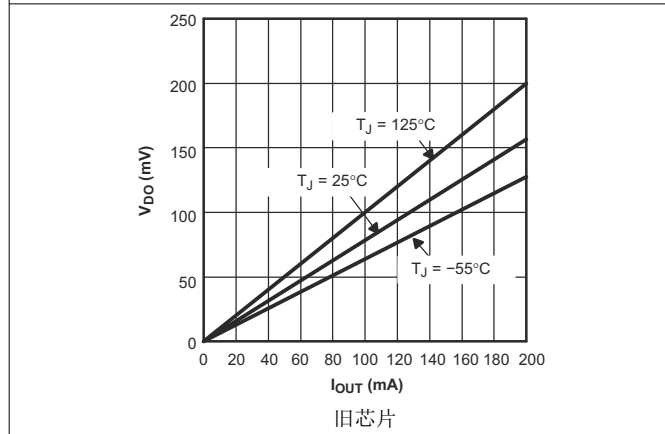


图 5-23. 压降电压与输出电流间的关系

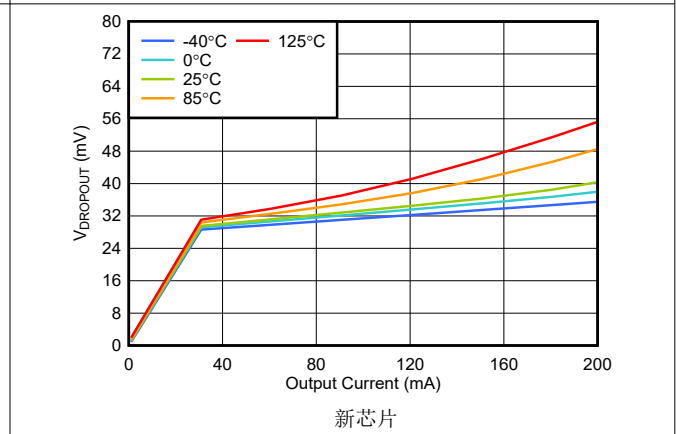


图 5-24. 压降电压与输出电流间的关系

5.6 典型特性 (续)

在建议的工作温度范围内测得, $T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{EN} = V_{IN}$, $V_{IN} = V_{OUT(nom)} + 1\text{V}$, $I_{OUT} = 1\text{mA}$, $C_{OUT} = 10\ \mu\text{F}$, $C_{NR} = 0.01\ \mu\text{F}$, $V_{OUT(nom)} = 2.8\text{V}$ (除非另有说明)。典型值为 $T_J = 25^{\circ}\text{C}$ 条件下的值。

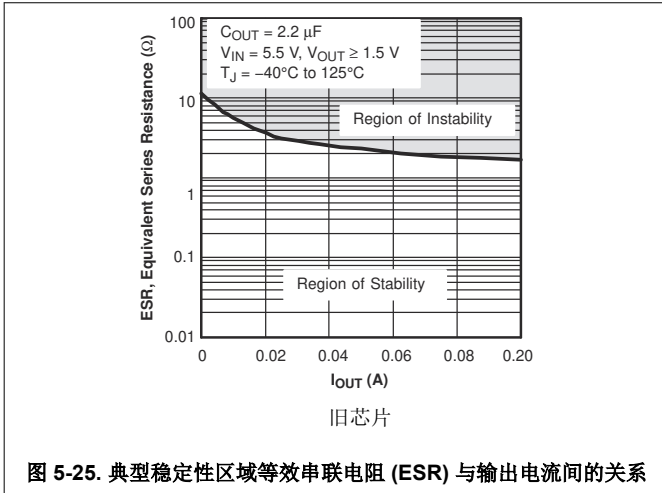


图 5-25. 典型稳定性区域等效串联电阻 (ESR) 与输出电流间的关系

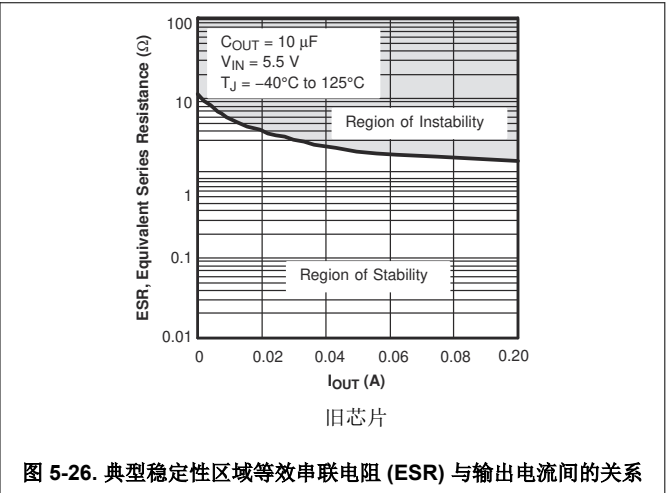


图 5-26. 典型稳定性区域等效串联电阻 (ESR) 与输出电流间的关系

6 详细说明

6.1 概述

TPS730 低压降 (LDO) 稳压器经过优化，适用于噪声敏感型电池供电设备。该器件具有极低压降电压、高 PSRR、超低输出噪声、低静态电流和使能输入，可在稳压器关闭时将电源电流降至 $1 \mu\text{A}$ 以下。

6.2 功能方框图

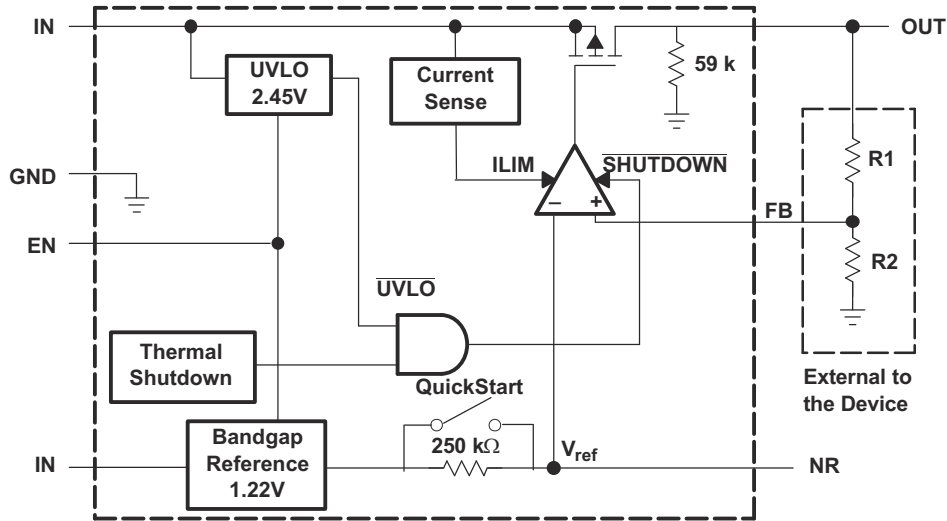


图 6-1. TPS730 方框图 (可调电压版本, 旧芯片)

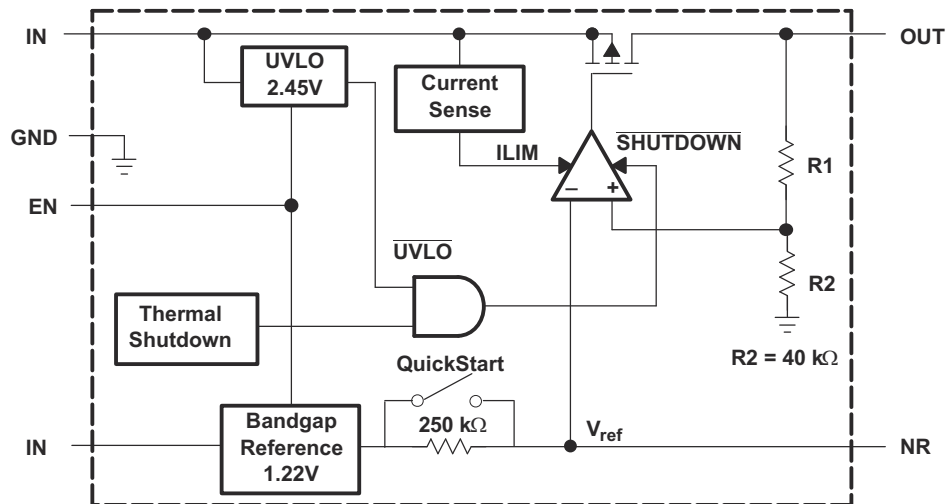


图 6-2. TPS730 方框图 (固定电压版本, 旧芯片)

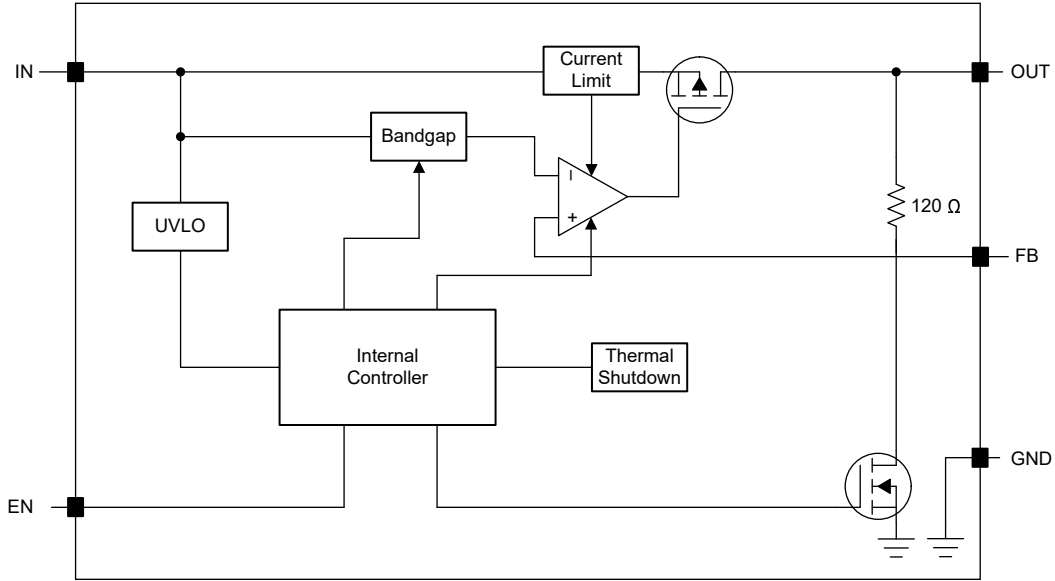


图 6-3. TPS730 方框图 (可调版本, 新芯片)

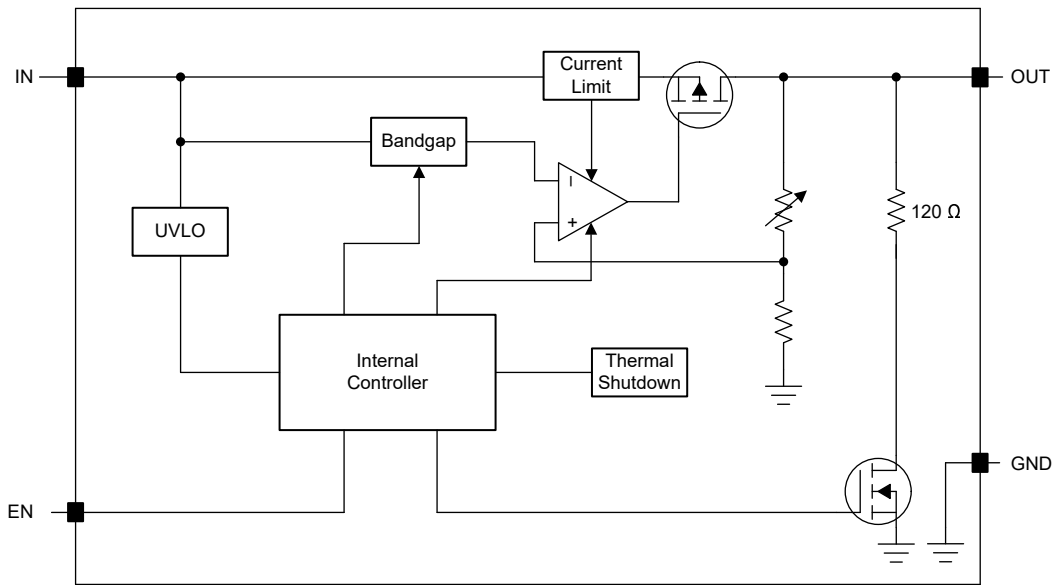


图 6-4. TPS730 方框图 (固定版本, 新芯片)

6.3 特性说明

6.3.1 欠压锁定 (UVLO)

TPS730 使用欠压锁定 (UVLO) 电路, 该电路会禁用输出, 直到输入电压大于上升的 UVLO 电压。该电路可确保当电源电压低于内部电路工作电压 $V_{IN(min)}$ 时, 器件不会出现任何不可预测的行为。

6.3.2 关断

使能引脚 (EN) 为高电平有效。通过强制 EN 引脚超过 $V_{EN(high)}$ 来启用器件。通过强制 EN 引脚电压降至最大 EN 引脚低电平输入电压以下来关闭器件 (请参阅“电气特性”表)。如果不需要关断功能, 请将 EN 连接到 IN。

6.3.3 折返电流限制

TPS730 具有内部电流限制和热保护功能。在正常运行期间, TPS730 将输出电流限制在大约 400mA。当启用限流功能时, 输出电压会线性缩减, 直到过流情况结束。虽然电流限制旨在防止器件发生严重故障, 但不得超过封装的功率耗散额定值或器件的绝对最大额定电压。

该器件具有内部电流限制电路, 可在瞬态高负载电流故障或短路事件期间保护稳压器。电流限制是混合砖墙折返方案。电流限制在折返电压 ($V_{FOLDBACK}$) 下从砖墙式方案转换为折返方案。在输出电压高于 $V_{FOLDBACK}$ 的高负载电流故障中, 砖墙方案将输出电流限制为电流限值 (I_{CL})。当电压降至 $V_{FOLDBACK}$ 以下时, 将激活折返电流限制, 在输出电压接近 GND 时按比例缩小电流。当输出短路时, 该器件会提供一个被称为 **短路电流限制** (I_{SC}) 的典型电流。[电气特性](#)表中列出了 I_{CL} 和 I_{SC} 。

对于此器件, $V_{FOLDBACK} = 0.4 \times V_{OUT(NOM)}$ 。

当器件处于限流状态时, 不会调节输出电压。当发生电流限制事件时, 由于功率耗散增加, 器件开始发热。当器件处于砖墙式电流限制时, 导通晶体管会耗散功率 $[(V_{IN} - V_{OUT}) \times I_{CL}]$ 。当器件输出短路且输出低于 $V_{FOLDBACK}$ 时, 导通晶体管将耗散功率 $[(V_{IN} - V_{OUT}) \times I_{SC}]$ 。如果触发热关断, 器件将关闭。器件冷却后, 内部热关断电路将器件重新接通。如果输出电流故障条件持续存在, 器件会在电流限制状态和热关断状态之间循环。更多有关电流限制的信息, 请参阅[了解限制应用手册](#)。

图 6-5 显示了折返电流限制图。

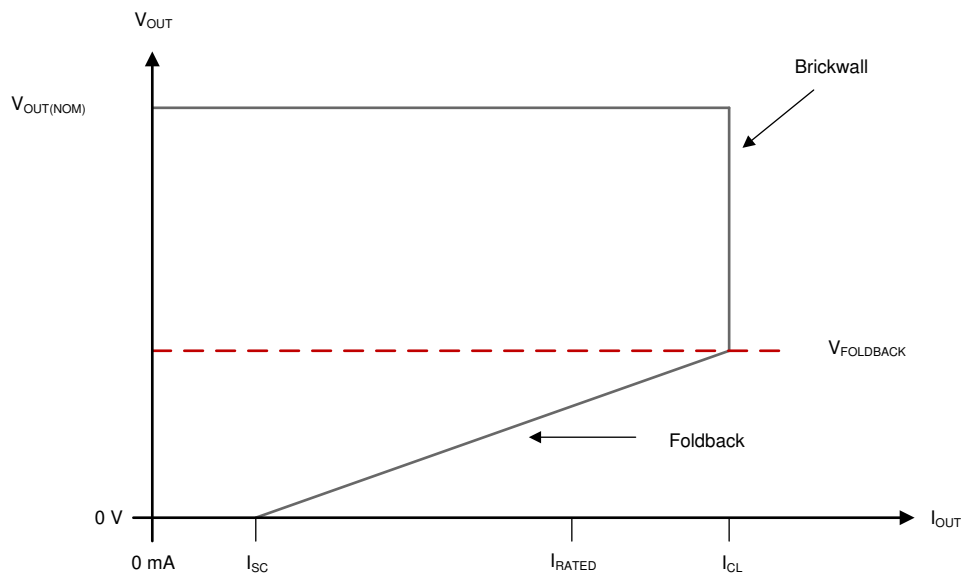


图 6-5. 折返电流限制

6.4 器件功能模式

表 6-1 给出了不同工作模式的参数条件。有关参数值，请参阅 [电气特性](#) 表。

表 6-1. 器件功能模式比较

工作模式	参数			
	V_{IN}	V_{EN}	I_{OUT}	T_J
正常模式	$V_{IN} > V_{OUT(nom)} + V_{DO}$ 和 $V_{IN} > V_{IN(min)}$	$V_{EN} > V_{EN(high)}$	$I_{OUT} < I_{LIM}$	$T_J < 125^{\circ}C$
压降模式	$V_{IN(min)} < V_{IN} < V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{EN(high)}$	—	$T_J < 125^{\circ}C$
禁用模式 (任何真条件都会禁用该器件)	$V_{IN} < UVLO_{falling}$	$V_{EN} < V_{EN(low)}$	—	$T_J > 165^{\circ}C^{(1)}$

(1) 热关断的近似值。

6.4.1 正常运行

在下列条件下，器件的输出电压会稳定在标称值：

- 输入电压至少可高达 $V_{IN(min)}$ 。
- 输入电压高于标称输出电压与压降电压之和。
- 使能电压大于 $V_{EN(min)}$ 。
- 输出电流低于电流限值。
- 器件结温低于最大指定结温。

6.4.2 压降运行

如果输入电压低于标称输出电压与指定压降电压之和，但仍满足正常工作模式的所有其他条件，则器件将工作在压降模式。在此运行模式下，输出电压等于输入电压与压降电压之差。器件的瞬态性能会显著下降，因为导通器件处于线性区域，不再控制流过 LDO 的电流。压降过程中的线路或负载瞬态可能会导致输出电压偏差较大。

6.4.3 禁用

在下列情况下，该器件被禁用：

- 使能电压低于使能下降阈值电压或尚未超过使能上升阈值
- 器件结温高于热关断温度
- 输入电压低于 $UVLO_{falling}$

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TPS730 低压降 (LDO) 稳压器经过优化，适用于噪声敏感型电池供电设备。该器件具有极低压降电压、高 PSRR、超低输出噪声、低静态电流 (典型值为 $170 \mu\text{A}$) 和使能输入，可在稳压器关闭时将电源电流降至 $1 \mu\text{A}$ 以下。

7.1.1 可调节运行

如图 7-1 所示，使用外部电阻分压器对 TPS73001 可调节稳压器的输出电压进行编程。输出电压可根据 [方程式 1](#) 计算得出：

$$V_{\text{OUT}} = V_{\text{REF}} \times \left(1 + \frac{R_1}{R_2} \right) \quad (1)$$

其中：

- $V_{\text{REF}} = 1.225\text{V}$ 典型值 (内部基准电压)

应选择电阻器 R_1 和 R_2 ，以获得大约 $50 \mu\text{A}$ 分压器电流。较低值的电阻器可用于提高噪声性能，但该解决方案会消耗更多功率。较高的电阻值可能会导致精度问题和其他问题。推荐的设计过程是选择 $R_2 = 30.1\text{k}\Omega$ 来将分压器电流设置为 $50 \mu\text{A}$ ， $C_1 = 15\text{pF}$ 以确保稳定性，然后使用 [方程式 2](#) 来计算 R_1 ：

$$R_1 = \left[\frac{V_{\text{OUT}}}{V_{\text{REF}}} - 1 \right] \times R_2 \quad (2)$$

为了提高可调节版本的稳定性，TI 建议在 OUT 和 FB 之间放置一个小型补偿电容器。对于 $< 1.8\text{V}$ 的输出电压，该电容器的值应为 100pF 。对于 $> 1.8\text{V}$ 的输出电压，可使用通过 [方程式 3](#) 计算该电容器的近似值。

$$C_1 = \frac{(3 \times 10^{-7}) \times (R_1 + R_2)}{(R_1 \times R_2)} \quad (3)$$

[图 7-1](#) 给出了几个电阻率下该电容器的建议值。如果不使用此电容器 (例如在单位增益配置中) 或选择 $< 1.8\text{V}$ 的输出电压，则建议使用的最小输出电容器是 $4.7 \mu\text{F}$ 而非 $2.2 \mu\text{F}$ 。

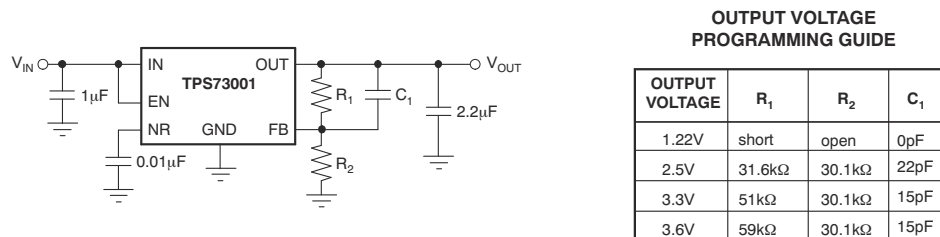


图 7-1. TPS73001 可调节 LDO 稳压器编程

7.1.2 电容器推荐

为输入、输出、降噪和旁路电容器使用低等效串联电阻 (ESR) 电容器。首选采用 X7R 和 X5R 电介质的陶瓷电容器。这些电介质的特性更加稳定。陶瓷 X7R 电容器提供了改进的过热性能，而陶瓷 X5R 电容器更具成本效益，可提供更高的电容值。

7.1.3 输入和输出电容器要求

TPS730 旧芯片需要 0.1 μF 或更大的陶瓷输入旁路电容器连接在 IN 和 GND 之间，并靠近该器件，以实现稳定性并改善瞬态响应、噪声抑制和纹波抑制。如果可能出现较大、快速上升时间的负载瞬态或者器件距离电源几英寸远，则可能需要一个更大电容值的输入电容器。

TPS730 新芯片需要 1 μF 或更大的陶瓷输入旁路电容器连接在 IN 和 GND 之间，并靠近该器件，以实现稳定性并改善瞬态响应、噪声抑制和纹波抑制。如果可能出现较大、快速上升时间的负载瞬态或者器件距离电源几英寸远，则可能需要一个更大电容值的输入电容器。

与大多数低压降稳压器一样，TPS730 需要在 OUT 和 GND 之间连接一个输出电容器，以稳定内部控制环路。建议的最小电容为 2.2 μF 。只要电容不随温度的变化而显著变化，任何 2.2 μF 或更大的陶瓷电容器都适用。如果负载电流预计不会超过 100mA，则可以使用 1 μF 陶瓷电容器。如果不使用前馈电容器（例如在单位增益配置中）或选择小于 1.8V 的输出电压，则建议使用的最小输出电容器是 4.7 μF 而非 2.2 μF 。表 7-1 列出了几种常见配置的建议输出电容器尺寸。

表 7-1. 输出电容器的大小

条件	C_{OUT} (μF)
$V_{\text{OUT}} < 1.8\text{V}$ 或 $C_{\text{FF}} = 0\text{nF}$	4.7
$V_{\text{OUT}} > 1.8\text{V}$, $I_{\text{OUT}} > 100\text{mA}$	2.2
$V_{\text{OUT}} > 1.8\text{V}$, $I_{\text{OUT}} < 100\text{mA}$	1

7.1.4 降噪和前馈电容器要求

内部电压基准是 LDO 稳压器中的主要噪声源。TPS730 (旧芯片) 具有 NR 引脚，该引脚通过 250k Ω 内部电阻器连接到电压基准。250k Ω 内部电阻器与连接到 NR 引脚的外部旁路电容器相结合，形成了一个低通滤波器，可降低电压基准噪声，从而降低稳压器输出的噪声。为了使稳压器正常运行，从 NR 引脚流出的电流必须最小，因为任何漏电流都会在内部电阻器上产生 IR 压降，从而产生输出误差。因此，旁路电容器必须具有最小的漏电流。旁路电容器不得超过 0.1 μF ，以验证电容器是否在 [功能方框图](#)部分中所示的内部开关提供的快速启动时间内充满电。

备注

不需要 C_{NR} 。TPS730 (新芯片) 改为使用 NC (无连接) 引脚；保持 C_{NR} 不影响器件性能。

7.1.5 反向电流运行

TPS730 旧芯片 PMOS 导通晶体管具有内置背二极管，能够在输入电压降至输出电压以下时（例如，断电期间）导通反向电流。电流是从输出传导到输入，不受内部限制。如果要在较高的反向电压下工作，则可能需要外部限制。如果要在较高的反向电压下工作，建议将该电流限制在额定输出电流的 5% 范围内。

TPS793 新芯片与大多数新型 LDO 一样，反向电流过大会损坏该器件。

反向电流流经导通元件上的体二极管，而不是正常的传导通道。如果幅度较大，该电流会因出现以下情况之一，从而降低器件的长期可靠性：

- 由电迁移引起的退化
- 过度散热
- 可能导致闩锁

本节概述了会发生反向电流的条件，所有这些条件都可能超过 $V_{OUT} > V_{IN} + 0.3V$ 的绝对最大额定值：

- 如果器件具有较大的 C_{OUT} 且输入电源崩溃，则负载电流极小或无负载电流
- 当输入电源未建立时，输出被偏置
- 输出偏置为高于输入电源

如果应用中需要反向电流，则必须使用外部保护来保护器件。图 7-2 展示了保护器件的一种方法。

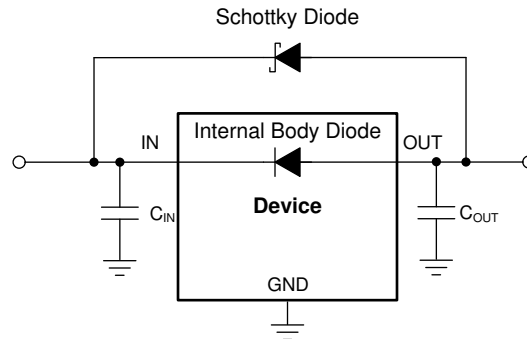


图 7-2. 使用肖特基二极管的反向电流保护示例电路

7.2 典型应用

图 7-3 中显示了一个典型应用电路。

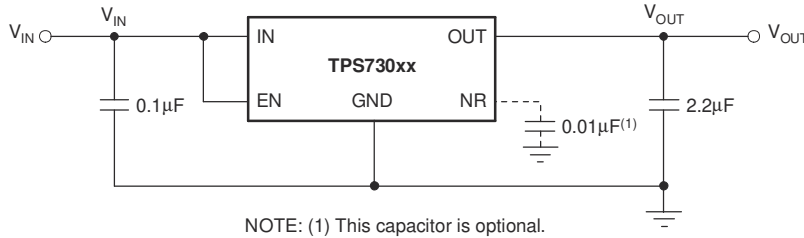


图 7-3. 典型应用电路

7.2.1 设计要求

表 7-2 列出了设计要求。

表 7-2. 设计参数

参数	设计要求
输入电压	4.2V 至 3V (锂离子电池)
输出电压	1.8V , ±1%
直流输出电流	10mA
峰值输出电流	75mA
最高环境温度	65°C

7.2.2 详细设计过程

选择所需的输出电压选项。使用了 1µF 的输入电容器，因为电池通过过孔和一条短的 10mil (0.01 英寸) 布线连接到输入端。使用 10µF 的输出电容器来提供负载瞬态的理想响应时间。参考图 7-7，确认未超过最大结温。

7.2.3 应用曲线

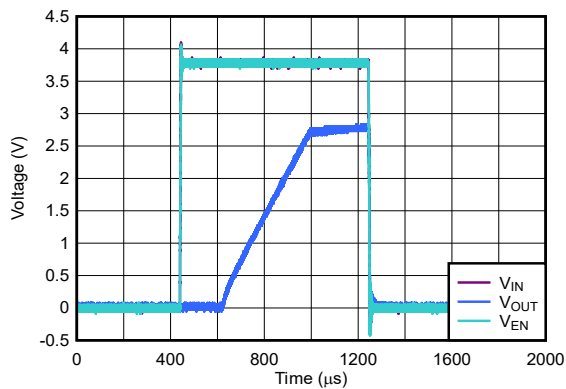


图 7-4. TPS730 输出电压、使能电压与时间的关系 (启动)

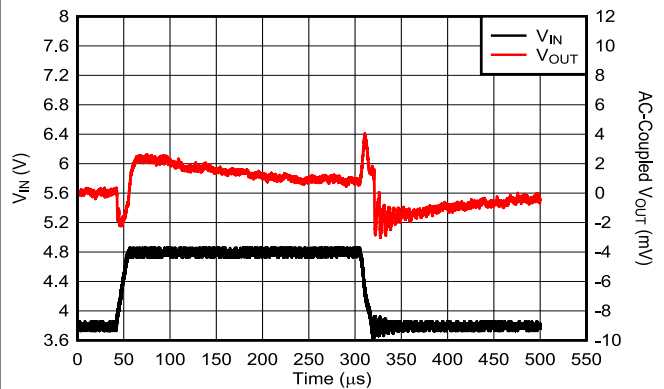
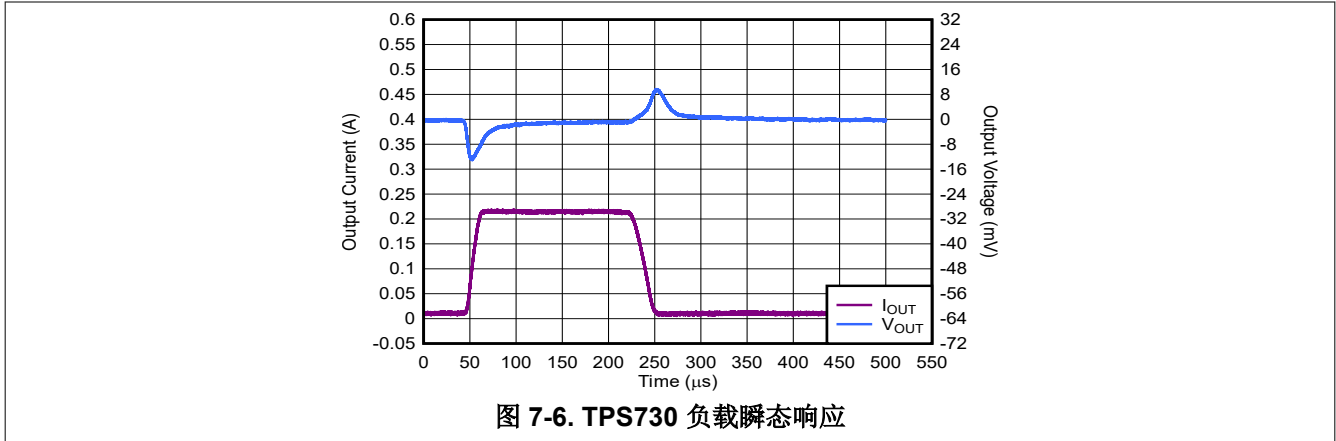


图 7-5. TPS730 线路瞬态响应



7.3 最佳设计实践

在稳压器的 OUT 引脚和 GND 引脚之间 (尽可能靠近它们) 务必至少放置一个低 ESR $2.2\ \mu\text{F}$ 电容器。

在稳压器的 IN 引脚和 GND 引脚之间 (尽可能靠近它们) 务必至少放置一个低 ESR $0.1\ \mu\text{F}$ 电容器。

务必提供足够的远离器件的热路径。

请勿将输入或输出电容器放置在距离稳压器超过 10mm 的位置。

请勿超出绝对最大额定值。

请勿将使能 (EN) 引脚悬空。

请勿对 NR 引脚进行电阻或电感加载。

请勿让输出电压比输入电压高 0.3V 以上。

7.4 电源相关建议

这些器件设计为在 2.7V 至 5.5V 的输入电源电压范围内运行。输入电压范围必须为器件提供足够的余量，才能实现稳定输出。该输入电源必须经过良好调节并保持稳定。需要 $0.1\ \mu\text{F}$ 输入电容器来实现稳定性；如果输入电源存在噪声，则具有低 ESR 的额外输入电容器有助于提高输出噪声性能。

7.5 布局

7.5.1 布局指南

好的布局是衡量电源设计的一个重要部分。多条信号路径中快速变化的电流或电压可能与杂散电感或寄生电容相互作用，从而产生噪声或使电源性能降低。为了协助消除上述问题，应通过采用 X5R 或 X7R 介电材料的低 ESR 陶瓷旁路电容使 IN 引脚避开接地端。

必须更大程度地减小等效串联电感 (ESL) 和等效串联电阻 (ESR)，从而更大幅度地提高性能和确保稳定性。每个电容器 (C_{IN} 、 C_{OUT} 、 $C_{\text{NR/SS}}$ 、 C_{FF}) 都必须尽可能靠近器件放置，并与稳压器放置在 PCB 的同一侧。

请勿将任何电容器放置在 PCB 的另一侧安装稳压器的位置。强烈建议不要使用过孔和长布线，因为这些电路可能会对系统性能产生负面影响，甚至导致不稳定。

7.5.1.1 对于改进 PSRR 和噪声性能的电路板布局布线建议

为改善 PSRR、输出噪声和瞬态响应等交流测量值，TI 建议在设计电路板时应分别为 V_{IN} 和 V_{OUT} 提供独立的接地层，并且仅在器件的 GND 引脚上连接接地层。此外，针对导通电容器的接地连接应该直接接至器件的 GND 引脚。

7.5.1.2 散热注意事项

当结温上升至大约 165°C 时，过热保护会禁用输出以使器件冷却。当结温冷却至大约 140°C 时，输出电路将被重新使能。根据功耗、热阻和环境温度的变化，过热保护电路可能会循环开关。这一循环操作会限制稳压器耗散，防止器件因过热而损坏。

任何有可能激活过热保护电路的情况表示过多的功率耗散或者不够充分的散热。为了实现可靠运行，结温必须被限制为最高 125°C 。为了估算一个完整设计中（包括散热）的安全裕量，增加环境温度直到触发过热保护；使用最差情况负载和信号条件。

TPS730 内部保护电路旨在防止出现过载情况。该电路并不是为了取代适当的散热装置。TPS730 持续不断地运行至热关断状态会降低器件的可靠性。

7.5.1.3 功率耗散

指定的稳压器运行结温保证不超过 $+125^{\circ}\text{C}$ ；在正常工作条件下，最大结温应限制为 $+125^{\circ}\text{C}$ 。这个限制条件限制了稳压器在任何给定应用中可以处理的功率耗散。为确保结温在可接受的限制范围内，应计算允许的最大耗散 $P_{D(\text{max})}$ 和实际耗散 P_D （必须小于或等于 $P_{D(\text{max})}$ ）。

使用 [方程式 4](#) 来确定最大功率耗散限值：

$$P_{D(\text{max})} = \frac{T_{J\text{max}} - T_A}{R_{\theta JA}} \quad (4)$$

其中：

- $T_{J\text{max}}$ 是允许的最大结温
- $R_{\theta JA}$ 是封装的结至环境热阻（请参阅 [热性能信息](#) 表）
- T_A 是环境温度

使用 [方程式 5](#) 计算稳压器耗散。

$$P_D = (V_{IN} - V_{OUT}) \times I_{OUT} \quad (5)$$

静态电流导致的功率耗散可以忽略不计。过多功率耗散会触发过热保护电路。

[图 7-7](#) 展示了 TPS730 的最高环境温度与功率耗散之间的关系。该图假设器件焊接在 JEDEC 标准高 K 布局上，电路板上没有气流。电路板的实际热阻抗差异很大。如果应用需要高功率耗散，则透彻了解电路板温度和热阻抗有助于确保 TPS730 不会在高于 125°C 的结温运行。

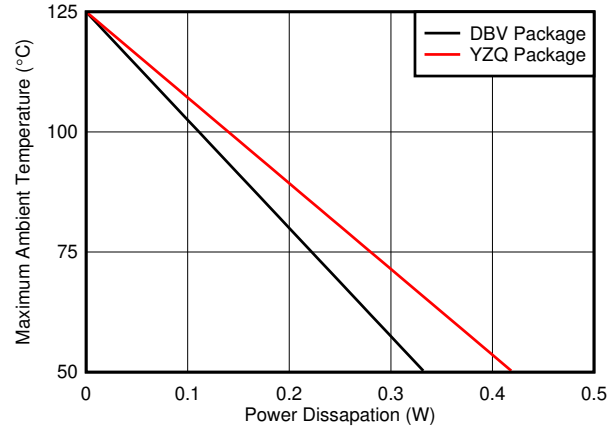


图 7-7. 最高环境温度与功率耗散间的关系

可以使用 [热性能信息](#) 表中所示的热指标 ψ_{JT} 和 ψ_{JB} 来估算结温。与 $R_{\theta JA}$ 相比，这些指标是芯片和封装热传递特性的更准确表示。可以使用 [方程式 6](#) 来估算结温。

$$\Psi_{JT}: T_J = T_T + \Psi_{JT} \cdot P_D$$

$$\Psi_{JB}: T_J = T_B + \Psi_{JB} \cdot P_D$$

(6)

其中：

- P_D 是耗散功率，如 [方程式 5](#) 所示
- T_T 器件封装顶部中间位置的温度
- T_B 是在 *PCB* 表面距器件封装 1mm 测得的 *PCB* 温度。

备注

T_T 和 T_B 都可以使用实际测温仪（红外温度计）在实际应用板上进行测得。

有关测量 T_T 和 T_B 的详细信息，请参阅 [使用新的热指标](#) 应用手册（可从 www.ti.com 下载）。

7.5.2 布局示例

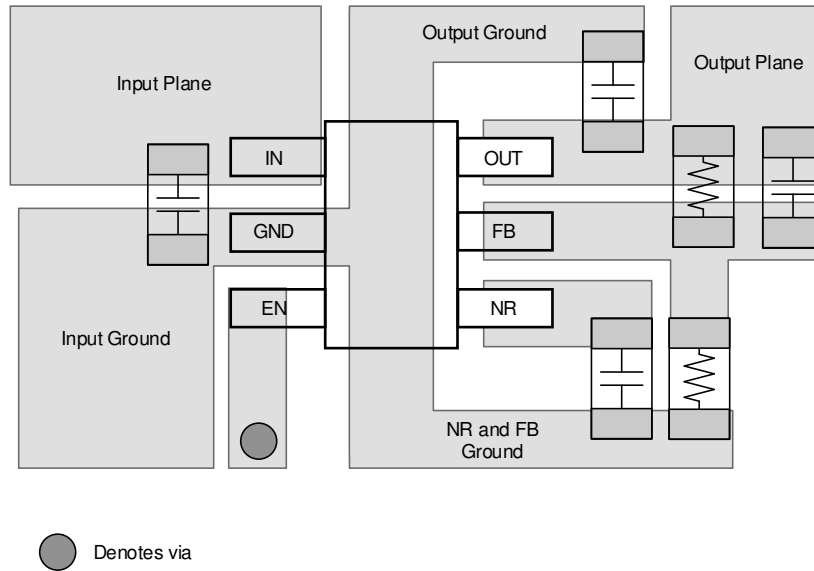


图 7-8. 布局示例 (DBV 可调封装, 旧芯片)

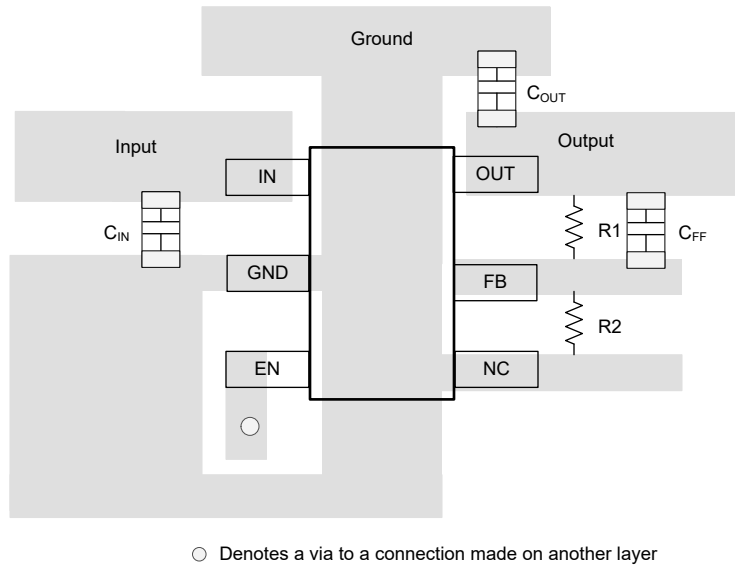
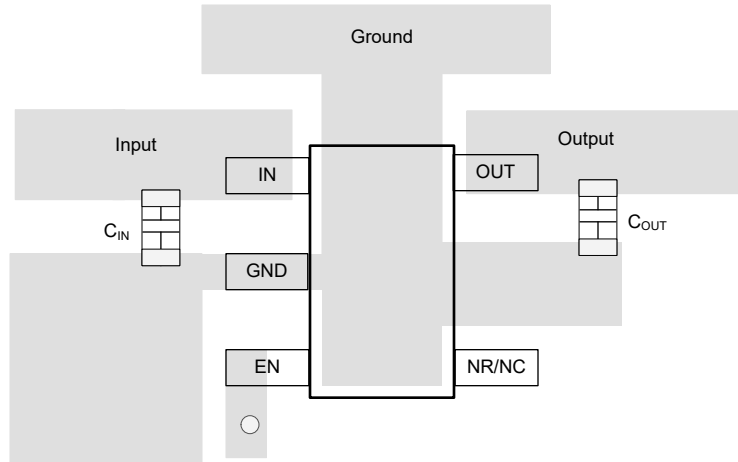
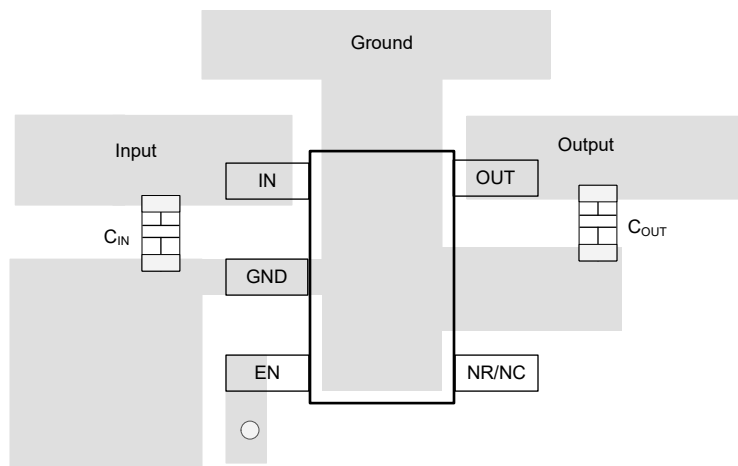


图 7-9. 布局示例 (DBV 可调封装, 新芯片)



○ Denotes a via to a connection made on another layer

图 7-10. 布局示例 (DBV 固定封装, 新芯片)



○ Denotes a via to a connection made on another layer

图 7-11. 布局示例 (DBV 固定封装, 新芯片)

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 Spice 模型

分析模拟电路和系统的性能时，使用 SPICE 模型通常有利于对电路性能进行计算机仿真。您可以从产品文件夹中的工具与软件下获取 TPS730 的 SPICE 模型。

8.1.2 器件命名规则

表 8-1. 订购信息

产品 ^{(1) (2)}	说明
TPS730xyyy z M3	<p>xx 为标称输出电压 (例如, 28 = 2.8V、285 = 2.85V、01 = 可调版本节)。</p> <p>yyy 为封装指示符。</p> <p>z 为封装数量。R 表示卷 (3000 片), T 表示带 (250 片)。M3 是仅使用最新制造流程的器件的后缀指示符 (CSO : RFB)。没有这个后缀的器件可以随附旧芯片 (CSO : DLN) 或新芯片 (CSO : RFB)。</p> <p>卷带封装标签提供 CSO 信息以区分正在使用的芯片。全篇对新芯片和旧芯片的器件性能进行了说明。</p>

(1) 如需获得最新的封装和订购信息，请参阅本文档末尾的“封装选项附录”，或者访问 www.ti.com 中的器件产品文件夹。

(2) 可提供 1.2V 至 4.8V 范围内的输出电压 (以 50mV 为单位增量)。有关器件的详细信息和供货情况，请联系制造商。

8.2 文档支持

8.2.1 相关文档

- 使用新的热指标, [SBVA025](#)
- 使用前馈电容器和低压降稳压器的优缺点, [SBVA042](#)

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

8.5 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

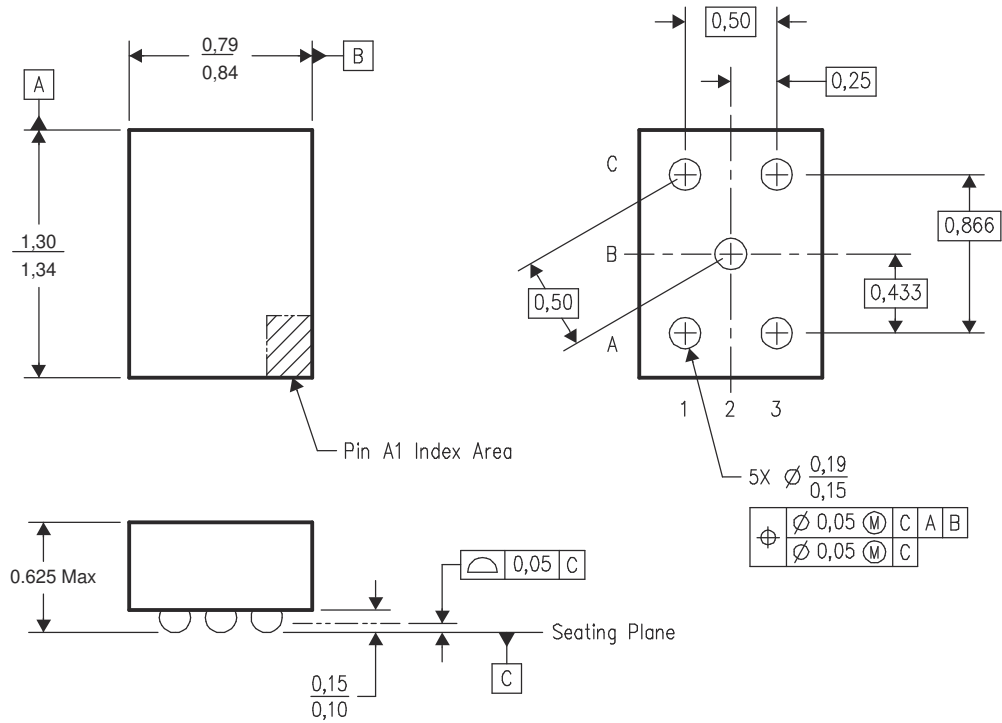
Changes from Revision J (April 2015) to Revision K (June 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 向文档添加了新器件 (M3).....	1
• 更改了整个文档，以识别旧芯片和新芯片的功能和差异以及器件的可调节和固定版本.....	1
• 更改了特性、应用和说明部分.....	1
• 更改了首页图片.....	1
• 更改了引脚配置和功能部分：将 DBV 引脚排列的 NR 引脚更改为 NC/NR，在引脚功能表中参照 TPS7A20 添加了 NC/NR 引脚行，以实现更低噪声的性能.....	3
• 向典型特性部分添加了新器件图表.....	7
• 从概述部分的静态电流介绍中删除了 (典型值为 170 μ A)	12
• 更改了功能方框图部分.....	12
• 更改了关断部分.....	14
• 更改了“折返电流限制”部分.....	14
• 更改了输入和输出电容器要求部分.....	17
• 更改了“反向电流运行”部分.....	18
• 将详细设计过程部分中的输入电容器值从 0.1 μ F 更改为 1 μ F	19
• 更改了应用曲线部分.....	19
• 向布局示例部分添加了新图片.....	23
• 向订购信息表添加中了 M3 的信息.....	25

Changes from Revision I (February 2011) to Revision J (April 2015)	Page
• 添加了 ESD 等级表、特性说明部分、器件功能模式、应用和实现部分、电源相关建议部分、布局部分、器件和文档支持部分以及机械、封装和可订购信息部分.....	1
• 将特性列表中第四个项目符号更改为低噪声.....	1
• 更改了首页图片.....	1
• 添加了引脚配置和功能部分.....	3
• 向典型特性中添加了条件说明.....	7
• 将订购信息 移动至器件命名规则 部分.....	25

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

10.1 TPS730YZQ NanoStar™ 晶圆芯片级信息



- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. NanoStar™ package configuration.
 D. This package is tin-lead (SnPb); consult the factory for availability of lead-free material.

NanoStar is a trademark of Texas Instruments.

图 10-1. NanoStar™ 晶圆芯片级封装

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS73001DBVR	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVR.A	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVRG4	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVRG4.A	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVRM3	Active	Production	SOT-23 (DBV) 6	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVT	Active	Production	SOT-23 (DBV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVT.A	Active	Production	SOT-23 (DBV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73001DBVTG4	Active	Production	SOT-23 (DBV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGVI
TPS73018DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVRG4.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVRM3	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVT	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVT.A	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73018DBVTG4	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHHI
TPS73025DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGWI
TPS73025DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGWI
TPS73025DBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGWI
TPS73025DBVRG4.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGWI
TPS73025DBVRM3	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGYI
TPS73025DBVT	Obsolete	Production	SOT-23 (DBV) 5	-	-	Call TI	Call TI	-40 to 125	PGWI
TPS730285DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHII
TPS730285DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHII
TPS730285DBVT	Obsolete	Production	SOT-23 (DBV) 5	-	-	Call TI	Call TI	-40 to 125	PHII
TPS73028DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGXI
TPS73028DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGXI
TPS73028DBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGXI
TPS73028DBVT	Obsolete	Production	SOT-23 (DBV) 5	-	-	Call TI	Call TI	-40 to 125	PGXI

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS73028YZQT	Obsolete	Production	DSBGA (YZQ) 5	-	-	Call TI	Call TI	-40 to 125	E2
TPS73030DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGYI
TPS73030DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGYI
TPS73030DBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGYI
TPS73030DBVRG4.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGYI
TPS73030DBVRM3	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PGYI
TPS73033DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVRG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVRG4.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVRM3	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVT	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVT.A	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73033DBVTG4	Active	Production	SOT-23 (DBV) 5	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHUI
TPS73047DBVR	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PETI
TPS73047DBVR.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PETI

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS73001DBVR	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73001DBVRG4	SOT-23	DBV	6	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73001DBVRG4	SOT-23	DBV	6	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73001DBVRM3	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73001DBVT	SOT-23	DBV	6	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73001DBVTG4	SOT-23	DBV	6	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73018DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73018DBVRG4	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73018DBVRM3	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73018DBVT	SOT-23	DBV	5	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73018DBVTG4	SOT-23	DBV	5	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73025DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73025DBVRG4	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS730285DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73028DBVR	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73030DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS73030DBVRG4	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73030DBVRM3	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73033DBVR	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73033DBVRG4	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73033DBVRM3	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS73033DBVT	SOT-23	DBV	5	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73033DBVTG4	SOT-23	DBV	5	250	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS73047DBVR	SOT-23	DBV	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

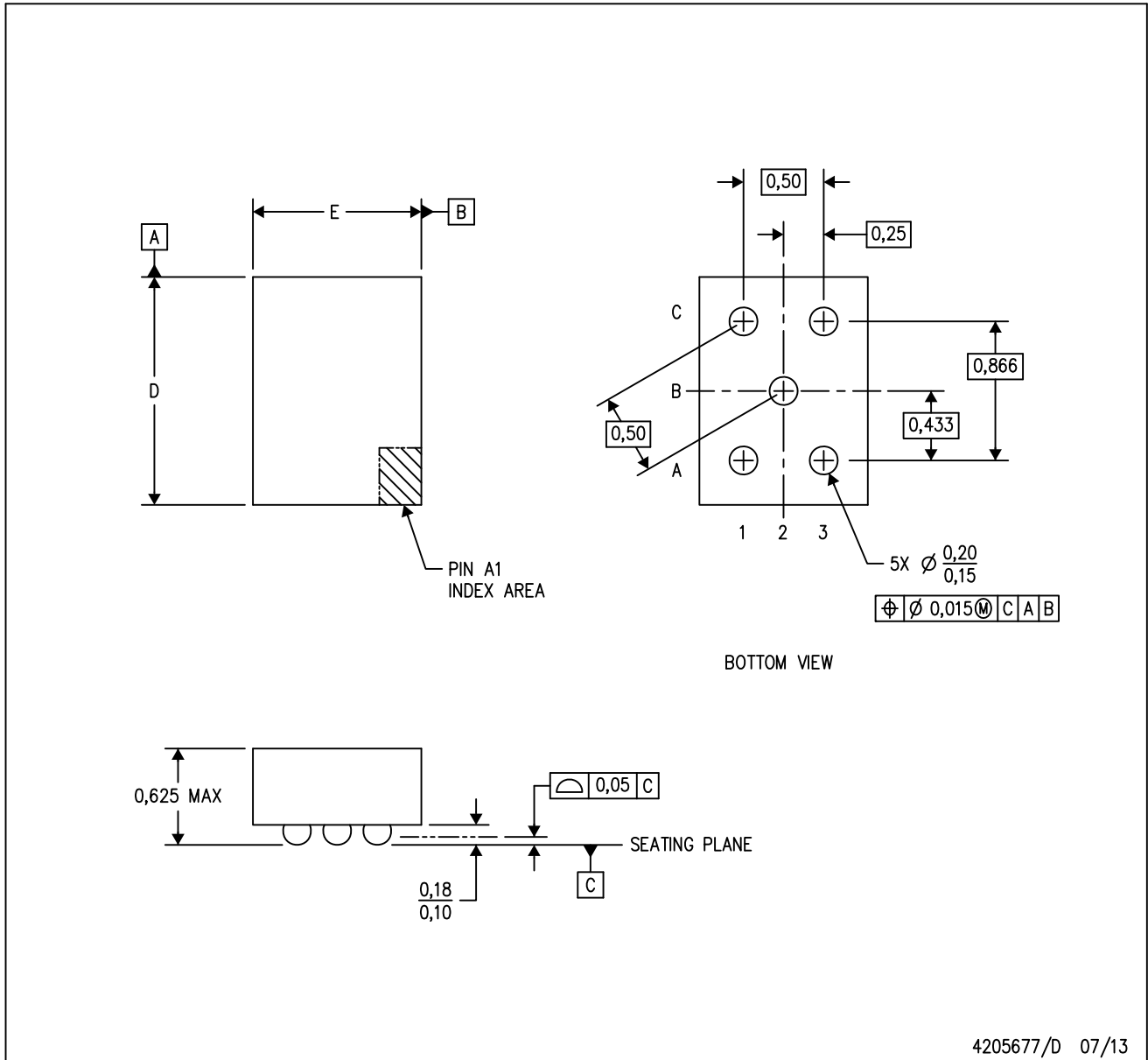
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS73001DBVR	SOT-23	DBV	6	3000	210.0	185.0	35.0
TPS73001DBVRG4	SOT-23	DBV	6	3000	180.0	180.0	18.0
TPS73001DBVRG4	SOT-23	DBV	6	3000	200.0	183.0	25.0
TPS73001DBVRM3	SOT-23	DBV	6	3000	210.0	185.0	35.0
TPS73001DBVT	SOT-23	DBV	6	250	180.0	180.0	18.0
TPS73001DBVTG4	SOT-23	DBV	6	250	180.0	180.0	18.0
TPS73018DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS73018DBVRG4	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS73018DBVRM3	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS73018DBVT	SOT-23	DBV	5	250	180.0	180.0	18.0
TPS73018DBVTG4	SOT-23	DBV	5	250	180.0	180.0	18.0
TPS73025DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS73025DBVRG4	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS730285DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS73028DBVR	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS73030DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS73030DBVRG4	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS73030DBVRM3	SOT-23	DBV	5	3000	210.0	185.0	35.0

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS73033DBVR	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS73033DBVRG4	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS73033DBVRM3	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS73033DBVT	SOT-23	DBV	5	250	180.0	180.0	18.0
TPS73033DBVTG4	SOT-23	DBV	5	250	180.0	180.0	18.0
TPS73047DBVR	SOT-23	DBV	5	3000	200.0	183.0	25.0

MECHANICAL DATA

YZQ (R-XBGA-N5)

DIE-SIZE BALL GRID ARRAY



- Notes:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. NanoFree™ package configuration.

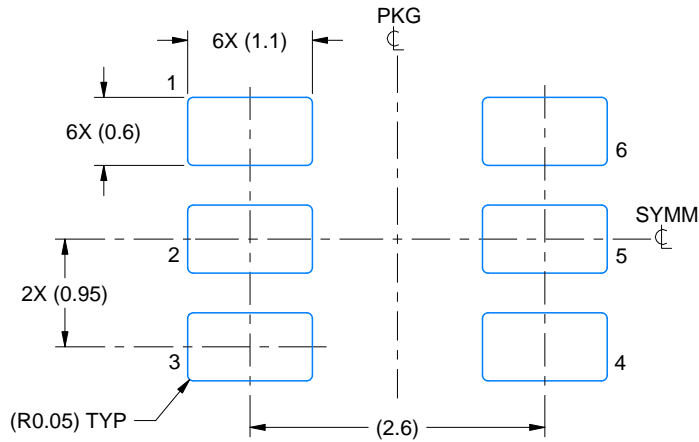
NanoFree is a trademark of Texas Instruments.

EXAMPLE BOARD LAYOUT

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

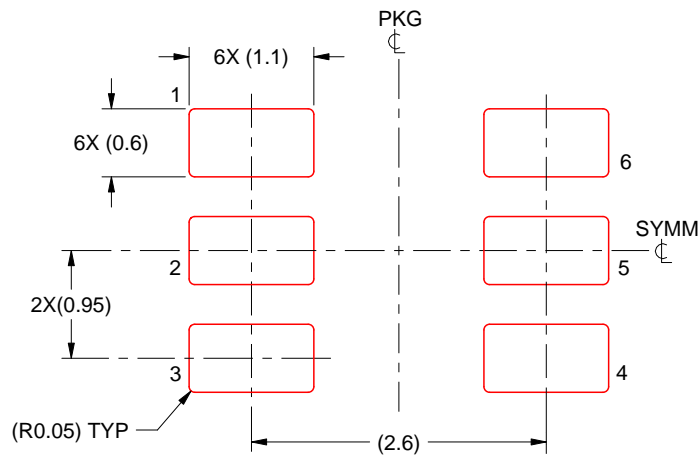
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0006A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

EXAMPLE BOARD LAYOUT

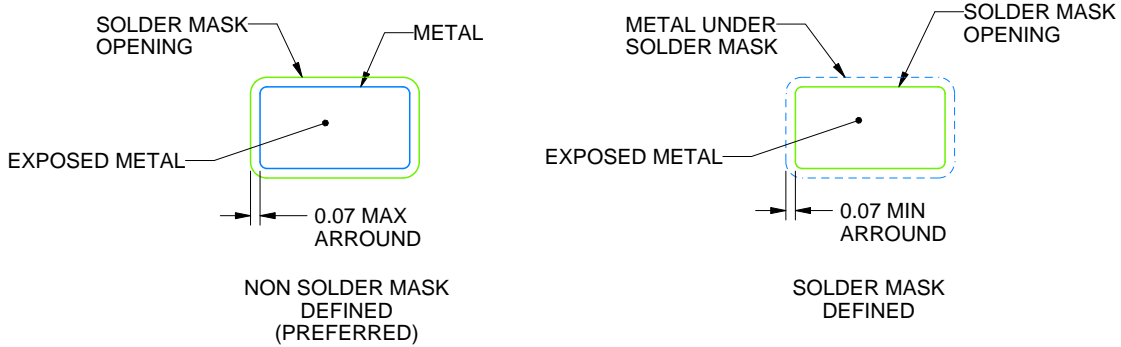
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月