TPS793-Q1 汽车类超低噪声、高 PSRR、快速射频、200mA、低压降线性稳压器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
  - 温度等级 1：–40°C 至 +125°C，T_A
- 提供固定和可调节两种方案
- 高 PSRR：100kHz 时为 43dB（旧芯片）
- 高 PSRR：100kHz 时为 39dB（新芯片）
- 快速启动时间：50 µs（旧芯片）
- 内部软启动时间为 500µs，可降低浪涌电流（新芯片）
- 与 2.2 µF 陶瓷电容器搭配使用时可保持稳定
- 满负载时具有超低压降 112mV（典型值）
- 封装：
  - 6 引脚 SOT-23
  - 5 引脚 SOT-23

2 应用

- 汽车音响主机
- 混合仪表组
- 远程信息处理控制单元
- 直流/直流转换器

3 说明

TPS793-Q1 是一款低压降 (LDO)、低功耗线性稳压器。该器件具有高电源抑制比 (PSRR)、超低噪声、快速启动以及出色的线路和负载瞬态响应等特性。TPS793-Q1 采用小型 SOT-23 封装，可提供 200mA 电流。

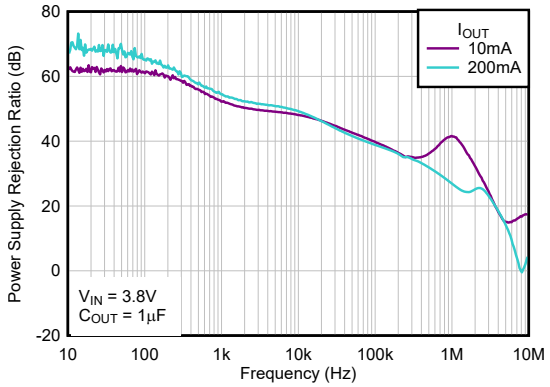
TPS793-Q1 专为后置稳压应用而设计，提供固定和可调节两种方案，支持 3.3V 等常见电压轨。凭借低噪声和 PSRR 性能，该器件适用于功耗敏感型模拟负载。

TPS793-Q1 具有折返电流限制，可在过流条件下降低功率耗散。EN 端输入有助于满足该系统的电源时序要求。内部软启动通过受控的启动过程来降低浪涌电流，从而减小使用的输入电容。

封装信息

器件型号	封装(1)	封装尺寸(2)
TPS793-Q1	DBV（SOT-23，6）	2.9mm × 2.8mm
	DBV（SOT-23，5）	2.8mm × 2.8mm

(1) 如需更多信息，请参阅*机械、封装和可订购信息*。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



TPS79328-Q1 纹波抑制与频率间的关系（新芯片）

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 3
5 规格 4
5.1 绝对最大额定值 4
5.2 ESD 等级 4
5.3 建议运行条件 5
5.4 热性能信息 5
5.5 电气特性 6
5.6 典型特性 9
6 详细说明 15
6.1 概述 15
6.2 功能方框图 15
6.3 特性说明 17
6.4 器件功能模式 20
7 应用和实施 21
7.1 应用信息 21
7.2 典型应用 22
7.3 电源相关建议 25
7.4 布局 25
8 器件和文档支持 27
8.1 器件支持 27
8.2 文档支持 27
8.3 接收文档更新通知 27
8.4 支持资源 27
8.5 商标 28
8.6 静电放电警告 28
8.7 术语表 28
9 修订历史记录 28
10 机械、封装和可订购信息 29

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

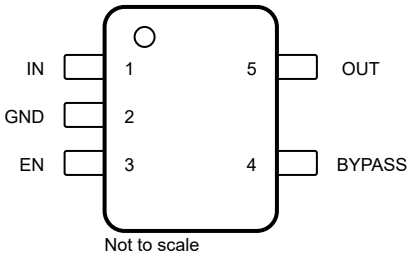


图 4-1. 固定方案（旧芯片）：DBV 封装，5 引脚 SOT-23（顶视图）

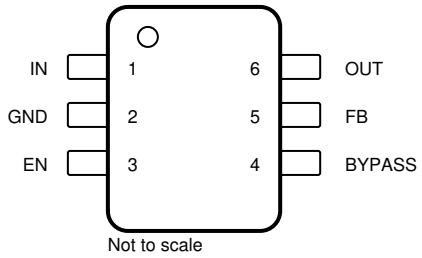


图 4-2. 可调节方案（旧芯片）：DBV 封装，6 引脚 SOT-23（顶视图）

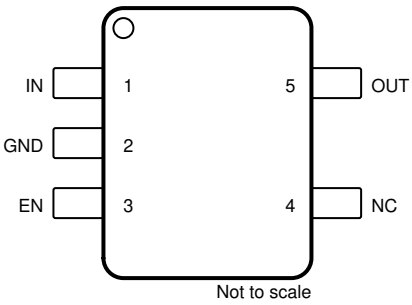


图 4-3. 固定方案（新芯片）：DBV 封装，5 引脚 SOT-23（顶视图）

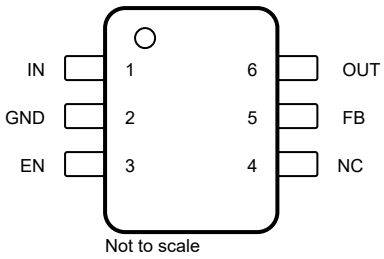


图 4-4. 可调节方案（新芯片）：DBV 封装，6 引脚 SOT-23（顶视图）

表 4-1. 引脚功能

引脚					类型	说明
名称	可调节（旧）	固定（旧）	可调节（新）	固定（新）		
BYPASS	4	4	—	—	—	旧芯片：连接到该引脚并与内部电阻器配合使用的外部旁路电容器形成了一个低通滤波器，可进一步降低稳压器噪声。
EN	3	3	3	3	I	用于启用或关断器件的使能输入。当 EN 引脚转为逻辑高电平时，器件将启用。当器件转为逻辑低电平时，器件进入关断模式。
FB	5	—	5	—	I	可调节器件的反馈输入电压
GND	2	2	2	2	—	稳压器接地端
IN	1	1	1	1	I	器件输入
NC	—	—	4	4	—	新芯片：无连接引脚。这个引脚不是内部连接。连接至接地端以提高热性能或保持悬空。
OUT	6	5	6	5	O	器件的稳定输出

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

		最小值	最大值	单位
电压	V_{IN}、V_{EN}、V_{OUT}（旧芯片）	-0.3	6	V
	V_{IN}、V_{EN}（新芯片）	-0.3	6.5	V
	V_{OUT}（新芯片）	-0.3	V_{IN} + 0.3 (2)	
电流	输出，I_{OUT}	受内部限制		
温度	工作结温，T_J	-40	150	°C
	贮存温度，T_{stg}	-65	150	°C

(1) 应力超出*绝对最大额定值*下面列出的值时可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，并不表示器件在这些条件下以及在*建议工作条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 绝对最大额定值为 V_{IN} + 0.3V 或 6.5V（以较小者为准）。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002 标准(1)	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100-011 标准(2)	±250	
		充电器件模型 (CDM)，符合 AEC Q100-011 标准(3)	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。
(2) 旧芯片。
(3) 新芯片。

Copyright © 2025 Texas Instruments Incorporated

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{IN}	输入电压	2.7		5.5	V
V_{EN}	使能电压	0		5.5	V
V_{OUT}	输出电压	V_{FB}		5	V
I_{OUT}	输出电流	0		200	mA
T_J	工作结温	-40		125	°C
C_{IN}	输入电容器	0.1	1		µF
C_{OUT}	输出电容器（旧芯片）	2.2(1)	10		µF
	输出电容器（新芯片）	1(2)	10	200	
C_{NR}	降噪电容器(3)	0	10		nF
C_{FF}	前馈电容器（旧芯片）		15		pF
	前馈电容器（新芯片）(4)	0	10	100	nF
R_2	下部反馈电阻器（旧芯片）		30.1		kΩ
F_{EN}	启用切换频率（新芯片）			10	kHz

(1) 仅旧芯片：如果未使用 C_{FF} 或 V_{OUT}（标称值）< 1.8V，则建议的最小 C_{OUT} = 4.7µF。
(2) 最小有效电容值为 0.47µF。
(3) 仅旧芯片。新芯片没有降噪引脚。
(4) 前馈电容器是可选的，不是确保稳定性所必需的。

5.4 热性能信息

热指标(1)		TPS793-Q1			单位
		DBV (SOT23-6)	DBV (SOT23-6)(2)	DBV (SOT23-5)(2)	
		6 引脚	6 引脚	5 引脚	
$R_{\theta JA}$	结至环境热阻	225.1	171.7	182.3	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	78.4	110.8	114.8	°C/W
$R_{\theta JB}$	结至电路板热阻	54.7	85.4	79.1	°C/W
Ψ_{JT}	结至顶部特征参数	3.3	54.4	56.8	°C/W
Ψ_{JB}	结至电路板特征参数	53.8	85.2	78.8	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用手册。
(2) 新芯片。

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，$V_{EN} = V_{IN}$，$V_{IN} = V_{O(typ)} + 1V$，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）。所有典型值均在 T_J= 25°C 下测得。

参数		测试条件		最小值	典型值	最大值	单位
V_{IN}	输入电压范围			2.7		5.5	V
I_{OUT}	持续输出电流			0		200	mA
T_J	工作结温			-40		125	°C
V_{OUT}	输出电压范围	TPS79301-Q1		V_{FB}		5.5 – $V_{DROPOUT}$	V
		TPS79318-Q1	0µA < I_{OUT} < 200mA，2.8V < V_{IN} < 5.5V	1.764	1.8	1.836	
		TPS79325-Q1	0µA < I_{OUT} < 200mA，3.5V < V_{IN} < 5.5V	2.45	2.5	2.55	
		TPS79328-Q1	0µA < I_{OUT} < 200mA，3.8V < V_{IN} < 5.5V	2.744	2.8	2.856	
		TPS79330-Q1（仅旧芯片）	0µA < I_{OUT} < 200mA，4V < V_{IN} < 5.5V	2.94	3	3.06	
		TPS79333-Q1	0µA < I_{OUT} < 200mA，4.3V < V_{IN} < 5.5V	3.234	3.3	3.366	
		TPS793475-Q1（仅旧芯片）	0µA < I_{OUT} < 200mA，5.25V < V_{IN} < 5.5V	4.655	4.75	4.845	
I_{GND}	静态电流（GND 电流）	0µA ≤ I_O ≤ 200mA（旧芯片）			170	220	µA
		0µA ≤ I_O ≤ 200mA（新芯片）			250	1000	
$\Delta V_{OUT}/\Delta I_{OUT}$	负载调整率	0µA ≤ I_{OUT} ≤ 200mA			5		mV
$\Delta V_{OUT}/\Delta VIN$	线路调整	V_{OUT} + 1V ≤ V_{IN} ≤ 5.5V			0.05	0.12	%/V
Vn	输出噪声电压 TPS79328-Q1	BW = 100Hz 至 100kHz，I_{OUT} = 200mA	C_{NR} = 0.001µF		55		μV_{RMS}
		BW = 100Hz 至 100kHz，I_{OUT} = 200mA	C_{NR} = 0.0047µF		36		
		BW = 100Hz 至 100kHz，I_{OUT} = 200mA	C_{NR} = 0.01µF		33		
		BW = 100Hz 至 100kHz，I_{OUT} = 200mA	C_{NR} = 0.1µF		32		
		BW = 100Hz 至 100kHz，I_{OUT} = 200mA	（新芯片）		69		
t_{STR}	启动时间 (TPS79328-Q1)	R_L = 14 Ω，C_{OUT} = 1µF	C_{NR} = 0.001µF		50		µs
			C_{NR} = 0.0047µF		50		
			C_{NR} = 0.01µF		50		
			（新芯片）		500		
I_{CL}	输出电流限制	V_{OUT} = 0V（旧芯片）		285		600	mA
		$V_{IN} = V_{OUT(NOM)}$ + 1V，V_{OUT} = 0.9 x $V_{OUT(NOM)}$（仅限新芯片）		320		460	

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，V_{EN} = V_{IN}，V_{IN} = $V_{O(typ)}$ + 1V，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）。所有典型值均在 T_J= 25°C 下测得。

参数		测试条件		最小值	典型值	最大值	单位
I_{SC}	短路电流限制	V_{OUT} = 0V（新芯片）			175		mA
I_{SHDN}	关断电流	V_{EN} = 0V，2.7V < V_I < 5.5V（旧芯片）			0.07	1	µA
		V_{EN} = 0V，2.7V < V_I < 5.5V（新芯片）			0.01	1	
$V_{EN(HI)}$	高电平使能输入电压	2.7V ≤ V_{IN} ≤ 5.5V		1.7		V_{IN}	V
		2.7V ≤ V_{IN} ≤ 5.5V（新芯片）		0.85		V_{IN}	
$V_{EN(LOW)}$	低电平使能输入电压	2.7V ≤ V_{IN} ≤ 5.5V		0		0.7	V
		2.7V ≤ V_{IN} ≤ 5.5V（新芯片）		0		0.425	
I_{EN}	使能引脚电流	V_{EN} = 0V		-1		1	µA
I_{FB}	反馈引脚电流	V_{FB} = 1.8V（旧芯片）				1	µA
		V_{FB} = 1.8V（新芯片）				0.05	
V_{REF}	内部基准			1.201	1.225	1.25	V
PSRR	电源抑制比 (TPS79328-Q1)	f = 100Hz	I_{OUT} = 10mA（旧芯片）		70		dB
			I_{OUT} = 10mA（新芯片）		64		
			I_{OUT} = 200mA（旧芯片）		68		
			I_{OUT} = 200mA（新芯片）		65		
		f = 10kHz	I_{OUT} = 200mA（旧芯片）		70		
			I_{OUT} = 200mA（新芯片）		49		
		f = 100kHz	I_{OUT} = 200mA（旧芯片）		43		
			I_{OUT} = 200mA（新芯片）		39		
V_{DO}	压降电压 (TPS79328-Q1)	V_{IN}= V_{OUT} - 0.1V，I_{OUT} = 200mA			120	200	mV
	压降电压 (TPS793285-Q1)（仅限旧芯片）	V_{IN}= V_{OUT} - 0.1V，I_{OUT} = 200mA			120	200	
	压降电压 (TPS79330-Q1)	V_{IN}= V_{OUT} - 0.1V，I_{OUT} = 200mA			112	200	
	压降电压 (TPS79333-Q1)	V_{IN}= V_{OUT} - 0.1V，I_{OUT} = 200mA			112	180	
	压降电压 (TPS793475-Q1)（仅限旧芯片）	V_{IN}= V_{OUT} - 0.1V，I_{OUT} = 200mA			77	125	
V_{UVLO}	UVLO 阈值	V_{IN} 上升（旧芯片）		2.25		2.65	V
		VIN 上升（新芯片）		1.32		1.6	

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

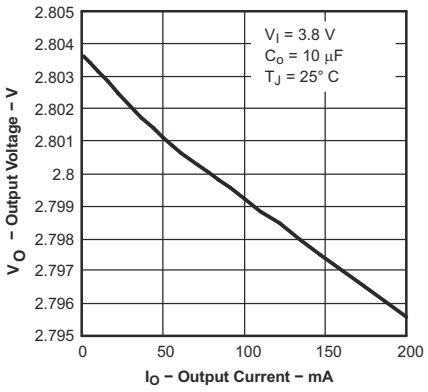
在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，V_{EN} = V_{IN}，V_{IN} = $V_{O(typ)}$ + 1V，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）。所有典型值均在 T_J= 25°C 下测得。

参数		测试条件	最小值	典型值	最大值	单位
$V_{UVLO(HYST)}$	UVLO 迟滞	T_J = 25°C，V_{CC} 上升（旧芯片）		100		mV
		T_J = 25°C，V_{CC} 上升（新芯片）		130		

Copyright © 2025 Texas Instruments Incorporated

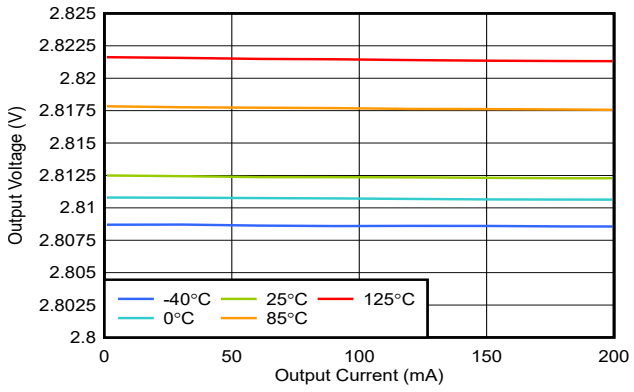
5.6 典型特性

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，$V_{EN} = V_{IN}$，$V_{IN} = V_{O(typ)} + 1V$，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）；T_J = 25°C 下的所有典型值



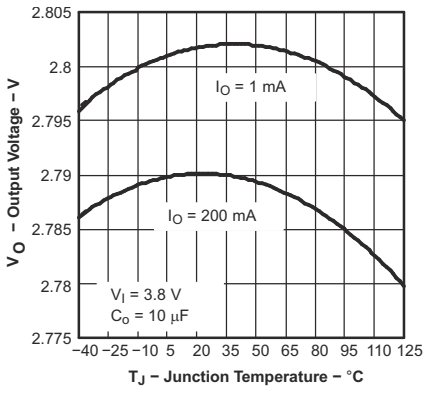
旧芯片

图 5-1. TPS793-Q1 输出电压与输出电流间的关系



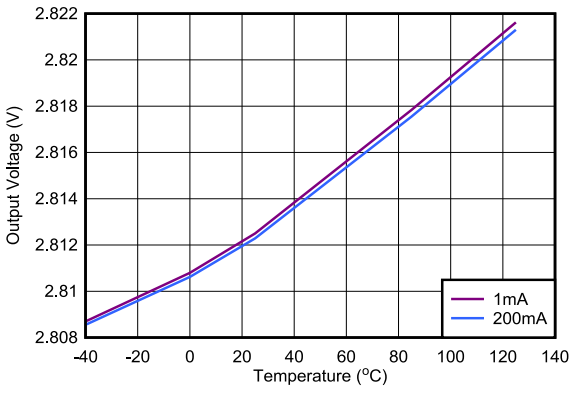
新芯片

图 5-2. TPS793-Q1 输出电压与输出电流间的关系



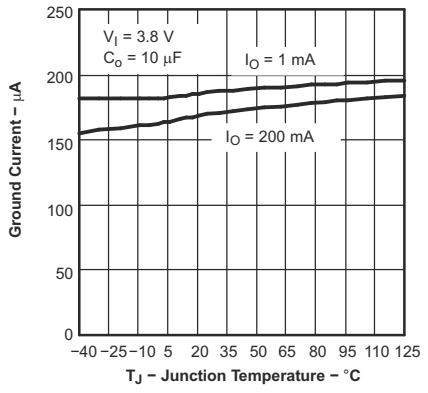
旧芯片

图 5-3. TPS793-Q1 输出电压与结温间的关系



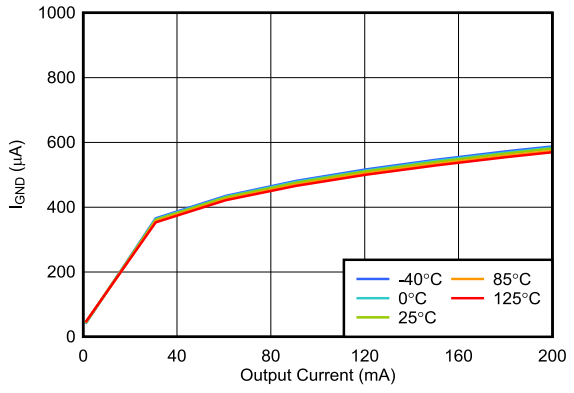
新芯片

图 5-4. TPS793-Q1 输出电压与结温间的关系



旧芯片

图 5-5. TPS793-Q1 接地电流与结温间的关系



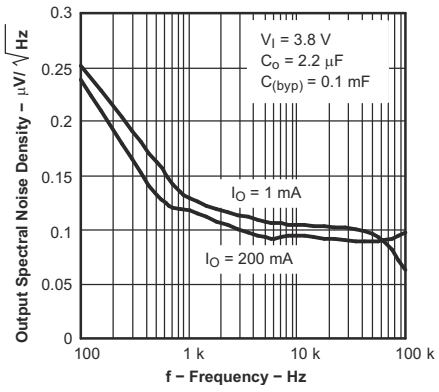
新芯片

图 5-6. TPS793-Q1 接地电流与结温间的关系

Copyright © 2025 Texas Instruments Incorporated

5.6 典型特性（续）

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，$V_{EN} = V_{IN}$，$V_{IN} = V_{O(typ)}$ + 1V，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）；T_J = 25°C 下的所有典型值



旧芯片

图 5-7. TPS793-Q1 输出频谱噪声密度与频率间的关系

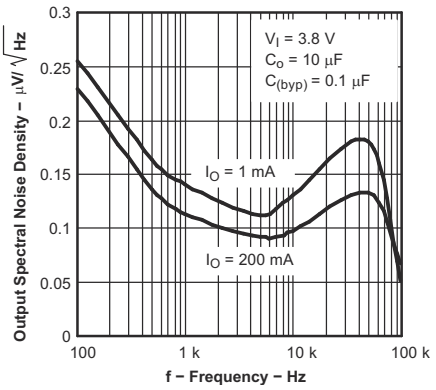


图 5-8. TPS793-Q1 输出频谱噪声密度与频率间的关系

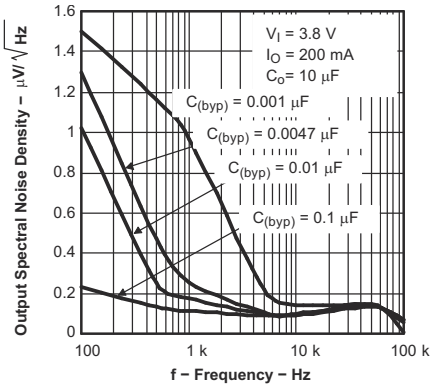
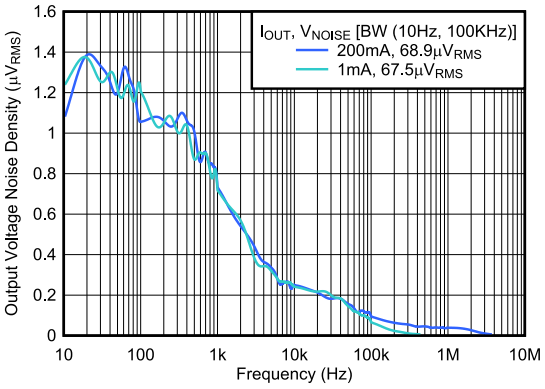
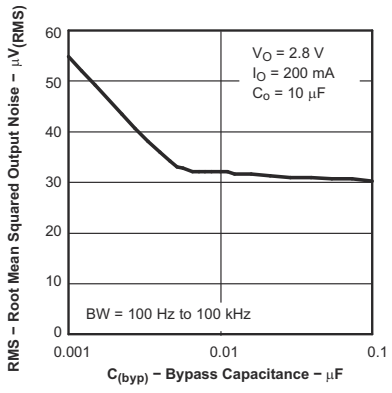


图 5-9. TPS793-Q1 输出频谱噪声密度与频率间的关系



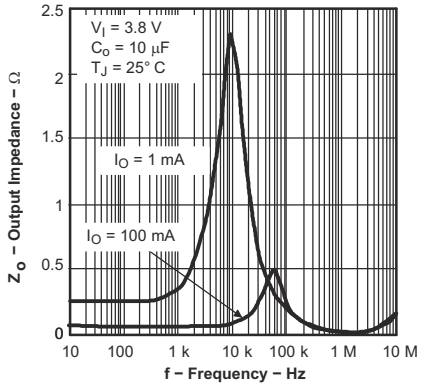
C_{OUT} = 10uF（新芯片）

图 5-10. TPS793-Q1 输出频谱噪声密度与频率间的关系



旧芯片

图 5-11. 均方根输出噪声与旁路电容间的关系



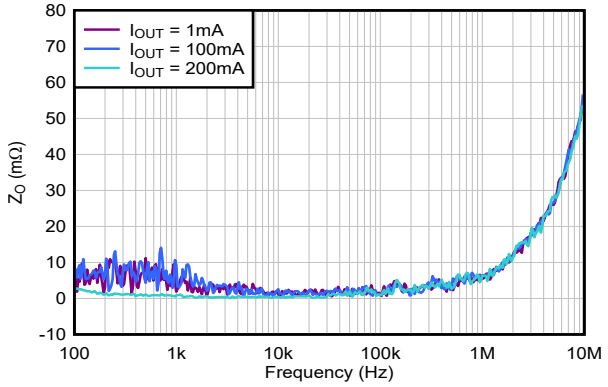
旧芯片

图 5-12. 输出阻抗与频率间的关系

Copyright © 2025 Texas Instruments Incorporated

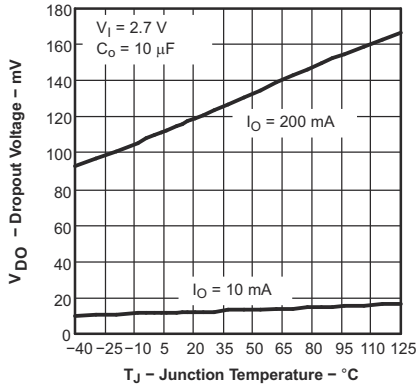
5.6 典型特性（续）

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，$V_{EN} = V_{IN}$，$V_{IN} = V_{O(typ)}$ + 1V，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）；T_J = 25°C 下的所有典型值



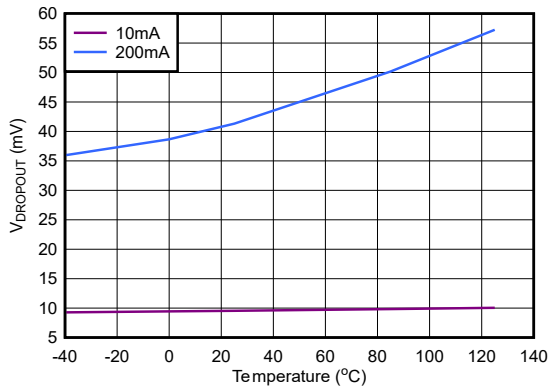
新芯片

图 5-13. 输出阻抗与频率间的关系



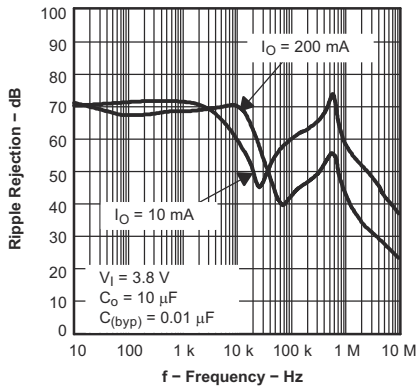
旧芯片

图 5-14. TPS793-Q1 压降电压与结温间的关系



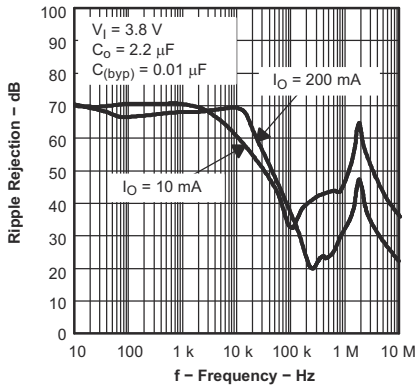
新芯片

图 5-15. TPS793-Q1 压降电压与结温间的关系



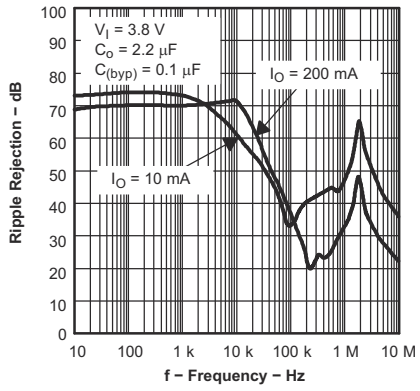
旧芯片

图 5-16. TPS793-Q1 波纹抑制与频率



旧芯片

图 5-17. TPS793-Q1 波纹抑制与频率



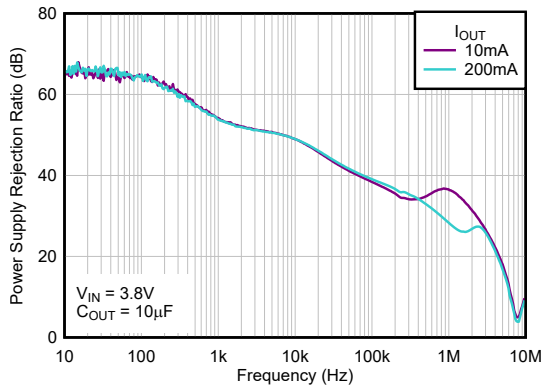
旧芯片

图 5-18. TPS793-Q1 波纹抑制与频率

Copyright © 2025 Texas Instruments Incorporated

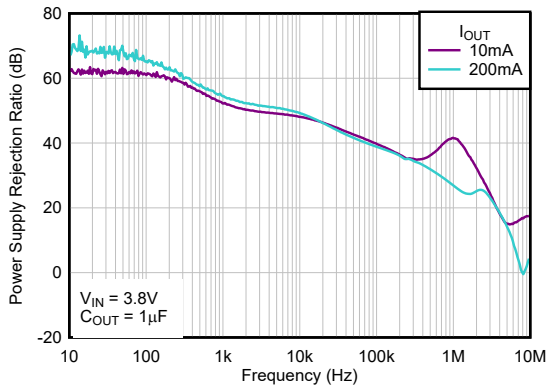
5.6 典型特性（续）

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，V_{EN} = V_{IN}，V_{IN} = $V_{O(typ)}$ + 1V，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）；T_J = 25°C 下的所有典型值



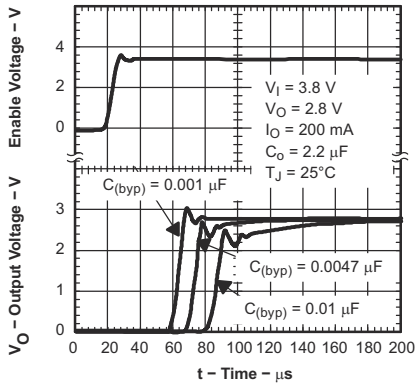
新芯片

图 5-19. TPS793-Q1 波纹抑制与频率



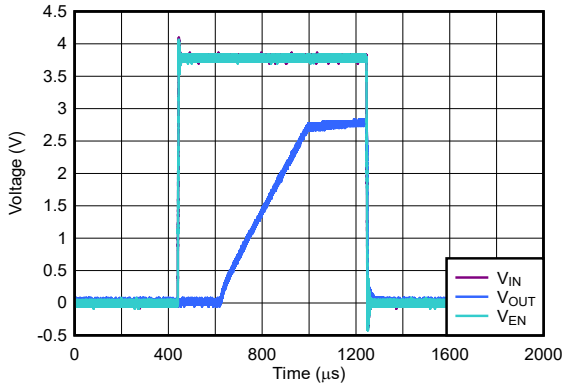
新芯片

图 5-20. TPS793-Q1 波纹抑制与频率



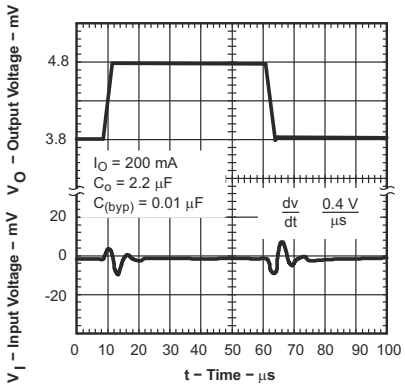
旧芯片

图 5-21. TPS793-Q1 输出电压和使能电压与时间之间的关系（启动）



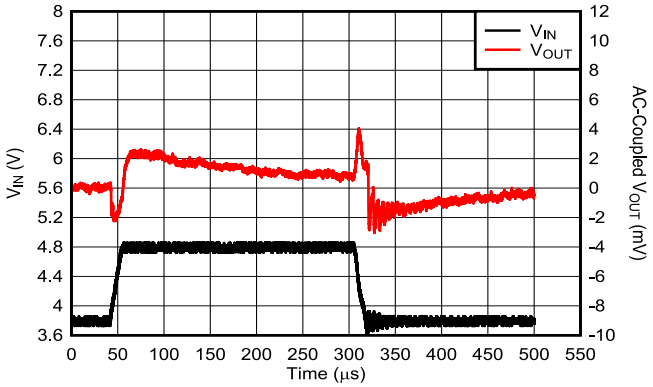
新芯片

图 5-22. TPS793-Q1 输出电压、使能电压与时间间的关系（启动）



旧芯片

图 5-23. TPS793-Q1 线路瞬态响应



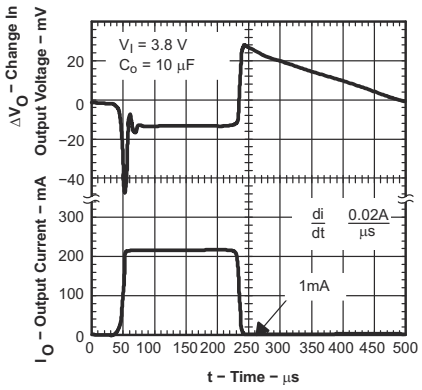
新芯片，I_{OUT} = 200mA，C_{OUT} = 2.2µF，dV/dt = 0.4V/us

图 5-24. TPS793 线路瞬态响应

Copyright © 2025 Texas Instruments Incorporated

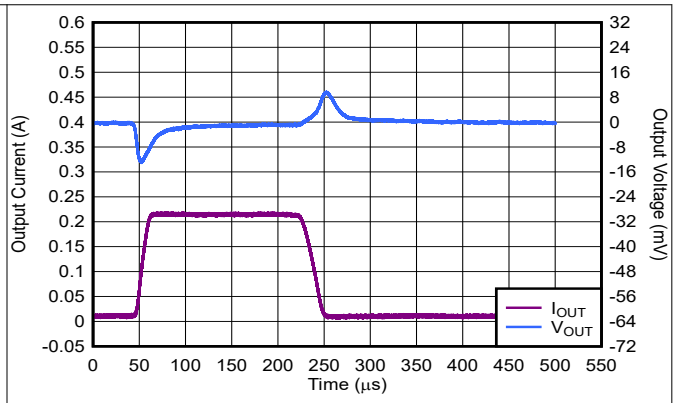
5.6 典型特性（续）

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，$V_{EN} = V_{IN}$，$V_{IN} = V_{O(typ)}$ + 1V，I_{OUT} = 1mA，C_{OUT} = 10μF，C_{NR} = 0.01μF（旧芯片）（除非另有说明）；T_J = 25°C 下的所有典型值



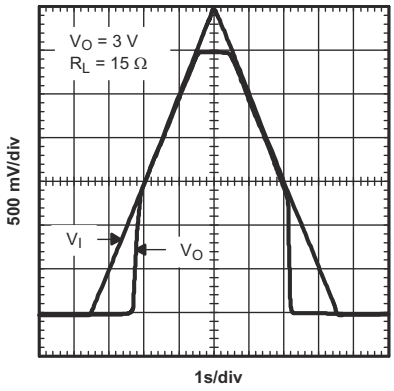
旧芯片

图 5-25. TPS793-Q1 负载瞬态响应



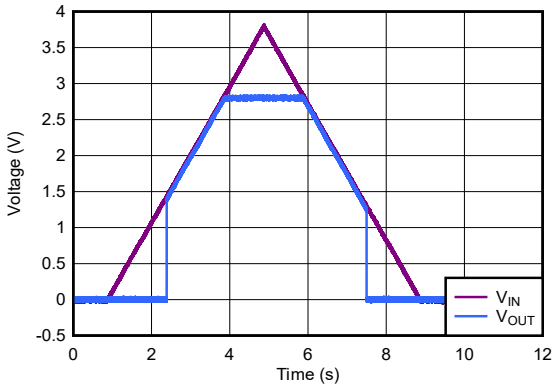
新芯片，C_{OUT} = 10uF，dI/dt = 0.02A/μs

图 5-26. TPS79328 负载瞬态响应



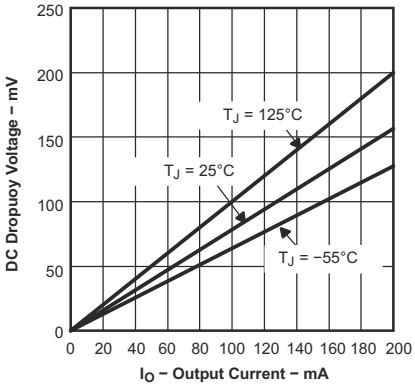
旧芯片

图 5-27. 上电和断电



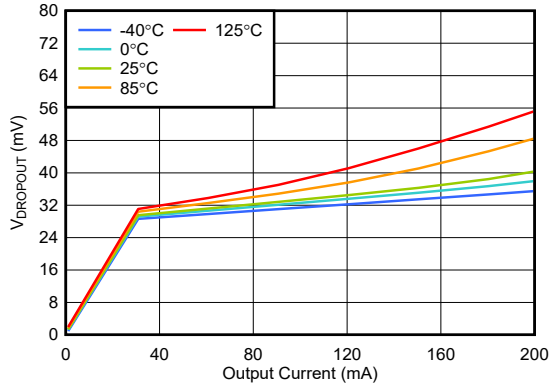
新芯片

图 5-28. 上电和断电



旧芯片

图 5-29. 压降电压与输出电流间的关系



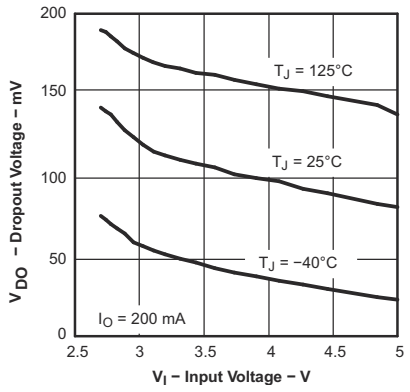
新芯片

图 5-30. 压降电压与输出电流间的关系

Copyright © 2025 Texas Instruments Incorporated

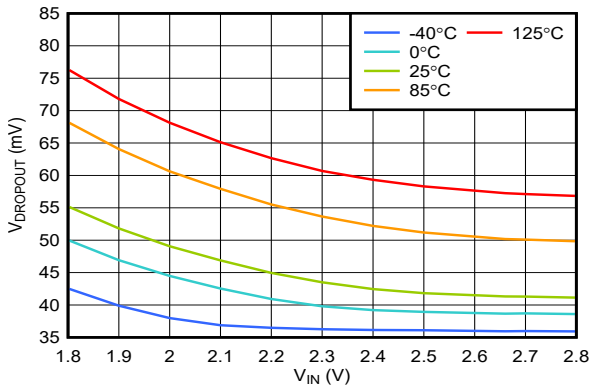
5.6 典型特性（续）

在建议的工作温度范围内测得，T_J = –40°C 至 +125°C，$V_{EN} = V_{IN}$，$V_{IN} = V_{O(typ)} + 1V$，I_{OUT} = 1mA，C_{OUT} = 10µF，C_{NR} = 0.01µF（旧芯片）（除非另有说明）；T_J = 25°C 下的所有典型值



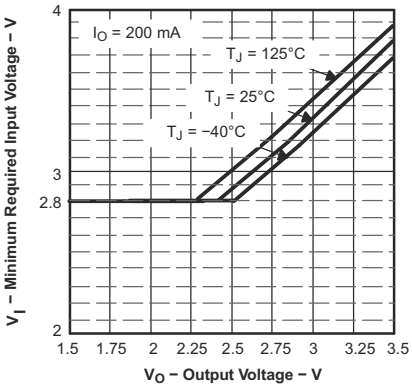
旧芯片

图 5-31. TPS793-Q1 压降电压与输入电压间的关系



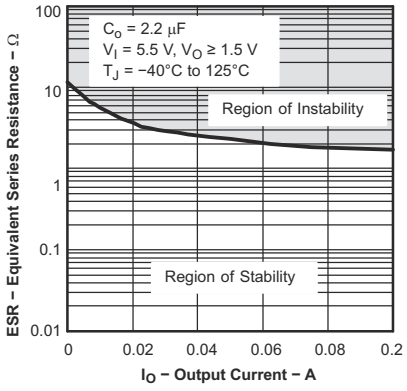
新芯片，I_{OUT} = 200mA

图 5-32. TPS793-Q1 压降电压与输入电压间的关系



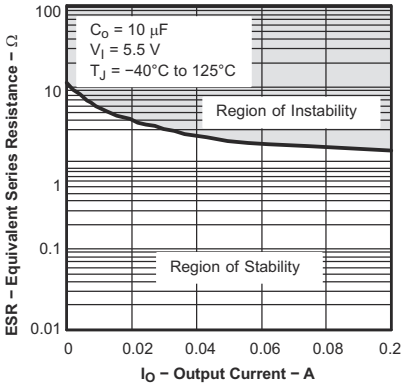
旧芯片

图 5-33. 所需的最小输入电压与输出电压间的关系



旧芯片

图 5-34. 典型稳定性区域等效串联电阻 (ESR) 与输出电流间的关系



旧芯片

图 5-35. 典型稳定性区域等效串联电阻 (ESR) 与输出电流间的关系

Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPS793-Q1 是一款低压降、高 PSRR、高精度线性稳压器，针对噪声敏感型电池供电设备进行了优化，具有出色的瞬态性能。这些特性使得该器件适合大部分汽车应用。

该稳压器提供电流限制、输出使能、有源放电、欠压锁定 (UVLO) 和热保护等功能。

6.2 功能方框图

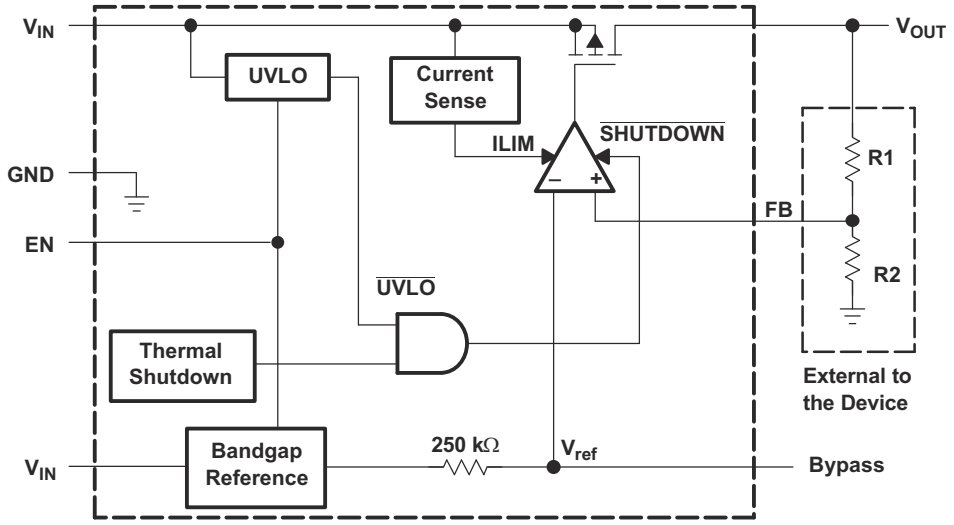


图 6-1. 可调节版本（旧芯片）

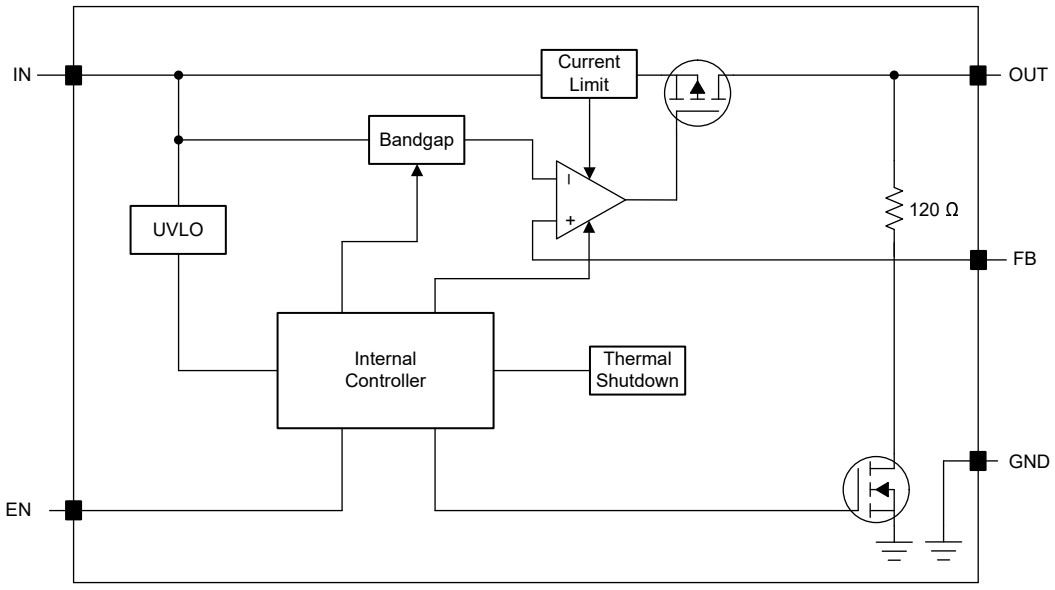


图 6-2. 可调节版本（新芯片）

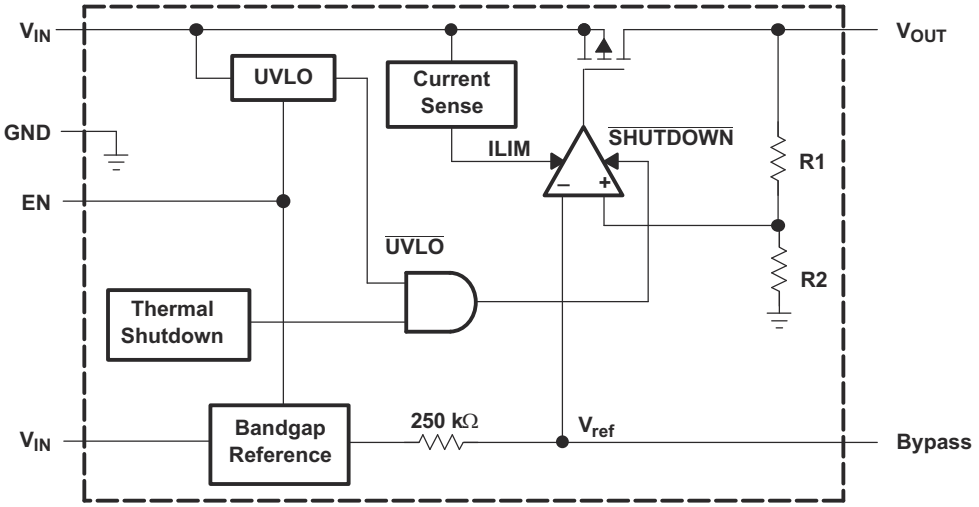


图 6-3. 固定版本（旧芯片）

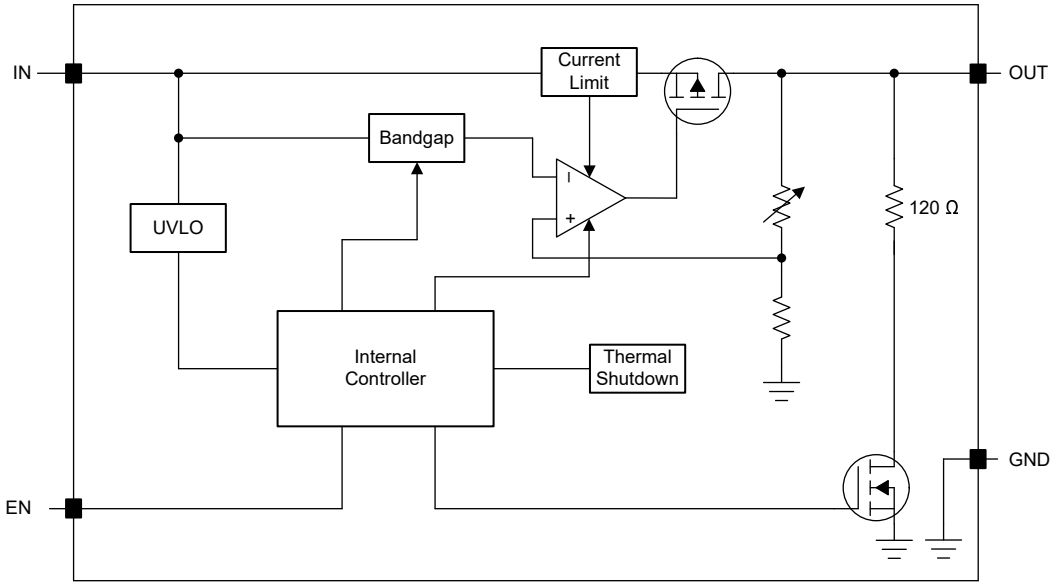


图 6-4. 固定版本（新芯片）

Copyright © 2025 Texas Instruments Incorporated

6.3 特性说明

6.3.1 欠压锁定 (UVLO)

TPS793-Q1 使用欠压锁定 (UVLO) 电路，该电路会禁用输出，直到输入电压大于上升的 UVLO 电压。该电路可确保当电源电压低于内部电路工作电压 $V_{IN(min)}$ 时，器件不会出现不可预测的行为。

UVLO 电路可确保在输入电源达到最小工作电压范围之前器件保持禁用状态，并确保在输入电源崩溃时器件关断。图 6-5 展示了 UVLO 电路对各种输入电压事件的响应。该图可以分为以下几个部分：

- 区域 A：在输入达到 UVLO 上升阈值之前，器件不会启动。
- 区域 B：正常运行，调节器件。
- 区域 C：高于 UVLO 下降阈值（UVLO 上升阈值 – UVLO 迟滞）的欠压事件。输出可能会超出稳压范围，但器件保持启用状态。
- 区域 D：正常运行，调节器件。
- 区域 E：低于 UVLO 下降阈值的欠压事件。由于存在负载和有源放电电路，该器件在大多数情况下会被禁用，并且输出会下降。当输入电压达到 UVLO 上升阈值时，器件将重新启用，随后会正常启动。
- 区域 F：正常运行，然后输入下降至 UVLO 下降阈值。
- 区域 G：当输入电压降至 UVLO 下降阈值以下达到 0V 时，该器件被禁用。输出由于负载和有源放电电路而下降。

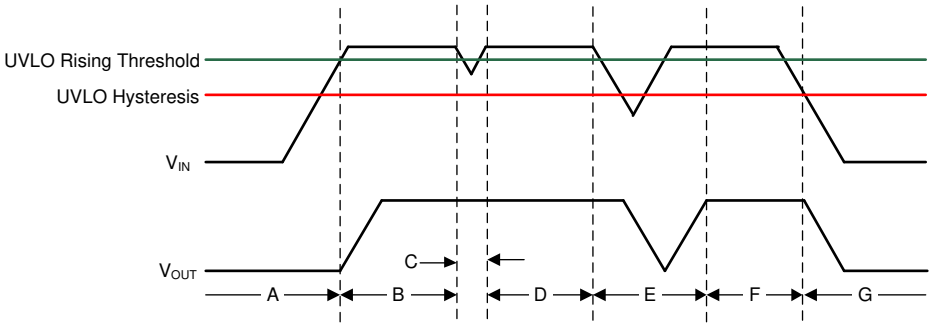


图 6-5. 典型 UVLO 运行

6.3.2 关断

使能引脚 (EN) 为高电平有效。通过强制 EN 引脚超过 $V_{EN(high)}$ 来启用器件。通过强制 EN 引脚电压降至最大 EN 引脚低电平输入电压以下来关闭器件（请参阅 *“电气特性”* 表）。如果不需要关断功能，请将 EN 连接到 IN。

6.3.3 折返电流限制

TPS793-Q1 具有内部电流限制和热保护功能。在正常运行期间，TPS793-Q1 将输出电流限制在大约 400mA。当启用限流功能时，输出电压会线性缩减，直到过流情况结束。虽然电流限制旨在防止器件发生严重故障，但应注意不得超过封装的功率耗散额定值或器件的绝对最大额定电压。

该器件具有内部电流限制电路，可在瞬态高负载电流故障或短路事件期间保护稳压器。电流限制采用混合砖墙式折返方案。电流限制在折返电压 ($V_{FOLDBACK}$) 下从砖墙式方案转换为折返方案。在输出电压高于 $V_{FOLDBACK}$ 的高负载电流故障中，砖墙式方案将输出电流限制为电流限值 (I_{CL})。当电压降至 $V_{FOLDBACK}$ 以下时，将激活折返电流限制，在输出电压接近 GND 时按比例缩小电流。当输出短路时，该器件会提供一个被称为短路电流限制 (I_{SC}) 的典型电流。*电气特性* 表中列出了 I_{CL} 和 I_{SC}。

对于此器件，$V_{FOLDBACK} = 0.4 \times V_{OUT(NOM)}$。

当器件处于限流状态时，不会调节输出电压。当发生电流限制事件时，由于功率耗散增加，器件开始发热。当器件处于砖墙式电流限制时，导通晶体管会耗散功率 $[(V_{IN} - V_{OUT}) \times I_{CL}]$。当器件输出短路且输出低于 $V_{FOLDBACK}$ 时，导通晶体管将耗散功率 $[(V_{IN} - V_{OUT}) \times I_{SC}]$。如果触发热关断，器件将关闭。器件冷却后，内部热关断电路

Copyright © 2025 Texas Instruments Incorporated

将器件重新接通。如果输出电流故障条件持续存在，器件会在电流限制状态和热关断状态之间循环。更多有关电流限制的信息，请参阅*了解限制*应用手册。

图 6-6 显示了折返电流限制图。

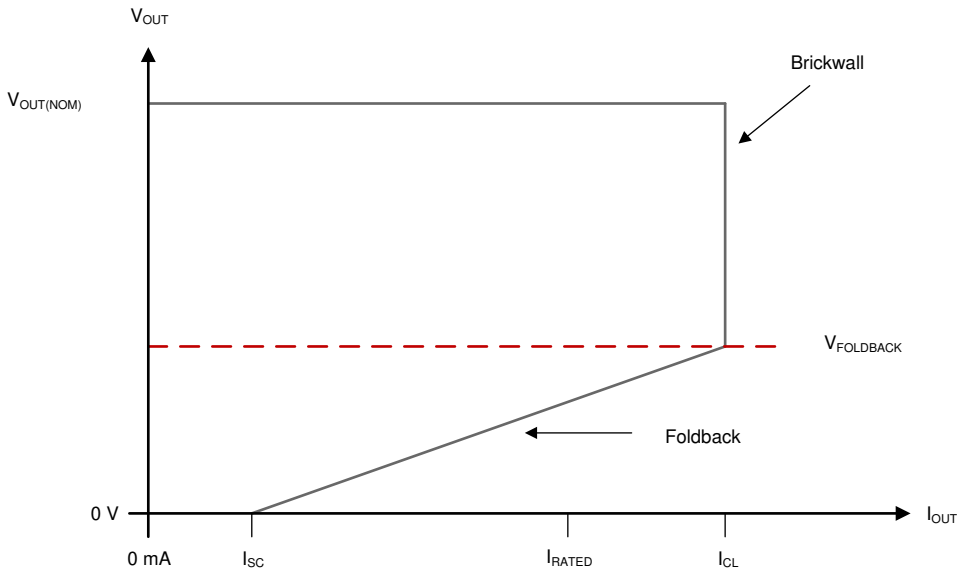


图 6-6. 折返电流限制

6.3.4 热保护

当结温上升至大约 165°C 时，过热保护会禁用输出以使器件冷却。当结温冷却至大约 140°C 时，输出电路将被重新使能。根据功率耗散、热阻和环境温度的变化，过热保护电路会循环开启和关断。这一循环操作会限制稳压器耗散，防止器件因过热而损坏。任何有可能激活过热保护电路的情况表示过多的功率耗散或者不够充分的散热。为了实现可靠运行，请将结温限制为最高 125°C。为了估算一个完整设计中（包括散热）的安全裕量，升高环境温度直到触发热保护功能。使用最差情况负载和信号条件。

TPS793-Q1 内部保护电路旨在防止出现过载情况。该电路并不是为了取代适当的散热装置。TPS793-Q1 持续不断地运行至热关断状态会降低器件的可靠性。

6.3.5 反向电流运行

旧芯片版本的 TPS793-Q1 的 PMOS 导通晶体管具有内置反向二极管，能够在输入电压降至输出电压以下时导通反向电流。例如断电期间。电流是从输出传导到输入，不受内部限制。如果要在较高的反向电压下工作，建议将该电流限制在额定输出电流的 5% 范围内。

新芯片版本的 TPS793-Q1 与大多数新型 LDO 一样，反向电流过大会损坏该器件。

反向电流流经导通晶体管上的体二极管，而不是正常的传导通道。如果幅度较大，该电流会因出现以下情况之一，从而降低器件的长期可靠性：

- 由电迁移引起的退化
- 过度散热
- 可能导致闩锁

本节概述了会发生反向电流的条件，所有这些条件都可能超过 $V_{OUT} > V_{IN} + 0.3V$ 的绝对最大额定值：

Copyright © 2025 Texas Instruments Incorporated

- 如果器件具有较大的 C_{OUT} 且输入电源崩溃，则负载电流极小或无负载电流
- 当输入电源未建立时，输出被偏置
- 输出偏置为高于输入电源

如果应用中需要反向电流，请使用外部保护来保护器件。图 6-7 展示了保护器件的一种方法。

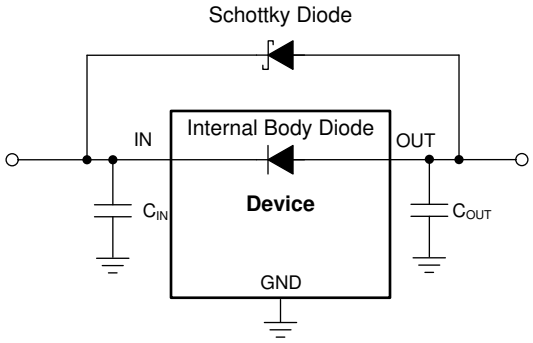


图 6-7. 使用肖特基二极管的反向电流保护示例电路

6.4 器件功能模式

表 6-1 给出了不同工作模式的参数条件。有关参数值，请参阅*电气特性*表。

表 6-1. 器件功能模式比较

工作模式	参数			
	V_{IN}	V_{EN}	I_{OUT}	T_J
正常运行	$V_{IN} > V_{OUT(nom)} + V_{DO}$ 和 $V_{IN} > V_{IN(min)}$	$V_{EN} > V_{EN(HI)}$	$I_{OUT} < I_{OUT(max)}$	$T_J < T_{SD(shutdown)}$
压降运行	$V_{IN(min)} < V_{IN} < V_{OUT(nom)} + V_{DO}$	$V_{EN} > V_{EN(HI)}$	—（待定，模板显示 $I_{OUT} < I_{OUT(max)}$）	$T_J < T_{SD(shutdown)}$
禁用（任何真条件都会禁用该器件）	$V_{IN} < V_{UVLO}$	$V_{EN} < V_{EN(LOW)}$	不适用	$T_J > T_{SD(shutdown)}$ (1)

(1) 热关断的近似值

6.4.1 正常运行

当满足下列条件时，器件的输出电压会稳定在标称值：

- 输入电压至少需达到 $V_{IN(min)}$
- 输入电压高于标称输出电压与压降电压之和
- 使能电压高于 $V_{EN(min)}$
- 输出电流低于电流限制
- 器件结温低于最高指定结温

6.4.2 压降运行

如果输入电压低于标称输出电压与指定压降电压之和，则器件在压降模式下运行。但是，确保满足正常运行所需的所有其他条件。在此运行模式下，输出电压等于输入电压与压降电压之差。器件的瞬态性能会显著下降，因为导通晶体管处于线性区域，不再控制流过 LDO 的电流。压降过程中的线路或负载瞬态可能会导致输出电压偏差较大。

6.4.3 禁用

在下列情况下，该器件被禁用：

- 使能电压低于使能下降阈值电压或尚未超过使能上升阈值
- 器件结温高于热关断温度
- 输入电压低于 $UVLO_{falling}$

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

TPS793-Q1 低压降 (LDO) 稳压器经过优化，适用于噪声敏感型电池供电设备。该器件具有极低压降电压、高 PSRR、超低输出噪声、低静态电流和使能输入等特性。当稳压器关闭时，这些特性有助于降低电源电流。

7.1.1 退出压降

某些应用具有会使 LDO 进入压降状态的瞬态，例如启动期间 V_{IN} 上的斜坡较慢。与其他 LDO 一样，从这些条件中恢复时，输出可能会过冲。图 7-1 显示了斜坡输入电源会导致 LDO 在启动时过冲。当压摆率和电压电平处于合适范围内时，就会发生这种情况。使用使能信号来避免这种情况。

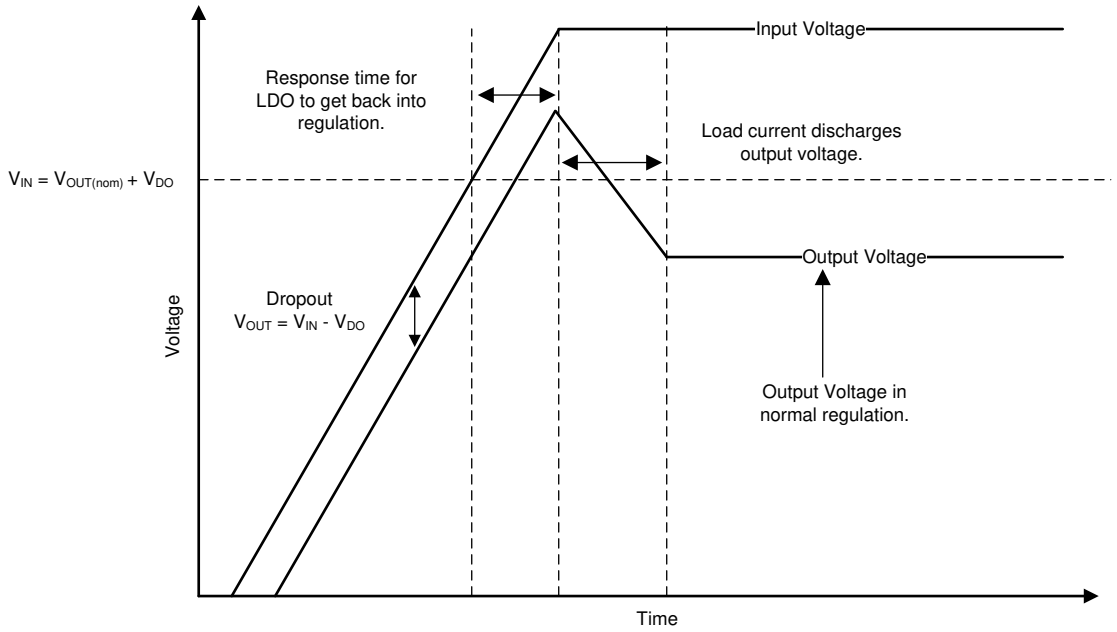


图 7-1. 启动至压降

压降产生的线路瞬变也会导致稳压器输出过冲。这些过冲由误差放大器必须驱动导通晶体管的栅极电容所导致。然后，误差放大器将栅极恢复到合适电压，以实现适当的调节。图 7-2 说明了栅极电压在内部发生的情况，以及如何在运行期间引起过冲。当 LDO 处于压降状态时，栅极电压 (V_{GS}) 会拉至接地，以便为导通晶体管提供尽可能低的导通电阻。但是，如果在器件处于压降状态时发生线路瞬变，环路不会处于稳定状态。这种情况会导致输出过冲，直到环路响应并且输出电流将输出电压下拉回稳定状态。如果这些瞬变不可接受，则继续在系统中添加输入电容，直到瞬态足够慢，可以减少过冲。

Copyright © 2025 Texas Instruments Incorporated

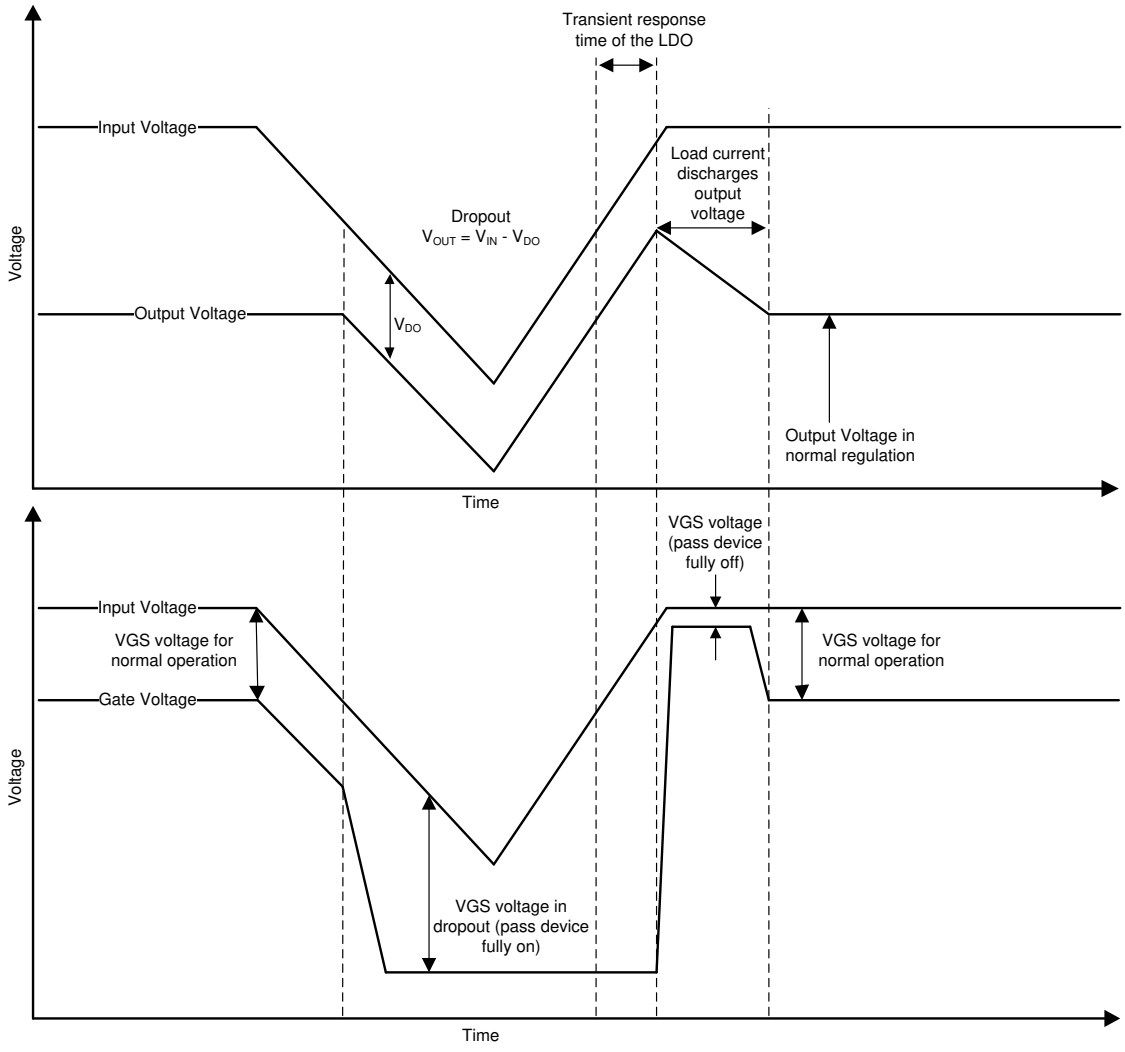


图 7-2. 压降产生的线路瞬变

7.2 典型应用

图 7-3 和图 7-4 分别显示了旧芯片和新芯片的典型应用电路。

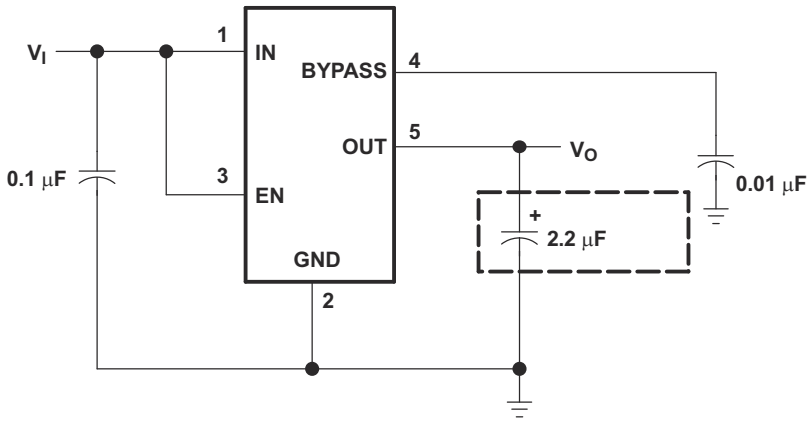


图 7-3. 典型应用电路（旧芯片）

Copyright © 2025 Texas Instruments Incorporated

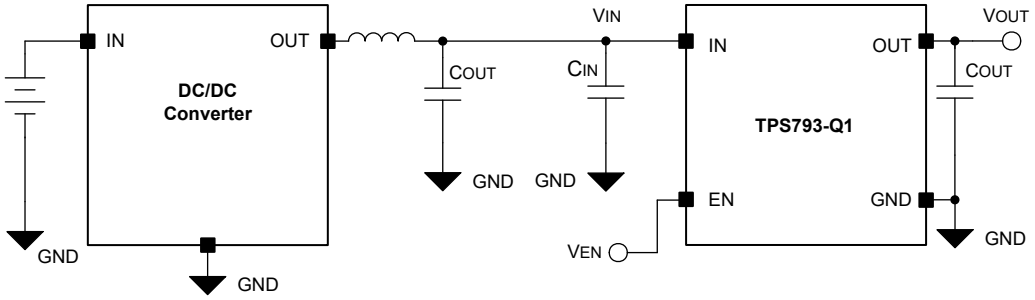


图 7-4. 典型应用电路（新芯片）

7.2.1 设计要求

表 7-1 列出了设计要求。

表 7-1. 设计参数

参数	设计要求
输入电压	3V 至 4V
输出电压	2.8V
直流输出电流	10mA
峰值输出电流	75mA
最高环境温度	65°C

7.2.2 详细设计过程

7.2.2.1 外部电容器要求

为了实现稳定性，需要在 IN 和 GND 之间连接一个 0.1 µF 或更大电容值的陶瓷输入旁路电容器，并将其靠近 TPS793-Q1 放置。该电容器增强了瞬态响应、噪声抑制和纹波抑制。如果出现较大、快速上升时间的负载瞬态以及器件距离电源几英寸远，则需要一个更大电容值的电解输入电容器。

TPS793-Q1 需要在 OUT 和 GND 之间连接一个输出电容器，以稳定内部控制环路。对于旧芯片，建议的最小电容为 2.2 µF。对于新芯片，建议的最小电容为 0.47µF。只要电容不随温度的变化而显著变化，任何 2.2 µF 或更大电容值的陶瓷电容器都可用。

内部电压基准是 LDO 稳压器中的主要噪声源。TPS793-Q1（旧芯片）具有 BYPASS 引脚，通过 250kΩ 内部电阻器连接到电压基准。250kΩ 内部电阻器与连接到 BYPASS 引脚的外部旁路电容器配合使用，形成一个低通滤波器。该滤波器可降低电压基准噪声，从而降低稳压器输出端的噪声。为了使稳压器正常运行，请确保流出 BYPASS 引脚的电流达到最小值。任何漏电流都会在内部电阻器上产生 IR 压降，从而导致输出误差。因此，应确保旁路电容器具有最小漏电流。

7.2.2.2 可调节运行

图 7-5 显示了如何使用外部电阻分压器对 TPS79301-Q1 可调节稳压器的输出电压进行编程。输出电压可根据方程式 1 计算得出。

$$V_O = V_{ref} \times \left(1 + \frac{R1}{R2}\right) \quad (1)$$

其中：

- V_{ref} = 1.225V 典型值（内部基准电压）

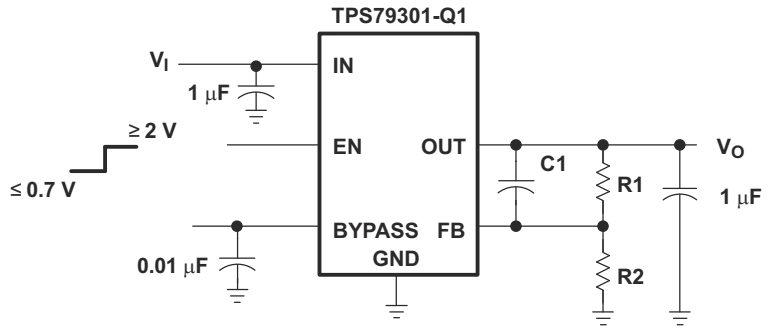


图 7-5. TPS79301-Q1 可调节 LDO 稳压器编程

7.2.2.2.1 可调节运行（旧芯片）

选择电阻器 R1 和 R2，使分压器电流约为 50 µA。使用电阻值较低的电阻器可提高噪声性能，但这种解决方案会消耗更多功率。避免使用较高的电阻值，因为流经 R1 和 R2 的 FB 引脚漏电流会产生偏移电压，人为升高或降低反馈电压。从而导致输出电压 (V_O) 错误地降低或升高。推荐的设计步骤是选择 R2 = 30.1kΩ，将分压器电流设置为 50 µA。为确保稳定性，设置 C1 = 15pF，然后使用以下公式计算 R1。

$$R1 = \left(\frac{V_O}{V_{ref}} - 1 \right) \times R2 \tag{2}$$

为了提高可调节版本的稳定性，请在 OUT 和 FB 引脚之间放置一个小型补偿电容器（前馈电容器）。如果电压小于 1.8V，请确保该电容器的电容值为 100pF。如果电压大于 1.8V，可通过以下公式计算该电容器的近似电容值。

$$C1 = \frac{(3 \times 10^{-7}) \times (R1 + R2)}{(R1 \times R2)} \tag{3}$$

表 7-2 列出了几个电阻率下该电容器的建议电容值。如果不使用此电容器（例如在单位增益配置中）或选择小于 1.8V 的输出电压，则使用更大的输出电容器。在这种情况下，建议使用的最小输出电容器电容为 4.7 µF 而非 2.2 µF。

表 7-2. 输出电压编程指南

输出电压	R1	R2	C1
2.5V	31.6kΩ	30.1kΩ	22pF
3.3V	51kΩ	30.1kΩ	15pF
3.6V	59kΩ	30.1kΩ	15pF

7.2.2.2.2 可调节运行（新芯片）

为了忽略 FB 引脚电流的影响并实现更高精度，请选择 R2 的电阻值等于或小于 550kΩ。确保流经 R1 和 R2 的电流比 *“电气特性”* 表中列出的 I_{FB} 电流至少大 100 倍。降低 R2 的电阻值可提高抗噪声注入干扰的能力。升高 R2 的电阻值可降低静态电流，从而在低负载电流下实现更高效率。以下公式计算达到最大反馈分压器串联电阻的设置值。

$$(R1 + R2) \leq V_{OUT} / (I_{FB} \times 100) \tag{4}$$

Copyright © 2025 Texas Instruments Incorporated

7.2.3 应用曲线

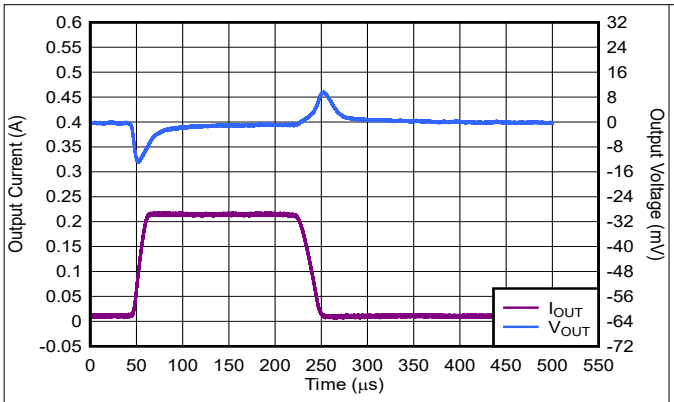


图 7-6. TPS793-Q1 负载瞬态响应

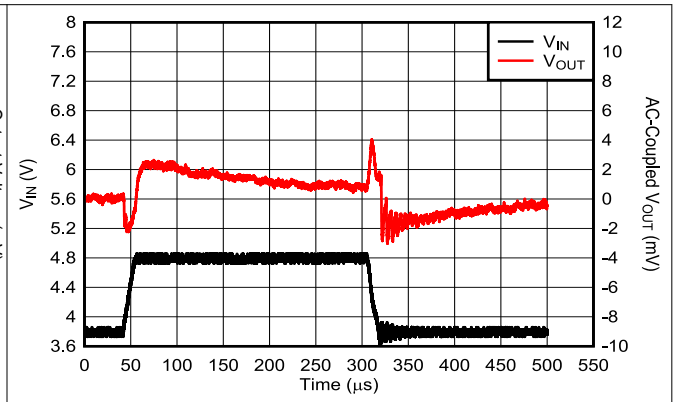


图 7-7. TPS793-Q1 线路瞬态响应

7.3 电源相关建议

该器件设计为可在 2.7V 至 5.5V 的输入电源电压范围内运行。确保输入电压范围为器件提供了足够的余量，以实现稳定的输出。确保此输入电源经过良好调节且保持稳定。为确保稳定性，需使用 0.1 µ F 输入电容器。如果输入电源存在噪声，则附加具有低 ESR 的输入电容器，这有助于提高输出噪声性能。

7.4 布局

7.4.1 布局指南

好的布局是衡量电源设计的一个重要部分。多条信号路径中快速变化的电流或电压可能与杂散电感或寄生电容相互作用，产生噪声或使电源性能降低。为了协助消除上述问题，通过采用 X5R 或 X7R 介电材料的低 ESR 陶瓷旁路电容器使 IN 引脚避开接地端。

更大程度地减小等效串联电感 (ESL) 和等效串联电阻 (ESR)，从而更大限度地提高性能和稳定性。每个电容器（C_{IN}、C_{OUT}、C_{NR}、C_{FF}）都应尽可能靠近器件放置，并与稳压器放置在 PCB 的同一侧。请勿将任何电容器放置在 PCB 安装稳压器的位置的相对侧。强烈建议不要使用过孔和长布线，因为这些电路可能会对系统性能产生负面影响，甚至导致不稳定。

7.4.1.1 对于改进 PSRR 和噪声性能的电路板布局布线建议

为了改善交流测量（如 PSRR、输出噪声和瞬态响应等），在设计电路板时，为 V_{IN} 和 V_{OUT} 使用单独的接地层。仅在器件的 GND 引脚上连接每个接地平面。

7.4.1.2 功率耗散和结温

指定的稳压器运行结温不超过 125°C；在正常工作条件下，最高结温限制为 125°C。这个限制条件限制了稳压器在任何给定应用中处理的功率耗散。为确保结温在可接受的限制范围内，应计算允许的最大耗散 $P_{D(max)}$ 和实际耗散 P_D。确保 $P_{D(max)}$ 和 P_D 均小于或等于 $P_{D(max)}$。

最大功率耗散限值使用以下公式确定。

$$P_{D(max)} = \frac{T_J max - T_A}{R_{\theta JA}} \quad (5)$$

其中：

- $T_J$max = 允许的最大结温。
- $R_{\theta JA}$ = 封装的结至环境热阻，请参阅 *“热性能信息”* 表
- T_A = 环境温度

Copyright © 2025 Texas Instruments Incorporated

使用以下公式计算稳压器功率耗散。

$$P_D = (V_I - V_O) \times I_O \quad (6)$$

静态电流导致的功率耗散可以忽略不计。过多功率耗散会触发过热保护电路。

7.4.2 布局示例

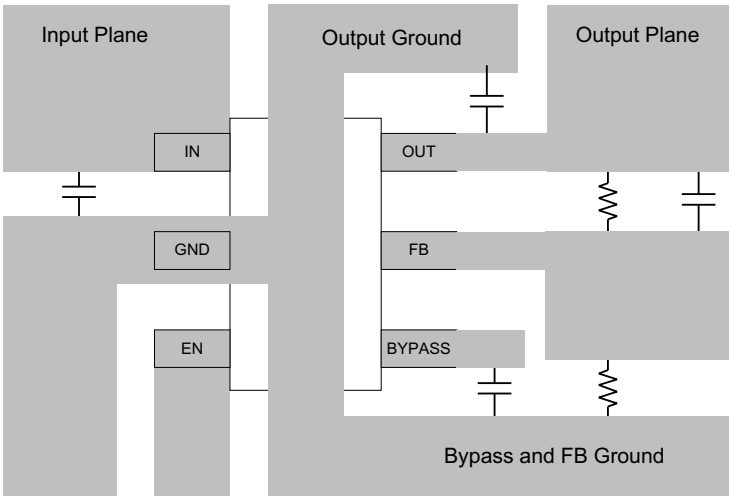


图 7-8. 布局示例（DBV 6 引脚封装，旧芯片）

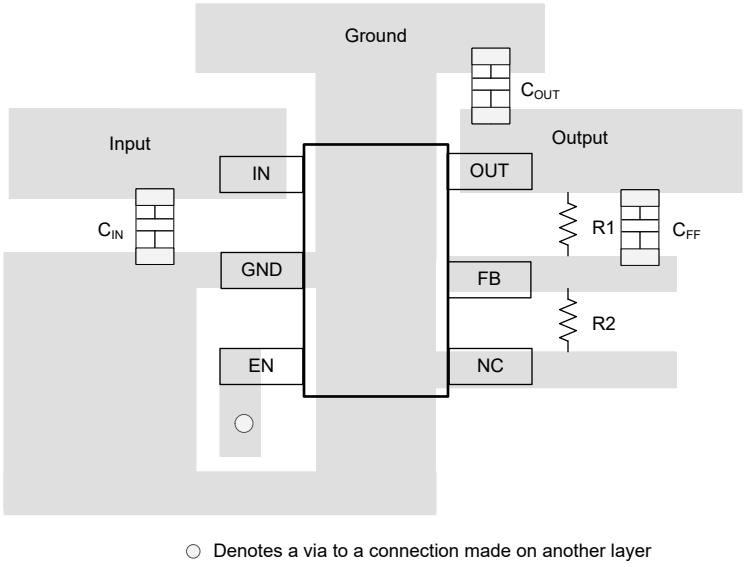


图 7-9. 布局示例（DBV 6 引脚封装，新芯片）

Copyright © 2025 Texas Instruments Incorporated

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 评估模块

有多个评估模块 (EVM) 可与 TPS793-Q1 配套使用，帮助评估初始电路性能：

- TPS79301EVM
- TPS79328EVM
- DEM-SOT23LDO

这些 EVM 可从德州仪器 (TI) 网站上的器件产品文件夹获取，也可直接从 TI 网上商店购买。

8.1.1.2 Spice 模型

分析模拟电路和系统的性能时，使用 SPICE 模型通常有利于对电路性能进行计算机仿真。您可以从产品文件夹中的*工具与软件*下获取 TPS793 的 SPICE 模型。

8.1.2 器件命名规则

表 8-1. 提供的选项

产品(1)	说明
TPS793**xxyyyzM3Q1**	**xx(x)** 指标称输出电压（例如 28 = 2.8V；285 = 2.85V；01 = 可调节版本）。 **yyy** 为封装标识符。 **z** 表示封装数量。 **M3** 是后缀指示符，代表采用新制造流程的器件（CSO：RFB）。没有这个后缀的器件随附旧芯片（CSO：DLN）或新芯片（CSO：RFB）。卷带封装标签提供 CSO 信息以区分正在使用的芯片。全篇对新芯片和旧芯片的器件性能进行了说明。 **Q1** 表示此器件是一款汽车级 (AEC-Q100) 器件。

(1) 如需了解最新的封装及订购信息，请参阅本文档末尾的封装选项附录，或访问 www.ti.com 查看器件产品文件夹。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*使用新的热指标*应用手册
- 德州仪器 (TI)，*使用前馈电容器和低压降稳压器的优缺点*应用手册
- 德州仪器 (TI)，*TPS79301EVM、TPS79328EVM LDO 线性稳压器评估模块*用户指南

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

Copyright © 2025 Texas Instruments Incorporated

8.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision I (March 2016) to Revision J (June 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 向文档添加了新器件 (M3)	1
• 向文档中添加了新芯片 DBV 封装 (固定和可调节版本)	1
• 更改了整个文档，以识别旧芯片和新芯片的功能和差异以及器件的可调节和固定版本	1
• 更改了 *“特性”* *“应用”* 和 *“说明”* 部分	1
• 更改了 *“说明”* 部分以匹配新芯片信息，删除了旧芯片 *“输出频谱噪声密度与频率间的关系”* 曲线	1
• 删除了 *“电压选项”* 表	3
• 在 *“典型特性”* 部分中添加了新芯片曲线，以便与旧芯片曲线进行并排比较	9
• 更改了 *概述* 部分	15
• 更改了 *“功能方框图”* 部分	15
• 更改了 *“欠压锁定 (UVLO)”* 部分	17
• 更改了 *“关断”* 部分中 EN 引脚的介绍	17
• 更改了 *“折返电流限制”* 部分	17
• 更改了 *“反向电流运行”* 部分	18
• 删除了 *“稳压器保护”* 部分	18
• 更改了 *“器件功能模式比较”* 表	20
• 从 *“应用信息”* 部分的低静态电流介绍中删除了 *“ (典型值为 170 µA) ”*	21
• 添加了 *“退出压降”* 部分	21
• 添加了 *“典型应用电路 (新芯片) ”* 图	22
• 从 *“设计参数”* 表的输入电压行删除了 *“ (锂离子电池) ”*	23
• 删除了 *“外部电容器要求”* 部分的最后一段	23
• 更改了 *“可调节运行”* 部分和标题	23
• 更改了 *应用曲线* 部分	25
• 在 *“器件命名规则”* 表中添加了新芯片信息	27

Changes from Revision H (January 2013) to Revision I (January 2016)	Page
• 将文档器件型号更改为了通用 TPS793-Q1	1
• 删除了数据表中的 2.85V 版本	1
• 添加了 *ESD 等级* 表、*特性说明* 部分、*器件功能模式*、*应用和实现* 部分、*电源相关建议* 部分、*布局* 部分、*器件和文档支持* 部分以及 *机械、封装和可订购信息* 部分	1

Copyright © 2025 Texas Instruments Incorporated

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS79301DBVRG4Q1	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGV1
TPS79301DBVRG4Q1.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGV1
TPS79301DBVRM3Q1	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGV1
TPS79301DBVRQ1	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGV1
TPS79301DBVRQ1.A	Active	Production	SOT-23 (DBV) | 6	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGV1
TPS79318DBVRG4Q1	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 125	PHH1
TPS79318DBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHH1
TPS79318DBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHH1
TPS79325DBVRM3Q1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGW1
TPS79325DBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGW1
TPS79325DBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGW1
TPS79328QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGX1
TPS79328QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGX1
TPS79330QDBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGY1
TPS79330QDBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PGY1
TPS79333DBVRG4Q1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHU1
TPS79333DBVRG4Q1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHU1
TPS79333DBVRM3Q1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHU1
TPS79333DBVRQ1	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHU1
TPS79333DBVRQ1.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	PHU1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS793-Q1 :

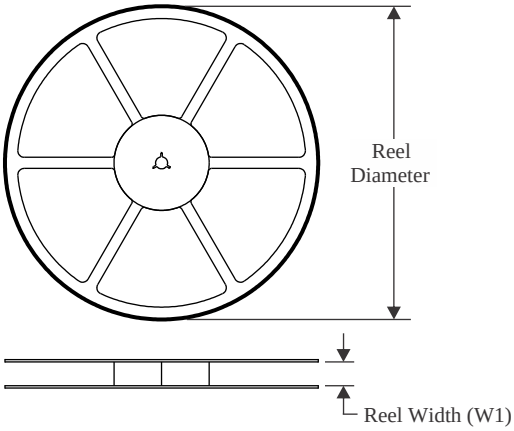
- Catalog : TPS793

NOTE: Qualified Version Definitions:

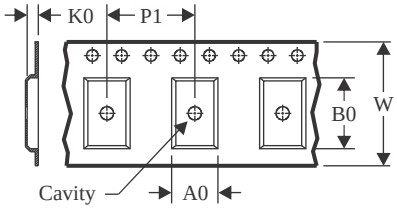
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

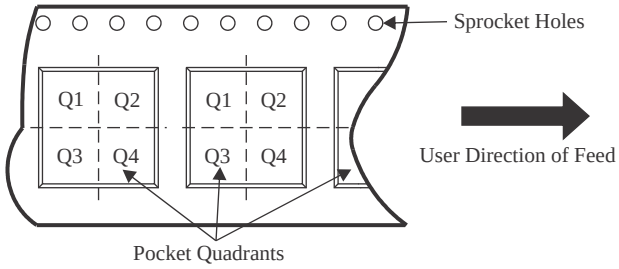


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

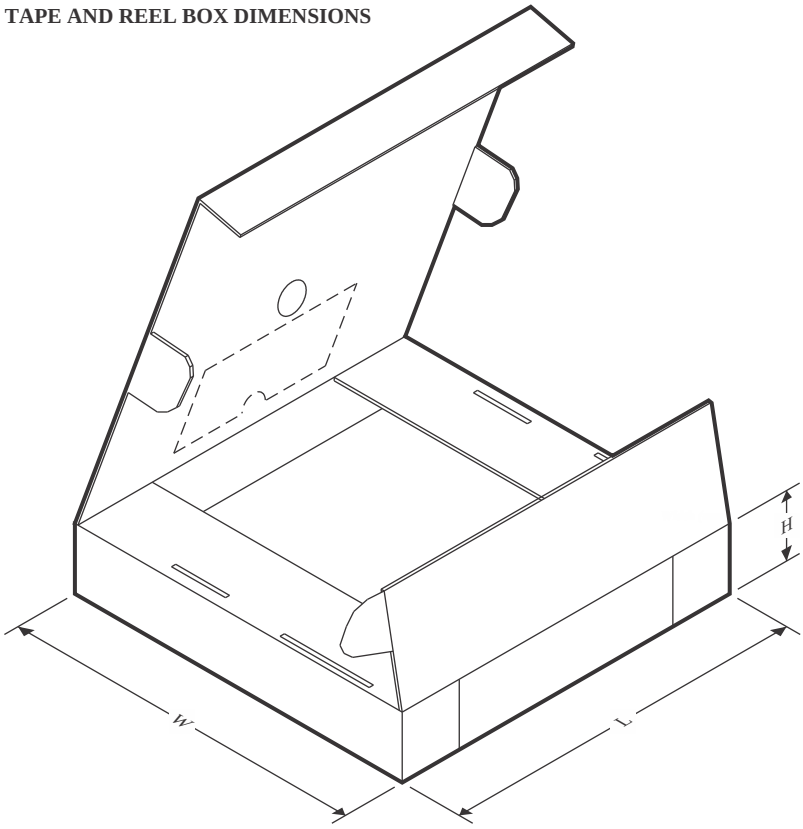
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS79301DBVRG4Q1	SOT-23	DBV	6	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
TPS79301DBVRM3Q1	SOT-23	DBV	6	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS79301DBVRQ1	SOT-23	DBV	6	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
TPS79318DBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
TPS79325DBVRM3Q1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS79325DBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.3	3.2	1.4	4.0	8.0	Q3
TPS79328QDBVRQ1	SOT-23	DBV	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS79330QDBVRQ1	SOT-23	DBV	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS79333DBVRG4Q1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3
TPS79333DBVRM3Q1	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TPS79333DBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	3.23	3.17	1.37	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

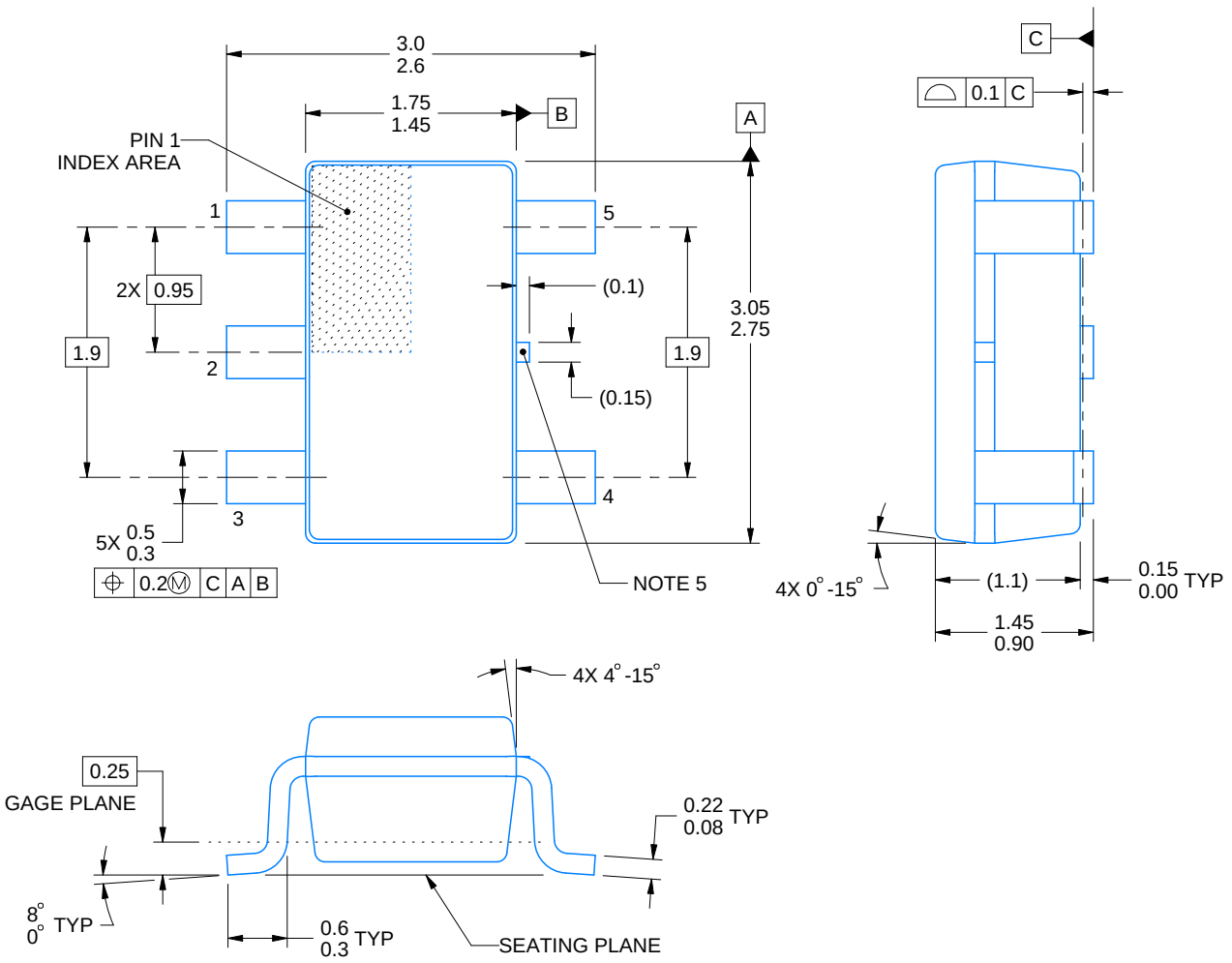
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS79301DBVRG4Q1	SOT-23	DBV	6	3000	445.0	220.0	345.0
TPS79301DBVRM3Q1	SOT-23	DBV	6	3000	210.0	185.0	35.0
TPS79301DBVRQ1	SOT-23	DBV	6	3000	445.0	220.0	345.0
TPS79318DBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS79325DBVRM3Q1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS79325DBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS79328QDBVRQ1	SOT-23	DBV	5	3000	200.0	183.0	25.0
TPS79330QDBVRQ1	SOT-23	DBV	5	3000	200.0	183.0	25.0
TPS79333DBVRG4Q1	SOT-23	DBV	5	3000	180.0	180.0	18.0
TPS79333DBVRM3Q1	SOT-23	DBV	5	3000	210.0	185.0	35.0
TPS79333DBVRQ1	SOT-23	DBV	5	3000	180.0	180.0	18.0

PACKAGE OUTLINE

DBV0005A

SOT-23 - 1.45 mm max height

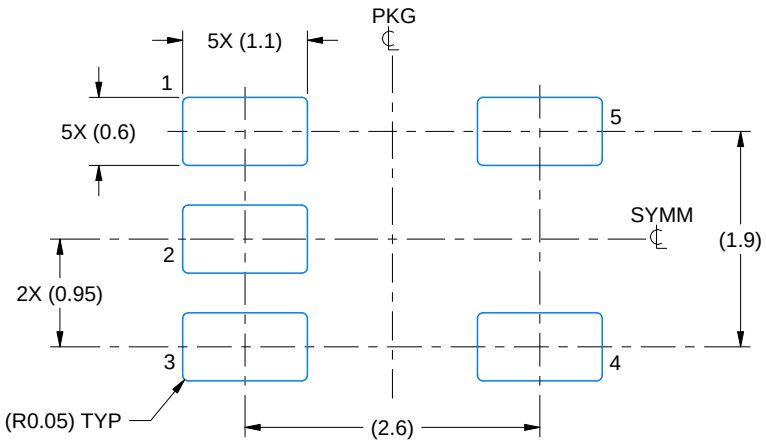
SMALL OUTLINE TRANSISTOR



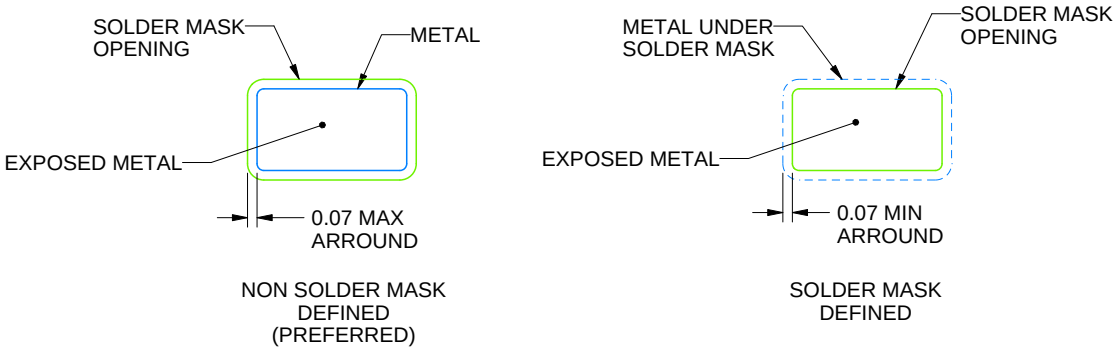
4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

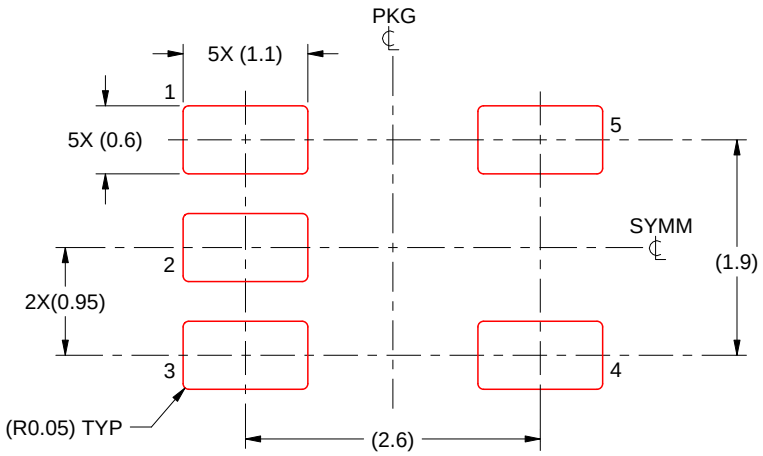


SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

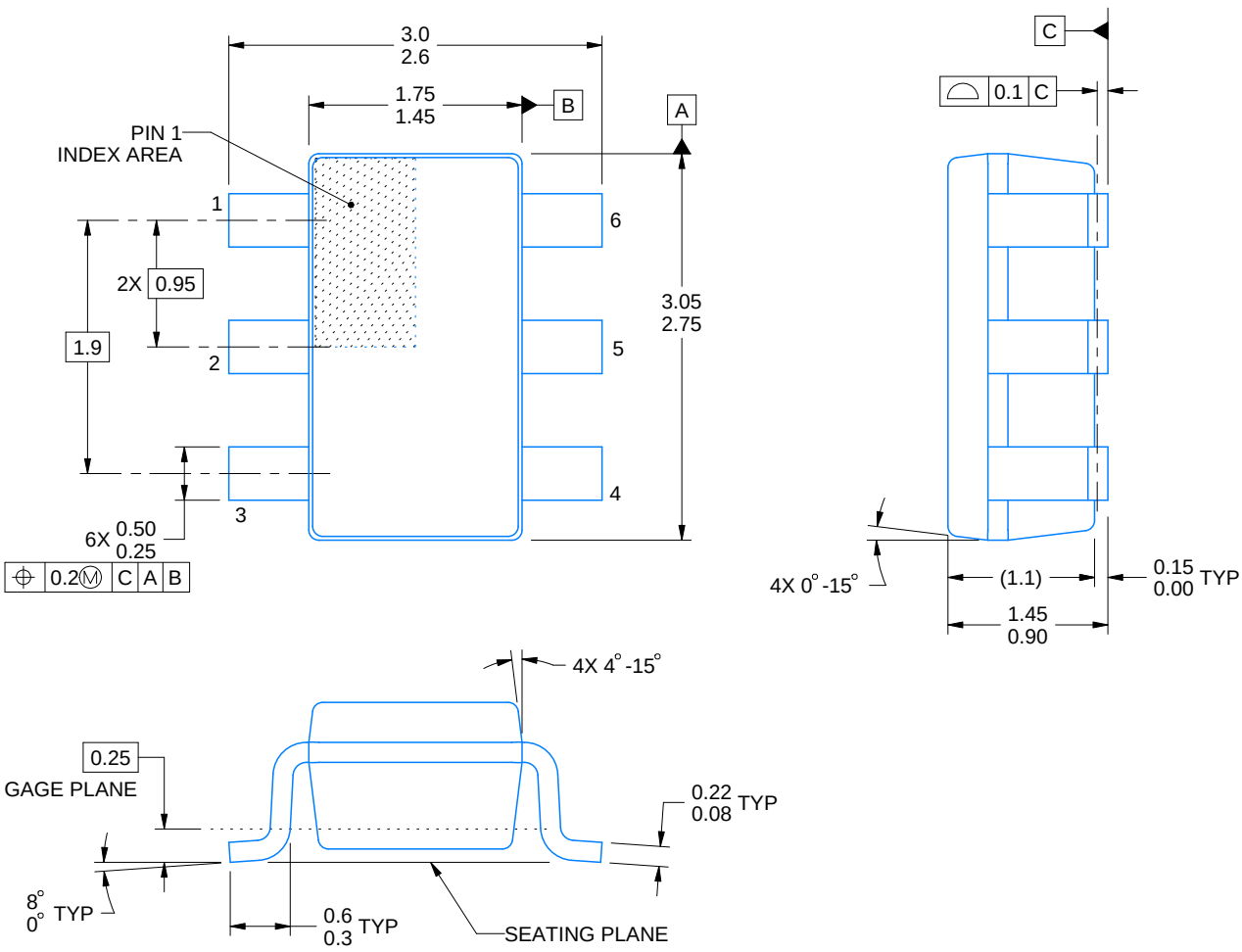
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DBV0006A

SOT-23 - 1.45 mm max height

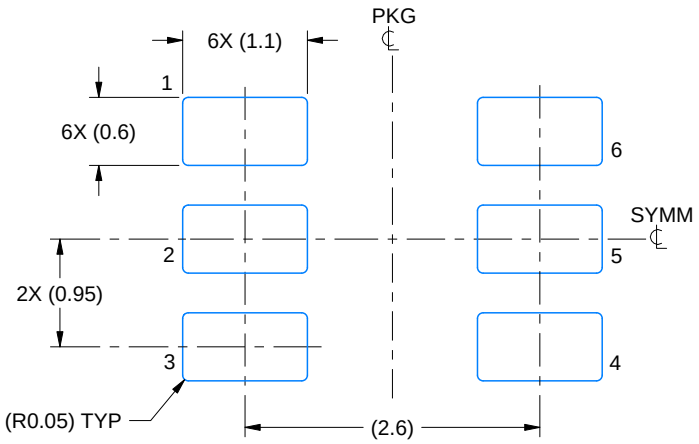
SMALL OUTLINE TRANSISTOR



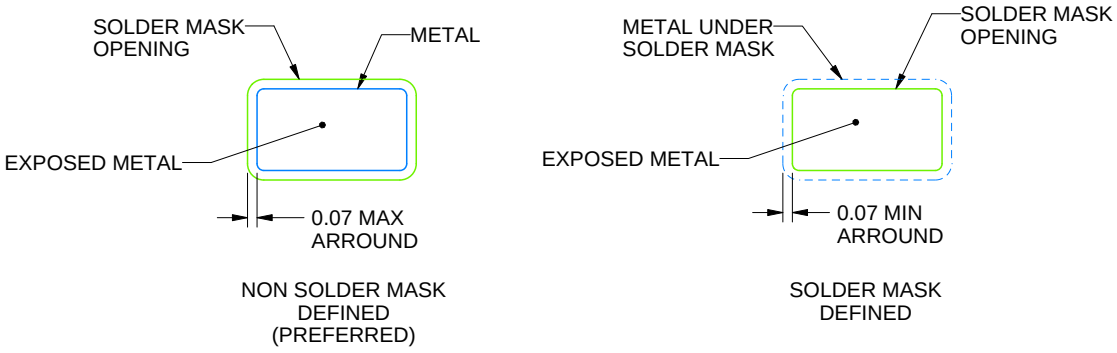
4214840/G 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.25 per side.
4. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
5. Refernce JEDEC MO-178.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

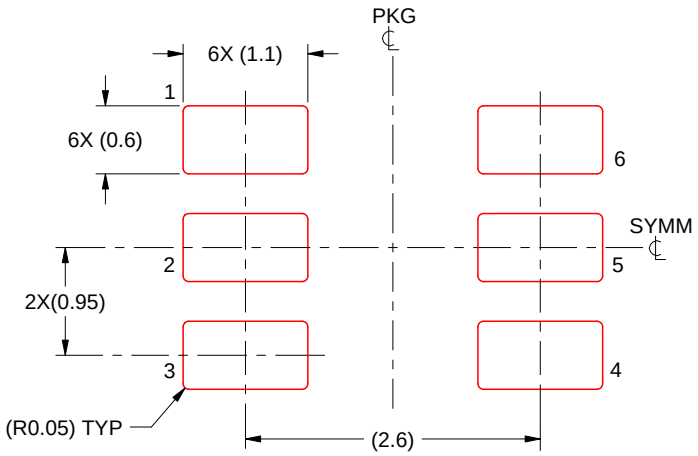


SOLDER MASK DETAILS

4214840/G 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214840/G 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司