

基于 AFE79xx RF Sampling ADC 的输出频谱分析

Zhizhao Niu

China Key Account Team

摘要

射频采样 (RF Sampling) 是一种直接使用高速 ADC 将射频信号转换成数字信号的技术。使用 RF sampling 的接收机相比于低中频/零中频的接收机, 不需要先将射频信号通过模拟 IQ 调制器转换成低中频/零中频的射频信号后再转换成数字信号, 而是在数字域内直接进行 IQ 调制, 从而避免了本振泄露和镜像抑制等问题。RF Sampling 接收机架构通常包括滤波器 (BPF), 低噪声放大器 (LNA), 以及 RF sampling ADC, 具有架构简单, 接收带宽等优点。在对接收机链路进行设计时需要避免各类谐波和杂散落入信号带内, 通常会预先经过频谱规划来避免信号自身非线性产物落入带内, 但是除了信号自身非线性产物外, 其他谐波也会经过 ADC 采样, 混频, 数字下变频后对 ADC 的输出信号频谱产生影响。因此如何对经过采样, 混频, 滤波后的输出频谱进行分析显得尤为重要。AFE79xx 系列是 TI 推出的全射频采样的 Transceiver 芯片, 包括了 4 个发射通道, 4 个接收通道, 2 个反馈通道, 所有通道均为 RF sampling 架构。其中每个接收通道包括可编程 DSA, 3Gsp/s RF sampling ADC, 数字混频器 (DSA) 和数字下变频模块 (DDC Stage)。本文将基于 AFE79xx 的接收通道 ADC 对输出频谱进行理论分析, 随后结合 TI 提供的“[频谱规划, 抽取滤波工具](#)”对理论分析进行验证。

目录

1	引言	2
2	RF Sampling 接收机架构	2
2.1	基于 AFE79xx 的 RF Sampling 接收机架构	2
3	RF sampling ADC 频谱分析	4
3.1	RF sampling ADC 的输出频谱	4
3.2	数字混频器输出频谱分析	6
3.3	数字下变频级输出频谱分析	7
4	结论	10
5	参考文献	10

图

Figure 1.	RF sampling 接收机架构	2
Figure 2.	AFE79xx RX 链路接口速率和采样率组合	3
Figure 3.	AFE79xx RX 链路数字滤波器响应	3
Figure 4.	2949.12MHz 采样率时 TI 频谱规划工具输出结果	5
Figure 5.	2457.6MHz 采样率时 TI 频谱规划工具输出结果	5
Figure 6.	Fin=1750MHz ADC 输出频谱	6
Figure 7.	经过数字混频器后输出频谱	7

Figure 8. 经过数字混频器后输出频谱..... 8
Figure 9. 经过数字混频器后输出频谱计算表格..... 9
Figure 10. AFE79xx输出信号频谱..... 9

1 引言

RF sampling 接收机架构相比于传统的零中频架构，可以省去混频器（Mixer），本振合成器（LO Synthesizer），中频放大器和滤波器。在简化接收机架构的同时，也不会面临中频架构带来的本振泄露和镜像等问题。RF sampling 接收机中使用 RF sampling ADC 直接对信号进行采样。NCO 混频，滤波和抽取（DDC），这一过程都将在数字域中实现。由于 RF sampling 接收机链路相比于低中频/零中频变化较大，如何正确的分析出经过采样，混频，滤波，抽取之后的频谱对接收机链路设计至关重要。为了深入了解频谱在不同级时的变化，本文首先从理论分析出信号经过不同级后 ADC 输出频谱的变化，再结合 TI 官网上发布的“频谱规划，抽取滤波工具”对结果进行验证，并在这个过程中介绍“频谱规划，抽取滤波工具”的使用方法。这将有利于简化 RF sampling 接收机的链路设计过程。

2 RF Sampling 接收机架构

2.1 基于 AFE79xx 的 RF Sampling 接收机架构

下图 1 所示是基于 RF Sampling 架构的 AFE79xx 接收/反馈链路单元框图。框图左侧是 RF sampling 架构接收链路模拟部分。主要包含动态范围 25dB 的由电阻电容阵列构成的数字步进衰减器（DSA），最高采样率 3Gsps，最高带宽可以支持 1.2G 信号带宽的 RF sampling ADC。

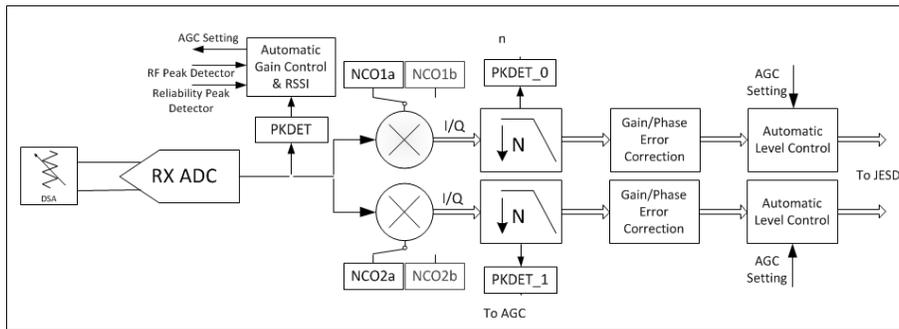


Figure 1. RF sampling 接收机架构

当射频模拟信号经过 ADC 后，会经过数字控制混频器（NCO）和数字下变频（DDC）模块，数据速率将从 ADC 的采样速率转换成用户需要的接口速率。其中每一个数字混频器含有两个 NCO，每一个 NCO 都可以实现独立设置频率。两个 NCO 之间可以实现快速切换，并且保持相位的连续性，这样的特性非常适用于 FDD 制式的天线校准中。NCO 的切换的控制方式非常灵活，可以通过 SPI 或者特定的 GPIO 管脚进行控制。经过混频器环节后，数据会进入数字下变频抽取模块。数字下变频倍数 N 决定了最终接口数据速率，ADC 采样速率与接口速率的关系如下公式所示。

$$F_{\text{ADC Sampling rate (MHz)}} = N * F_{\text{Interface rate (MHz)}}$$

AFE79xx 的数字下变频抽取模块 (DDC) 配置非常灵活, 对于不同的 ADC 采样速率有多种可以配置的接口速率, 如下图 2 所示。空白表格表示当前 ADC 采样速率不支持该接口速率, 灰色表格表示只有含 2 个 DDC block 的 AFE79xx 支持的速率组合, 非灰色表示含有 1 个 DDC block 的 AFE79xx 支持的速率组合。

		ADC SAMPLE RATE (MSPS)					
		1228.8	1474.56	1966.08	2211.84	2457.6	2949.12
Output Rate (MSPS)	61.44	20	24	32		40	48
	92.16		16		24		32
	122.88	10	12	16		20	24
	184.32		8		12		16
	245.76	5	6	8		10	12
	368.64		4		6		8
	491.52			4		5	6
	737.28						4

Figure 2. AFE79xx RX 链路接口速率和采样率组合

在进行抽取之前为了防止信号混叠, 需要先经过一级低通滤波器, 对混叠信号进行抑制。AFE79xx 的数字抽取滤波器能够提供高达 85dB 的带外镜像抑制能力, 81.4% 的带宽以及小于 0.2dB 的带内平坦度。如下图所示 $F_{\text{ADC Sampling Rate}}=2949.12\text{MHz}$, $\text{Decimation}=12$ 时的滤波器响应。经过数字下变频 (DDC) 模块后, 数字信号从射频信号变成基带信号, 速率下降为接口速率, 经过 JESD204B/C 接口传向 ASIC/FPGA。下面章节中将以 AFE79xx 为例分析经过 ADC 采样后的频谱, 以及数字下变频 (DDC) 模块是如何对信号进行偏移, 翻折的。

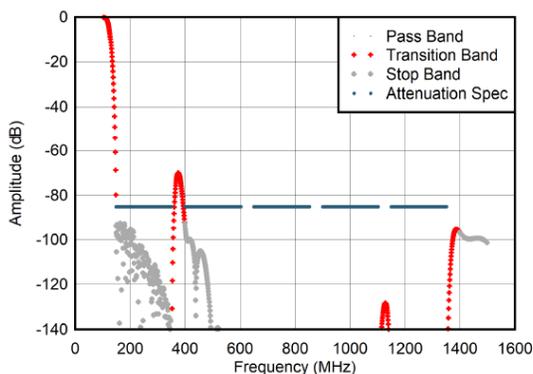


Figure 9-17. RX Filter Response for Decimation by 12 (Nyquist)

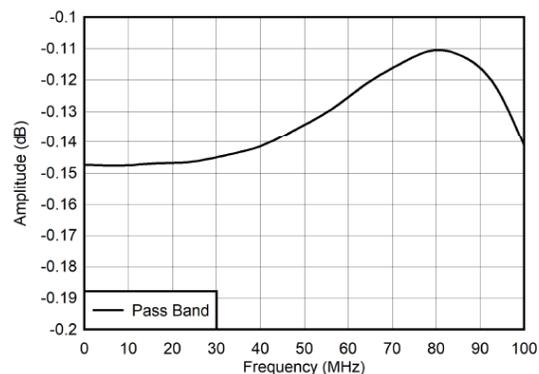


Figure 9-18. RX Filter Response for Decimation by 12 (Passband)

Figure 3. AFE79xx RX 链路数字滤波器响应

3 RF sampling ADC 频谱分析

3.1 RF sampling ADC 的输出频谱

RF sampling ADC 采用“欠采样”（Under sampling）的方式对射频信号进行采样，即使用“奈奎斯特-香农采样定理（Nyquist-Shannon Sampling theorem）”。相比于“奈奎斯特采样定理”要求采样频率 F_s 必须大于信号频率 F_s 两倍，“奈奎斯特-香农采样定理”要求采样频率 F_s 只需要大于两倍信号带宽 BW 即可恢复完整的原始信号。但是使用欠采样时，各个奈奎斯特区内的信号都会反折回第一奈奎斯特区，为了避免其他奈奎斯特区内信号自身的阻塞的非线性产物落入有用信号带内，需要在 ADC 的输入口加入抗混叠滤波器，并且提前进行频谱规划避免混叠发生。通常选择 ADC 采样率时需要考虑以下几点：

- 根据 ADC 接口速率列出可选择的 ADC 采样率。
- 判断信号是否处于所选择的 ADC 采样率的奈奎斯特区边界。对于反馈（FB）通道还要考虑 DPD（Digital Pre-Distortion，数字预失真）带宽是否会处于 ADC 采样率的奈奎斯特区边界。

根据选择出的 ADC 采样率进行频谱规划，防止信号自身的非线性产物以及固定频点的杂散，如参考时钟频率的谐波，落入带内。但是当输入频率较高，频带较宽，可选的采样率有限，此时可能有高次谐波落入带内，可以通过使用低通或者带通滤波器的方式对信号的高次谐波进行抑制（AFE 引起的谐波无法抑制）。例如当 $F_{in}=4.8\text{GHz}\sim 5\text{GHz}$ ， $F_s=2949.12\text{MHz}$ 时， F_{in} 的 HD2 会落入信号带内，但是 HD2 所处的频段比较高，因此可以采用滤波器进行抑制。

- 考虑系统功耗，成本，选择出最优的 ADC 采样率。

TI 也提供了强大的频谱规划工具，按照以下步骤可以得到信号以及自身高次谐波在 ADC 输出端的信号频谱。例如，当对 B3 band（1.71G~1.785G）的接收机进行设计时，将频段的中心频点以及信号带宽输入到表格中相应位置。随后根据所选择的 ADC sampling rate 和 interleaving factor 填入相应的表格内，便可以知道是否有信号的高次谐波反折回第一奈奎斯特区落入信号带内。如下图所示，B3 band 的中心频率为 1747MHz，带宽为 75MHz，当使用采样率 2949.12MHz 时，信号的高次谐波混叠到第一奈奎斯特区的位置如下图所示，横坐标表示的是第一奈奎斯特区的频率，纵坐标表示的是杂散的类型，蓝色表示信号的带宽，其他颜色表示各次谐波和杂散，其中当使用 interleaving ADC 时，interleaving spur 将会出现在纵坐标 2 以下的位置上。一般在所有杂散中，HD2/3 由于阶数较低，幅度相对其它高阶杂散更高，对 RF sampling ADC 的 SFDR 影响最为致命，所以一定要避免 HD2/3 落入信号带内。但是，如果器件有针对 HD2/3 杂散进行优化，只要幅度能够满足系统指标的要求，也可以允许落入带内。从图中能够看到，HD2/3 均没有落入带内，但是 HD4 落入带内，这时最好选择其他采样频率。如果仍要选择 2949.12MHz，需要进一步分析 HD4 对 ADC 的性能的影响，尤其是 SFDR。也可以选择其他的采样频率，如 2457.6MHz，此时信号自身的非线性产物均没有落入带内。

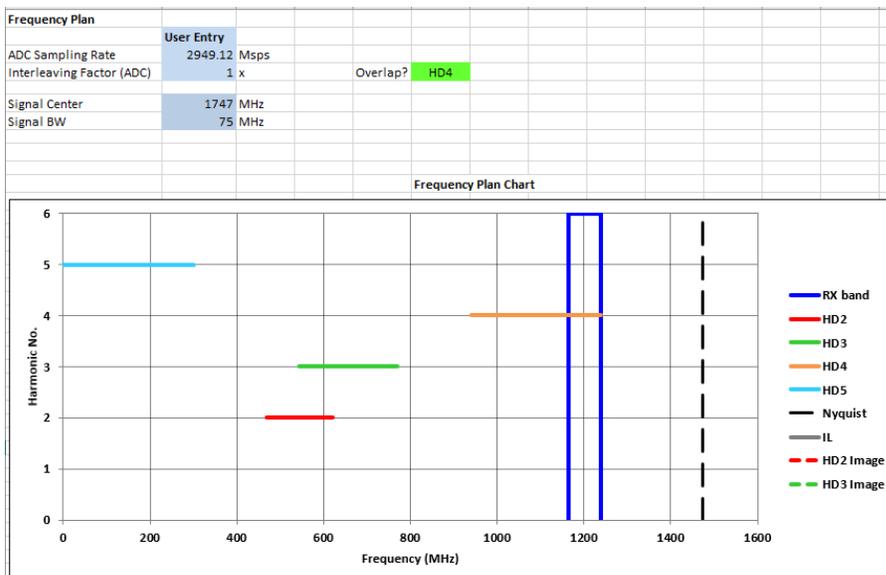


Figure 4. 2949.12MHz 采样率时 TI 频谱规划工具输出结果

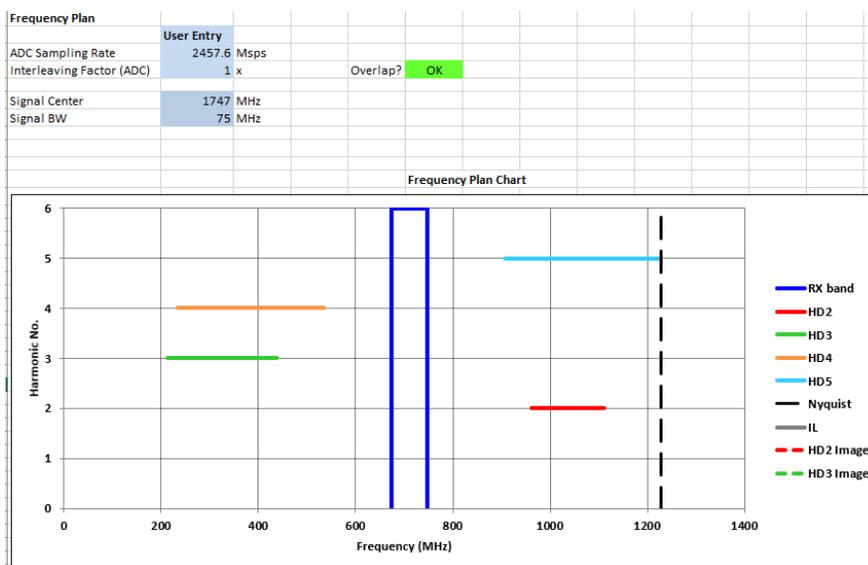


Figure 5. 2457.6MHz 采样率时 TI 频谱规划工具输出结果

根据频谱规划的结果选定采样率后，就能够分析出经过 ADC 采样后的频谱。如果信号的输入频率高于第一奈奎斯特区的频率，那么经过采样后的信号反折回第一奈奎斯特区，如图 6 中 Alias 所示。当 $F_s=2949.12\text{MHz}$, $F_{in}=1750\text{MHz}$, $F_{NCO}=1747\text{MHz}$ 时，由于输入信号位于第二奈奎斯特区，经过 ADC 采样后，反折回第一奈奎斯特区内的信号为 $2949.12\text{MHz}-1750\text{MHz}=1199.12\text{MHz}$ ，如图 6 中 Alias 所示。图中 image 信号位置为输入信号。当输入信号位置出现在第三奈奎斯特区时，会在第一奈奎斯特区出现混叠 Alias 信号，在第二奈奎斯特区出现镜像 image 信号。

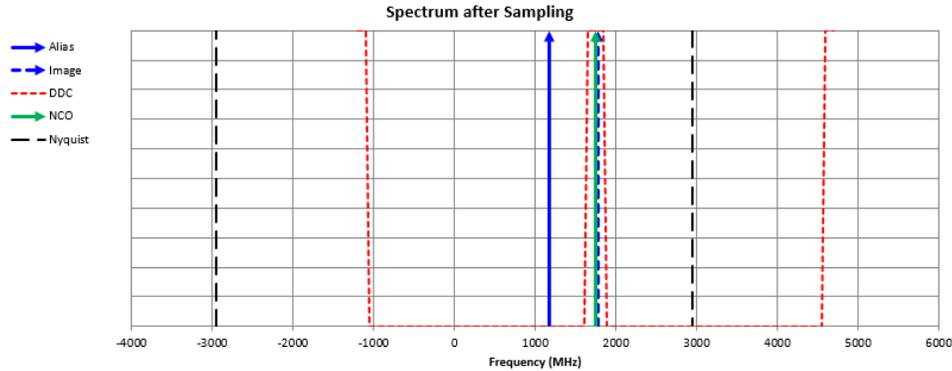


Figure 6. Fin=1750MHz ADC 输出频谱

3.2 数字混频器输出频谱分析

ADC 的输出信号在进入数字下变频 (DDC) 之前, 还要先通过数字混频器将频谱搬到基带附近, 在混频的过程中也会将 ADC 输出的实数信号转换成基带 IQ 信号。下面分析以下经过 NCO 之后的频谱。经过 ADC 采样后的信号分别处于图 6 中 Alias 和 Image 的位置。经过数字混频后, Alias 和 Image 信号会向左搬移 1747MHz。同样, TI 也提供了“抽取滤波频谱分析工具”能够准确的分析出经过数字混频器和数字下变频之后的输出信号频谱。如图 7 所示, 在工具种填入 ADC 采样率, Interleaving factor, NCO 频率, 抽取倍数等相应数据后, 就能够在右侧图中得到经过 NCO 搬移后, Alias, Image 信号以及自身非线性产物在频谱中的位置。其中 NCO 的频率范围是 0~Fs 之内。此时分析的是经过 NCO 搬移之后的输出频谱, 可以在 Decimation 一栏填入 1。能够看到经过 NCO 偏移之后, Alias 信号偏移到-548MHz, Image 信号偏移到 3MHz。由于 ADC 的非线性, 经过采样后, ADC 的各次谐波杂散会混叠到各个奈奎斯特区中。谐波杂散的位置为:

$$F_{HDn_Spur} = \pm nF_{in} \pm kF_s$$

其中 n 表示 n 次谐波, k 为整数 (k=0,1,2,3,...)。当谐波出现在偶次奈奎斯特域时 n 取正值, k 取负值。当出现在奇次奈奎斯特域时 n 取负值, k 取正值。以 Fs=2949.12MHz, Fin=1750MHz, FNCO=1747MHz 为例, 各次谐波的位置经过 ADC 采样, NCO 偏移之后, 位置如下表所示。处于第二奈奎斯特区的杂散经过 NCO 搬移之后出现在第一奈奎斯特区。处于第一奈奎斯特区的杂散经过 NCO 搬移后出现在负频域, 如果经过 NCO 搬移后的信号出现在“-2”奈奎斯特区, 则会反折回“1”奈奎斯特区。工具中将这此频点图形化后得到如图 7 所示的频谱。

信号类型	采样后的位置		NCO 偏移后的位置	
	Alias (MHz)	Image(MHz)	Alias (MHz)	Image(MHz)
Fin	1199.12	Fin	-547.88	Fin=3
HD2	550.88	2398.24	-1196.1	651.24
HD3	648.24	2300.88	-1098.76	553.88
HD4	1101.76	1847.36	-645.24	100.36
HD5	97.36	2851.76	-1649.64 (折回 1299.48)	1104.76

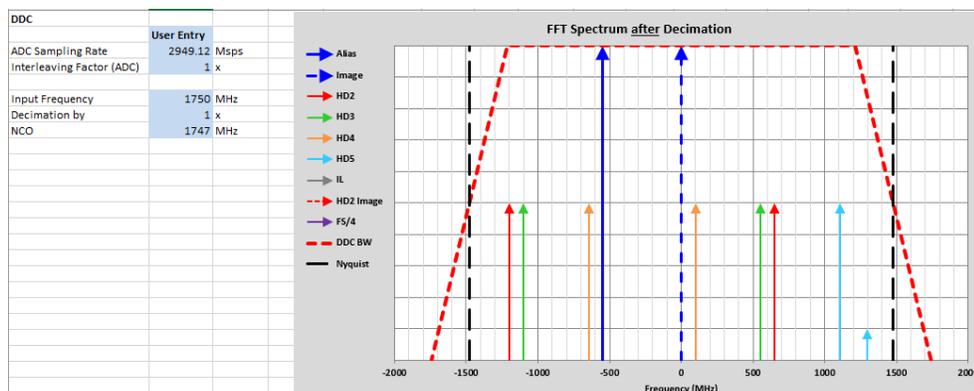


Figure 7. 经过数字混频器后输出频谱

3.3 数字下变频级输出频谱分析

为了降低 ADC 输出数据的速率，接下来信号将经过多级滤波抽取模块。图 8 显示了信号经过不同抽取模块之后的输出频谱。其中不同颜色表示信号自身谐波以及镜像频率所处的位置，灰色虚线表示将要进行的下一级抽取模块数字滤波器响应和奈奎斯特区边界。黑色点虚线表示信号反折的过程。其中位于数字滤波器带宽外的信号会被衰减。

- 在经过 NCO 搬移后，信号频谱从是实数域转换到复频域上。第一级抽取模块之前，频谱如第一幅图所示。此时所有信号以及谐波都在带内，并且未经滤波。当经过第一级抽取模块时，抽取率为 2，数字滤波器带宽和新的奈奎斯特采样边界如图中灰色虚线所示，新采样率 $F_{s_DDC2X}=F_s/2=1474.56\text{MHz}$ ，奈奎斯特边界是 $\pm 737.28\text{MHz}$ 。可以看到 HD2/3 的混叠信号位于新采样率下的“-2”奈奎斯特区，此时抽取后，信号会反折回第一奈奎斯特区中的 $F_{s_DDC2X}+F_{HD2/3}$ 。同理处于“+2”奈奎斯特区的 HD5 信号，也会折回到“-1”奈奎斯特区中的 $F_{HD4}-F_{s_2X}$ 处。HD2/3/4 的混叠信号，HD5 的混叠和镜像信号会被衰减。AFE79xx 每一级数字滤波器的带宽是 81.4%，带内平坦度为 0.2dB，经过第一级抽取模块时，数字滤波器的带宽为 $1474.56\text{MHz} \times 81.4\% = 1200\text{MHz}$ ，所以处于 $\pm 600\text{MHz}$ 带外的 HDn 信号将会受到不同程度的衰减，并平移翻转。
- 经过第二级 2X 抽取模块时，新采样率 $F_{s_DDC4X}=F_{s_DDC2X}/2=737.28\text{MHz}$ ，奈奎斯特边界是 $\pm 368.64\text{MHz}$ 。HD2/3 的镜像信号，HD5 的混叠信号又分别处于新的采样率 $F_{s_4X}=F_{s_2X}/2=737.28\text{MHz}$ 下的“+2”和“-2”奈奎斯特区。此时经过抽取模块会分别将 HDn 反折回“-1”和“+1”奈奎斯特区。并且幅值会被抑制。
- 经过最后一级 3X 抽取模块时，采样率下降为 $F_{s_12X}=F_{s_4X}/3=245.76\text{MHz}$ 。奈奎斯特边界是 $\pm 122.88\text{MHz}$ 。HD3 的混叠信号位于新采样率下的“-3”奈奎斯特区，抽取后混叠回“-1”奈奎斯特区。HD5 的混叠信号和 HD3 的镜像信号位于新采样率下的“-2”奈奎斯特区，抽取后混叠回“+1”奈奎斯特区。输入信号的混叠信号处于“+2”奈奎斯特区，抽取后混叠回“-1”奈奎斯特区。HD2 的混叠，HD5 的镜像位于新采样率下的“+3”奈奎斯特区，抽取后反折会“+1”奈奎斯特区。

以上的抽取可以通过 TI 提供的“抽取滤波频谱分析工具”非常方便的计算出来。输入采样速率，输入频率，抽取倍数，NCO 频率后就能够看到不同谐波经过抽取滤波器后的位置，如下图 8 所示。表示的就是经过多级抽取后，处于每一级数字滤波器带外的杂散会经过抑制，并不断的翻折。图 8 中杂散的具体位置会在图 9 的表格中显示出来。

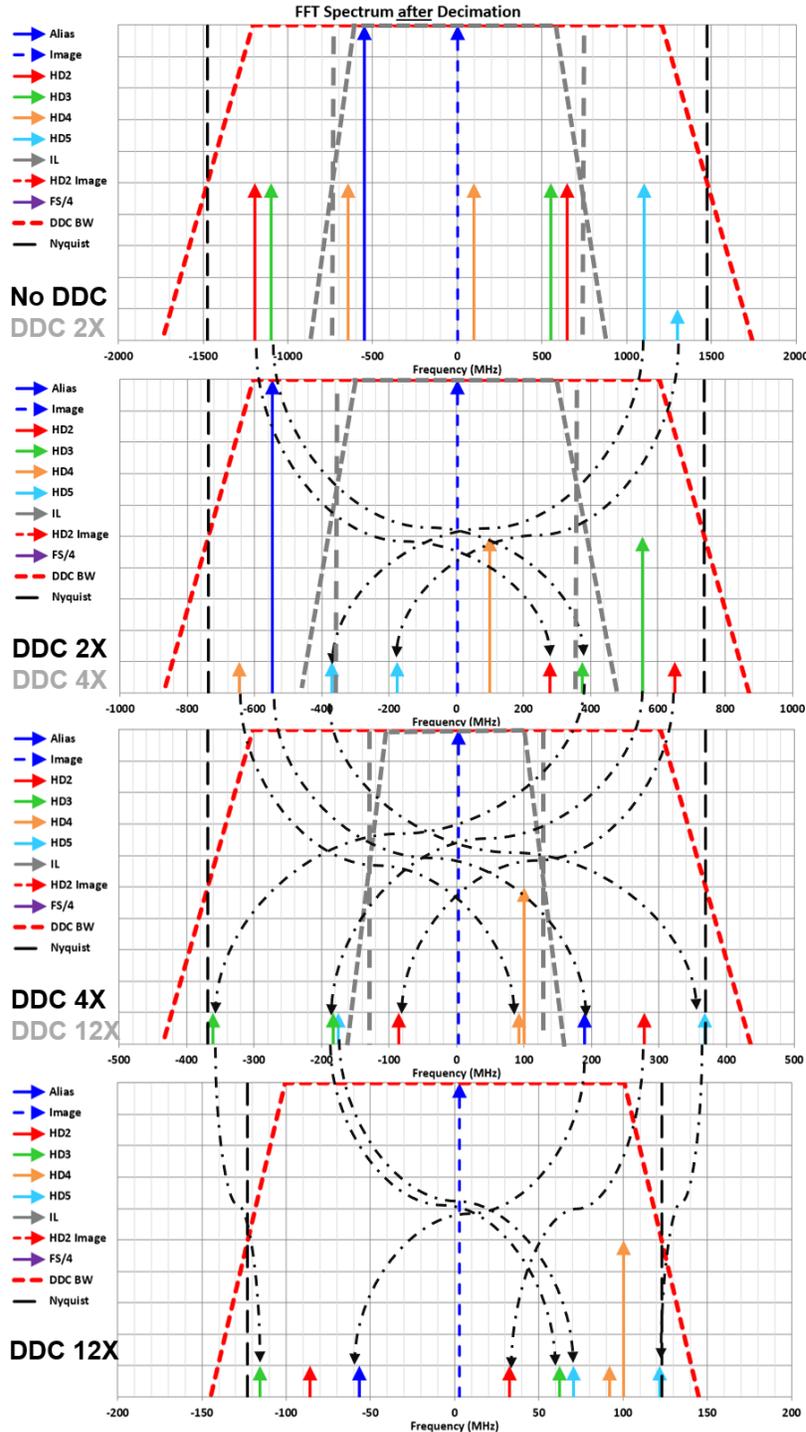


Figure 8. 经过数字混频器后输出频谱

DDC		Spectrum after:		Sampling		shift by NCO		Decimation	
	User Entry			Alias	Image	Alias	Image	Alias	Image
ADC Sampling Rate	2949.12 Msps								
Interleaving Factor (ADC)	1 x		Input Frequency	1199.12	1750	-547.88		189.4	3
Input Frequency	1750 MHz	IL1 (FS/2 - FIN)		0	0	-1747	-1747	-369	-369
Decimation by	4 x	IL2 (FS/4 - FIN)		0	0	-1747	-1747	-369	-369
NCO	1747 MHz	IL3 (FS/4 + FIN)		0	0	-1747	-1747	-369	-369
		HD2		550.88	2398	-1196.1	651.24	278.4	-86
		HD3		648.24	2301	-1098.8	553.88	-361	-183
		HD2 Image		0	0	-1747	-1747	-369	-369
		HD2 Image		0	0	-1747	-1747	-369	-369
		HD2 Image		0	0	-1747	-1747	-369	-369
		FS/4		0	0	-1747	-1747	-369	-369
		HD4		1101.76	1847	-645.24	100.4	92.04	100.4
		HD5		97.36	2852	-1649.6	1104.8	-175	367.5
		HD3 Image		0	0	-1747	-1747	-369	-369
		HD3 Image		0	0	-1747	-1747	-369	-369
		HD3 Image		0	0	-1747	-1747	-369	-369
		FIN + NCO		547.88	2401	-1199.1	654.24	275.4	-83

Figure 9. 经过数字混频器后输出频谱计算表格

现在来看看基于 AFE79xx 评估板的实际测量结果。使用 AFE79xx+TSW14J58 评估板进行评估。其中 TSW14J58 评估板是数字分析板，对 AFE79xx 接收通道送出的数据进行 FFT 分析，最终的分析结果通过 High speed data converter (HSDC) 软件展现。配置 AFE79xx 为 $F_S=2949.12\text{MHz}$, no interleave mode, $F_{NCO}=1747\text{MHz}$, RX interface rate= 245.76MHz, DDC=12X。图 11 所示为 AFE79xx 接收通道频谱，从图中能够看出 HD4 镜像的位置与分析一致。由于 AFE79xx 的接收通道性能较好，其他高次谐波经过多次抽取滤波之后已经被抑制到底噪以下。

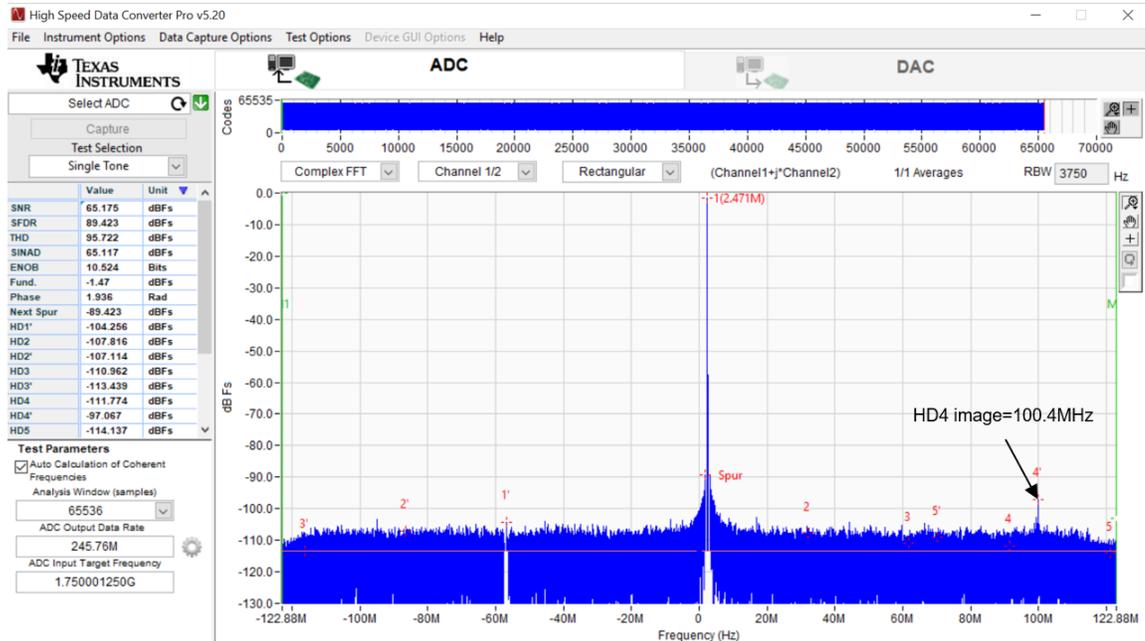


Figure 10. AFE79xx 输出信号频谱

抽取滤波工具除了可以对信号本身的非线性产物进行分析外，还可以分析交调产生的杂散经过数字混频和数字下变频后在频谱上的位置。例如，对于比较常见的输入信号 F_{in} 与输入参考时钟 F_{REFCLK} 的交调产物 $F_{in \pm F_{REFCLK}}$ 就可以使用这个工具进行分析。

4 结论

本文对 RF Sampling ADC 的输出频谱进行了详细的分析，解释了数字混频器，数字下变频是如何对 ADC 输出频谱进行搬移和混叠。并结合 TI 提供的“频谱规划，抽取滤波分析工具”更加形象的展示了输出信号平移反折的过程。并结合 AFE79xx 评估板对分析结果进行验证。希望通过以上的分析能够简化未来频谱规划的难度。

5 参考文献

1. 数据手册 “AFE79xx Quad-Channel RF Transceiver With Feedback Path”
2. 模拟设计期刊 “RF-sampling tool kit for system designers”

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司