

# TAS2505 应用参考指南

## *User's Guide*

---



Literature Number: ZHCUAN9C  
FEBRUARY 2013 – REVISED NOVEMBER 2023





<b>1 TAS2505 器件概述</b> .....	7
<b>2 说明</b> .....	9
2.1 典型电路配置.....	10
2.2 具有内部 LDO 的电路配置.....	11
<b>3 TAS2505 应用</b> .....	13
3.1 端子说明.....	13
3.1.1 数字引脚.....	13
3.1.2 模拟引脚.....	13
3.1.3 多功能引脚.....	13
3.1.4 多功能引脚的寄存器设置.....	15
3.2 音频模拟 I/O.....	16
3.3 模拟信号.....	16
3.3.1 模拟输入 AINL 和 AINR.....	16
3.4 音频 DAC 和音频模拟输出.....	16
3.4.1 DAC.....	17
3.4.2 DAC 增益设置.....	22
3.4.3 中断.....	22
3.4.4 对 DAC 数字滤波器系数进行编程.....	22
3.4.5 在播放期间更新 DAC 数字滤波器系数.....	23
3.4.6 数字混合和路由.....	24
3.4.7 模拟音频路由.....	24
3.4.8 模拟输出.....	25
3.4.9 音频输出级电源配置.....	27
3.4.10 5V LDO.....	28
3.4.11 POR.....	29
3.4.12 DAC 设置.....	30
3.5 PowerTune.....	31
3.5.1 PowerTune 模式.....	31
3.5.2 DAC 功耗.....	32
3.5.3 扬声器输出功率.....	34
3.5.4 耳机输出功率.....	35
3.6 时钟生成和 PLL.....	36
3.6.1 PLL.....	38
3.7 数字音频和控制接口.....	40
3.7.1 数字音频接口.....	40
3.7.2 控制接口.....	45
3.8 电源.....	48
3.8.1 系统级注意事项.....	48
3.9 器件特定功能.....	49
3.9.1 中断.....	49
<b>4 器件初始化</b> .....	51
4.1 上电序列.....	51
4.1.1 上电序列 1 - 单独的 digital 和模拟电源.....	51
4.1.2 上电序列 2 - DVDD 的共享 1.8V 模拟电源.....	52
4.2 器件初始化.....	53
4.2.1 通过 RST 引脚和 POR 进行复位.....	53

4.2.2 器件启动锁定时间.....	53
4.2.3 PLL 启动.....	53
4.2.4 功率级复位.....	53
4.2.5 软件断电.....	53
4.2.6 器件共模电压.....	54
<b>5 示例设置.....</b>	<b>55</b>
5.1 通过 DAC 和耳机/扬声器输出播放数字数据的示例寄存器设置.....	55
5.2 通过 DAC 和耳机输出播放数字数据的示例寄存器设置.....	56
5.3 通过耳机/扬声器输出播放 AINL 和 AINR 的示例寄存器设置.....	57
5.4 通过耳机输出播放 AINL 和 AINR 的示例寄存器设置.....	57
5.5 通过 DAC 和耳机/扬声器输出以及 3 个可编程双二阶滤波器播放数字数据的示例寄存器设置.....	58
5.6 通过 DAC 和耳机/扬声器输出以及 6 个可编程双二阶滤波器播放数字数据的示例寄存器设置.....	59
<b>6 寄存器映射.....</b>	<b>63</b>
6.1 TAS2505 寄存器映射.....	63
6.1.1 控制寄存器, 页 0 (默认页): 时钟乘法器、分频器、串行接口、标志、中断和 GPIO.....	64
6.1.2 控制寄存器, 页 1: DAC 路由、电源控制和 MISC 逻辑相关可编程性.....	76
6.1.3 页 2-43: 保留寄存器.....	90
6.1.4 页 44: DAC 可编程系数 RAM.....	90
6.1.5 页 45-52: DAC 可编程系数 RAM.....	91
6.1.6 页 53-61: 保留寄存器.....	91
6.1.7 页 62-70: DAC 可编程系数 RAM.....	91
6.1.8 页 71-255: 保留寄存器.....	92
6.1.9 DAC 系数 A+B.....	93
6.1.10 DAC 默认值.....	95
<b>7 修订历史记录.....</b>	<b>96</b>

## 商标

所有商标均为其各自所有者的财产。

This page intentionally left blank.



- **第 1 章：器件概述**
- **章节 3：TAS2505 应用**
- **章节 4：器件初始化**
- **章节 5：示例设置**
- **章节 6：寄存器映射和说明**

#### 特性

- 数字输入单声道扬声器放大器
- 支持 8kHz 至 96kHz 的采样率
- 单声道 D 类 BTL 扬声器驱动器 ( 为 4Ω 负载提供 2.0W 功率，或为 8Ω 负载提供 1.7W 功率 )
- 单声道耳机、线路输出驱动器
- 具有输出混合和电平控制功能的两个单端输入
- 嵌入式上电复位
- 集成型低压降稳压器 (LDO)
- 用于低音增强、高音、EQ 的可编程数字音频处理块，最多有六个用于播放的双二阶滤波器
- 用于可编程数字音频处理块的集成锁相环 (PLL)
- I<sup>2</sup>S，左平衡，右平衡，DSP 和 TDM 音频接口
- 支持自动递增的 I<sup>2</sup>C 和 SPI 控制
- 完全断电控制
- 电源：
  - 模拟：1.5 V 至 1.95 V
  - 数字内核：1.65V 至 1.95V
  - 数字 I/O：1.1V 至 3.6V
  - D 类：2.7V 至 5.5V (SPKVDD ≥ AVDD)
- 24 引脚 4mm × 4mm QFN 封装

#### 应用

- 便携式音频器件
- 白色家电
- 便携式导航设备

This page intentionally left blank.



TAS2505 是一款低功耗数字输入扬声器放大器，支持 24 位数字 I2S 数据单声道播放。

除了驱动高达  $4\ \Omega$  的扬声器放大器外，该器件还有一个单声道耳机驱动器和一个可编程的数字信号处理块。可对数字音频数据格式进行编程以实现与主控，受控，DSP 和 TDM 模式中常见的音频标准协议（I<sup>2</sup>S，左/右平衡）一同工作。可编程数字信号处理块可以支持低音增强、高音或 EQ 功能。一个片载 PLL 提供数字信号处理块所需的高速时钟。音量可以由寄存器控制。音频功能通过 I2C 串行总线或 SPI 总线来控制。该器件包括一个由扬声器电源供电的板载 LDO，用来满足所有内部器件的模拟和数字电源需求。所包含的上电复位电路 POR 可靠地将器件复位至其默认状态，因此在正常使用时不需要外部复位；不过，该器件也具有可满足更复杂系统初始化需求的复位引脚。该器件还包括两个模拟输入，用于在扬声器和头戴式耳机模拟路径中的混音和多路复用。

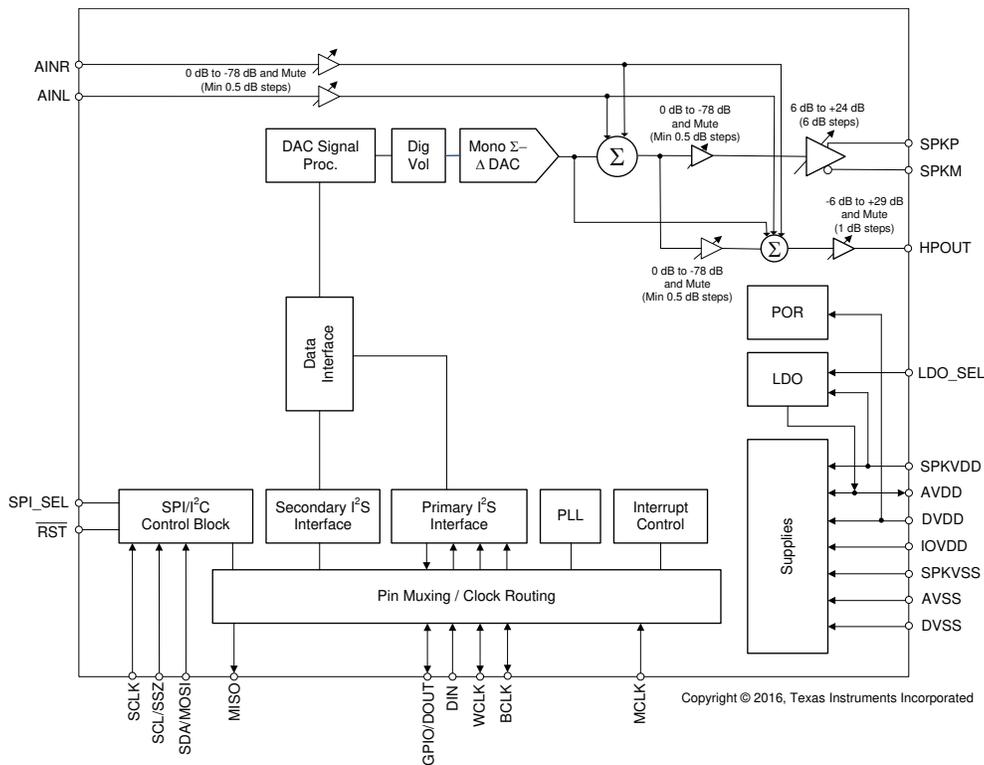


图 2-1. 简化版方框图



## 2.2 具有内部 LDO 的电路配置

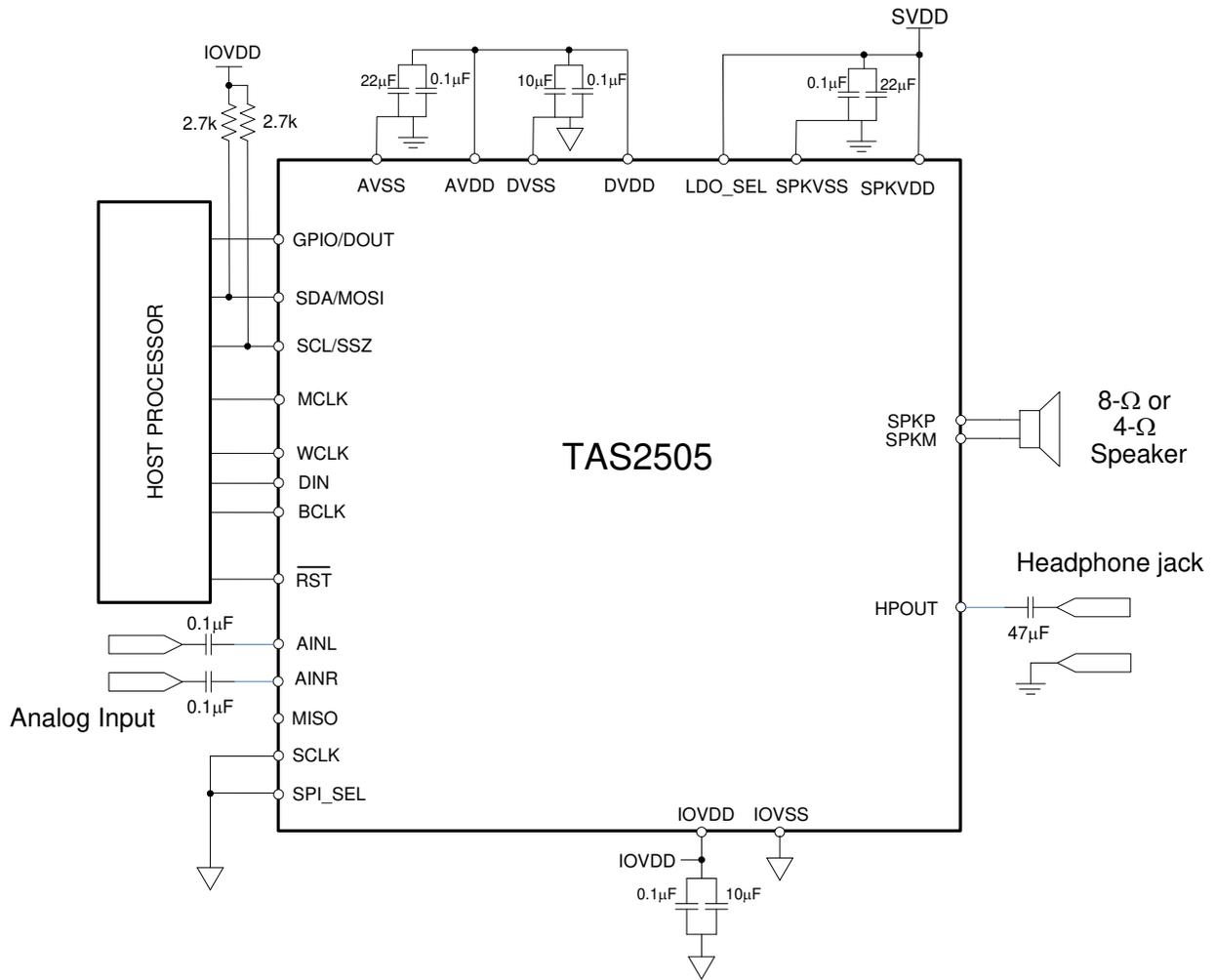


图 2-3. LDO 应用原理图

This page intentionally left blank.



### 3.1 端子说明

#### 3.1.1 数字引脚

只有少数引脚专门用于单一功能；在可能的情况下，数字引脚都具有默认功能，也可以重新编程以提供各种应用所需的替代功能。

固定功能引脚为  $\overline{\text{RST}}$  LDO\_SEL 和 SPI\_SEL 引脚，它们是硬件控制引脚。根据 SPI\_SEL 的状态，两个控制总线引脚 SCL/SSZ 和 SDA/MOSI 配置用于 I<sup>2</sup>C 或 SPI 协议。

其他数字 IO 引脚可通过寄存器控制，配置用于各种功能。节 3.1.3 中给出了可用功能的概述。

#### 3.1.2 模拟引脚

模拟功能也可以在很大程度上进行配置。为实现非常低的功耗，模拟块默认处于断电状态。根据应用需求，可以精细调节为这些块上电。

#### 3.1.3 多功能引脚

表 3-1 显示了针对特定功能的可能引脚分配。例如，PLL 输入可编程到 4 个引脚中的任何一个 (MCLK、BCLK、DIN、GPIO)。

表 3-1. 多功能引脚分配

		1	2	3	4	5	6	7
	引脚功能	MCLK	BCLK	WCLK	DIN	GPIO /DOUT	SCLK	MISO
A	PLL 输入	S <sup>(2)</sup>	S <sup>(3)</sup>		E	S <sup>(4)</sup>		
B	编解码器时钟输入	S <sup>(2)</sup> 、D <sup>(5)</sup>	S <sup>(3)</sup>			S <sup>(4)</sup>		
C	I <sup>2</sup> S BCLK 输入		S <sup>(3)</sup> 、D					
D	I <sup>2</sup> S BCLK 输出		E <sup>(1)</sup>					
E	I <sup>2</sup> S WCLK 输入			E、D				
F	I <sup>2</sup> S WCLK 输出			E				
G	I <sup>2</sup> S DIN				E、D			
I	通用输出 I					E		
I	通用输出 II							E
J	通用输入 I				E			
J	通用输入 II					E		
J	通用输入 III						E	
K	INT1 输出					E		E
L	INT2 输出					E		E
M	次级 I <sup>2</sup> S BCLK 输入					E	E	
N	次级 I <sup>2</sup> S WCLK 输入					E	E	
O	次级 I <sup>2</sup> S DIN					E	E	
P	次级 I <sup>2</sup> S BCLK 输出					E		E

表 3-1. 多功能引脚分配 (续)

		1	2	3	4	5	6	7
	引脚功能	MCLK	BCLK	WCLK	DIN	GPIO /DOUT	SCLK	MISO
Q	次级 I <sup>2</sup> S WCLK 输出					E		E
R	次级 I <sup>2</sup> S DOUT							E
S	辅助时钟输出					E		E

- (1) E：此引脚专门用于该功能，同一引脚不能实现其他功能。（如果为通用输出分配了 GPIO/DOUT，则不能将其同时用作 INT1 输出。）
- (2) S<sup>(1)</sup>：MCLK 引脚可以同时驱动 PLL 和编解码器时钟输入。
- (3) S<sup>(2)</sup>：BCLK 引脚可以同时驱动 PLL、编解码器时钟和音频接口位时钟输入。
- (4) S<sup>(3)</sup>：GPIO/DOUT 引脚可以同时驱动 PLL 和编解码器时钟输入。
- (5) D：缺省功能

### 3.1.4 多功能引脚的寄存器设置

要配置表 3-1 中的设置，请查看表 3-2 中的字母数字组合以确定需要修改的适当寄存器。在表 3-2 中，字母/数字组合表示表 3-1 中粗体样式的行和列编号。

请注意，要获得符合应用要求的完整接口定义，可能需要更多设置（请查看页 0 寄存器 25-33）。

**表 3-2. 多功能引脚寄存器配置**

	说明	所需的寄存器设置		说明	所需的寄存器设置
A1	MCLK 上的 PLL 输入	页 0，寄存器 4，位 D3-D2 = 00	K7	MISO 上的 INT1 输出	页 0，寄存器 55，位 D4-D1 = 0100
A2	BCLK 上的 PLL 输入	页 0，寄存器 4，位 D3-D2 = 01	L5	GPIO/DOUT 上的 INT2 输出	页 0，寄存器 52，位 D5-D2 = 0110
A4	DIN/MFP1 上的 PLL 输入	页 0，寄存器 54，位 D2-D1 = 01 页 0，寄存器 4，位 D3-D2 = 11	L7	MISO 上的 INT2 输出	页 0，寄存器 55，位 D4-D1 = 0101
A5	GPIO/DOUT 上的 PLL 输入	页 0，寄存器 52，位 D5-D2 = 0001 页 0，寄存器 4，位 D3-D2 = 10	M5	GPIO/DOUT 上的次级 I <sup>2</sup> S BCLK 输入	页 0，寄存器 52，位 D5-D2 = 0001 页 0，寄存器 31，位 D6-D5 = 00
B1	MCLK 上的编解码器时钟输入	页 0，寄存器 4，位 D1-D0 = 00	M6	SCLK 上的次级 I <sup>2</sup> S BCLK 输入	页 0，寄存器 56，位 D2-D1 = 01 页 0，寄存器 31，位 D6-D5 = 01
B2	BCLK 上的编解码器时钟输入	页 0，寄存器 4，位 D1-D0 = 01	N5	GPIO/DOUT 上的次级 I <sup>2</sup> S WCLK 输入	页 0，寄存器 52，位 D5-D2 = 0001 页 0，寄存器 31，位 D4-D3 = 00
B5	GPIO/DOUT 上的编解码器时钟输入	页 0，寄存器 52，位 D5-D2 = 0001 页 0，寄存器 4，位 D1-D0 = 10	N6	SCLK 上的次级 I <sup>2</sup> S WCLK 输入	页 0，寄存器 56，位 D2-D1 = 01 页 0，寄存器 31，位 D4-D3 = 01
C2	BCLK 上的 I <sup>2</sup> S BCLK 输入	页 0，寄存器 27，位 D3 = 0	O5	GPIO/DOUT 上的次级 I <sup>2</sup> S DIN	页 0，寄存器 52，位 D5-D2 = 0001 页 0，寄存器 31，位 D0 = 0
D2	BCLK 上的 I <sup>2</sup> S BCLK 输出	页 0，寄存器 27，位 D3 = 1	O6	SCLK 上的次级 I <sup>2</sup> S DIN	页 0，寄存器 56，位 D2-D1 = 01 页 0，寄存器 31，位 D0 = 1
E3	WCLK 上的 I <sup>2</sup> S WCLK 输入	页 0，寄存器 27，位 D2 = 0	P5	GPIO/DOUT 上的次级 I <sup>2</sup> S BCLK 输出	页 0，寄存器 52，位 D5-D2 = 1000
F3	WCLK 上的 I <sup>2</sup> S WCLK 输出	页 0，寄存器 27，位 D2 = 1	P7	MISO 上的次级 I <sup>2</sup> S BCLK 输出	页 0，寄存器 55，位 D4-D1 = 1001
G4	DIN 上的 I <sup>2</sup> S DIN	页 0，寄存器 54，位 D2-D1 = 01	Q5	GPIO/DOUT 上的次级 I <sup>2</sup> S WCLK 输出	页 0，寄存器 52，位 D5-D2 = 1001
H5	不适用		Q7 :	MISO 上的次级 I <sup>2</sup> S WCLK 输出	页 0，寄存器 55，位 D4-D1=1010

表 3-2. 多功能引脚寄存器配置 (续)

	说明	所需的寄存器设置		说明	所需的寄存器设置
I5	GPIO/DOUT 上的通用输出 I	页 0, 寄存器 53, 位 D3-D1 = 010	R7	MISO 上的次级 I <sup>2</sup> S DOUT	页 0, 寄存器 55, 位 D4-D1 = 1000
I7	MISO 上的通用输出 II	页 0, 寄存器 55, 位 D4-D1 = 0010	S5	GPIO/DOUT 上的辅助时钟输出	页 0, 寄存器 52, 位 D5-D2 = 0100
J4	DIN 上的通用输入 I	页 0, 寄存器 54, 位 D2-D1 = 10	S7	MISO 上的辅助时钟输出	页 0, 寄存器 55, 位 D4-D1 = 0011
J5	GPIO/DOUT 上的通用输入 II	页 0, 寄存器 52, 位 D5-D2 = 0010			
J6	SCLK 上的通用输入 III	页 0, 寄存器 56, 位 D2-D1 = 10			
K5	GPIO/DOUT 上的 INT1 输出	页 0, 寄存器 52, 位 D5-D2 = 0101			

### 3.2 音频模拟 I/O

TAS2505 采用单声道音频 DAC。它支持通过各种模拟接口来连接不同的耳机, 如 16 Ω 至 200 Ω 阻抗和模拟线路输出。TAS2505 可以驱动阻抗高达 4 Ω 的扬声器。

### 3.3 模拟信号

TAS2505 模拟信号包括:

- 模拟输入 AINR 和 AINL, 可用于将模拟信号直通或混合到输出级
- 模拟输出 D 类扬声器驱动器和耳机/线路输出驱动器, 为 DAC、AINR、AINL 或三者的组合提供输出能力

#### 3.3.1 模拟输入 AINL 和 AINR

AINL (引脚 3 或 C2) 和 AINR (引脚 4 或 B2) 与 DAC 输出一样, 是混频器 P 和混频器 M 的输入。此外, AINL 和 AINR 也可以配置为 HP 驱动器的输入。页 1/寄存器 12 提供了控制信号, 用于确定通过混频器 P、混频器 M 和 HP 驱动器进行路由的信号。混频器 P 的输入可通过页 1/寄存器 24 进行衰减, 混频器 M 的输入可通过页 1/寄存器 25 进行衰减, 而 HP 驱动器的输入可通过页 1/寄存器 22 进行衰减。此外, AINL 和 AINR 可以通过页 1/寄存器 12 设置, 使用混频器 P 和混频器 M 配置为单声道差分输入。所有选项都可以在功能方框图图 3-6 中查看。

### 3.4 音频 DAC 和音频模拟输出

单声道音频 DAC 由一个数字音频处理模块、一个数字内插滤波器、一个数字  $\Delta$ - $\Sigma$  调制器和一个模拟重建滤波器组成。高过采样率 (通常 DOSR 介于 32 和 128 之间) 通过确保  $\Delta$ - $\Sigma$  调制器内产生的量化噪声在音频频带之外, 可提供良好的动态范围。音频模拟输出包括单声道耳机和线路输出以及单声道 D 类扬声器输出。因为 TAS2505 包含一个单声道 DAC, 所以它会从左声道、右声道或左右混合声道 (如  $[(L + R) \div 2]$ ) 输入单声道数据, 具体由页 0 寄存器 63 位 D5 - D4 选择。请参阅图 2-1 了解信号流。

### 3.4.1 DAC

TAS2505 单声道音频 DAC 支持 8kHz 至 192kHz 的数据速率。单声道 DAC 的音频通道由带有固定处理块的信号处理引擎、数字内插滤波器、多位数字  $\Delta$ - $\Sigma$  调制器和模拟重建滤波器组成。DAC 旨在通过增加过采样和图像滤波，在低采样率下提供增强的性能，从而使  $\Delta$ - $\Sigma$  调制器内产生和在信号图像中观察到的量化噪声被强烈抑制在音频频带内，以便达到 20kHz 以上。为了处理多输入速率并优化功耗和性能，TAS2505 允许系统设计人员配置页 0 寄存器 13 和页 0/寄存器 14，以便在宽范围（1 到 1024）内编程过采样率。系统设计人员可以为较低的输入数据速率选择较高的过采样率，为较高的输入数据速率选择较低的过采样率。

TAS2505 DAC 通道包括一个内置数字内插滤波器，用于为  $\Delta$ - $\Sigma$  调制器生成过采样数据。根据所需的频率响应、群延迟和采样率，可以从三种不同的类型中选择内插滤波器。

对于单声道，可向页 0 寄存器 63 位 D7 写入来控制 DAC 上电。单声道 DAC 削波标志作为页 0/寄存器 39 位 D7 上的一个只读位提供。

TAS2505 的 DAC 路径有许多用于信号调节和信号路由的选项：

- 范围为 -63.5dB 至 +24dB 的数字音量控制
- 静音功能

除了标准的 DAC 功能集外，TAS2505 还提供以下特殊功能：

- 数字自动静音
- 自适应滤波器模式

#### 3.4.1.1 DAC 处理块

TAS2505 通过处理块实现信号处理功能和内插滤波。利用这些固定处理块，用户能够选择他们可以使用多少信号处理和哪种类型的信号处理，以及应用哪一个内插滤波器。

通过选择这些处理块，系统设计人员能够在节能和信号处理灵活性之间实现平衡。表 3-3 概述了 DAC 通道所有可用的处理块及其属性。资源类列出了数字 (DVDD) 电源功耗的近似表示；但是，根据带外噪声频谱，驱动器的模拟功耗 (AVDD) 可能有所不同。

可用的信号处理块包括：

- 一阶 IIR
- 可扩展的双二阶滤波器数

这些处理模块针对常见情况进行了调优，可实现高镜像抑制或低群延迟与各种信号处理效果的组合，如音频效果和频率整形。可用的一阶 IIR 和双二阶滤波器具有用户完全可编程的系数。

表 3-3. 概述 - DAC 预定义处理块

处理块编号	内插滤波器	通道	一阶 IIR 可用	双二阶数	资源类
PRB_P1	A	单声道	是	6	6
PRB_P2	A	单声道	否	3	4
PRB_P3	B	单声道	是	6	4

### 3.4.1.2 DAC 处理块 - 信号链详细信息

#### 3.4.1.2.1 三个双二阶，滤波器 A

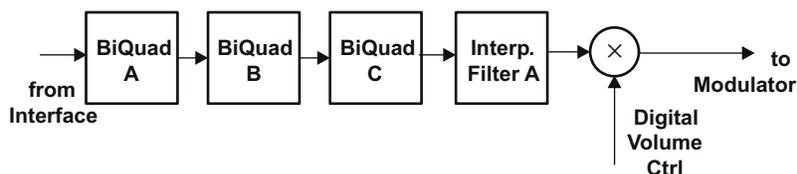


图 3-1. PRB\_P2 的信号链

#### 3.4.1.2.2 6 个双二阶、一阶 IIR、滤波器 A 或 B

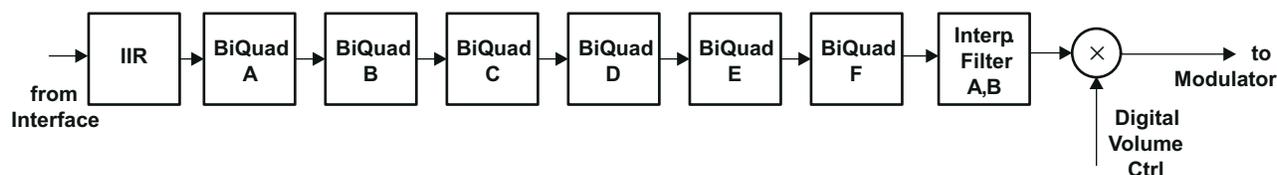


图 3-2. PRB\_P1 和 PRB\_P3 的信号链

### 3.4.1.3 DAC 用户可编程滤波器

根据选择的处理块，可以使用不同的数字滤波类型和阶。针对特定处理块，可使用高达六个双二阶滤波器。

可用滤波器的系数排列成两组按顺序索引的系数。选择自适应滤波时，可以实时切换系数组。

当 DAC 运行时，用户可编程滤波器系数会被锁定，无法对其进行读取或写入访问。

但是，TAS2505 还提供自适应滤波器模式。设置页 8 寄存器 1 位 D2 = 1 后，可开启系数的双缓冲。在该模式下，可以通过主机更新滤波器系数，然后将其激活，无需停止和重新启动 DAC。这可以实现高级自适应滤波应用。

在双缓冲方案中，所有系数都存储在两个缓冲器（缓冲器 A 和 B）中。当 DAC 运行且开启自适应滤波模式时，通过设置页 44 寄存器 1 位 D0 = 1，可以在下一次开始采样周期时切换系数缓冲器。切换发生后，该位会重新设置为 0。同时，页 44 寄存器 1 位 D1 进行切换。

页 44 寄存器 1 位 D1 中的标志会指明实际使用的是两个缓冲器中的哪一个。

页 44 寄存器 1 位 D1 = 0：DAC 引擎正在使用缓冲器 A；位 D1 = 1：正在使用缓冲器 B。

在器件运行时，会始终对 DAC 未使用的缓冲器进行系数更新，无论系数写入了哪一个缓冲器。

表 3-4. 自适应模式滤波器系数缓冲器切换

DAC 上电	页 44, 寄存器 1, 位 D1	使用中的系数缓冲器	I <sup>2</sup> C 写入至	将会更新
否	0	无	C1, 缓冲器 A	C1, 缓冲器 A
否	0	无	C1, 缓冲器 B	C1, 缓冲器 B
是	0	缓冲器 A	C1, 缓冲器 A	C1, 缓冲器 B
是	0	缓冲器 A	C1, 缓冲器 B	C1, 缓冲器 B
是	1	缓冲器 B	C1, 缓冲器 A	C1, 缓冲器 A
是	1	缓冲器 B	C1, 缓冲器 B	C1, 缓冲器 A

对于缓冲器 A, DAC 处理块的用户可编程系数 C1 到 C70 在页 44 到页 46 上定义, 对于缓冲器 B, 则在页 62 到页 64 上定义。

这些滤波器的系数分别是 24 位二进制补码格式, 会在寄存器空间中占用三个连续的 8 位寄存器。具体来说, 滤波器系数采用 1.23 (1 点 23) 格式, 范围从 -1.0 (0x800000) 到 0.99999988079071044921875 (0x7FFFFFFF)。

#### 3.4.1.3.1 一阶 IIR 部分

IIR 为一阶, 其传递函数为

$$H(z) = \frac{N_0 + N_1 z^{-1}}{2^{23} - D_1 z^{-1}} \quad (1)$$

具有默认系数的一阶 IIR 部分的频率响应是平坦的。

表 3-5. DAC IIR 滤波器系数

滤波器	滤波器系数	DAC 系数、 单通道	默认 (复位) 值
一阶 IIR	N0	C65 (页 46/寄存器 28、29、30)	0x7FFFFFFF
	N1	C66 (页 46/寄存器 32、33、34)	0x000000
	D1	C67 (页 46/寄存器 36、37、38)	0x000000

#### 3.4.1.3.2 双二阶部分

每个双二阶滤波器的传递函数为

$$H(z) = \frac{N_0 + 2 \times N_1 z^{-1} + N_2 z^{-2}}{2^{23} - 2 \times D_1 z^{-1} - D_2 z^{-2}} \quad (2)$$

表 3-6. DAC 双二阶滤波器系数

滤波器	系数	单声道 DAC 通道	默认 (复位) 值
双二阶 A	N0	C1 (页 44, 寄存器 12、13、14)	0x7FFFFFFF
	N1	C2 (页 44, 寄存器 16、17、18)	0x000000
	N2	C3 (页 44, 寄存器 20、21、22)	0x000000
	D1	C4 (页 44, 寄存器 24、25、26)	0x000000
	D2	C5 (页 44, 寄存器 28、29、30)	0x000000
双二阶 B	N0	C6 (页 44, 寄存器 32、33、34)	0x7FFFFFFF
	N1	C7 (页 44, 寄存器 36、37、38)	0x000000
	N2	C8 (页 44, 寄存器 40、41、42)	0x000000
	D1	C9 (页 44, 寄存器 44、45、46)	0x000000
	D2	C10 (页 44, 寄存器 48、49、50)	0x000000

表 3-6. DAC 双二阶滤波器系数 (续)

滤波器	系数	单声道 DAC 通道	默认 (复位) 值
双二阶 C	N0	C11 ( 页 44, 寄存器 52、53、54 )	0x7FFFFFFF
	N1	C12 ( 页 44, 寄存器 56、57、58 )	0x000000
	N2	C13 ( 页 44, 寄存器 60、61、62 )	0x000000
	D1	C14 ( 页 44, 寄存器 64、65、66 )	0x000000
	D2	C15 ( 页 44, 寄存器 68、69、70 )	0x000000
双二阶 D	N0	C16 ( 页 44, 寄存器 72、73、74 )	0x7FFFFFFF
	N1	C17 ( 页 44, 寄存器 76、77、78 )	0x000000
	N2	C18 ( 页 44, 寄存器 80、81、82 )	0x000000
	D1	C19 ( 页 44, 寄存器 84、85、86 )	0x000000
	D2	C20 ( 页 44, 寄存器 88、89、90 )	0x000000
双二阶 E	N0	C21 ( 页 44, 寄存器 92、93、94 )	0x7FFFFFFF
	N1	C22 ( 页 44, 寄存器 96、97、98 )	0x000000
	N2	C23 ( 页 44, 寄存器 100、101、102 )	0x000000
	D1	C24 ( 页 44, 寄存器 104、105、106 )	0x000000
	D2	C25 ( 页 44, 寄存器 108、109、110 )	0x000000
双二阶 F	N0	C26 ( 页 44, 寄存器 112、113、114 )	0x7FFFFFFF
	N1	C27 ( 页 44, 寄存器 116、117、118 )	0x000000
	N2	C28 ( 页 44, 寄存器 120、121、122 )	0x000000
	D1	C29 ( 页 44, 寄存器 124、125、126 )	0x000000
	D2	C30 ( 页 45, 寄存器 8、9、10 )	0x000000

### 3.4.1.4 DAC 内插滤波器特性

#### 3.4.1.4.1 内插滤波器 A

滤波器 A 专用于最高 48ksps 的  $f_s$ ，并具有 0kHz - 20kHz 的平坦通带。

表 3-7. DAC 内插滤波器 A 的规格

参数	条件	值 (典型)	单位
滤波器增益通带	$0 \cdots 0.45 f_s$	$\pm 0.015$	dB
滤波器增益阻带	$0.55 f_s \cdots 7.455 f_s$	-65	dB
滤波器群延迟		$21/f_s$	s

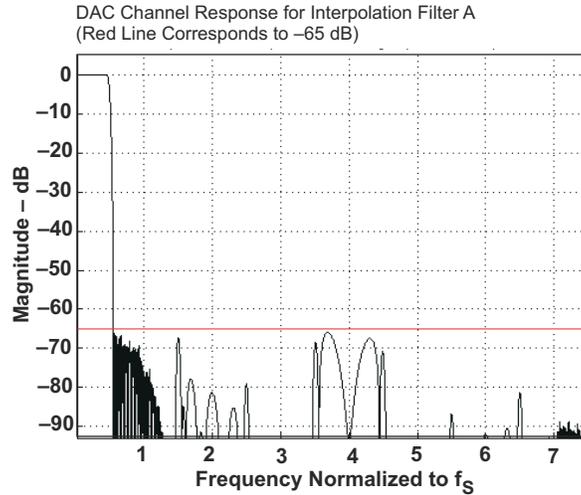


图 3-3. DAC 内插滤波器 A 的频率响应

#### 3.4.1.4.2 内插滤波器 B

滤波器 B 专用于最高 96ksps 的  $f_s$ 。因此，平坦通带区域可轻松覆盖所需的 0kHz - 20kHz 音频带。

表 3-8. DAC 内插滤波器 B 的规格

参数	条件	值 (典型)	单位
滤波器增益通带	$0 \cdots 0.45 f_s$	$\pm 0.015$	dB
滤波器增益阻带	$0.55 f_s \cdots 3.45 f_s$	- 58	dB
滤波器群延迟		$18/f_s$	s

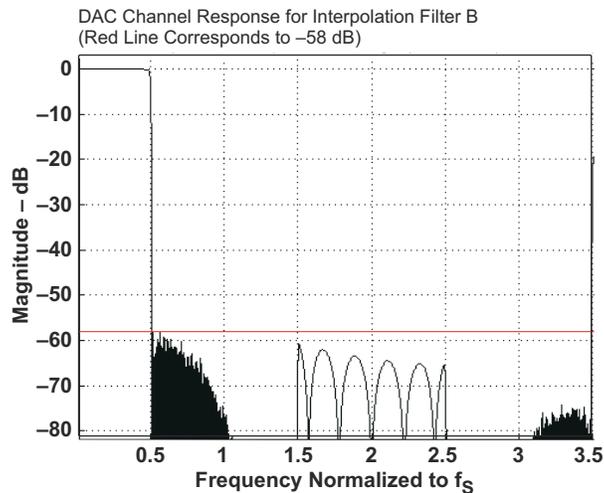


图 3-4. 通道内插滤波器 B 的频率响应

### 3.4.2 DAC 增益设置

#### 3.4.2.1 PowerTune 模式

作为 PowerTune 策略的一部分，DAC 的模拟属性进行了调整。因此，必须调整在耳机和线路输出端达到的满量程信号摆幅。有关不同组合中的适当增益补偿值，请参阅表 3-9。

表 3-9. DAC 增益与 PowerTune 模式

DAC PowerTune 模式控制 页 1 寄存器 3 位 (D4-D2)	PowerTune 模式	耳机增益	
		CM = 0.75V, 对于 0dB 满量程输入下 375mV <sub>RMS</sub> 输出摆幅的增益	CM = 0.9V, 对于 0dB 满量程输入下 500mV <sub>RMS</sub> 输出摆幅的增益
000	PTM_P3、PTM_P4	0	0
001	PTM_P2	4	4
010	PTM_P1	14	14

#### 3.4.2.2 DAC 数字音量控制

DAC 有一个数字音量控制模块，用于实现可编程增益。每个通道都有独立的音量控制，能够以 0.5dB 的步长在 24dB 至 -63.5dB 之间变化。通过向页 0 寄存器 65 位 D7 - D0 写入，可以控制单声道 DAC 音量。DAC 静音以及设置主增益控制来控制单声道，是通过向页 0 寄存器 64 位 D3 写入来完成的。增益通过软步进算法实现，每个输入样本仅会将实际音量增加或减少 0.125dB，直到达到所需的音量。通过向页 0 寄存器 63 位 D1 - D0 写入，可以将软步进速率减慢到每两个输入样本一步进。请注意，音量控制水平设置的默认源通过向页 0 寄存器 65 的寄存器写入来控制。

在软步进期间，当 DAC 完全静音时，主机不会收到信号。如果在做出重要更改（如更改采样率）之前，主机必须使 DAC 静音，这可能会很重要。为了帮助应对这一情况，器件会通过用于单声道的只读寄存器（页 0，寄存器 38，位 D4），向主机提供一个标志。当器件完成软步进并且实际音量达到所需音量水平时，此信息会提醒主机。通过向页 0 寄存器 63 位 D1 - D0 写入，可以禁用软步进功能。

如果启用软步进，CODEC\_CLKIN 信号应该会保持有效到 DAC 上电标志被清除为止。当此标志被清除时，内部 DAC 软步进过程完成，如果需要，可停止 CODEC\_CLKIN。（使用内部振荡器，可缓慢降低模拟音量控制。）

### 3.4.3 中断

TAS2505 中可能需要主机处理器干预的某些特定事件可用于触发主机处理器的中断。这避免了连续轮询状态标志寄存器。TAS2505 有两个定义的中断 INT1 和 INT2，可通过编程页 0 寄存器 48 和页 0 寄存器 49 对它们进行配置。用户可以将中断 INT1 和 INT2 配置为由一个或多个事件触发，例如：

- 耳机驱动器/扬声器驱动器中的过流情况
- DAC 处理块和滤波器中的数据溢出

每个 INT1 和 INT2 中断都可以路由到输出引脚 GPIO。通过对页 0 寄存器 48 位 D0 和页 0 寄存器 49 位 D0 进行编程，可以将这些中断信号配置为单个脉冲或一系列脉冲。如果用户将这些中断配置为一系列脉冲，那么事件将触发脉冲开始，当用户读取页 0 寄存器 42 和页 0 寄存器 44 中的标志寄存器以确定中断原因时，脉冲将停止。

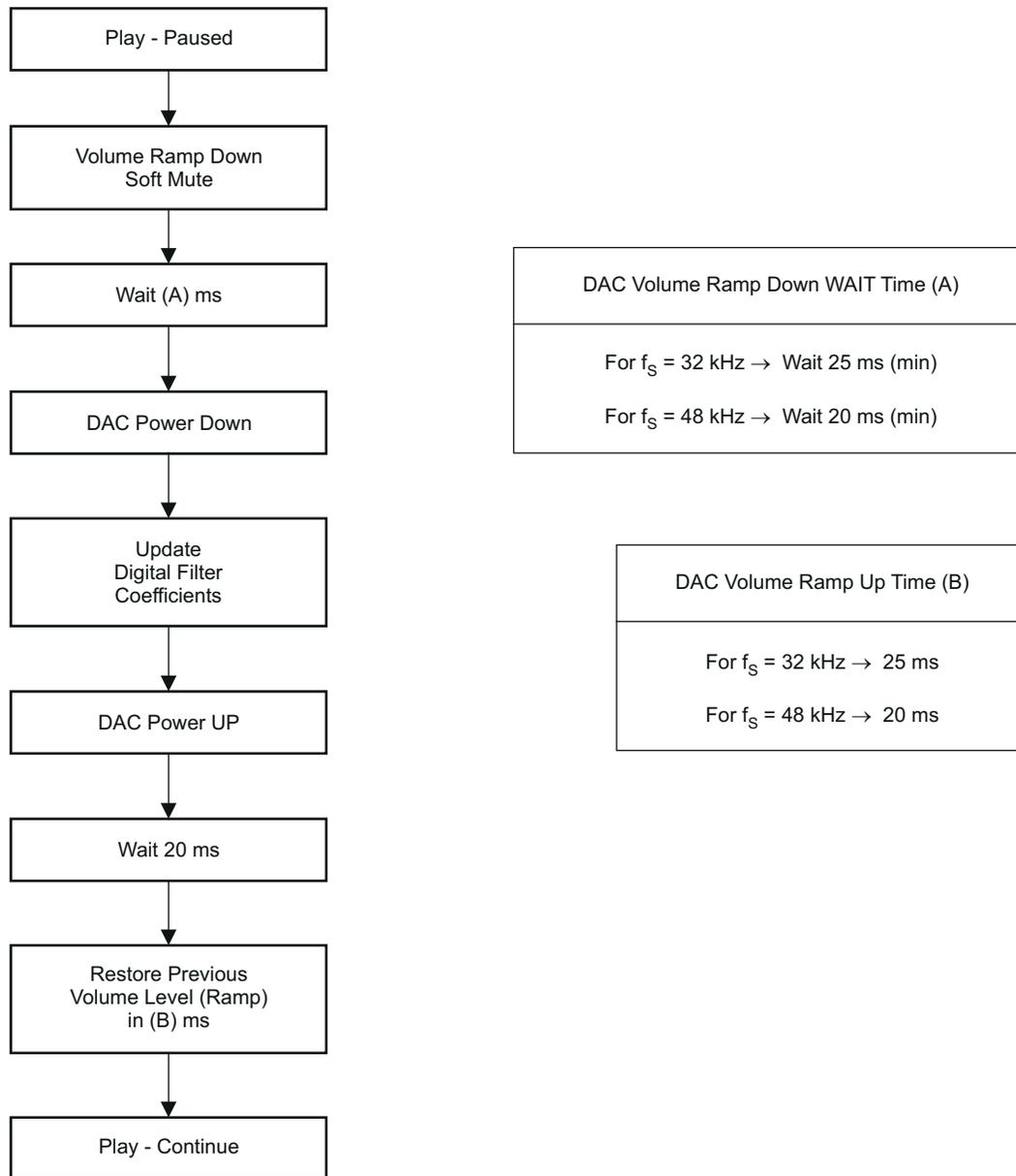
### 3.4.4 对 DAC 数字滤波器系数进行编程

必须通过控制接口对数字滤波器系数进行编程。必须先将 DAC 信号路径的所有数字滤波加载到 RAM，才能对 DAC 上电。（请注意，可编程双二阶的默认 ALLPASS 滤波器系数位于引导 ROM 中。在硬件复位（切换 RST 引脚）或软件复位后，引导 ROM 会自动将默认值加载到 RAM。复位器件后，将引导 ROM 系数加载到数字滤波器需要 100 μs 编程时间。在此期间，不允许为更新 DAC 滤波器系数值而读取或写入页 8 到页 15。（只有在系统微处理器完成所有 DAC 配置后，才应为 DAC 上电。）

### 3.4.5 在播放期间更新 DAC 数字滤波器系数

当需要在播放期间更新 DAC 数字滤波器系数时，一定要注意避免咔嗒声和爆音甚至可能的振荡噪声。如果在更新 DAC 系数时没有遵循正确的更新顺序，则可能会出现这些伪声。正确顺序如图 3-5 所示。图 3-5 中列出的时间值是保守值，应用于软件用途。

还有一种自适应模式，在该模式下，DAC 系数可在 DAC 处于开启状态时更新。相关详细信息，请参阅节 3.4.1.3。



F0024-02

图 3-5. 在播放期间更新 DAC 数字滤波器系数的示例流程

### 3.4.6 数字混合和路由

TAS2505 具有四个数字混合块。每个混频器都可以实现数字音频数据的混合或多路复用。第一个混频器/多路复用器可用于从左声道、右声道或 ( 左声道 + 右声道 ) /2 混合中，为单声道 DAC 选择输入数据。这一数字路由可通过向页 0 寄存器 63 位 D5 - D4 写入来配置。

### 3.4.7 模拟音频路由

TAS2505 能够将 DAC 输出路由至耳机或扬声器输出。如果需要，两个输出驱动器可以一起工作，同时以不同的音量播放。TAS2505 提供各种数字路由功能，可以在数字域中实现数字混合，甚至通道交换。除所选模拟输出外的所有模拟输出都可以断电，从而实现低功耗。

#### 3.4.7.1 模拟输出音量控制

输出音量控制可用于微调输入到耳机驱动器或扬声器驱动器的混频器放大器信号的电平。此架构支持四个输出驱动器产生单独和并发的音量。该音量控制功能还可用于输出 POP 噪声降低方案中。即使 DAC 断电，此功能也可使用。

#### 3.4.7.2 耳机模拟输出音量控制

对于耳机输出，模拟音量控制的范围为 0dB 至 -78dB，步进为 0.5dB，适用于大多数有用范围及静音，如表 3-10 所示。此音量控制包括软步进逻辑。

通过写入页 1 寄存器 22 位 D6 - D0，可控制耳机模拟音量的改变。通过写入页 1 寄存器 12 位 D2，可通过混频器 P 和混频器 M 将信号从模拟音量控制的输出路由到耳机功率放大器的输入。

模拟音量控制软步进时间由页 0 寄存器 63 位 D1 - D0 进行设置。

表 3-10. 耳机和扬声器输出的模拟音量控制

寄存器值	模拟衰减 (dB)	寄存器值	模拟衰减 (dB)	寄存器值	模拟衰减 (dB)	寄存器值	模拟衰减 (dB)
0	0.0	30	-15.0	60	-30.1	90	-45.2
1	-0.5	31	-15.5	61	-30.6	91	-45.8
2	-1.0	32	-16.0	62	-31.1	92	-46.2
3	-1.5	33	-16.5	63	-31.6	93	-46.7
4	-2.0	34	-17.0	64	-32.1	94	-47.4
5	-2.5	35	-17.5	65	-32.6	95	-47.9
6	-3.0	36	-18.1	66	-33.1	96	-48.2
7	-3.5	37	-18.6	67	-33.6	97	-48.7
8	-4.0	38	-19.1	68	-34.1	98	-49.3
9	-4.5	39	-19.6	69	-34.6	99	-50.0
10	-5.0	40	-20.1	70	-35.2	100	-50.3
11	-5.5	41	-20.6	71	-35.7	101	-51.0
12	-6.0	42	-21.1	72	-36.2	102	-51.4
13	-6.5	43	-21.6	73	-36.7	103	-51.8
14	-7.0	44	-22.1	74	-37.2	104	-52.2
15	-7.5	45	-22.6	75	-37.7	105	-52.7
16	-8.0	46	-23.1	76	-38.2	106	-53.7
17	-8.5	47	-23.6	77	-38.7	107	-54.2
18	-9.0	48	-24.1	78	-39.2	108	-55.3
19	-9.5	49	-24.6	79	-39.7	109	-56.7
20	-10.0	50	-25.1	80	-40.2	110	-58.3
21	-10.5	51	-25.6	81	-40.7	111	-60.2
22	-11.0	52	-26.1	82	-41.2	112	-62.7
23	-11.5	53	-26.6	83	-41.7	113	-64.3
24	-12.0	54	-27.1	84	-42.1	114	-66.2
25	-12.5	55	-27.6	85	-42.7	115	-68.7
26	-13.0	56	-28.1	86	-43.2	116	-72.2
27	-13.5	57	-28.6	87	-43.8	117 - 127	-78.3
28	-14.0	58	-29.1	88	-44.3		
29	-14.5	59	-29.6	89	-44.8		

### 3.4.7.3 D 类扬声器模拟输出音量控制

对于扬声器输出，模拟音量控制的范围为 0dB 至 -78dB，步进量为 0.5dB，适用于大多数有用范围及静音（如表 3-10 所示）。该实现包括软步进逻辑。

通过混频器 P 和混频器 M 将 DAC 输出信号路由到模拟音量控制，是通过写入页 1 寄存器 12 位 D3 完成的。至于改变扬声器的模拟音量，则是通过写入页 1/寄存器 46 位 D6 - D0 来控制。

模拟音量控制软步进时间由页 0 寄存器 63 位 D1 - D0 进行设置。

### 3.4.8 模拟输出

支持用于播放的各种模拟路由。所有选项都可以在功能方框图图 3-6 中查看。

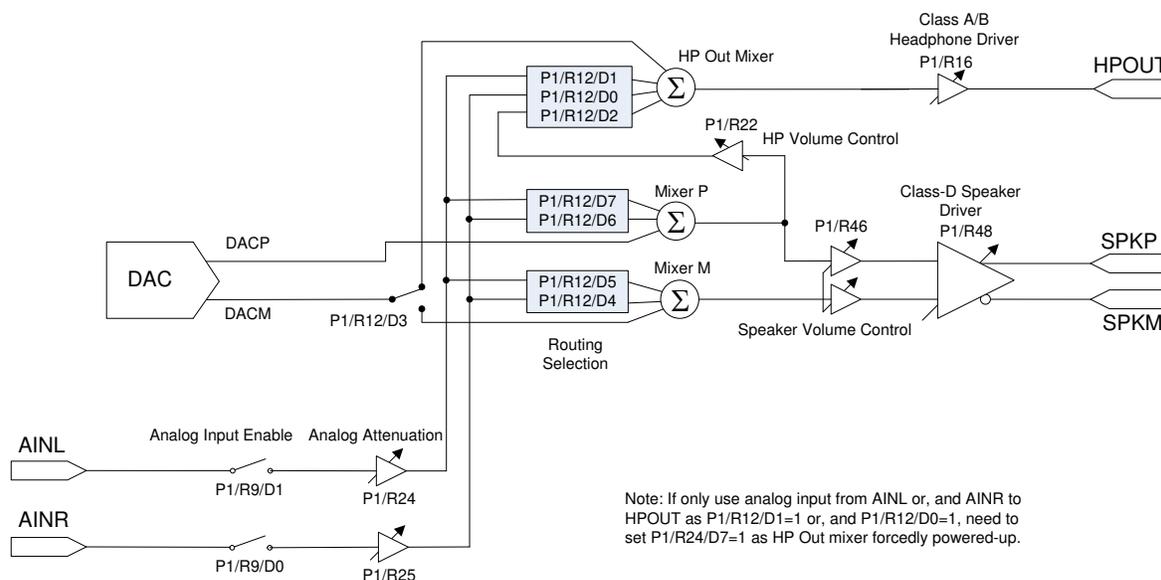


图 3-6. 模拟方框图

### 3.4.8.1 耳机驱动器

TAS2505 具有单声道耳机驱动器 (HPOUT)，可在 1.8V 电源电压下向 16 Ω 负载提供高达 28mW 通道功率。耳机采用单端配置，在器件输出引脚和耳机之间连接了交流耦合 (阻直流) 电容器。耳机驱动器还支持 32 Ω 和 10k Ω 负载，无需更改任何控制寄存器设置。

通过将 1 写入页 1 寄存器 10 位 D2 = 1，可以将耳机驱动器配置为在半驱动能力模式下降低功耗，在该模式下，耳机驱动器还可以支持线路输出驱动。

共模电压设置为  $\leq AVDD/2$ 。

通过写入页 1 寄存器 9 位 D5，可对耳机驱动器通电。通过写入页 1 寄存器 16 位 D5 - D0，可控制 HPOUT 输出驱动器增益，也可以通过写入页 1 寄存器 16 位 D6 将其静音。

TAS2505 对耳机驱动器提供短路保护功能，此功能始终启用以提供保护。耳机驱动器在短路期间的输出条件可通过写入页 1 寄存器 11 位 D1 进行编程。如果在检测到短路时 D1 = 0，则器件会限制流向负载的最大电流。如果在检测到短路时 D1 = 1，则器件会将输出驱动器断电。耳机的默认条件是电流限制模式。如果通道发生短路，输出将禁用，并且状态标志将在页 0 寄存器 44 位 D7 上作为只读位提供。如果启用关断模式，那么在检测到短路时，页 0 寄存器 9 位 D5 (对于 HPOUT) 将自动清零。然后，器件需要复位以重新启用输出级。可通过两种方式进行复位。第一，可以使用器件主复位，这需要切换 RST 引脚或使用软件复位。如果使用主复位，这将复位所有寄存器。第二，还可以使用专用耳机功率级复位来重新启用输出级，这将保持所有其他器件设置。要进行耳机功率级复位，需对 HPOUT 设置页 1 寄存器 9 位 D5。如果已清除故障条件，则器件将恢复正常运行状态。如果故障仍然存在，则将再次关断。不建议重复复位 (超过三次)，因为这可能会导致过热。

### 3.4.8.2 扬声器驱动器

TAS2505 具有集成 D 类单声道扬声器驱动器 (SPKP/SPKM)，能够驱动 8 Ω 或 4 Ω 差分负载。扬声器驱动器可直接由 SPKVDD 引脚上的电池电源 (2.7V 至 5.5V) 供电；但是，必须将电压 (包括尖峰电压) 限制在绝对最大电压 6V 以下。

扬声器驱动器能够在 3.6V 电源下提供每声道 800mW 功率。通过使用数字混合，此器件可将一个或两个数字音频播放数据通道连接到任一扬声器驱动器；这还可在需要时实现数字通道交换。

可通过写入页 1 寄存器 45 位 D1 对 D 类扬声器驱动器上电。可通过写入页 1 寄存器 48 位 D6-D4 来控制 D 类输出驱动器增益，也可通过写入页 1 寄存器 48 位 D6-D4 = 000 将其静音。

TAS2505 对扬声器驱动器提供短路保护功能，此功能始终启用以提供保护。如果输出短路，输出级会在过流条件下关断。(电流限制不适用于较高电流的扬声器驱动器输出级。)在短路情况下，输出将禁用，使能位在页 1 寄存器 45 位 D1 上复位为 0。

如果由于过流条件而发生关断，则器件需要重新启用输出级。要进行扬声器功率级复位，需将页 1 寄存器 45 位 D1 设置为 1。如果已清除故障条件，则器件将恢复正常运行状态。如果故障仍然存在，则将再次关断。不建议重复复位(超过三次)，因为这可能会导致过热。

**为了最大限度减少电池漏电流，SPKVDD 电压电平不应低于 AVDD 电压电平。**

TAS2505 对扬声器驱动器提供过热保护 (OTP) 功能，此功能始终启用以提供保护。如果器件过热，则输出将停止切换。当器件冷却后，输出将恢复切换。过热状态标志在页 0 寄存器 45 位 D7 上提供为只读位。OTP 功能用于器件的自保护。如果内核温度可在系统级/板级上控制，则不会发生过热。

### 3.4.9 音频输出级电源配置

在器件配置完成(通过  $\overline{\text{RST}}$ )且电路已上电后，可以通过寄存器控制对音频输出级上电和断电。

这些功能会自动软启动。通过使用这些寄存器控制，可以同时开启所有四个级，其中两个级无需关闭。

请参阅表 3-11，了解音频输出级电源配置的寄存器控制。

**表 3-11. 音频输出级电源配置**

音频输出引脚	所需功能	页 1/寄存器, 位值
HPOUT	HPOUT 驱动器断电	页 1/寄存器 9, 位 D5 = 0
HPOUT	HPOUT 驱动器上电	页 1/寄存器 8, 位 D5 = 1
SPKP/SPKM	D 类驱动器断电	页 1/寄存器 45, 位 D1 = 0
SPKP/SPKM	D 类驱动器上电	页 1/寄存器 45, 位 D1 = 1

### 3.4.10 5V LDO

TAS2505 具有内置 LDO，能够在 2.7V 至 5.5V 的输入电压范围内，产生模拟电源 (AVDD) 以及数字电源 (DVDD)，并具有高 PSRR。如果总电源电流为 50mA 或更低，则该 LDO 可同时为模拟及数字电源供电。如果只存在扬声器电源并启用了 LDO 选择引脚，则 LDO 无需其他电源即可上电。此 LDO 需要 300mV 最小压降电压，可以支持高达 50mA 负载电流。出于稳定性考虑，LDO 在模拟电源 (AVDD) 引脚和数字电源 (DVDD) 引脚上需要最小 1  $\mu$ F ( $\pm$ 50%) 去耦电容。如果将此 LDO 输出电压用于数字电源 (DVDD) 引脚，则需要将模拟电源 (AVDD) 引脚从外部连接至数字电源 (DVDD)。

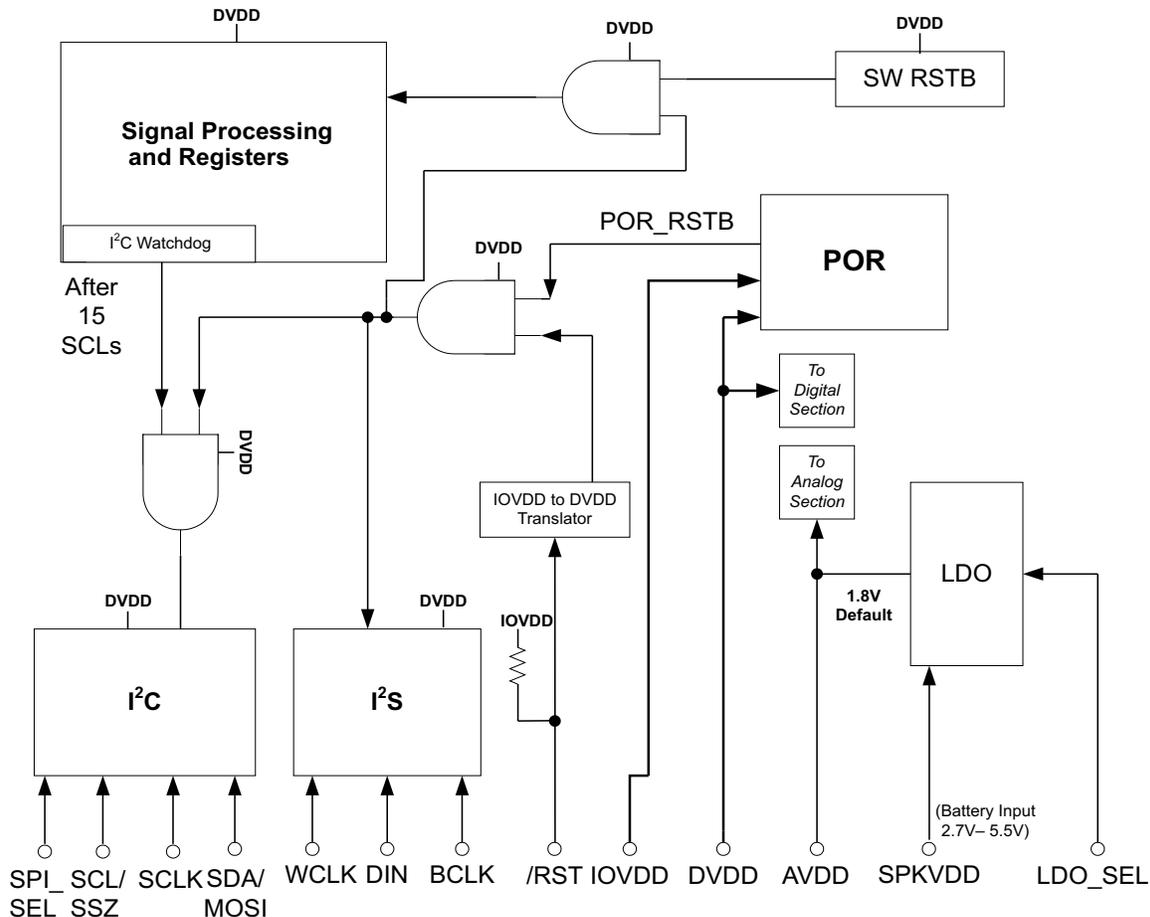
默认情况下，LDO 断电可提供低睡眠模式电流，启用时可将 LDO\_SEL 引脚驱动至 SPKVDD (扬声器电源)。当 LDO 处于禁用状态时，AVDD 引脚为三态，器件 AVDD 需要使用外部电源供电。在这种情况下，DVDD 引脚也为三态，器件 DVDD 需要使用外部电源供电。此 LDO 的输出电压可以调整为表 3-12 中给出的几个不同值。节 2.2 中显示了具有内部 LDO 的电路配置

**表 3-12. AVDD LDO 设置**

页 1, 寄存器 2, D(5:4)	LDO 输出
00	1.8V
01	1.6V
10	1.7V
11	1.5V

### 3.4.11 POR

TAS2505 具有 POR ( 上电复位 ) 功能, 如图 3-7 所示。此功能可确保在执行正确的上电序列时, 所有寄存器均自动设置为默认值。此功能会从 DVDD 消耗约 35uA 电流, 因此可根据需要写入页 1 寄存器 1 位 D3 = 1 将其禁用。



- 1)  $\overline{RST}$  pin resets I<sup>2</sup>C, I<sup>2</sup>S, Signal Processing and all registers.
- 2) POR\_RT<sup>2</sup>B resets I<sup>2</sup>C, I<sup>2</sup>S, Signal Processing and all registers.
- 3) SW\_RSTB from register bit resets only the Signal Processing and all registers but not digital interfaces

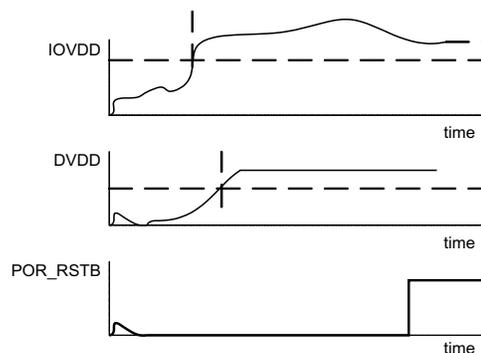


图 3-7. POR 图

### 3.4.12 DAC 设置

下面的段落旨在指导用户完成配置 TAS2505 的必要步骤。

#### 步骤 1

必须确定系统时钟源 (主时钟) 和目标 DAC 采样频率。根据目标性能, 可以确定抽取滤波器类型 (A 或 B) 和 DOSR 值:

- 滤波器 A 应用于 48kHz 高性能运行; DOSR 必须是 8 的倍数。
- 滤波器 B 应用于高达 96kHz 运行; DOSR 必须是 4 的倍数。

在所有情况下, DOSR 根据以下条件限制在其范围内:

$$2.8\text{MHz} < \text{DOSR} \times \text{DAC\_fs} < 6.2\text{MHz} \quad (3)$$

根据确定的滤波器类型和所需的信号处理能力, 可以从可用处理块列表 (PRB\_P1、PRB\_P2 和 PRB\_P3) 中确定适当的处理块。

根据可用的主时钟、选择的 DOSR 和目标采样率, 可以确定时钟分频器值 NDAC 和 MDAC。如有必要, 内部 PLL 可以增加很大程度的灵活性。

总之, CODEC\_CLKIN (直接源自系统时钟源或来自内部 PLL) 除以 MDAC、NDAC 和 DOSR 必须等于 DAC 采样率 DAC\_fs。CODEC\_CLKIN 时钟信号与 DAC 时钟生成块共享。

$$\text{CODEC\_CLKIN} = \text{NDAC} \times \text{MDAC} \times \text{DOSR} \times \text{DAC\_fs} \quad (4)$$

NDAC 和 MDAC 可以在 1 到 128 范围内分开选择。通常, 只要仍满足以下条件, NDAC 就应尽可能大:

$$\text{MDAC} \times \text{DOSR} / 32 \geq \text{RC} \quad (5)$$

RC 是所选处理块的函数, 会在表 3-3 中列出。

器件的共模电压设置由可用的模拟电源决定。该共模 (输入共模) 值在 ADC、DAC 和模拟旁路路径中是通用的。输出共模设置由可用的模拟电源 (AVdd) 和所需的输出信号摆幅决定。

此时, 已知以下器件特定参数:

PRB\_Rx、DOSR、NDAC、MDAC、输入和输出共模值。

如果使用 PLL, 则还会确定 PLL 参数 P、J、D 和 R。

#### 步骤 2

通过寄存器编程来设置器件:

下面的列表给出了从器件上电到读取器件数据这段时间必须执行的一系列项目:

1. 定义起点:
  - a. 启动适用的外部电源
  - b. 将寄存器页面设置为 0
  - c. 启动软件复位
2. 编写时钟设置
  - a. 编写 PLL 时钟分频器 P、J、D 和 R (如果 PLL 必要)
  - b. PLL 上电 (如果 PLL 必要)
  - c. 编写 NDAC 并上电
  - d. 编写 MDAC 并上电
  - e. 编写 OSR 值
  - f. 需要时编写 I2S 字长 (16、20、24 或 32 位)

- g. 编写要使用的处理块
- h. 杂项页 0 控件

最后，必须向器件施加模拟电源

3. 编写模拟块
  - a. 将寄存器页面设置为 1
  - b. 禁用粗调 AVDD 生成
  - c. 启用主模拟电源控制
  - d. 编写共模电压
  - e. 编写耳机特定的去 POP 音设置 ( 如果使用耳机驱动器 )
  - f. 编写 DAC 输出到输出放大器 ( 耳机和线路输出或扬声器 ) 的路由
4. 应用由去 POP 音设置和驱动器增益或轮询页 1 寄存器 63 的软步进设置所确定的等待时间
5. DAC 上电
  - a. 将寄存器页面设置为 0
  - b. DAC 通道上电并设置数字增益
  - c. 数字音量控制取消静音
6. 输出驱动器上电
  - a. 取消静音并设置输出驱动器的增益
  - b. 输出驱动器上电

有关详细示例，请查阅节 5.1 至节 5.6。

### 3.5 PowerTune

TAS2505 具有 PowerTune 机制，该机制可在器件配置时进行权衡，从而在功耗与性能之间实现平衡。可以调整器件以更大限度地降低功率耗散、更大限度地提高性能，或在两个极限值之间达到最适合应用的工作点。

#### 3.5.1 PowerTune 模式

##### 3.5.1.1 DAC - 将 PTM\_P1 编程到 PTM\_P4

在播放方面，性能由寄存器设置和应用的音频数据字长组合决定。为了实现最高性能设置 (PTM\_P4)，需要 20 位的音频数据字长，而对于 PTM\_P1 至 PTM\_P3 模式，16 位字长就足够。

	PTM_P1	PTM_P2	PTM_P3	PTM_P4
页 1，寄存器 3，D(4:2)	0x2	0x1	0x0	0x0
音频数据字长	16 位	16 位	16 位	20 或更多位
页 0，寄存器 27，D(5:4)	0x00	0x00	0x00	0x1、0x2、0x3

##### 3.5.1.2 处理块

处理块选择 ( 用于播放的 PRB\_P1 到 PRB\_P3 ) 也会影响功耗。实际上，已实施大量处理块以在功耗优化与具有更多信号处理资源的配置之间提供选择。

### 3.5.2 DAC 功耗

本部分中的表给出了适用于各种 DAC PowerTune 模式的建议。表中列出了线路输出信号的典型性能和功耗数值。

所有测量都是在 PLL 关闭、无信号且 DAC 调制器完全运行的情况下进行的。不支持的 PowerTune 模式标有“X”。

#### 3.5.2.1 DAC，单声道，48kHz，最高性能，DVDD = IOVDD = 1.8V，AVDD = 1.8V，SPKVDD = 3.6V

DOSR = 128，处理块 = PRB\_P3 (内插滤波器 B)

		器件共模设置 = 0.75V				器件共模设置 = 0.9V				单位
		PTM_P1	PTM_P2	PTM_P3	PTM_P4	PTM_P1	PTM_P2	PTM_P3	PTM_P4	
0dB 满量程 <sup>(1)</sup>		75	225	375	375	100	300	500	500	mV <sub>RMS</sub>
HP 输出 (16Ω 负载)	空闲声道噪声	16.8	16.9	17.1	17.0	19.4	20.0	20.1	20.0	μV
	功耗	7.2	7.4	7.7	7.7	7.3	7.7	8.0	8.1	mW

(1) 降低的 0dB 满量程摆幅可通过在输出驱动器中应用适当的增益进行补偿，请参阅节 3.4.2.1。

替代处理块：

处理块	滤波器	PTM_P3 处的估计功率变化		单位
		HP 输出		
		CM = 0.75V	CM = 0.9V	
PRB_P1	A	+1.34	+1.30	mW
PRB_P2	A	-0.11	-0.11	

#### 3.5.2.2 DAC，单声道，最低功耗

DOSR = 64，处理块 = PRB\_P3 (内插滤波器 B)

		CM = 0.75V AVDD = 1.5V	CM = 0.9V AVDD = 1.8V	单位
		PTM_P1	PTM_P1	
0dB 满量程 <sup>(1)</sup>		75	100	mV <sub>RMS</sub>
HP 输出 (16Ω 负载)	空闲声道噪声	16.8	19.3	μV
	功耗	5.8	6.7	mW

替代处理块：

处理块	滤波器	PTM_P3 处的估计功率变化		单位
		HP 输出		
		CM = 0.75V	CM = 0.9V	
PRB_P1	A	+1.34	+1.30	mW
PRB_P2	A	-0.11	-0.11	

### 3.5.2.3 DAC，单声道，8kHz，最高性能，DVDD = IOVDD = 1.8V，AVDD = 1.8V，SPKVDD = 3.6 V

DOSR = 768，处理块 = PRB\_P2 (内插滤波器 A)

		器件共模设置 = 0.75V				器件共模设置 = 0.9V				单位
		PTM_P1	PTM_P2	PTM_P3	PTM_P4	PTM_P1	PTM_P2	PTM_P3	PTM_P4	
0dB 满量程 <sup>(1)</sup>		75	225	375	375	100	300	500	500	mV <sub>RMS</sub>
HP 输出 (16Ω 负载)	空闲声道噪声	14.3	14.3	14.5	14.4	16.7	16.8	16.9	17.3	μV
	功耗	5.8	6.0	6.2	6.3	5.8	6.2	6.4	6.5	mW

(1) 降低的 0dB 满量程摆幅可通过在输出驱动器中应用适当的增益进行补偿，请参阅节 3.4.2.1。

替代处理块：

处理块	滤波器	PTM_P1 处的估计功率变化		单位
		HP 输出		
		CM = 0.75V	CM = 0.9V	
PRB_P1	A	+0.46	+0.53	mW
PRB_P3	B	+0.19	+0.26	

### 3.5.2.4 DAC，单声道，最低功耗

DOSR = 384，处理块 = PRB\_P2 (内插滤波器 A)

		CM = 0.75V AVDD = 1.5V	CM = 0.9V AVDD = 1.8V	单位
		PTM_P1	PTM_P1	
0dB 满量程 <sup>(1)</sup>		75	100	mV <sub>RMS</sub>
HP 输出 (16Ω 负载)	空闲声道噪声	14.2	16.9	μV
	功耗	4.2	5.1	mW

替代处理块：

处理块	滤波器	PTM_P1 处的估计功率变化		单位
		HP 输出		
		CM = 0.75V	CM = 0.9V	
PRB_P1	A	+0.43	+0.43	mW
PRB_P3	B	+0.17	+0.18	

### 3.5.3 扬声器输出功率

要考虑 TAS2505 的扬声器输出功率，本节中的表格可能有助于您了解每个电源轨的功耗。这些表格展示了 PRB 模式和 PTM 模式的可选组合。

所有测量都是在 PLL 关闭、无信号且 DAC 调制器完全运行的情况下进行的。

#### 3.5.3.1 扬声器输出、单声道、48kHz、最高性能、DVDD = IOVDD = 1.8V、AVDD = 1.8V、SPKVDD = 3.6V

DOSR = 128、PRB 模式 = PRB\_P3、PTM 模式 = PTM\_P3、CM = 0.9V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
SPK 驱动器 (4 Ω 负载)	功耗	28.51	3.26	3.71	0.01	35.5	mW

#### 3.5.3.2 扬声器输出、单声道、最低功耗

DOSR = 64、PRB 模式 = PRB\_P3、PTM 模式 = PTM\_P3、CM = 0.9V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
SPK 驱动器 (4 Ω 负载)	功耗	28.50	3.26	3.01	0.01	34.8	mW

#### 3.5.3.3 扬声器输出、单声道、8kHz、最高性能、DVDD = IOVDD = 1.8V、AVDD = 1.8V、SPKVDD = 3.6V

DOSR = 768、PRB 模式 = PRB\_P2、PTM 模式 = PTM\_P3、CM = 0.9V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
SPK 驱动器 (4 Ω 负载)	功耗	28.49	3.26	2.23	0.01	34.0	mW

#### 3.5.3.4 扬声器输出、单声道、最低功耗

DOSR = 384、PRB 模式 = PRB\_P2、PTM 模式 = PTM\_P3、CM = 0.9V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
SPK 驱动器 (4 Ω 负载)	功耗	28.49	3.26	1.53	0.01	33.3	mW

### 3.5.4 耳机输出功率

要考虑 TAS2505 的耳机输出功率，本节中的表格可能有助于您了解每个电源轨的功耗。这些表格展示了 PRB 模式和 PTM 模式的可选组合。

所有测量都是在 PLL 关闭、无信号且 DAC 调制器完全运行的情况下进行的。

#### 3.5.4.1 耳机输出、单声道、48kHz、最高性能、DVDD = IOVDD = 1.8V、AVDD = 1.8V、SPKVDD = 3.6V

DOSR = 128、PRB 模式 = PRB\_P3、PTM 模式 = PTM\_P3、CM = 0.9V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
耳机驱动器 (16Ω 负载)	功耗	0.11	4.50	3.42	0.01	8.0	mW

#### 3.5.4.2 耳机输出、单声道、最低功耗、DVDD = IOVDD = 1.8V、AVDD = 1.5V、SPKVDD = 3.6V

DOSR = 64、PRB 模式 = PRB\_P3、PTM 模式 = PTM\_P1、CM = 0.75V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
耳机驱动器 (16Ω 负载)	功耗	0.12	2.97	2.68	0.01	5.8	mW

#### 3.5.4.3 耳机输出、单声道、8kHz、最高性能、DVDD = IOVDD = 1.8V、AVDD = 1.8V、SPKVDD = 3.6V

DOSR = 768、PRB 模式 = PRB\_P2、PTM 模式 = PTM\_P3、CM = 0.9V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
耳机驱动器 (16Ω 负载)	功耗	0.13	4.43	1.82	0.01	6.4	mW

#### 3.5.4.4 耳机输出、单声道、最低功耗、DVDD = IOVDD = 1.8V、AVDD = 1.8V、SPKVDD = 3.6V

DOSR = 384、PRB 模式 = PRB\_P2、PTM 模式 = PTM\_P1、CM = 0.75V

		iSVDD	iAVDD	iDVDD	iIOVDD	总计	
耳机驱动器 (16Ω 负载)	功耗	0.12	2.96	1.11	0.01	4.2	mW

### 3.6 时钟生成和 PLL

TAS2505 可通过多种选项为 DAC 部分以及接口和其他控制块生成时钟 (如所示)。DAC 的时钟需要一个源参考时钟。该时钟可以在各种器件引脚上提供,如 MCLK、BCLK 或 GPIO 引脚。通过编程页 0 寄存器 4 位 D1 - D0 上的 CODEC\_CLKIN 值,可以选择编解码器的源参考时钟。然后, CODEC\_CLKIN 可通过中所示高度灵活的时钟分频器按规定路线发送,从而生成 DAC 和数字效果部分所需的各种时钟。如果无法通过 MCLK、BCLK 或 GPIO 上的参考时钟生成所需的音频时钟, TAS2505 还提供了使用片上 PLL (支持各种分数倍乘值) 来生成所需时钟的选项。从 CODEC\_CLKIN 开始, TAS2505 提供了多个可编程时钟分频器,可以为数字效果部分的 DAC 和时钟实现各种采样率。

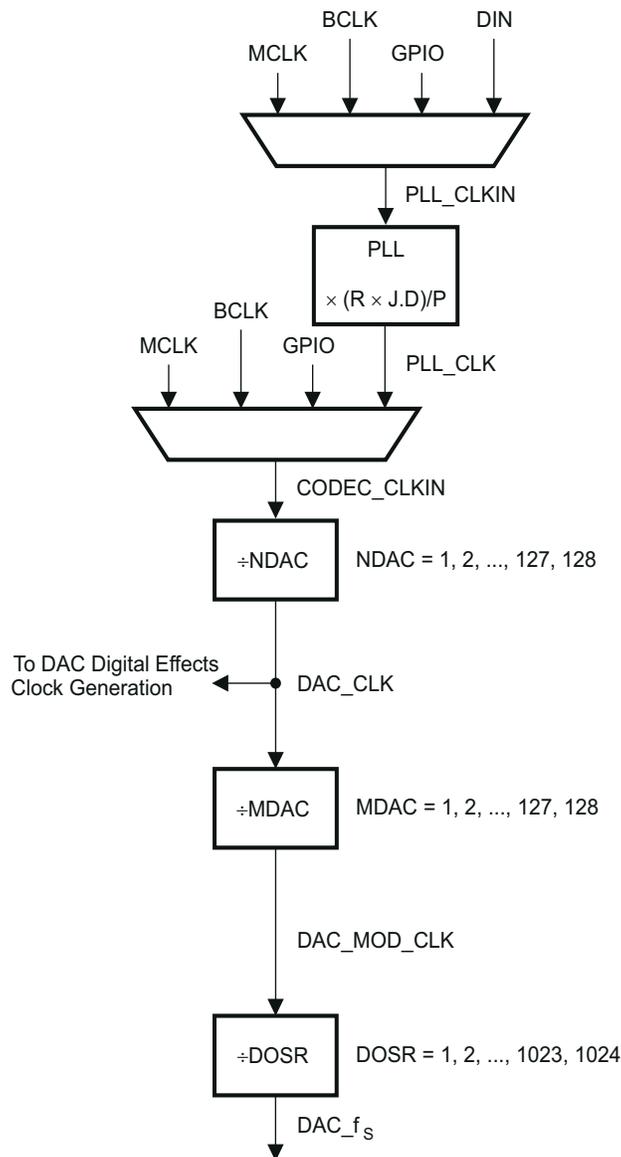


图 3-8. 时钟分配树

$$\text{DAC\_MOD\_CLK} = \frac{\text{CODEC\_CLKIN}}{\text{NDAC} \times \text{MDAC}}$$

$$\text{DAC\_f}_s = \frac{\text{CODEC\_CLKIN}}{\text{NDAC} \times \text{MDAC} \times \text{DOSR}} \quad (6)$$

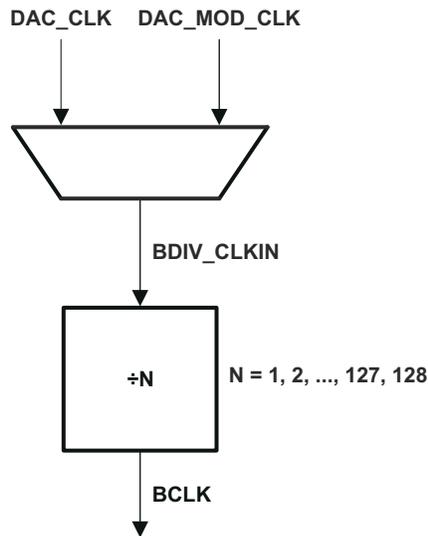
表 3-13. 编解码器 CLKIN 时钟分频器

分频器	位
NDAC	页 0, 寄存器 11, 位 D6 - D0
MDAC	页 0, 寄存器 12, 位 D6 - D0
DOSR	页 0, 寄存器 13, 位 D1 - D0 和页 0, 寄存器 14, 位 D7 - D0

DAC 调制器由 DAC\_MOD\_CLK 计时。为了使 DAC 通道正确上电运行，必须通过配置 NDAC 和 MDAC 时钟分频器 ( 页 0, 寄存器 11, 位 D7 = 1 和页 0, 寄存器 12, 位 D7 = 1 ) 来启用这些时钟。当 DAC 通道断电时，器件会在内部启动一个断电序列以确保正确关断。在此关断序列期间，NDAC 和 MDAC 分频器不得断电，否则可能无法正常实现低功耗关断。用户可以读回页 0 寄存器 37 位 D7 和页 0 寄存器 37 位 D3 处的电源状态标志。当两个标志都指示断电时，可以将 MDAC 分频器断电，然后将 NDAC 分频器断电。

通常，为确保正常运行，只有在子时钟分频器断电后，才应将所有根时钟分频器断电。

TAS2505 还有一些选项，可以将一些内部时钟路由到 GPIO 输出引脚，从而在系统中用做通用时钟。此功能如图 3-10 中所示。

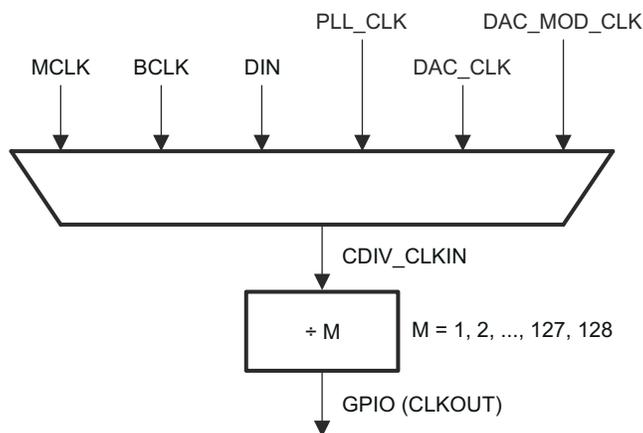


B0362-01

图 3-9. BCLK 输出选项

在 TAS2505 配置为驱动 BCLK 引脚 ( 页 0, 寄存器 27, 位 D3 = 1 ) 的模式下，该引脚可产生 BDIV\_CLKIN 的一个分频值。该分频值可以在页 0 寄存器 30 位 D6-D0 中编程，范围从 1 到 128 ( 请参阅图 3-9 )。通过在页 0 寄存器 29 位 D1-D0 中配置 BDIV\_CLKIN 多路复用器，BDIV\_CLKIN 可自行配置为 DAC\_CLK ( DAC DSP 时钟 ) 或 DAC\_MOD\_CLK。此外，可以在 GPIO 上驱动通用时钟。

该时钟可以是 CDIV\_CLKIN 的分频版本。通过写入页 0 寄存器 26 位 D6 - D0，可以将该时钟分频器的值编程为 1 到 128 之间的值。CDIV\_CLKIN 可自行编程为图 3-10 中所示列表中的一个时钟。这可以通过在页 0 寄存器 25 位 D2-D0 中对多路复用器进行编程来控制。



B0363-01

图 3-10. 通用时钟输出选项

表 3-14. 最大 TAS2505 时钟频率

时钟	DVDD ≥ 1.65V
CODEC_CLKIN	≤ 110MHz
DAC_CLK	≤ 49.152MHz
DAC_MOD_CLK	6.758MHz
DAC <sub>f<sub>s</sub></sub>	0.192MHz
BDIV_CLKIN	55MHz
CDIV_CLKIN	M 为奇数时 100MHz M 为偶数时 110MHz

### 3.6.1 PLL

为了降低功耗，最好使用简单的分频器来获得内部音频处理时钟。当输入 MCLK 或其他源时钟不是音频处理时钟的整数倍时，需要使用板载 PLL。TAS2505 分数 PLL 可用于生成内部主时钟，该主时钟用于生成 DAC 和数字效果所需的处理时钟。此 PLL 具有可编程性，能够在系统提供的各种时钟下运行。

PLL 输入支持 512kHz 至 20MHz 的时钟，并且可通过寄存器编程以生成所需采样率 and 高分辨率。可以通过写入页 0/寄存器 5 位 D7 来开启 PLL。当 PLL 启用时，PLL 输出时钟 PLL\_CLK 通过以下公式得出：

$$PLL\_CLK = \frac{PLL\_CLKIN \times R \times JD}{P} \quad (7)$$

其中

R = 1、2、3、...16 ( 页 0/寄存器 5，默认值 = 1 )

J = 1、2、3、...63 ( 页 0/寄存器 6，默认值 = 4 )

D = 0、1、2、...9999 ( 页 0/寄存器 7 和 8，默认值 = 0 )

P = 1、2、3、...8 ( 页 0/寄存器 5，默认值 = 1 )

可通过页 0 寄存器 5 位 D7 开启 PLL。可通过页 0 寄存器 5 位 D6-D4 对变量 P 进行编程。可通过页 0 寄存器 5 位 D3-D0 对变量 R 进行编程。可通过页 0 寄存器 6 位 D5-D0 对变量 J 进行编程。变量 D 为 14 位，可编程到两个寄存器中。MSB 部分可通过页 0 寄存器 7 位 D5 - D0 进行编程，LSB 部分可通过页 0 寄存器 8 位 D7 - D0 进行编程。要正确更新 D 分频器值，必须先对页 0 寄存器 7 进行编程，接着对页 0 寄存器 8 进行编程。除非完成写入页 0 寄存器 8，否则新的 D 值不会生效。

当 PLL 启用时，必须满足以下条件。

- 当 PLL 启用且  $D = 0$  时，PLL\_CLKIN 必须满足以下条件：

$$512 \text{ kHz} \leq \frac{\text{PLL\_CLKIN}}{P} \leq 20 \text{ MHz} \quad (8)$$

$$80\text{MHz} \leq (\text{PLL\_CLKIN} \times J.D \times R/P) \leq 110\text{MHz}$$

$$4 \leq R \times J \leq 259 \quad (9)$$

- 当 PLL 启用且  $D \neq 0$  时，PLL\_CLKIN 必须满足以下条件：

$$10 \text{ MHz} \leq \frac{\text{PLL\_CLKIN}}{P} \leq 20 \text{ MHz} \quad (10)$$

$$80\text{MHz} \leq (\text{PLL\_CLKIN} \times J.D \times R/P) \leq 110\text{MHz} \quad (11)$$

$$R = 1 \quad (12)$$

### 3.6.1.1 PLL 说明

在 TAS2505 中，PLL\_CLK 根据寄存器设置和电源条件支持多种输出时钟。

表 3-15. PLL\_CLK 频率范围

AVDD	PLL 模式 页 0，寄存器 4，D6	最小 PLL_CLK 频率 (MHz)	最大 PLL_CLK 频率 (MHz)
$\geq 1.5\text{V}$	0	75	110
	1	90	119
$\geq 1.65\text{V}$	0	75	130
	1	90	130
$\geq 1.80\text{V}$	0	75	140
	1	90	150

PLL 可独立于 ADC 和 DAC 模块上电，也可通过将其输出路由到 GPIO 输出来用作通用 PLL。PLL 上电后，PLL\_CLK 通常在 10ms 后可用。PLL 输出频率由 J.D 和 R 分频器控制

PLL 分频器	位
J	页 0，寄存器 6，D(5:0)
D	页 0，寄存器 7，D(5:0) 和页 0，寄存器 8，D(7:0)
R	页 0，寄存器 5，D(3:0)

D 分频器值为 14 位宽，由 2 个寄存器控制。要正确更新 D 分频器值，必须先对页 0 寄存器 7 进行编程，接着对页 0 寄存器 8 进行编程。除非完成写入页 0 寄存器 8，否则新的 D 值不会生效

编解码器和各种信号处理块的时钟 CODEC\_CLKIN 可以从 MCLK 输入、BCLK 输入、GPIO 输入或 PLL\_CLK (页 0，寄存器 4，位 D1-D0) 生成。

如果 CODEC\_CLKIN 来自 PLL，则 PLL 必须先上电并且最后断电。

表 3-16. PLL 示例配置

PLL_CLKIN (MHz)	PLL P	PLL R	PLL J	PLL D	MDAC	NDAC	DOSR
$f_s = 44.1\text{kHz}$							
2.8224	1	3	10	0	3	5	128

表 3-16. PLL 示例配置 (续)

PLL_CLKIN (MHz)	PLL_P	PLL_R	PLL_J	PLL_D	MDAC	NDAC	DOSR
<b>f<sub>S</sub> = 44.1kHz</b>							
5.6448	1	3	5	0	3	5	128
12	1	1	7	560	3	5	128
13	1	1	6	3504	6	3	104
16	1	1	5	2920	3	5	128
19.2	1	1	4	4100	3	5	128
48	4	1	7	560	3	5	128
<b>f<sub>S</sub> = 48kHz</b>							
2.048	1	3	14	0	7	2	128
3.072	1	4	7	0	7	2	128
4.096	1	3	7	0	7	2	128
6.144	1	2	7	0	7	2	128
8.192	1	4	3	0	4	4	128
12	1	1	7	1680	7	2	128
16	1	1	5	3760	7	2	128
19.2	1	1	4	4800	7	2	128
48	4	1	7	1680	7	2	128

### 3.7 数字音频和控制接口

#### 3.7.1 数字音频接口

音频数据通过数字音频数据串行接口或音频总线，在主机处理器和 TAS2505 之间传输。该器件具有灵活的音频总线，包含左平衡或右平衡数据选项、I<sup>2</sup>S 或 PCM 协议支持、可编程数据长度选项、用于多通道运行的 TDM 模式、各总线时钟线的主/从灵活配置，以及直接与系统中的多个器件进行通信的能力。

TAS2505 的音频总线可配置为左平衡或右平衡、I<sup>2</sup>S、DSP 或 TDM 运行模式，在 TDM 模式中支持与标准电话 PCM 接口进行通信。这些模式全部 MSB 优先，并且通过配置页 0 寄存器 27 位 D5-D4，可将数据宽度编程为 16、20、24 或 32 位。此外，字时钟和位时钟还可以独立配置为主模式或从模式，以灵活连接各种处理器。字时钟用于定义帧的起始，可编程为脉冲或方波信号。该时钟的频率对应于所选 DAC 采样频率的最大值。

位时钟用于在时钟沿输入和输出整个串行总线上的数字音频数据。当处于主模式时，通过控制页 0 寄存器 30 中的位时钟分频器，可以将该信号编程为生成可变时钟脉冲（参阅）。帧中的位时钟脉冲数量可能需要调整，以便适应各种字长并支持多个 TAS2505 共用同一音频总线的情况。

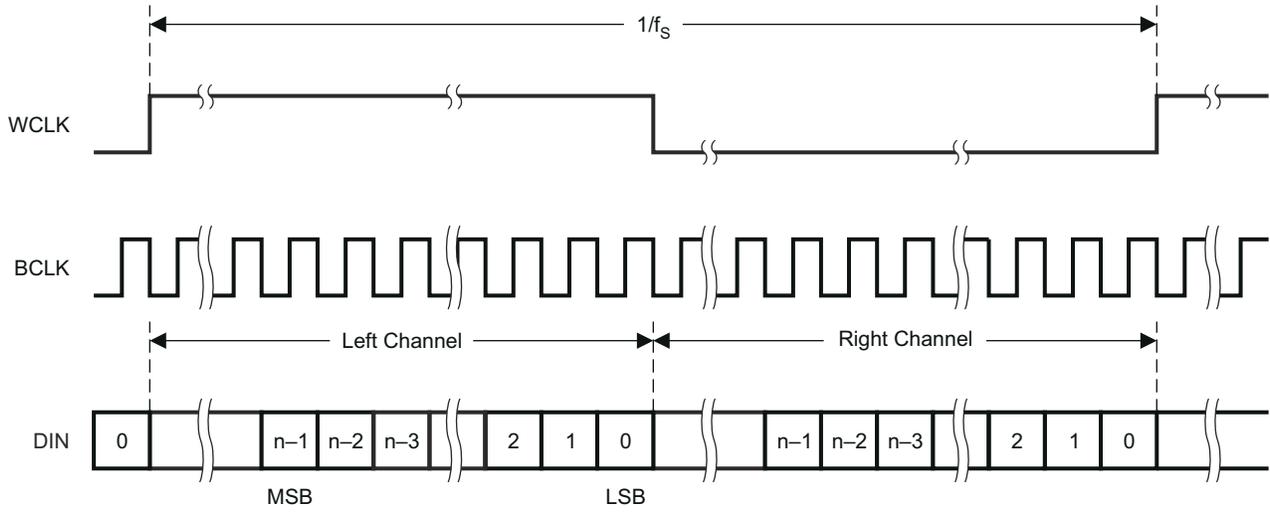
TAS2505 还包括一项功能，可以相对于字时钟对数据传输的开始位置执行偏移。该偏移可通过位时钟数量进行控制，还可以在页 0 寄存器 28 中进行编程。

TAS2505 还能够相对于使用的默认时钟极性，将用于传输音频数据的位时钟的极性反转。无论选择何种音频接口模式，此功能均可独立使用。这可以通过页 0 寄存器 29 位 D3 进行配置。

默认情况下，当字时钟和位时钟由 TAS2505 生成时，这些时钟只有在器件中的 DAC 上电时才运行。这样是为了省电。但是，它还支持一项特性：即使器件中的编解码器断电，字时钟和位时钟也都可以运行。当在同一总线上有多个编解码器的情况下使用 TDM 模式时，或当字时钟或位时钟在系统中用作通用时钟时，这一特性非常有用。

##### 3.7.1.1 右平衡模式

可通过编程页 0 寄存器 27 位 D7 - D6 = 10，将 TAS2505 的音频接口置于右平衡模式。在右平衡模式下，左声道的 LSB 在字时钟下降沿之前的位时钟上升沿有效。同样，右声道的 LSB 在字时钟上升沿之前的位时钟上升沿有效。



T0149-05

图 3-11. 右平衡模式的时序图

对于右平衡模式，每帧的位时钟数应大于或等于已编程数据字长的两倍。

### 3.7.1.2 左平衡模式

可通过编程页 0 寄存器 27 位 D7 - D6 = 11，将 TAS2505 的音频接口置于左平衡模式。在左平衡模式下，右声道的 MSB 在字时钟下降沿之后的位时钟上升沿有效。同样，左声道的 MSB 在字时钟上升沿之后的位时钟上升沿有效。

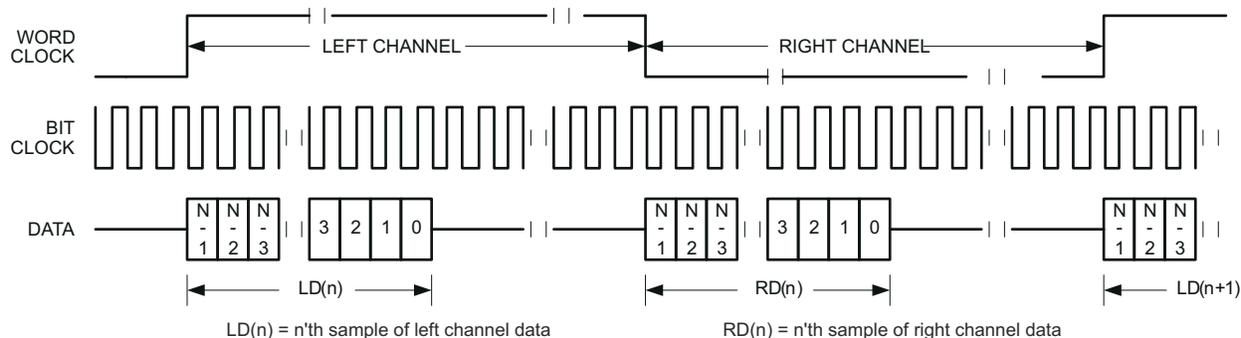


图 3-12. 左平衡模式的时序图

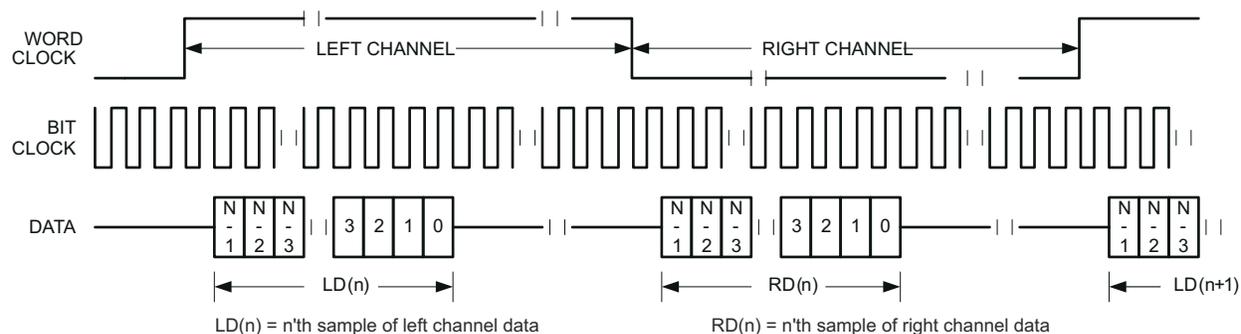


图 3-13. 偏移量 = 1 时左平衡模式的时序图

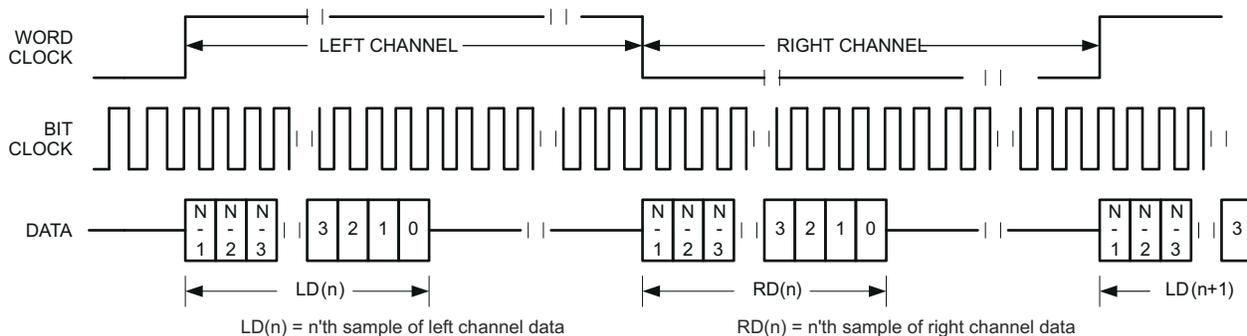


图 3-14. 偏移量 = 0 且位时钟反转时左平衡模式的时序图

对于左平衡模式，每帧的位时钟数应大于或等于已编程数据字长的两倍。此外，编程偏移值应比每帧位时钟数至少小编程的数据字长。

### 3.7.1.3 I<sup>2</sup>S 模式

可通过编程页 0 寄存器 27 位 D7 - D6 = 00，将 TAS2505 的音频接口置于 I<sup>2</sup>S 模式。在 I<sup>2</sup>S 模式下，左声道的 MSB 在字时钟下降沿之后位时钟的第二个上升沿有效。同样，右声道的 MSB 在字时钟上升沿之后位时钟的第二个上升沿有效。

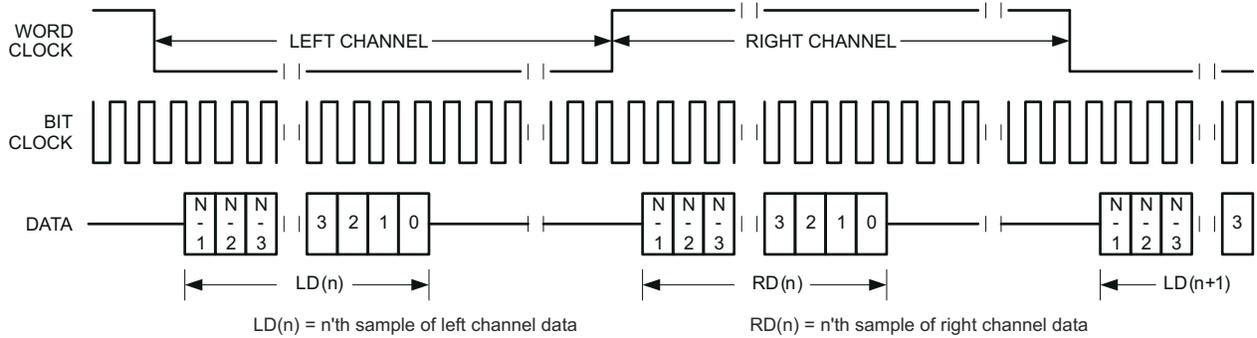


图 3-15. I<sup>2</sup>S 模式的时序图

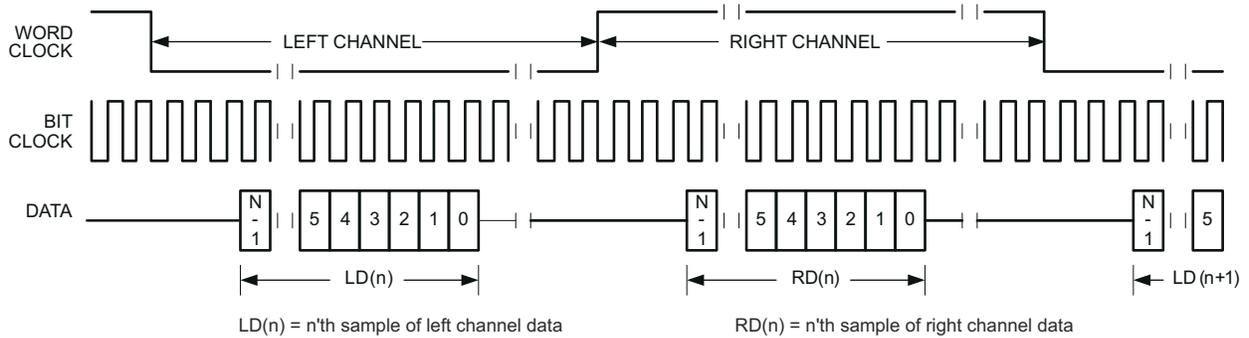


图 3-16. 偏移量 = 2 时 I<sup>2</sup>S 模式的时序图

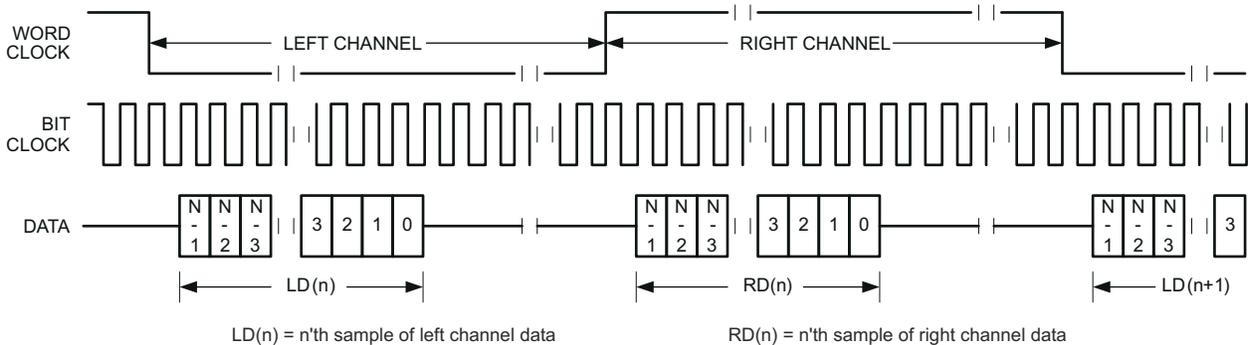
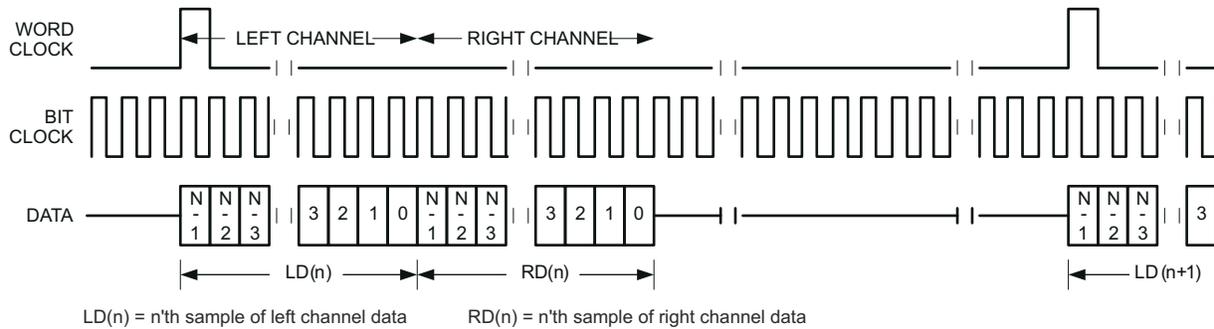
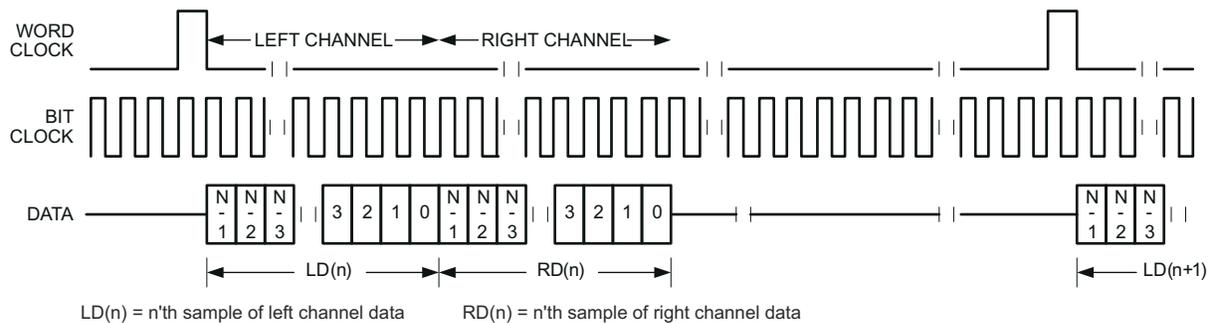
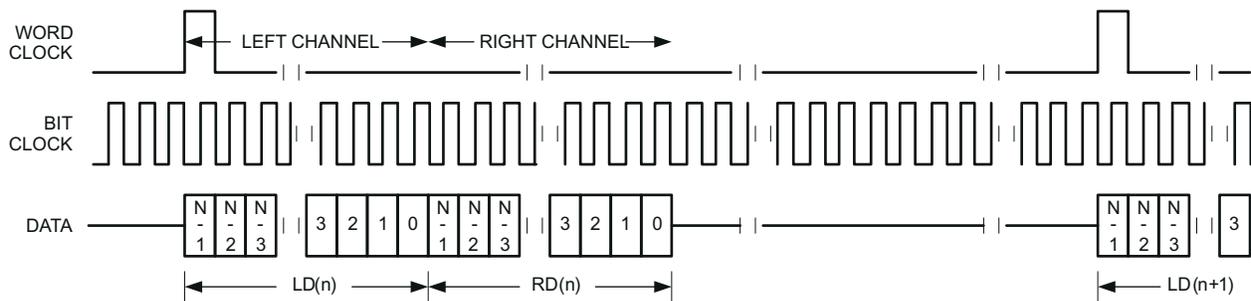


图 3-17. 偏移量 = 0 且位时钟反转时 I<sup>2</sup>S 模式的时序图

对于 I<sup>2</sup>S 模式，每个通道的位时钟数应大于或等于已编程的数据字长。此外，编程偏移值应比每帧位时钟数至少小编程的数据字长。

### 3.7.1.4 DSP 模式

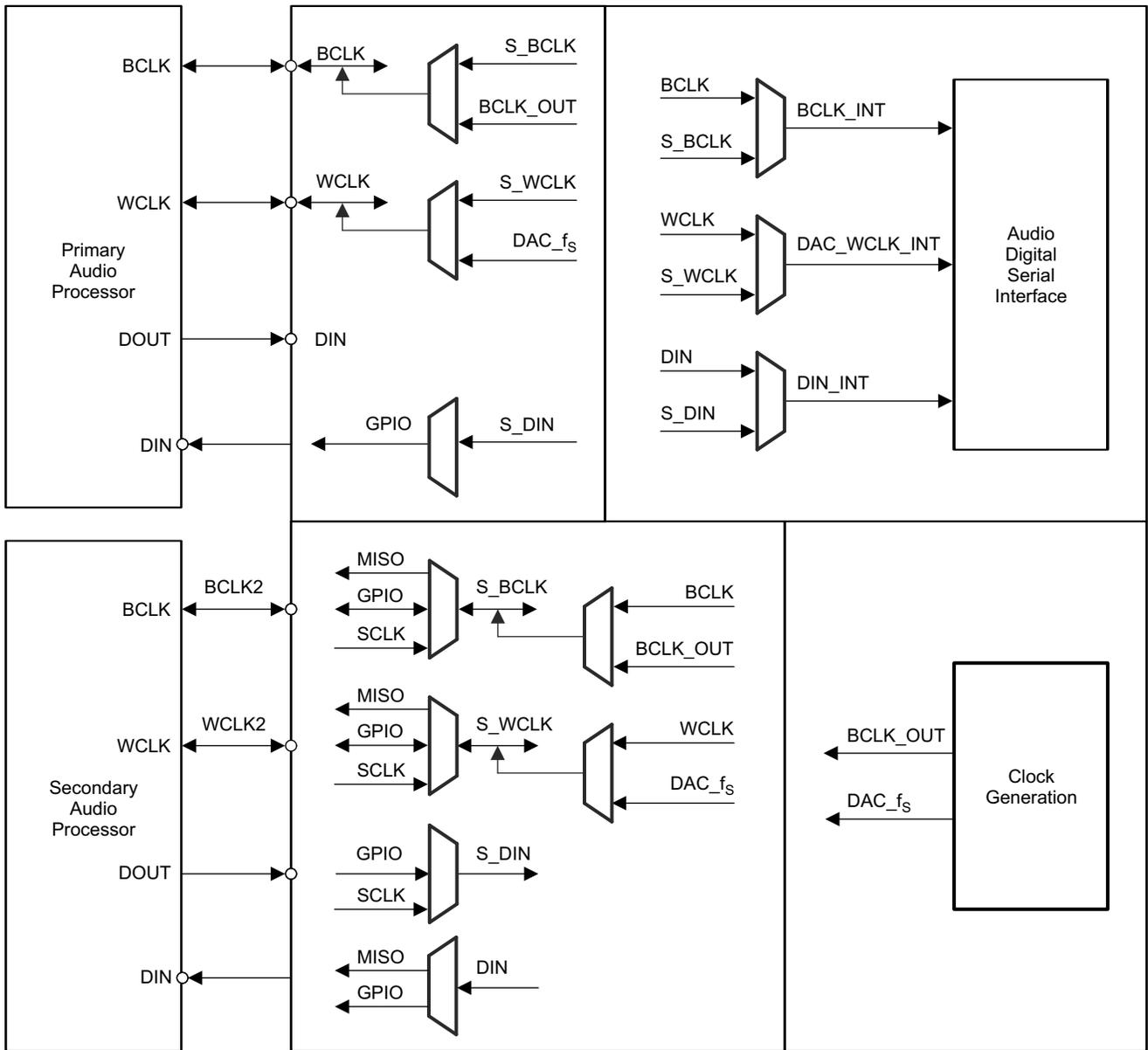
通过编程页 0 寄存器 27 位 D7 - D6 = 01，可以将 TAS2505 的音频接口置于 DSP 模式。在 DSP 模式下，字时钟的下降沿首先从左声道数据开始数据传输，右声道数据紧随其后。每个数据位在位时钟的下降沿上都有效。


**图 3-18. DSP 模式的时序图**

**图 3-19. 偏移 = 1 时 DSP 模式的时序图**

**图 3-20. 偏移 = 0 且位时钟反转时 DSP 模式的时序图**

对于 DSP 模式，每帧的位时钟数应大于或等于编程数据字长的两倍。此外，编程偏移值应比每帧位时钟数至少小编程的数据字长。

### 3.7.1.5 主要和辅助数字音频接口选择

TAS2505 上的音频串行接口具有 I/O 控制功能，允许与两个独立处理器进行音频数据通信。每个处理器一次可与一个器件通信。要启用此功能，需对各种引脚选择进行寄存器编程。



B0375-01

图 3-21. 音频串行接口多路复用

辅助音频接口使用多功能引脚。有关多功能引脚的概述，请参阅节 3.1.3 表 3-1，并且表 3-2 说明了可能的音频接口路由。多功能引脚 SCLK 和 MISO 仅在 I2C 通信模式下可用。通过此多路复用功能，TAS2505 可与两个具有独立 I2S/PCM 总线的单独器件进行通信（一次与一个器件通信）。

### 3.7.2 控制接口

TAS2505 控制接口支持 SPI 或 I2C 通信协议，可通过 SPI\_SEL 引脚来选择协议。对于 SPI，SPI\_SEL 应连接高电平；对于 I2C，SPI\_SEL 应连接低电平。不建议在器件运行期间改变 SPI\_SEL 的状态。

### 3.7.2.1 I<sup>2</sup>C 控制模式

TAS2505 支持 I<sup>2</sup>C 控制协议，并会响应 I<sup>2</sup>C 地址 0011 000。I<sup>2</sup>C 是两线制开漏接口，支持单根总线上的多个器件和主器件。I<sup>2</sup>C 总线上的器件通过将总线接地只将其驱动为低电平；不会将总线驱动为高电平。总线由上拉电阻拉至高电平，因此当没有器件将总线驱动为低电平时，总线为高电平。这样，两个器件就不会发生冲突；如果两个器件同时驱动总线，不会发生驱动器争用。

I<sup>2</sup>C 总线上的通信始终在两个器件之间进行，一个器件用作主器件，另一个器件用作从器件。主器件和从器件都可以读取和写入，但从器件只能在主器件的指示下执行上述操作。一些 I<sup>2</sup>C 器件可用作主器件或从器件，但 TAS2505 只能用作从器件。

I<sup>2</sup>C 总线由 SDA 和 SCL 这两条线组成。SDA 传输数据，SCL 信号提供时钟。所有数据以八位一组的形式通过 I<sup>2</sup>C 总线进行传输。为在 I<sup>2</sup>C 总线上发送一个位，SDA 线将驱动至适当电平，同时 SCL 为低电平（SDA 低电平表示该位为 0，高电平表示该位为 1）。

SDA 线稳定后，SCL 线变为高电平，然后变为低电平。SCL 线上的这一脉冲会在时钟沿将 SDA 位输入到接收器移位寄存器中。

I<sup>2</sup>C 总线是双向的：SDA 线用于发送和接收数据。当主器件向从器件读取数据时，从器件驱动数据线；当主器件将数据发送到从器件时，主器件驱动数据线。

大多数时候，总线处于空闲状态，没有通信发生，两条线都处于高电平。当进行通信时，总线处于运行状态。只有主器件才能在总线上开始通信。通常，数据线只能在时钟线为低电平时改变状态。如果数据线在时钟线为高电平时改变状态，则它要么是开始条件，要么是与之对应的停止条件。开始条件是指时钟线为高电平，且数据线从高电平变为低电平。停止条件是指时钟线为高电平，且数据线从低电平变为高电平。

主器件发出开始条件后，它会发送一个字节来选择从器件进行通信。此字节称为地址字节。I<sup>2</sup>C 总线上的每个器件都具有一个等待响应的唯一 7 位地址。（从器件也可以具有 10 位地址；有关详细信息，请参阅 I<sup>2</sup>C 规范。）主器件在地址字节中发送地址，并一同发送一个位以表明它是否希望向从器件读取或写入。

在 I<sup>2</sup>C 总线上发送的每个字节无论是地址还是数据，都通过一个确认位进行确认。当主器件已完成向从器件发送一个字节（8 个数据位）时，它将停止驱动 SDA 并等待从器件确认此字节。从器件通过将 SDA 拉至低电平确认此字节。主器件随后发送一个时钟脉冲对确认位计时。同样，当主器件已完成读取一个字节时，它会将 SDA 拉至低电平以向从器件进行确认。然后，它发送一个时钟脉冲对此位计时。（请记住，主器件始终驱动时钟线。）

只需在确认周期内将 SDA 保持为高电平即可执行非确认。如果总线上没有器件，而主器件尝试对其进行寻址，则将收到非确认，因为该地址上没有器件将线路拉至低电平。

当主器件完成与从器件的通信时，它可能会发出停止条件。发出停止条件时，总线再次变为空闲状态。主器件也可能发出另一开始条件。当在总线处于运行状态下发出开始条件时，这称为重复开始条件。

TAS2505 还可以响应和确认通用广播（即主器件利用从器件地址字节 00h 发出命令）。此功能在默认情况下处于禁用状态，但可通过页 0 寄存器 34 位 D5 启用。

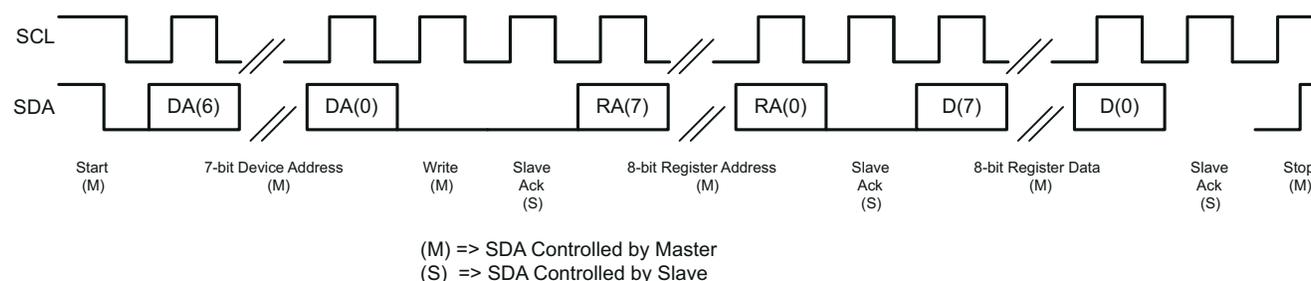


图 3-22. I<sup>2</sup>C 写入

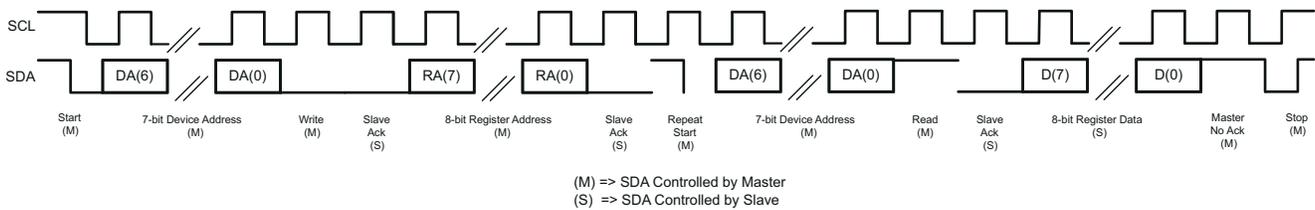


图 3-23. I<sup>2</sup>C 读取

对于 I<sup>2</sup>C 寄存器写入，如果主器件未发出停止条件，则器件将进入自动递增模式。因此在接下来的八个时钟内，SDA 上的数据将被视为下一增量寄存器的数据。

同样，对于 I<sup>2</sup>C 寄存器读取，在器件从寻址到的寄存器发送出 8 位数据后，如果主器件发出确认，从器件将接管 SDA 总线的控制权，并在接下来的 8 个时钟内发送下一增量寄存器的数据。

### 3.7.2.2 SPI 数字接口

在 SPI 控制模式下，TAS2505 使用引脚 SCL/SSZ=SSZ、SCLK=SCLK、MISO=MISO、SDA/MOSI=MOSI 作为标准 SPI 端口，其时钟极性设置为 0 (典型微处理器 SPI 控制位 CPOL = 0)。SPI 端口可在主机处理器 (主器件) 与外围器件 (从器件) 之间实现全双工、同步、串行通信。SPI 主器件 (在本例中为主机处理器) 生成同步时钟 (驱动至 SCLK) 并启动传输。SPI 从器件 (如 TAS2505) 依赖主器件来启动和同步传输。传输由 SPI 主器件启动开始。来自 SPI 主器件的字节在主器件串行时钟 (驱动至 SCLK) 的控制下，开始移入从器件 MOSI 引脚。当字节移入 MOSI 引脚时，一个字节从 MISO 引脚移出到主移位寄存器。

TAS2505 接口设计为：当时钟相位的位设置为 1 (典型微处理器 SPI 控制位 CPHA = 1) 时，主器件开始驱动其 MOSI 引脚，而从器件开始在第一个串行时钟沿驱动其 MISO 引脚。SSZ 引脚可在两次传输之间保持低电平；但是 TAS2505 只会将 SSZ 下降沿之后传输的前 8 位当作命令字节，接下来的 8 位仅在写入寄存器时当作数据字节。保留寄存器位应写入其默认值。TAS2505 完全由寄存器控制。向这些寄存器读取和写入数据之前，先向器件的 MOSI 引脚发送一个 8 位命令。命令结构如表 3-17 所示。前 7 位指定写入或读取的寄存器地址，范围为 0 至 127 (十进制)。命令字以 R/W 位结尾，此位指定串行总线上的数据流方向。对于寄存器写入，R/W 位应设置为 0。第二个数据字节发送到 MOSI 引脚，并包含要写入寄存器的数据。寄存器读取以类似方式完成。8 位命令字发送 7 位寄存器地址，后跟 R/W 位 = 1，表示正在进行寄存器读取。然后，在该帧接下来的 8 个 SCLK 时钟期间，8 位寄存器数据在时钟沿从器件上的 MISO 引脚输出。

表 3-17. 命令字

位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
ADDR(6)	ADDR(5)	ADDR(4)	ADDR(3)	ADDR(2)	ADDR(1)	ADDR(0)	R/WZ

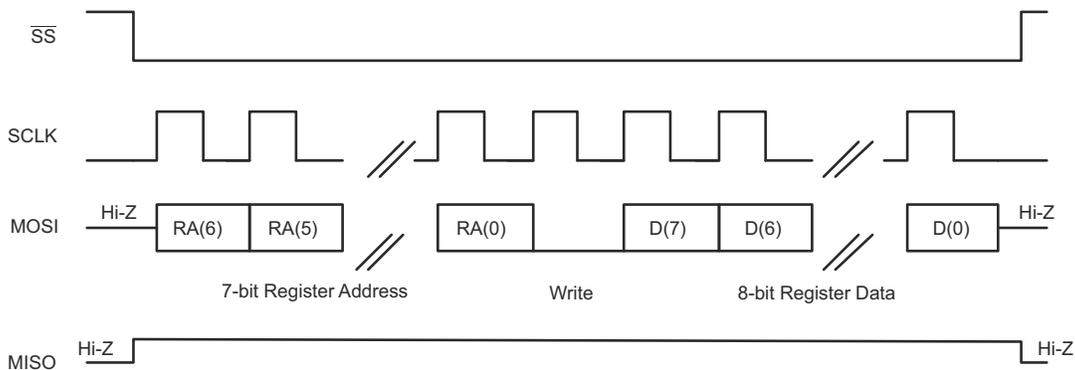


图 3-24. 寄存器写入的 SPI 时序图

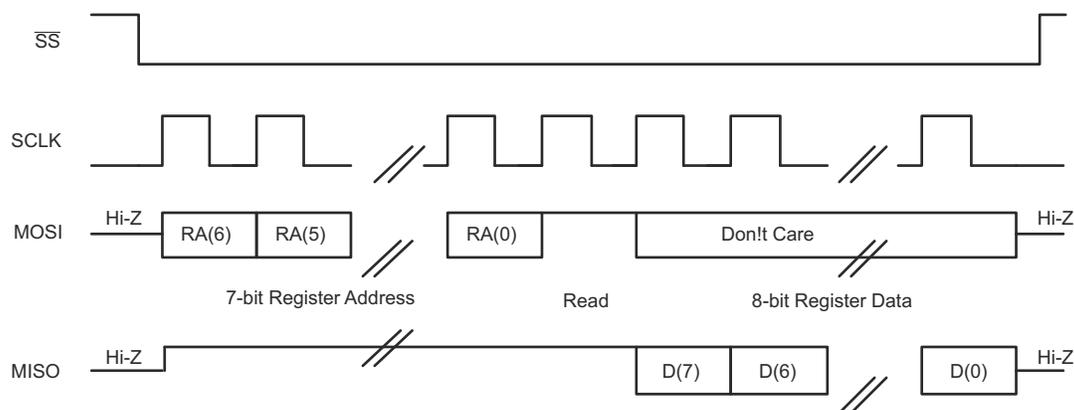


图 3-25. 寄存器读取的 SPI 时序图

### 3.8 电源

TAS2505 集成了大量数字和模拟功能，每个模块均可单独供电，从而使系统能够选择适当电源以实现所需性能和功耗。该器件具有用于数字 IO、数字内核、模拟内核、模拟输入、耳机驱动器和扬声器驱动器的单独电源域。如果需要，所有电源（扬声器驱动器电源除外，该电源可直接连接到电池）均可连接在一起，并由 1.65V 至 1.95V 电压范围的一个电源供电。可单独提供 1.1V 至 3.6V 范围的 IOVDD 电压。为提高电源效率，数字内核电源的电压范围为 1.26V 至 1.95V。模拟内核电源可来自接受 SPKVDD 电压（2.7V 至 5.5V）的内部 LDO，也可以使用 1.5V 至 1.95V 范围的电压直接驱动 AVDD 引脚。扬声器驱动器电压（SPKVDD）范围为 2.7V 至 5.5V。

- IOVDD

IOVDD 引脚为器件的数字 IO 单元供电。IOVDD 的电压范围为 1.1V 至 3.6V，由系统其余部分的数字 IO 电压决定。

- DVDD

此引脚为器件的数字内核供电。较低的 DVDD 电压可使功率耗散较低。如果系统中使用了高效的开关模式电源，则可以使用较低的 DVDD 电压优化系统功耗。只有 1.65V 至 1.95V 电压范围的 DVDD 支持完整时钟范围。

- AVDD

此引脚为器件的模拟内核和器件的耳机放大器供电。模拟内核电压 (AVDD) 应在 1.5V 至 1.95V 范围内以实现指定性能。如果 AVDD 电压高于 1.8V，内部共模电压可设置为 0.9V（页 1，寄存器 10，D6 = 0，默认值），从而在内部产生 500mVrms 满量程电压。如果模拟电压低于 1.8V，内部共模电压应设置为 0.75V（页 1，寄存器 10，D6 = 1），从而产生 375mVrms 内部满量程电压。

#### 备注

上电时，PLL 和 HP 电平转换器将断电，以在 DVDD 上电和 AVDD 断电时避免漏电流问题。要在断电后上电，必须在应用 AVDD（从内部 LDO 或通过外部 LDO）时写入页 1 寄存器 2 位 D3 = 0。

- SPKVDD

此引脚为器件的 D 类扬声器驱动器供电。扬声器电源电压应在 2.7V 至 5.5V 范围内以实现指定性能。此引脚也可以作为内部 LDO 的输入电源。有关内部 LDO 的详细信息，请参阅节 3.4.10。请注意，即使未在器件上使用集成扬声器驱动器，仍应连接这些电源（通常连接到电池电压），并且其电压应大于或等于所有其他电源的电压。

#### 3.8.1 系统级注意事项

虽然可以通过多种电源选项为器件灵活供电，但在进入待机和关断模式时，必须注意保持在安全区域内。总的来说，当器件的所有电源关闭时可实现最低关断电流，这意味着必须在恢复电源后将所有设置重新应用于器件。为了保持器件中的设置，SPKVDD、DVDD 电压以及内部或外部 AVDD 电压也必须保持不变。

### 3.8.1.1 所有电源全部来自使用内部 LDO 的单电压轨 (2.75V 至 5.5V)

器件可直接通过 SPKVDD (扬声器电源) 引脚由 2.75V 至 5.5V 的单轨供电。在运行期间, AVDD LDO 通过 LDO\_SEL 引脚激活后连接 SPKVDD 引脚。同样, 在这种情况下, 作为 LDO 输出的 AVDD 引脚必须从外部连接至 DVDD 引脚。

#### 3.8.1.1.1 待机模式

要将器件置于待机模式, LDO 带隙 (页 1, 寄存器 1, D1 = 0) 必须保持开启状态, 所有其他模块必须断电。此状态会使 SPKVDD 电源在 5V 电压下产生约 100uA 待机电流。在待机模式下, 器件可快速响应播放请求。

#### 3.8.1.1.2 关断模式

要关断器件, 可以完全关闭作为 SPKVDD 电源的外部电源。

### 3.8.1.2 由双电压轨供电 (2.75V 至 5.5V 和 1.8V)

如果将单个 1.8V 电压轨用于 AVDD 电源和 DVDD 电源, 则通过直流/直流转换器从较高的电池电压生成 1.8V 电压可实现良好的系统级效率。连接到 DVDD 引脚的 1.8V 电压轨也可以连接到 AVDD 引脚。器件通过此连接工作, 但可实现的性能是直流/直流转换器输出上通常存在的电压纹波的函数。要达到额定性能, 必须在 1.8V 电压轨和 AVDD 输入之间连接一个外部低输入电压 1.6V LDO。在运行期间, LDO 通过 LDO\_SEL 引脚停用以连接 SPKVSS 引脚。

#### 3.8.1.2.1 待机模式

要将器件置于待机模式, SPKVDD 电源和两个 1.8V 电压 (AVDD 和 DVDD) 必须保持开启状态, 所有其他模块都应断电。此状态会使 AVDD 电源产生约 1.5  $\mu$ A 待机电流。在待机模式下, 器件可快速响应播放请求。

#### 3.8.1.2.2 关断模式

要关断器件, 可以完全关闭外部电源。如果无法关闭 1.8V 电压轨, 则 PLL 和 HP 电平转换器必须断电 (页 1, 寄存器 2, D3 = 1)、LDO 带隙必须断电 (页 1, 寄存器 1, D1 = 1)、将 POR 电路断电 (页 1, 寄存器 1, D3 = 1) 且主基准必须断电 (页 1, 寄存器 1, D4 = 0)。此状态会使器件关断电流小于 1.5  $\mu$ A。

### 3.8.1.3 其他电源选项

还有其他选项可为器件供电。应用以下规则:

- 在正常运行期间, 所有电源引脚必须连接至电源 (通过内部 LDO 或外部 LDO)。
- 如果存在 LDO 电源,
- 电源:
  - SPKVDD 电源也必须存在
  - DVDD 电源也必须存在
  - 如果 AVDD 电源不存在, 那么 PLL 和 HP 电平转换器必须断电 (页 1, 寄存器 2, D3 = 1), 并且主基准必须断电 (页 1, 寄存器 1, D4 = 0)。此外, 所有其他模块也应断电。

## 3.9 器件特定功能

### 3.9.1 中断

TAS2505 中的某些特定事件需要主机处理器干预, 可用于触发主机处理器的中断。这避免了连续轮询状态标志寄存器。TAS2505 有两个定义的中断 INT1 和 INT2, 这些中断可通过编程页 0 寄存器 48 和 49 进行配置。用户可以将中断 INT1 和 INT2 配置为由一个或多个事件触发, 例如:

- 耳机驱动器中的过流情况
- AC 处理块和滤波器中的数据溢出

通过在页 0 寄存器 52、53 和 55 中配置相应的输出控制寄存器, 可以将每个 INT1 和 INT2 中断路由到 GPIO/DOUT 和 MISO 等输出引脚。可通过对页 0 寄存器 48 位 D(0) 和页 0 寄存器 49 位 D(0) 进行编程, 将这些中断信号配置为单个脉冲或一系列脉冲。如果用户将这些中断配置为一系列脉冲, 那么事件将触发脉冲开始; 当用户读取页 0 寄存器 42 和 44 中的标志寄存器以确定中断原因时, 脉冲将停止。

This page intentionally left blank.



应用电路的要求决定了器件设置的细节，如时钟生成、电源、基准电压，以及可能为最终应用增加价值的特殊功能。下一章中介绍了示例器件设置。

#### 4.1 上电序列

有两种建议的电源序列可用于 TAS2505：

1. 扬声器电源、数字电源、模拟电源
2. 扬声器电源、数字和模拟电源

如果终端系统使用单独的模拟和数字电源，则第一个上电序列非常有用。这对于通过直流/直流转换器提高数字电压轨效率，同时使用低压降稳压器 (LDO) 保持模拟电源洁净非常有用。虽然建议将模拟电源和数字电源分开，但如果必须将所有 1.8V 电源（模拟和数字）连接在一起，则可以使用第二个电源序列，并且可以在使用内部 LDO 时采用该序列。

**在任何一种电源序列情况下，写入器件寄存器进行初始化之前，必须启用输入时钟 BCLK、WCLK 和 MCLK（如果使用）。如果这些时钟在任何时候停止，至少必须禁用 D 类扬声器输出（页 1 寄存器 45 位 D1）或进行静音处理（页 1 寄存器 48 位 D6-D4），以防止扬声器出现音频失真。**

##### 4.1.1 上电序列 1 - 单独的数字和模拟电源

图 4-1 显示了所有电源均为单独提供的情况的时序图。如果应使用所描绘的序列。

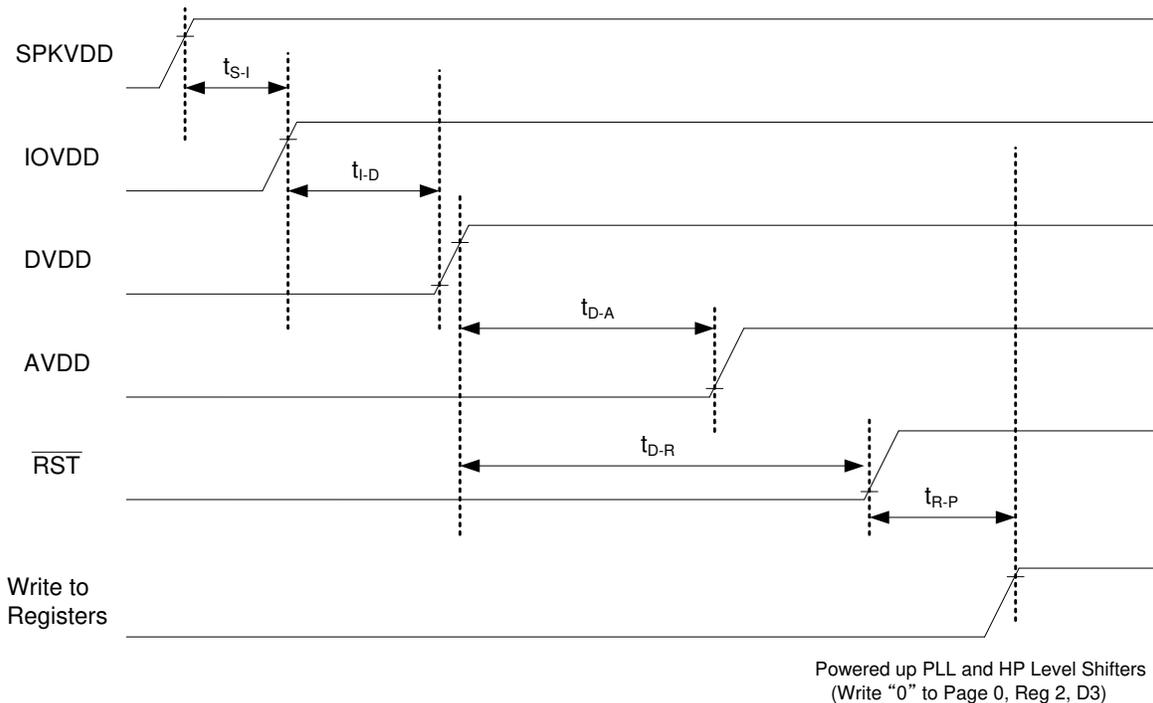


图 4-1. 在数字电源之后提供的模拟电源

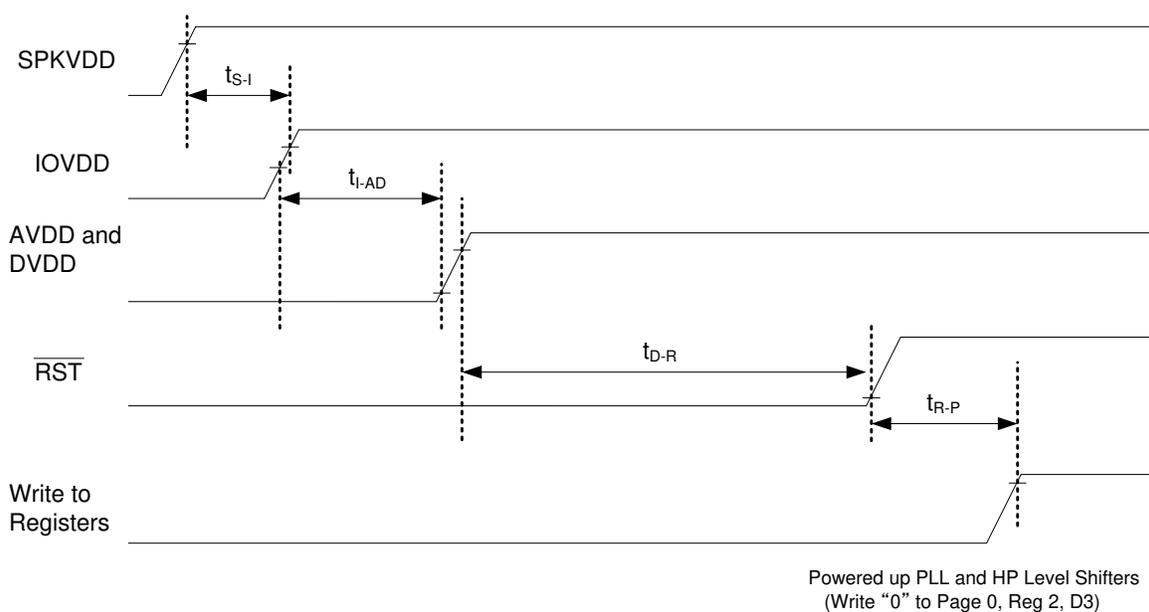
应先提供 SPKVDD。接下来应提供 IOVDD，DVDD 可与 IOVDD 同时提供。由于默认情况下，从 DVDD 轨到 AVDD 轨工作的 PLL 和 HP 电平转换器会断电，因此即使 AVDD 上升因 DVDD 上升而延迟，转换器也可以帮助漏电流从 DVDD 流入 AVDD。释放  $\overline{\text{RST}}$  (或执行软件复位) 后，不应在 1ms 内执行任何寄存器写入。

**表 4-1. 电源时序参数**

参数	最小值	典型值	最大值	说明
$t_{S-I}$	0			提供 SPKVDD 与提供 IOVDD 之间的时间。
$t_{I-D}$	0			提供 IOVDD 与提供 DVDD 之间的时间。
$t_{D-A}$	0			提供 DVDD 与提供 AVDD 之间的时间。
$t_{D-R}$	10ns			提供 DVDD (与 IOVDD) 与可以释放复位之间的时间。
$t_{R-P}$	1ms			释放复位与可写入寄存器 (即 PLL 和 HP 电平转换器上电) 之间的时间。

#### 4.1.2 上电序列 2 - DVDD 的共享 1.8V 模拟电源

如果需要，AVDD 的模拟电源也可以与 DVDD 同时提供 (如果一个电源来自内部 LDO 或为外部 LDO)。如图 4-2 所示。


**图 4-2. 一起提供的数字和模拟 1.8V 电源**

释放  $\overline{\text{RST}}$  (或执行软件复位) 后，不应在 1ms 内执行任何寄存器写入。

表 4-2. 电源时序参数

参数	最小值	典型值	最大值	说明
$t_{I-S}$	0			提供 SPKVDD 与提供 IOVDD 之间的时间。
$t_{I-AD}$	0			提供 IOVDD 与提供 AVDD 和 DVDD 之间的时间。
$t_{D-R}$	10ns			提供 DVDD ( 与 IOVDD ) 与可以释放复位之间的时间。
$t_{R-P}$	1ms			释放复位与可写入寄存器 ( 即 PLL 和 HP 电平转换器上电 ) 之间的时间。

## 4.2 器件初始化

### 4.2.1 通过 $\overline{RST}$ 引脚和 POR 进行复位

要使器件正常工作，TAS2505 内部逻辑必须初始化为已知条件。这可通过两种方式实现：

1. 第一种方式是不采取任何操作，使检测最低 DVDD 和 IOVDD 电平的内部 POR 电路自动将器件复位至其默认条件。
2. 如果需要，可使用  $\overline{RST}$  引脚。要将器件初始化为其默认运行条件，可将硬件复位引脚 ( $\overline{RST}$ ) 拉至低电平至少 10ns。要使此初始化生效，IOVDD 和 DVDD 电源都必须上电。建议在 DVDD 电源上电时，将  $\overline{RST}$  引脚拉至低电平。

此器件也可以通过软件复位来复位。向页 0 寄存器 1 位 D0 写入 1 可复位内部寄存器，但不会复位数字接口。

### 4.2.2 器件启动锁定时间

在 TAS2505 通过上电过程初始化之后，内部存储器将初始化为默认值。此初始化会在上电过程后 1ms 内进行。在此初始化阶段，不对 DAC 系数缓冲器执行寄存器读取或寄存器写入操作。此外，在初始化阶段，编解码器中的任何块都不应上电。

### 4.2.3 PLL 启动

每次 PLL 上电时，在 PLL 上电命令之后、时钟应用于编解码器之前都会出现约 10ms 的启动延迟。此延迟旨在确保 PLL 和时钟分频器逻辑的稳定运行。

### 4.2.4 功率级复位

仅功率级复位用于在发生过流锁存关断后复位器件。使用此复位可重新启用输出级，而无需复位器件中的所有寄存器。在两个功率级中，每个功率级都有自己的专用复位位。要进行耳机功率级复位，需对 HPOUT 设置页 1 寄存器 9 位 D5。如果在耳机输出端检测到短路，页 1 寄存器 11 位 D0 将关闭驱动器电源。要进行扬声器功率级复位，需对 SPKP 和 SPKM 设置页 1/寄存器 45 位 D1。

### 4.2.5 软件断电

默认情况下，所有电路块将在复位条件后断电。要控制每个电路块的硬件上电，可写入适当的控制寄存器。此方法可将用于所需功能的电源电流降至最低。不过，当一个模块断电时，只要器件仍在通电，所有寄存器设置都会保持不变。

#### 4.2.6 器件共模电压

TAS2505 允许用户编写页 1 寄存器 10 D(6)，从而将模拟输入的共模电压设置为 0.75V 或 0.9V。当模拟电源电压在 1.8V 左右或以上时，0.9V 的输入共模电压效果最好，可以提供很高的性能。如果模拟电源电压低于 1.8V，必须使用 0.75V 共模电压。

**表 4-3. 输入共模电压和输入信号摆幅**

输入共模电压 (V)	AVdd (V)	通道增益 (dB)	0dBFS 输出信号的单端输入摆幅 (V <sub>RMS</sub> )	0dBFS 输出信号的差分输入摆幅 (V <sub>RMS</sub> )
0.75	>1.5	-2	0.375	0.75
0.90	1.8 ... 1.95	0	0.5	1.0

#### 备注

输入共模设置由 DAC 播放和模拟旁路路径共用。



以下示例 EVM I<sup>2</sup>C 寄存器控制脚本可直接用于 TAS2505 EVM 设置。# 标记注释行，w 标记 I<sup>2</sup>C 写入命令，后跟器件地址、I<sup>2</sup>C 寄存器地址和值。以下 EVM I<sup>2</sup>C 寄存器控制脚本显示了如何在  $f_s = 44.1\text{kHz}$ 、MCLK = 11.2896MHz 的播放模式下设置 TAS2505。

### 5.1 通过 DAC 和耳机/扬声器输出播放数字数据的示例寄存器设置

```
# I2C Script to Setup the device in Playback Mode
# Key: w 30 XX YY ==> write to I2C address 0x30, to register 0xxx, data 0xyy
# This script set DAC output routed to HP Driver and Class-D driver via Mixer
# # ==> comment delimiter
# Page switch to Page 0
w 30 00 00
# Assert Software reset (P0, R1, D0=1)
w 30 01 01
# Page Switch to Page 1
w 30 00 01
# LDO output programmed as 1.8V and Level shifters powered up. (P1, R2, D5-D4=00, D3=0)
w 30 02 00
# Page switch to Page 0
w 30 00 00
# PLL_clkln = MCLK, codec_clkln = PLL_CLK, MCLK should be 11.2896MHz (P0, R4, D1-D0=03)
w 30 04 03
# Power up PLL, set P=1, R=1, (Page-0, Reg-5)
w 30 05 91
# Set J=4, (Page-0, Reg-6)
w 30 06 04
# D = 0000, D(13:8) = 0, (Page-0, Reg-7)
w 30 07 00
# D(7:0) = 0, (Page-0, Reg-8)
w 30 08 00
# add delay of 15 ms for PLL to lock
d 15
# DAC NDAC Powered up, NDAC=4 (P0, R11, D7=1, D6-D0=0000100)
w 30 0B 84
# DAC MDAC Powered up, MDAC=2 (P0, R12, D7=1, D6-D0=0000010)
w 30 0C 82
# DAC OSR(9:0)-> DOSR=128 (P0, R12, D1-D0=00)
w 30 0D 00
# DAC OSR(9:0)-> DOSR=128 (P0, R13, D7-D0=10000000)
w 30 0E 80
# Codec Interface control word length = 16bits, BCLK&WCLK inputs, I2S mode. (P0, R27, D7-D6=00, D5-D4=00, D3-D2=00)
w 30 1B 00
# Data slot offset 00 (P0, R28, D7-D0=0000)
w 30 1C 00
# Dac Instruction programming PRB #2 for Mono routing. Type interpolation (x8) and 3 programmable Biquads. (P0, R60, D4-D0=0010)
w 30 3C 02
# Page switch to Page 0
w 30 00 00
# DAC powered up, Soft step 1 per Fs. (P0, R63, D7=1, D5-D4=01, D3-D2=00, D1-D0=00)
w 30 3F 90
# DAC digital gain 0dB (P0, R65, D7-D0=00000000)
w 30 41 00
# DAC volume not muted. (P0, R64, D3=0, D2=1)
w 30 40 04
# Page Switch to Page 1
w 30 00 01
# Master Reference Powered on (P1, R1, D4=1)
```

```

W 30 01 10
# Output common mode for DAC set to 0.9V (default) (P1, R10)
W 30 0A 00
# Mixer P output is connected to HP Out Mixer (P1, R12, D2=1)
W 30 0C 04
# HP Volume, 0dB Gain (P1, R22, D6-D0=0000000)
W 30 16 00
# No need to enable Mixer M and Mixer P, AINL Volume, 0dB Gain (P1, R24, D7=1, D6-D0=0000000)
W 30 18 00
# Power up HP (P1, R9, D5=1)
W 30 09 20
# Unmute HP with 0dB gain (P1, R16, D4=1)
W 30 10 00
# SPK attn. Gain =0dB (P1, R46, D6-D0=0000000)
W 30 2E 00
# SPK driver Gain=6.0dB (P1, R48, D6-D4=001)
W 30 30 10
# SPK powered up (P1, R45, D1=1)
W 30 2D 02
#

```

## 5.2 通过 DAC 和耳机输出播放数字数据的示例寄存器设置

```

# I2C Script to Setup the device in Playback Mode
# Key: w 30 XX YY ==> write to I2C address 0x30, to register 0xxx, data 0xYY
# This script set DAC output routed to only HP Driver
# # ==> comment delimiter
#
# Page switch to Page 0
W 30 00 00
# Assert Software reset (P0, R1, D0=1)
W 30 01 01
# Page Switch to Page 1
W 30 00 01
# LDO output programmed as 1.8V and Level shifters powered up.(P1, R2, D5-D4=00, D3=0)
W 30 02 00
Page switch to Page 0
W 30 00 00
# CODEC_CLKIN=MCLK, MCLK should be 11.2896MHZ (P0, R4, D1-D0=00)
W 30 04 00
# DAC NDAC Powered up, NDAC=1 (P0, R11, D7=1, D6-D0=0000001)
W 30 0B 81
# DAC MDAC Powered up, MDAC=2 (P0, R12, D7=1, D6-D0=0000010)
W 30 0C 82
# DAC OSR(9:0)-> DOSR=128 (P0, R12, D1-D0=00)
W 30 0D 00
# DAC OSR(9:0)-> DOSR=128 (P0, R13, D7-D0=10000000)
W 30 0E 80
# Codec Interface control word length = 16bits, BCLK&WCLK inputs, I2S mode.(P0, R27, D7-D6=00, D5-D4=00, D3-D2=00)
W 30 1B 00
# Data slot offset 00 (P0, R28, D7-D0=0000)
W 30 1C 00
# Dac Instruction programming PRB #2 for Mono routing.Type interpolation (x8) and 3 programmable Biquads.(P0, R60, D4-D0=0010)
W 30 3C 02
# Page Switch to Page 1
W 30 00 01
# Master Reference Powered on (P1, R1, D4=1)
W 30 01 10
# Output common mode for DAC set to 0.9V (default) (P1, R10)
W 30 0A 00
# DAC output is routed directly to HP driver (P1, R12, D3=1)
W 30 0C 08
# HP Volume, 0dB Gain (P1, R22, D6-D0=0000000)
W 30 16 00
# Power up HP (P1, R9, D5=1)
W 30 09 20
# Unmute HP with 0dB gain (P1, R16, D4=1)
W 30 10 00
# Page switch to Page 0
W 30 00 00
# DAC powered up, Soft step 1 per Fs.(P0, R63, D7=1, D5-D4=01, D3-D2=00, D1-D0=00)
W 30 3F 90

```

```
# DAC digital gain 0dB (P0, R65, D7-D0=00000000)
W 30 41 00
# DAC volume not muted.(P0, R64, D3=0, D2=1)
W 30 40 04
#
```

### 5.3 通过耳机/扬声器输出播放 AINL 和 AINR 的示例寄存器设置

```
# I2C Script to Setup the device in Playback Mode
# This script set AINL and AINR inputs routed to HP Driver and Class-D driver via Mixer
# Key: w 30 XX YY ==> write to I2C address 0x30, to register 0xxx, data 0xYY
# # ==> comment delimiter
#
# Page switch to Page 0
W 30 00 00
# Assert Software reset (P0, R1, D0=1)
W 30 01 01
# Page Switch to Page 1
W 30 00 01
# LDO output programmed as 1.8V and Level shifters powered up. (P1, R2, D5-D4=00, D3=0)
W 30 02 00
# Master Reference Powered on (P1, R1, D4=1)
W 30 01 10
# Enable AINL and AINR (P1, R9, D1-D0=11)
W 30 09 03
# AINL/R to HP driver via Mixer P (P1, R12, D7-D6=11, D2=1)
W 30 0C C4
# HP Volume, 0dB Gain (P1, R22, D6-D0=00000000)
W 30 16 00
# Enable Mixer P and Mixer M, AINL Volume, 0dB Gain (P1, R24, D7=1, D6-D0=00000000)
W 30 18 80
# Enable AINL and AINR and Power up HP (P1, R9, D5=1, D1-D0=11)
W 30 09 23
# Unmute HP with 0dB gain (P1, R16, D4=1)
W 30 10 00
#           SPK attn. Gain =0dB (P1, R46, D6-D0=00000000)
W 30 2E 00
#           SPK driver Gain=6.0dB (P1, R48, D6-D4=001)
W 30 30 10
#           SPK powered up (P1, R45, D1=1)
W 30 2D 02
#
```

### 5.4 通过耳机输出播放 AINL 和 AINR 的示例寄存器设置

```
# I2C Script to Setup the device in Playback Mode
# This script set AINL and AINR inputs routed to only HP Driver
# Key: w 30 XX YY ==> write to I2C address 0x30, to register 0xxx, data 0xYY
# # ==> comment delimiter
#
# Page switch to Page 0
W 30 00 00
# Assert Software reset (P0, R1, D0=1)
W 30 01 01
# Page Switch to Page 1
W 30 00 01
# LDO output programmed as 1.8V and Level shifters powered up.(P1, R2, D5-D4=00, D3=0)
W 30 02 00
# Master Reference Powered on (P1, R1, D4=1)
W 30 01 10
# Enable AINL and AINR (P1, R9, D1-D0=11)
W 30 09 03
# AINL/R to HP driver not via Mixer P (P1, R12, D1-D0=11)
W 30 0C 03
# HP Volume, 0dB Gain (P1, R22, D6-D0=00000000)
W 30 16 00
# Not enable HP Out Mixer, AINL Volume, 0dB Gain (P1, R24, D7=0, D6-D0=00000000)
W 30 18 00
# Enable AINL and AINR and Power up HP (P1, R9, D5=1, D1-D0=11)
W 30 09 23
# Unmute HP with 0dB gain (P1, R16, D4=1)
```

```
w 30 10 00
#
```

## 5.5 通过 DAC 和耳机/扬声器输出以及 3 个可编程双二阶滤波器播放数字数据的示例寄存器设置

```
# I2C script to Setup the device in Playback Mode #2
# Key: w 30 XX YY ==> write to I2C address 0x30, to register 0xxx, data 0xyy
# This script set DAC output routed to HP Driver and Class-D driver via Mixer with 3 programmable
Biquads.
# # ==> comment delimiter
#
# Page switch to Page 0
w 30 00 00
# Assert Software reset (P0, R1, D0=1)
w 30 01 01
# Page Switch to Page 1
w 30 00 01
# LDO output programmed as 1.8V and Level shifters powered up. (P1, R2, D5-D4=00, D3=0)
w 30 02 00
# Page switch to Page 0
w 30 00 00
# CODEC_CLKIN=MCLK, MCLK should be 11.2896MHZ (P0, R4, D1-D0=00)
w 30 04 00
# DAC NDAC Powered up, NDAC=1 (P0, R11, D7=1, D6-D0=0000001)
w 30 0B 81
# DAC MDAC Powered up, MDAC=2 (P0, R12, D7=1, D6-D0=0000010)
w 30 0C 82
# DAC OSR(9:0)-> DOSR=128 (P0, R12, D1-D0=00)
w 30 0D 00
# DAC OSR(9:0)-> DOSR=128 (P0, R13, D7-D0=10000000)
w 30 0E 80
# Codec Interface control word length = 16bits, BCLK&WCLK inputs, I2S mode. (P0, R27, D7-D6=00, D5-
D4=00, D3-D2=00)
w 30 1B 00
# Data slot offset 00 (P0, R28, D7-D0=0000)
w 30 1C 00
# Dac Instruction programming PRB #2 for Mono routing. Type interpolation (x8) and 3 programmable
Biquads. (P0, R60, D4-D0=0010)
w 30 3C 02
#####----- BEGIN COEFFICIENTS -----
# reg 00 - Page Select Register = 44
# sets active page to page 44 for 3-BQs (BQ-A, BQ-B, BQ-C)
w 30 00 2C
#
#-----
# BQ-A = 100Hz HP
#-----
# reg 12/13/14 - N0 Coefficient
w 30 0C 7E B7 7B
# reg 16/17/18 - N1 Coefficient
w 30 10 81 48 85
# reg 20/21/22 - N2 Coefficient
w 30 14 7E B7 7B
# reg 24/25/26 - D1 Coefficient
w 30 18 7E B5 D5
# reg 28/29/30 - D2 Coefficient
w 30 1C 82 8D BE
#-----
# BQ-B = 1 KHz Notch BW = 25
#-----
# reg 32/33/34 - N0 Coefficient
w 30 20 7F C5 BD
# reg 36/37/38 - N1 Coefficient
w 30 24 81 85 B1
# reg 40/41/42 - N2 Coefficient
w 30 28 7F C5 BD
# reg 44/45/46 - D1 Coefficient
w 30 2C 7E 7A 4F
# reg 48/49/50 - D2 Coefficient
w 30 30 80 74 84
#-----
# BQ-C = 5 KHz Notch BW = 125
#-----
# reg 52/53/54 - N0 Coefficient
```

```

w 30 34 7E DE C5
# reg 56/57/58 - N1 Coefficient
w 30 38 9F FB C8
# reg 60/61/62 - N2 Coefficient
w 30 3C 7E DE C5
# reg 64/65/66 - D1 Coefficient
w 30 40 60 04 38
# reg 68/69/70 - D2 Coefficient
w 30 44 82 42 74
#####----- END COEFFICIENTS OF Notch Filters -----
#####
# Page switch to Page 0
w 30 00 00
# DAC powered up, Soft step 1 per Fs. (P0, R63, D7=1, D5-D4=01, D3-D2=00, D1-D0=00)
w 30 3F 90
# DAC digital gain 0dB (P0, R65, D7-D0=00000000)
w 30 41 00
# DAC volume not muted. (P0, R64, D3=0, D2=1)
w 30 40 04
#
# Page Switch to Page 1
w 30 00 01
# Master Reference Powered on (P1, R1, D4=1)
w 30 01 10
# Output common mode for DAC set to 0.9V (default) (P1, R10)
w 30 0A 00
# Mixer P output is connected to HP Out Mixer (P1, R12, D2=1)
w 30 0C 04
# HP Volume, 0dB Gain (P1, R22, D6-D0=0000000)
w 30 16 00
# Power up HP (P1, R9, D5=1)
w 30 09 20
# Unmute HP with 0dB gain (P1, R16, D4=1)
w 30 10 00
#
# SPK attn. Gain =0dB (P1, R46, D6-D0=000000)
w 30 2E 00
#
# SPK driver Gain=6.0dB (P1, R48, D6-D4=001)
w 30 30 10
#
# SPK powered up (P1, R45, D1=1)
w 30 2D 02
#

```

## 5.6 通过 DAC 和耳机/扬声器输出以及 6 个可编程双二阶滤波器播放数字数据的示例寄存器设置

```

# I2C Script to Setup the device in Playback Mode #3
# Key: w 30 XX YY ==> write to I2C address 0x30, to register 0xxx, data 0xyy
# This script set DAC output routed to HP Driver and Class-D driver via Mixer with 6 programmable
# Biquads.
# # ==> comment delimiter
#
# Page switch to Page 0
w 30 00 00
# Assert Software reset (P0, R1, D0=1)
w 30 01 01
# Page Switch to Page 1
w 30 00 01
# LDO output programmed as 1.8V and Level shifters powered up.(P1, R2, D5-D4=00, D3=0)
w 30 02 00
# Page switch to Page 0
w 30 00 00
#
# CODEC_CLKIN=MCLK, MCLK should be 11.2896MHZ (P0, R4, D1-D0=00)
w 30 04 00
#
# DAC NDAC Powered up, NDAC=1 (P0, R11, D7=1, D6-D0=0000001)
w 30 0B 81
#
# DAC MDAC Powered up, MDAC=2 (P0, R12, D7=1, D6-D0=0000010)
w 30 0C 82
#
# DAC OSR(9:0)-> DOSR=128 (P0, R12, D1-D0=00)
w 30 0D 00
#
# DAC OSR(9:0)-> DOSR=128 (P0, R13, D7-D0=10000000)
w 30 0E 80
# Codec Interface control word length = 16bits, BCLK&WCLK inputs, I2S mode.(P0, R27, D7-D6=00, D5-
# D4=00, D3-D2=00)
w 30 1B 00
# Data slot offset 00 (P0, R28, D7-D0=0000)

```

```

w 30 1c 00
# Dac Instruction programming PRB #3 for Mono routing.Type B nterpolation (x4) and 6 programmable
Biquads.(P0, R60, D4-D0=0011)
w 30 3c 03
#####----- BEGIN COEFFICIENTS -----
# reg 00 - Page Select Register = 46
# sets active page to page 46 for First-Order IIR
w 30 00 2E
#-----
# First-Order IIR = 100Hz HP
#-----
# reg 28/29/30 - N0 Coefficient
w 30 1c 7f 18 36
# reg 32/33/34 - N1 Coefficient
w 30 20 80 e7 ca
# reg 36/37/38 - N2 Coefficient
w 30 24 7e 30 6d
# reg 00 - Page Select Register = 44
# sets active page to page 44 for 6-BQS (BQ-A, BQ-B, BQ-C, BQ-D, BQ-E, BQ-F)
w 30 00 2c
#-----
# BQ-A = 500Hz Notch BW = 25
#-----
# reg 12/13/14 - N0 Coefficient
w 30 0c 7f c5 bd
# reg 16/17/18 - N1 Coefficient
w 30 10 80 8d 39
# reg 20/21/22 - N2 Coefficient
w 30 14 7f c5 bd
# reg 24/25/26 - D1 Coefficient
w 30 18 7f 72 c7
# reg 28/29/30 - D2 Coefficient
w 30 1c 80 74 84
#-----
# BQ-B = 1 KHZ Notch BW = 25
#-----
# reg 32/33/34 - N0 Coefficient
w 30 20 7f c5 bd
# reg 36/37/38 - N1 Coefficient
w 30 24 81 85 b1
# reg 40/41/42 - N2 Coefficient
w 30 28 7f c5 bd
# reg 44/45/46 - D1 Coefficient
w 30 2c 7e 7a 4f
# reg 48/49/50 - D2 Coefficient
w 30 30 80 74 84
#-----
# BQ-C = 2 KHZ Notch BW = 25
#-----
# reg 52/53/54 - N0 Coefficient
w 30 34 7f c5 bd
# reg 56/57/58 - N1 Coefficient
w 30 38 85 61 46
# reg 60/61/62 - N2 Coefficient
w 30 3c 7f c5 bd
# reg 64/65/66 - D1 Coefficient
w 30 40 7a 9e ba
# reg 68/69/70 - D2 Coefficient
w 30 44 80 74 84
#-----
# BQ-D = 3 KHZ Notch BW = 25
#-----
# reg 72/73/74 - N0 Coefficient
w 30 48 7f c5 bd
# reg 76/77/78 - N1 Coefficient
w 30 4c 8b b8 fd
# reg 80/81/82 - N2 Coefficient
w 30 50 7f c5 bd
# reg 84/85/86 - D1 Coefficient
w 30 54 74 47 03
# reg 88/89/90 - D2 Coefficient
w 30 58 80 74 84
#-----
# BQ-E = 4 KHZ Notch BW = 25
#-----
    
```

```

# reg 92/93/94 - N0 Coefficient
w 30 5C 7F C5 BD
# reg 96/97/98 - N1 Coefficient
w 30 60 94 6B EF
# reg 100/101/102 - N2 Coefficient
w 30 64 7F C5 BD
# reg 104/105/106 - D1 Coefficient
w 30 68 6B 94 11
# reg 108/109/110 - D2 Coefficient
w 30 6C 80 74 84
#-----
# BQ-F = 5 KHZ Notch BW = 25
#-----
# reg 112/113/114 - N0 Coefficient
w 30 70 7F C5 BD
# reg 116/117/118 - N1 Coefficient
w 30 74 9F 4C FB
# reg 120/121/122 - N2 Coefficient
w 30 78 7F C5 BD
# reg 124/125/126 - D1 Coefficient
w 30 7C 60 B3 05
# sets active page to page 45 for BQ-F D2
w 30 00 2D
# reg 8/9/10 - D2 Coefficient
w 30 08 80 74 84
#####----- END COEFFICIENTS OF Notch Filters -----
#####
# Page switch to Page 0
w 30 00 00
# DAC powered up, Soft step 1 per Fs.(P0, R63, D7=1, D5-D4=01, D3-D2=00, D1-D0=00)
w 30 3F 90
# DAC digital gain 0dB (P0, R65, D7-D0=00000000)
w 30 41 00
# DAC volume not muted.(P0, R64, D3=0, D2=1)
w 30 40 04
#
# Page Switch to Page 1
w 30 00 01
# Master Reference Powered on (P1, R1, D4=1)
w 30 01 10
# Output common mode for DAC set to 0.9V (default) (P1, R10)
w 30 0A 00
# Mixer P output is connected to HP Out Mixer (P1, R12, D2=1)
w 30 0C 04
# HP Volume, 0dB Gain (P1, R22, D6-D0=00000000)
w 30 16 00
# Power up HP (P1, R9, D5=1)
w 30 09 20
# Unmute HP with 0dB gain (P1, R16, D4=1)
w 30 10 00
#
# SPK attn.Gain =0dB (P1, R46, D6-D0=000000)
w 30 2E 00
#
# SPK driver Gain=6.0dB (P1, R48, D6-D4=001)
w 30 30 10
#
# SPK powered up (P1, R45, D1=1)
w 30 2D 02
#

```

This page intentionally left blank.



## 6.1 TAS2505 寄存器映射

此器件的所有功能均使用 I<sup>2</sup>C 总线或 SPI 实现。所有可写寄存器都可以读回。但是，某些寄存器包含状态信息或数据，只能用于读取。

TAS2505 包含几页 8 位寄存器，每页最多可包含 128 个寄存器。寄存器页根据此器件的功能块进行划分。页 0 是 RST 之后的默认主页。要进行页控制，可将新页值写入当前页的寄存器 0。

TAS2505 的控制寄存器的详细描述如下。所有寄存器的宽度为 8 位，D7 指每个寄存器的最高有效位，D0 指最低有效位。

页 0、1、44-52 和 62-70 可供使用；但保留所有其他页和寄存器。请勿向保留页和寄存器读取或写入。此外，对于非保留寄存器的保留位和只读位，请勿写入复位值以外的值；否则器件可能会发生功能故障。

Page 0	Page 1	Reserved	44	52	Reserved	62	70	71	Reserved
		41 Pages	9 Pages		9 Pages	9 Pages		184 Pages	
Control Registers	Analog Control	DAC coeff A		DAC coeff B					
		256 coeffs X 24 bits		256 coeffs X 24 bits					
		30 coeffs per page 4 reg per coeff		30 coeffs per page 4 reg per coeff					

表 6-1. 寄存器映射摘要

页号	说明
0	控制寄存器，页 0 (默认页)：时钟乘法器、分频器、串行接口、标志、中断和 GPIO。请参阅节 6.1.1。
1	控制寄存器，页 1：DAC 路由、电源控制和 MISC 逻辑相关可编程性。请参阅节 6.1.2。
8-43	页 8-43：保留寄存器
44	页 44：DAC 可编程系数 RAM。请参阅节 6.1.4 和节 6.1.9。
45-52	页 45-52：DAC 可编程系数 RAM。请参阅节 6.1.5 和节 6.1.9。
53-61	页 53-61：保留寄存器
62-70	页 62-70：DAC 可编程系数 RAM。请参阅节 6.1.7 和节 6.1.9。
71-255	页 71-255：保留寄存器

### 6.1.1 控制寄存器，页 0 (默认页)：时钟乘法器、分频器、串行接口、标志、中断和 GPIO

#### 页 0/寄存器 0：页选择寄存器 - 0x00/0x00

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	0-255：为下一读取或写入命令选择寄存器页。有关详细信息，请参阅表“存储器映射摘要”。

#### 页 0/寄存器 1：软件复位寄存器 - 0x00/0x01

位	读取/写入	复位值	说明
D7 - D1	R	0000 000	保留。仅向这些位写入零。
D0	W	0	自行清除软件复位位 0：不用考虑 1：自行清除软件复位

#### 页 0/寄存器 2：保留寄存器 - 0x00/0x02

位	读取/写入	复位值	说明
D7-D0	R	0XXX 0XXX	保留。不要写入该寄存器。(只读)

#### 页 0/寄存器 3：保留寄存器 - 0x00/0x03

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	保留。仅向这些位写入零。

#### 页 0/寄存器 4：时钟设置寄存器 1，多路复用器 - 0x00/0x04

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入默认值。
D6	R/W	0	选择 PLL 范围 0：低 PLL 时钟范围 1：高 PLL 时钟范围
D5-D4	R	00	保留。仅写入默认值。
D3-D2	R/W	00	选择 PLL 输入时钟 00：MCLK 引脚是 PLL 输入 01：BCLK 引脚是 PLL 输入 10：GPIO 引脚是 PLL 输入 11：DIN 引脚是 PLL 输入
D1-D0	R/W	00	选择 CODEC_CLKIN 00：MCLK 引脚为 CODEC_CLKIN 01：BCLK 引脚为 CODEC_CLKIN 10：GPIO 引脚为 CODEC_CLKIN 11：PLL 时钟为 CODEC_CLKIN

#### 页 0/寄存器 5：时钟设置寄存器 2，PLL P 和 R 值 - 0x00/0x05

位	读取/写入	复位值	说明
D7	R/W	0	0：PLL 断电。 1：PLL 上电。
D6 - D4	R/W	001	000：PLL 分频器 P = 8 001：PLL 分频器 P = 1 010：PLL 分频器 P = 2 ... 110：PLL 分频器 P = 6 111：PLL 分频器 P = 7

**页 0/寄存器 5 : 时钟设置寄存器 2 , PLL P 和 R 值 - 0x00/0x05 ( 续 )**

D3 - D0	R/W	0001	0000 : 保留。请勿使用 0001 : PLL 乘法器 R = 1 0010 : PLL 乘法器 R = 2 0011 : PLL 乘法器 R = 3 0100 : PLL 乘法器 R = 4 ... 0101...0111 : 保留。请勿使用
---------	-----	------	------------------------------------------------------------------------------------------------------------------------------------------------

**页 0/寄存器 6 : 时钟设置寄存器 3 , PLL J 值 - 0x00/0x06**

位	读取/写入	复位值	说明
D7 - D6	R	00	保留。仅写入默认值。
D5 - D0	R/W	00 0100	PLL 分频器 J 值 00 0000...00 0011 : 请勿使用 00 0100 : J = 4 00 0101 : J = 5 ... 11 1110 : J = 62 11 1111 : J = 63

**页 0/寄存器 7 : 时钟设置寄存器 4 , PLL D 值 (MSB) - 0x00/0x07**

位	读取/写入	复位值	说明
D7 - D6	R	00	保留。仅写入默认值。
D5 - D0	R/W	00 0000	PLL 分频器 D 值 (MSB) PLL 分频器 D 值 (MSB) 和 PLL 分频器 D 值 (LSB) 00 0000 0000 0000 : D=0000 00 0000 0000 0001 : D=0001 ... 10 0111 0000 1110 : D=9998 10 0111 0000 1111 : D=9999 10 0111 0001 0000...11 1111 1111 1111 : 请勿使用 注意 : 只有在紧跟页 0 寄存器 7 之后写入页 0 寄存器 8 时, 才会更新该寄存器。

**页 0/寄存器 8 : 时钟设置寄存器 5 , PLL D 值 (LSB) - 0x00/0x08**

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	PLL 分频器 D 值 (LSB) PLL 分频器 D 值 (MSB) 和 PLL 分频器 D 值 (LSB) 00 0000 0000 0000 : D=0000 00 0000 0000 0001 : D=0001 ... 10 0111 0000 1110 : D=9998 10 0111 0000 1111 : D=9999 10 0111 0001 0000...11 1111 1111 1111 : 请勿使用 注意 : 应紧跟页 0 寄存器 7 之后写入页 0 寄存器 8。

**页 0/寄存器 9 - 10 : 保留 - 0x00/0x09-0x0A**

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	保留。仅写入默认值。

**页 0/寄存器 11 : 时钟设置寄存器 6 , NDAC 值 - 0x00/0x0B**

位	读取/写入	复位值	说明
D7	R/W	0	NDAC 分频器电源控制 0 : NDAC 分频器断电 1 : NDAC 分频器上电

**页 0/寄存器 11 : 时钟设置寄存器 6 , NDAC 值 - 0x00/0x0B ( 续 )**

D6 - D0	R/W	000 0001	NDAC 值 000 0000 : NDAC=128 000 0001 : NDAC=1 000 0010 : NDAC=2 ... 111 1110 : NDAC=126 111 1111 : NDAC=127 注意: 请查看“概述”部分中的时钟频率要求。
---------	-----	----------	--------------------------------------------------------------------------------------------------------------------------------------------------------

**页 0/寄存器 12 : 时钟设置寄存器 7 , MDAC 值 - 0x00/0x0C**

位	读取/写入	复位值	说明
D7	R/W	0	MDAC 分频器电源控制 0 : MDAC 分频器断电 1 : MDAC 分频器上电
D6 - D0	R/W	000 0001	MDAC 值 000 0000 : MDAC=128 000 0001 : MDAC=1 000 0010 : MDAC=2 ... 111 1110 : MDAC=126 111 1111 : MDAC=127 注意: 请查看“概述”部分中的时钟频率要求。

**页 0/寄存器 13 : DAC OSR 设置寄存器 1 , MSB 值 - 0x00/0x0D**

位	读取/写入	复位值	说明
D7 - D2	R	0000 00	保留。仅写入默认值。
D1 - D0	R/W	00	DAC OSR (DOSR) MSB 设置 DAC OSR (MSB) 和 DAC OSR (LSB) 00 0000 0000 : DOSR=1024 00 0000 0001 : DOSR=1 00 0000 0010 : DOSR=2 ... 11 1111 1110 : DOSR=1022 11 1111 1111 : DOSR=1023 注意: 当紧跟页 0 寄存器 13 之后写入页 0 寄存器 14 时, 将会更新该寄存器。

**页 0/寄存器 14 : DAC OSR 设置寄存器 2 , LSB 值 - 0x00/0x0E**

位	读取/写入	复位值	说明
D7 - D0	R/W	1000 0000	DAC OSR (DOSR) LSB 设置 DAC OSR (MSB) 和 DAC OSR (LSB) 00 0000 0000 : DOSR=1024 00 0000 0001 : DOSR=1 00 0000 0010 : DOSR=2 ... 11 1111 1110 : DOSR=1022 11 1111 1111 : DOSR=1023 注意: 应紧跟页 0 寄存器 13 之后写入该寄存器。

**页 0/寄存器 15 : 保留寄存器 - 0x00/0x0F**

位	读取/写入	复位值	说明
D7	R	0000 0010	保留。仅写入默认值。

**页 0/寄存器 16-24 : 保留寄存器 - 0x00/0x10 - 0x12**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 25 : 时钟设置寄存器 10 , 多路复用器 - 0x00/0x19**

位	读取/写入	复位值	说明
D7 - D3	R	0000 0	保留。仅写入默认值。
D2-D0	R/W	000	CDIV_CLKIN 时钟选择 000 : CDIV_CLKIN = MCLK 001 : CDIV_CLKIN = BCLK 010 : CDIV_CLKIN = DIN 011 : CDIV_CLKIN = PLL_CLK 100 : CDIV_CLKIN = DAC_CLK 101 : CDIV_CLKIN = DAC_MOD_CLK

**页 0/寄存器 26 : 时钟设置寄存器 11 , CLKOUT M 分频器值 - 0x00/0x1A**

位	读取/写入	复位值	说明
D7	R/W	0	CLKOUT M 分频器电源控制 0 : CLKOUT M 分频器断电。 1 : CLKOUT M 分频器上电。
D6 - D0	R/W	000 0001	CLKOUT M 分频器值 000 0000 : CLKOUT 分频器 M = 128 000 0001 : CLKOUT 分频器 M = 1 000 0010 : CLKOUT 分频器 M = 2 ... 111 1110 : CLKOUT 分频器 M = 126 111 1111 : CLKOUT 分频器 M = 127 注意：请查看应用概述部分中的时钟频率要求。

**页 0/寄存器 27 : 音频接口设置寄存器 1 - 0x00/0x1B**

位	读取/写入	复位值	说明
D7 - D6	R/W	00	音频接口选择 00 : 音频接口 = I <sup>2</sup> S 01 : 音频接口 = DSP 10 : 音频接口 = RJF 11 : 音频接口 = LJF
D5 - D4	R/W	00	音频数据字长 00 : 数据字长 = 16 位 01 : 数据字长 = 20 位 10 : 数据字长 = 24 位 11 : 数据字长 = 32 位
D3	R/W	0	BCLK 方向控制 0 : BCLK 输入到器件 1 : BCLK 输出自器件
D2	R/W	0	WCLK 方向控制 0 : WCLK 输入到器件 1 : WCLK 输出自器件
D1	R	0	保留。仅写入默认值。
D0	R	0	保留。仅写入默认值。

**页 0/寄存器 28 : 音频接口设置寄存器 2 , 数据偏移设置 - 0x00/0x1C**

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	数据偏移值 0000 0000 : 数据偏移 = 0 BCLK 0000 0001 : 数据偏移 = 1 BCLK ... 1111 1110 : 数据偏移 = 254 BCLK 1111 1111 : 数据偏移 = 255 BCLK

**页 0/寄存器 29：音频接口设置寄存器 3 - 0x00/0x1D**

位	读取/写入	复位值	说明
D7 - D6	R/W	00	保留。仅写入默认值。
D5	R/W	0	保留。仅写入默认值。
D4	R/W	0	保留。仅写入默认值。
D3	R/W	0	音频位时钟极性控制 0：默认位时钟极性 1：位时钟与默认极性相反
D2	R/W	0	主 BCLK 和主 WCLK 电源控制 0：当主 BCLK 和主 WCLK 缓冲器用于时钟生成时，即使编解码器断电，它们也会上电 1：当编解码器断电时，主 BCLK 和主 WCLK 缓冲器断电
D1 - D0	R/W	00	BDIV_CLKIN 多路复用器控制 00：BDIV_CLKIN = DAC_CLK 01：BDIV_CLKIN = DAC_MOD_CLK 10：请勿使用 11：请勿使用

**页 0/寄存器 30：时钟设置寄存器 12，BCLK N 分频器 - 0x00/0x1E**

位	读取/写入	复位值	说明
D7	R/W	0	BCLK N 分频器电源控制 0：BCLK N 分频器断电。 1：BCLK N 分频器上电。
D6 - D0	R/W	000 0001	BCLK N 分频器值 000 0000：BCLK 分频器 N = 128 000 0001：BCLK 分频器 N = 1 ... 111 1110：BCLK 分频器 N = 126 111 1111：BCLK 分频器 N = 127

**页 0/寄存器 31：音频接口设置寄存器 4，辅助音频接口 - 0x00/0x1F**

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入默认值。
D6 - D5	R/W	00	辅助位时钟多路复用器 00：辅助位时钟 = GPIO 01：辅助位时钟 = SCLK 10：辅助位时钟 = MISO 11：辅助位时钟 = DOUT
D4 - D3	R/W	00	辅助字时钟多路复用器 00：辅助字时钟 = GPIO 01：辅助字时钟 = SCLK 10：辅助字时钟 = MISO 11：辅助字时钟 = DOUT
D2-D1	R	00	保留。仅写入默认值。
D0	R/W	0	辅助数据输入多路复用器 0：辅助数据输入 = GPIO 1：辅助数据输入 = SCLK

**页 0/寄存器 32：音频接口设置寄存器 5 - 0x00/0x20**

位	读取/写入	复位值	说明
D7 - D4	R	0000	保留。仅写入默认值。
D3	R/W	0	主/辅助位时钟控制 0：主位时钟 (BCLK) 用于音频接口和计时 1：辅助位时钟用于音频接口和计时

**页 0/寄存器 32 : 音频接口设置寄存器 5 - 0x00/0x20 ( 续 )**

D2	R/W	0	主/辅助时钟控制 0 : 主时钟 (WCLK) 用于音频接口 1 : 辅助时钟用于音频接口
D1	R	0	保留。仅写入默认值。
D0	R/W	0	音频数据输入控制 0 : DIN 用于音频数据输入 1 : 辅助数据输入用于音频数据输入

**页 0/寄存器 33 : 音频接口设置寄存器 6 - 0x00/0x21**

位	读取/写入	复位值	说明
D7	R/W	0	BCLK 输出控制 0 : BCLK 输出 = 生成的主位时钟 1 : BCLK 输出 = 辅助位时钟输入
D6	R/W	0	辅助位时钟输出控制 0 : 辅助位时钟 = BCLK 输入 1 : 辅助位时钟 = 生成的主位时钟
D5 - D4	R/W	00	WCLK 输出控制 00 : WCLK 输出 = 生成的 DAC_FS 01 : 保留。请勿使用。 10 : WCLK 输出 = 辅助时钟输入 11 : 保留。请勿使用
D3 - D2	R/W	00	辅助时钟输出控制 00 : 辅助时钟输出 = WCLK 输入 01 : 辅助时钟输出 = 生成的 DAC_FS 10 : 保留。请勿使用。 11 : 保留。请勿使用
D1	R/W	0	主数据输出控制 0 : 保留。请勿使用。 1 : DOUT 输出 = 辅助数据输入 ( 环回 )
D0	R/W	0	辅助数据输出控制 0 : 辅助数据输出 = DIN 输入 ( 环回 ) 1 : 保留。请勿使用。

**页 0/寄存器 34 : 数字接口杂项设置寄存器 - 0x00/0x22**

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入默认值。
D6	R	0	保留。仅写入默认值。
D5	R/W	0	I2C 通用调用地址配置 0 : I2C 通用调用地址将被忽略 1 : 接受 I2C 通用调用地址
D4-D0	R	0 0000	保留。仅写入默认值。

**页 0/寄存器 35-36 保留 - 0x00/0x23 - 0x24**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅向这些位写入零。

**页 0/寄存器 37 : DAC 标志寄存器 1 - 0x00/0x25**

位	读取/写入	复位值	说明
D7	R	0	DAC 电源状态标志 0 : DAC 断电 1 : DAC 上电
D6	R	0	保留。仅向这些位写入零。

**页 0/寄存器 37 : DAC 标志寄存器 1 - 0x00/0x25 (续)**

D5	R	0	耳机驱动器 (HPOUT) 电源状态标志 0 : HPOUT 驱动器断电 1 : HPOUT 驱动器上电
D4-D0	R	0 0000	保留。仅向这些位写入零。

**页 0/寄存器 38 : DAC 标志寄存器 2 - 0x00/0x26**

位	读取/写入	复位值	说明
D7 - D5	R	000	保留。仅向这些位写入零。
D4	R	0	DAC PGA 状态标志 0 : DAC PGA 中应用的增益不等于控制寄存器中编程的增益 1 : DAC PGA 中应用的增益不等于控制寄存器中编程的增益”
D3 - D0	R	0000	保留。仅向这些位写入零。

**页 0/寄存器 39-41 : 保留 - 0x00/0x27-0x29**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 42 : 粘滞标志寄存器 1 - 0x00/0x2A**

位	读取/写入	复位值	说明
D7	R	0	DAC 溢出状态。该粘滞标志将在读取时自行清除 0 : DAC 中无溢出 1 : 自上次读取此寄存器以来, DAC 中发生了溢出”
D6	R	0	保留。仅写入默认值。
D5	R	0	保留。仅写入默认值。
D4-D0	R	0	保留。仅写入默认值。

**页 0/寄存器 43 : 中断标志寄存器 1 - 0x00/0x2B**

位	读取/写入	复位值	说明
D7	R	0	DAC 溢出状态。 0 : DAC 中无溢出 1 : 读取寄存器时 DAC 中存在溢出情况”
D6	R	0	保留。仅写入默认值。
D5	R	0	保留。仅写入默认值。
D4-D0	R	0 0000	保留。仅写入默认值。

**页 0/寄存器 44 : 粘滞标志寄存器 2 - 0x00/0x2C**

位	读取/写入	复位值	说明
D7	R	0	HPOUT 过流检测标志 0 : HPOUT 上未检测到过流 1 : 在 HPOUT 上检测到过流 (将在读取寄存器时清除) ”
D6-D4	R	000	保留。仅写入默认值。
D3	R	0	保留。仅写入默认值。
D2	R	0	保留。仅写入默认值。
D1	R	0	保留。仅写入默认值。
D0	R	0	保留。仅写入默认值。

**页 0/寄存器 45 : 保留 - 0x00/0x2D**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 46 : 中断标志寄存器 2 - 0x00/0x2E**

位	读取/写入	复位值	说明
D7	R	0	HPOUT 过流检测标志 0 : HPOUT 上未检测到过流 1 : 在 HPOUT 上检测到过流
D6-D4	R	0	保留。仅写入默认值。
D3	R	0	保留。仅写入默认值。
D2	R	0	保留。仅写入默认值。
D1	R	0	保留。仅写入默认值。
D0	R	0	保留。仅写入默认值。

**页 0/寄存器 47 : 保留 - 0x00/0x2F**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 48 : INT1 控制寄存器 - 0x00/0x30**

位	读取/写入	复位值	说明
D7-D6	R	0	保留。仅写入默认值。
D5	R	0	保留。仅写入默认值。
D4	R	0	保留。仅写入默认值。
D3	R/W	0	过流情况的 INT1 中断 0 : 耳机过流情况不会产生 INT1 中断。 1 : 耳机过流情况将会产生 INT1 中断。
D2	R	0	保留。仅写入默认值。
D1	R	0	保留。仅写入默认值。
D0	R/W	0	INT1 脉冲控制 0 : INT1 是 1 脉冲的高电平有效中断, 持续时间约为 2ms 1 : INT1 是多脉冲的高电平有效中断, 每个脉冲持续时间为 2ms。要停止脉冲序列, 请读取页 0 寄存器 42 或 44

**页 0/寄存器 49 : INT2 中断控制寄存器 - 0x00/0x31**

位	读取/写入	复位值	说明
D7-D6	R	0	保留。仅写入默认值。
D5	R	0	保留。仅写入默认值。
D4	R	0	保留。仅写入默认值。
D3	R/W	0	过流情况的 INT2 中断 0 : 耳机过流情况不会产生 INT2 中断。 1 : 耳机过流情况将会产生 INT2 中断。
D2	R	0	保留。仅写入默认值。
D1	R	0	保留。仅写入默认值。
D0	R/W	0	INT2 脉冲控制 0 : INT2 是 1 脉冲的高电平有效中断, 持续时间约为 2ms 1 : INT2 是多脉冲的高电平有效中断, 每个脉冲持续时间为 2ms。要停止脉冲序列, 请读取页 0 寄存器 42 或 44

**页 0/寄存器 50 和 51 保留 - 0x00/0x32-0x33**

位	读取/写入	复位值	说明
D7-D0	R/W	0000 0000	保留。仅写入复位值。

**页 0/寄存器 52 : GPIO/DOUT 控制寄存器 - 0x00/0x34**

位	读取/写入	复位值	说明

**页 0/寄存器 52 : GPIO/DOUT 控制寄存器 - 0x00/0x34 (续)**

D7 - D6	R	00	保留。仅写入默认值。
D5 - D2	R/W	0000	GPIO 控制 0000 : 禁用 GPIO 输入/输出。 0001 : GPIO 输入用于辅助音频接口或时钟输入。配置其他寄存器以选择 GPIO 输入的功能。 0010 : GPIO 是通用输入 0011 : GPIO 是通用输出 0100 : GPIO 输出为 CLKOUT 0101 : GPIO 输出为 INT1 0110 : GPIO 输出为 INT2 0111 : GPIO 输出为 0 1000 : GPIO 输出是音频接口的辅助位时钟。 1001 : GPIO 输出是音频接口的辅助字时钟。 1010 : GPIO 输出为 0 1011-1101 : 保留。请勿使用。 1110 : 根据寄存器 53 编程, GPIO 输出为音频接口的 DOUT。 1111 : 保留。请勿使用。
D1	R	X	GPIO 输入引脚状态, 与 GPIO 一起用作通用输入
D0	R/W	0	GPIO 作为通用输出控制 0 : GPIO 引脚在通用输出模式下被驱动为“0” 1 : GPIO 引脚在通用输出模式下被驱动为“1”

**页 0/寄存器 53 : DOUT 功能控制寄存器 - 0x00/0x35**

位	读取/写入	复位值	说明
D7 - D5	R	000	保留。仅写入默认值。
D4	R/W	1	DOUT 总线保持器控制 0 : DOUT 总线控制器启用 1 : DOUT 总线保持器禁用
D3-D1	R/W	001	DOUT MUX 控制 000 : DOUT 禁用 001 : DOUT 禁用 010 : DOUT 是通用输出 011 : DOUT 是 CLKOUT 100 : DOUT 是 INT1 101 : DOUT 是 INT2 110 : DOUT 是辅助 BCLK 111 : DOUT 是辅助 WCLK
D0	R/W	0	DOUT 作为通用输出 0 : DOUT 通用输出值 = 0 1 : DOUT 通用输出值 = 1

**页 0/寄存器 54 : DIN 功能控制寄存器 - 0x00/0x36**

位	读取/写入	复位值	说明
D7 - D3	R	0 0000	保留。仅写入保留值。
D2 - D1	R/W	01	DIN 功能控制 00 : DIN 引脚禁用 01 : DIN 启用以用于主数据输入或通用时钟输入 10 : DIN 用作通用输入 11 : 保留。请勿使用
D0	R	X	DIN 输入引脚的值。用于通用输入时使用

**页 0/寄存器 55 : MISO 功能控制寄存器 - 0x00/0x37**

位	读取/写入	复位值	说明
D7 - D5	R	000	保留。仅写入保留值。

**页 0/寄存器 55 : MISO 功能控制寄存器 - 0x00/0x37 (续)**

D4-D1	R/W	0001	MISO 功能控制 0000 : MISO 缓冲器禁用 0001 : MISO 在 SPI 接口中用于数据输出, 禁用于 I2C 接口 0010 : MISO 是通用输出 0011 : MISO 是 CLKOUT 输出 0100 : MISO 是 INT1 输出 0101 : MISO 是 INT2 输出 0110 : 保留 0111 : 保留 1000 : MISO 是音频接口的辅助数据输出 1001 : MISO 是音频接口的辅助位时钟 1010 : MISO 是音频接口的辅助字时钟 1011-1111 : 保留。请勿使用
D0	R/W	0	用作通用输出时要在 MISO 引脚上驱动的值 0 : MISO 通用输出值 = 0 1 : MISO 通用输出值 = 1

**页 0/寄存器 56 : SCLK/DMDIN2 功能控制寄存器 - 0x00/0x38**

位	读取/写入	复位值	说明
D7 - D3	R	0 0000	保留。仅写入默认值。
D2 - D1	R/W	01	SCLK 功能控制 00 : SCLK 引脚禁用 01 : SCLK 引脚在 SPI 接口模式下启用以用于 SPI 时钟, 或者在 I2C 接口中, 启用以用于辅助数据输入或辅助位时钟输入或辅助字时钟。 10 : SCLK 被启用为通用输入 11 : 保留。请勿使用
D0	R	X	用作通用输入时 SCLK 输入引脚的值

**页 0/寄存器 57-59 : 保留 - 0x00/0x39-0x3B**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 60 : DAC 指令集 - 0x00/0x3C**

位	读取/写入	复位值	说明
D7 - D5	R	0	保留。仅写入默认值。
D4 - D0	R/W	0 0001	0 0000 : 保留 0 0001 : DAC 信号处理块 PRB_P1 0 0010 : DAC 信号处理块 PRB_P2 0 0011 : DAC 信号处理块 PRB_P3 0 0100-1 1111 : 保留。请勿使用

**页 0/寄存器 61-62 : 保留寄存器 - 0x00/0x3D - 0x3E**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 63 : DAC 通道设置寄存器 1 - 0x00/0x3F**

位	读取/写入	复位值	说明
D7	R/W	0	DAC 通道电源控制 0 : DAC 通道断电 1 : DAC 通道上电
D6	R	0	保留。仅写入默认值。

**页 0/寄存器 63 : DAC 通道设置寄存器 1 - 0x00/0x3F ( 续 )**

D5 - D4	R/W	01	DAC 数据路径控制 00 : DAC 数据禁用 01 : DAC 数据取自左声道音频接口数据 10 : DAC 数据取自右声道音频接口数据 11 : DAC 数据来自左右声道音频接口数据的单声道混合
D3 - D2	R	01	保留。仅写入默认值。
D1 - D0	R/W	00	DAC 通道音量控制的软步进控制 00 : 软步进为每 1 个 DAC 字时钟 1 步 01 : 软步进为每 2 个 DAC 字时钟 1 步 10 : 软步进禁用 11 : 保留。请勿使用

**页 0/寄存器 64 : DAC 通道设置寄存器 2 - 0x00/0x40**

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入默认值。
D6-D4	R/W	000	DAC 自动静音控制 000 : 自动静音禁用 001 : 如果连续 100 多个输入的输入数据为直流, 则 DAC 自动静音 010 : 如果连续 200 多个输入的输入数据为直流, 则 DAC 自动静音 011 : 如果连续 400 多个输入的输入数据为直流, 则 DAC 自动静音 100 : 如果连续 800 多个输入的输入数据为直流, 则 DAC 自动静音 101 : 如果连续 1600 多个输入的输入数据为直流, 则 DAC 自动静音 110 : 如果连续 3200 多个输入的输入数据为直流, 则 DAC 自动静音 111 : 如果连续 6400 多个输入的输入数据为直流, 则 DAC 自动静音
D3	R/W	1	DAC 通道静音控制 0 : DAC 通道不静音 1 : DAC 通道静音
D2	R/W	1	保留。仅写入默认值。
D1-D0	R/W	00	保留。仅写入默认值。

**页 0/寄存器 65 : DAC 通道数字音量控制寄存器 - 0x00/0x41**

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	DAC 通道数字音量控制设置 0111 1111-0011 0001 : 保留。请勿使用 0011 0000 : 数字音量控制 = +24dB 0010 1111 : 数字音量控制 = +23.5dB ... 0000 0001 : 数字音量控制 = +0.5dB 0000 0000 : 数字音量控制 = 0.0dB 1111 1111 : 数字音量控制 = -0.5dB ... 1000 0010 : 数字音量控制 = -63dB 1000 0001 : 数字音量控制 = -63.5dB 1000 0000 : 保留。请勿使用”

**页 0/寄存器 66-74 : 保留寄存器 - 0x00/0x42-0x4A**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 75 : 保留寄存器 - 0x00/0x4B**

位	读取/写入	复位值	说明
D7 - D0	R	1110 1110	保留。仅写入默认值。

**页 0/寄存器 76 : 保留寄存器 - 0x00/0x4C**

位	读取/写入	复位值	说明

**页 0/寄存器 76 : 保留寄存器 - 0x00/0x4C ( 续 )**

D7 - D0	R	0001 0000	保留。仅写入默认值。
---------	---	-----------	------------

**页 0/寄存器 77 : 保留寄存器 - 0x00/0x4D**

位	读取/写入	复位值	说明
D7 - D0	R	1101 1000	保留。仅写入默认值。

**页 0/寄存器 78 : 保留寄存器 - 0x00/0x4E**

位	读取/写入	复位值	说明
D7 - D0	R	0111 1110	保留。仅写入默认值。

**页 0/寄存器 79 : 保留寄存器 - 0x00/0x4F**

位	读取/写入	复位值	说明
D7 - D0	R	1110 0011	保留。仅写入默认值。

**页 0/寄存器 80-81 : 保留寄存器 - 0x00/0x50-0x51**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

**页 0/寄存器 82 - 127 个保留寄存器 - 0x00/0x520x7F**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

### 6.1.2 控制寄存器，页 1：DAC 路由、电源控制和 MISC 逻辑相关可编程性

#### 页 1/寄存器 0：页选择寄存器 - 0x01/0x00

位	读取/写入	复位值	说明
D7-D0	R/W	0000 0000	页选择寄存器 0-255：为下一读取或写入命令选择寄存器页。 有关详细信息，请参阅表“存储器映射摘要”。

#### 页 1/寄存器 1：REF、POR 和 LDO BGAP 控制寄存器 - 0x01/0x01

位	读取/写入	复位值	说明
D7-D5	R	000	保留。请勿写入除复位值以外的任何值。
D4	R/W	0	主基准控制 0：主基准断电 1：主基准启用
D3	R/W	0	POR 电源控制 0：请勿使 POR 电路断电 1：POR 电路断电
D2	R	0	保留。请勿写入除复位值以外的任何值。
D1	R/W	0	LDO 带隙电源控制 0：LDO 带隙不断电 1：LDO 带隙断电
D0	R	0	保留。请勿写入除复位值以外的任何值。

#### 页 1/寄存器 2：LDO 控制寄存器 - 0x01/0x02

位	读取/写入	复位值	说明
D7-D6	R	00	保留。请勿写入除复位值以外的任何值。
D5-D4	R/W	00	AVDD LDO 控制 00：AVDD LDO 输出的标称值为 1.8V 01：AVDD LDO 输出的标称值为 1.6V 10：AVDD LDO 输出的标称值为 1.7V 11：AVDD LDO 输出的标称值为 1.5V
D3	R/W	1	0：PLL 和 HP 电平转换器上电 1：PLL 和 HP 电平转换器断电。 这是为了在 DVDD 上电和 AVDD 断电时避免漏电流问题
D2	R	1	保留。请勿写入除复位值以外的任何值。
D1	R	0	短路检测控制 0：AVDD LDO 中未检测到短路 1：AVDD LDO 中检测到短路
D0	R	0	LDO 选择 0：LDO_SEL 引脚为低电平 1：LDO_SEL 引脚为高电平

#### 页 1/播放配置寄存器 1 - 0x01/0x03

位	读取/写入	复位值	说明
D7-D6	R	00	保留。仅写入默认值。
D5	R/W	0	0：DAC 启用低功耗模式 1：DAC 启用高性能模式
D4 - D2	R/W	000	DAC PTM 控制 000：DAC 处于 PTM_P3、PTM_P4 模式 001：DAC 处于 PTM_P2 模式 010：DAC 处于 PTM_P1 模式 011-111：保留。请勿使用
D1 - 0	R	00	保留。仅写入默认值。

**页 1/寄存器 4-7 : 保留 - 0x01/0x04-0x07**

位	读取/写入	复位值	说明
D7 - D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 8 : DAC PGA 控制寄存器 - 0x01/0x08**

位	读取/写入	复位值	说明
D7	R/W	0	0 : 启用 DAC 通道所有 PGA 的软步进。 1 : 禁用 DAC 通道所有 PGA 的软步进。
D6	R/W	0	0 : 正常模式。 1 : DAC 通道所有 PGA 的软步进时间加倍。
D5-D0	R	000000	保留。请勿写入除复位值以外的任何值。

**页 1/寄存器 9 : 输出驱动器、AINL、AINR、控制寄存器 - 0x01/0x09**

位	读取/写入	复位值	说明
D7-D6	R	00	保留。请勿写入除复位值以外的任何值。
D5	R/W	0	0 : HPL 输出断电 1 : HPL 输出上电
D4-D2	R	00	保留。请勿写入除复位值以外的任何值。
D1	R/W	0	0 : AINL 输入禁用 1 : AINL 输入启用
D0	R/W	0	0 : AINR 输入禁用 1 : AINR 输入启用

**页 1/寄存器 10 : 共模控制寄存器 - 0x01/0x0A**

位	读取/写入	复位值	说明
D7	R	0	保留。请勿写入除复位值以外的任何值。
D6	R/W	0	0 : 全芯片共模为 0.9V 1 : 全芯片共模为 0.75V
D5-D4	R	0	保留。请勿写入除复位值以外的任何值。
D3	R	0	保留。请勿写入除复位值以外的任何值。
D2	R/W	0	0 : 耳机输出全驱动能力 1 : 耳机输出半驱动能力
D1-D0	R	00	保留。请勿写入除复位值以外的任何值。

**页 1/寄存器 11 : HP 过流保护配置寄存器 - 0x01/0x0B**

位	读取/写入	复位值	说明
D7-D5	R	000	保留。仅写入默认值。
D4	R/W	1	保留，请勿写入“0”
D3-D1	R/W	000	000 : 过流检测不使用去抖 001 : 过流检测去抖 8ms 010 : 过流检测去抖 16ms 011 : 过流检测去抖 32ms 100 : 过流检测去抖 64ms 101 : 过流检测去抖 128ms 110 : 过流检测去抖 256ms 111 : 过流检测去抖 512ms
D0	R/W	0	0 : 如果检测到过流情况，将会限制输出电流 1 : 如果检测到过流情况，输出驱动器将断电

**页 1/寄存器 12 : HP 路由选择寄存器 - 0x01/0x0C**

位	读取/写入	复位值	说明
---	-------	-----	----

**页 1/寄存器 12 : HP 路由选择寄存器 - 0x01/0x0C (续)**

D7-D4	R/W	0000	0000 : 没有到 SPK 驱动器和 HP 驱动器的模拟路由 0001 - 0011 : 请勿使用 0100 : AINR 路由到混频器 P 0101 : 请勿使用 0110 : AINL/R 差分通过混频器 A 和混频器 B 路由到 SPK 驱动器 0111 : 请勿使用 1000 : AINL 路由到混频器 A 1001 : AINL/R 差分通过混频器 A 和混频器 B 路由到 SPK 驱动器 1010 - 1011 : 请勿使用 1100 : AINL 和 AINR 路由到 Mixer A 再到 HP 驱动器 1101 - 1111 : 请勿使用
D3	R/W	0	0 : DAC 输出不直接路由到 HP 驱动器。 1 : DAC 输出直接路由到 HP 驱动器。
D2	R/W	0	0 : 混频器 P 未连接到 HP 衰减器 1 : 混频器 P 连接到 HP 衰减器
D1	R/W	0	0 : AINL 衰减器未路由到 HP 驱动器。 1 : AINL 衰减器路由到 HP 驱动器。
D0	R/W	0	0 : AINR 衰减器未路由到 HP 驱动器。 1 : AINR 衰减器路由到 HP 驱动器。

**页 1/寄存器 13-15 : 保留 - 0x01/0x0D-0x0F**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 16 : HP 驱动器增益设置寄存器 - 0x01/0x10**

位	读取/写入	复位值	说明
D7	R	0	保留。请勿写入除复位值以外的任何值。
D6	R/W	1	0 : HP 驱动器不静音 1 : HP 驱动器静音
D5-D0	R/W	00 0000	10 0000 - 11 1001 : 保留。请勿使用 11 1010 : HP 驱动器增益为 -6dB (注意: 当编程为 -6dB 时, 无法将 HPR 静音) 11 1011 : HP 驱动器增益为 -5dB 11 1100 : HP 驱动器增益为 -4dB 11 1101 : HP 驱动器增益为 -3dB ... 00 0000 : HP 驱动器增益为 0dB ... 00 0011 : HP 驱动器增益为 3dB 00 0100 : HP 驱动器增益为 4dB 00 0101 : HP 驱动器增益为 5dB 00 0110 : HP 驱动器增益为 6dB ... 00 1100 : HP 驱动器增益为 12dB ... 01 0010 : HP 驱动器增益为 18dB ... 01 1000 : HP 驱动器增益为 24dB ... 01 1100 : HP 驱动器增益为 28dB 01 1101 : HP 驱动器增益为 29dB ... 00 1110 - 01 1111 : 保留。请勿使用

**页 1/寄存器 17-19 : 保留 - 0x01/0x11-0x13**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 20 : 耳机驱动器启动控制寄存器 - 0x01/0x14**

位	读取/写入	复位值	说明
D7 - D6	R/W	00	00 : 软路由步长时间 = 0ms 01 : 软路由步长时间 = 50ms 10 : 软路由步长时间 = 100ms 11 : 软路由步长时间 = 200ms
D5-D2	R/W	0000	0000 : 禁用耳机放大器缓慢上电 0001 : 耳机放大器以 0.5 个时间常数缓慢上电 0010 : 耳机放大器以 0.625 个时间常数缓慢上电 0011 : 耳机放大器以 0.725 个时间常数缓慢上电 0100 : 耳机放大器以 0.875 个时间常数缓慢上电 0101 : 耳机放大器以 1.0 个时间常数缓慢上电 0110 : 耳机放大器以 2.0 个时间常数缓慢上电 0111 : 耳机放大器以 3.0 个时间常数缓慢上电 1000 : 耳机放大器以 4.0 个时间常数缓慢上电 1001 : 耳机放大器以 5.0 个时间常数缓慢上电 1010 : 耳机放大器以 6.0 个时间常数缓慢上电 1011 : 耳机放大器以 7.0 个时间常数缓慢上电 1100 : 耳机放大器以 8.0 个时间常数缓慢上电 1101 : 耳机放大器以 16.0 个时间常数缓慢上电 (不用于 Rchg=25K) 1110 : 耳机放大器以 24.0 个时间常数缓慢上电 (不用于 Rchg=25K) 1111 : 耳机放大器以 32.0 个时间常数缓慢上电 (不用于 Rchg=25K) 注意 : 时间常数假设去耦电容为 47μF
D1-D0	R/W	00	00 : 耳机放大器上电时间由 25K 电阻确定 01 : 耳机放大器上电时间由 6K 电阻确定 10 : 耳机放大器上电时间由 2K 电阻确定 11 : 保留。请勿使用

**页 1/寄存器 21 : 保留 - 0x01/0x15**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 22 : HP 音量控制寄存器 - 0x01/0x16**

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入默认值。

**页 1/寄存器 22 : HP 音量控制寄存器 - 0x01/0x16 (续)**

D6-D0	R/W	000 0000	HP 音量控制
			000 0000 : 音量控制 = 0.0dB 000 0001 : 音量控制 = -0.5dB 000 0010 : 音量控制 = -1.0dB 000 0011 : 音量控制 = -1.5dB 000 0100 : 音量控制 = -2.0dB 000 0101 : 音量控制 = -2.5dB 000 0110 : 音量控制 = -3.0dB 000 0111 : 音量控制 = -3.5dB 000 1000 : 音量控制 = -4.0dB 000 1001 : 音量控制 = -4.5dB 000 1010 : 音量控制 = -5.0dB 000 1011 : 音量控制 = -5.5dB 000 1100 : 音量控制 = -6.0dB 000 1101 : 音量控制 = -6.5dB 000 1110 : 音量控制 = -7.0dB 000 1111 : 音量控制 = -7.5dB 001 0000 : 音量控制 = -8.0dB 001 0001 : 音量控制 = -8.5dB 001 0010 : 音量控制 = -9.0dB 001 0011 : 音量控制 = -9.5dB 001 0100 : 音量控制 = -10.0dB 001 0101 : 音量控制 = -10.5dB 001 0110 : 音量控制 = -11.0dB 001 0111 : 音量控制 = -11.5dB 001 1000 : 音量控制 = -12.0dB 001 1001 : 音量控制 = -12.5dB 001 1010 : 音量控制 = -13.0dB 001 1011 : 音量控制 = -13.5dB 001 1100 : 音量控制 = -14.1dB 001 1101 : 音量控制 = -14.6dB 001 1110 : 音量控制 = -15.1dB 001 1111 : 音量控制 = -15.6dB 010 0000 : 音量控制 = -16.0dB 010 0001 : 音量控制 = -16.5dB 010 0010 : 音量控制 = -17.1dB 010 0011 : 音量控制 = -17.5dB 010 0100 : 音量控制 = -18.1dB 010 0101 : 音量控制 = -18.6dB 010 0110 : 音量控制 = -19.1dB 010 0111 : 音量控制 = -19.6dB 010 1000 : 音量控制 = -20.1dB 010 1001 : 音量控制 = -20.6dB 010 1010 : 音量控制 = -21.1dB 010 1011 : 音量控制 = -21.6dB 010 1100 : 音量控制 = -22.1dB 010 1101 : 音量控制 = -22.6dB 010 1110 : 音量控制 = -23.1dB 010 1111 : 音量控制 = -23.6dB 011 0000 : 音量控制 = -24.1dB 011 0001 : 音量控制 = -24.6dB 011 0010 : 音量控制 = -25.1dB 011 0011 : 音量控制 = -25.6dB 011 0100 : 音量控制 = -26.1dB 011 0101 : 音量控制 = -26.6dB 011 0110 : 音量控制 = -27.1dB 011 0111 : 音量控制 = -27.6dB 011 1000 : 音量控制 = -28.1dB 011 1001 : 音量控制 = -28.6dB 011 1010 : 音量控制 = -29.1dB 011 1011 : 音量控制 = -29.6dB 011 1100 : 音量控制 = -30.1dB 011 1101 : 音量控制 = -30.6dB 011 1110 : 音量控制 = -31.1dB 011 1111 : 音量控制 = -31.6dB 100 0000 : 音量控制 = -32.1dB 100 0001 : 音量控制 = -32.6dB 100 0010 : 音量控制 = -33.1dB 100 0011 : 音量控制 = -33.6dB 100 0100 : 音量控制 = -34.1dB 100 0101 : 音量控制 = -34.6dB 100 0110 : 音量控制 = -35.2dB 100 0111 : 音量控制 = -35.7dB 100 1000 : 音量控制 = -36.1dB 100 1001 : 音量控制 = -36.7dB 100 1010 : 音量控制 = -37.2dB 100 1011 : 音量控制 = -37.7dB 100 1100 : 音量控制 = -38.2dB 100 1101 : 音量控制 = -38.7dB 100 1110 : 音量控制 = -39.2dB 100 1111 : 音量控制 = -39.7dB 101 0000 : 音量控制 = -40.2dB 101 0001 : 音量控制 = -40.7dB 101 0010 : 音量控制 = -41.2dB 101 0011 : 音量控制 = -41.8dB 101 0100 : 音量控制 = -42.1dB 101 0101 : 音量控制 = -42.7dB 101 0110 : 音量控制 = -43.2dB 101 0111 : 音量控制 = -43.8dB 101 1000 : 音量控制 = -44.3dB 101 1001 : 音量控制 = -44.8dB 101 1010 : 音量控制 = -45.2dB 101 1011 : 音量控制 = -45.8dB 101 1100 : 音量控制 = -46.2dB 101 1101 : 音量控制 = -46.7dB 101 1110 : 音量控制 = -47.4dB 101 1111 : 音量控制 = -47.9dB 110 0000 : 音量控制 = -48.2dB 110 0001 : 音量控制 = -48.7dB 110 0010 : 音量控制 = -49.3dB 110 0011 : 音量控制 = -50.0dB 110 0100 : 音量控制 = -50.3dB 110 0101 : 音量控制 = -51.0dB 110 0110 : 音量控制 = -51.4dB 110 0111 : 音量控制 = -51.8dB 110 1000 : 音量控制 = -52.3dB 110 1001 : 音量控制 = -52.7dB 110 1010 : 音量控制 = -53.7dB 110 1011 : 音量控制 = -54.2dB 110 1100 : 音量控制 = -54.8dB 110 1101 : 音量控制 = -56.7dB 110 1110 : 音量控制 = -58.3dB 110 1111 : 音量控制 = -60.1dB 111 0000 : 音量控制 = -62.7dB 111 0001 : 音量控制 = -64.3dB 111 0010 : 音量控制 = -66.2dB 111 0011 : 音量控制 = -66.7dB 111 0100 : 音量控制 = -72.3dB 111 0101 : 音量控制 = 静音

**页 1/寄存器 22 : HP 音量控制寄存器 - 0x01/0x16 ( 续 )**

			111 0110-111 1111 : 保留。请勿使用
--	--	--	-----------------------------

**页 1/寄存器 23 : 保留 - 0x01/0x17**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 24 : AINL 音量控制寄存器 - 0x01/0x18**

位	读取/写入	复位值	说明
D7	R/W	0	0 : 不强制启用混频器 P 和混频器 M 1 : 强制启用混频器 P 和混频器 M 注意 : 在 DAC 未上电时, 此位需要设置为“1”, 并且需要通过混频器 P 将 AINL 或 AINR 信号输入路由到 HP 驱动器和 SPK 驱动器。

**页 1/寄存器 24 : AINL 音量控制寄存器 - 0x01/0x18 (续)**

D6-D0	R/W	000 0000	AINL 音量控制
			000 0000 : 音量控制 = 0.0dB 000 0001 : 音量控制 = -0.5dB 000 0010 : 音量控制 = -1.0dB 000 0011 : 音量控制 = -1.5dB 000 0100 : 音量控制 = -2.0dB 000 0101 : 音量控制 = -2.5dB 000 0110 : 音量控制 = -3.0dB 000 0111 : 音量控制 = -3.5dB 000 1000 : 音量控制 = -4.0dB 000 1001 : 音量控制 = -4.5dB 001 0000 : 音量控制 = -8.0dB 001 0001 : 音量控制 = -8.5dB 001 0010 : 音量控制 = -9.0dB 001 0011 : 音量控制 = -9.5dB 001 0100 : 音量控制 = -10.0dB 001 0101 : 音量控制 = -10.5dB 001 0110 : 音量控制 = -11.0dB 001 0111 : 音量控制 = -11.5dB 001 1000 : 音量控制 = -12.0dB 001 1001 : 音量控制 = -12.5dB 001 1010 : 音量控制 = -13.0dB 001 1011 : 音量控制 = -13.5dB 001 1100 : 音量控制 = -14.1dB 001 1101 : 音量控制 = -14.6dB 010 0000 : 音量控制 = -16.0dB 010 0001 : 音量控制 = -16.5dB 010 0010 : 音量控制 = -17.1dB 010 0011 : 音量控制 = -17.5dB 010 0100 : 音量控制 = -18.1dB 010 0101 : 音量控制 = -18.6dB 010 0110 : 音量控制 = -19.1dB 010 0111 : 音量控制 = -19.6dB 011 0000 : 音量控制 = -20.1dB 011 0001 : 音量控制 = -20.6dB 011 0010 : 音量控制 = -21.1dB 011 0011 : 音量控制 = -21.6dB 011 0100 : 音量控制 = -22.1dB 011 0101 : 音量控制 = -22.6dB 011 0110 : 音量控制 = -23.1dB 011 0111 : 音量控制 = -23.6dB 011 0000 : 音量控制 = -24.1dB 011 0001 : 音量控制 = -24.6dB 011 1000 : 音量控制 = -25.1dB 011 1001 : 音量控制 = -25.6dB 011 1010 : 音量控制 = -26.1dB 011 1011 : 音量控制 = -26.6dB 011 0100 : 音量控制 = -27.1dB 011 0101 : 音量控制 = -27.6dB 011 1000 : 音量控制 = -28.1dB 011 1001 : 音量控制 = -28.6dB 011 1010 : 音量控制 = -29.1dB 011 1011 : 音量控制 = -29.6dB 100 0000 : 音量控制 = -30.1dB 100 0001 : 音量控制 = -30.6dB 100 0010 : 音量控制 = -31.1dB 100 0011 : 音量控制 = -31.6dB 100 0100 : 音量控制 = -32.1dB 100 0101 : 音量控制 = -32.6dB 100 0110 : 音量控制 = -33.1dB 100 0111 : 音量控制 = -33.6dB 100 1000 : 音量控制 = -34.1dB 100 1001 : 音量控制 = -34.6dB 100 0110 : 音量控制 = -35.2dB 100 0111 : 音量控制 = -35.7dB 100 1000 : 音量控制 = -36.1dB 100 1001 : 音量控制 = -36.7dB 100 1010 : 音量控制 = -37.2dB 100 1011 : 音量控制 = -37.7dB 100 1100 : 音量控制 = -38.2dB 100 1101 : 音量控制 = -38.7dB 100 1110 : 音量控制 = -39.2dB 100 1111 : 音量控制 = -39.7dB 101 0000 : 音量控制 = -40.2dB 101 0001 : 音量控制 = -40.7dB 101 0010 : 音量控制 = -41.2dB 101 0011 : 音量控制 = -41.8dB 101 0100 : 音量控制 = -42.1dB 101 0101 : 音量控制 = -42.7dB 101 0110 : 音量控制 = -43.2dB 101 0111 : 音量控制 = -43.8dB 101 1000 : 音量控制 = -44.3dB 101 1001 : 音量控制 = -44.8dB 101 1010 : 音量控制 = -45.2dB 101 1011 : 音量控制 = -45.8dB 101 1100 : 音量控制 = -46.2dB 101 1101 : 音量控制 = -46.7dB 101 1110 : 音量控制 = -47.4dB 101 1111 : 音量控制 = -47.9dB 110 0000 : 音量控制 = -48.2dB 110 0001 : 音量控制 = -48.7dB 110 0010 : 音量控制 = -49.3dB 110 0011 : 音量控制 = -50.0dB 110 0100 : 音量控制 = -50.3dB 110 0101 : 音量控制 = -51.0dB 110 0110 : 音量控制 = -51.4dB 110 0111 : 音量控制 = -51.8dB 110 1000 : 音量控制 = -52.3dB 110 1001 : 音量控制 = -52.7dB 110 1010 : 音量控制 = -53.7dB 110 1011 : 音量控制 = -54.2dB 110 1100 : 音量控制 = -55.4dB 110 1101 : 音量控制 = -56.7dB 110 1110 : 音量控制 = -58.3dB 110 1111 : 音量控制 = -60.1dB 111 0000 : 音量控制 = -62.7dB 111 0001 : 音量控制 = -64.3dB 111 0010 : 音量控制 = -66.2dB 111 0011 : 音量控制 = -66.7dB 111 0100 : 音量控制 = -72.3dB 111 0101 : 音量控制 = 静音



**页 1/寄存器 25 : AINR 音量控制寄存器 - 0x01/0x19 (续)**

D6-D0	R/W	000 0000	AINR 音量控制
			000 0000 : 音量控制 = 0.0dB 000 0001 : 音量控制 = -0.5dB 000 0010 : 音量控制 = -1.0dB 000 0011 : 音量控制 = -1.5dB 000 0100 : 音量控制 = -2.0dB 000 0101 : 音量控制 = -2.5dB 000 0110 : 音量控制 = -3.0dB 000 0111 : 音量控制 = -3.5dB 000 1000 : 音量控制 = -4.0dB 000 1001 : 音量控制 = -4.5dB 001 0000 : 音量控制 = -8.0dB 001 0001 : 音量控制 = -8.5dB 001 0010 : 音量控制 = -9.0dB 001 0011 : 音量控制 = -9.5dB 001 0100 : 音量控制 = -10.0dB 001 0101 : 音量控制 = -10.5dB 001 0110 : 音量控制 = -11.0dB 001 0111 : 音量控制 = -11.5dB 001 1000 : 音量控制 = -12.0dB 001 1001 : 音量控制 = -12.5dB 001 1010 : 音量控制 = -13.0dB 001 1011 : 音量控制 = -13.5dB 001 1100 : 音量控制 = -14.1dB 001 1101 : 音量控制 = -14.6dB 010 0000 : 音量控制 = -16.0dB 010 0001 : 音量控制 = -16.5dB 010 0010 : 音量控制 = -17.1dB 010 0011 : 音量控制 = -17.5dB 010 0100 : 音量控制 = -18.1dB 010 0101 : 音量控制 = -18.6dB 010 0110 : 音量控制 = -19.1dB 010 0111 : 音量控制 = -19.6dB 010 1000 : 音量控制 = -20.1dB 010 1001 : 音量控制 = -20.6dB 010 1010 : 音量控制 = -21.1dB 010 1011 : 音量控制 = -21.6dB 010 1100 : 音量控制 = -22.1dB 010 1101 : 音量控制 = -22.6dB 010 1110 : 音量控制 = -23.1dB 010 1111 : 音量控制 = -23.6dB 011 0000 : 音量控制 = -24.1dB 011 0001 : 音量控制 = -24.6dB 011 0010 : 音量控制 = -25.1dB 011 0011 : 音量控制 = -25.6dB 011 0100 : 音量控制 = -26.1dB 011 0101 : 音量控制 = -26.6dB 011 0110 : 音量控制 = -27.1dB 011 0111 : 音量控制 = -27.6dB 011 1000 : 音量控制 = -28.1dB 011 1001 : 音量控制 = -28.6dB 011 1010 : 音量控制 = -29.1dB 011 1011 : 音量控制 = -29.6dB 011 1100 : 音量控制 = -30.1dB 011 1101 : 音量控制 = -30.6dB 011 1110 : 音量控制 = -31.1dB 011 1111 : 音量控制 = -31.6dB 100 0000 : 音量控制 = -32.1dB 100 0001 : 音量控制 = -32.6dB 100 0010 : 音量控制 = -33.1dB 100 0011 : 音量控制 = -33.6dB 100 0100 : 音量控制 = -34.1dB 100 0101 : 音量控制 = -34.6dB 100 0110 : 音量控制 = -35.2dB 100 0111 : 音量控制 = -35.7dB 100 1000 : 音量控制 = -36.1dB 100 1001 : 音量控制 = -36.7dB 100 1010 : 音量控制 = -37.2dB 100 1011 : 音量控制 = -37.7dB 100 1100 : 音量控制 = -38.2dB 100 1101 : 音量控制 = -38.7dB 100 1110 : 音量控制 = -39.2dB 100 1111 : 音量控制 = -39.7dB 101 0000 : 音量控制 = -40.2dB 101 0001 : 音量控制 = -40.7dB 101 0010 : 音量控制 = -41.2dB 101 0011 : 音量控制 = -41.8dB 101 0100 : 音量控制 = -42.1dB 101 0101 : 音量控制 = -42.7dB 101 0110 : 音量控制 = -43.2dB 101 0111 : 音量控制 = -43.8dB 101 1000 : 音量控制 = -44.3dB 101 1001 : 音量控制 = -44.8dB 101 1010 : 音量控制 = -45.2dB 101 1011 : 音量控制 = -45.8dB 101 1100 : 音量控制 = -46.2dB 101 1101 : 音量控制 = -46.7dB 101 1110 : 音量控制 = -47.4dB 101 1111 : 音量控制 = -47.9dB 110 0000 : 音量控制 = -48.2dB 110 0001 : 音量控制 = -48.7dB 110 0010 : 音量控制 = -49.3dB 110 0011 : 音量控制 = -50.0dB 110 0100 : 音量控制 = -50.3dB 110 0101 : 音量控制 = -51.0dB 110 0110 : 音量控制 = -51.4dB 110 0111 : 音量控制 = -51.8dB 110 1000 : 音量控制 = -52.3dB 110 1001 : 音量控制 = -52.7dB 110 1010 : 音量控制 = -53.7dB 110 1011 : 音量控制 = -54.2dB 110 1100 : 音量控制 = -55.4dB 110 1101 : 音量控制 = -56.7dB 110 1110 : 音量控制 = -58.3dB 110 1111 : 音量控制 = -60.1dB 111 0000 : 音量控制 = -62.7dB 111 0001 : 音量控制 = -64.3dB 111 0010 : 音量控制 = -66.2dB 111 0011 : 音量控制 = -66.7dB 111 0100 : 音量控制 = -72.3dB 111 0101 : 音量控制 = 静音

**页 1/寄存器 25 : AINR 音量控制寄存器 - 0x01/0x19 (续)**

111 0110-111 1111 : 保留。请勿使用

**页 1/寄存器 26-44 : 保留 - 0x01/0x1A-0x2C**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 45 : 扬声器放大器控制 1 - 0x01/0x2D**

位	读取/写入	复位值	说明
D7-D2	R	0000 00	保留。仅写入复位值。
D1	R/W	0	扬声器驱动器电源 0 : SPK 输出驱动器断电 1 : SPK 输出驱动器上电
D0	R	0	保留。仅写入默认值。

**页 1/寄存器 46 : 扬声器音量控制 1 - 0x01/0x2E**

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入复位值。

**页 1/寄存器 46 : 扬声器音量控制 1 - 0x01/0x2E ( 续 )**

D6-D0	R/W	000 0000	SPK 驱动器音量控制 :
			000 0000 : 音量控制 = 0.00dB 000 0001 : 音量控制 = -0.5dB 000 0010 : 音量控制 = -1.0dB 000 0011 : 音量控制 = -1.5dB 000 0100 : 音量控制 = -2.0dB 000 0101 : 音量控制 = -2.5dB 000 0110 : 音量控制 = -3.0dB 000 0111 : 音量控制 = -3.5dB 000 1000 : 音量控制 = -4.0dB 000 1001 : 音量控制 = -4.5dB 001 0100 : 音量控制 = -10.0dB 001 0101 : 音量控制 = -10.5dB 001 0110 : 音量控制 = -11.0dB 001 0111 : 音量控制 = -11.5dB 001 1000 : 音量控制 = -12.0dB 001 1001 : 音量控制 = -12.5dB 001 1010 : 音量控制 = -13.0dB 001 1011 : 音量控制 = -13.5dB 001 1100 : 音量控制 = -14.1dB 001 1101 : 音量控制 = -14.6dB 010 1000 : 音量控制 = -20.1dB 010 1001 : 音量控制 = -20.6dB 010 1010 : 音量控制 = -21.1dB 010 1011 : 音量控制 = -21.6dB 010 1100 : 音量控制 = -22.1dB 010 1101 : 音量控制 = -22.6dB 010 1110 : 音量控制 = -23.1dB 010 1111 : 音量控制 = -23.6dB 011 0000 : 音量控制 = -24.1dB 011 0001 : 音量控制 = -24.6dB 011 1100 : 音量控制 = -30.1dB 011 1101 : 音量控制 = -30.6dB 011 1110 : 音量控制 = -31.1dB 011 1111 : 音量控制 = -31.6dB 100 0000 : 音量控制 = -32.1dB 100 0001 : 音量控制 = -32.7dB 100 0010 : 音量控制 = -33.1dB 100 0011 : 音量控制 = -33.6dB 100 0100 : 音量控制 = -34.1dB 100 0101 : 音量控制 = -34.6dB 101 0000 : 音量控制 = -40.2dB 101 0001 : 音量控制 = -40.7dB 101 0010 : 音量控制 = -41.2dB 101 0011 : 音量控制 = -41.8dB 101 0100 : 音量控制 = -42.1dB 101 0101 : 音量控制 = -42.7dB 101 0110 : 音量控制 = -43.2dB 101 0111 : 音量控制 = -43.8dB 101 1000 : 音量控制 = -44.3dB 101 1001 : 音量控制 = -44.8dB 110 0100 : 音量控制 = -50.3dB 110 0101 : 音量控制 = -51.0dB 110 0110 : 音量控制 = -51.4dB 110 0111 : 音量控制 = -51.8dB 110 1000 : 音量控制 = -52.3dB 110 1001 : 音量控制 = -52.7dB 110 1010 : 音量控制 = -53.7dB 110 1011 : 音量控制 = -54.2dB 110 1100 : 音量控制 = -55.4dB 000 1010 : 音量控制 = -5.0dB 000 1011 : 音量控制 = -5.5dB 000 1100 : 音量控制 = -6.0dB 000 1101 : 音量控制 = -6.5dB 000 1110 : 音量控制 = -7.0dB 000 1111 : 音量控制 = -7.5dB 001 0000 : 音量控制 = -8.0dB 001 0001 : 音量控制 = -8.5dB 001 0010 : 音量控制 = -9.0dB 001 0011 : 音量控制 = -9.5dB 001 1110 : 音量控制 = -15.1dB 001 1111 : 音量控制 = -15.6dB 010 0000 : 音量控制 = -16.0dB 010 0001 : 音量控制 = -16.5dB 010 0010 : 音量控制 = -17.1dB 010 0011 : 音量控制 = -17.5dB 010 0100 : 音量控制 = -18.1dB 010 0101 : 音量控制 = -18.6dB 010 0110 : 音量控制 = -19.1dB 010 0111 : 音量控制 = -19.6dB 011 0010 : 音量控制 = -25.1dB 011 0011 : 音量控制 = -25.6dB 011 0100 : 音量控制 = -26.1dB 011 0101 : 音量控制 = -26.6dB 011 0110 : 音量控制 = -27.1dB 011 0111 : 音量控制 = -27.6dB 011 1000 : 音量控制 = -28.1dB 011 1001 : 音量控制 = -28.6dB 011 1010 : 音量控制 = -29.1dB 011 1011 : 音量控制 = -29.6dB 100 0110 : 音量控制 = -35.2dB 100 0111 : 音量控制 = -35.7dB 100 1000 : 音量控制 = -36.1dB 100 1001 : 音量控制 = -36.7dB 100 1010 : 音量控制 = -37.1dB 100 1011 : 音量控制 = -37.7dB 100 1100 : 音量控制 = -38.2dB 100 1101 : 音量控制 = -38.7dB 100 1110 : 音量控制 = -39.2dB 100 1111 : 音量控制 = -39.7dB 101 1010 : 音量控制 = -45.2dB 101 1011 : 音量控制 = -45.8dB 101 1100 : 音量控制 = -46.2dB 101 1101 : 音量控制 = -46.7dB 101 1110 : 音量控制 = -47.4dB 101 1111 : 音量控制 = -47.9dB 110 0000 : 音量控制 = -48.2dB 110 0001 : 音量控制 = -48.7dB 110 0010 : 音量控制 = -49.3dB 110 0011 : 音量控制 = -50.0dB 110 1101 : 音量控制 = -56.7dB 110 1110 : 音量控制 = -58.3dB 110 1111 : 音量控制 = -60.2dB 111 0000 : 音量控制 = -62.7dB 111 0001 : 音量控制 = -64.3dB 111 0010 : 音量控制 = -66.2dB 111 0011 : 音量控制 = -68.7dB 111 0100 : 音量控制 = -72.3dB 111 0101-1111110 : 保留 111 1111 : 静音

**页 1/寄存器 47 : 保留 - 0x01/0x2F**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 48 : 扬声器放大器音量控制 2 - 0x01/0x30**

位	读取/写入	复位值	说明
D7	R	0	保留。仅写入复位值。
D6-D4	R/W	000	左扬声器放大器 (SPK) 音量控制 : 000 : SPK 驱动器静音 (默认) 001 : SPK 驱动器音量 = 6dB 010 : SPK 驱动器音量 = 12dB 011 : SPK 驱动器音量 = 18dB 100 : SPK 驱动器音量 = 24dB 101 : SPK 驱动器音量 = 32dB 110-111 : 保留
D3-D0	R	0000	保留。仅写入复位值。

**页 1/寄存器 49-62 : 保留 - 0x01/0x31-0x3E**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 63 : DAC 模拟增益控制标志寄存器 - 0x01/0x3F**

位	读取/写入	复位值	说明
D7	R	0	HP 增益标志 0 : 应用的增益不等于编程的增益 1 : 应用的增益等于编程的增益
D6-D4	R	000	保留。仅写入默认值
D3	R	0	HP 应用增益标志的 AIN1L 混合 PGA 0 : 应用的音量不等于编程的音量 1 : 应用的音量等于编程的音量
D2	R	0	保留。仅写入默认值
D1	R	0	AINL 音量标志的左混频器 PGA 0 : 应用的音量不等于编程的音量 1 : 应用的音量等于编程的音量
D0	R	0	AINR 音量标志的右混频器 PGA 0 : 应用的音量不等于编程的音量 1 : 应用的音量等于编程的音量

**页 1/寄存器 64-80 : 保留 - 0x01/0x40-0x50**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入默认值。

**页 1/寄存器 81 : 扬声器放大器延迟控制寄存器 - 0x01/0x51**

位	读取/写入	复位值	说明
D7	R/W	0	0 : 扬声器上电延迟块不旁路 1 : 扬声器上电延迟块旁路
D6-D5	R/W	00	00 : 扬声器上电延迟为 512 个斜坡周期 01 : 扬声器上电延迟为 1024 个斜坡周期 10 : 扬声器上电延迟为 256 个斜坡周期 11 : 扬声器上电延迟为 16 个斜坡周期
D4-D0	R	0 0000	保留。仅写入复位值。

**页 1/寄存器 82 : 保留 - 0x01/0x52**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入复位值。

**页 1/寄存器 83 : 保留 - 0x01/0x53**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入复位值。

**页 1/寄存器 84-121 : 保留 - 0x01/0x54-0x79**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入复位值。

**页 1/寄存器 122 : 基准上电延迟 - 0x01/0x7A**

位	读取/写入	复位值	说明
D7-D3	R	0 0000	保留。仅写入默认值。
D2-D0	R/W	000	基准上电配置 000 : 当模拟块上电时, 基准将缓慢上电 001 : 当模拟块上电时, 基准将用 40ms 上电 010 : 当模拟块上电时, 基准将用 80ms 上电 011 : 当模拟块上电时, 基准将用 120ms 上电 100 : 强制基准上电。上电将缓慢进行 101 : 强制基准上电。上电时间将为 40ms 110 : 强制基准上电。上电时间将为 80ms 111 : 强制基准上电。上电时间将为 120ms

**页 1/寄存器 123-127 : 保留 - 0x01/0x7A-0x7F**

位	读取/写入	复位值	说明
D7-D0	R	0000 0000	保留。仅写入复位值。

### 6.1.3 页 2-43 : 保留寄存器

#### 页 2-43/寄存器 0-127 : 保留寄存器 - 0x02 - 0x2B/0x00 - 0x7F

位	读取/写入	复位值	说明
D7 - D0	R	XXXX XXXX	保留寄存器。请勿写入任何值。

### 6.1.4 页 44 : DAC 可编程系数 RAM

#### 页 44/寄存器 0 : 页选择寄存器 - 0x2C/0x00

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	页选择寄存器 0-255 : 为下一读取或写入命令选择寄存器页。 有关详细信息, 请参阅表“存储器映射摘要”。

#### 页 44/寄存器 1 : DAC 自适应滤波器配置寄存器 - 0x2C/0x01

位	读取/写入	复位值	说明
D7 - D3	R	0000 0	保留。仅写入默认值。
D2	R/W	0	DAC 自适应滤波控制 0 : 对 DAC 禁用自适应滤波 1 : 对 DAC 启用自适应滤波
D1	R	0	DAC 自适应滤波器缓冲器控制标志 0 : 在自适应滤波器模式下, DAC 访问 DAC 系数缓冲器-A, 控制接口访问 DAC 系数缓冲器-B 1 : 在自适应滤波器模式下, DAC 访问 DAC 系数缓冲器-B, 控制接口访问 DAC 系数缓冲器-A
D0	R/W	0	DAC 自适应滤波器缓冲器开关控制 0 : DAC 系数缓冲器不会在下一帧边界进行切换 1 : 如果处于自适应滤波模式, DAC 系数缓冲器将在下一帧边界进行切换。这将在切换时自行清除。

#### 页 44/寄存器 2-7 : 保留寄存器 - 0x2C/0x02 - 0x07

位	读取/写入	复位值	说明
D7 - D0	R	XXXX XXXX	保留寄存器。请勿写入任何值。

#### 页 44/寄存器 8-127 : DAC 系数缓冲器-A C(0:29) - 0x2C/0x08 - 0x7F

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	DAC 系数缓冲器-A 的 24 位系数 C0 至 C29。 有关详细信息, 请参阅表“DAC 系数缓冲器 A 映射”。 当页 44 寄存器 01d 位 D2 = '0' (自适应滤波禁用) 时, 只有在 DAC 通道断电时, 才允许对这些寄存器进行读写访问。

此页面显示的默认值仅在硬件或软件复位 100  $\mu$ s 后才有效。

### 6.1.5 页 45-52 : DAC 可编程系数 RAM

#### 页 45-52/寄存器 0 : 页选择寄存器 - 0x2D - 0x34/0x00

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	页选择寄存器 0-255 : 为下一读取或写入命令选择寄存器页。 有关详细信息, 请参阅表“存储器映射摘要”。

#### 页 45-52/寄存器 1-7 : 保留寄存器 - 0x2D - 0x34/0x01 - 0x07

位	读取/写入	复位值	说明
D7 - D0	R	XXXX XXXX	保留寄存器。请勿写入任何值。

#### 页 45-52/寄存器 8-127 : DAC 系数缓冲器-A C(30:255) - 0x2D - 0x34/0x08 - 0x7F

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	DAC 系数缓冲器-A 的 24 位系数 C0 至 C29。 有关详细信息, 请参阅表“DAC 系数缓冲器 A 映射”。 当页 44 寄存器 01d 位 D2 = '0' (自适应滤波禁用) 时, 只有在 DAC 通道断电时, 才允许对这些寄存器进行读写访问。

此页面显示的默认值仅在硬件或软件复位 100  $\mu$ s 后才有效。

### 6.1.6 页 53-61 : 保留寄存器

#### 页 53-61/寄存器 0-127 : 保留寄存器 - 0x35 - 0x3D/0x00 - 0x7F

位	读取/写入	复位值	说明
D7 - D0	R	XXXX XXXX	保留寄存器。请勿写入任何值。

### 6.1.7 页 62-70 : DAC 可编程系数 RAM

#### 页 62-70/寄存器 0 : 页选择寄存器 - 0x3E - 0x46/0x00

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	页选择寄存器 0-255 : 为下一读取或写入命令选择寄存器页。 有关详细信息, 请参阅表“存储器映射摘要”。

此页面显示的默认值仅在硬件或软件复位 100  $\mu$ s 后才有效。

#### 页 62-70/寄存器 1-7 : 保留 - 0x3E - 0x46/0x01 - 0x07

位	读取/写入	复位值	说明
D7 - D0	R	XXXX XXXX	保留寄存器。请勿写入任何值。

#### 页 62-70/寄存器 8-127 : DAC 系数缓冲器-B C(0:255) - 0x3E - 0x46/0x08 - 0x7F

位	读取/写入	复位值	说明
D7 - D0	R/W	0000 0000	DAC 系数缓冲器-B 的 24 位系数。 有关详细信息, 请参阅表“DAC 系数缓冲器 B 映射”。 当页 44 寄存器 01d 位 D2 = '0' (自适应滤波禁用) 时, 只有在 DAC 通道断电时, 才允许对这些寄存器进行读写访问。

此页面显示的默认值仅在硬件或软件复位 100  $\mu$ s 后才有效。

### 6.1.8 页 71-255 : 保留寄存器

#### 页 71-255/寄存器 0-127 : 保留 - 0x47 - 0xFF/0x00 - 0x7F

位	读取/写入	复位值	说明
D7 - D0	R	XXXX XXXX	保留寄存器。请勿写入任何值。

## 6.1.9 DAC 系数 A+B

表 6-2. DAC 系数缓冲器 A 映射

系数号	页号	基址寄存器	基址寄存器 + 0	基址寄存器 + 1	基址寄存器 + 2	基址寄存器 + 3
C0	44	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C1	44	12	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C29	44	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C30	45	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C59	45	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C60	46	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C89	46	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C90	47	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C119	47	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C120	48	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C149	48	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C150	49	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C179	49	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C180	50	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C209	50	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C210	51	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C239	51	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C240	52	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C255	52	68	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。

**表 6-3. DAC 系数缓冲器 B 映射**

系数号	页号	基址寄存器	基址寄存器 + 0	基址寄存器 + 1	基址寄存器 + 2	基址寄存器 + 3
C0	62	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C1	62	12	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C29	62	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C30	63	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C59	63	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C60	64	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C89	64	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C90	65	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C119	65	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C120	66	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C149	66	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C150	67	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C179	67	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C180	68	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C209	68	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C210	69	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C239	69	124	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
C240	70	8	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。
	..	..	..	..	..	..
C255	70	68	Coef(23:16)	Coef(15:8)	Coef(7:0)	保留。

**6.1.10 DAC 默认值**
**表 6-4. 缓冲器 A 和 B 中 DAC 系数的默认值**

DAC 缓冲器 A、B 系数	复位时默认值
C0	00000000H
C1	7FFFFFFFH
C2-C5	00000000H
C6	7FFFFFFFH
C7-C10	00000000H
C11	7FFFFFF00H
C12-C15	00000000H
C16	7FFFFFFFH
C17-C20	00000000H
C21	7FFFFFFFH
C22-C25	00000000H
C26	7FFFFFFFH
C27-C30	00000000H
C31、C32	00000000H
C33	7FFFFFFFH
C34-C37	00000000H
C38	7FFFFFFFH
C39-C42	00000000H
C43	7FFFFFFFH
C44-C47	00000000H
C48	7FFFFFFFH
C49-C52	00000000H
C53	7FFFFFFFH
C54-C57	00000000H
C58	7FFFFFF00H
C59-C64	00000000H
C65	7FFFFFFFH
C66、C67	00000000H
C68	7FFFFFFFH
C69、C70	00000000H
C71	7FF70000H
C72	10090000H
C73	7FEF0000H
C74、C75	00110000H
C76	7FDE0000H
C77-C255	00000000H



注：以前版本的页码可能与当前版本的页码不同

<b>Changes from Revision B (July 2023) to Revision C (November 2023)</b>	<b>Page</b>
• 更新了 <a href="#">DAC 设置</a> 的步骤 2，以显示启用 DAC 后在结束时启用 SPK 输出的正确上电顺序.....	<a href="#">30</a>
<b>Changes from Revision A (March 2021) to Revision B (July 2023)</b>	<b>Page</b>
• 更新了 <a href="#">章节 2 说明</a> .....	<a href="#">9</a>
• 更新了 <a href="#">节 3.4.8.2</a> ( <a href="#">扬声器驱动器</a> )。从短路事件中恢复不需要完全复位器件，仅显示功率级复位的说明.....	<a href="#">26</a>
• 在 <a href="#">节 4.1</a> ( <a href="#">上电序列</a> ) 中添加了最后一段，以强调在输入时钟被禁用时禁用 SPK 输出的重要性.....	<a href="#">51</a>
• 更新了 <a href="#">节 5.1</a> 、 <a href="#">节 5.3</a> 、 <a href="#">节 5.5</a> 和 <a href="#">节 5.6</a> 中的脚本，以包含启用 DAC 后在结束时启用 SPK 输出的正确电源序列 .....	<a href="#">55</a>

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司