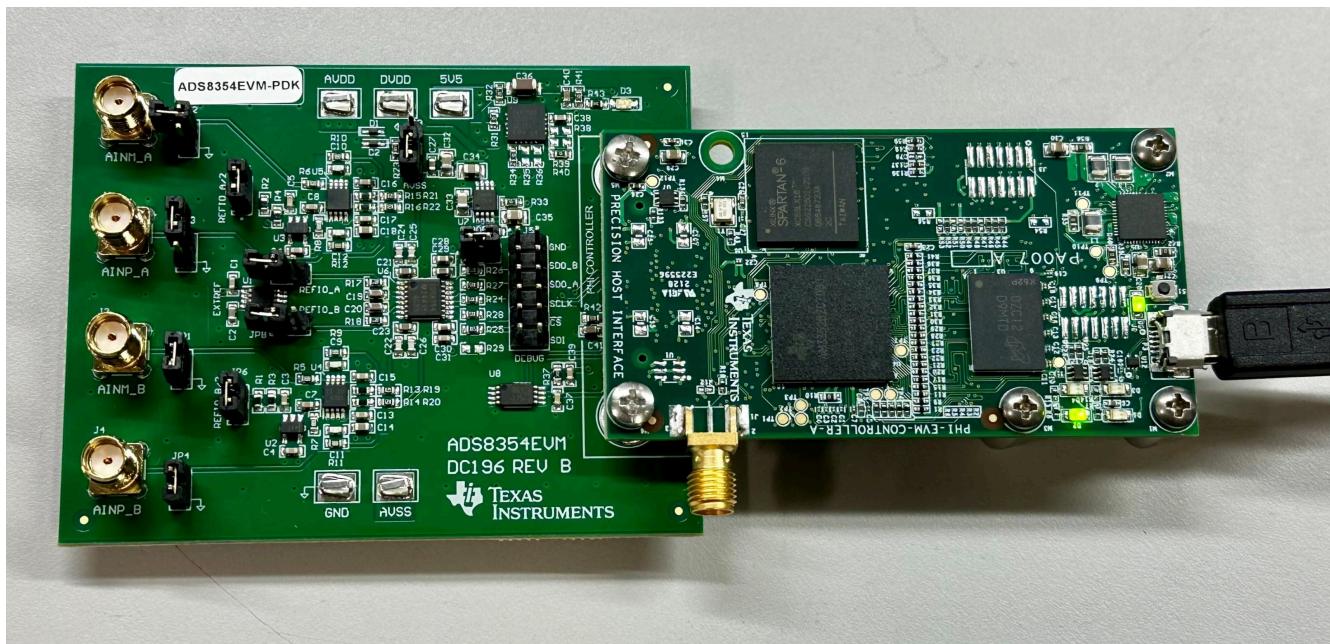


# ADS8354EVM-PDK 评估模块



## 摘要

本用户指南介绍了 ADS8354 评估模块 (EVM) 性能演示套件 (PDK) 的特性、操作和使用。此套件是 ADS8354 器件的评估平台，该器件是一款 16 位双通道同步采样 700kSPS 差分模拟输入逐次逼近寄存器 (SAR) 模数转换器 (ADC)，具有易于使用的串行编程接口 (SPI)。借助硬件、软件以及通过通用串行总线 (USB) 接口连接计算机，ADS8354EVM-PDK 可以简化评估。本用户指南包括完整的电路说明、原理图和物料清单 (BOM)。本文档中的评估板、评估模块和 EVM 等术语指的是 ADS8354EVM-PDK。



## 内容

<b>1 概述</b>	4
1.1 ADS8354EVM-PDK 特性	4
1.2 ADS8354EVM 特性	4
1.3 德州仪器 (TI) 提供的相关文档	4
<b>2 模拟接口</b>	5
2.1 模拟输入连接器	5
2.2 ADC 输入信号驱动器	6
<b>3 数字接口</b>	8
3.1 适用于 ADC 数字 I/O 的 SPI	8
<b>4 电源</b>	9
4.1 ADC 输入驱动器配置	9
4.2 ADC 电压基准配置	9
<b>5 ADS8354EVM-PDK 初始设置</b>	10
5.1 默认跳线设置	10
5.2 EVM 图形用户界面软件安装	11
<b>6 ADS8354EVM-PDK 操作</b>	14
6.1 用于 ADC 控制的 EVM GUI 全局设置	15
6.2 时域显示工具	16
6.3 频谱分析工具	17
6.4 直方图分析工具	18
<b>7 物料清单、印刷电路板布局布线和原理图</b>	19
7.1 物料清单	19
7.2 PCB 布局	21
7.3 原理图	22

## 插图清单

图 2-1. ADS8354EVM 模拟输入路径	6
图 2-2. ADS8354EVM 共模电压缓冲器电路	7
图 3-1. ADS8354EVM 调试接头	8
图 5-1. ADS8354EVM-PDK 跳线位置	10
图 5-2. ADS835xEVM 软件安装提示	11
图 5-3. 器件驱动程序安装向导提示	12
图 5-4. LabVIEW Run-Time Engine 安装	13
图 5-5. ADS8354EVM-PDK 安装最后一步	13
图 6-1. EVM-PDK 硬件设置和 LED 指示灯	14
图 6-2. 启动 EVM GUI 软件	14
图 6-3. EVM GUI 全局输入参数	15
图 6-4. 时域显示工具选项	16
图 6-5. 频谱分析工具	17
图 6-6. 直方图分析工具	18
图 7-1. ADS8354EVM PCB 第 1 层：顶层	21
图 7-2. ADS8354EVM PCB 第 2 层：GND 层	21
图 7-3. ADS8354EVM PCB 第 3 层：电源平面	21
图 7-4. ADS8354EVM PCB 第 4 层：底层	21
图 7-5. 原理图（第 1 页）：EEPROM，电源	22
图 7-6. 原理图（第 2 页）：模拟输入、ADC 主、外部基准、PHI 连接器	23
图 7-7. 原理图（第 3 页）：硬件元件	24

## 表格清单

表 1-1. 相关文档	4
表 2-1. 模拟输入连接器说明	5
表 4-1. ADC 输入驱动器配置的跳线设置	9
表 5-1. 默认跳线配置	10
表 6-1. 器件评估的外部源要求 ( SNR 和 THD )	17
表 7-1. ADS8354EVM 物料清单	19

## 商标

LabVIEW™ is a trademark of National Instruments.

Microsoft® and Windows® are registered trademarks of Microsoft Corporation.

所有商标均为其各自所有者的财产。

## 1 概述

ADS8354EVM-PDK 评估套件包括 ADS8354EVM 电路板和精密主机接口 (PHI) 控制器板，借助此套件可使随附的计算机软件通过 USB 与 ADC 进行通信，实现数据采集和分析。

ADS8354EVM 电路板包含 ADS8354 SAR ADC 以及使 ADC 实现卓越性能所需的所有外设模拟电路和元件。

PHI 控制器板主要提供三个功能：

- 通过 USB 端口提供从 EVM 到计算机的通信接口
- 提供与 ADS8354 器件进行通信所需的数字输入和输出信号
- 为 ADS8354EVM 电路板上的所有有源电路供电

除了 ADS8354EVM 和 PHI 控制器板之外，该评估套件还包括用于连接计算机的 USB A 转 micro-B 电缆。

### 1.1 ADS8354EVM-PDK 特性

ADS8354EVM-PDK 具有以下特性：

- 对 ADS8354 ADC 进行诊断测试和准确的性能评估所需的硬件和软件
- USB 供电 - 无需外部电源
- PHI 控制器板提供可通过 USB 2.0 ( 或更高版本 ) 方便地连接至 ADS8354 ADC 的通信接口，实现电力输送以及数字输入和输出
- 适用于 Microsoft® Windows® 7 64 位操作系统的易用评估软件

### 1.2 ADS8354EVM 特性

ADS8354EVM 具有以下特性：

- 板载低噪声低失真 ADC 输入驱动器经过优化，可满足 ADC 性能要求
- 板载超低噪声、低压降 (LDO) 稳压器，用于为运算放大器和 ADC 生成电源

### 1.3 德州仪器 (TI) 提供的相关文档

表 1-1 中的文档提供了有关 ADS8354EVM-PDK 装配件中使用的德州仪器 (TI) 集成电路的信息。本用户指南可从 TI 网站上获得，文献编号为 SBAU407。附加到文献编号的任何字母对应于撰写本文档时已有的最新文档修订版。较新的修订版可从 TI 网站 [www.ti.com.cn](http://www.ti.com.cn) 获得，也可以致电德州仪器 (TI) 文献响应中心 ( 电话为 (800) 477-8924 ) 或产品信息中心 ( 电话为 (972) 644-5580 ) 。订购时，可通过文档标题或文献编号识别文档。

表 1-1. 相关文档

器件	文献编号
ADS8354 产品数据表	<a href="#">SBAS556</a>
THS4561 产品数据表	<a href="#">SBOS874</a>
OPA320 产品数据表	<a href="#">SLOS884</a>
TPS7A47-Q1 产品数据表	<a href="#">SBVS118</a>
REF6025 产品数据表	<a href="#">SBOS708</a>
LM7705 产品数据表	<a href="#">SNVS420</a>

## 2 模拟接口

ADS8354 是一款低功耗、双通道、同步采样 ADC，支持差分模拟输入。ADS8354EVM 使用两个 THS4561 全差分放大器来驱动差分 ADC 通道输入 (AINP\_A、AINM\_A 和 AINP\_B、AINM\_B)，并将输入信号集中在 ADS8354 所需的共模电压附近。OPA320 器件用于缓冲所选的共模电压 (VOCM)。ADS8354EVM 专为轻松连接模拟源而设计。本节介绍了前端驱动器电路的详细信息，包括模拟输入信号源的跳线配置。

### 2.1 模拟输入连接器

ADS8354EVM 具有两个 16 位同步采样 ADC。ADS8354EVM GUI 可配置为单个 ADC 数据采样或使用两个 ADC 同时进行采样。ADS8354EVM 旨在通过超小型 A 版 (SMA) 连接器或 100mil 接头连接到外部模拟源。跳线 J1、J2、J3 和 J4 是 SMA 连接器，可通过同轴电缆连接模拟信号源。或者，100mil 跳线电缆或微型捕捉器可用于将模拟源连接到连接器 JP1、JP2、JP3 和 JP4 的引脚 1。[表 2-1](#) 列出了单个 ADC 的模拟输入连接器。

**表 2-1. 模拟输入连接器说明**

引脚编号	信号	说明
J1 和 J2	AINM_A、 AINP_A	在 SMA 上为 ADC A 提供的模拟输入
JP2[1] 和 JP3[1]	AINM_A、 AINP_A	提供 ADC A 模拟输入的替代位置
J3 和 J4	AINM_B、 AINP_B	在 SMA 上为 ADC B 提供的模拟输入
JP1[1] 和 JP4[1]	AINM_B、 AINP_B	提供 ADC B 模拟输入的替代位置

## 2.2 ADC 输入信号驱动器

SAR ADC 输入端接在开关电容器网络中，这些网络在开关关闭时会产生较大的瞬时电流负载，从而有效地使 ADC 输入动态低阻抗。因此，ADC 的模拟输入由具有 1V/V 增益配置的 THS4561 驱动，以便以 ADS8354 的完整器件吞吐量 700kSPS 保持最大负载下的 ADC 性能。

### 2.2.1 输入信号路径

图 2-1 显示了施加到 ADS8354EVM 的模拟输入的信号路径。使用具有 1V/V 增益配置的独立 THS4561 放大器来驱动每个 ADC 的独立模拟输入（AINP 和 AINM）。OPA320 放大器电路有助于驱动 THS4561 放大器的共模电压（VOCM）。选择了  $R_{filt} = 13 \Omega$ 、差分  $C_{filt} = 820\text{pF}$  且共模  $C_{filt} = 10\text{pF}$  的 RC 滤波器，以在 ADS8354 的最大吞吐量 700kSPS 下实现大于 88dB 的 SINAD 和小于 -97dB 的 THD，正弦波输入为 2kHz。

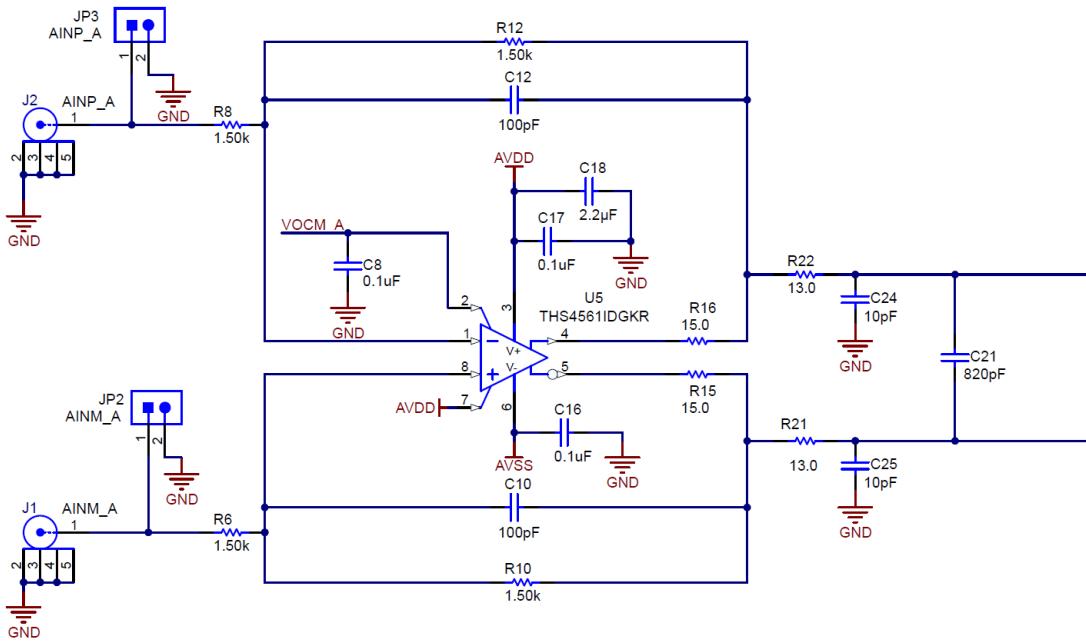


图 2-1. ADS8354EVM 模拟输入路径

如图 2-2 所示，ADS8354EVM 提供两个选项来提供 THS4561 放大器的输出共模电压 (VOCM)。默认情况下，JP7 和 JP8 保持断开，并安装 JP5 和 JP6。该配置选择 ADS8354 内部基准电压 (REFIO\_A 和 REFIO\_B)，并将输出除以 2，以将 REFIO\_y/2 用作 VOCM ( $y = A$  或  $B$ )，这是  $\pm V_{REF}$  默认输入范围所必需的。使用  $2 \times V_{REF}$  输入范围时，移除 JP5 和 JP6 上的跳线，使  $VOCM = REFIO_y$ 。

或者，可以使用 REF6025 (U1) 替代 REFIO\_A、REFIO\_B 电压作为 ADC 基准并设置 VOCM 电压。通过将 CFG 寄存器中的 REF\_SEL 位设置为 0b (外部基准) 来禁用 ADS8354 上的内部基准电压，并在 JP7 和 JP8 上安装跳线。

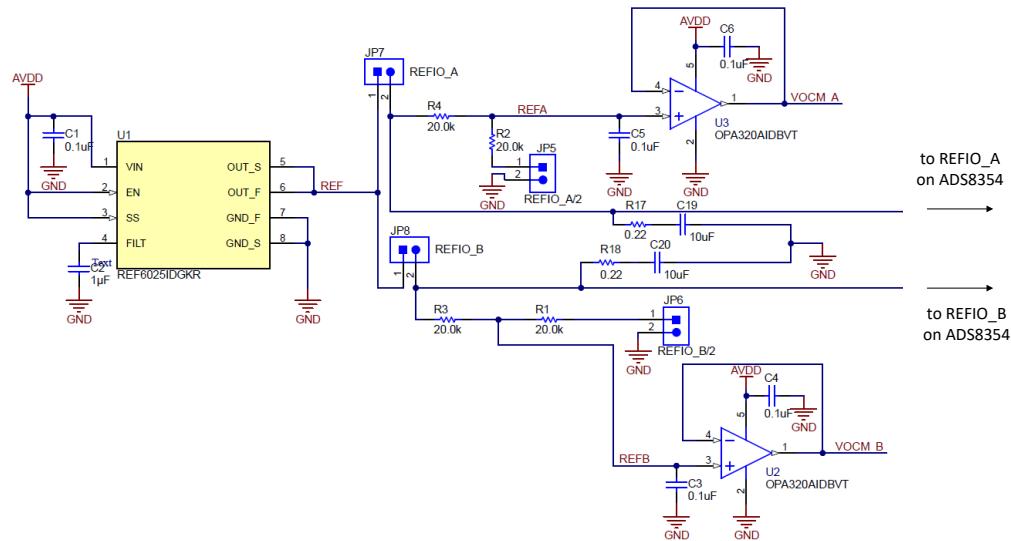


图 2-2. ADS8354EVM 共模电压缓冲器电路

### 3 数字接口

如节 1 中所述，ADS8354EVM 与 PHI 进行连接，而 PHI 通过 USB 与计算机进行通信。PHI 还通过 I<sup>2</sup>C 接口与 EEPROM 通信。电擦除可编程只读存储器 (EEPROM) 经过预编程，包含配置和初始化 ADS8354EVM-PDK 平台所需的信息。将硬件初始化后，不再使用 EEPROM。

#### 3.1 适用于 ADC 数字 I/O 的 SPI

ADS8354EVM-PDK 支持 ADS8354 数据表中详述的接口和 ADC 输入模式。PHI 能够在 3.3V 逻辑电平下运行，并直接连接到 ADC 的数字 I/O 线路。

如图 3-1 所示，ADS8354EVM 上包含一个带有数字 I/O 线路的调试接头 (J5)。该接头便于连接到逻辑分析仪探头、示波器探头或外部控制器。

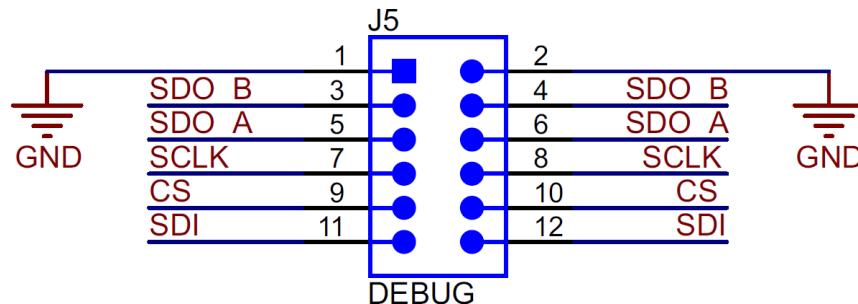


图 3-1. ADS8354EVM 调试接头

## 4 电源

AVDD 的工作电压范围为 4.5V 至 5.5V。DVDD 的工作电压范围为 1.65V 至 5.5V，与 AVDD 电源无关。ADS8354EVM 的模拟部分由使用 TPS7A47-Q1 低噪声、低压降稳压器生成的 5V 电源 (VA) 供电。使用同一电源为 THS4561 前端驱动器放大器的正电源供电，而使用 LM7705 低噪声负偏置发生器生成 -232mV 负电源 (AVSS)。也可以通过短接 JP9 的引脚 2 和 3 将 AVSS 设置为 GND。

TPS7A47-Q1 稳压器可配置为通过可编程引脚设置生成 5 V 以外的 VA 电源。如需了解更多信息，请参阅 TPS7A47-Q1 器件数据表的详细说明部分。

ADC 的数字部分由来自 PHI 的 3.3V DVDD 电源供电。

### 4.1 ADC 输入驱动器配置

ADS8354 仅支持全差分输入。ADS8354EVM 允许用户对输入信号路径中提到的 SMA 或跳线施加全差分信号，如节 2.2.1 所述。通过组装 JP1 或 JP2 并在未组装的跳线上施加单端信号，可实现单端到差分转换。THS4561 共模电压 (VOCM) 由 REF56025 设置。通过为 ADCA 组装 JP5 并为 ADCB 组装 JP6，可将 REFIO/2 用于 VOCM。有关 ADS8354 在全差分模式下支持的各种模拟输入满量程范围，请参阅 [ADS8354](#) 数据表。表 4-1 显示了单端和全差分模拟输入所需的跳线配置。

**表 4-1. ADC 输入驱动器配置的跳线设置**

ADC 输入模型	ADC 输入满量程范围	所需的跳线设置	说明
单端模拟输入	$\pm V_{REF}$	JP3、JP4 = 断开	在 J2、J4 或 JP3[1]、JP4[1] 处施加单端输入
		JP1、JP2 = 闭合	将未使用的输入接地
		JP5、JP6 = 闭合	将 VOCM 设置为 $V_{REF}/2$
	$\pm 2 \times V_{REF}$	JP3、JP4 = 断开	在 J2、J4 或 JP3[1]、JP4[1] 处施加单端输入
		JP1、JP2 = 闭合	将未使用的输入接地
		JP5、JP6 = 断开	将 VOCM 设置为 $V_{REF}$
全差分模拟输入	$\pm V_{REF}$	JP1、JP2、JP3、JP4 = 断开	在 J1、J2、J3、J4 或 JP1[1]、JP2[1]、JP3[1]、JP4[1] 处施加差分输入信号
		J5、J6 = 闭合	将 VOCM 设置为 $V_{REF}/2$
	$\pm 2 \times V_{REF}$	JP1、JP2、JP3、JP4 = 断开	在 J1、J2、J3、J4 或 JP1[1]、JP2[1]、JP3[1]、JP4[1] 处施加差分输入信号
		JP5、JP6 = 断开	将 VOCM 设置为 $V_{REF}$

### 4.2 ADC 电压基准配置

ADS8354 具有低噪声、低温漂、2.5V 内部电压基准。默认情况下，ADS8354EVM 配置为使用 2.5V 的 ADC 内部基准电压。在跳线 JP7 和 JP8 的引脚 2 上施加相同的基准电压，可用于驱动 THS4561 共模电压 (VOCM) 引脚。

此外，还提供了为 ADC 使用外部电压基准的配置。通过组装 JP7 和 JP8 跳线可以生成外部基准电压。使用外部基准时，必须禁用 ADS8354 内部电压基准，并且必须对器件进行编程以接受 REFIO\_X 引脚上的外部基准电压。

5 ADS8354EVM-PDK 初始设置

本节介绍了为正确操作 ADS8354EVM-PDK 所必须完成的初始硬件和软件设置过程。

## 5.1 默认跳线设置

图 5-1 显示了丝印图，其中详细介绍了 ADS8354EVM-PDK 的跳线位置。

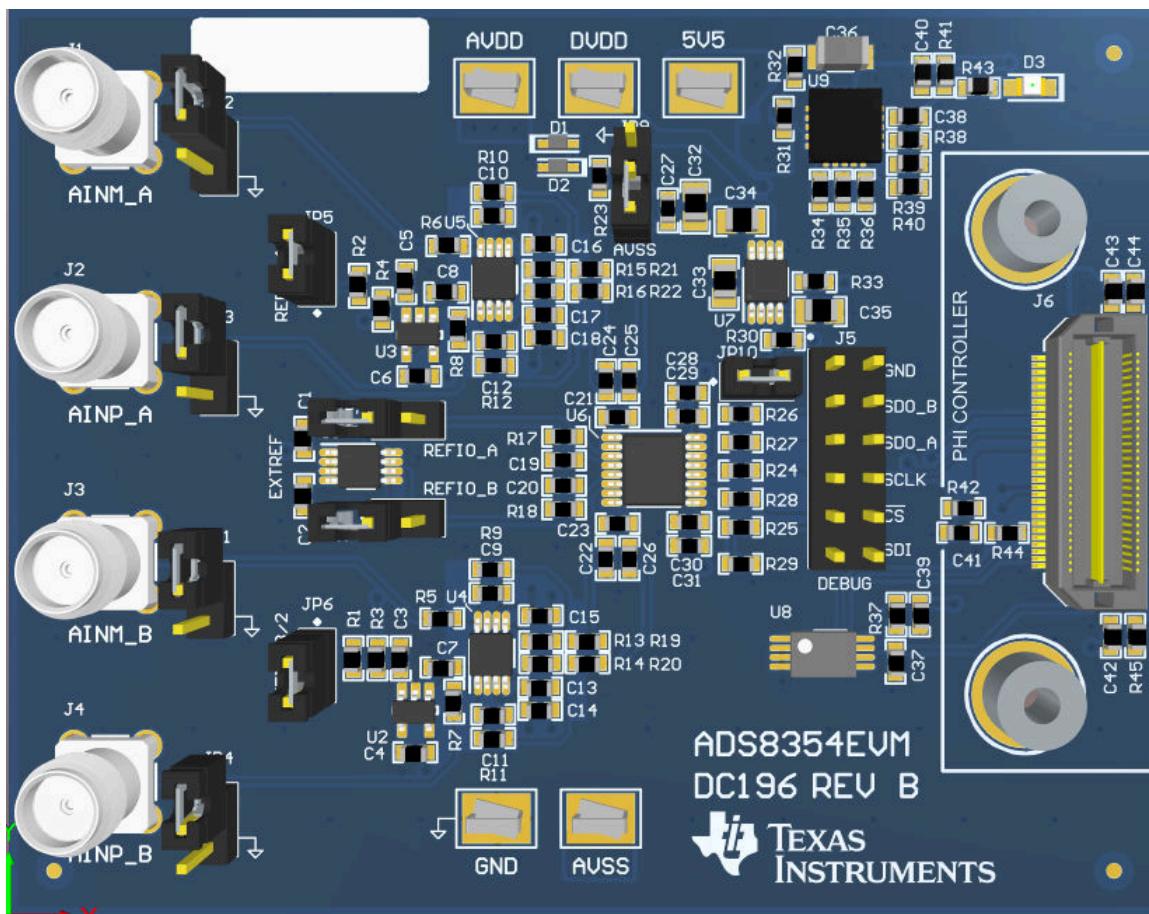


图 5-1. ADS8354EVM-PDK 跳线位置

表 5-1 列出了每个跳线的功能和默认配置。

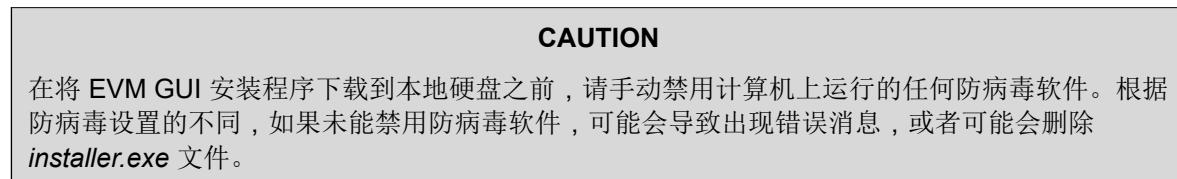
表 5-1. 默认跳线配置

参考标识符	默认配置	说明
JP1、JP2、JP3、JP4	进行中	使用这些跳线的引脚 1 作为备用位置，为 ADS8354 的 ADC A 和 ADC B 提供模拟输入。
JP5 , JP6	闭合	用于将 $V_{REF}$ 或 $V_{REF}/2$ 镶入驱动 THS4561 共模电压 (VOCM) 引脚的 OPA320 输入的跳线。有关更多详细信息，请参阅节 <a href="#">7.3</a> 。
JP7 , JP8	开路	将这些引脚短接以使用 REF6025 外部基准电压。有关更多详细信息，请参阅节 <a href="#">4.2</a> 。
JP9	已关闭 [1-2]	默认情况下，AVSS ( THS4561 的负电源轨 ) 设置为 LM7705 生成的 -232mV 电源。短接 JP9[2-3] 可将 AVSS 设置为 GND。
JP10	闭合	用于将 GND 或 5.5V 镶入 LM7705 的关断 (SD) 引脚的跳线。默认情况下，GND 用于将 SD 引脚保持在低电平，因此 LM7705 器件处于开启状态。有关更多详细信息，请参阅 <a href="#">LM7705</a> 数据表。

## 5.2 EVM 图形用户界面软件安装

以下步骤介绍了如何为 ADS8354EVM 图形用户界面 (GUI) 安装软件。

- 从 [ADS8354EVM-PDK 工具文件夹](#) 的立即订购并开发部分下载最新版本的 ADS835xEVM GUI 安装程序，然后运行 GUI 安装程序以在计算机上安装 EVM GUI 软件。



- 接受许可协议（图 5-2），并按照屏幕说明进行操作，以完成安装。

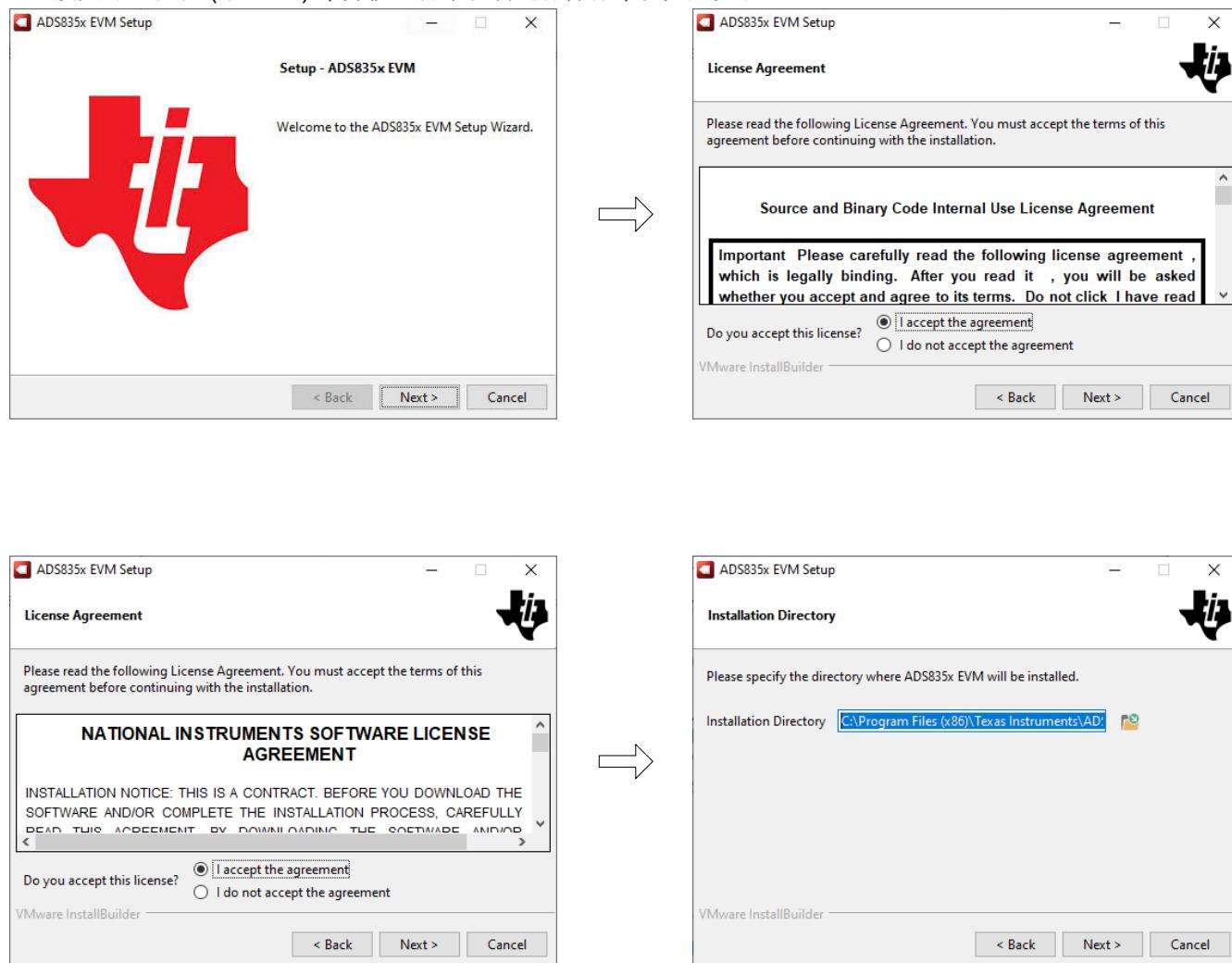


图 5-2. ADS835xEVM 软件安装提示

3. 在 ADS835xEVM GUI 安装过程中，屏幕上会显示器件驱动程序安装向导（图 5-3）。点击 **Next** 按钮继续，然后在安装完成后点击 **Finish** 按钮。

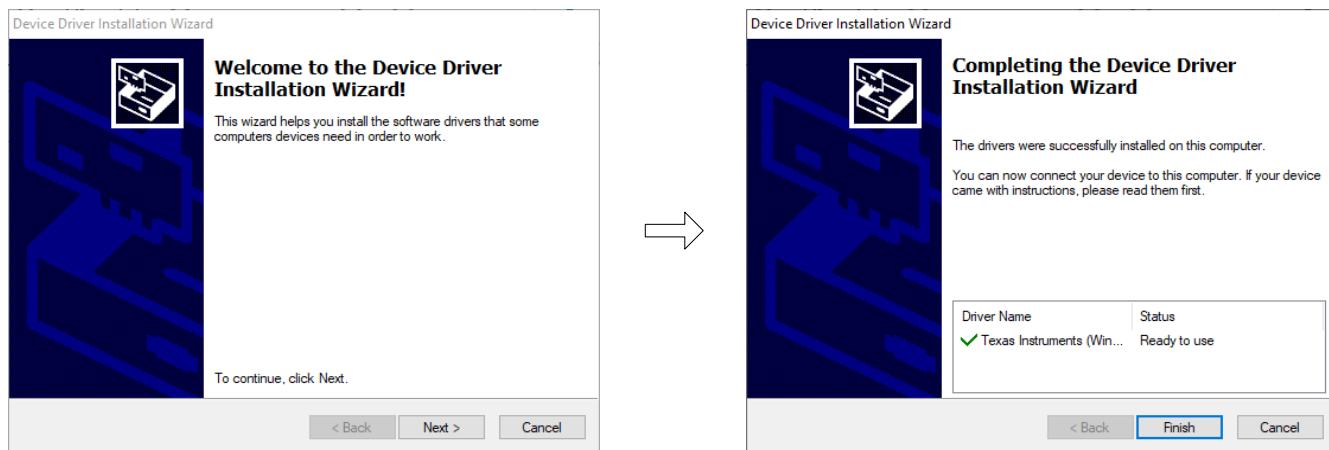


图 5-3. 器件驱动程序安装向导提示

#### 备注

屏幕上可能会出现一条通知，表示 Windows 无法验证此驱动程序软件的发布者。选择 *Install this driver software anyway* 选项。

该器件需要 LabVIEW™ 运行时引擎 (请参阅图 5-4)，如果尚未安装该软件，系统可能会提示您进行安装。

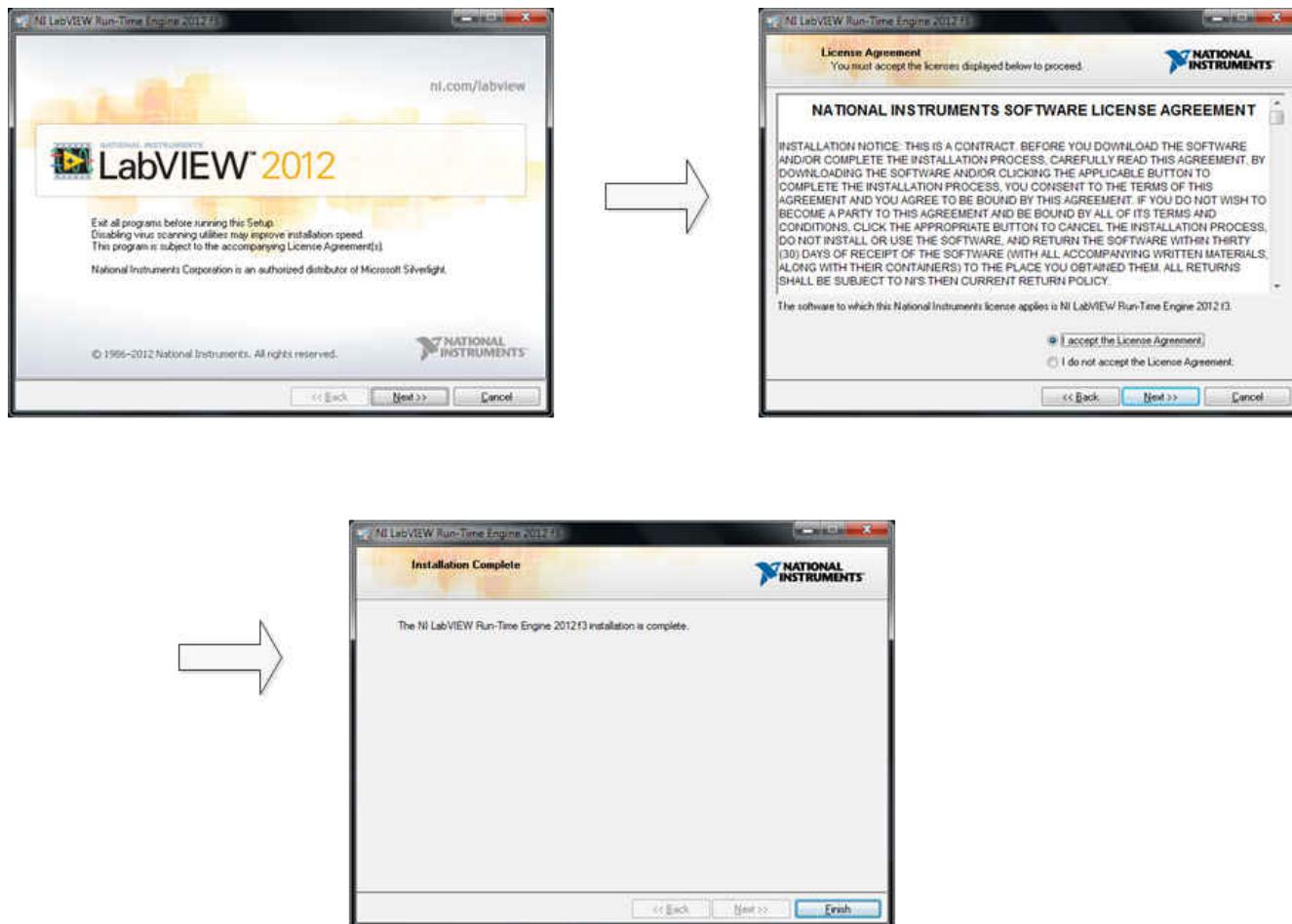


图 5-4. LabVIEW Run-Time Engine 安装

4. 在这些安装完成后，选中 *Create Desktop Shortcut* 框 (如图 5-5 所示)。

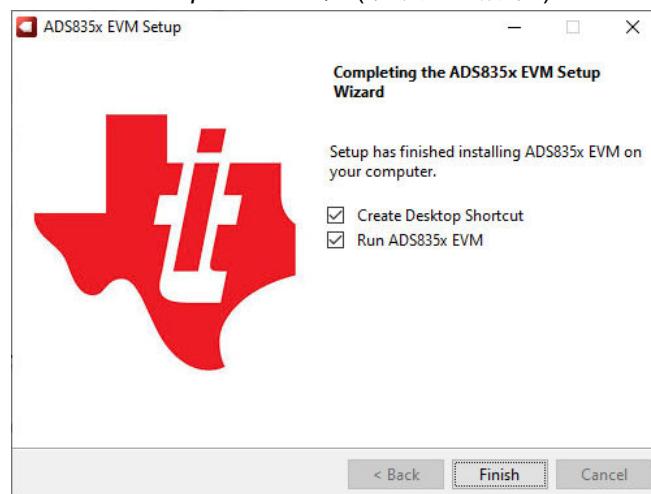


图 5-5. ADS8354EVM-PDK 安装最后一步

## 6 ADS8354EVM-PDK 操作

以下说明是将该器件连接到计算机和评估该器件性能的分步指南。

1. 将器件 EVM 连接至 PHI 电路板。图 6-1 指示了螺钉的安装位置。
2. 使用提供的 USB 电缆将 PHI 连接到计算机。
  - PHI 上的 LED D5 亮起，表示 PHI 已通电。
  - PHI 上的 LED D1 和 D2 开始闪烁，表示 PHI 已启动且正在与 PC 通信。

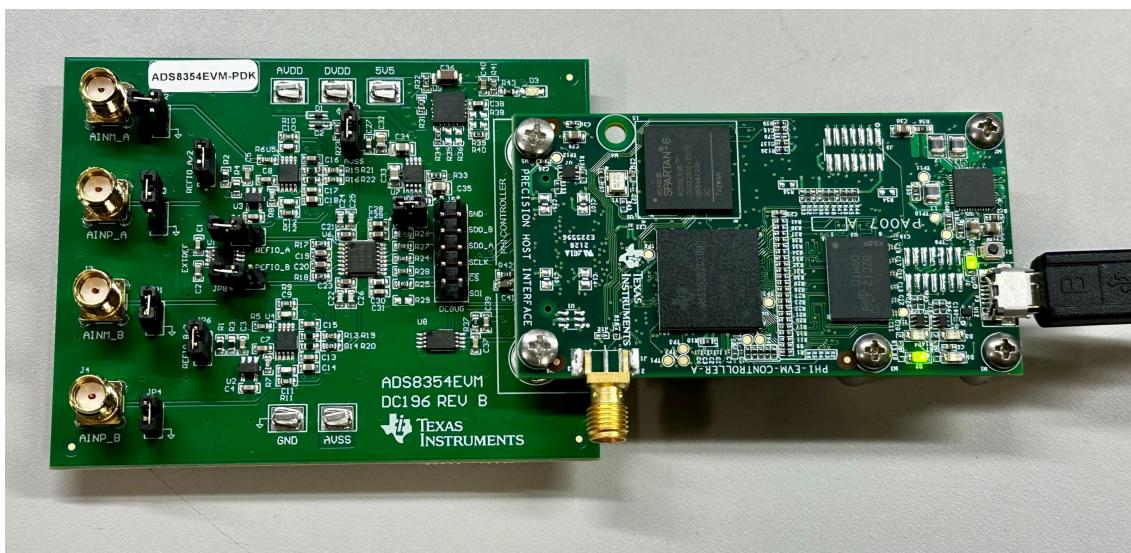


图 6-1. EVM-PDK 硬件设置和 LED 指示灯

3. 从安装路径启动器件 EVM GUI 软件，如图 6-2 所示，或使用安装过程中创建的桌面快捷方式。

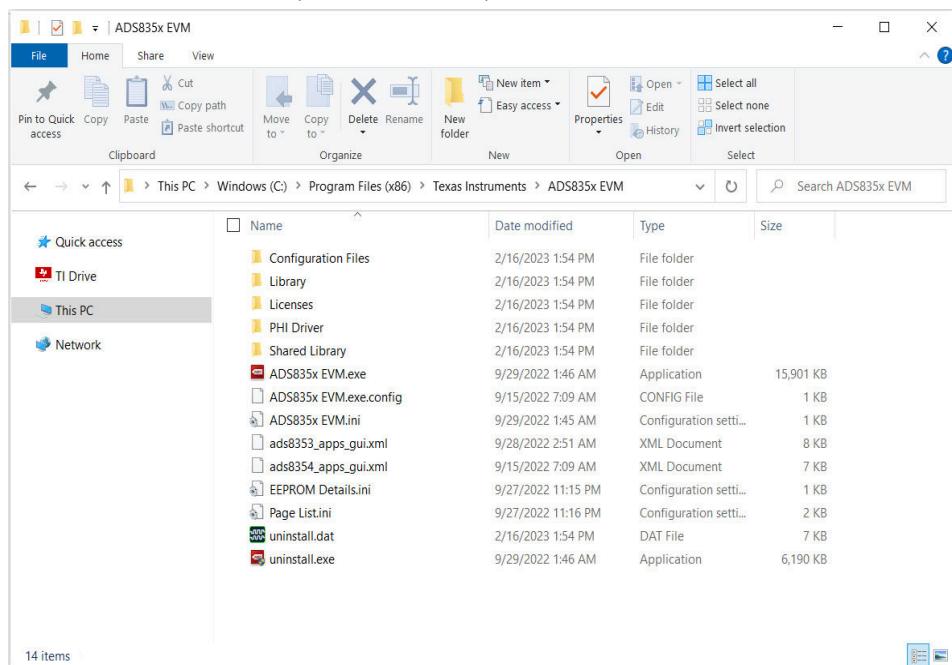


图 6-2. 启动 EVM GUI 软件

## 6.1 用于 ADC 控制的 EVM GUI 全局设置

图 6-3 显示了 GUI 的输入参数（以及默认值），通过这些参数可以应用 ADS8354EVM-PDK 的各种功能。这些设置是全局设置，一直存在于左上窗格（或从一页到另一页）列出的 GUI 工具中。

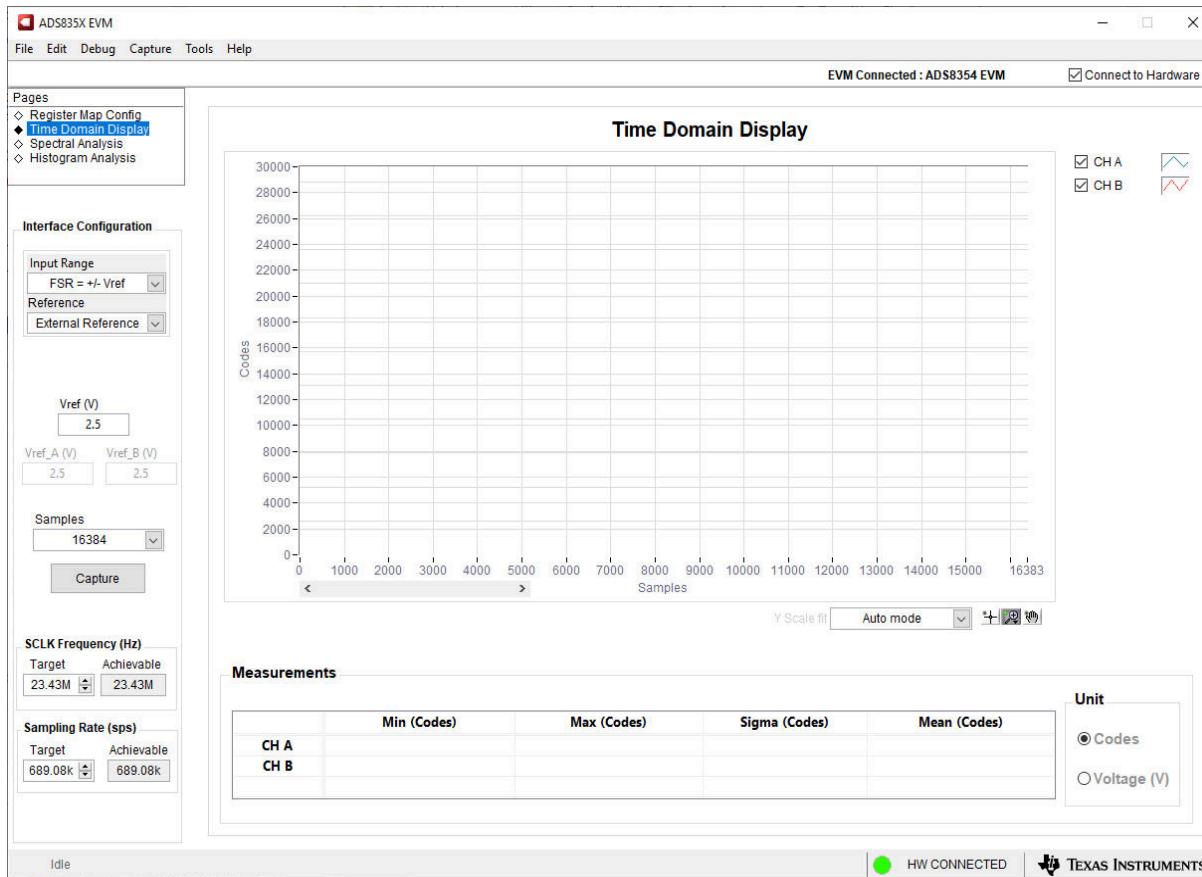


图 6-3. EVM GUI 全局输入参数

可在此页面上选择 ADS8354 接口配置。GUI 允许用户使用下拉菜单选择 ADC 输入范围、ADC INM 输入配置、ADC 电压基准和 ADC 数据格式。

此页面上选择了 **SCLK Frequency** 和 **Sampling Rate**。GUI 可让用户为这两个参数输入目标值，并且 GUI 在考虑所选器件模式的时序限制后计算可实现的更接近值。

如果在节 2.1 中所述的同步采样方案中配置了 ADC，请点击名为 **Channel Modes** 的下拉菜单，选择其中一个 ADC 或同时选择两个 ADC。指定目标 SCLK 频率 (Hz)，GUI 会尝试更改 PHI PLL 设置来尽可能匹配此频率；但可实现的频率可能与所输入的目标值不同。同样，可以通过修改 **Target Sampling Rate** 参数 (Hz) 来调节 ADC 的采样率。可实现的 ADC 采样率可能与目标采样率不同，具体取决于所应用的 SCLK 频率和显示的可实现的最接近匹配值。因此，用户可通过此页面以重复方式测试器件上的各种可用设置，直到找到相应测试场景的理想设置。

## 6.2 时域显示工具

时域显示工具显示了 ADC 对给定输入信号的响应。此工具用于研究 ADC 或前端驱动电路的行为和解决任何严重问题。

用户可以根据图 6-4 中指示的选定接口模式设置，使用 **Capture** 按钮从 ADS8354EVM-PDK 触发捕获所选样本数目的数据。样本指标位于 x 轴上，两个 y 轴显示相应的输出代码，以及基于指定基准电压的等效模拟电压。将页面切换到后续部分中描述的任何分析工具都会触发对同一组数据执行计算。



图 6-4. 时域显示工具选项

通道 A 和通道 B 波形均显示在图 6-4 中。这些通道相同且重叠。

## 6.3 频谱分析工具

频谱分析工具（图 6-5）旨在通过使用“7-Term Blackman-Harris”窗口设置的单音正弦信号 FFT 分析来评估 ADS8354 SAR ADC 的动态性能（SNR、THD、SFDR、SINAD 和 ENOB）。另外，窗口设置为 **None** 可用于搜索直流输入中频率范围内的噪声杂散。

要进行动态性能评估，外部全差分源必须具有比 ADC 更好的规格，以确保测量的系统性能不受信号源性能的限制。因此，外部基准源必须满足表 6-1 中所列的源要求。或者，用户可以使用精密信号注入器 EVM 来提供低失真、低噪声、2kHz 输入信号以驱动 ADC 的输入，并与大多数 TI SAR ADC 评估模块（EVM）配对使用。该电路板通过 USB 供电，还提供与 PC 的用户界面连接。

**表 6-1. 器件评估的外部源要求（SNR 和 THD）**

规格说明	规格值
信号频率	2 kHz
外部源类型	全差分
外部源共模	0V
最低 SNR	90dB
最低 THD	-115dB



**图 6-5. 频谱分析工具**

## 6.4 直方图分析工具

直方图分析工具可用于估算因噪声导致的性能下降而产生的 ADC 的有效分辨率。有效分辨率是 ADC 测量分辨率位数的指标，此类分辨率是在测量直流信号时由连接到 ADC 的各种源产生的噪声引起的性能损失所致。（从诸如输入驱动电路、基准驱动电路、ADC 电源和 ADC 自身等来源）耦合到 ADC 输出的噪声累积效应反映在 ADC 输出代码直方图的标准偏差中，该直方图是通过对应用于给定通道的直流输入执行多次转换而获得的。

点击 **Capture** 按钮后将显示与直流输入相对应的直方图。通过从跳线 JP5 和 JP6 的引脚 1 和 2 上移除跳线，以及通过使用 100mil 跳线短接 JP1、JP2、JP3 和 JP4 的引脚 [1-2]，在配置 EVM 的情况下捕获了图 6-6 所示的示例捕获。

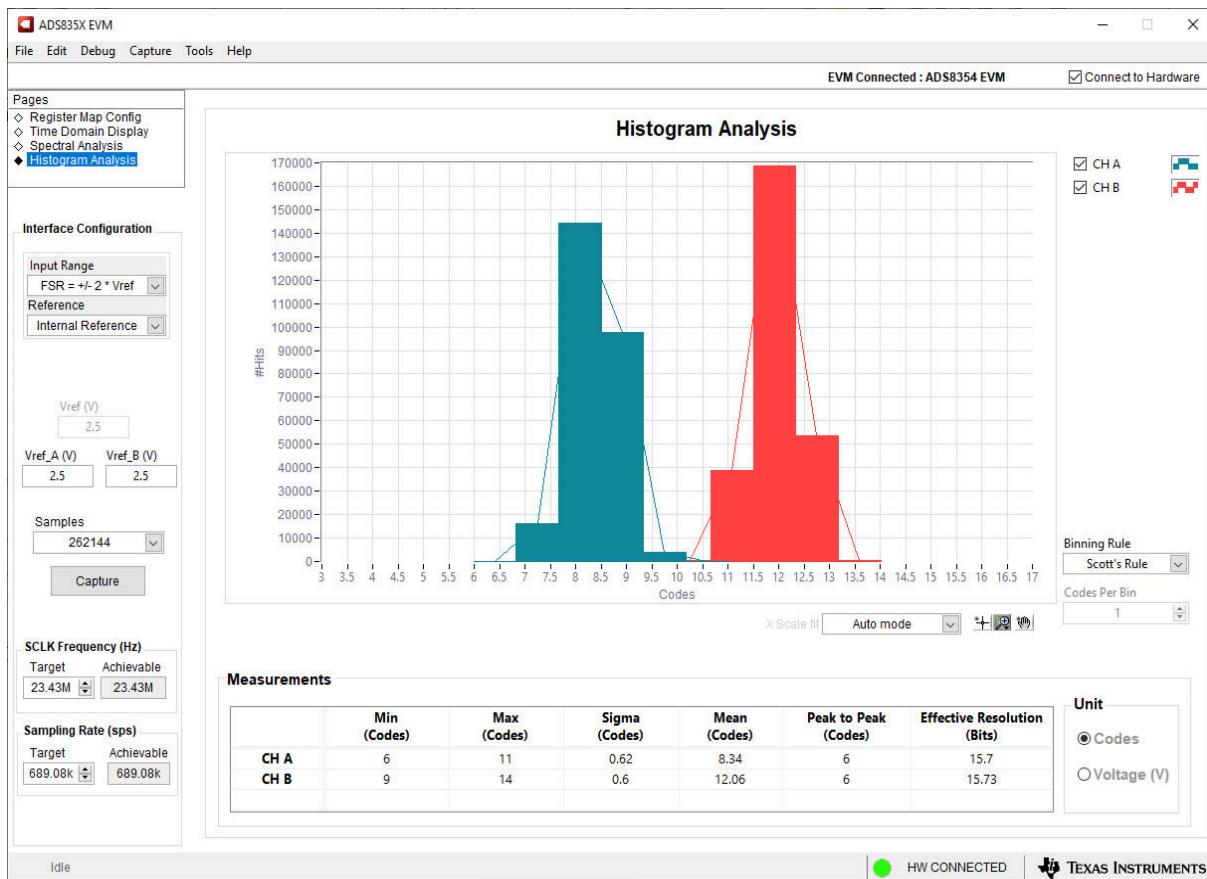


图 6-6. 直方图分析工具

## 7 物料清单、印刷电路板布局布线和原理图

本节包含 ADS8354EVM 物料清单 (BOM)、印刷电路板 (PCB) 布局布线和原理图。

### 7.1 物料清单

表 7-1 列出了 ADS8354EVM BOM。

**表 7-1. ADS8354EVM 物料清单**

制造商器件型号	数量	参考编号	制造商	说明
DC196	1	PCB		印刷电路板
0603YC104JAT2A	15	C1、C3、C4、C5、C6、C7、C8、C13、C15、C16、C17、C28、C31、C37、C39	KYOCERA AVX	电容，陶瓷，0.1uF，16V，+/-5%，X7R，0603
06033C105KAT2A	1	C2	KYOCERA AVX	电容，陶瓷，1uF，25V，+/-10%，X7R，0603
C0603C101J5GACTU	4	C9、C10、C11、C12	KEMET	电容，陶瓷，100pF，50V，+/-5%，C0G/NP0，0603
EMK107BB7225MA-T	2	C14、C18	Taiyo Yuden	电容，陶瓷，2.2 μF，16V，+/-10%，X7R，0603
C1608X5R1E106M080AC	6	C19、C20、C40、C41、C42、C44	TDK Corporation	电容，陶瓷，10uF，25V，+/-20%，X5R，0603
GRM1885C1H821JA01D	2	C21、C23	KEMET	电容，陶瓷，820pF，50V，+/-5%，C0G/NP0，0603
C0603C100F5GAC7867	4	C22、C24、C25、C26	KEMET	电容，陶瓷，10pF，50V，+/-1%，C0G/NP0，0603
GRM188R61C474KA93D	1	C27	KEMET	电容，陶瓷，0.47 μF，16V，+/-10%，X5R，0603
CGA3E1X7R1E105K080AD	3	C29、C30、C38	TDK Corporation	电容，陶瓷，1μF，25V，+/-10%，X7R，AEC-Q200 1 级，0603
CL21A226KOQNNNE	1	C32	Samsung Electro-Mechanics	电容，陶瓷，22μF，16V，+/-10%，X5R，0805
CL21A475KOFNNNE	2	C33、C34	Samsung Electro-Mechanics	电容，陶瓷，4.7μF，16V，+/-10%，X5R，0805
CL21B106KOQNNNE	1	C35	Samsung Electro-Mechanics	电容，陶瓷，10μF，16V，+/-10%，X7R，0805
C3216X5R1E476M160AC	1	C36	TDK Corporation	电容，陶瓷，47 μF，25V，+/-20%，X5R，1206_190
GRM1885C1H102FA01J	1	C43	Murata Electronics	电容，陶瓷，1000pF，50V，+/-1%，C0G/NP0，0603
1N4148WT	2	D1、D2	扬州扬杰电子科技股份有限公司	二极管，开关，75V，0.3A，SOD-523F
APT2012LZGCK	1	D3	KINGBRIGHT	LED，绿色，SMD
9774050360R	2	H1、H2	Würth Elektronik	圆形电路板衬垫 M3 钢制 5MM
SJ-5303 (CLEAR)	4	H3、H4、H5、H6	3M	Bumper，Hemisphere，0.44 X 0.20，Clear
RM3X4MM 2701	2	H10、H11	APM Hexseal	机械螺钉盘 飞利浦 M3
5-1814832-2	4	J1、J2、J3、J4	TE Connectivity AMP Connectors	SMA 直 PCB 插座压铸 50Ohm，TH
TSW-106-07-G-D	1	J5	Samtec Inc.	接头，100mil，6x2，金，TH
QTH-030-01-L-D-A	1	J6	Samtec Inc.	接头（带护罩），19.7mil，30x2，金，SMT
TSW-102-07-G-S	9	JP1、JP2、JP3、JP4、JP5、JP6、JP7、JP8、JP10	Samtec Inc.	插头，100mil，2x1，镀金，TH
TSW-103-07-G-S	1	JP9	Samtec Inc.	接头，100mil，3x1，金，TH
THT-14-423-10	1	LBL1	Brady Corporation	热转印打印标签，0.650
RC0603FR-0720KL	4	R1、R2、R3、R4	YAGEO	电阻，20.0kΩ，1%，0.1W，0603
RC0603FR-071K5L	8	R5、R6、R7、R8、R9、R10、R11、R12	YAGEO	电阻，1.50kΩ，1%，0.1W，0603
CRCW060315R0FKEA	4	R13、R14、R15、R16	Vishay Dale	电阻，15.0，1%，0.1W，AEC-Q200 0 级，0603
ERJ-3RQFR22V	2	R17、R18	Panasonic Electronic Components	电阻，0.22，1%，0.1W，AEC-Q200 0 级，0603

**表 7-1. ADS8354EVM 物料清单 (continued)**

制造商器件型号	数量	参考编号	制造商	说明
RC0603FR-0713RL	4	R19、R20、R21、R22	YAGEO	电阻 , 13.0 , 1% , 0.1W , 0603
ERJ-3GEY0R00V	2	R23、R41	Panasonic Electronic Components	电阻 , 0 , 5% , 0.1W , 0603
CRCW060333R0JNEA	6	R24、R25、R26、R27、R28、R42	Vishay Dale	电阻 , 33 , 5% , 0.1W , AEC-Q200 0 级 , 0603
RMCF0603FT10K0	3	R30、R37、R43	Stackpole Electronics Inc	电阻 , 10.0k , 1% , 0.1W , AEC-Q200 0 级 , 0603
ERJ-3GEY0R00V	5	R31、R34、R40、R44、R45	Panasonic Electronic Components	电阻 , 0 , 5% , 0.1W , AEC-Q200 0 级 , 0603
ERJ-3RSFR10V	1	R32	Panasonic Electronic Components	电阻器 , 0.1 , 1% , 0.1W , 0603
RMCF0603ZT0R00	1	R33	Stackpole Electronics Inc	电阻 , 0 , 1% , 0.1W , AEC-Q200 0 级 , 0603
60900213421	10	SH-J1、SH-J2、SH-J3、SH-J4、SH-J5、SH-J6、SH-J7、SH-J8、SH-J9、SH-J10	Würth Elektronik	分流器 , 2.54mm , 金 , 黑色
5016	5	TP1、TP2、TP3、TP4、TP5	Keystone Electronics	测试点 , 紧凑型 , SMT
REF6025IDGKR	1	U1	德州仪器 (TI)	5ppm/C 具有集成高带宽缓冲器的高精度电压基准 , DGK0008A (VSSOP-8)
OPA320AIDBV	2	U2、U3	德州仪器 (TI)	精密 , 20MHz , 0.9pA Ib , RRIO , CMOS 运算放大器 , 1.8V 至 5.5V , -40 至 125°C , 5 引脚 SOT23 (DBV5) , 绿色 ( RoHS , 无锑/溴 )
THS4561IDGKR	2	U4、U5	德州仪器 (TI)	采用 DGK0008A (VSSOP-8) 封装的低功耗、高电源电压范围、60MHz 全差分放大器
ADS8354IPWR	1	U6	德州仪器 (TI)	采用 PW0016A (TSSOP-16) 封装的双路、700kSPS、16 位、同步采样 SAR ADC
LM7705MM/NOPB	1	U7	德州仪器 (TI)	低噪声负偏置发生器 , 8 引脚小型 SOIC , 无铅
BR24G32FVT-3AGE2	1	U8	Rohm Semiconductor	I2C BUS EEPROM ( 2 线 ) , TSSOP-B8
TPS7A4701QRGWRQ1	1	U9	德州仪器 (TI)	采用 RGW0020A (VQFN-20) 封装的汽车类 35V、1A、4.2 μ VRMS 射频低压降 (LDO) 稳压器

## 7.2 PCB 布局

图 7-1 至图 7-4 展示了 EVM PCB 布局图。

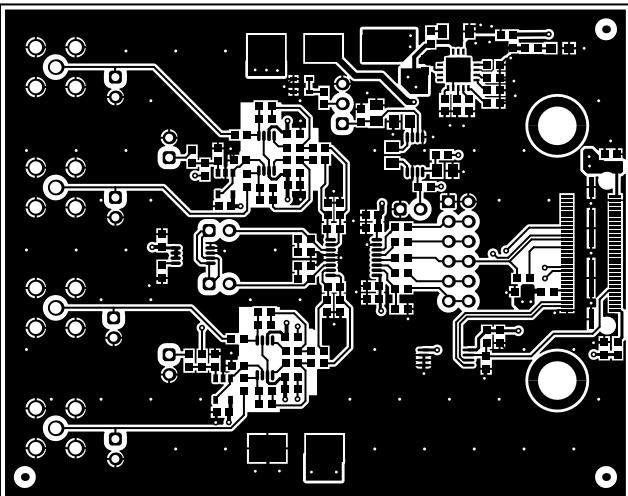


图 7-1. ADS8354EVM PCB 第 1 层：顶层

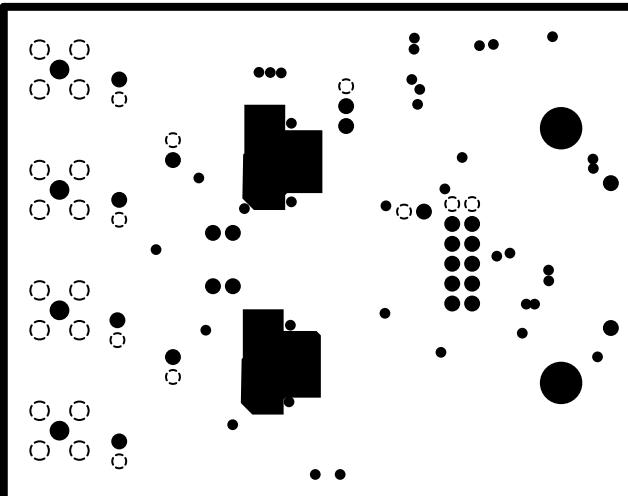


图 7-2. ADS8354EVM PCB 第 2 层：GND 层

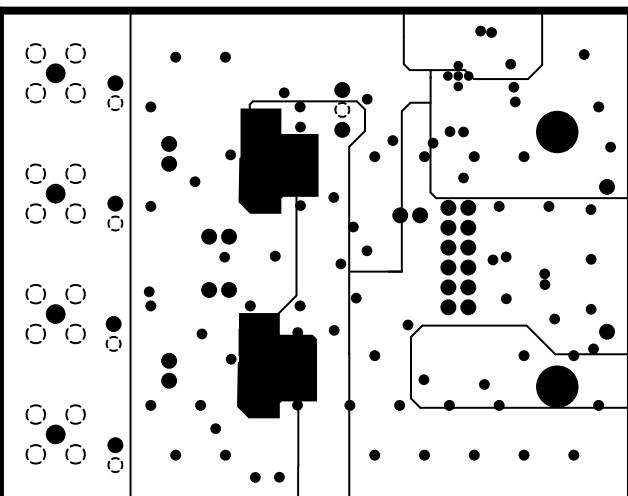


图 7-3. ADS8354EVM PCB 第 3 层：电源平面

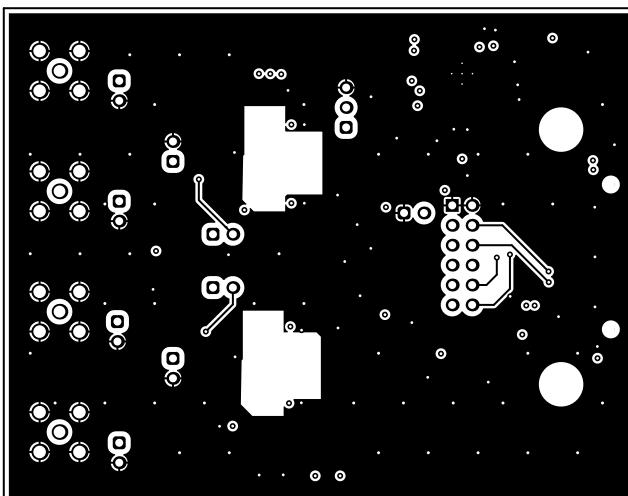


图 7-4. ADS8354EVM PCB 第 4 层：底层

## 7.3 原理图

图 7-5 至图 7-7 展示了 ADS8354EVM-PDK 的原理图。

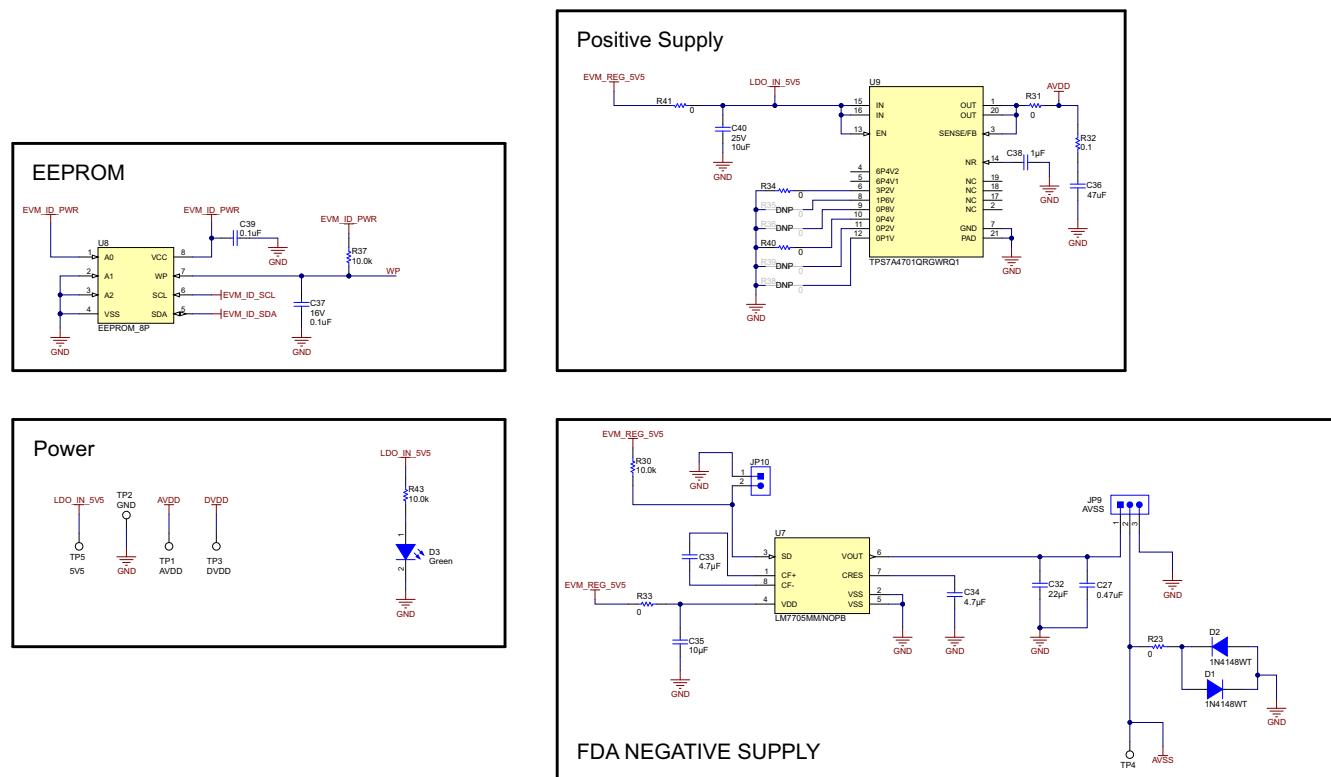


图 7-5. 原理图 (第 1 页) : EEPROM , 电源

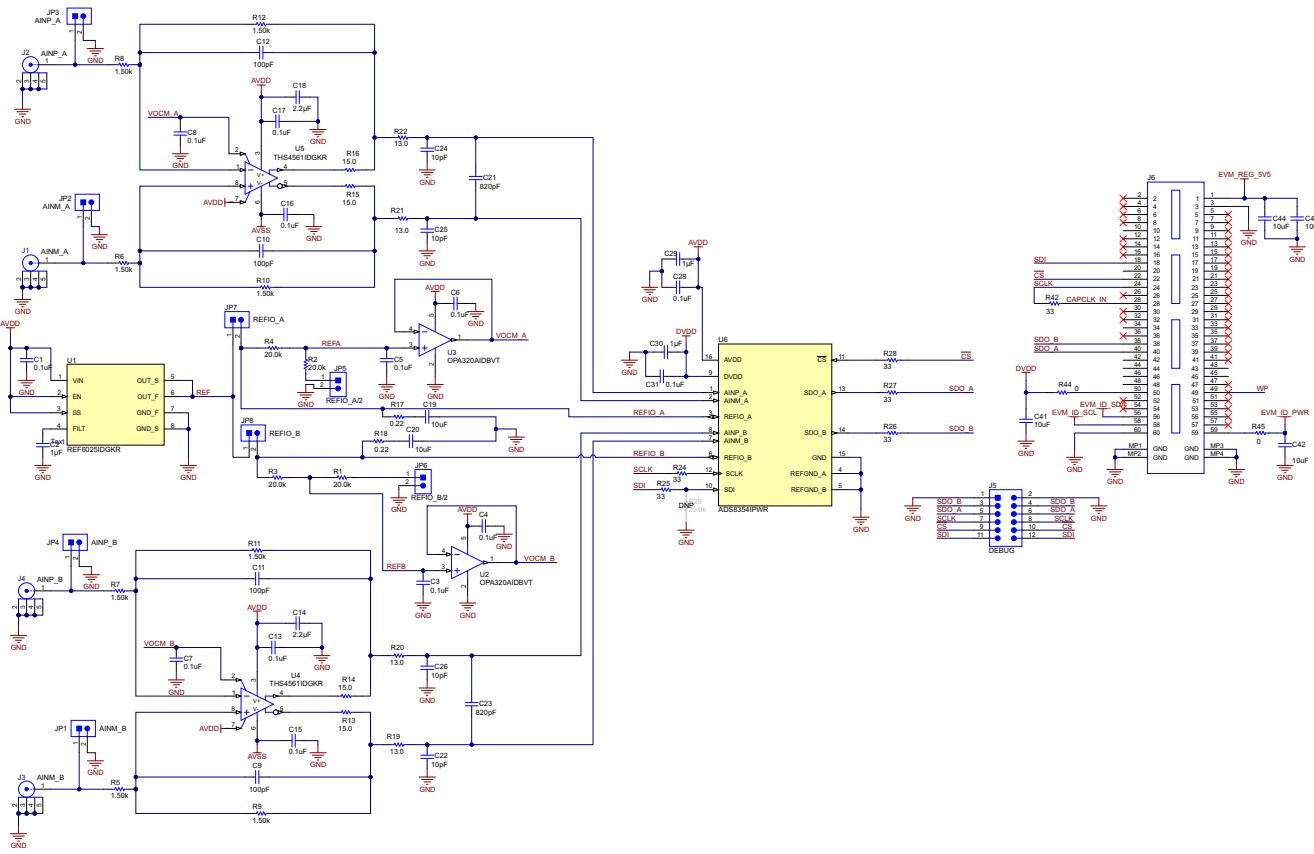
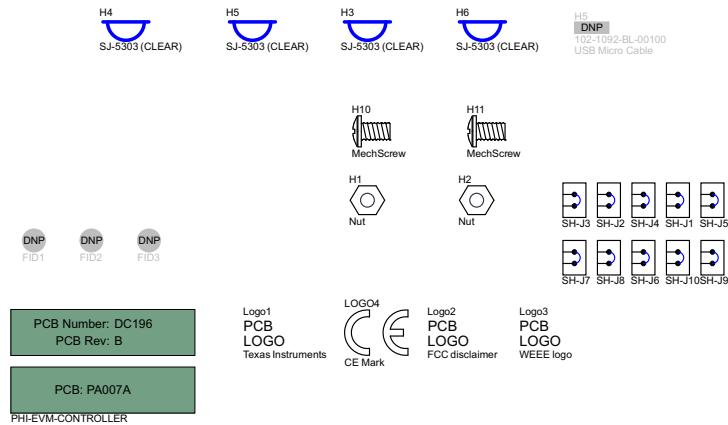


图 7-6. 原理图 (第 2 页) : 模拟输入、ADC 主、外部基准、PHI 连接器



Variant/Label Table	
Variant	Label Text
001	ADS8354EVM-PDK

**LBL1**  
**PCB Label**  
THT-14-423-10  
Size: 0.65" x 0.20"

**ZZ1**  
**Label Assembly Note**  
This Assembly Note is for PCB labels only

**ZZ2**  
**Assembly Note**  
These assemblies are ESD sensitive, ESD precautions shall be observed.

**ZZ3**  
**Assembly Note**  
These assemblies must be clean and free from flux and all contaminants. Use of no clean flux is not acceptable.

**ZZ4**  
**Assembly Note**  
These assemblies must comply with workmanship standards IPC-A-610 Class 2, unless otherwise specified.

图 7-7. 原理图 (第 3 页) : 硬件元件

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023, 德州仪器 (TI) 公司