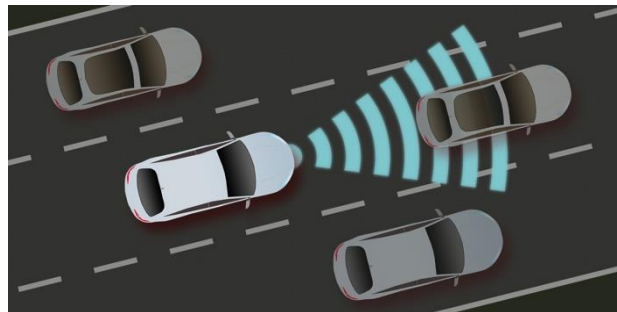
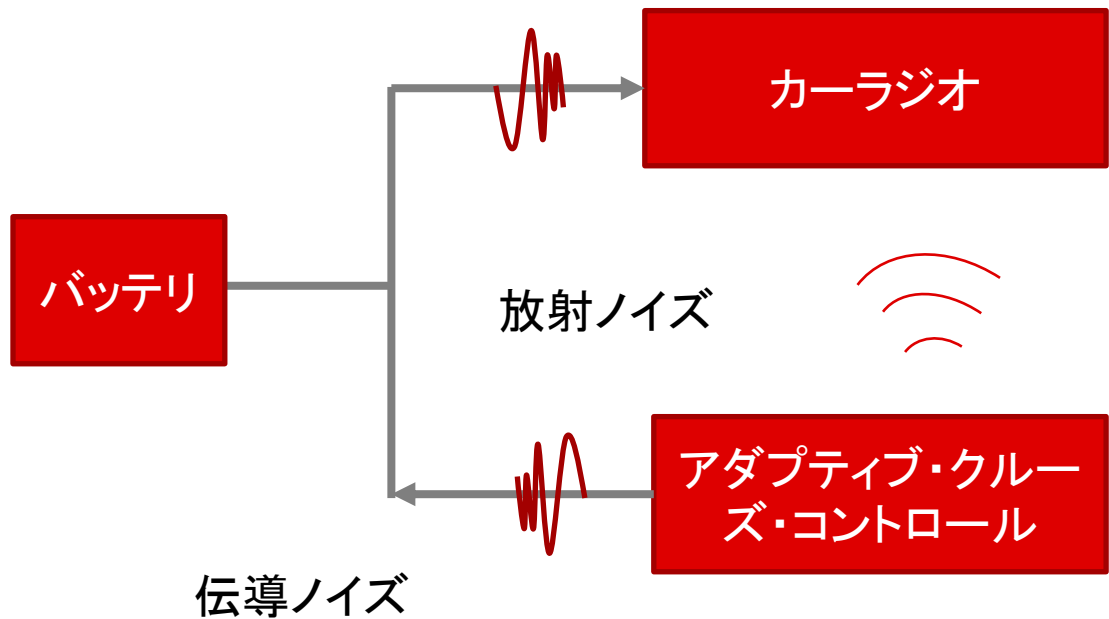


車載エミッション(EMI)規格に 準拠するための電力変換手法

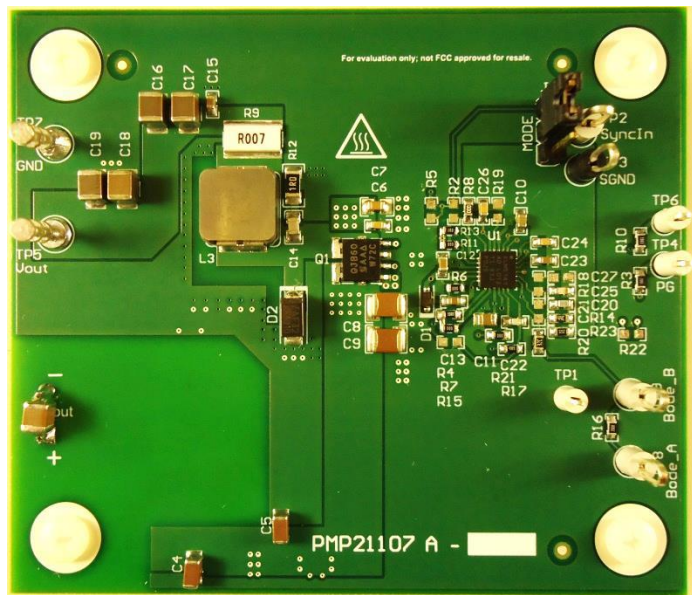
放射ノイズとノイズ耐性を気にする理由



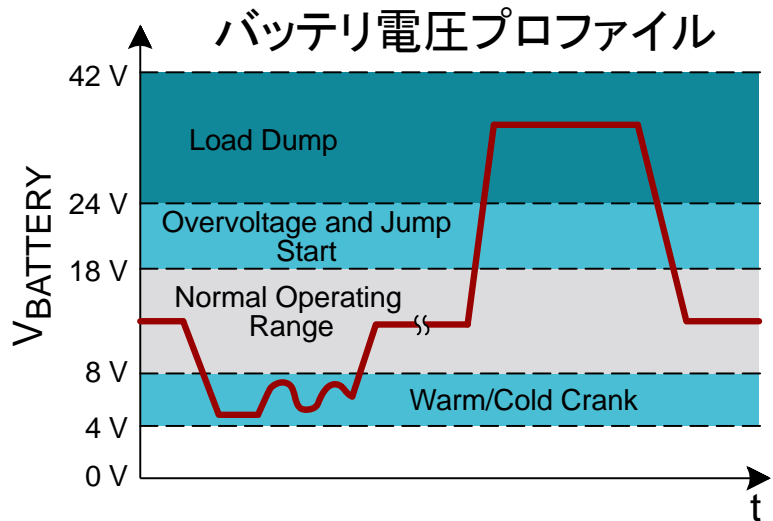
アジェンダ

- EMC(電磁環境適合性)に合わせた設計の重要性
 - 放射ノイズの発生源と種類
 - EMI規格の規制値(CISPR 25)
- 放射ノイズの低減手法
 - フィルタリング
 - 部品の選択
 - 基板レイアウト
 - 回路技術
- 事例: CISPR 25 Class 5に合格した13.5V入力、3.3V/5A出力のコンバータ

コンバータの事例



一般的な車載コンバータの設計上の課題

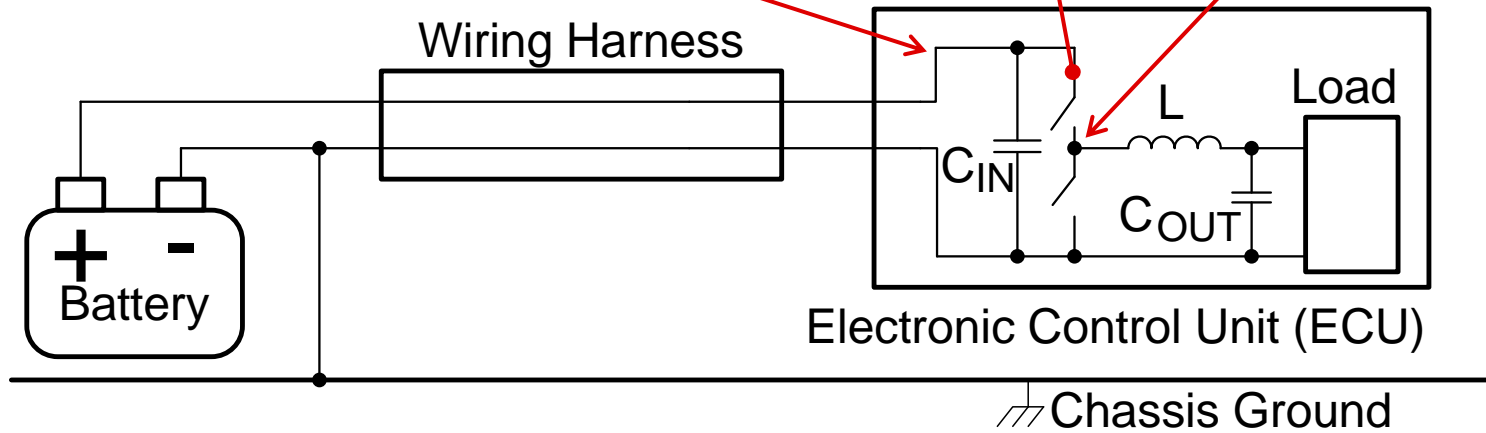
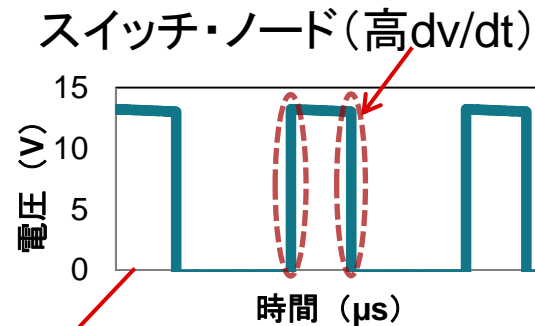
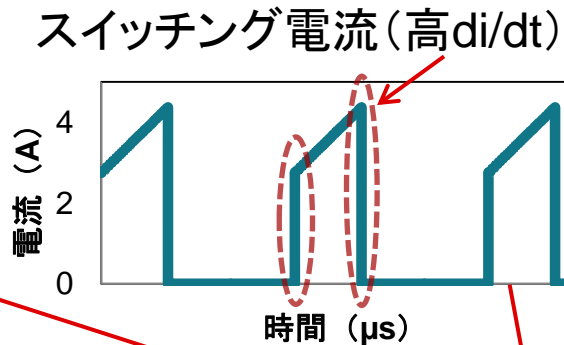
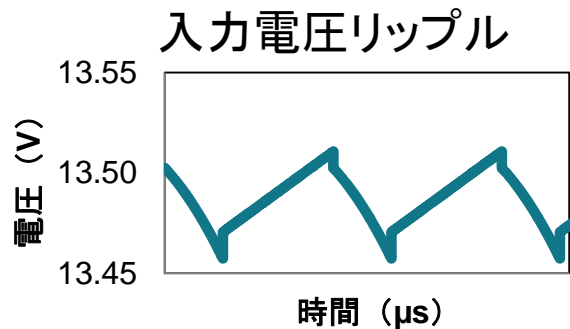


90度で配置されたコンデンサ2個

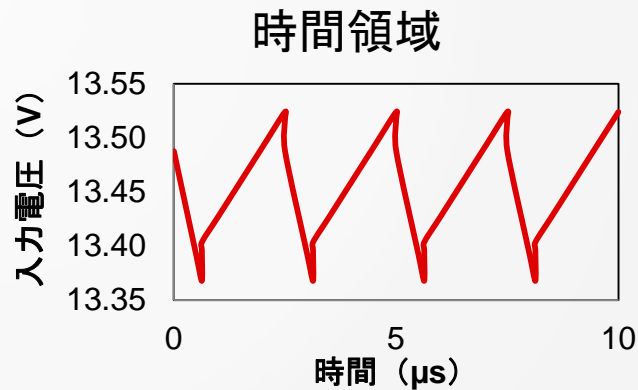


- 12V カーバッテリー用コンバータの広い入力電圧範囲: 約4V~約42V
 - 高耐圧のFETが必要
- 振動/機械的ストレス
 - 使用できない低EMI電力段構成がある
 - 90度で配置されたコンデンサ2個
→ ESLが増加し、EMI性能劣化
- 温度範囲(標準値-40°C~125°C)
 - ファン冷却がない場合もある(USB充電器など)
- ハンダ接合部の目視点検
 - EMI問題が増加するリード付きパッケージが好まれる場合がある

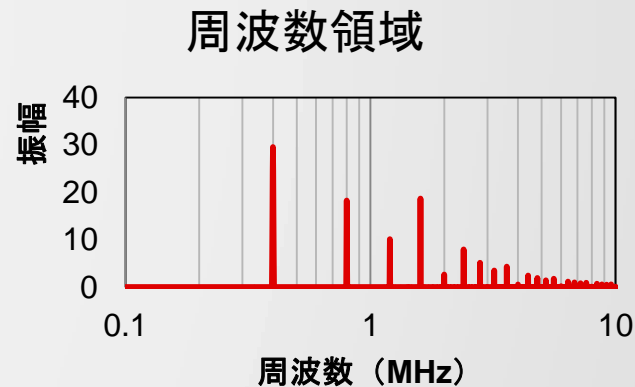
電源内部からの放射ノイズの発生源



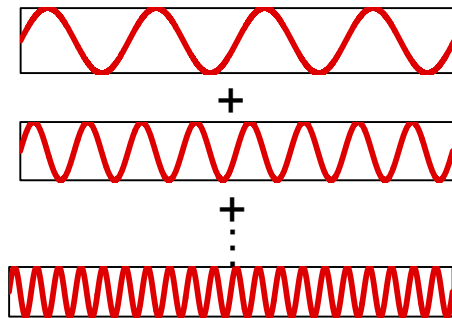
ノイズの周波数スペクトラム(リップル)



フーリエ変換



周期的信号は
正弦波の和とし
て表現可能

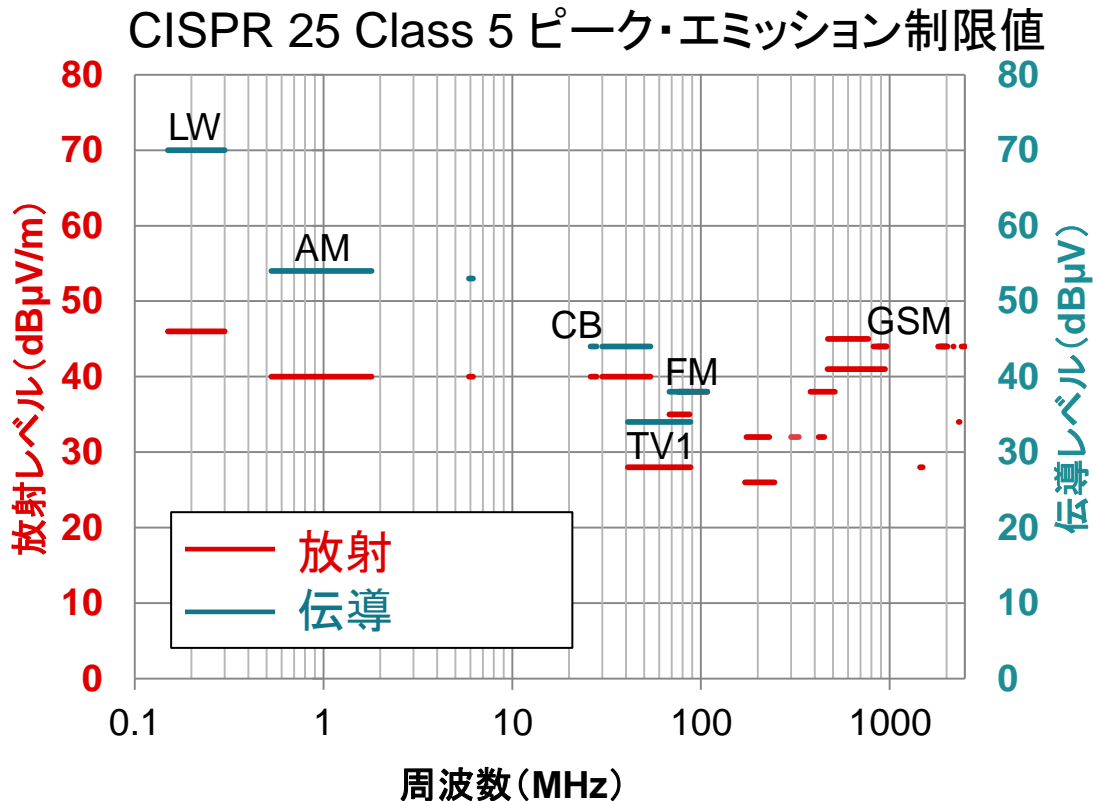


フーリエ級数

$$f(t) = \sum_{n=0}^{\infty} c_n \cos(n\omega t + \theta_n)$$

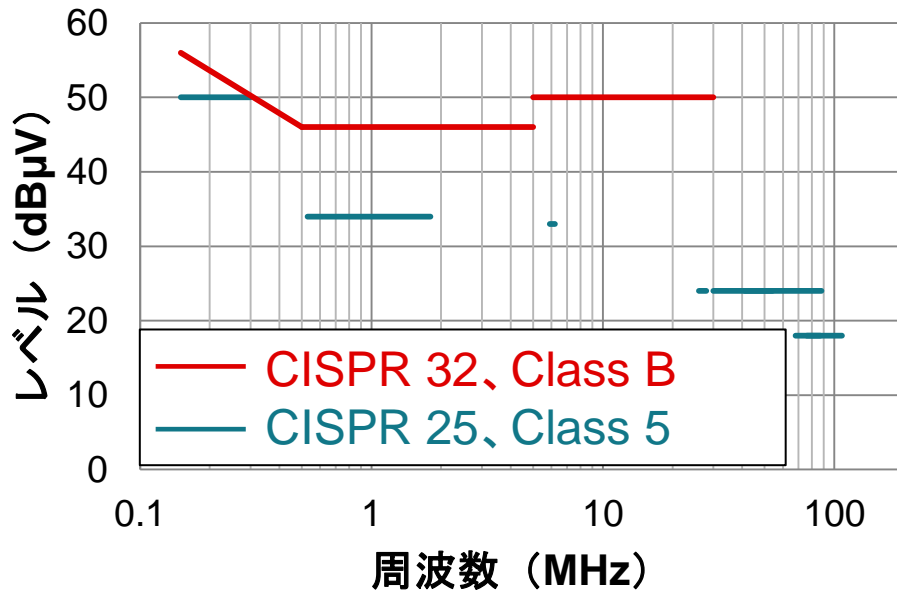
車載エミッション要件

- CISPR 25は自動車の共通エミッション規格
 - 伝導制限値は150kHz～108MHzに適用
 - 放射制限値は150kHz～2.5GHzに適用
- パワー・コンバータは通常、AMバンドを回避
 - 通常、450kHz以下または2MHz以上のスイッチング周波数



車載用とIT/産業用の伝導EMI制限値

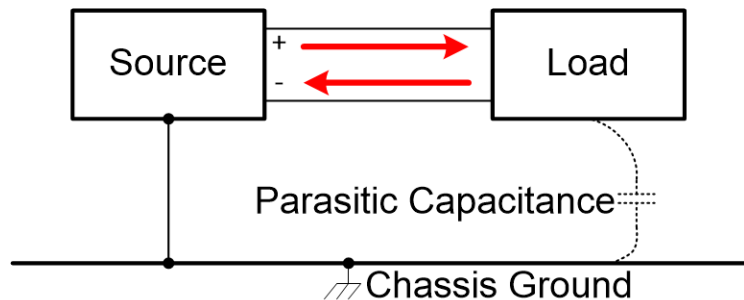
伝導制限値(平均)の比較



- CISPR 32(旧22)はIT装置用のEMI標準
 - 30MHzまでの周波数スペクトラムにわたりギャップのない連続制限線
- 車載用アプリケーションの伝導制限値(CISPR 25)はさらに難しい
 - 周波数がさらに上(108MHz)まで伸びる
 - 制限値のレベルが低い
 - 周波数間にギャップのある制限線

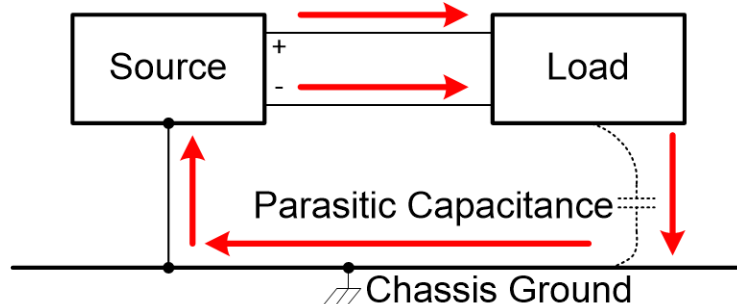
差動モードと同相モードのノイズ

差動モード



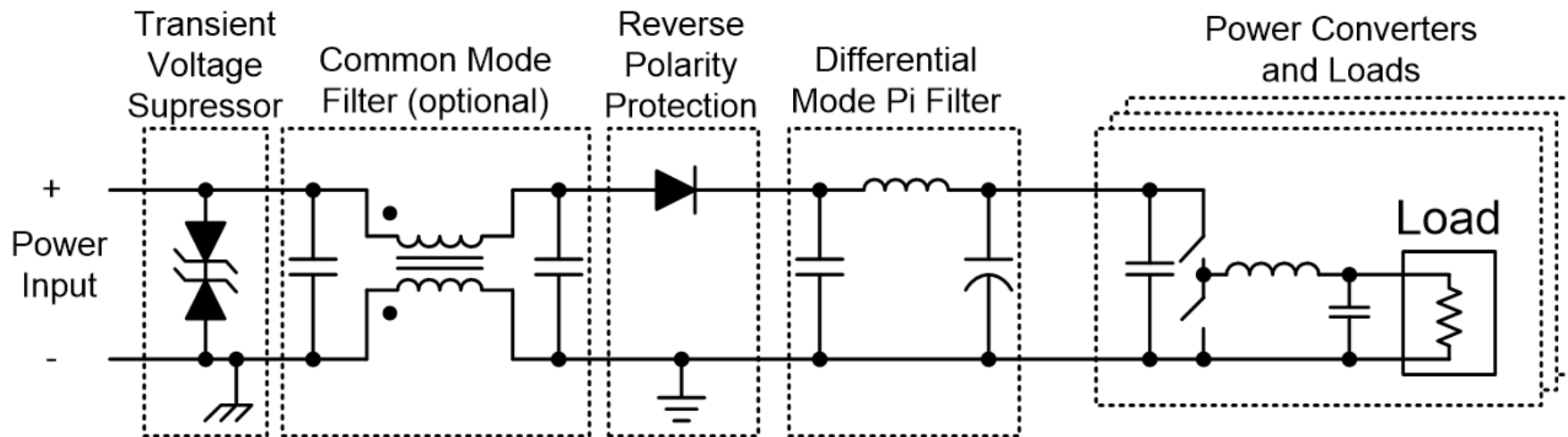
- 信号(ノイズ)は一方のワイヤ(+)から流れ、他方のワイヤ(-)で戻る
- 負荷電流と共に増加
- π フィルタで減衰

同相モード

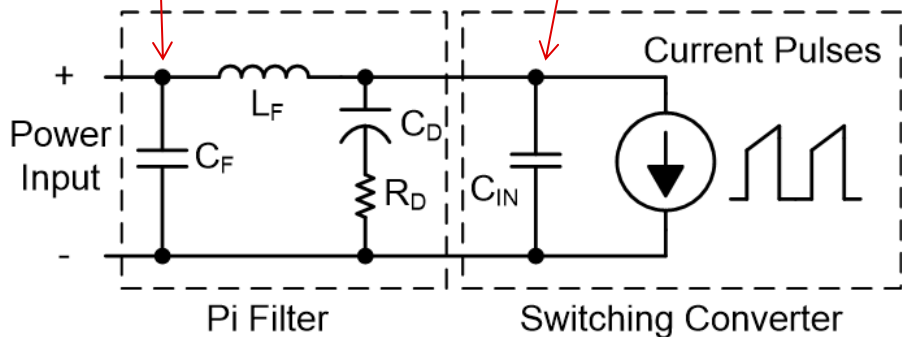
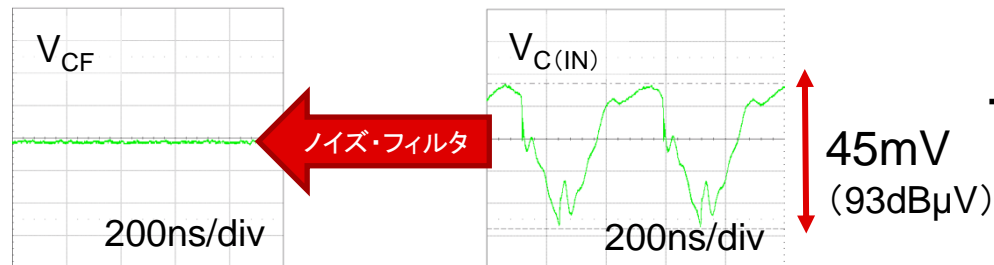


- ノイズは両ワイヤに同じ方向に流れ、浮遊容量とシャーシ・グランド経由で戻る
- 負荷電流にはあまり依存しない
- コモン・モード・チョークでフィルタされる

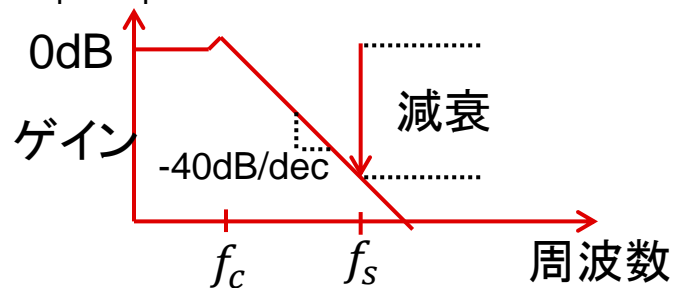
概要図



差動モードEMIフィルタ

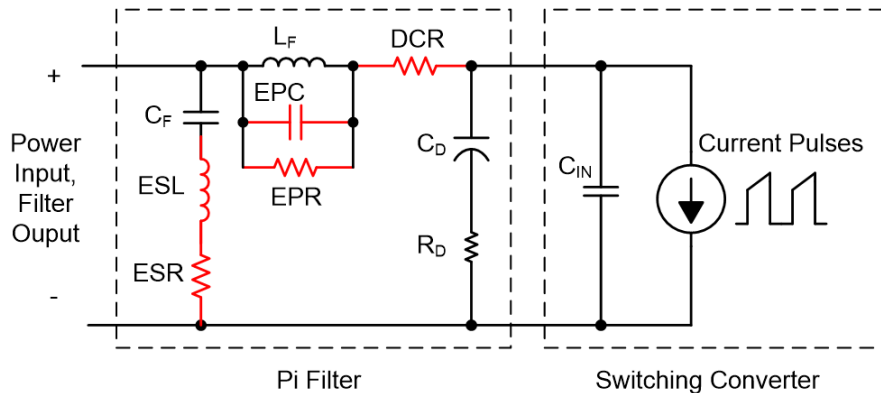


- 降圧コンバータは、 C_{IN} に電圧リップルを発生させるパルス電流を引き込む
- π フィルタにより伝導性の差動モード・ノイズを低減
 - L_F と C_F でローパス・フィルタを形成
 - 安定化のため C_D と R_D を追加(EMIフィルタの出カインピーダンス・ピークを低減)
- f_s で所望の減衰が得られるように L_F と C_F を選択

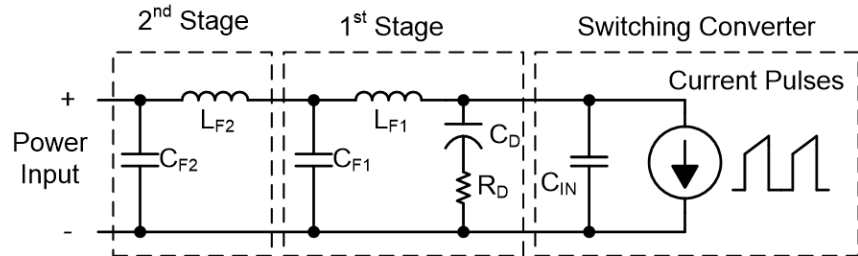


寄生成分の影響

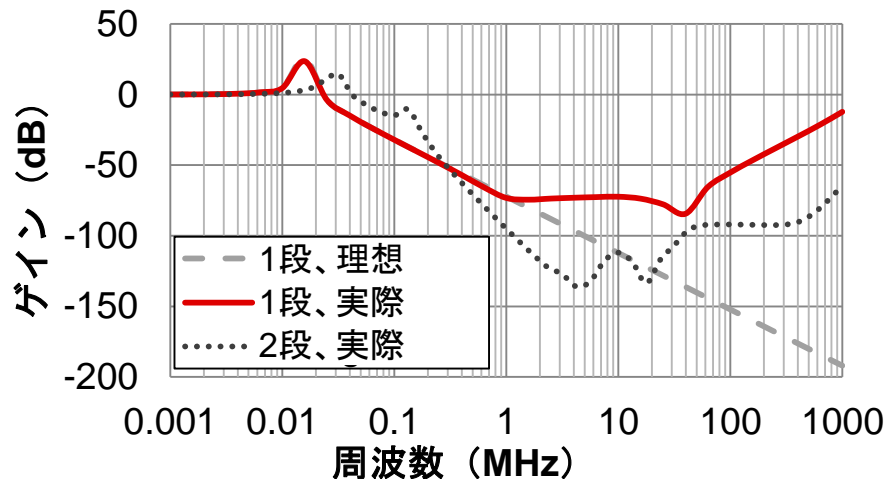
π フィルタ内の寄生成分



2段構成 π フィルタ



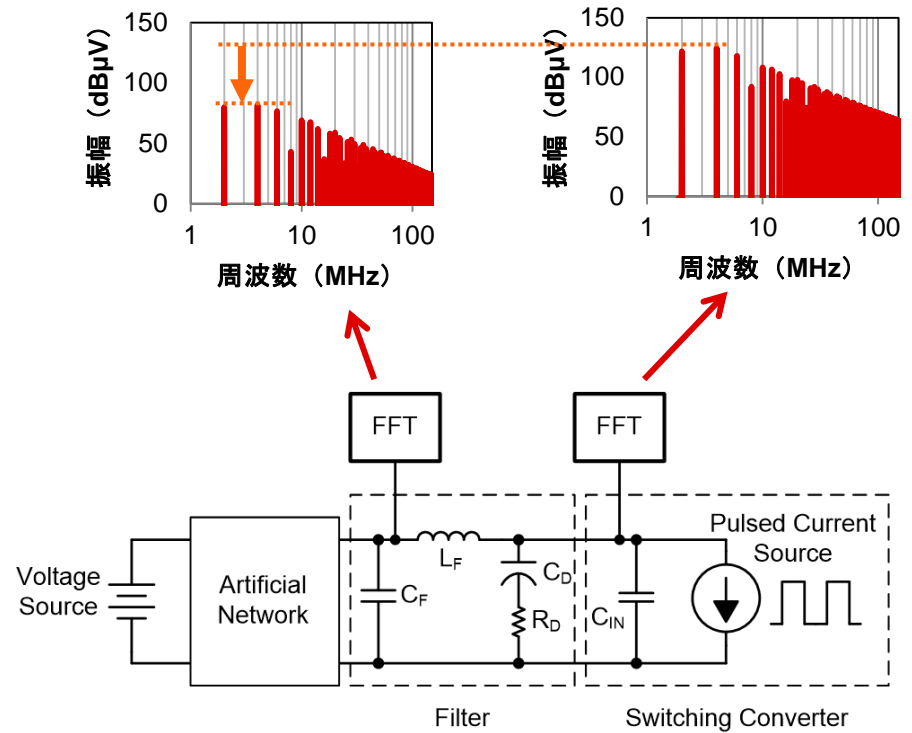
- 寄生成分により π フィルタ性能が高い周波数で劣化



- 2段構成の π フィルタを使用可能
 - 2段目にフェライト・ビーズを使用 (L_{F2})

差動モード・ノイズのシミュレーション

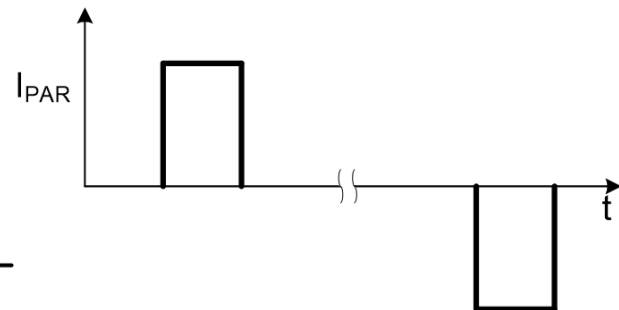
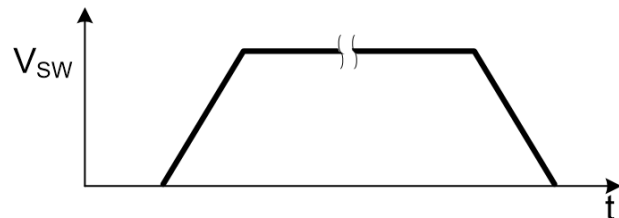
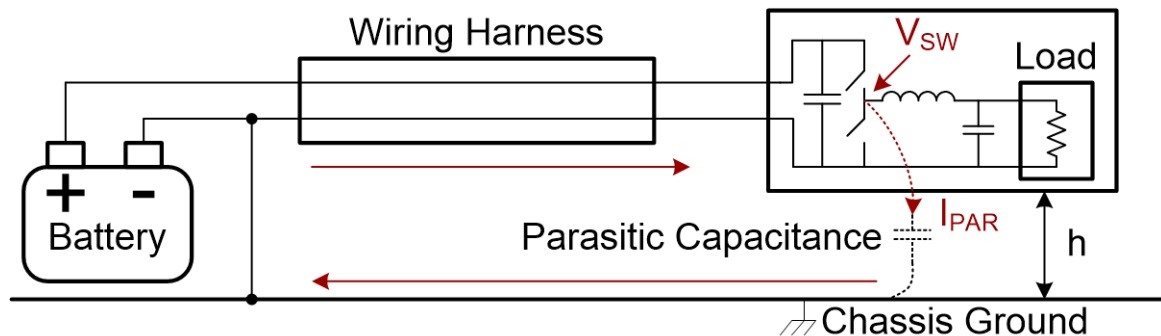
- EMIフィルタ性能の洞察が回路シミュレーションから得られる
 - 注意: 高周波領域の精度は未知の寄生成分により制限を受ける
 - シミュレータのオプションを理解すること
- パルス電流源としてモデル化されたパワー・コンバータ
 - 位相インターリーブ、拡散スペクトラムなどを追加可能
 - FFT機能を使用した回路シミュレータ
- WEBENCH®は入力フィルタ設計ツールを提供



同相(コモンモード)ノイズの発生源

- 同相ノイズは主に寄生容量性結合から発生
 - CISPR 25で設定されたシャーシ・グランド上の標準検査高(h)は5cm
 - これより高くても低くても寄生容量は変化

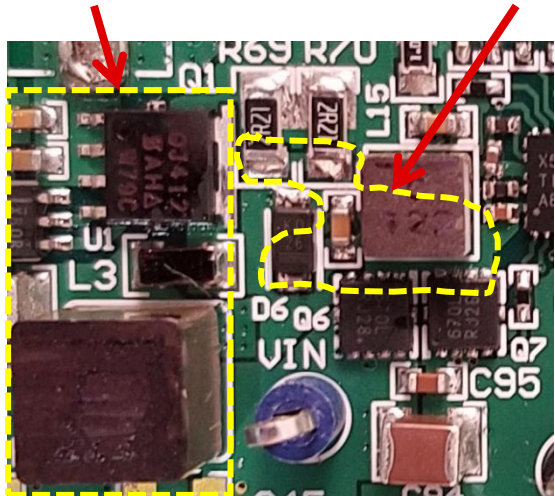
- スイッチ・ノード(V_{SW})は各スイッチング・サイクルで同相電流(I_{PAR})を供給



レイアウトのヒント1: 容量性結合を減らす

EMIフィルタと
逆極性保護
FET

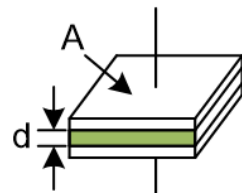
スイッチ・
ノードの面積



悪いレイアウト例:
容量性結合が大きい

- 容量性結合の最小化
 - スイッチ・ノードの面積(A)を減らす
 - スイッチ・ノードと敏感な回路間の距離(d)を増やす

$$C = \frac{\epsilon A}{d}$$

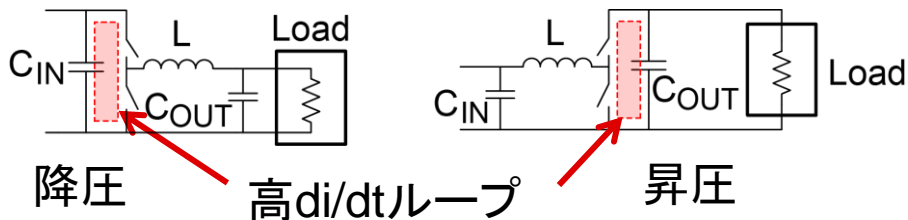


- スイッチ・ノード(SW、BOOT、スナバ部品など)をEMIフィルタ部品や入力接続の近く、またはPCB最下層に配置しない
- インダクタの巻始め側の端子をスイッチ・ノードに接続
- スイッチ・ノード(ローサイドFETのドレイン)に接続されたヒート・シンクに注意

レイアウトのヒント2: アンテナを作らない

- 高 di/dt 電流が流れるループ面積を最小にする

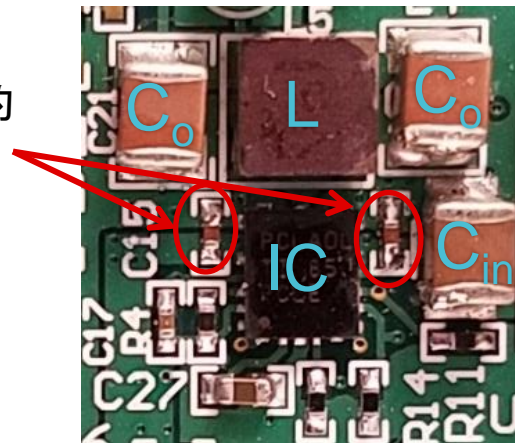
- 降圧: 入力コンデンサが重要
- 昇圧: 出力コンデンサが重要



- 渦電流が反対方向の磁場を発生する場所に切れ目のないグランド・プレーンを作る
- 閉磁経路のある(シールドされた)インダクタ/トランスを使用して、漏れ磁束結合を減らす

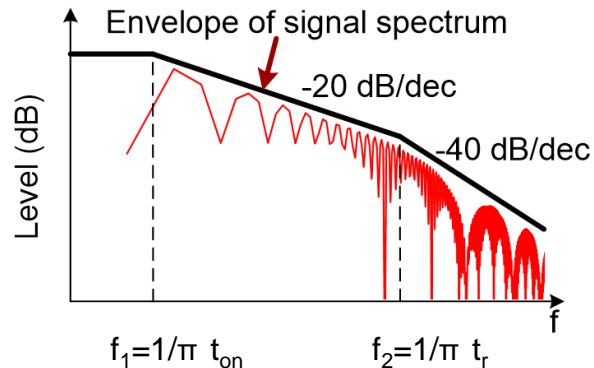
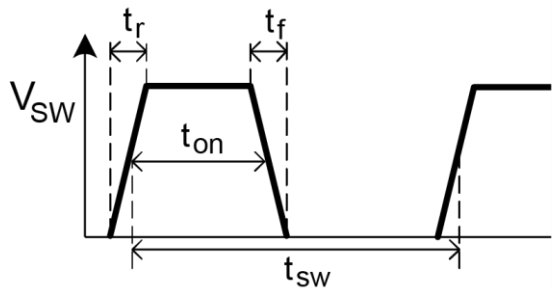
- コンバータによっては、磁場を相殺するため、入力ピンが対称的に配置される(インダクタンスを低減)
- ICのできるだけ近くに小型の低ESLコンデンサを配置する

C_{IN} を対称的に配置



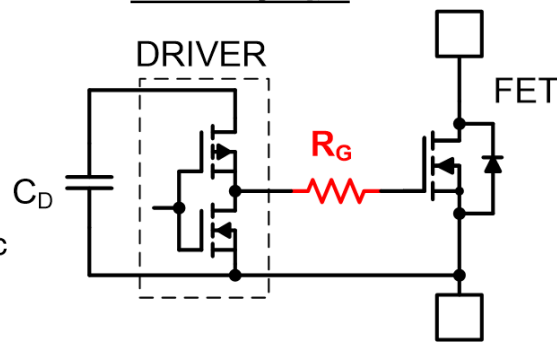
スイッチ・ノードの遷移をスロー・ダウン

- スイッチ・ノードの電圧変化速度をスロー・ダウンして高周波ノイズを低減

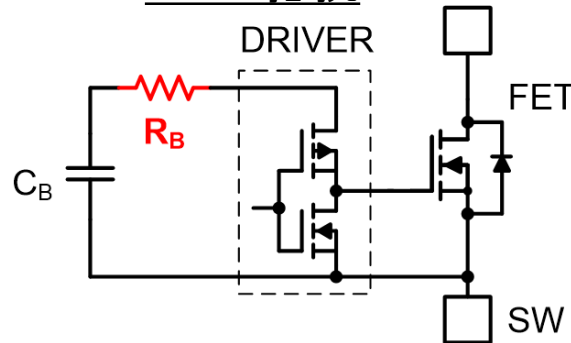


- ゲート・ドライブ経路に抵抗を追加してターンオン時間を延長
 - + スwitch・ノードの立ち上がり/立ち下がり時間が増加
 - + スwitch・ノードのリングングが減少
 - スイッチング損失が増加

ゲート抵抗

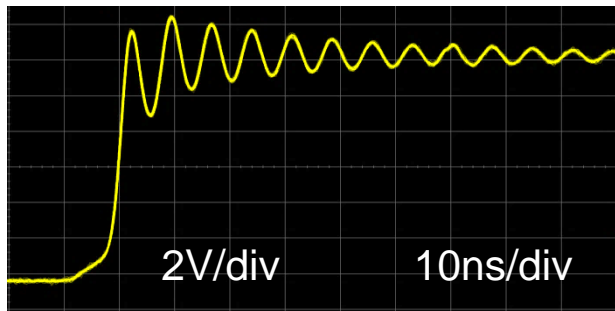


ブーツ抵抗

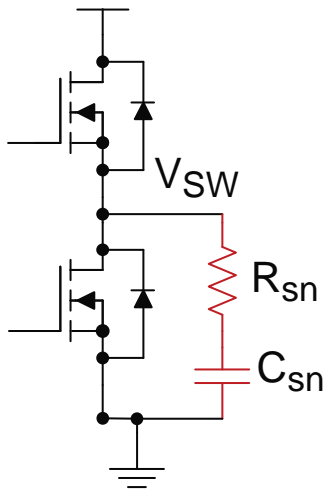
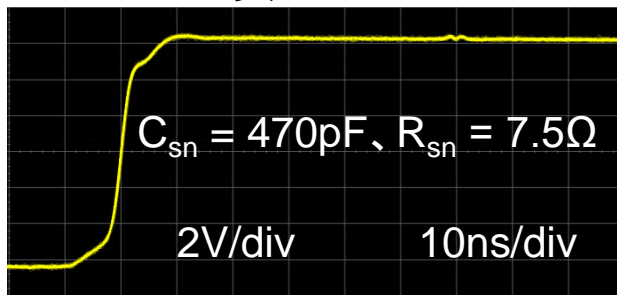


スナバ回路の使用

スナバなしのSWノード



スナバありのSWノード



- スナバ回路でスイッチ・ノード波形を整形し、リングングを低減
 - 抵抗とコンデンサだけでよい
 - 電力損失が増加

$$P = C_{sn} V^2 f_{SW}$$

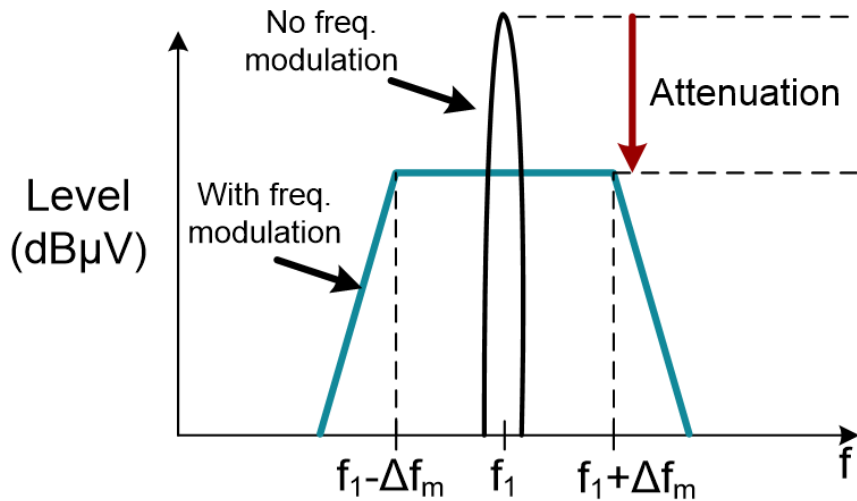
- スイッチング・ループの寄生インダクタンス L_p /容量 C_p に基づいて抵抗の選択を開始

$$R_{sn} = \sqrt{L_p / C_p}$$

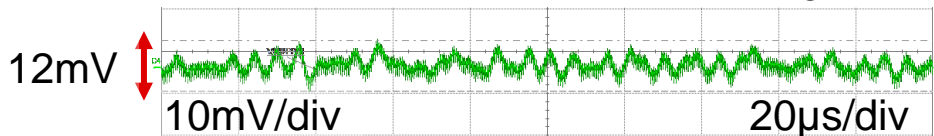
- 通常、 C_p の3倍以上の C_{sn} を選択

スイッチング周波数ディザリング(スペクトラム拡散)

- スwitching周波数の変調により、放射ノイズを広い周波数範囲に拡散できる
 - 基本周波数および高調波の放射レベルを低減
- 一般的なディザリング手法:
 - 三角波
 - 疑似ランダム
- 出力電圧リップルが追加発生することがある
- ディザ周波数が可聴範囲内の場合、可聴ノイズ発生の可能性



スペクトラム拡散を用いた1V_{DC}出力



追加のノイズ低減手法

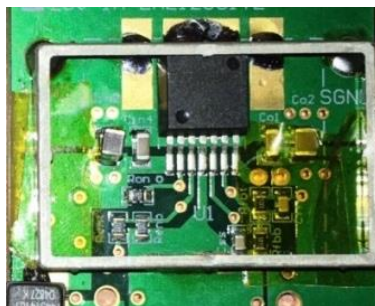
• シールド

- レイアウトでは接地された金属シールドを考慮すること
- シールドされていない基板裏面からのノイズを避ける必要

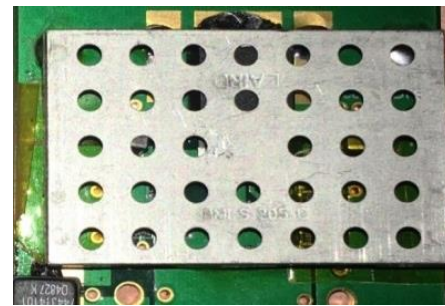
• 電源ラインのクランプオン・フェライト

- 同相ノイズ削減に効果
- 配線ケーブルに取り付け
- シールドより安価なことが多く、シールドよりよく使われる
- スリップオン・フェライトでも可

部分シールド



全体シールド

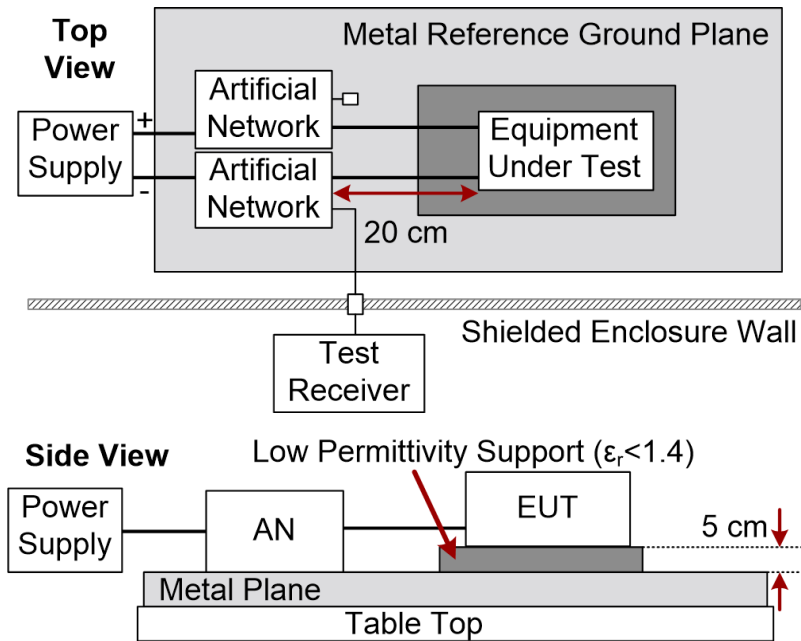


クランプオン・フェライト

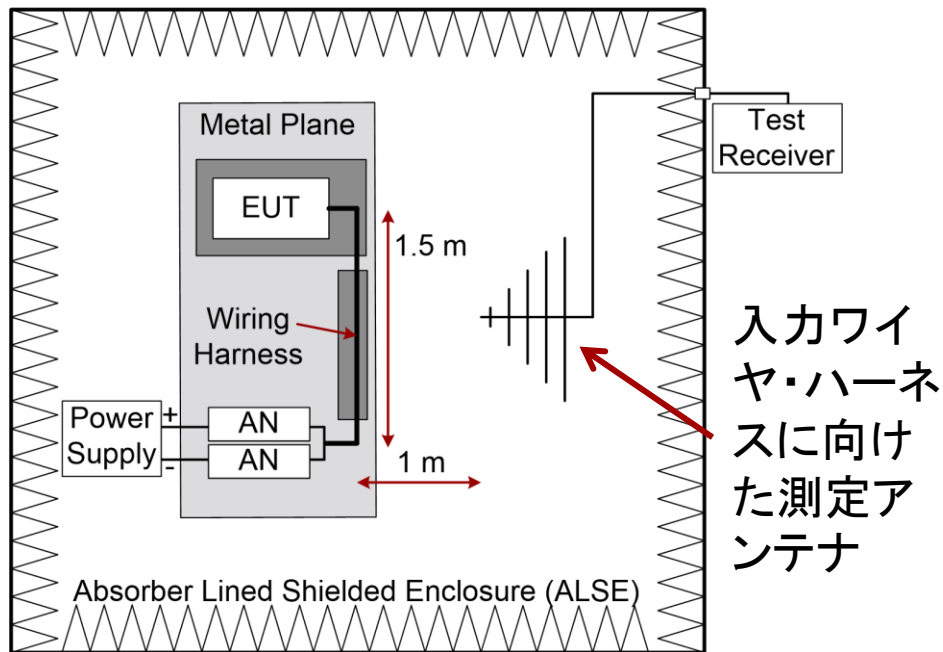


CISPR 25 EMIのテスト構成

伝導EMIの構成



放射EMIの構成



放射EMIのテスト前に伝導EMIのテストを実施

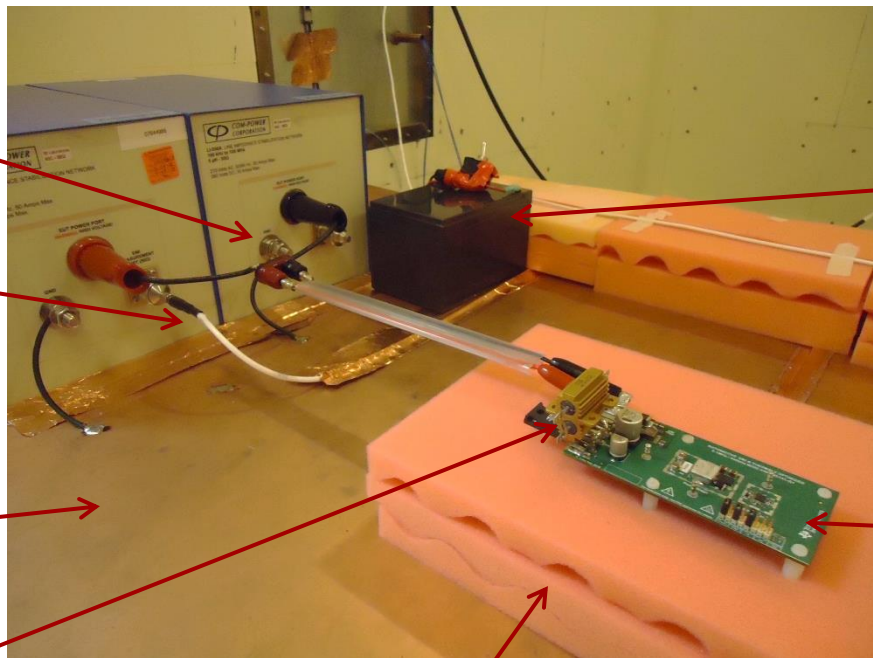
伝導EMIのテスト構成

疑似回路(2回路)

- 1回路は50Ω 終端
- 1回路はレシーバ接続

バック・ウォール
(接地)に接続された銅製トップ・
テーブル

負荷抵抗



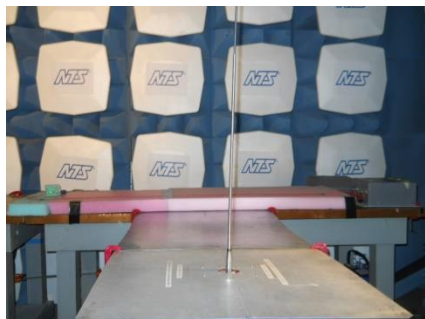
5cmの低誘電率支持台

低ノイズのラボ電
源またはカー・バ
ッテリ、AN(疑似
回線)入力に接
続

被試験機器、ANか
ら20~40cm離す

放射EMIのテスト構成

垂直モノポール



バイコニカル



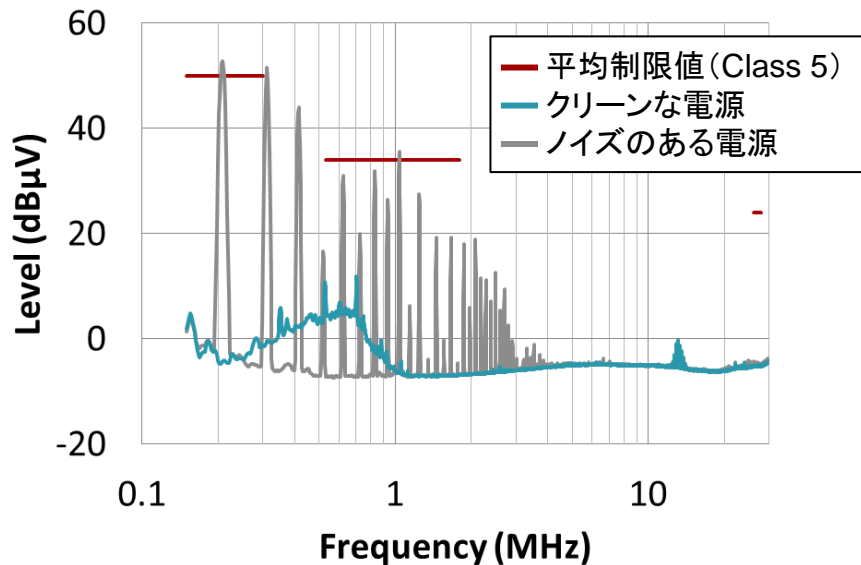
ログペリ



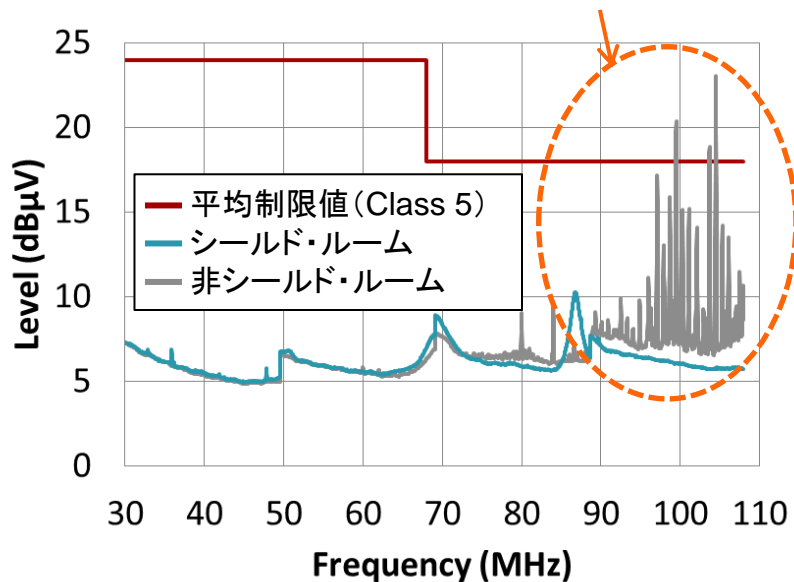
- 半無響室(電波暗室)内で試験
 - 壁/天井には吸収材
 - 床には吸収材なし
- 通常、周波数範囲全体の測定用に3本または4本のアンテナを使用
 - 垂直モノポール: 150kHz~30MHz
 - バイコニカル: 30MHz~300MHz
 - ログペリ: 200MHz~1GHz
 - ホーンまたはログペリ: 1GHz~2.5GHz
- 30MHz~2.5GHz測定用に水平/垂直偏波

構成のノイズ・フロアが低いことを確認

入力電源ノイズ(負荷あり)



FM放送電波の混信 (非シールド・ルーム)



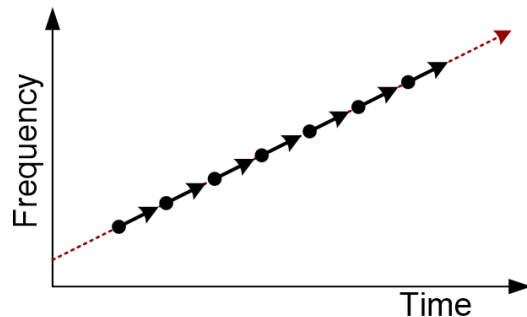
- 低ノイズ電源のあるシールド・ルームが必要(特に30MHz超で)
- バッテリーはノイズが最小の電源であるが、充電が必要

EMIテスト用レシーバの能力

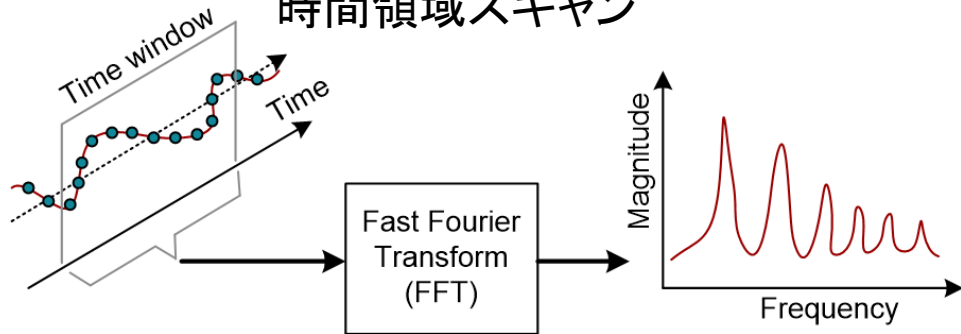
- 旧式のスキャン式レシーバやスイープ式スペクトラム・アナライザは遅い
 - 測定をシーケンシャルにステップング
 - 総時間 = 測定点の数 × 休止時間
- 新型のEMI試験レシーバでは**時間領域スキャン**(TDS: Time Domain scanning)が利用可能
 - 信号を時間領域でサンプル
 - FFT**を利用して周波数領域の波形を計算

150kHz~30MHz スキャン・タイプ	ステップ ングされたス キャン時間	時間領域のス キャン時間
ピーク	15分以上	150ms未満

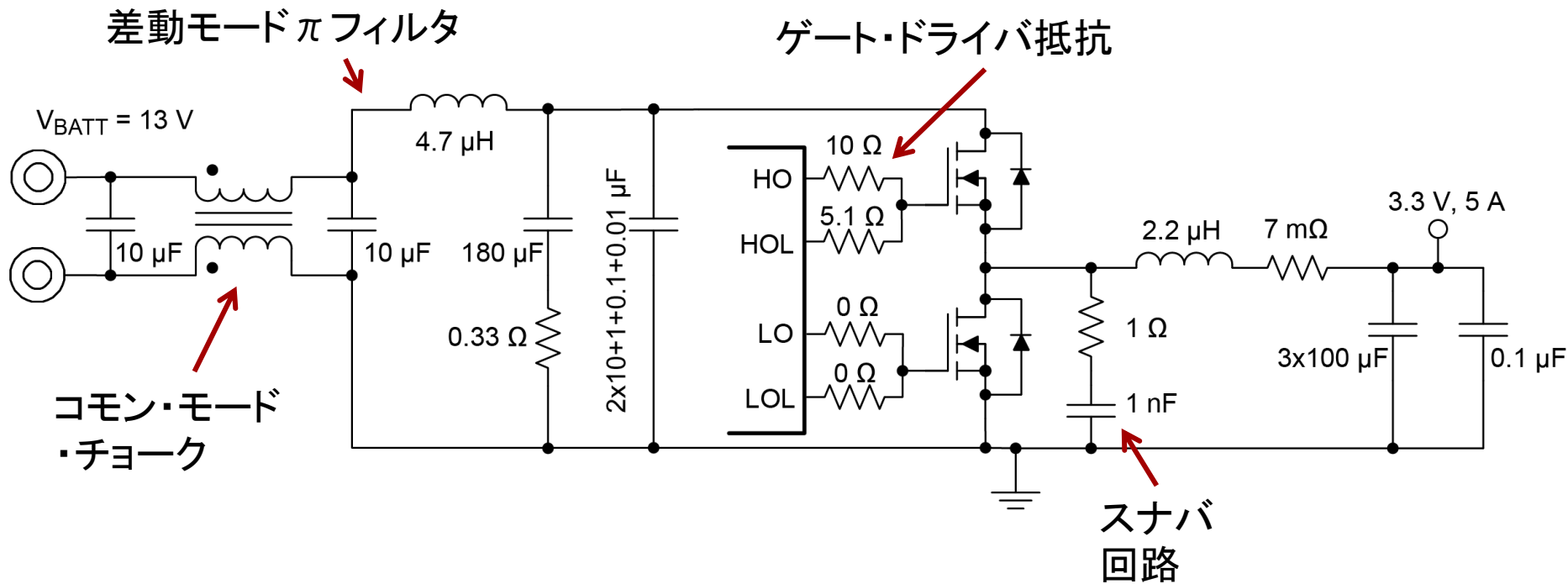
シーケンシャルな測定



時間領域スキャン

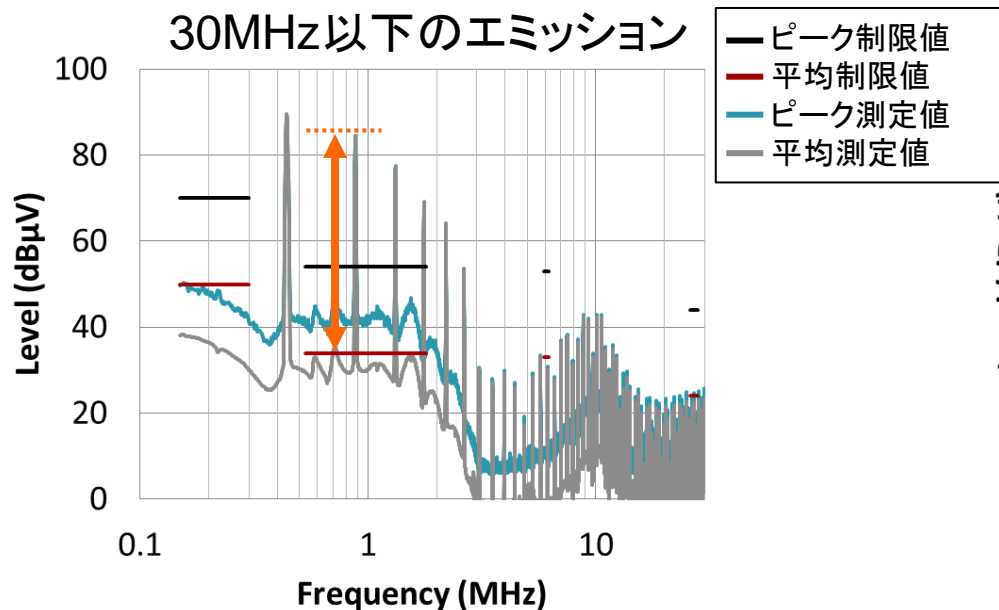


事例: LM25141を使用した3.3V/5A電源

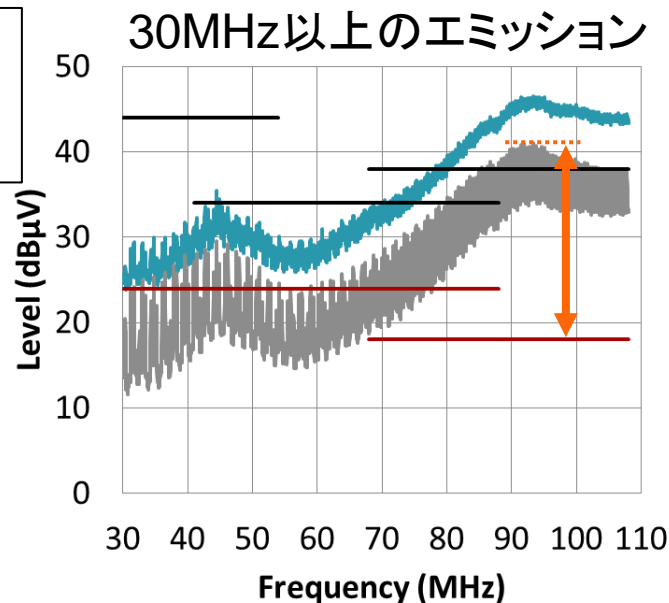


本アプリケーションで伝導エミッションに対するEMI低減手法の効果を調査

最初の伝導エミッション(低減手法なし)



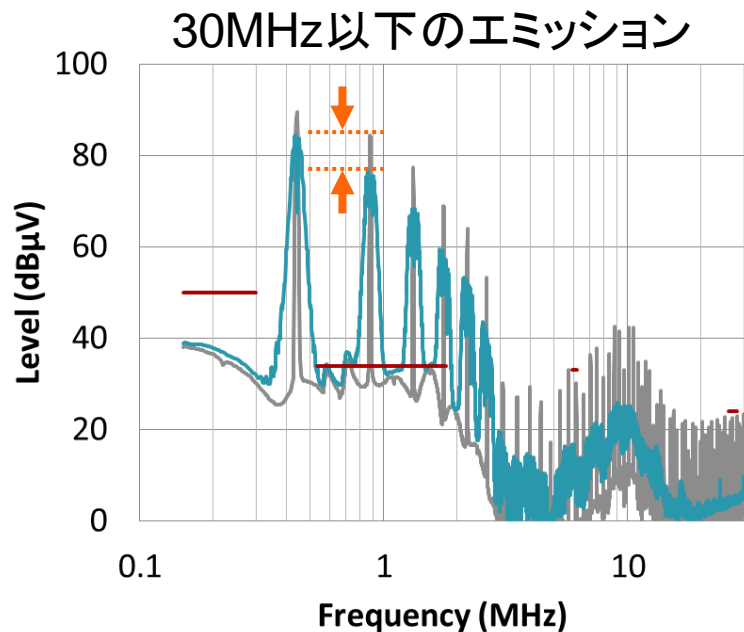
Class 5に不合格、>50dB超過(平均)



Class 5に不合格、>20dB超過(平均)

EMI要件合格には、EMI低減手法の利用が必要

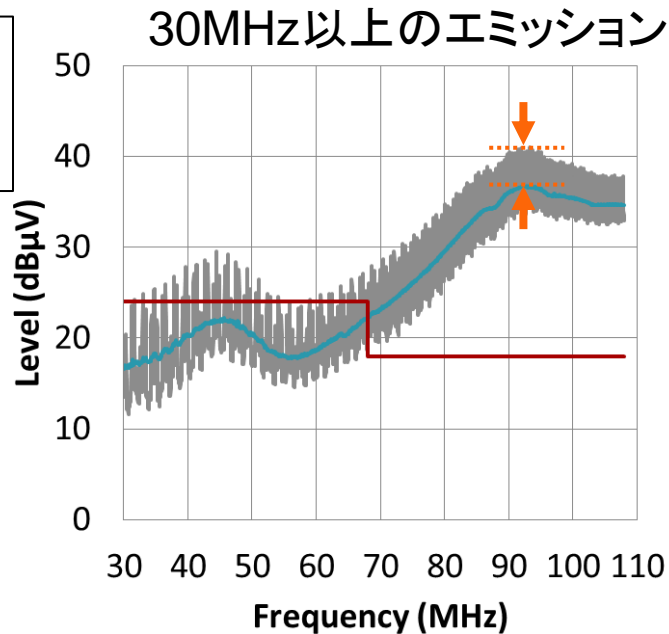
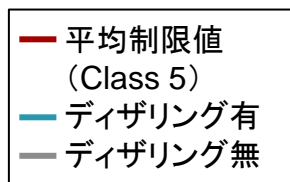
周波数ディザリング(スペクトラム拡散)有効化



不合格、>40dB超過

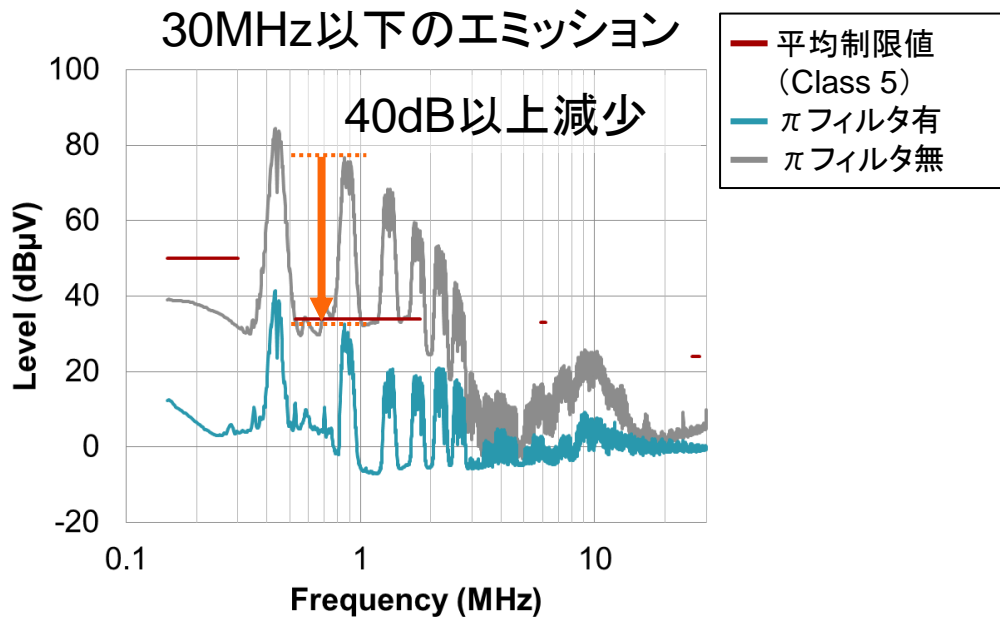
エミッションは5~10dB減少するが、合格には不十分 — フィルタの追加が必要

注:この結果ではEMIフィルタは取り付けしていない

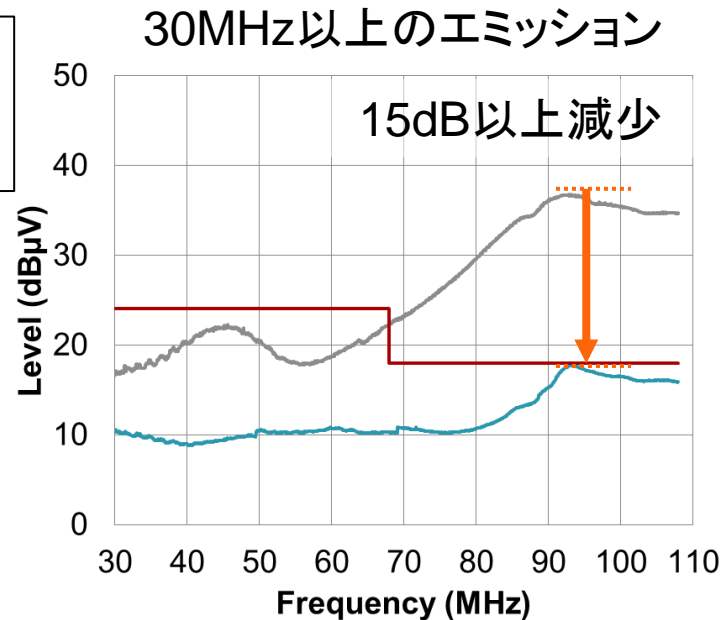


不合格、>15dB超過

差動モード(π)フィルタの取り付け



合格、<2dBの余裕

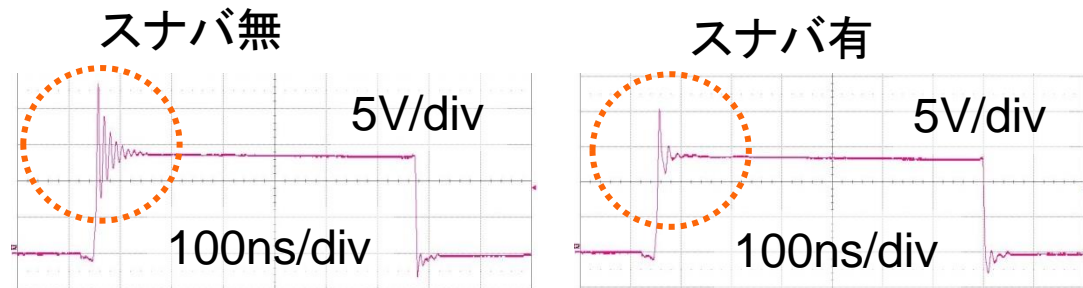


合格、<0.5dBの余裕

π フィルタ使用で合格するが、余裕はわずか

注:この測定時ディザリングは有効

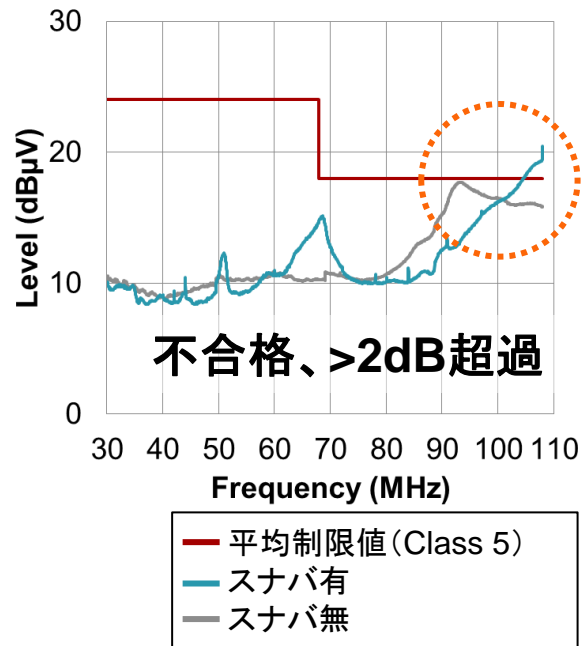
スナバ回路の効果



スイッチ・ノード測定 ($R_{sn} = 1\Omega$, $C_{sn} = 1nF$)

- スイッチ・ノード・リングングの減少
- FM帯域のEMIの増加 (Class 5に合格しなくなる)
- 63mWの損失増加

30MHz以上のエミッション

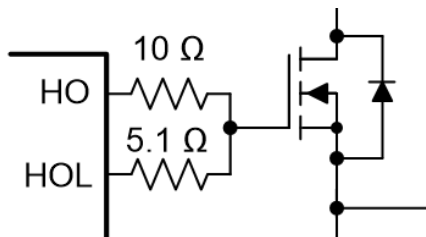


この場合、スナバ回路は伝導エミッション削減に有効ではない

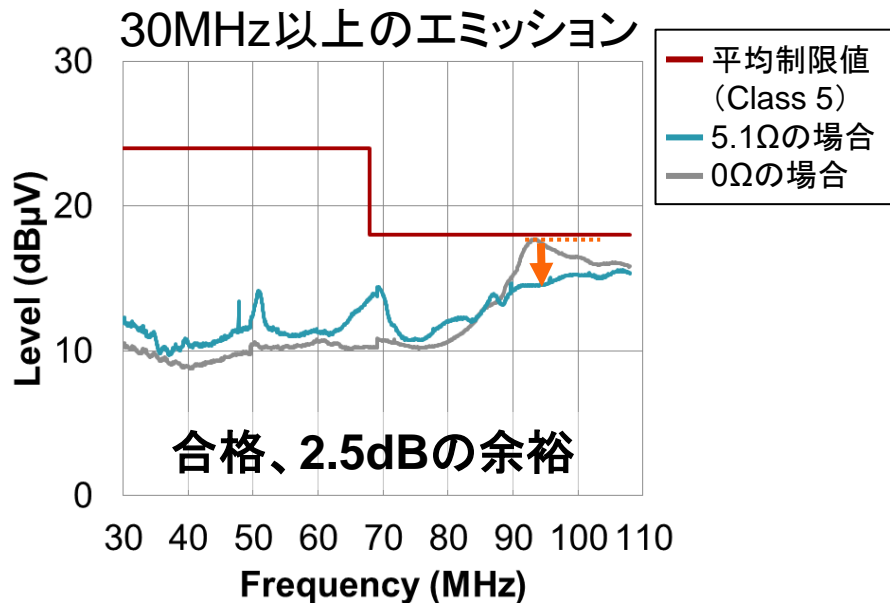
注: この測定には、ディザリングと π フィルタが含まれる

ハイサイドFETのゲート抵抗の増加

- HOLとハイサイド・スイッチ・ゲート間の0Ω抵抗を5.1Ω抵抗に交換
 - ハイサイドFETのターンオフ時間をスロー・ダウン



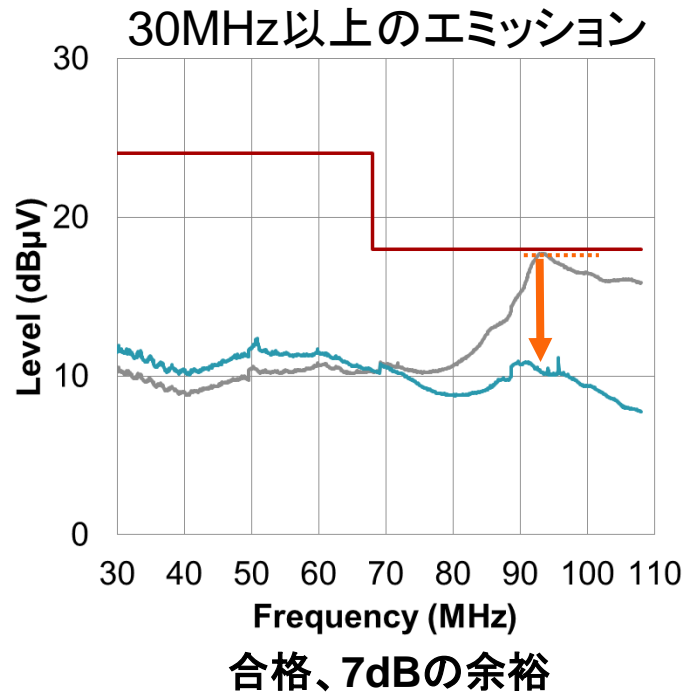
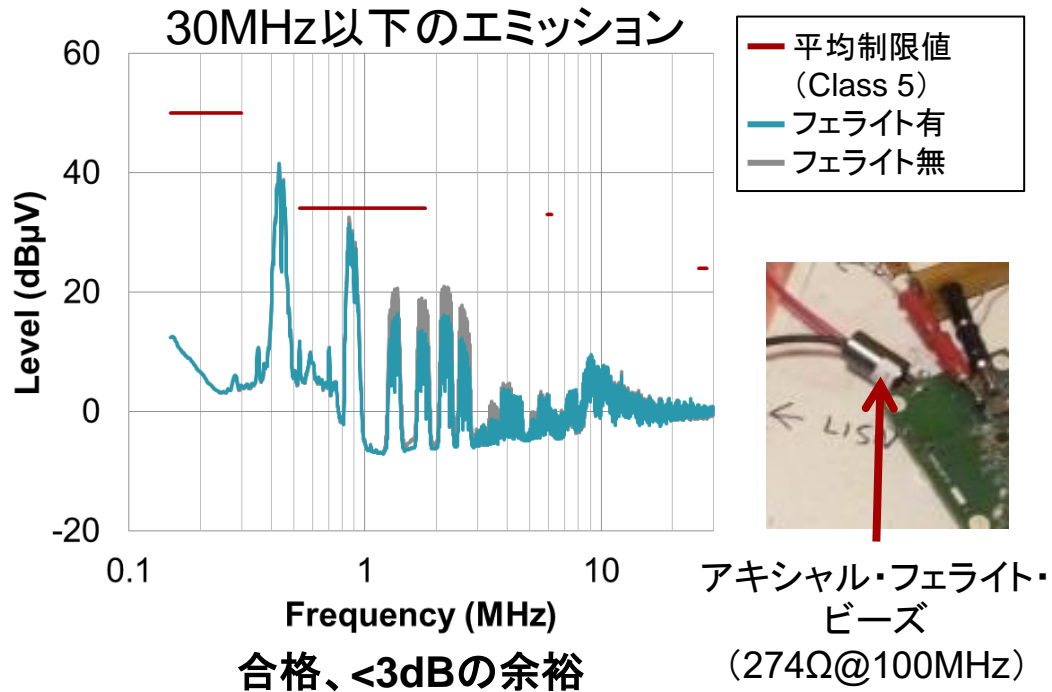
- 電力損失のわずかな増加(21mW)を測定



簡単かつ低コストな変更でエミッションが2dB減少

注:この測定には、ディザリングとπフィルタが含まれる

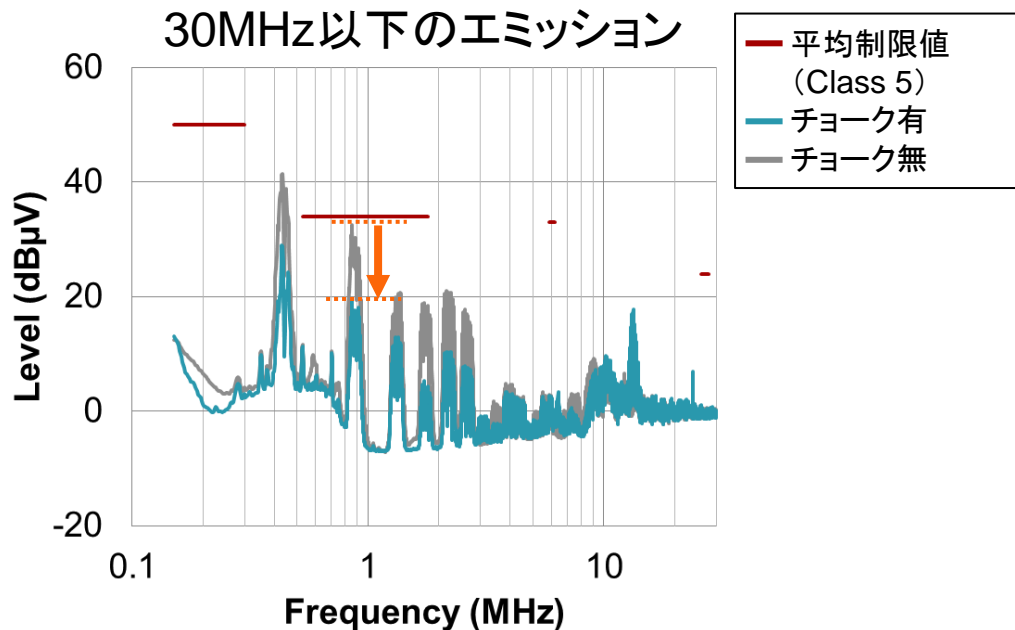
入カラインにスリップオン・フェライトの追加(オプション)



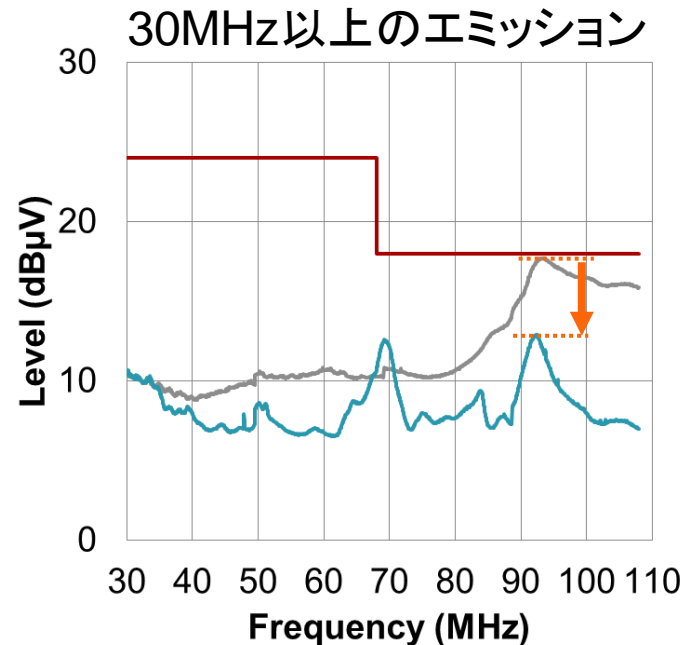
FMバンドで顕著な減少、低い周波数では減少は小さい

注:この測定には、ディザリングとπフィルタが含まれる

コモン・モード・チョークの追加(オプション)



合格、>10dBの余裕



合格、5dBの余裕

周波数スペクトラム全体で減少し、合格の余裕が増加

注:この測定には、ディザリングと π フィルタが含まれる

試験のまとめ

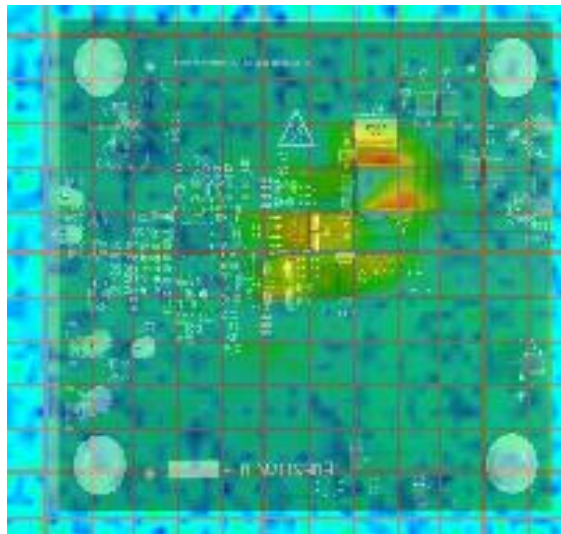
	周波数 ディザリ ング	差動モード π フィルタ	スナバ	ゲート抵抗	クランプオ ン・フェラ イト	コモン・モー ド・チョーク
30MHz以下 での減少	5~10dB	40~45dB	0dB	効果なし	1dB	>10dB
30MHz以上 での減少	5~10dB	19dB	-2dB (悪化)	2dB	7dB	5dB
Class 5	不合格、 45dB超過	合格、 0.5dBの余裕	不合格、 2dB超過	合格、 2.5dBの余裕	合格、 2.5dBの余裕	合格、 5dBの余裕
備考		ディザリング 有	ディザリング、 π フィルタ有	ディザリング、 π フィルタ有	ディザリング、 π フィルタ有	ディザリング、 π フィルタ有

注： 結果は平均エミッション測定の結果に注目

総括

- CISPR 25 EMI要件への合格が車載システム設計では重要
 - Class 5制限値は小中電力レベルでは一般的な目標
- 適切なフィルタリング、設計、レイアウトで差動/同相EMIに対応可能
- EMIを対策する6つの手法を13.5V入力、3.3V/5A出力のコンバータに対して実験により評価

事例ボードのEMスキャン



References

- “**Understanding and Optimizing Electromagnetic Compatibility in Switchmode Power Supplies**,” Bob Mamanno & Bruce Carsten, 2002 TI Power Supply Design Seminar
 - <http://www.ti.com/lit/slup202>
- “**Understanding Noise-Spreading Techniques and their Effects in Switch-Mode Power Applications**,” John Rice, Dirk Gerhke & Mike Segal, 2008/9 TI Power Supply Design Seminar
 - <http://www.ti.com/lit/slup269>
- “**Effects of Parasitic Parameters on EMI Filter Performance**,” S. Wang, F.C. Lee, D. Chen & W.G. Odendaal, IEEE Transactions on Power Electronics, Vol. 19, Issue 3, May 2004
 - <https://ieeexplore.ieee.org/document/1296764>
- “**Power Tips: Calculate an R-C snubber in seven steps**,” John Betten, Power Tips Blog, May 5, 2016
 - http://e2e.ti.com/blogs_/b/powerhouse/archive/2016/05/05/calculate-an-r-c-snubber-in-seven-steps
- “**Understanding EMI and Mitigating Noise in DC/DC Converters**,” Tim Hegarty, Robert Loke & David Pace, TI Training Video, May 11, 2017
 - <https://training.ti.com/understanding-emi-and-mitigating-noise-dcdc-converters>
- “**Comparison of Time Domain Scans and Stepped Frequency Scans in EMI Test Receivers**,” Matthias Keller, Rohde & Schwarz White Paper, December 2013
 - https://scdn.rohde-schwarz.com/ur/pws/dl_downloads/dl_application/application_notes/1ee24/1EE24_1e_ESR_Time_Domain_Scan.pdf