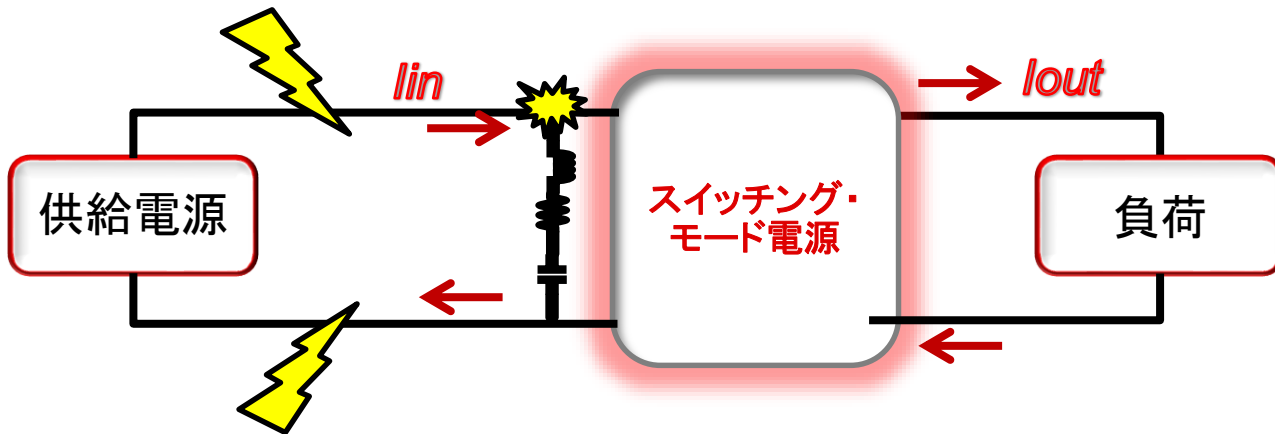


降圧DC/DCコンバータの入力側で発生するノイズの原因と対策

Part 2

日本テキサス・インスツルメンツ

ディファレンシャル・モード伝導性EMI



- ディファレンシャル・モード伝導性EMI

- DC/DCコンバータのトポロジでは、通常、ディファレンシャル・モード・ノイズがコモン・モードを上回る。
- **電流**だけに依存し、入出力の**電圧**には関係しない。
- 但し、出力電力が同じ降圧型コンバータでは、入力電圧が低いと大電流が必要になり、伝導性EMIが増加する。

伝導性EMI用の入力フィルタ設計

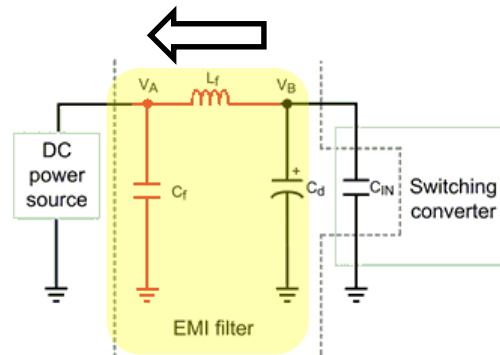
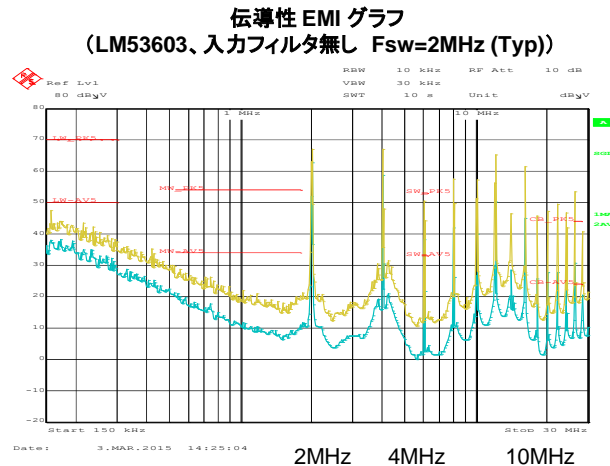
Fsw=2MHzの降圧型レギュレータの例

- 入力フィルタ無し
- 2, 4, 6, 8, 10MHz・・・とスイッチング周波数2MHzのN次高調波が出ている
- CISPR 25規制制限値を満たせない

追加すべきフィルタ減衰量を推定する方法は？

伝導性EMIフィルタには、基本的要件が2つある。

- ノイズ減衰要求を満たすこと(例えばCISPR 25)
 - Vinで発生するノイズ電圧のフィルタリング
→ $L_f + C_f$ によるローパスフィルタにより高周波ノイズを削減
- SMPSコンバータの**通常動作に干渉しないこと**。
 - L_f による電流変化速度の制限
→ C_d の追加による電圧変動の軽減



必要な入力フィルタ減衰量

LISN (擬似電源回路網) とスペクトラム・アナライザを用いた検証測定前にフィルタ減衰量を推定する

• 手法1 – オシロスコープ測定を用いる推定

- 広帯域スコープを使用して**入力リップル電圧**を測定し、**減衰量を計算**

$$|Att|_{dB} = 20 \times \log\left(\frac{V_{inRipple\ pk-pk}}{1\mu V}\right) - V_{MAX}$$

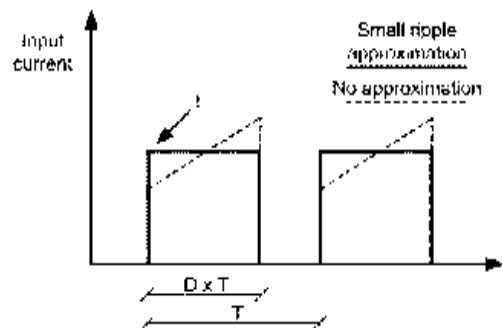
- VMAX は、特定の EMI 標準で許される dB μ V ノイズレベル。

• 手法2 – **入力電流の第一高調波**を用いる推定

- 入力電流を方形波と仮定 (小リップルによる近似)

$$|Att|_{dB} = 20 \log\left(\frac{\frac{I}{\pi^2 f_s C_{IN}} \sin(\pi D)}{1\mu V}\right) - V_{max}$$

- VMAX は、特定の EMI 標準で許される dB μ V ノイズレベル。
- CIN は、降圧型コンバータに既存の入力コンデンサ。
- D は、デューティ・サイクル、I は、出力電流、Fs はスイッチング周波数。



典型的な伝導性 EMI フィルタ

[AN-2162](#) に記載された設計手順に従う。

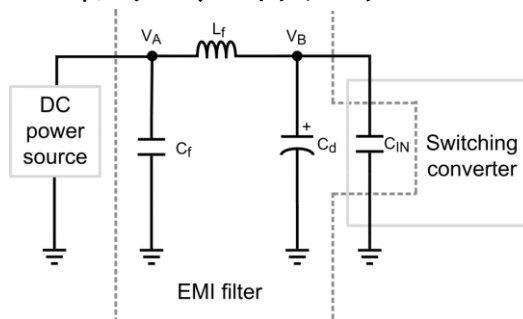
- 手法1または手法2を用いて必要な減衰量を計算。
- コンデンサ C_{IN} は、スイッチング・コンバータ入力部のコンデンサ。
- インダクタ L_f は、通常 $1\mu\text{H} \sim 10\mu\text{H}$ で、大電流向け設計の場合、損失を少なくするため小さな値に変更可能。
- コンデンサ C_f を計算。次の 2つの値 (C_{fa} と C_{fb}) のうち、大きな値を使用する。

$$C_{fa} = \frac{C_{IN}}{C_{IN}L_f(2\pi f_s/10)^2 - 1} \quad C_{fb} = \frac{1}{L_f} \left(\frac{10^{|\text{Att}|_{dB}/40}}{2\pi f_s} \right)^2$$

- コンデンサ C_d とその ESR でダンピングさせて、 L_f C_f フィルタが、スイッチング・コンバータの安定性に影響しないようにする。

$$C_d \geq 4 \times C_{IN}$$

$$\text{ESR}_d \approx \sqrt{L_f/C_{IN}}$$



負荷変動が発生した時の入力フィルタで発生する事

LCフィルタによる過渡応答特性

10 μ Hと10 μ FによるLCローパスフィルの
コーナー周波数は15.9KHz

負荷で高速負荷変動が発生

出力電圧はどうなるか

0A→1A→0Aの負荷電流の変動

P-Pで1.86V、周期64.8 μ S=15.4KHzの減衰振動が発生

P-Pで出力電圧の37%の電圧変動

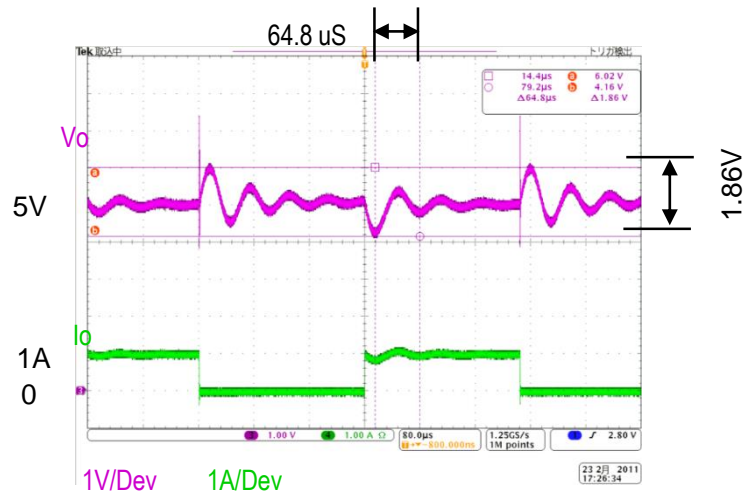
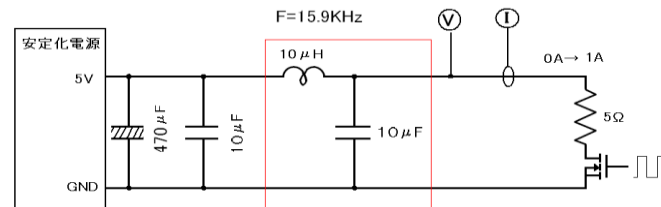
負荷回路の誤動作や耐圧超過の問題が発生

同じコーナー周波数 $F_{LC} = 1/2\pi\sqrt{LC}$

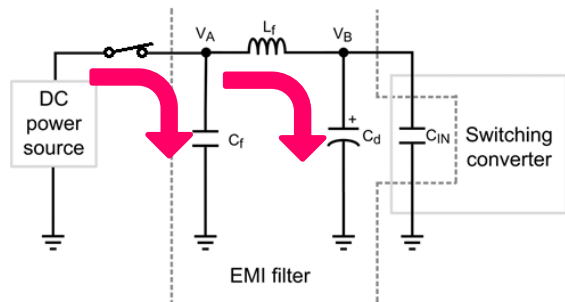
L=100 μ H、C=1 μ Fでは電圧変動はさらに増大

L=1 μ H、C=100 μ Fでは電圧変動は低下

* インダクタは電流の変化を阻止する

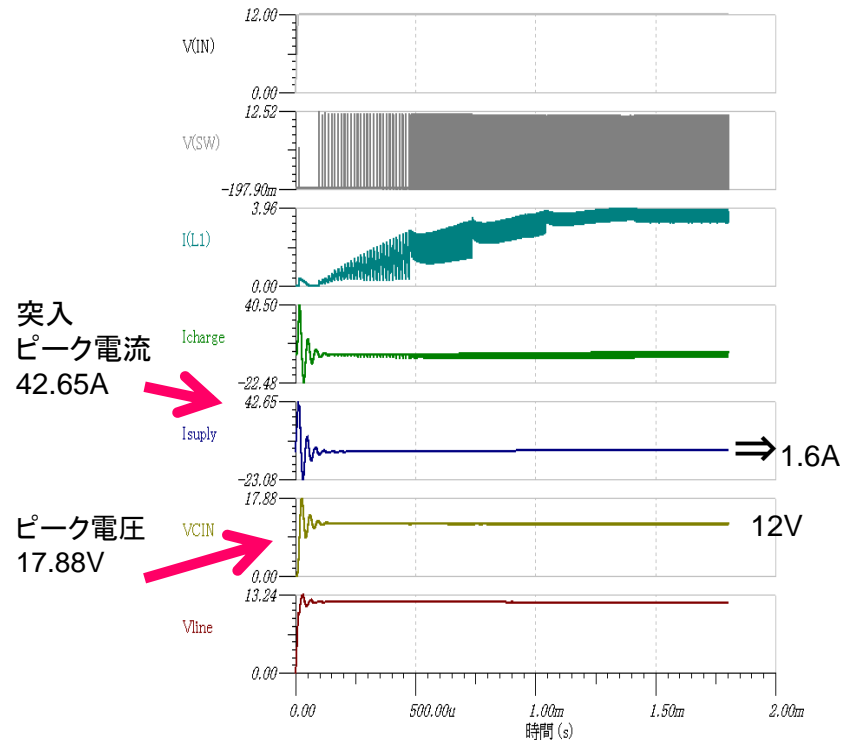


電源投入時の入力フィルタのふるまい



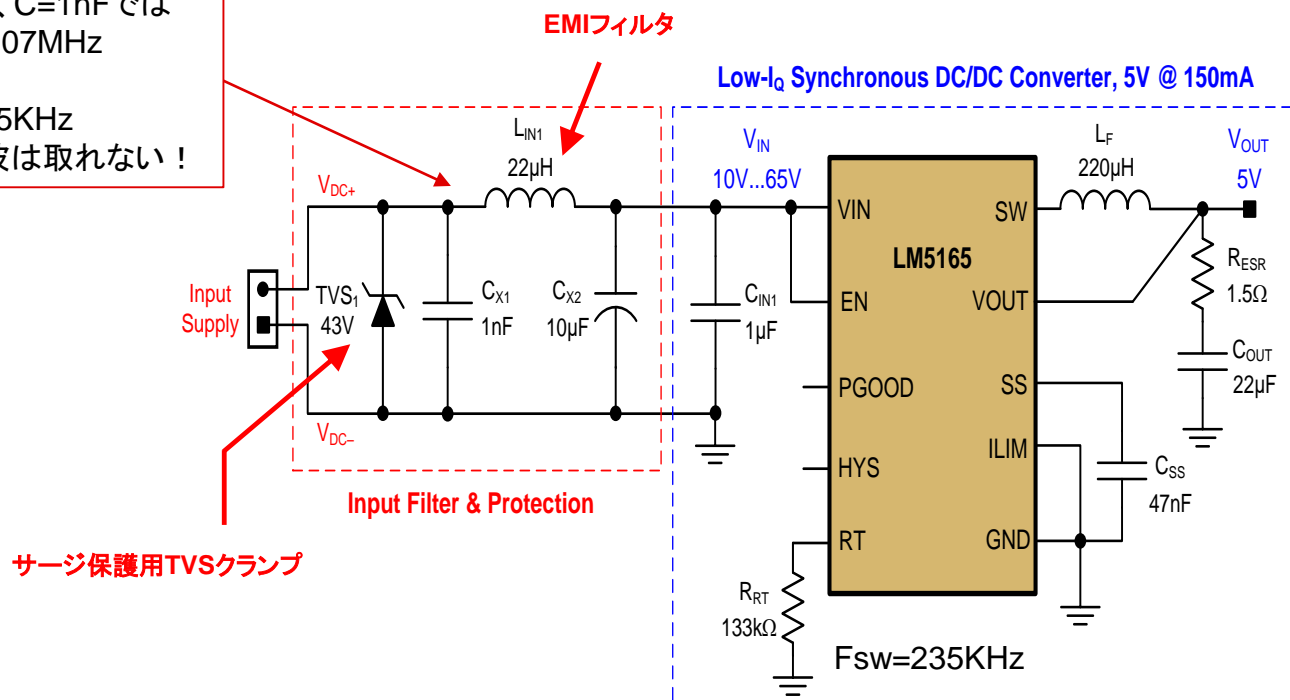
電源投入時、アクティブなACアダプタなどのホットプラグによる電源供給を行うと、入力コンデンサへの充電電流による**突入電流**が発生し、インダクタに流れるピーク電流による $0.5LI^2$ のエネルギーにより、LC共振が発生し、印加電圧より**高い電圧**がVinに発生します。この電圧が電源ICの入力耐圧を超過していると製品の破壊に至る事があります。

入力コンデンサには高周波特性の良いセラコンも必要ですが、CdにESRの高い電解コンデンサなどを使用する事により共振をダンピングさせてピーク値を抑制する事ができます。



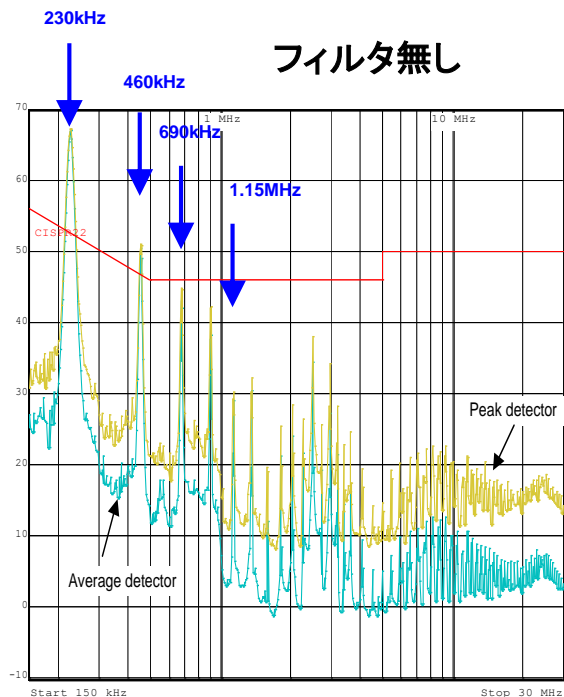
EMI入カフィルタ付き降圧DC/DCコンバータ

$L=22\mu\text{F}$ 、 $C=1\text{nF}$ では
 $F_{LC}=1.07\text{MHz}$
となり
 $F_{sw}=235\text{KHz}$
の高調波は取れない！



伝導性EMIグラフ: CISPR 22 Class B (150kHz ~ 30MHz)

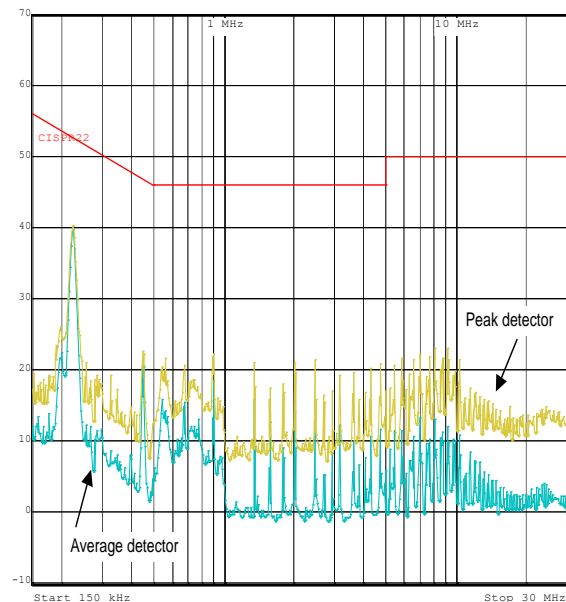
入力 13.5V、出力 5V @ 100mA、COT モード、抵抗性負荷、CISPR 22 CE 設定



赤線

Class B 制限
(ピークと平均の検出)

入力フィルタ: $L_{IN} = 22 \mu\text{H}$ 、 $C_{X2} = 10 \mu\text{F}$



黄線
青線

ピーク検出結果
平均検出結果

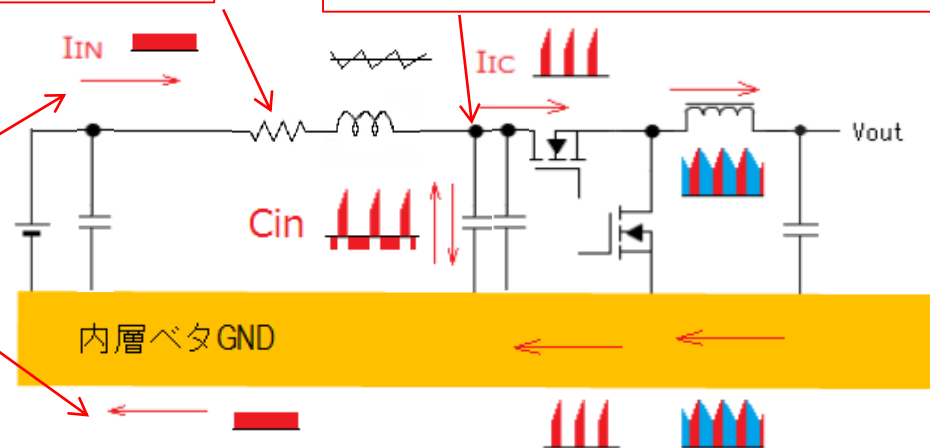
N次高調波はLCローパスフィルタで低減していない

インダクタの追加または
配線のインダクタンスと抵抗により
高速の電流変動の抑制

入力コンデンサの大容量化+低ESR、ESL化
 $\Delta V_{in} = Q/C_{in}$ C_{in} を大きくして ΔV_{in} を下げる
ESR、ESLの低いコンデンサを選択

⇒ 電解コンデンサ(ESR、ESL大)による大容量化
+セラミックコンデンサによる低ESR、ESL化

供給電流の直流化
により電源供給ライン
からの誘導放射を低減



入力電圧は高いのでセラミックコンデンサの DCバイアス特性の影響は大きいので注意が必要 $\Delta V=Q/C_{in}$

セラミックコンデンサは誘電体の高誘電率化により
3225→3216→2012→1608 と小型化が進む
⇒ DCバイアス特性が劣化

入力コンデンサとして使用した場合、高電圧が印加
⇒DCバイアス特性により実行容量が低下

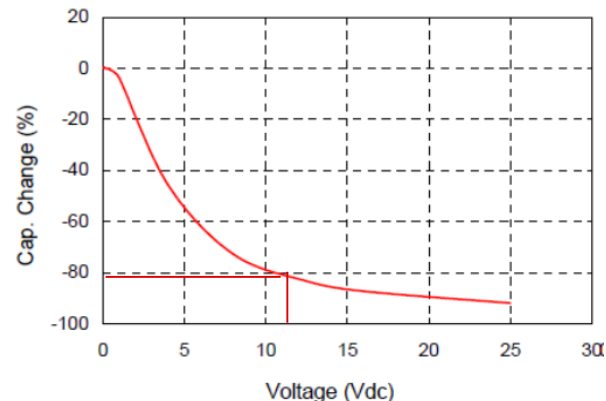
10 μ F/25Vの1608セラコンは1V印加なら10 μ F近くの容量
Vin=12Vで使用した場合-80%の2 μ F程度の容量
 $\Delta V=Q/C$ によるリップル電圧や過渡応答時の ΔV を
設計値とするのに10 μ F必要だった場合、5個以上並列に
する必要がある

* 10 μ F \pm 20%なので8 μ F \times 0.2=1.6 μ Fが最小値?

Murata Global Part No	Size (inch/mm)	Temp. Chara.	Cap.Value	Cap.Tol.	Volt.
GRM188R61E106ME73	0603/1608	X5R	10 μ F	+/-20%	25V

Capacitance - DC Voltage Characteristics

1kHz, 1Vrms Equipment: HP4284A



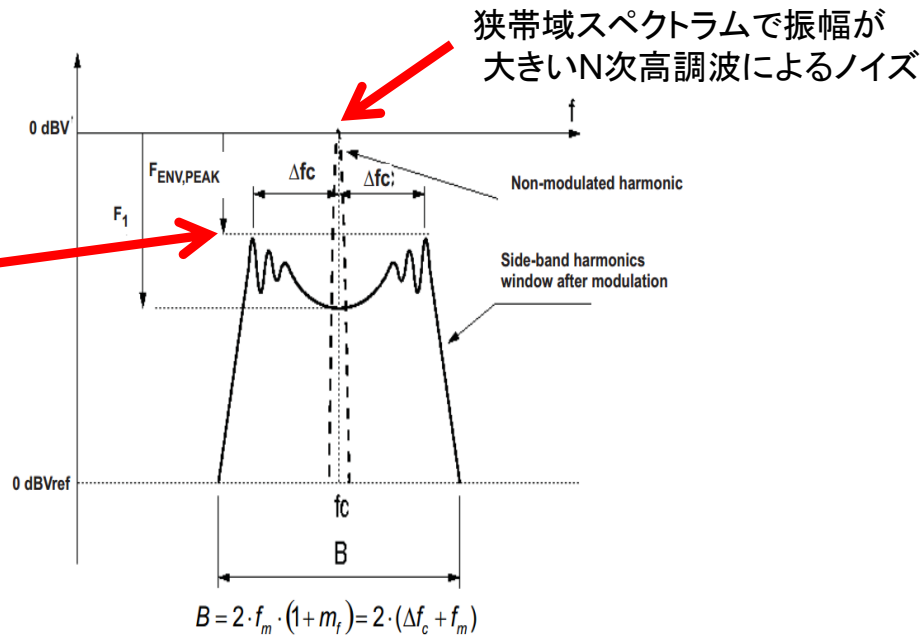
データは村田製作所様提供

スペクトラム拡散 / ディザリングとは？

スペクトラム拡散は、スイッチング・レギュレータ周波数のディザリングにより EMI 干渉を低減する手法 (LM53600/53601 の場合、 $\pm 4\%$)。図のように、ノイズ・スペクトラムを広帯域に拡散させ、一定周波数に集中していたN次高調波のエネルギーを分散させてピーク電圧を低減する効果がある。

スペクトラム拡散により、スペクトラムを拡大し、基本周波数信号エネルギーと全体のピーク値を低減する。

* ノイズのエネルギー総量は変わらないがノイズの干渉による障害の発生は大幅に減少する



スイッチング周波数よりはるかに高い周波数のノイズ

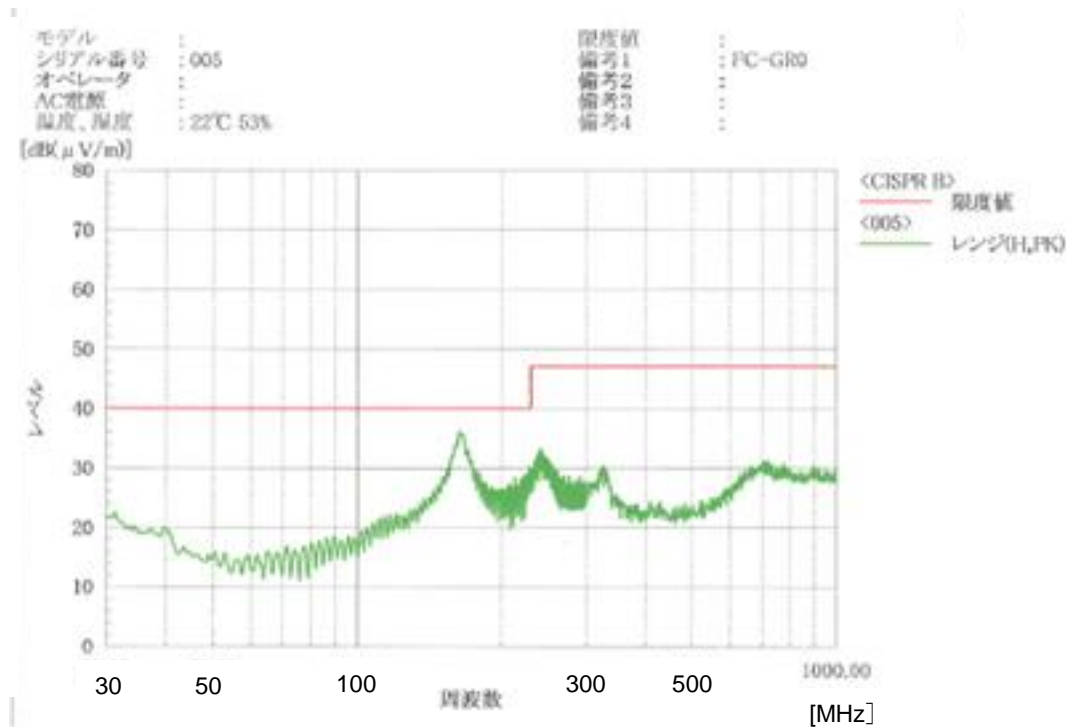
100MHz以上の高周波領域で発生するノイズ

スイッチング周波数の高速化により
スイッチのターンON/OFF時間が
数nsecの領域に到達

配線などの持つインダクタンスと
浮遊容量による高周波での
共振振動が発生

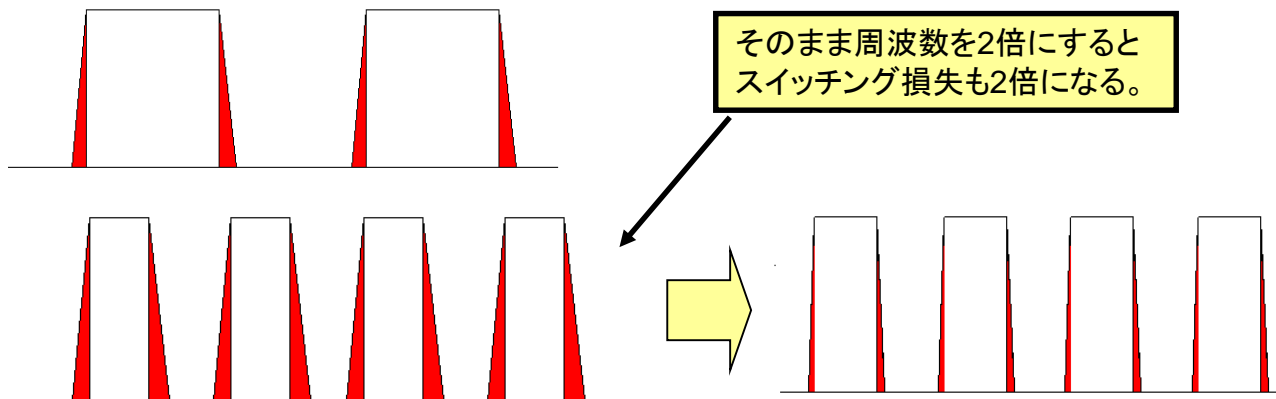
LC共振により発生する周波数は
100MHz以上に達する

400MHz帯のUHF放送の領域まで
達し地上デジタル放送機器の
受信感度に影響を及ぼしている



小型化、高速応答の要求に応じてスイッチング周波数が上昇

効率の低下を防ぐ為にスイッチのON/OFF速度が上昇。



- 同じFETを使用してDC/DCコンバータのスイッチング周波数を上昇させるとスイッチング損失はスイッチング周波数に比例して増加するので効率は低下してしまう。
- 高速スイッチングを行っても高い効率を可能とする為に、高速なFET駆動回路とON/OFFが高速なFETを選択してスイッチングのON/OFF速度 (di/dt 、 dV/dt) を高速にして損失の増加を抑えている。

高速スイッチング電源で発生するノイズ

- 高速のスイッチングにより電流の高速変動(di/dt)を発生。高い di/dt 信号は寄生インダクタンスにより不必要な予期せぬ電圧を発生させます。

$$V = L \frac{dI}{dt}$$

1nH のインダクタンスを持つ配線に
1A の電流を 1nsec で変化させると
1V の電圧が発生する。

- 高いスイッチング周波数は電圧の高速変動(dv/dt)を伴い、浮遊容量により不必要な電流を発生させます。

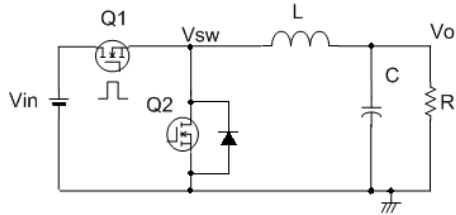
$$I = C \frac{dV}{dt}$$

10pF のキャパシタンスを持つ配線間に
10V の電圧を 1nsec で変化させると
0.1A の電流が流れる。

- これらの電圧・電流変動をエネルギー源として寄生インダクタンスと浮遊容量によるLC回路で共振し、プリント基板に形成されたループや配線を経由してEMIとして放射されます。

スイッチノードで発生するリンギング

リンギングによる高周波ノイズの発生



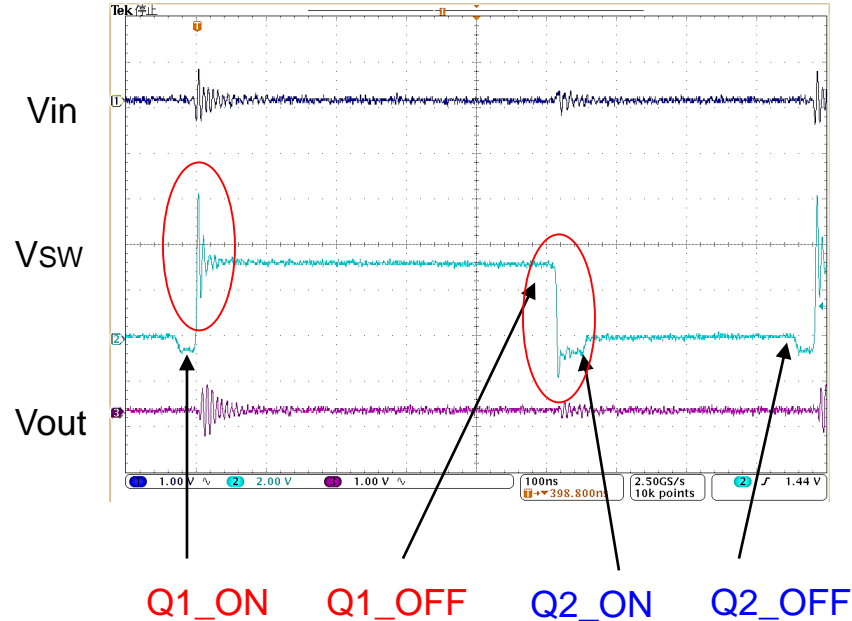
高周波のリンギングは

ハイサイドスイッチ

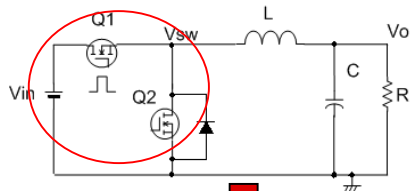
Q1のONとOFF

のタイミングで発生する。

ロウサイドスイッチQ2のONとOFFでは
電流変化は無く、電圧変化も0.7Vしか
発生しない。

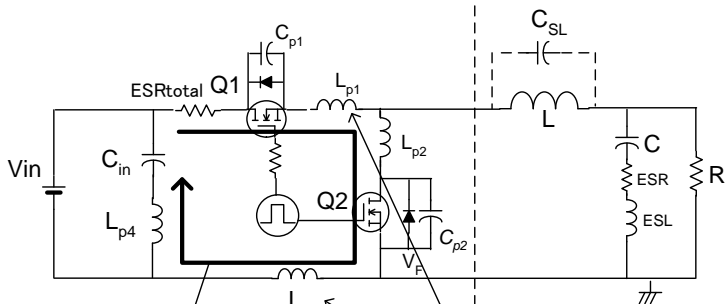


バックコンバータでのモデリング



ノイズ発生ループ

C_{SL} は非常に小さいと仮定し、
LCフィルタ部はノイズ発生ループ
には入れない



ノイズ発生源となる、ターンオン/オン時の
スパイク/リングング電流ループ

Q1ターンオフ時のノイズエネ
ルギーは L_{p1} , L_{p3} のみに蓄
積された $0.5LI^2$ の解放

各々のボンディング・ワイヤーは0.5nH から 6nH の
インダクタンスを電流経路に追加します。

インダクタンス値はパッケージサイズやボンディング・ワイヤーの
太さや本数に依存します。

電力、バイアス電圧や物理的なサイズにもよりますがFETの
ドレイン-ソース間容量は90pF から 500pF 有ります。

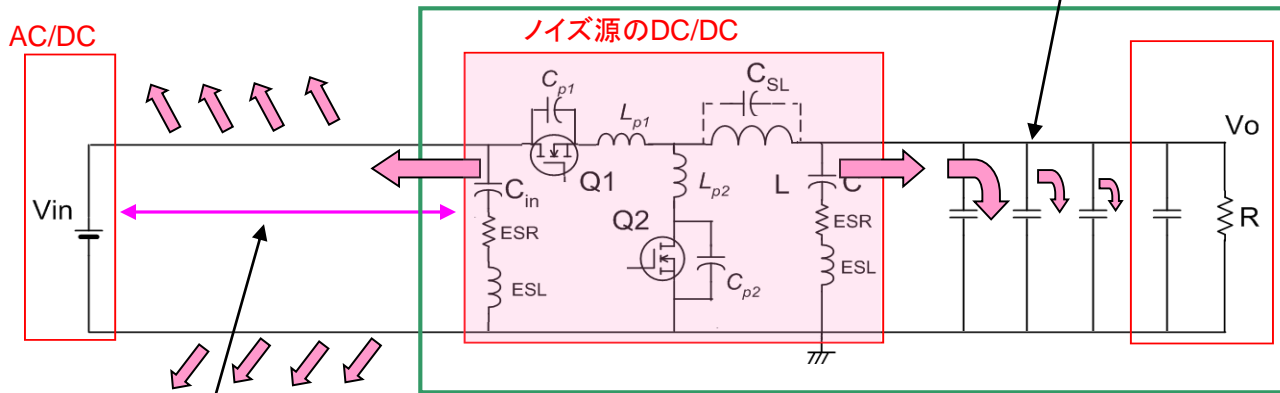
FET周りだけでなく、入力コンデンサのESR、ESLや配線パターンの
ESL、さらにインダクタの寄生キャパシタも存在します。

これらのインダクタンスとコンデンサにより構成される共振回路に、
共振周波数に近い信号が与えられるとそのエネルギーにより
共振電流が流れ、回路の持つ抵抗成分による損失により
減衰振動が発生します。

入出力の電源ラインによるノイズの伝播と放射

ノイズ発生器であるDC/DCコンバータには
入力電源ラインと出力電源ラインという
EMI放射アンテナが接続されている。

出力側は線路長が短く、
高周波特性の良いパスコンが
多く使用されている場合が
多いので影響は比較的少ない。



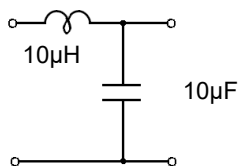
AC/DC電源から基板までのワイヤーハーネスの長さに要注意！！

ノイズの周波数が 200 MHz の場合、波長 λ は 1.5 m となるので電源供給ラインの波長短縮率が90%の場合、長さが 34 cm があると $1/4\lambda$ のホイップアンテナ となり、非常に効率良く空間に放射する事になります。

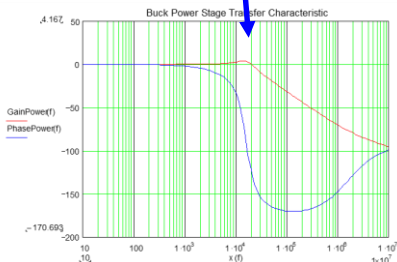
パワーインダクタと大容量コンデンサによるLCフィルタ特性

パワーインダクタや大容量のコンデンサによるローパスフィルタの高周波特性に注意

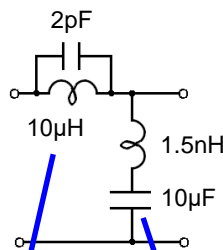
FLC = 15.9 KHz のローパス



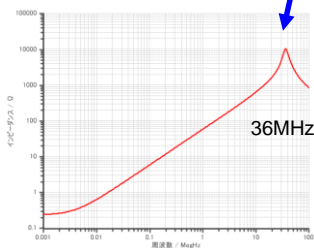
15.9KHzから
40dB/Decで減衰



VLF4014AT-100MR90のインピーダンス特性

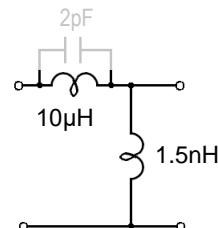


36MHzで
並列共振

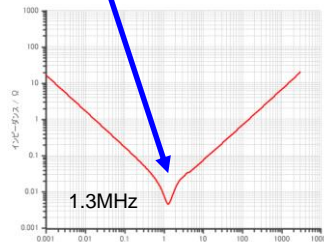


VLF4014AT-100MR90のインピーダンス特性

1.6MHz以上でアッテネータ?

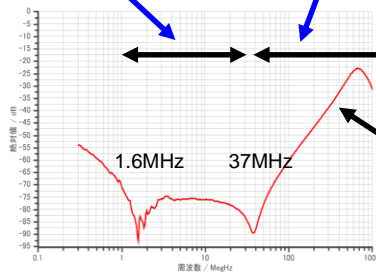
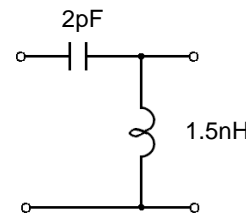


1.3MHzで
直列共振



C3216X5R1C106Kのインピーダンス特性

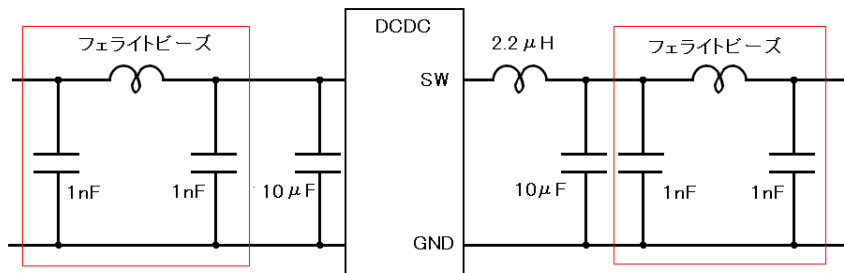
37MHz以上でハイパスフィルタ



ローパスフィルタ? の特性

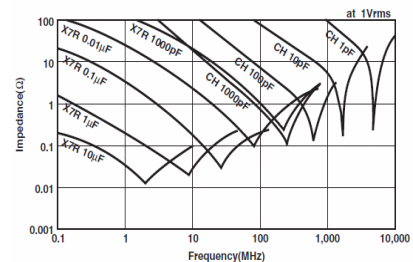
>100MHzの
ノイズは取れない

スパイクと高周波のリングングを取る 高周波EMI用入出力フィルタの例

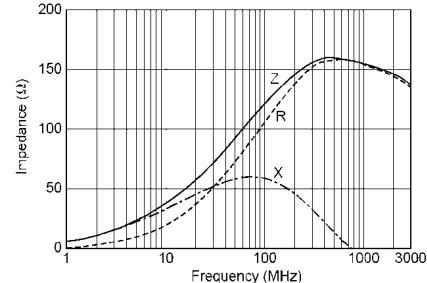


- 10uFのセラミックコンデンサの直列共振周波数は 約2MHzで数100MHzの高周波ノイズを除去するには低すぎます。
- 1nFとフェライトビーズによるπ型フィルタを構成して高周波ノイズを除去します。

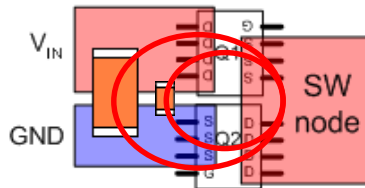
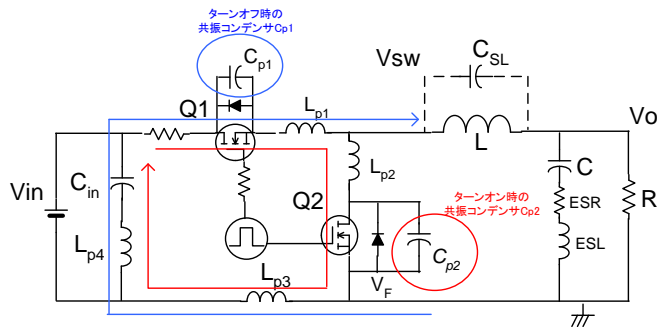
注) フェライトビーズも数10mΩの抵抗を持っています。低電圧大電流の電源ラインの出力にフェライトビーズを入れると数10mVの電圧ドロップを発生し電圧精度を悪化させます。これが問題となる場合は1nFだけにしてフェライトビーズは使用しない。



BLM15EG121SN1



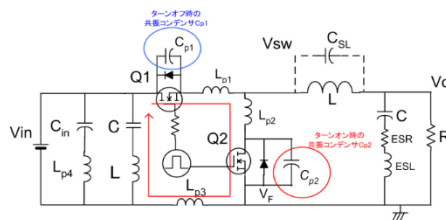
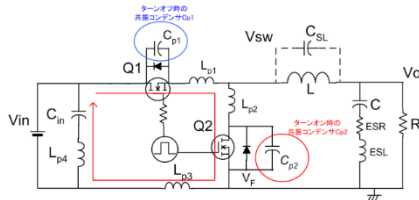
発生元から減少させる、ノイズの低減方法 (部品配置と基板デザインによる根本対策)



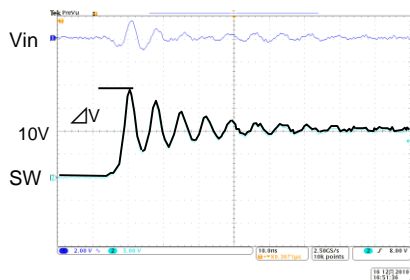
- 入力コンデンサと V_{in} 、GNDの作るループを最小にして配線のインダクタンスと入力ループ面積を最小にする。
(コンデンサとスイッチの距離を小さくする)
- 1nF~0.1 μ Fの小容量の小型セラミックコンデンサを V_{in} ピンとGND間に入れる。

小容量小型入力コンデンサの追加

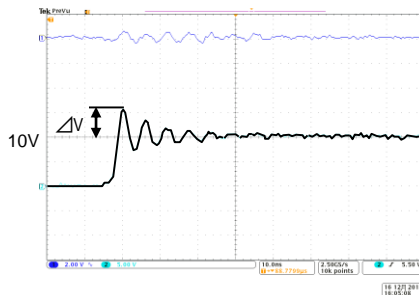
Vinピン直近への小容量の小型セラミック・コンデンサの追加によるリンギングの減少



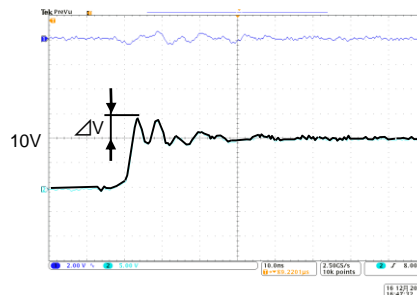
$C_{in}=2 \times 4.7 \mu F$ のみ
 $\Delta V = 8V$



0.068uFを追加
 $\Delta V = 6V$



1500pFを追加
 $\Delta V = 4V$

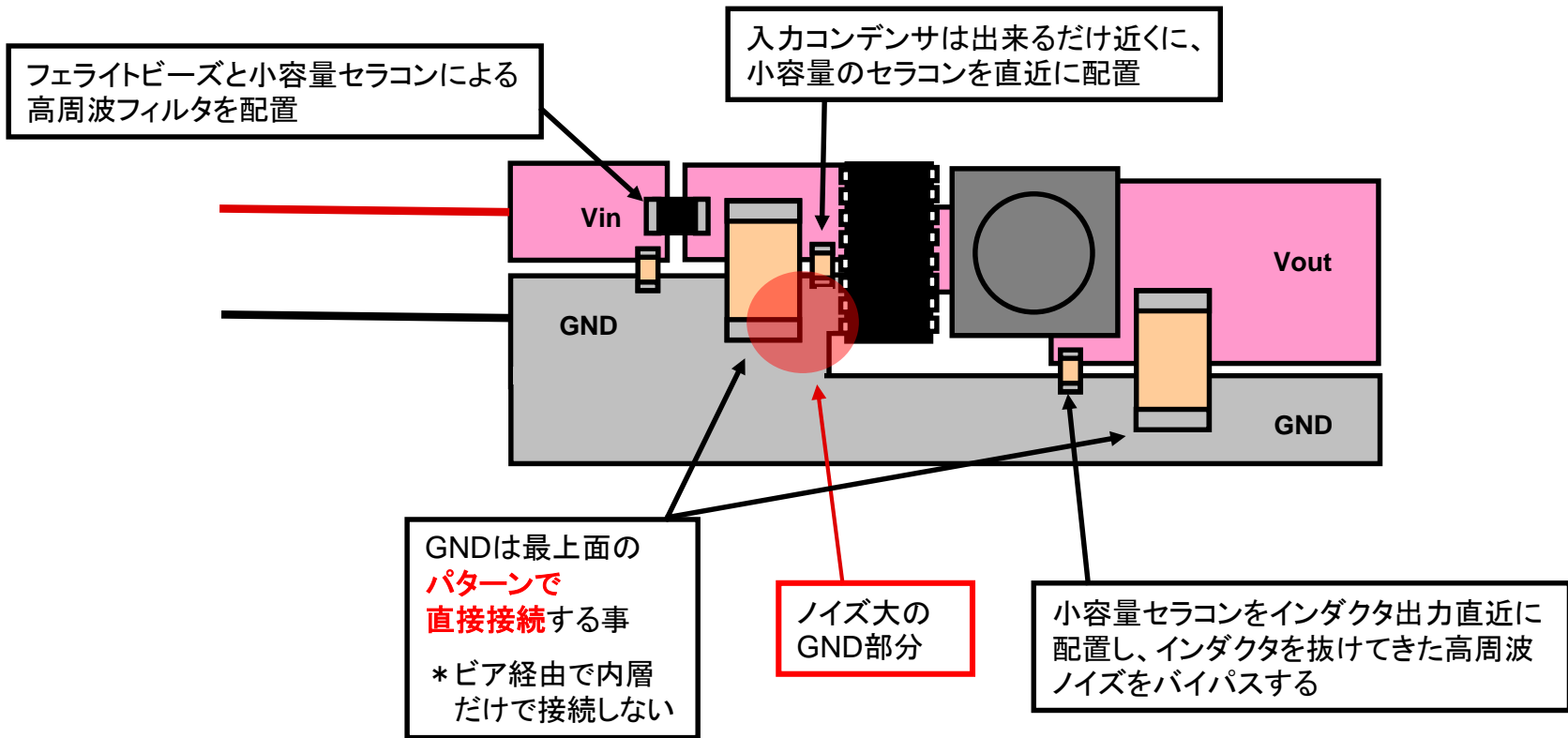


使用基板: TPS5430EVM-173-001

測定条件: $V_{in}=10V$ 、 $V_{out}=5.0V$ 、 $I_{out}=0.8A$

注) 最適容量値は回路・基板の持つインダクタンスと容量により異なるので小さい方が良いという訳ではない。

部品の基板レイアウト 高周波EMI対策



部品の基板レイアウト N次高調波対策の追加とGND分離

電源供給ラインへ漏れ出た
N次高調波と高周波ノイズ
をバイパスする

中容量のセラコンを使用

N次高調波が電源供給ラインに出ていくのを軽減する**インダクタ**
DC/DCコンバータのインダクタよりは小さくする

入力リップル電圧低減の為に**大容量コンデンサ**
インダクタによる過渡応答時の電圧変化も軽減

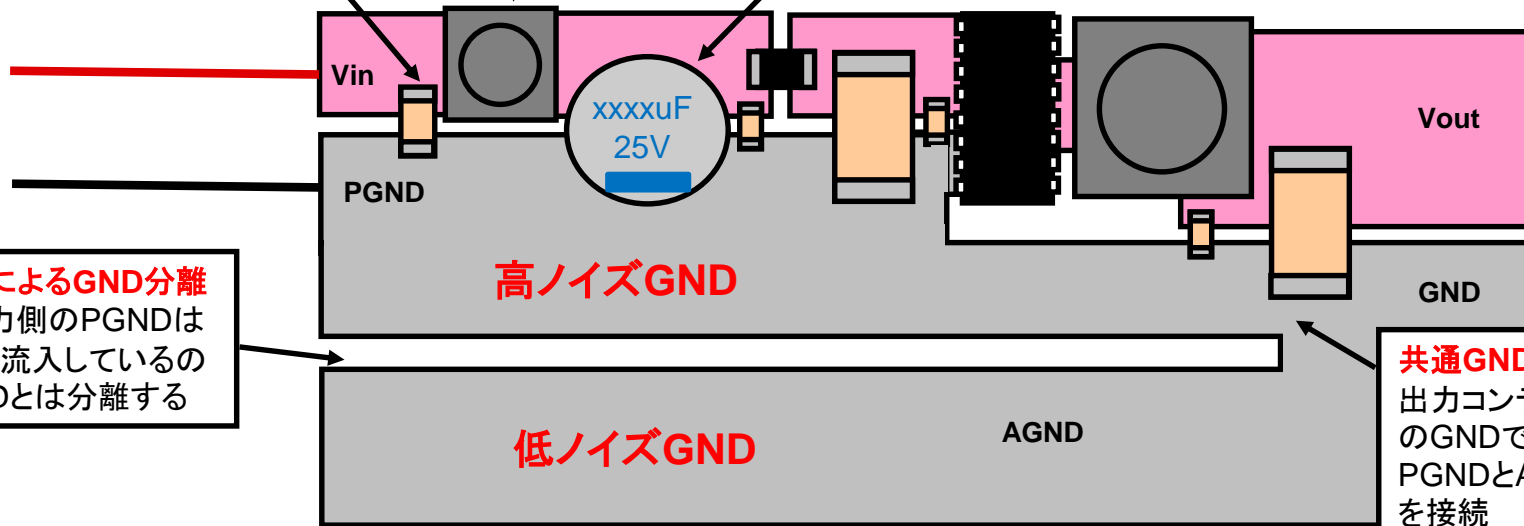
スリットによるGND分離
電源入力側のPGNDは
ノイズが流入しているの
でAGNDとは分離する

高ノイズGND

低ノイズGND

AGND

共通GND
出力コンデンサ
のGNDで
PGNDとAGND
を接続



まとめ

- DC/DCコンバータの高速スイッチング化によりDC/DCコンバータは高速の電圧・電流変動を発生させて電圧変換を行っています。この為に降圧DC/DCコンバータの入力では**高速変動するパルス電流**が流れています。
- 入力で発生するノイズを低減できるかは、高速変動する**パルス電流を平滑**していかに直流電流に変換するかにかかっています。
- 入力で発生するノイズはスイッチング周波数の**N次高調波**だけではなく**数100MHz**の帯域まで広がっています。
- 入力にはN次高調波用の**低周波用のフィルタ**とリングングなどの**高周波用のフィルタ**を別々に検討して対策する必要があります。
- DC/DCコンバータの基板設計は**1mmの距離が問題となる**100MHzを超える高周波回路の設計を行うという意識で設計を行う必要があります。
- DC/DCコンバータのどの部分に**どのような波形の電流が流れているのか**、各々の部品がどういう役割を持ち、必要な動作を行っているかをよく理解したうえで、基板のパターンと部品のレイアウトを行い、ノイズ放射装置を作ってしまうように注意する必要があります。

設計ツールとオンライン購入



PSpice® for TI 設計シミュレーション・ツール

- 業界標準のPSpiceシミュレータ
- 5,700以上のモデルの同期ライブラリ
- システムレベルでのシミュレーションが可能
- 設計のサイズは無制限
- モンテカルロ解析やワーストケース解析を含む最先端の機能
- プリント基板レイアウトと試作への移行が容易
- データシート、関連リファレンス・デザインなどの設計リソースに簡単にアクセス、選択したデバイスはそのままオンラインでの購入も可能

www.tij.co.jp/tool/jp/PSPICE-FOR-TI

TIオンラインでの購入

- 日本語で注文、日本円で支払いが可能
- 55,000以上の幅広い正規TI製品から選べて、試作から量産まで対応
- 実装機で使用できるカスタムリールをご用意、前後にリーダーとトレーラ付きで量産を簡素化
- 最小注文数の設定がなく、1個から購入可能
- 量産開始前のTIデバイスを購入できる唯一のサイト
- BOMをアップロードして、まとめてカートに追加可能

www.ti.com/store/ti/ja-jp/