



TI *Live!* TECH EXCHANGE

Japan Industrial Day

Sitara™ プロセッサとマイコン上で動作する
認証済み各種産業用通信プロトコル

田代浩一郎

産業向け通信のトレンド：イーサネット

フィールドバス

DeviceNet
CanOPEN
PROFIBUS
Modbus Serial



イーサネット・ベース

EtherNet/IP
EtherCAT
PROFINET
Modbus TCP/IP



TSN (Time Sensitive Networking)

<10Mbps

10/100Mbps

1,000Mbps

データ・レート



40 年以上の実績

実用例

ドバイ国際空港 (アラブ首長国連邦) が使用している荷物取り扱いシステム

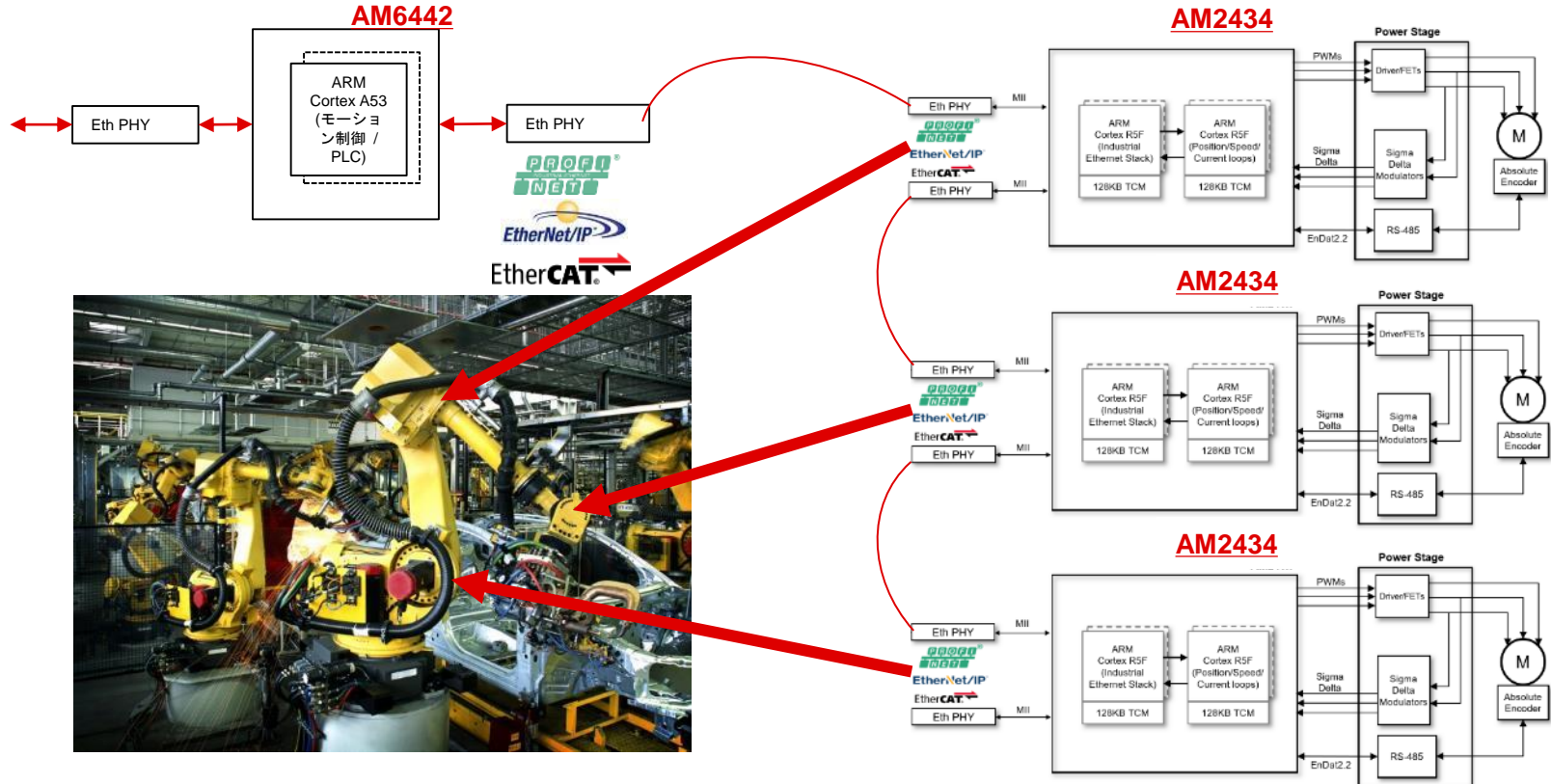
* IEC60802 の使用事例より

<https://www.youtube.com/watch?v=E08YAzq08u8> (英語)

- 荷物コンベアの総距離 : >90km
- チェックイン・カウンター : >200
- 回転式コンベア : 49 台
- 荷物引き取りターンテーブル : 14 台
- トレイ速度 : Max. 7.5m/s
- PLC : 234台
- 変速ドライブ : 16,500 台
- 多数のデジタル I/O
- すべての機器が産業用通信プロトコルで通信



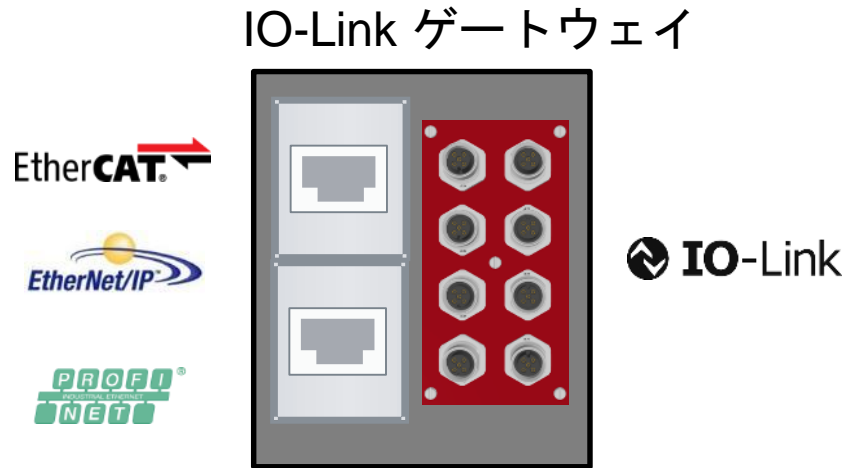
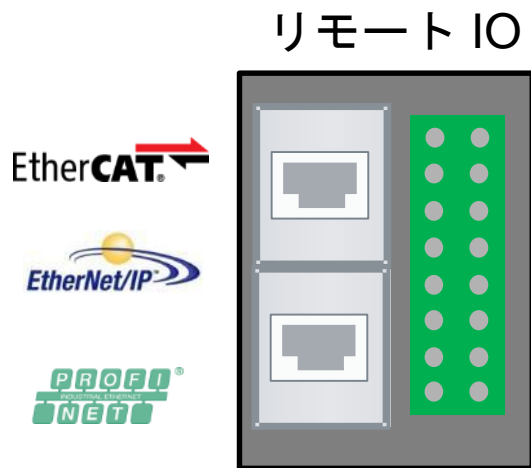
サンプル・アプリケーション：ロボット・アーム



ロボット・アームは、複数のモーター（この例では 3 個）を制御するコントローラから成る

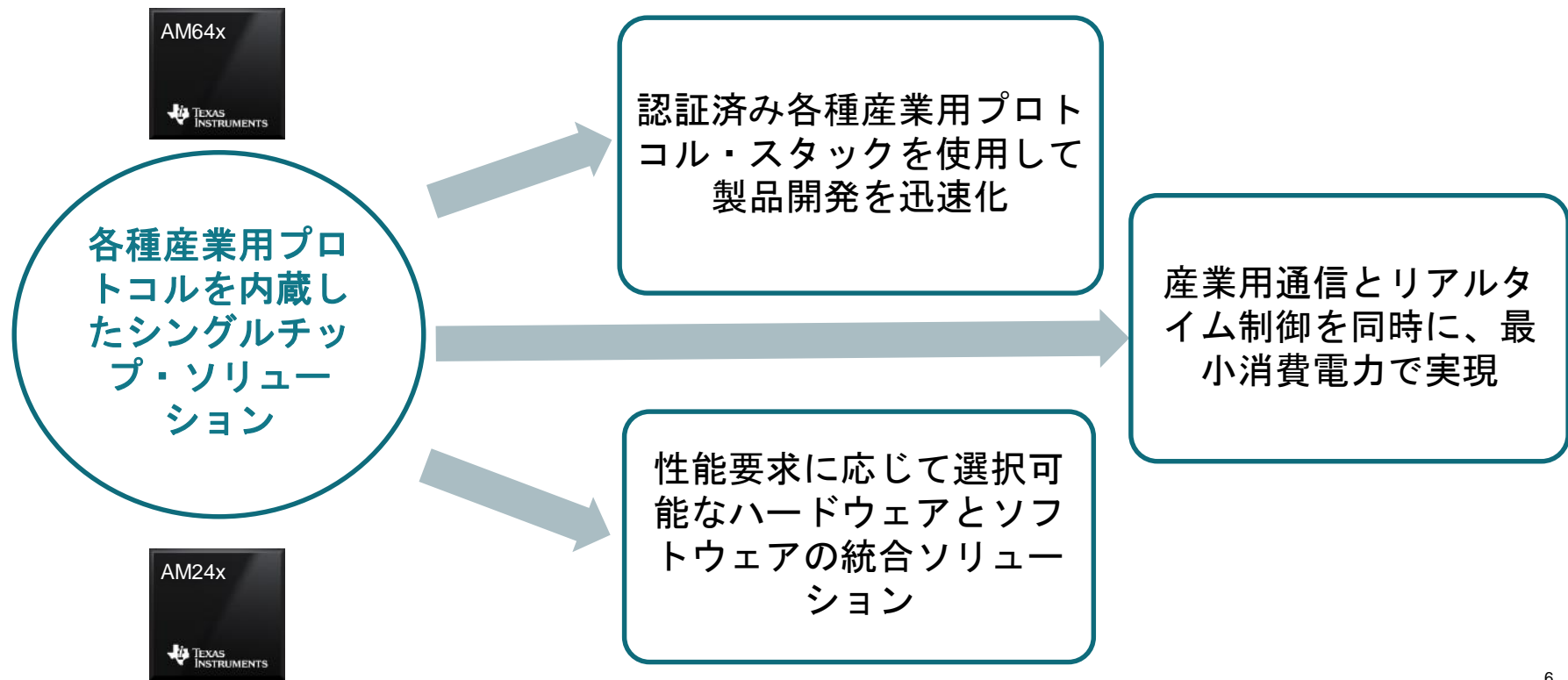
単一デバイスで複数の製品を実現可能

- AM64x または AM243x でハードウェアを設計し、マルチプロトコルサポートにより、複数の製品に対応



異なる産業用イーサネット・プロトコルに対応するソフトウェアを用意し、書き込むことで同一ハードウェアで多品種展開

産業用ネットワークをシンプルに



Sitara プロセッサで動作する各種産業用プロトコル

- 産業用通信とアプリケーションを実現するシングルチップ・ソリューション
 - 認定済み各種プロトコルをTIのソフトウェア開発キット (SDK) に統合
 - デバイスとソフトウェアサポートはTIから提供
 - 追加のプロセッサ不要 (内部RAM、プロセッシングコア内蔵)

Industrial Communications Toolkit

Introduction

The Industrial Communications Toolkit enables real-time industrial communications for TI processors. Industrial communication is typically handled by the Programmable Real-Time Unit Industrial Communication Subsystem (PRU-ICSS). The PRU-ICSS is a co-processor subsystem containing Programmable Real-Time (PRU) cores and Ethernet media access controllers (EMACs), which implement the low level industrial Ethernet and fieldbus protocols through firmware. The upper layers of the protocols stacks are implemented in software running on Arm cores.

PRU cores are primarily used for industrial communication, and can also be used for other applications such as motor control and custom interfaces. The PRU-ICSS frees up the main Arm cores in the device for other functions, such as control and data processing.

Three models for protocol software are supported. In the first model, full protocol stacks are provided by TI and already integrated and certified with PRU-ICSS firmware on TI hardware. For the other two models, TI provides PRU-ICSS firmware and documentation to allow customers to integrate their own stack or to engage with a third party for stack integration.

- Full Protocol Stacks from TI : Stack and PRU-ICSS firmware from TI
- Third Party Protocol Stacks or Customers using their own Stacks : PRU-ICSS firmware from TI

Table of Contents

- ↓ Introduction
- ↓ Additional References

Sitara プロセッサで動作する各種産業用プロトコル

- ハードウェアとソフトウェアの再利用で、複数製品の開発を簡素化
 - 統合済みスタック以外に貴社独自のプロトコル・スタックも使用可能
 - 共通の API（アプリケーション・プログラミング・インターフェイス）採用により、複数のプロトコルでアプリケーションの再利用が可能
 - シングルプロセッサ・ソリューションでマルチプロトコル・アプリケーションを実現

EtherCAT[®]

EtherNet/IP[®]

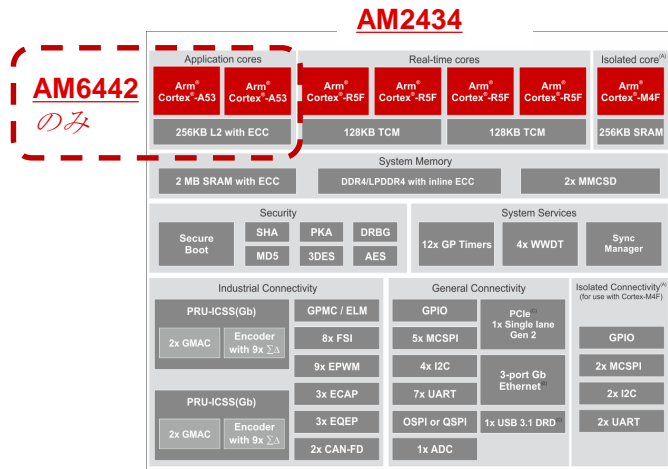


PROFI[®]
NET

IO-Link

Sitara プロセッサで動作する各種産業用プロトコル

- 進化する産業用通信のニーズに対応できる性能
 - 複数のギガビット産業用イーサネット・プロトコルと TSN（Time-Sensitive Networking）をサポートする業界初の技術
 - 複数のマイコンとプロセッサにピン互換で対応する、スケーラブルな製品群
 - 各種ARM コアと産業用通信サブシステム（ICSS）で、低消費電力アプリケーションを効率良く実現



EEE
802.1

TI が提供する各種産業用プロトコル・スタック

- マイコンからプロセッサまでスケールラブルなソフトウェア
- TI が直接供給する総合型ソリューション
- TI が提供するすべてのスタックで有効な単一ライセンス
- 認証済みの EtherCAT スレーブ、PROFINET IRT デバイス、EtherNet/IP アダプタ、IO-Link マスター。
- 2021 年 10 月から利用可能 (MCU+ SDK 8.1)
- PROFIBUS、Modbus TCP、1G / TSN の各プロトコル・バージョンが今後登場予定

TI がサポートするプロトコル・ファームウェアとスタック

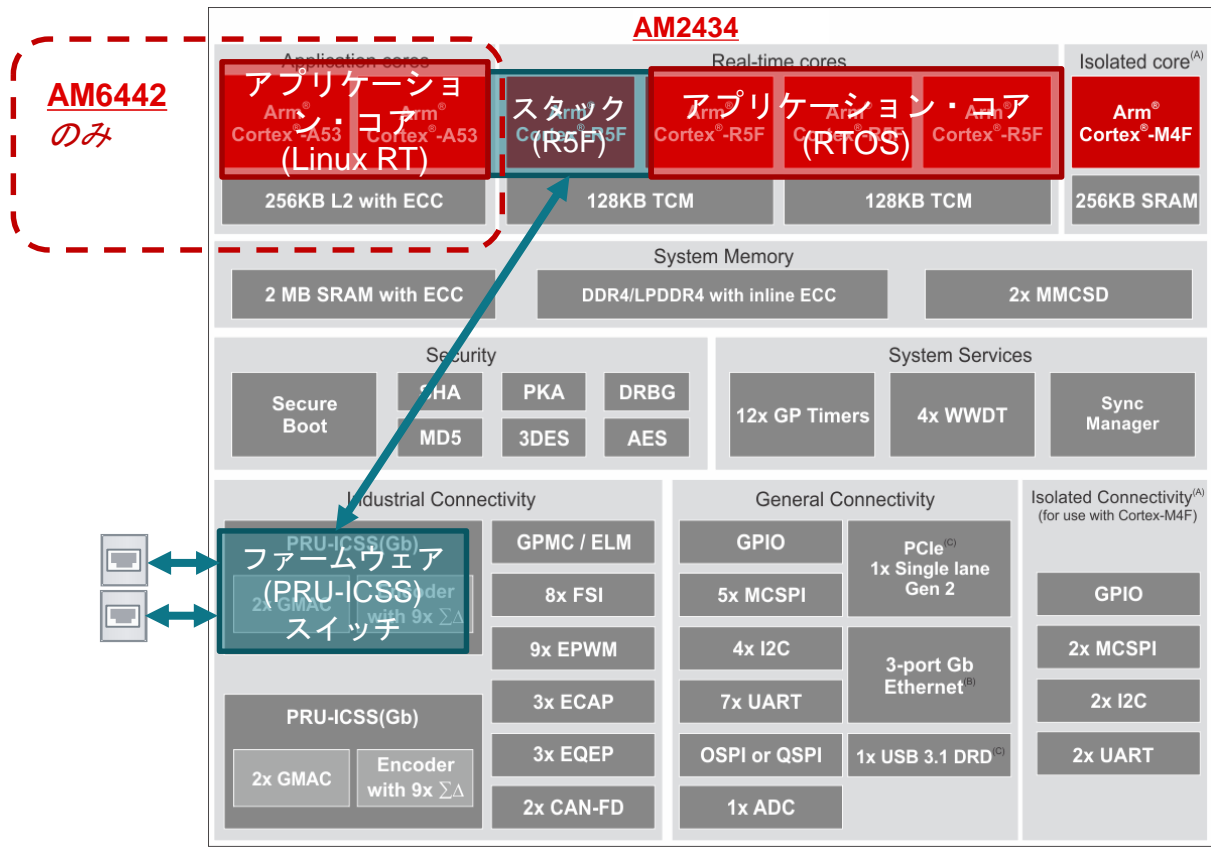
EtherCAT

EtherNet/IP

PROFI
NET

IO-Link

Sitara AM64x プロセッサと AM243x マイコン



TI が提供するソフトウェア

アプリケーション・ソフトウェア

型番から識別できる各種産業用プロトコル・スタック

AM64 の型番の例：AM6442AS**F**FHAALV

AM64 の「機能」 (Features) パラメータ





- 機能 (Features) パラメータの値に関する説明

- C : PRU-ICSS が無効
- D : PRU-ICSS が有効。ネットワーク・ファームウェアが動作
- E : PRU-ICSS と EtherCAT HW Accelerator が有効。EtherCAT ファームウェアと [Beckhoff SSC stack](#) の組み合わせが動作
- **F : PRU-ICSS と EtherCAT HW Accelerator が有効。フル・スタック・サポートが有効**

- MCU+ SDK 産業用ツールキットの一部として、ファームウェア (PRU-ICSS) とスタック (R5F) をバイナリ提供



TI が提供する認証済み産業用プロトコル・スタック

プロトコル	最小サイクル時間	適合試験 / 認証	サポート対象の主な機能
 EtherCAT	31.25us	ETG.7000.2	CiA402, CAN over EtherCAT (CoE), Servo Drive Profile (SoE), Ethernet over EtherCAT (EoE), File Access over EtherCAT (FoE), Distributed Clocks
 EtherNet/IP	1ms	CT18.1	Address Conflict Detection (ACD), Quality of Service (QoS), Device Level Ring (DLR), Precision Time Protocol (PTP)
 PROFINET	250μs (IRT) 1ms (RT)	2.4.2	Conformance Class A, B (RT), and C (IRT), Precision Time Control Protocol (PTCP), Media Redundancy Protocol (MRP)
 IO-Link	すべての通信クラスをサポート	1.1.2	Up to 8 channel IO Link Master per ICSS, IO-Link standard-compliant with Standardized Master Interface (SMI)

各プロトコルで使用できる機能セットの詳細については、Industrial Communications Toolkitをご覧ください
SDK 8.01 release [EtherNet/IP](#) [EtherCAT](#) [PROFINET](#) [IO Link](#)

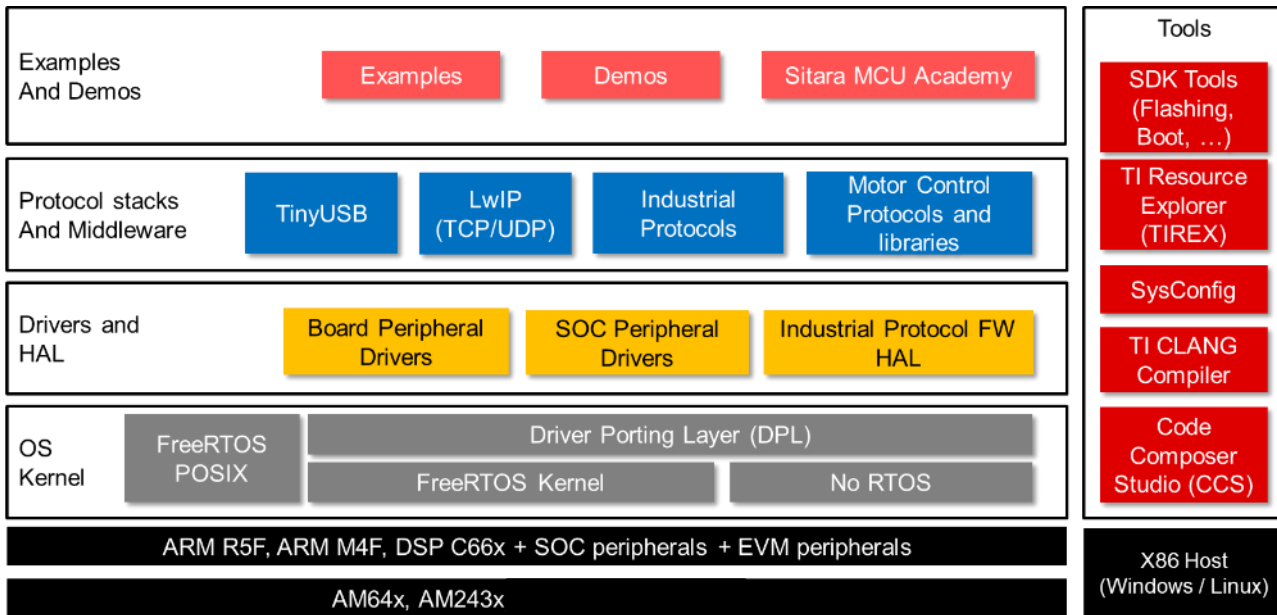
プロトコルの実装 - DDR不要

- どのプロトコルも必要なメモリ量はAM64x と AM243x で使用できる内蔵RAM(2MB) の 50% 未満
 - プロトコルの最大フットプリントは SDK の機能も含めて約1MB なので、残りの内蔵RAM はユーザアプリケーション・ソフトウェアで使用可能
 - DDR なしですべてのシステム構成を実行できるので、コスト削減に貢献
- AM243xは コスト削減用に外部メモリバスの無い11mm x 11mm のパッケージ・オプションを用意

2MB内蔵RAM



MCU+ ソフトウェア開発キット(SDK)



- シンプルで使いやすい、R5F と M4Fアプリケーション用 MCU+ SDK
- オープン・ソースの OS とミドルウェア・スタック - FreeRTOS、LwIP、tinyUSB
- シンプル、少メモリ、Lowレイテンシ向けに最適されたドライバ
- サンプルとステップバイステップ形式の「MCU Academy」で迅速な開発開始
- Linux(A53) や AutoSAR(R5F) など他の OS とインターフェイスすることで、多くのアプリケーションに対応
- ピン設定、クロック、ドライバのセットアップなどを容易にする SysConfigツール
- 認証済みの各種産業用プロトコル

SDK と SysConfig を使ってデバイス・ピンとプロトコル設定を行うだけで産業用通信プロトコルの使用可能

MCU+ SDK – SysConfig ツール

SYSCONFIG

← プロトコル固有の構成

← 使用するピン構成を設定

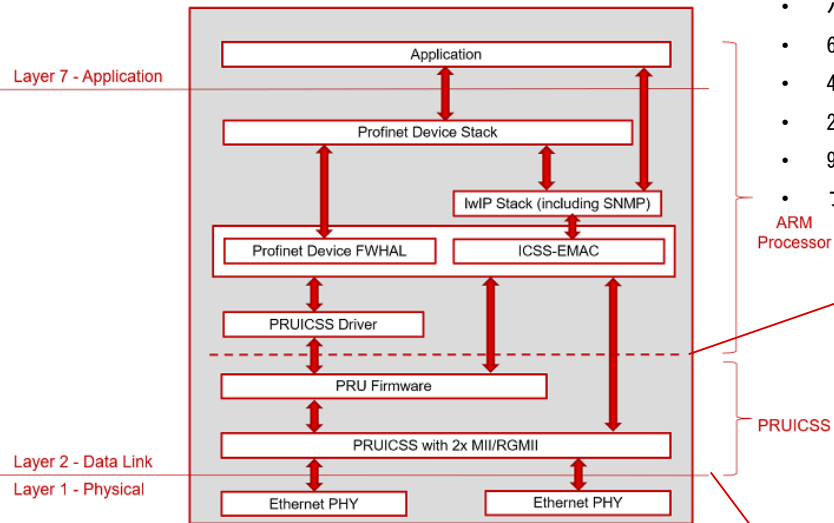
イーサネット
PHY
(DP83869、
DP83826、...)

産業用通信向けのソフトウェア・モジュール

The screenshot displays the SysConfig tool interface. On the left, the Project Explorer shows a tree view of components, with 'EtherNet/IP' highlighted under 'TI INDUSTRIAL COMMS TOOLKIT'. The main window shows the configuration for 'EtherNet/IP (1 Added)'. The 'Global Parameters' section is visible at the top. Below it, the 'CONFIG_ETHERNETIP0' configuration is shown with various settings. The 'Signals' section is expanded, showing a list of pins and their configurations. The 'Signals' table is as follows:

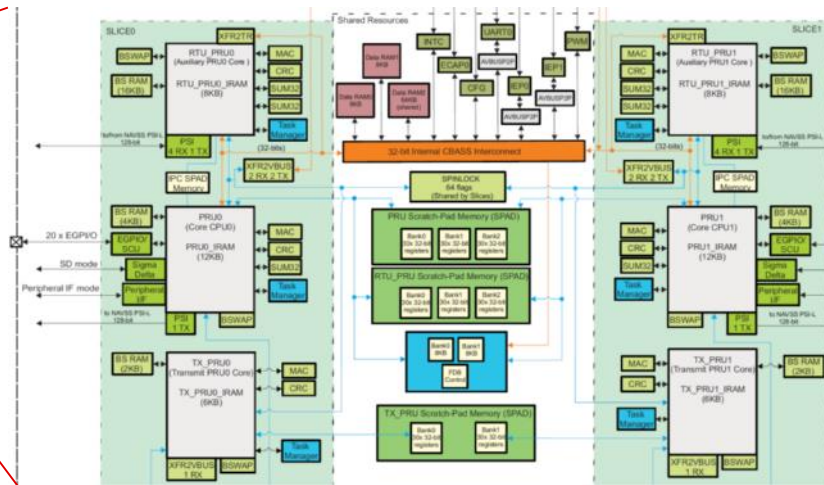
Signal	Pin	Pull Up/Down	Rx
✓ Signals 1 ₁		Pull Up/Down	
✓ MDC(PRG1_MDIO0_MDC)	Any(Y6)	No Pull	✓
✓ MDIO(PRG1_MDIO0_MDIO)	Any(AA6)	No Pull	✓
✓ EDC_LATCH_IN0(PRG1_JEP0_EDC_LATCH_IN0)	Any(V7)	No Pull	✓
✓ EDC_SYNC_OUT0(PRG1_JEP0_EDC_SYNC_OUT0)	Any(W7)	No Pull	✓
✓ MII0_RXD0(PR1_MII0_RXD0)	Any(Y7)	No Pull	✓
✓ MII0_RXD1(PR1_MII0_RXD1)	Any(U8)	No Pull	✓
✓ MII0_RXD2(PR1_MII0_RXD2)	Any(W8)	No Pull	✓
✓ MII0_RXD3(PR1_MII0_RXD3)	Any(V8)	No Pull	✓
✓ MII0_RXD4(PR1_MII0_RXD4)	Any(Y8)	No Pull	✓
✓ MII0_RXER(PR1_MII0_RXER)	Any(V13)	No Pull	✓
✓ MII0_TXD0(PR1_MII0_TXD0)	Any(AA8)	No Pull	✓
✓ MII0_TXD1(PR1_MII0_TXD1)	Any(U9)	No Pull	✓
✓ MII0_TXD2(PR1_MII0_TXD2)	Any(W9)	No Pull	✓

産業用通信サブシステム(ICSS)



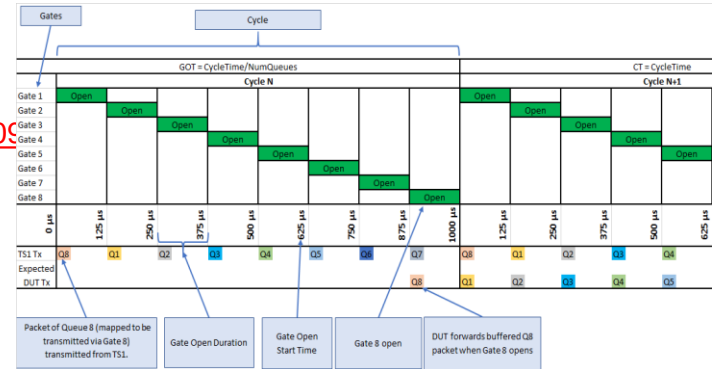
スタックの例

- ファームウェア定義のイーサネット・スイッチ
- パイプラインを使用しない RISC CPU - ジッタなし
- 6 個 x 333MHz の演算能力
- 40 本のリアルタイム I/O ピン - 3ns の分解能
- 2 個の PLL (333MHz)、SYNC/LATCH ピン
- 96KB RAM (2 ウェイト)
- ブロードサイド (1024 ビット @ 3ns) 転送
- ブロードサイド (パラレル) アクセラレータ
- タスク・マネージャ (0 ジッタ、6nsレイテンシ)
- DMA (直接、ストリーミング)
- 32 x 32 ビットの積和演算
- ブロードサイド RAM (64kB)
- 8 組のレジスタ・バンク
- 64 個のスピンロック



Sitara プロセッサでの TSN サポート

- TSN (Time Sensitive Networking) とは、IEEE802.1Q-2018 リアルタイム・イーサネット機能に関する総括的な用語です
 - 詳細な背景情報については、[ホワイト・ペーパー \(英語\)](#) をご覧ください
 - TSNは今後、様々なアプリケーション(産業用、オーディオとビデオ、車載) で、利用が拡大することが予想
 - TIのSitara と Jacinto の複数プロセッサでTSNをサポート
- Sitara AM64x は、市場で初めて 1Gbit/s TSN を採用
 - **Timing over packet** (パケットの時刻同期) (802.1AS-2020、IEEE1588)
 - **Time aware shaper** (時間認識シェーピング機能) (EST, 802.1Qbv)
 - プリエンプション (IET、802.1Qbu/802.3br)
 - カットスルーを含めた統合型スイッチング機能
 - 詳細な資料 [Linux SDK 8.0 TSN Documentation \(英語\)](#) とサンプル <https://e2e.ti.com/support/processors-group/processors/f/processors-forum/100917111.html> [sitara-processors-including-am64x \(英語\)](#)
- 今後登場予定のソフトウェア・サポート
 - PROFINET over TSN
 - CC Link IE TSN



AM243x LaunchPad™ 開発キット

- 型番 : [LP-AM243](#)
 - [MCU-PLUS-SDK-AM243X](#)
- 説明 / 使用事例 :
 - MCU+ SDK に関する理解を迅速に深め、性能評価を実施するための AM243x 評価ツール
 - デモの実行 (プロトコルのデモ)
 - ベンチマーク実行 / 性能テスト
 - ブースタパック経由でいくつかの基本的なペリフェラルにアクセス可能
- 価格 : \$89



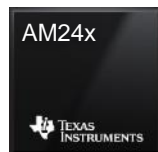
AM64x EVM と AM243x EVM

- 型番 : [TMDS64GPEVM](#)
 - 4 個の Arm Cortex R5 + 2 個の Arm Cortex A53
 - [MCU-PLUS-SDK-AM64X](#)
- 型番 : [TMDS243GPEVM](#)
 - 4 個の Arm Cortex R5
 - [MCU-PLUS-SDK-AM243X](#)
- 説明 / 使用事例 :
 - より多くの IO にアクセス可能
 - ソフトウェア開発に最適で、SDK をダウンロードし、その上にアプリケーションを追加することが可能
 - DDR にアクセス可能
- 価格 : \$299



その他の資料

- [MCU-PLUS-SDK-AM64X](#)
- [MCU-PLUS-SDK-AM243X](#)
- [MCU+ Academy \(英語\)](#)
- [e2e.ti.com Processors Forum \(英語\)](#)
- [TSN on AM6442 に関する Web セミナー \(英語\)](#)
- [Industrial Communication Protocols Application Report \(英語\)](#)





©2022 Texas Instruments Incorporated. All rights reserved.

The material is provided strictly "as-is" for informational purposes only and without any warranty.
Use of this material is subject to TI's **Terms of Use**, viewable at [TI.com](https://www.ti.com)