

LM2833

LM2833 1.5MHz/3MHz 3.0A Step-Down DC-DC Switching Regulator



Literature Number: JAJAS1



2009 年 1 月

LM2833

1.5MHz/3MHz 3.0A 降圧型 DC/DC スイッチング・レギュレータ

概要

LM2833 は、10 ピンの LLP または eMSOP パッケージに封止された、モノリシック型、高周波数動作、PWM 制御を特長とする降圧型 DC/DC コンバータです。DC/DC コンバータに必要な能動機能をすべて内蔵し、高速負荷応答と正確なレギュレーションを、可能な限り小さな PCB 面積上に実現します。必要な外付け部品が少ないため、LM2833 を用いた回路の設計は容易です。最先端の $0.5\mu\text{m}$ BiCMOS 技術を用いて 3.0A の駆動能力を持つオン抵抗 $56\text{m}\Omega$ の PMOS トランジスタを内蔵したことで、現時点で最高クラスの電力密度を達成しています。世界レベルの制御回路によって 30ns の短いオン時間を実現し、高速な変換動作の結果、3V から 5.5V の全入力範囲にわたって最小出力電圧 0.6V を得ています。スイッチング周波数は 1.5MHz または 3.0MHz に固定され、非常に小型の表面実装型インダクタとコンデンサを使用することが可能です。高い動作周波数においても最高 93% の効率を容易に達成します。外部シャットダウン機能を内蔵し、スタンバイ電流はさきわめて小さく 300nA です。LM2833 はピーク電流モード制御と内部補償を備え、幅広い動作条件で高性能レギュレーションを実現します。このほか、突入電流を抑えるソフトスタート回路、サイクルごとの電流制限、周波数フォールドバック、サーマル・シャットダウン、出力オーバーボルテージ保護機能を内蔵しています。

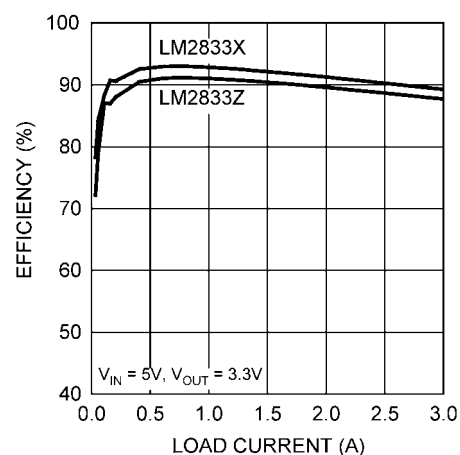
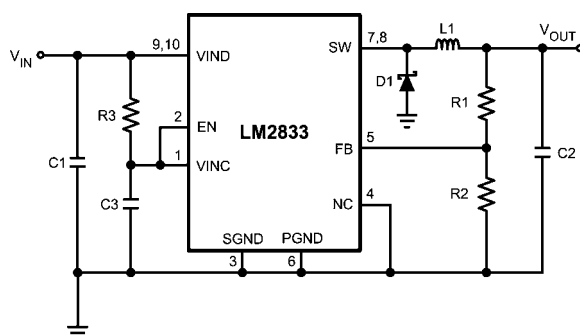
特長

- 入力電圧範囲 3.0V ~ 5.5V
- 出力電圧範囲 0.6V ~ 4.5V
- 小型の eMSOP-10 または LLP-10 パッケージ
- 3.0A の出力電流
- 高スイッチング周波数
1.5MHz (LM2833X)
3.0MHz (LM2833Z)
- イネーブル・ピン
- $56\text{m}\Omega$ PMOS スイッチ内蔵
- 0.6V、精度 2% の内部電圧リファレンス
- 内部ソフトスタート
- 内部補償のピーク電流モード制御
- サイクルごとの電流制限およびサーマル・シャットダウン
- 周波数フォールドバック保護
- 入力電圧 UVLO (アンダーボルテージ・ロックアウト)
- 出力オーバーボルテージ保護

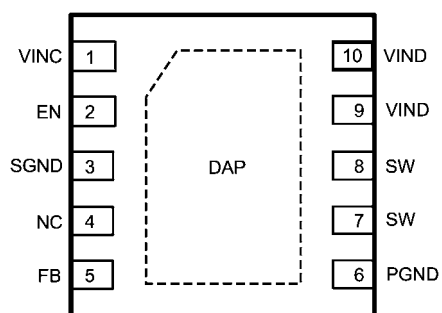
アプリケーション

- マルチメディア・セットトップ・ボックス
- ブロードバンド通信
- HDD のコア電源
- データ・アキュイジション / 遠隔測定
- USB 動作機器
- DSL モデム

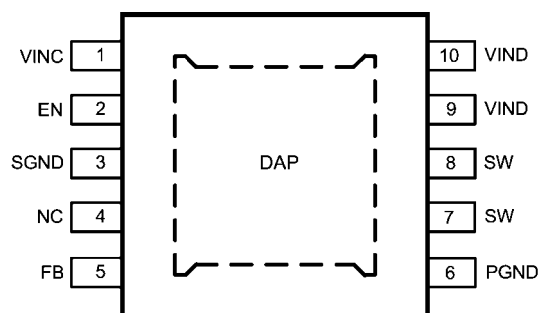
代表的なアプリケーション回路



ピン配置図



10-pin LLP



10-pin eMSOP

製品情報

Order Number	Frequency Option	Package Type	NSC Package Drawing	Top Mark	Supplied As
LM2833XMY	1.5MHz	eMSOP-10	MUC10A	SPYB	1000 units Tape and Reel
LM2833XMYX					3500 units Tape and Reel
LM2833XSD		LLP-10	SDA10A	2833X	1000 units Tape and Reel
LM2833XSDX					4500 units Tape and Reel
LM2833ZMY	3MHz	eMSOP-10	MUC10A	SPZB	1000 units Tape and Reel
LM2833ZMYX					3500 units Tape and Reel
LM2833ZSD		LLP-10	SDA10A	2833Z	1000 units Tape and Reel
LM2833ZSDX					4500 units Tape and Reel

ピン説明

ピン番号	名称	説明
1	VINC	内部のバイアス回路および制御回路の電源ピン。このピンと GND の間にバイパス・コンデンサを近くに接続する必要があります。
2	EN	イネーブル制御ピン。High を与えるとデバイスの動作がオンになります。このピンは開放としたり、 $V_{IN} + 0.3V$ を超える電圧としたりしないでください。
3	SGND	信号 (アナログ) グラウンド。優れたロード・レギュレーションを実現するために、帰還ネットワークの下側抵抗はこのピンのできるだけ近くに配置してください。
4	NC	ユーザー機能なし。このピンは GND に接続します。
5	FB	帰還ピン。このピンは抵抗分圧回路に接続して出力電圧を設定します。
6	PGND	電源グラウンド・ピン。内部ドライバにグラウンド・リターン経路を供給します。
7, 8	SW	スイッチング・ピン。これらのピンはインダクタ、キャッチ・ダイオードを接続します。
9, 10	VIND	入力電源電圧。これらのピンと PGND 間にバイパス・コンデンサを局所的に接続します。
DAP	ダイ・アタッチ・パッド	熱抵抗を下げるためにシステム・グラウンドに接続しますが、主要な GND 接続としては使用できません。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照ください。

V _{INC} 、V _{IND}	− 0.5V ∼ 7V
FB 電圧	− 0.5V ∼ 3V
EN 電圧	− 0.5V ∼ 7V
SW 電圧	− 0.5V ∼ 7V
ESD 耐圧 (Note 4)	2kV

接合部温度 (Note 2)

150 °C

保存温度範囲

− 65 °C ∼ + 150 °C

ハンダ付け情報

赤外線または対流リフロー (15 秒)

220 °C

動作定格

V_{INC}、V_{IND}

3V ∼ 5.5V

接合部温度

− 40 °C ∼ + 125 °C

電氣的特性

「Conditions」の欄に特記のない限り、V_{IN} = 5V です。標準字体で記載されたリミット値は T_J = 25 °C の場合に限りです。太字で記載されたリミット値は − 40 °C ∼ + 125 °C の接合部温度 (T_J) 範囲にわたって適用されます。最小 / 最大リミット値は、試験、設計、または統計的相関によって保証されます。代表値 (typ) は最も標準的な数値で、基準を示す目的としてのみ示されています。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V _{FB}	Feedback Voltage	LLP-10 Package	0.588	0.600	0.612	V
		eMSOP-10 Package	0.584	0.600	0.616	
$\Delta V_{FB}/(\Delta V_{IN} \times V_{FB})$	Feedback Voltage Line Regulation	V _{IN} = 3V to 5.5V		0.08		%/V
I _B	Feedback Input Bias Current			0.1	100	nA
UVLO	Undervoltage Lockout	V _{IN} Rising		2.70	2.90	V
		V _{IN} Falling	1.85	2.35		
	UVLO Hysteresis			0.35		V
f _{SW}	Switching Frequency	LM2833X	1.1	1.5	1.95	MHz
		LM2833Z	2.25	3.0	3.75	
D _{MAX}	Maximum Duty Cycle	LM2833X	86	95		%
		LM2833Z	80	90		
D _{MIN}	Minimum Duty Cycle	LM2833X		5		%
		LM2833Z		7		
R _{DS(ON)}	Switch On Resistance	LLP-10 Package		58	90	mΩ
		eMSOP-10 Package		56		
I _{CL}	Switch Current Limit		3.4	4.4		A
V _{EN_TH}	Enable Threshold Voltage		1.8			V
	Shutdown Threshold Voltage				0.4	
I _{SW}	Switch Leakage			100		nA
I _{EN}	Enable Pin Current	Sink/Source		100		nA
I _Q	Quiescent Current (switching)	LM2833X, V _{FB} = 0.55		3.2	5	mA
		LM2833Z, V _{FB} = 0.55		4.3	6.5	
	Quiescent Current (shutdown)	All Options V _{EN} = 0V		300		nA
V _{FB_F}	FB Frequency Foldback Threshold	All Options		0.32		V
f _{FB}	Foldback Frequency	LM2833X, V _{FB} = 0V		400		kHz
		LM2833Z, V _{FB} = 0V		800		

電氣的特性 (つづき)

「Conditions」の欄に特記のない限り、 $V_{IN} = 5V$ です。標準字体で記載されたリミット値は $T_J = 25^\circ C$ の場合に限りです。太字で記載されたリミット値は $-40^\circ C \sim +125^\circ C$ の接合部温度 (T_J) 範囲にわたって適用されます。最小 / 最大リミット値は、試験、設計、または統計的相関によって保証されます。代表値 (typ) は最も標準的な数値で、基準を示す目的としてのみ示されています。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
θ_{JA}	Junction to Ambient 0 LFPM Air Flow (Note 3)	LLP-10 Package		53		$^\circ C/W$
		eMSOP-10 Package		50		
θ_{JC}	Junction to Case (Note 3)	LLP-10 Package		12		$^\circ C/W$
		eMSOP-10 Package		11		
T_{SD}	Thermal Shutdown Threshold	Junction Temperature Rising		165		$^\circ C$
T_{SD_HYS}	Thermal Shutdown Hysteresis	Junction Temperature Falling		15		$^\circ C$

Note 1: 絶対最大定格とは、IC に破壊が発生したり、使用不能になったり、信頼性や性能が低下する可能性のあるリミット値を示します。これは、絶対最大定格において、または推奨動作条件に示されている動作条件を越える条件でこのデバイスが有効に機能することや品質が劣化しないことは意味していません。「推奨動作定格」とは、デバイスが正常に機能する条件を示しており、この範囲を超えて動作させることは避けてください。

Note 2: サーマル・シャットダウンは、デバイスの温度が最大接合部温度を超えると動作します。

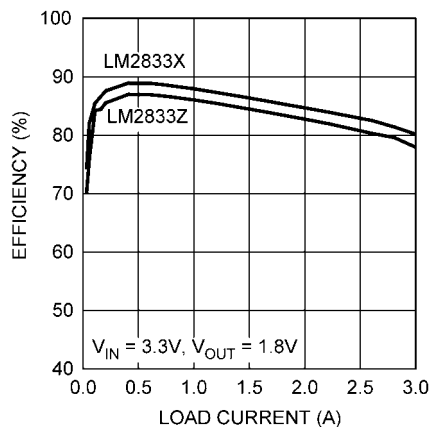
Note 3: 4 層構成にした 4 インチ $\times$ 3 インチの標準の JEDEC ボードに直接ハンダ付けし、周囲が無風状態に置かれたパッケージに適用されます。

Note 4: 人体モデルでは 1.5k Ω と 100pF が直列接続されます。

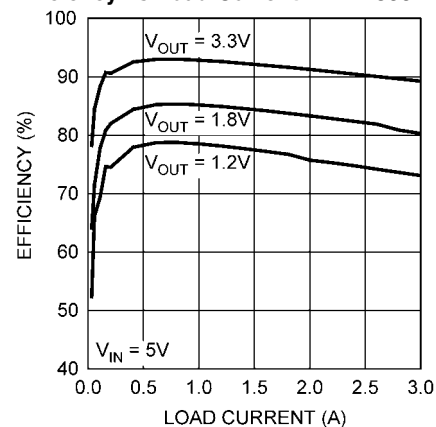
代表的な性能特性

特記のない限り、 $V_{IN} = 5V$ 、 $T_A = 25^\circ C$ です。

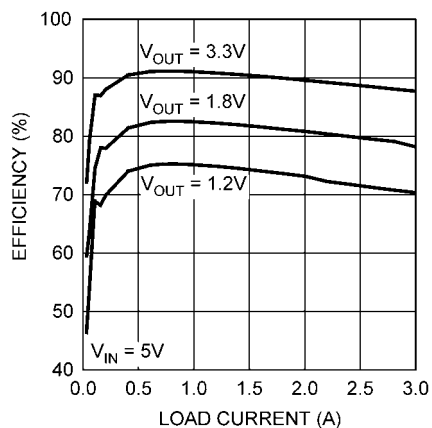
Efficiency vs Load Current - "LM2833X" and "LM2833Z"



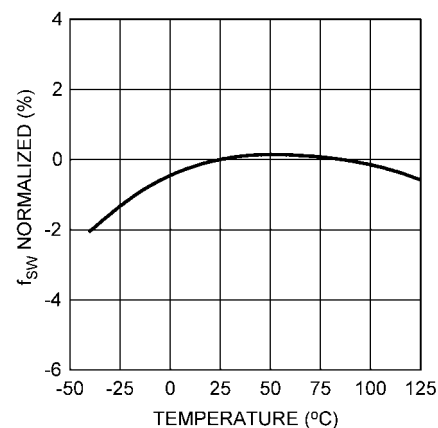
Efficiency vs Load Current - "LM2833X"



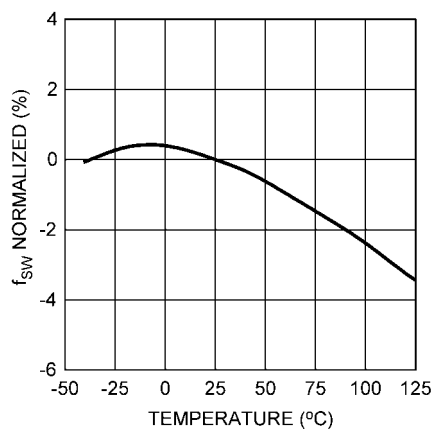
Efficiency vs Load Current - "LM2833Z"



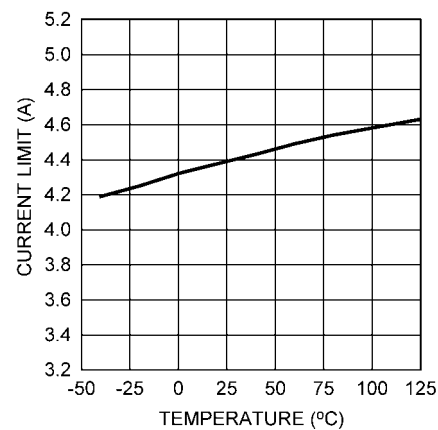
Oscillator Frequency vs Temperature - "LM2833X"



Oscillator Frequency vs Temperature - "LM2833Z"



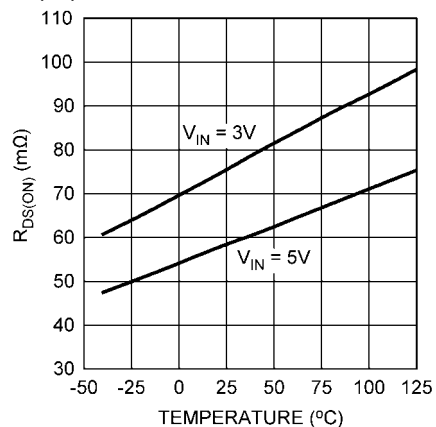
Current Limit vs Temperature



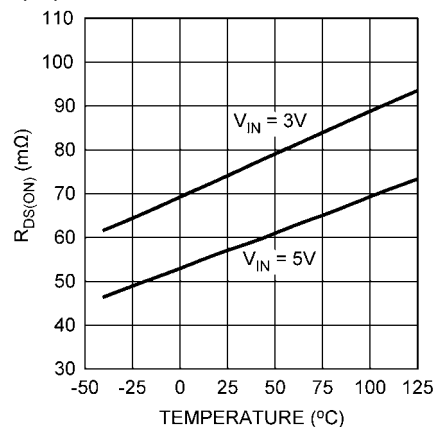
代表的な性能特性 (つづき)

特記のない限り、 $V_{IN} = 5V$ 、 $T_A = 25^\circ\text{C}$ です。

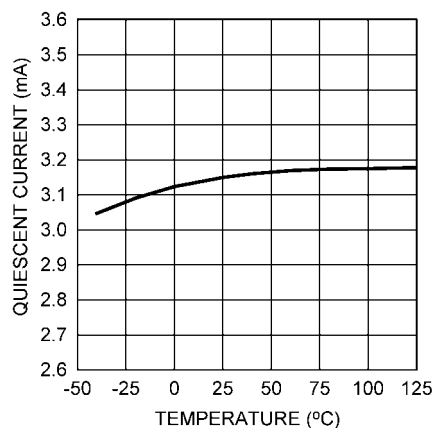
$R_{DS(ON)}$ vs Temperature (LLP-10 Package)



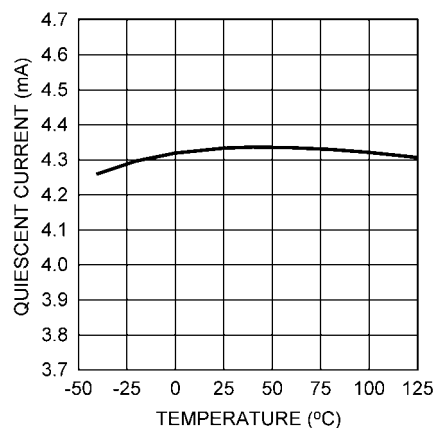
$R_{DS(ON)}$ vs Temperature (eMSOP-10 Package)



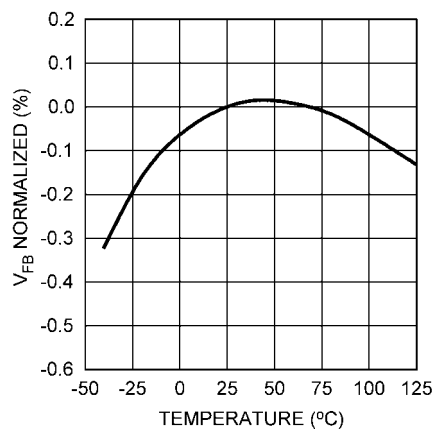
LM2833X I_Q (Quiescent Current)



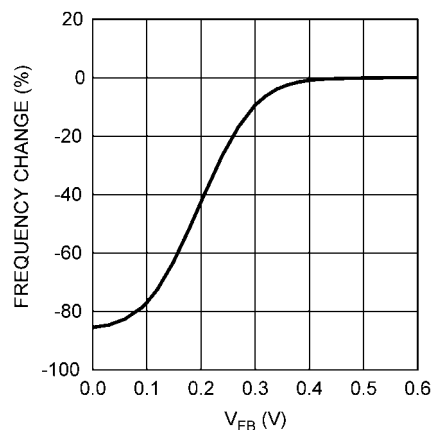
LM2833Z I_Q (Quiescent Current)



V_{FB} vs Temperature



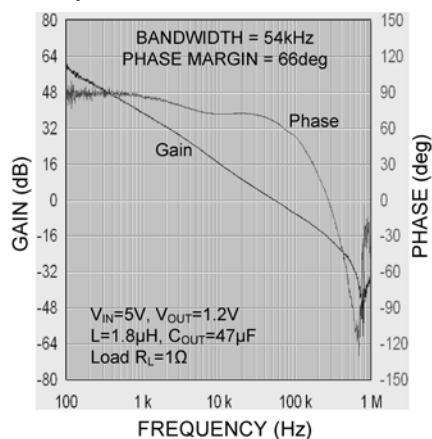
Frequency Foldback



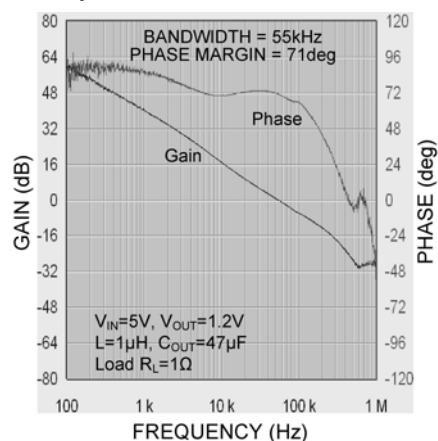
代表的な性能特性 (つづき)

特記のない限り、 $V_{IN} = 5V$ 、 $T_A = 25^\circ C$ です。

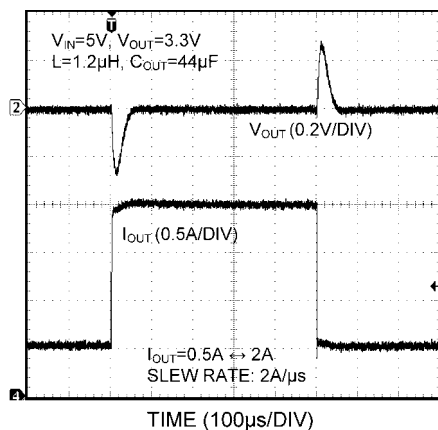
Loop Gain and Phase - "LM2833X"



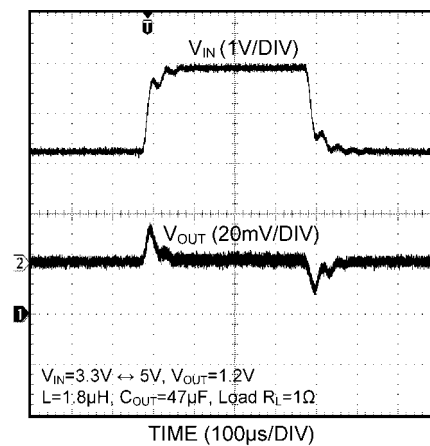
Loop Gain and Phase - "LM2833Z"



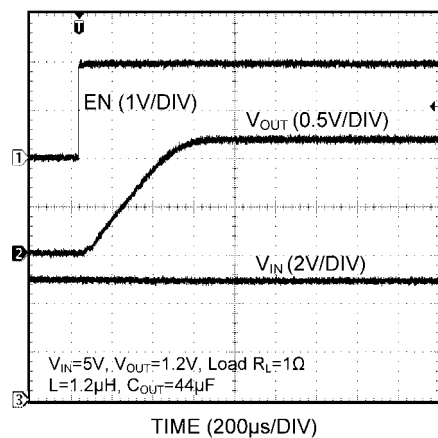
Load Step Response - "LM2833X"



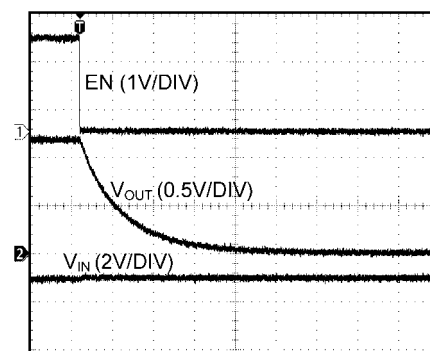
Line Transient Response - "LM2833X"



Startup by EN - "LM2833X"



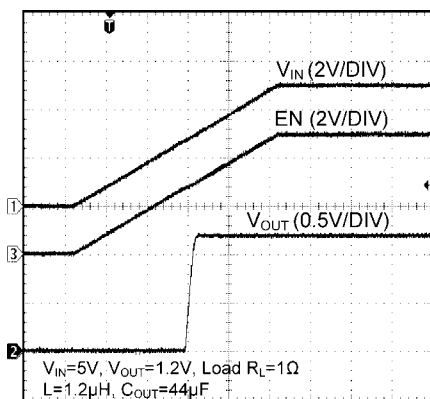
Shutdown by EN - "LM2833X"



代表的な性能特性 (つづき)

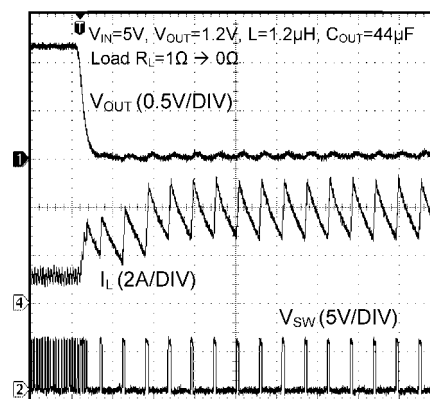
特記のない限り、 $V_{IN} = 5V$ 、 $T_A = 25^\circ C$ です。

Startup with EN tied to V_{IN} - "LM2833X"



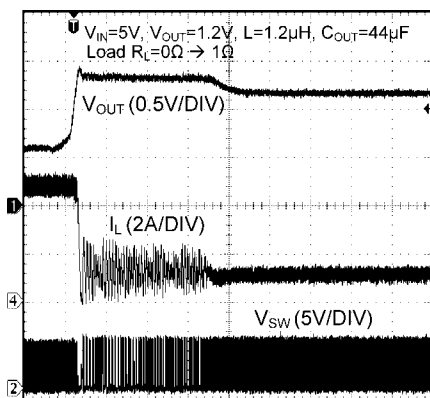
TIME (2ms/DIV)

Short-circuit Triggering - "LM2833X"



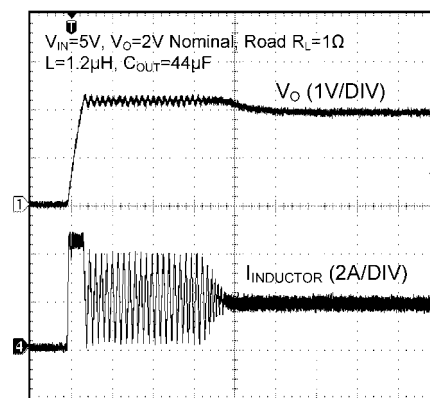
TIME (10μs/DIV)

Short-circuit Release - "LM2833X"



TIME (40μs/DIV)

Recovery from Thermal Shutdown - "LM2833X"



TIME (40μs/DIV)

ブロック図

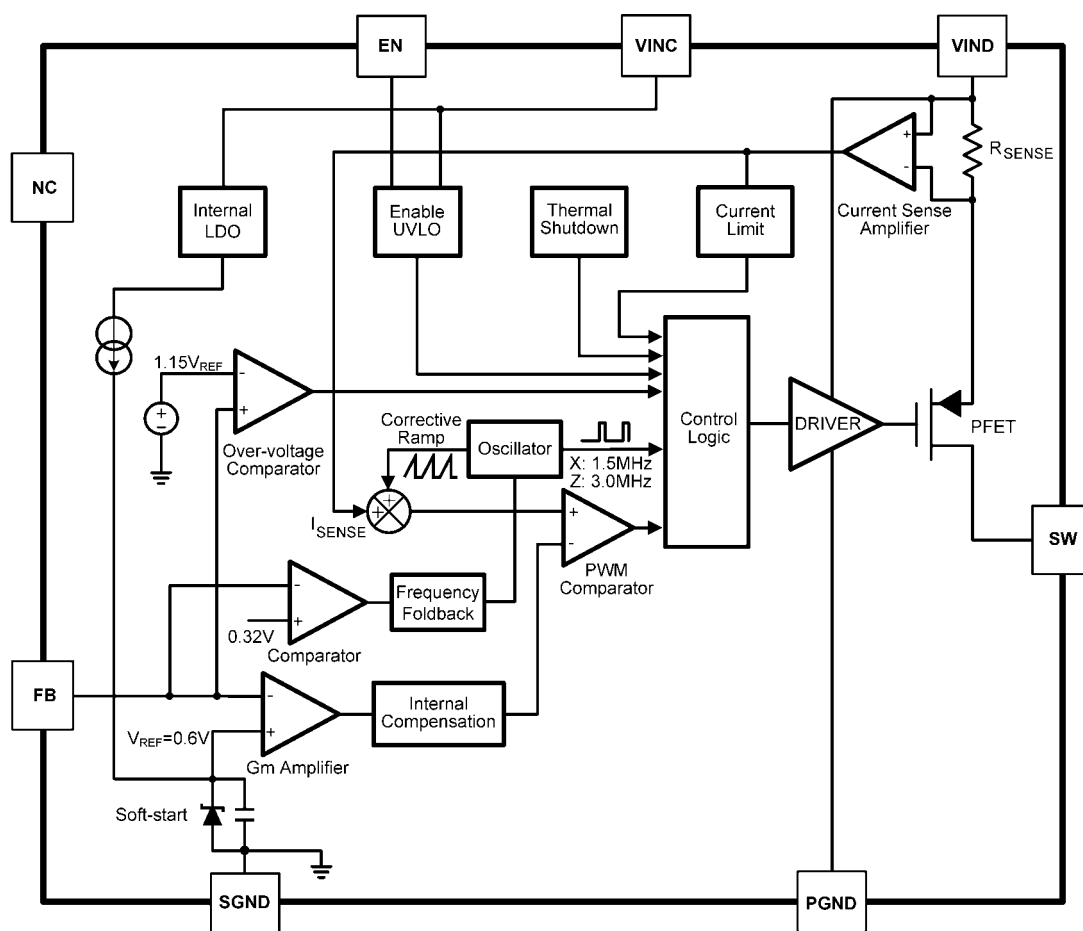


FIGURE 1. Simplified Block Diagram

アプリケーション情報

動作原理

LM2833 は 3.0A の負荷電流を供給する一定周波数動作の PWM 降圧型レギュレータ IC です。レギュレータは、1.5MHz または 3.0MHz のいずれか決められたスイッチング周波数で動作します。このような高いスイッチング周波数を採用したことにより、LM2833 は小型表面実装のコンデンサとインダクタで動作し、その結果きわめて小さな基板面積のみを占有する DC/DC コンバータを実現できます。LM2833 は補償回路を内蔵しているため、使用方法は簡単であり、必要な外付け部品もわずかです。LM2833 は出力電圧のレギュレーションにピーク電流モード制御を採用しています。以下の LM2833 の動作説明では、代表的なアプリケーション回路、動作波形 (Figure 2)、ブロック図 (Figure 1) を参照します。LM2833 は、内蔵 PMOS パワー・スイッチをデューティ・サイクルを変えながら一定の周波数でスイッチングして、レギュレートされた出力電圧を外部に供給します。スイッチング・サイクルは内部発振器が生成するリセット・パルスの立ち上がりエッジで始まります。このパルスが Low になると、出力制御ロジックが内部 PMOS パワー・スイッチをオンにします。オンの間、SW ピン電圧 (V_{SW}) はおよそ V_{IN} まで振幅し、またインダクタ電流 (I_L) は直線的な傾きで増加していきます。 I_L は、スイッチ電流に比例した出力を生む電流センス・アンプによって計測されます。センス信号はレギュレータの調整ランプ信号が加算され、帰還電圧と V_{REF} 電圧の差に比例したエラー・アンプ出力と比較されます。PWM コンバータ出力が High になると、次のスイッチング・サイクルが始まるまで内部パワー・スイッチはオフになります。スイッチオフ期間中、インダクタ電流は、キャッチ・ダイオードの順方向電圧 (V_D) によって SW ピン電圧をグラウンド電圧以下に振幅させるキャッチ・ダイオードを通じて放電されます。レギュレータ・ループはデューティ・サイクル (D) を調整して一定の出力電圧を維持します。

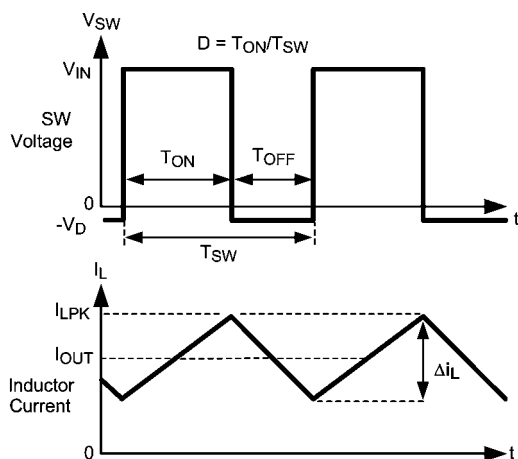


FIGURE 2. SW Pin Voltage and Inductor Current Waveforms

ソフトスタート / シャットダウン

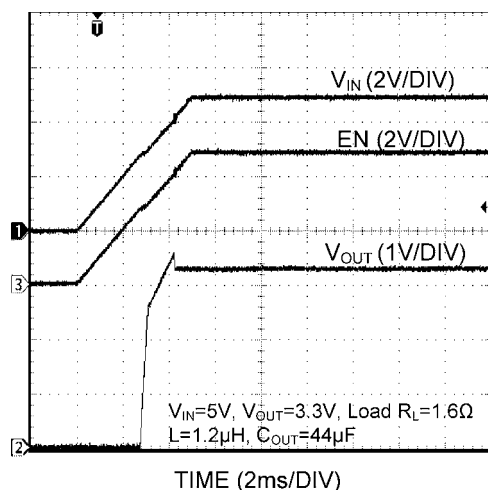
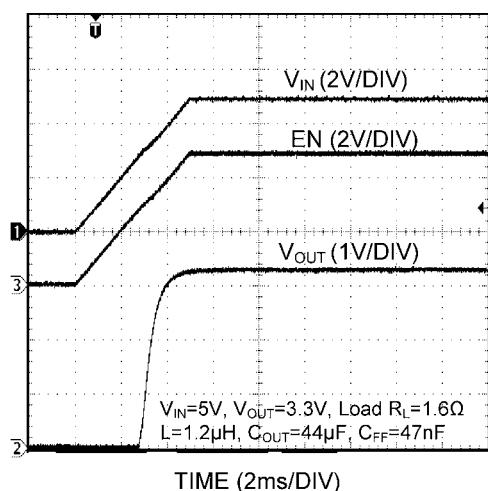
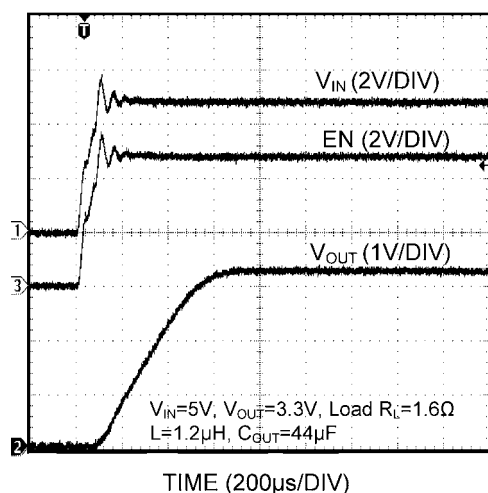
LM2833 はイネーブル・モードとシャットダウン・モードの両方を備えており、EN ピンで制御されます。1.8V より高い電圧源を EN ピンに接続すると LM2833 の動作がイネーブルされます。この電圧を 0.4V 未満に下げると、低待機時電流 (代表値 300nA) のシャットダウン・モードになります。EN ピンはチップ内部でプルアップされていません。したがってスイッチングを開始するには外部の信号が必要です。このピンを開放のまま使用しないでください。また V_{IN} を 0.3V 超える電圧を与えないでください。EN ピン電圧が 1.8V を超え、同時に入力電圧が UVLO を超え

ている場合、スイッチングの開始前に $15\mu s$ の遅延があります。この遅延の間、LM2833 はパワーオン・リセット状態になり、その後内部でソフトスタートのプロセスが開始されます。ソフトスタート期間中はエラー・アンプのリファレンス電圧は 0V から公称値 0.6V までおよそ $600\mu s$ で上昇します。レギュレータ出力は制御された状態で上昇するため、入力に現れる突入電流を抑止するとともに、出力電圧のオーバーシュートを最小限に抑える効果が得られます。

LM2833 の動作をイネーブルする最もシンプルな方法は、EN ピンを V_{IN} に接続することです。入力電圧を印加すると、LM2833 の自動スタートができます。しかし、立ち上がり時間の遅い入力電圧を使用してアプリケーションに電源供給する際、ソフトスタート時間が終了する前に入力電圧と出力電圧の両方が完全に確立されない場合、制御回路は内部電源スイッチの最大デューティ・サイクル動作を開始し、出力電圧を急速に立ち上げようとします。フィードバック・ピン電圧が 0.6V を超えると、レギュレーションを維持するためにデューティ・サイクルをそれに応じて最大値から下げる必要があります。このデューティ・サイクルの減少には一定の時間がかかるため、その結果 Figure 3 に示すように出力電圧に短時間のトランジェントが発生する可能性があります。このような出力電圧のオーバーシュートが望ましくないアプリケーションでは、簡単な対応策として、上側の帰還抵抗 $R1$ と並行にフィードフォワード・コンデンサ (C_{FF}) を接続して、 G_m アンプの復帰スピードを早くする方法があります。実際には、Figure 4 に示すように、オーバーシュートを完全に除去、またはスタートアップ時に問題のないレベルまでオーバーシュートを抑えるために、通常 $27nF \sim 100nF$ のセラミック・コンデンサを追加するのが適切です。より効果的なもう 1 つの方法として、個別のロジック信号で EN ピン電圧を制御して、 V_{IN} が完全に確立されるまで信号を High にしないようにすることもできます。これにより、チップで通常の完全なソフトスタート・プロセスが可能になり、出力電圧オーバーシュートを最小限に抑えられます。低温時の状況によっては、入力電圧がゆっくり上昇する際に発生する好ましくない出力電圧トランジェントを最小限に抑えるためにもこの方法が必要になることがあります。高速の立ち上がり入力電圧 (例えば $100\mu s$) の場合、Figure 5 に示すとおりソフトスタートが出力電圧をスムーズに立ち上げるため、EN を個別に制御したり、フィードフォワード・コンデンサを追加したりする必要はありません。

スタートアップ時、帰還電圧の上昇に合わせて、LM2833 はスイッチング周波数を 400kHz (LM2833X) または 800kHz (LM2833Z) から一定の公称値に徐々に上げていきます (詳細については、「周波数フォールドバック」を参照してください)。内部の調整ランプ信号は勾配を動的に調整し、スタートアップ時にはスイッチング周波数に比例するため、出力電圧の設定が低く、出力負荷電流が高い場合には、出力電圧のスムーズな上昇を保証するためにより大きな出力コンデンサ容量が必要になることがあります。

アプリケーション情報 (つづき)

FIGURE 3. Startup Response to V_{IN} FIGURE 4. Startup Response to V_{IN} with C_{FF} FIGURE 5. Startup Response to V_{IN} with 100μs rise time

周波数フォールドバック

LM2833は周波数フォールドバックを使用し、帰還電圧が0.32V (typ) を下回っているかどうかを検出することで、スタートアップ時、短絡状態、過負荷状態のスイッチ電流および消費電力を抑えます。帰還電圧が0Vまで下がると、LM2833はスイッチング周波数を一定の公称値 (1.5MHz または 3.0MHz) から400kHz (LM2833X) または 800kHz (LM2833Z) に下げます。「代表的な性能特性」の "Frequency Foldback" グラフを参照してください。

負荷のステップ変動

LM2833はループ補償回路を内蔵しているため、出力電圧レベルと小信号ループ帯域を密に関連付けることができます。一般に、全体的なループ・ゲインが増大するため、高電圧時よりも低電圧時のループ帯域のほうが広がります。ループ・ステップ応答が関係する場合、高出力電圧で帯域幅が制限されることは障害を招く可能性があります。このような場合、ループ・ステップ応答を改善する効果的な方法の1つは、Figure 6に示すように、27nF ~ 100nFの範囲のフィードフォワード・コンデンサ (C_{FF}) を上側の帰還抵抗と並列に追加することです (下側の帰還抵抗は2kΩと仮定します)。フィードフォワード・コンデンサによって、ポールとゼロのペアが適用され、ループを補償する効果が得られます。ポールとゼロのペアの位置は、帰還抵抗とコンデンサの関数です。

$$\omega_z = \frac{1}{R1 \times C_{FF}} \text{ (rad/s)}$$

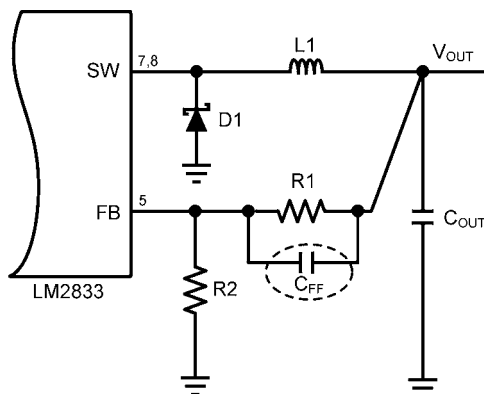
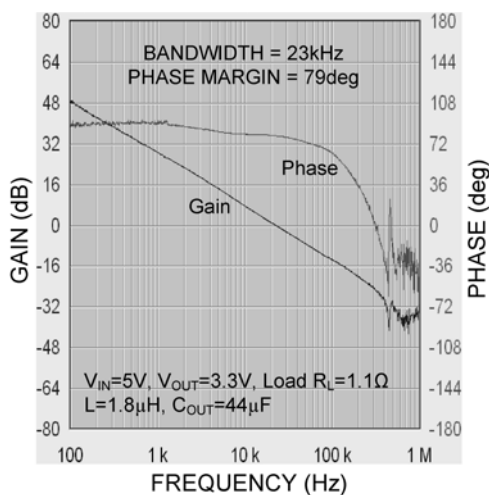
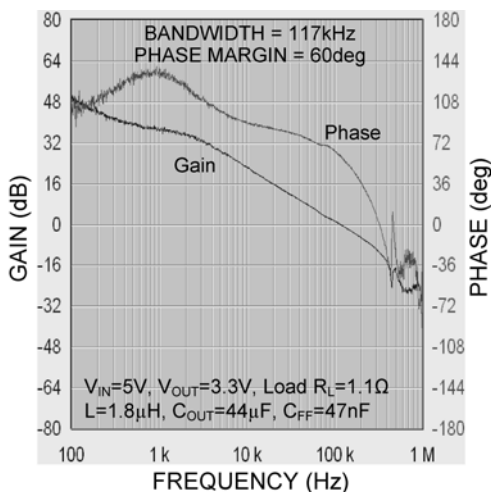
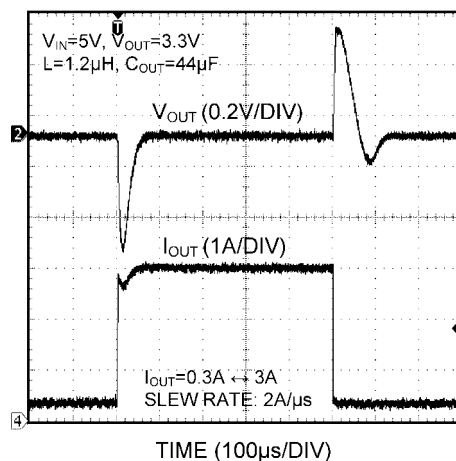
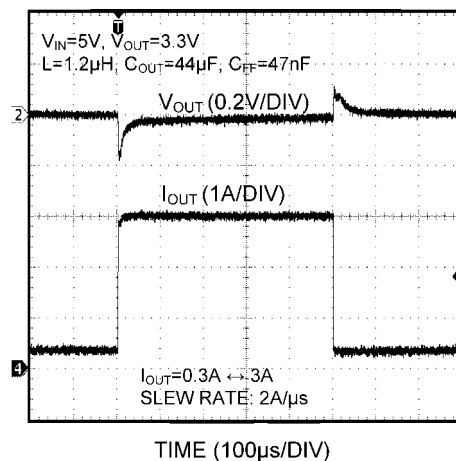
$$\omega_p = \frac{1}{R1 \times C_{FF}} \left(1 + \frac{R1}{R2}\right) \text{ (rad/s)}$$

カッコ内の係数は帰還電圧に対する出力電圧の比です。出力電圧が0.6Vに近づくにつれ、ポールがゼロに近づき、打ち消し合う傾向にあります。そのため、 C_{FF} を追加した場合、出力電圧が低いほど、ステップ応答に与える影響が少なくなります。

例えば、Figure 8では、出力電圧が3.3Vのときに、47nFの C_{FF} がループ帯域幅をFigure 7に示す本来の23kHzから117kHzに広げることができる様子を示します。同じく、0.3Aから3Aの範囲で負荷がステップ状に変動したときの応答を、 C_{FF} がない場合とある場合それぞれについてFigure 9とFigure 10に示します。 C_{FF} がもたらすループの広帯域化によって、出力の変動が半分に以下に抑えられていることがわかります。

上記の方法の他にも、通常、出力容量を増やすことも負荷ステップに起因する出力電圧の変動を抑えるために効果的です。この方法は、所望の出力電圧が帰還電圧に近いアプリケーションの場合にも有効です。

アプリケーション情報 (つづき)

FIGURE 6. Adding a C_{FF} CapacitorFIGURE 7. Loop Gain and Phase without C_{FF} FIGURE 8. Loop Gain and Phase with C_{FF} FIGURE 9. Load Step Response without C_{FF} FIGURE 10. Load Step Response with C_{FF}

出力オーバーボルテージ保護 (OVP)

LM2833 は出力過電圧コンパレータを内蔵し、FB ピン電圧が内部リファレンス V_{REF} より 15% 大きいスレッショルド電圧と比較されます。FB ピン電圧がこのスレッショルドのレベル (代表値 0.69V) を超えると、出力電圧がレギュレーション電圧に向かって低下するように、内部 PMOS パワー・スイッチがオフになります。

アンダーボルテージ・ロックアウト

アンダーボルテージ・ロックアウト (UVLO) 機能によって、入力電圧が 2.70V (typ) を超えるまで、LM2833 は動作を開始しません。UVLO のスレッショルドはおよそ 350mV のヒステリシスを持つため、 V_{IN} が 2.35V (typ) に下がるまでデバイスは動作を続けます。ヒステリシスがあるため、パワーアップ時に V_{IN} が単調増加しない場合でも、デバイスが予期せずターンオフすることはありません。

電流制限

LM2833 はサイクルごとに電流を制限し、内部パワー・スイッチを保護します。各スイッチング・サイクルの間、パワー・スイッチの電流が 4.4A (typ) を超えるのを電流制限コンパレータが検出すると、次のスイッチング・サイクルが始まるまでスイッチはオフに保たれます。

アプリケーション情報 (つづき)

サーマル・シャットダウン

IC 接合部温度が通常 165 °C を超えるとサーマル・シャットダウンによって内部パワー・スイッチはオフにされ、全体の消費電力が制限されます。サーマル・シャットダウンが発生した後は、接合部温度がおおよそ 150 °C に下がるまで、パワー・スイッチはオンになりません。

設計ガイド

インダクタの選択

デューティ・サイクル (D) の概算値は出力電圧 (V_{OUT}) と入力電圧 (V_{IN}) の比から簡単に求められます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

デューティ・サイクルをより正確に算出する場合は、キャッチ・ダイオード (D1) の順方向電圧降下と内部 PMOS 両端の電圧降下を加味する必要があります。D を求めるには次の式を使います。

$$D = \frac{V_{OUT} + V_D}{V_{IN} + V_D - V_{SW}}$$

V_{SW} は次の式で近似可能です。

$$V_{SW} = I_{OUT} \times R_{DS(ON)}$$

I_{OUT} は出力負荷電流です。ダイオードの順方向降下電圧 (V_D) はダイオードの品質に依存して 0.3V から 0.7V の範囲をとりまします。 V_D が低いほどコンバータの動作効率は高くなります。

インダクタ値によって出力リップル電流 (ΔI_L) が決まります (Figure 2 に示すとおり)。インダクタンスを小さくすればインダクタのサイズは小さくなりますが、出力リップル電流は増加します。インダクタンスを大きくすると出力リップル電流は減少します。一般に、リップル電流と出力電流の比は、出力電流が 2A を上回った場合に 0.2 ~ 0.4 に設定すると最適になります。この比 r は次のように定義されます。

$$r = \frac{\Delta I_L}{I_{OUT}}$$

このときデバイスの電流制限仕様の最小値 (3.4A) を超さないように保証しなければなりません。そのためインダクタのピーク電流を求める必要があります。インダクタのピーク電流 (I_{LPK}) は次のように求められます。

$$I_{LPK} = I_{OUT} + \Delta I_L / 2$$

設計上の最大出力電流を小さく設定すると比 r は大きくなります。電流 0.1A の場合に r は 0.9 に達することがあります。負荷が軽いと、正味のリップルは実際には相当小さいためリップル比を大きくできます。または、リップル比を大きくしないのであれば、インダクタの値はかなり大きくなります。2A 未満の任意の電流値で、実験的に求められた最大リップル比は次のとおりです。

$$r = 0.387 \times I_{OUT} - 0.3667$$

なお、この値はあくまで参考値であり、任意の動作条件で最適なインダクタンス値を選択するには、重要な 2 つの要素と一緒に検討する必要があります。最初の検討事項として、2.5V を超える出力電圧で、前述の指針で示されるインダクタンスが LM2833X では 1 μ H、LM2833Z では 0.5 μ H を下回らないようにする必要があります。LM2833 は一定の補償ランプ信号を

内蔵しているため、出力電圧が高く、インダクタンス値が非常に低いと、インダクタ電流のダウンスロープが極端に大きくなります。その結果、スロープ補償が不十分となり、サブハーモニクス発振のような不安定な動作を招くこととなります。もう 1 つの検討事項として、負荷電流が低い場合に、前述の指針で示されるインダクタンス値が LM2833X では 10 μ H、LM2833Z では 4.7 μ H を超えないようにする必要があります。これは、インダクタンス値が大きすぎると、インダクタ電流のダウンスロープが事実上平坦化され、システムの帯域や位相マージンが大幅に制限され、不安定な動作を招くおそれがあるためです。

LM2833 の動作周波数は、過渡応答を犠牲にせずに、セラミック出力コンデンサを適用可能な範囲にあります。セラミック・コンデンサを採用すると、大きなインダクタ・リップルを許容しても出力リップルが大幅に増えることはありません。出力電圧リップルの詳しい計算方法は「出力コンデンサ」セクションを参照してください。

リップル電流が決まると、インダクタンスは次のように求められます。

$$L = \frac{V_{OUT} + V_D}{I_{OUT} \times r \times f_{SW}} \times (1-D)$$

f_{SW} はスイッチング周波数です。インダクタの選定時には、ピーク電流を飽和せずに扱える性能を備えていることを確認してください。インダクタが飽和すると、インダクタンス値が突然低下するだけでなく、レギュレータの適切な動作を妨げます。LM2833 の動作周波数では、コア損失を最小限に抑えるためにフェライト系のインダクタを推奨します。ただし、フェライトを使ったインダクタは多岐にわたり、使用できるものが多いため、多少の制約があります。また、直列抵抗 (DCR) が小さいインダクタほど高い動作効率が得られます。推奨されるインダクタの選定については、「設計例」を参照してください。

入力コンデンサ

入力コンデンサはスイッチング移行時に V_{IN} の過剰な低下を防ぎます。入力コンデンサの選定にあたって考慮すべき主な仕様は、容量、電圧定格、RMS 電流定格、そして ESL (等価直列インダクタンス) です。入力電圧定格はコンデンサ・メーカーによって規定されています。推奨ディレーティング特性と動作時の入力電圧条件と温度条件で容量に大きな変化がないかを必ず確認してください。入力コンデンサの最大 RMS 入力電流定格 (I_{RMS-IN}) は以下の値よりも大きくなければなりません。

$$I_{RMS-IN} = I_{OUT} \times \sqrt{D \times \left(1 - D + \frac{r^2}{12}\right)}$$

インダクタのリップル電流を無視すると、上式は次式のように単純化できます。

$$I_{RMS-IN} = I_{OUT} \times \sqrt{D \times (1 - D)}$$

上の式から $D = 0.5$ のときに RMS コンデンサ電流が最大になることがわかります。必ず、デューティ・サイクル D が 0.5 に最も近いところで RMS を求めてください。入力コンデンサの ESL は、通常、電流経路の実効断面積で決まります。目安として、大きなリード線を持つコンデンサは ESL が高くなり、セラミック・チップ・コンデンサの ESL はきわめて低くなります。リード付きコンデンサは、LM2833 の動作周波数において ESL が大きくなり、その結果、安定動作に必要なインピーダンスを超える場合があります。ESR と ESL が小さいため、セラミック・コンデンサの使用を強く推奨します。ほとんどのアプリケーションに、22 μ F の多層セラミック・コンデンサ (MLCC) が良い選択です。大きな容量が必要な場合は、タンタル・コンデンサなどの表面実装型のコンデンサを使用し、少なくとも 4.7 μ F のセラミック・

設計ガイド (つづき)

コンデンサを V_{IN} ピンの近くに配置してください。MLCC の場合は X7R か X5R 特性を推奨します。動作条件における定格容量の変動については、コンデンサ・メーカーが提供しているデータシートを参照してください。

出力コンデンサ

出力コンデンサは必要とする出力リップル量と過渡応答にもとづいて選択します。負荷変動が発生した場合、最初の電流は主に出力コンデンサが供給します。コンバータの出力リップルは次のとおりです。

$$\Delta V_{OUT} = \Delta I_L \left(R_{ESR} + \frac{1}{8 \times f_{SW} \times C_{OUT}} \right)$$

MLCC を使用する場合、ESR は通常きわめて小さいため、容量性のリップルが支配的となる場合があります。この場合出力リップルはスイッチング動作から 90° 位相がずれた、ほぼ正弦波になります。適切な品質の MLCC を入手でき、かつ、LM2833 を使った設計で期待する出力電圧が得られるのであれば、その他のコンデンサを検討する必要はありません。セラミック・コンデンサが持つ別のメリットは高周波ノイズをバイパスする能力です。スイッチング・エッジ・ノイズの一部はインダクタの寄生容量を介して出力に重畳します。このノイズをセラミック・コンデンサはバイパスしますがタンタル・コンデンサはバイパスしません。出力コンデンサはレギュレータ制御ループの安定性を握る 2 つの外付け部品のうちの 1 つです。そのため、ほとんどのアプリケーションは出力コンデンサに最低でも $22 \mu F$ を必要とします。出力電圧が低い場合、十分な位相マージンを確保するのに、より大きな出力コンデンサ容量が必要になります。容量は大幅に増やしたとしても、レギュレータの安定度にはそれほど影響を与えません。積層セラミック・コンデンサは、入力コンデンサと同様に、X7R 品または X5R 品を推奨します。繰り返しますが、所望の動作電圧と温度条件における実効容量の確認が必要です。コンデンサの RMS 電流定格を確認してください。コンデンサの最大 RMS 電流定格は次の式から導きます。

$$I_{RMS-OUT} = I_{OUT} \times \frac{r}{\sqrt{12}}$$

出力コンデンサには、電流定格が通常 1A 以上必要で、要件を十分に満たすため、1206 サイズの MLCC を選定できます。

キャッチ・ダイオード

キャッチ・ダイオードはスイッチオフ中に導通します。スイッチング動作の高速性と順方向電圧降下の低さからショットキ・ダイオードを推奨します。キャッチ・ダイオードは電流定格が次の値よりも大きくなるように選択しなければなりません。

$$I_D = I_{OUT} \times (1 - D)$$

ダイオードの逆方向ブレイクダウン定格は、最大入力電圧に適切なマージンを加えた電圧以上でなければなりません。効率を高めるには低順方向電圧降下のショットキ・ダイオードを選択してください。

出力電圧

出力電圧は次の式を用いて設定します。ここで R_2 は FB ピンとグラウンド間、 R_1 は V_{OUT} ピンと FB ピン間に接続された抵抗です。 R_2 の推奨値は $2k\Omega$ です。

$$R_1 = \left(\frac{V_{OUT}}{V_{REF}} - 1 \right) \times R_2$$

$$V_{REF} = 0.60V$$

効率の概算

LM2833 DC/DC コンバータ全体の効率は次のように計算することができます。

$$\eta = \frac{P_{OUT}}{P_{IN}}$$

または

$$\eta = \frac{P_{OUT}}{P_{OUT} + P_{LOSS}}$$

最も大きい電力損失の計算を以下に示します。その他の損失の合計は 2% 未満であるため、説明は省略します。

コンバータの主な電力損失 (P_{LOSS}) として、基本的にスイッチング損失と導通損失の 2 種類の損失があります。さらに、IC の内部回路に必要な電力に関連した損失があります。導通損失は通常、出力負荷が大きい場合の主因であり、他方、スイッチング損失は出力負荷が小さい場合に主因となります。損失を決定する最初のステップはデューティ・サイクル (D) を計算することです。

$$D = \frac{V_{OUT} + V_D}{V_{IN} + V_D - V_{SW}}$$

V_{SW} はオンになっている時の内部パワー・スイッチの両端間の電圧降下であり、次に等しい値となります。

$$V_{SW} = I_{OUT} \times R_{DS(ON)}$$

V_D はキャッチ・ダイオードの順方向電圧降下です。この値はダイオード・メーカーの電気的特性の項から得ることができます。インダクタ両端間の DC 電圧降下 (V_{DCR}) を考慮すると、この式は次のようになります。

$$D = \frac{V_{OUT} + V_D + V_{DCR}}{V_{IN} + V_D - V_{SW}}$$

キャッチ・ダイオードの導通損失は、次式で計算できます。

$$P_{DIODE} = V_D \times I_{OUT} \times (1 - D)$$

多くの場合、これが回路で唯一の大きい電力損失となります。順方向電圧降下の小さいショットキ・ダイオードを選択するよう、注意が必要です。

もう 1 つの大きい外部電力損失は出力インダクタの導通損失です。この式は次のように単純化されます。

$$P_{IND} = I_{OUT}^2 \times R_{DCR}$$

LM2833 の導通損失は主として内部パワー・スイッチに関わるものです。

$$P_{COND} = (I_{OUT}^2 \times D) \times \left(1 + \frac{1}{3} \times \left(\frac{\Delta I_L}{I_{OUT}} \right)^2 \right) \times R_{DS(ON)}$$

インダクタのリップル電流がかなり小さい場合は、導通損失は次のように単純化できます。

設計ガイド (つづき)

$$P_{COND} = I_{OUT}^2 \times R_{DS(ON)} \times D$$

スイッチング損失も内部パワー・スイッチによって発生します。これはスイッチ・オンとオフの遷移期間に起こりますが、遷移期間では電圧と電流がオーバーラップするため、結果として電力損失となります。この損失を決定する最も簡単な方法はスイッチ・ノードでスイッチの立ち上がりと立ち下がり時間 (10% ~ 90%) を実験的に測定することです。

スイッチング電力損失は次のように計算されます。

$$P_{SWR} = 0.5 \times (V_{IN} \times I_{OUT} \times f_{SW} \times T_{RISE})$$

$$P_{SWF} = 0.5 \times (V_{IN} \times I_{OUT} \times f_{SW} \times T_{FALL})$$

$$P_{SW} = P_{SWR} + P_{SWF}$$

内部回路の動作に必要な電力損失は次のとおりです。

$$P_Q = I_Q \times V_{IN}$$

I_Q は動作待機時消費電流で、LM2833X では通常 3.2mA 程度、LM2833Z では通常 4.3mA 程度です。

代表的なアプリケーションの効率計算の例を Table 1 に示します。

TABLE 1. Power Loss Tabulation

Conditions		Power loss	
V_{IN}	5V		
V_{OUT}	3.3V		
I_{OUT}	3.0A	P_{OUT}	9.9W
V_D	0.33V	P_{DIODE}	277mW
$R_{DS(ON)}$	56mΩ	P_{COND}	363mW
f_{SW}	1.5MHz	P_{SW}	225mW
T_{RISE}	10ns		
T_{FALL}	10ns		
IND_{DCR}	28mΩ	P_{IND}	252mW
I_Q	3.2mA	P_Q	16mW
η	89.7%		
D is calculated to be 0.72			

$$P_{LOSS} = \Sigma (P_{COND} + P_{SW} + P_Q + P_{IND} + P_{DIODE})$$

$$P_{LOSS} = 1.133W$$

基板レイアウトの考慮事項

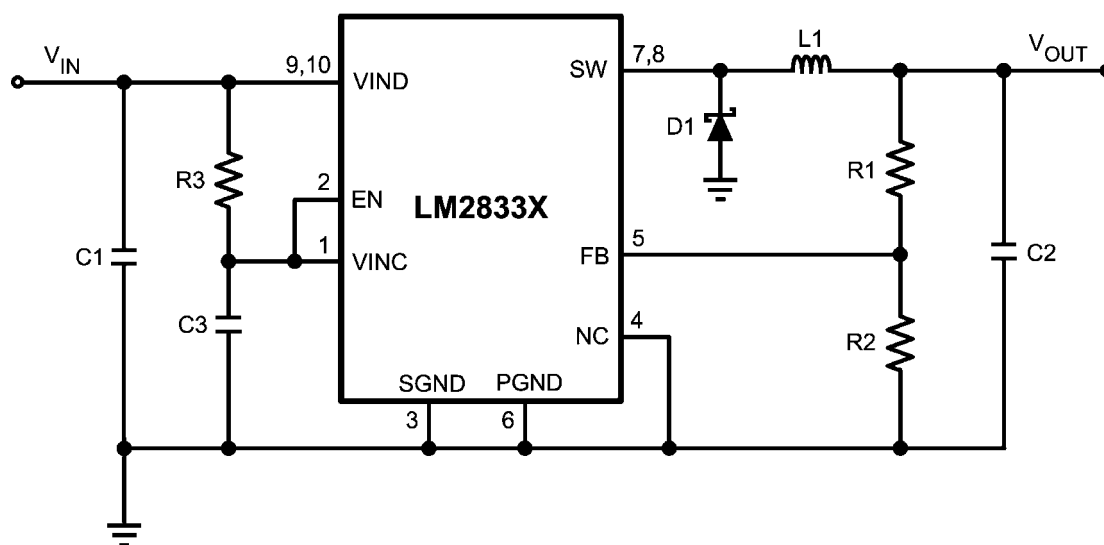
クリーンでレギュレートされた出力を得るにはレイアウト設計時にいくつかの事項を考慮しなければなりません。最も重要となる検討事項は、入力コンデンサ C1 およびキャッチ・ダイオード D1 のそれぞれを、グラウンドに対して電気的に確実に接続することです。これらの部品のグラウンド・ピンは互いに近接させ、また、2 個以上のスルーホール (ビア) を介してグラウンド層に接続してください。これらの部品は IC のできるだけ近くに配置してください。次に出力コンデンサ C2 のグラウンド接続の位置が重要で、C1 と D1 のグラウンド接続の近くに配置してください。スイッチング・ノード下の分割パターン (アイランド・パターン) を除いて、2 層基板の下側の層には連続したグラウンド面がなければなりません。信号グラウンド SGND (3 ピン) とパワー・グラウンド PGND (6 ピン) はともにビアを介してグラウンド・パターンに接続してください。

FB ピンはハイ・インピーダンス・ノードであるため、レギュレーションの精度を低下させるノイズの重量を防ぐために、FB のトレースは短くしなければなりません。帰還抵抗は IC のできるだけ近くに配置し、また R2 の GND は IC の SGND のできるだけ近くに配置してください。R1 への V_{OUT} 配線は、インダクタやその他のスイッチング配線から離してルーティングしてください。

V_{IN} 、SW、 V_{OUT} 配線には大きな AC 電流が流れるため、できるだけ短くし、かつ、幅を広めにしてください。シールド付きインダクタを使用すれば放射ノイズを抑えられます。

残りの部品も IC のできるだけ近くに配置してください。詳細はアプリケーション・ノート AN-1229、4 層レイアウトの例は LM2833 の評価ボードを参照してください。

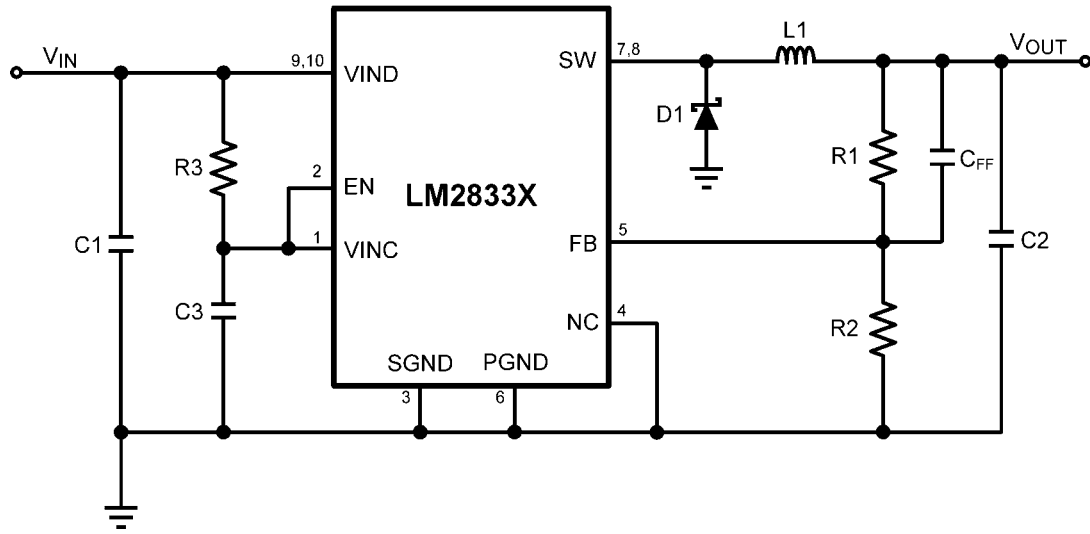
LM2833X 回路例 1

FIGURE 11. LM2833X (1.5MHz): $V_{IN} = 3.3V$, Output = 1.2V/3.0A

Bill of Materials

Part ID	Part Value	Manufacturer	Part Number
U1	3.0A Buck Regulator	NSC	LM2833X
C1, Input Cap	22 μ F, 6.3V, X5R	TDK	C3216X5R0J226M
C2, Output Cap	47 μ F, 6.3V, X5R	TDK	C3216X5R0J476M
C3, Bypass Cap	0.22 μ F, 10V, X7R	Murata	GRM216R71A224KC01D
D1, Catch Diode	Schottky, 0.33V at 3A, $V_R=30V$	Toshiba	CMS01
L1	1.8 μ H, 3.6A	TDK	LTF5022T-1R8N3R6
R1	2.0k Ω , 1%	Vishay	CRCW08052K00FKEA
R2	2.0k Ω , 1%	Vishay	CRCW08052K00FKEA
R3	10 Ω , 1%	Vishay	CRCW080510R0FKEA

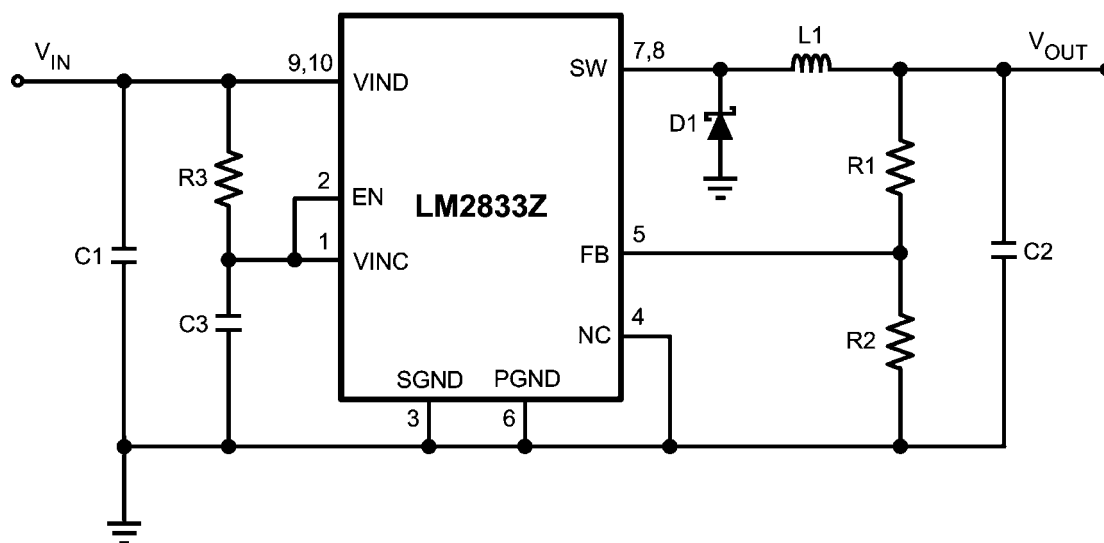
LM2833X 回路例 2

FIGURE 12. LM2833X (1.5MHz): $V_{IN} = 5V$, Output = 3.3V/3.0A

Bill of Materials

Part ID	Part Value	Manufacturer	Part Number
U1	3.0A Buck Regulator	NSC	LM2833X
C1, Input Cap	22 μ F, 6.3V, X5R	TDK	C3216X5R0J226M
C2, Output Cap	47 μ F, 6.3V, X5R	TDK	C3216X5R0J476M
C3, Bypass Cap	0.22 μ F, 10V, X7R	Murata	GRM216R71A224KC01D
C_{FF} , Feed-forward Cap	47nF, 10V, X7R	AVX	0805ZC473JAZ2A
D1, Catch Diode	Schottky, 0.43V at 3A, $V_R=30V$	Vishay	SSA33L-E3/61T
L1	1.2 μ H, 4.2A	TDK	LTF5022T-1R2N4R2
R1	10.2k Ω , 1%	Vishay	CRCW080510K2FKEA
R2	2.26k Ω , 1%	Vishay	CRCW08052K26FKEA
R3	10 Ω , 1%	Vishay	CRCW080510R0FKEA

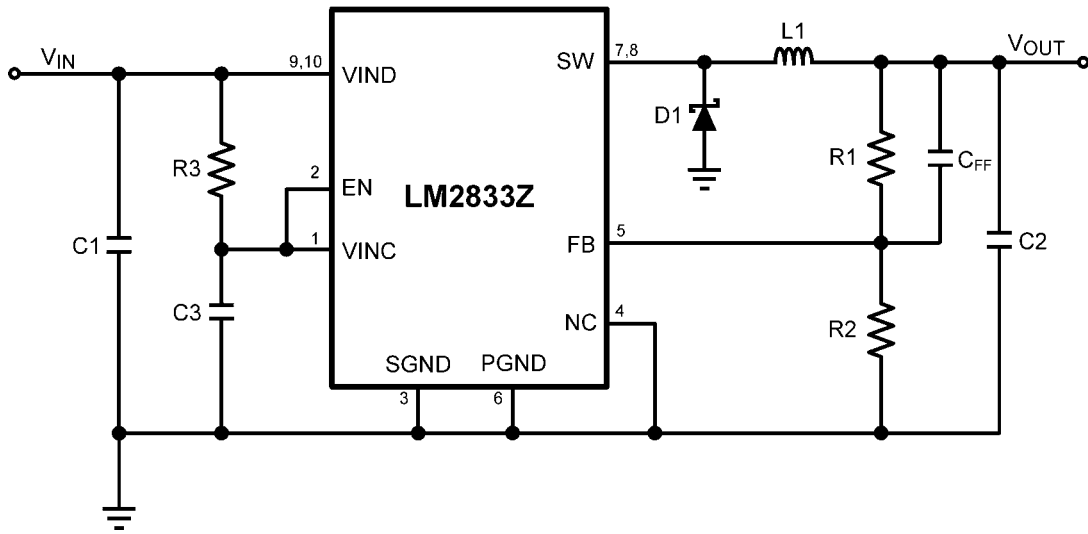
LM2833Z 回路例 3

FIGURE 13. LM2833Z (3MHz): $V_{IN} = 3.3V$, Output = 1.2V/3.0A

Bill of Materials

Part ID	Part Value	Manufacturer	Part Number
U1	3.0A Buck Regulator	NSC	LM2833Z
C1, Input Cap	22 μ F, 6.3V, X5R	TDK	C3216X5R0J226M
C2, Output Cap	47 μ F, 6.3V, X5R	TDK	C3216X5R0J476M
C3, Bypass Cap	0.22 μ F, 10V, X7R	Murata	GRM216R71A224KC01D
D1, Catch Diode	Schottky, 0.33V at 3A, $V_R=30V$	Toshiba	CMS01
L1	1.0 μ H, 4.0A	Taiyo Yuden	NP04SZB1R0N
R1	2.0k Ω , 1%	Vishay	CRCW08052K00FKEA
R2	2.0k Ω , 1%	Vishay	CRCW08052K00FKEA
R3	10 Ω , 1%	Vishay	CRCW080510R0FKEA

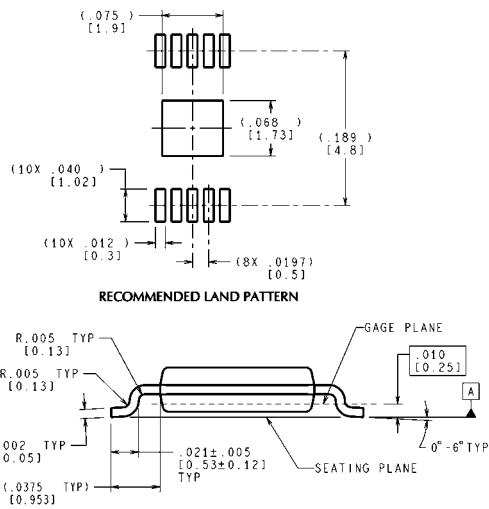
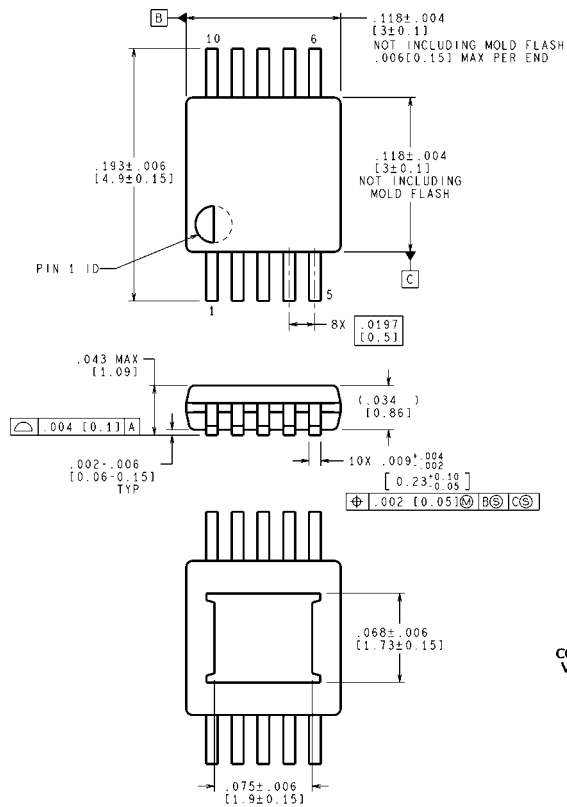
LM2833Z 回路例 4

FIGURE 14. LM2833Z (3MHz): $V_{IN} = 5V$, Output = 3.3V/3.0A

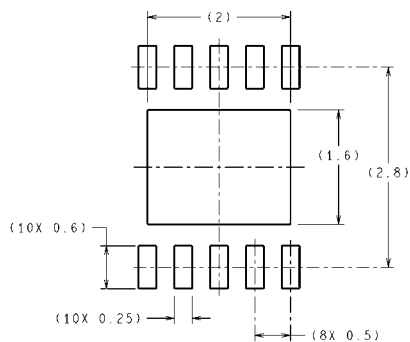
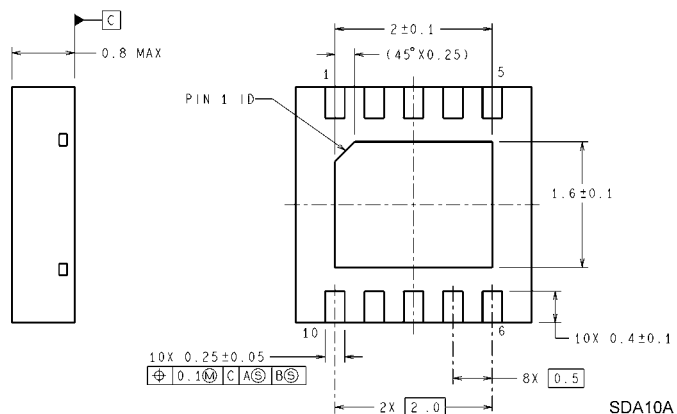
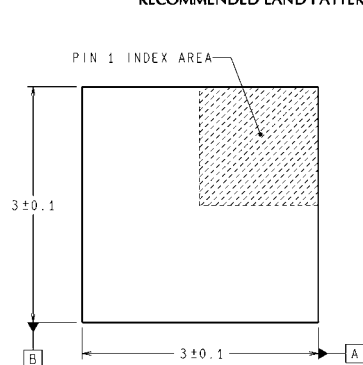
Bill of Materials

Part ID	Part Value	Manufacturer	Part Number
U1	3.0A Buck Regulator	NSC	LM2833Z
C1, Input Cap	22µF, 6.3V, X5R	TDK	C3216X5R0J226M
C2, Output Cap	47µF, 6.3V, X5R	TDK	C3216X5R0J476M
C3, Bypass Cap	0.22µF, 10V, X7R	Murata	GRM216R71A224KC01D
C_{FF} , Feed-forward Cap	47nF, 10V, X7R	AVX	0805ZC473JAZ2A
D1, Catch Diode	Schottky, 0.43V at 3A, $V_R=30V$	Vishay	SSA33L-E3/61T
L1	1.0µH, 4.0A	Taiyo Yuden	NP04SZB1R0N
R1	10.2kΩ, 1%	Vishay	CRCW080510K2FKEA
R2	2.26kΩ, 1%	Vishay	CRCW08052K26FKEA
R3	10Ω, 1%	Vishay	CRCW080510R0FKEA

外形寸法図 特記のない限り inches (millimeters)

CONTROLLING DIMENSION IS INCH
VALUES IN [] ARE MILLIMETERS

MUC10A (Rev A)

10-Lead eMSOP Package
NS Package Number MUC10ADIMENSIONS ARE IN MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY

SDA10A (Rev A)

10-Lead LLP Package
NS Package Number SDA10A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2010 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社／〒 135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上