

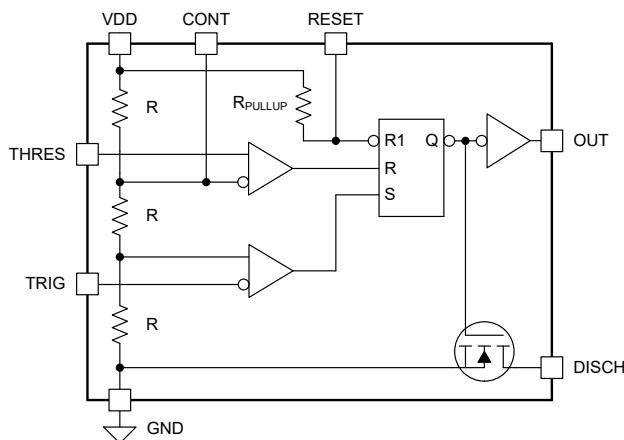
## TLC3555-Q1 車載高速 CMOS タイマ

### 1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
  - 温度グレード 1: -40°C ~ +125°C, T<sub>A</sub>
- 機能安全対応
  - 機能安全システムの設計に役立つ資料を利用可能
- 超低消費電力
  - V<sub>DD</sub> = 5V で 1mA (標準値)
- 最大 3MHz の非安定動作
- レールツーレールにスイング可能な CMOS 出力
- 高い出力電流能力
  - 200mA (シンク)
  - 50mA (ソース)
- 出力は CMOS、TTL、MOS と完全互換
- RESET から V<sub>DD</sub> へのプルアップを内蔵
- 既知の状態へのパワーオンリセット
- サーマルシャットダウン保護内蔵
- 1.5V~18V の単一電源動作

### 2 アプリケーション

- 車載ライティング
- 自動車向けインストルメント クラスタ
- テレマティクス
- ビルオートメーション
- 照明器具
- 電化製品
- エネルギー インフラ



概略回路図

### 3 説明

TLC3555-Q1 は、TI の CMOS プロセスを用いて製造されたモノリシック タイミング回路です。このタイマは、CMOS、TTL、MOS ロジックと完全互換であり、3MHz まで、さらにはそれを超える周波数でも動作します。TLC3555-Q1 は、性能と機能の両方の観点から既存の TLC555 を改良したものであり、より厳格な仕様許容誤差に加え、サーマル シャットダウンやパワーオンリセットなどの追加機能も備えています。

TLC3555-Q1 のトリガ、スレッシュホールド、リセットのロジックは、TLC555 と同じ真理値表に従います。リセットピン (RESET) を High に設定すると標準的な動作になり、リセットピンを Low に設定すると、フリップフロップがリセットされて、出力が強制的に Low になります。TLC3555-Q1 は、RESET から V<sub>DD</sub> への内部プルアップ抵抗を備えているため、受動部品数を減らし、基板面積を削減できます。

伝搬遅延時間が短く、立ち上がりおよび立ち下がり時間が短いため、TLC3555-Q1 は、NE555 や TLC555 など従来のタイマよりも高い周波数の非安定動作をサポートしています。TLC3555-Q1 は、電源電圧が 15V の場合、TI の従来型非安定テスト回路で 3.1MHz のクリーンな方形波を実現します。TLC3555-Q1 を発振器として使用し、出力と入力を互いに接続すると、7.2MHz の発振周波数が得られます。高い周波数での応答は、回路の寄生成分が支配的です。TLC555 とピン互換の D パッケージに加えて、TLC3555-Q1 は DDF パッケージでも供給されるため、寄生成分を低減しながら簡潔な実装が可能です。

#### パッケージ情報

部品番号	パッケージ (1)	パッケージサイズ (2)
TLC3555-Q1	D (SOIC, 8)	4.9mm × 6.0mm
	DDF (SOT-23-THIN, 8)	2.9mm × 2.8mm

- 詳細については、[セクション 10](#) を参照してください。
- パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



## 目次

<b>1 特長</b> .....	1	6.4 デバイスの機能モード	14
<b>2 アプリケーション</b> .....	1	<b>7 アプリケーションと実装</b> .....	15
<b>3 説明</b> .....	1	7.1 使用上の注意	15
<b>4 ピン構成および機能</b> .....	3	7.2 代表的なアプリケーション	15
<b>5 仕様</b> .....	4	7.3 電源に関する推奨事項	17
5.1 絶対最大定格	4	7.4 レイアウト	17
5.2 ESD 定格	4	<b>8 デバイスおよびドキュメントのサポート</b> .....	19
5.3 推奨動作条件	4	8.1 ドキュメントのサポート	19
5.4 熱に関する情報	4	8.2 ドキュメントの更新通知を受け取る方法	19
5.5 電気的特性	5	8.3 サポート・リソース	19
5.6 スイッチング特性	7	8.4 商標	19
5.7 代表的特性	8	8.5 静電気放電に関する注意事項	19
<b>6 詳細説明</b> .....	10	8.6 用語集	19
6.1 概要	10	<b>9 改訂履歴</b> .....	19
6.2 機能ブロック図	10	<b>10 メカニカル、パッケージ、および注文情報</b> .....	20
6.3 機能説明	10		

## 4 ピン構成および機能

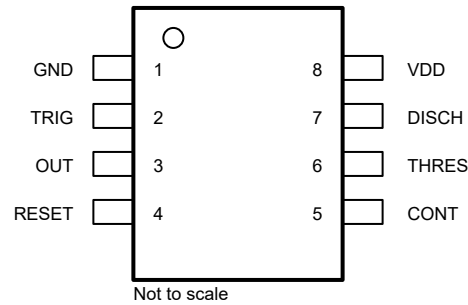


図 4-1. D パッケージ、8 ピン SOIC および DDF パッケージ、8 ピン SOT-23-THIN (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
CONT	5	入力 / 出力	コンパレータのスレッシュホールドを制御。デフォルトでは $2/3 V_{DD}$ を出力しますが、外部から駆動することも可能です
DISCH	7	出力	オープン コレクタ出力から放電タイミング コンデンサ
GND	1	電源	グランド基準電圧
OUT	3	出力	タイマ出力信号
リセット	4	入力	アクティブ Low のリセット入力により、出力と放電を Low に強制
THRES	6	入力	タイミング入力の終了。THRES > CONT は出力と放電を Low に設定
TRIG	2	入力	タイミング入力の開始。TRIG < $1/2$ CONT の場合、出力は High にセットされ、放電回路はオープン状態になります
VDD	8	電源	入力電源電圧、1.5V~18V

## 5 仕様

### 5.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)<sup>(1)</sup>

		最小値	最大値	単位
V <sub>DD</sub>	電源電圧 <sup>(2)</sup>	-0.3	20	V
	TRIG、THRES、CONT、RESET ピンの入力電圧	-0.3	V <sub>DD</sub> + 0.3	V
I <sub>OL</sub>	シンク電流 (放電、または出力)		225	mA
I <sub>OH</sub>	ソース電流 (出力)		60	mA
T <sub>A</sub>	自由空気での動作温度	-55	125	°C
T <sub>J</sub>	接合部温度	-55	150	°C
T <sub>stg</sub>	保存温度	-65	150	°C

- (1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) すべての電圧値は、ネットワークの GND を基準としたものです。

### 5.2 ESD 定格

		値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM)、AEC Q100-002 準拠 <sup>(1)</sup>	±2000
		デバイス帯電モデル (CDM)、AEC Q100-011 準拠	±500

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

### 5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V <sub>DD</sub>	電源電圧	1.5		18	V
T <sub>A</sub>	自由空気での動作温度	-40		125	°C

### 5.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		TLC3555		単位
		8 ピン		
		D (SOIC)	DDF (SOT-23-THIN)	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	138.9	211.3	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	78.8	118.0	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	87.9	112.1	°C/W
ψ <sub>JT</sub>	接合部から上面への特性パラメータ	23.2	15.2	°C/W
ψ <sub>JB</sub>	接合部から基板への特性パラメータ	86.9	111.7	°C/W
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	該当なし	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

## 5.5 電気的特性

特に記述のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$

パラメータ		テスト条件		最小値	標準値	最大値	単位
$V_{I(\text{THRES})}$	スレッショルド電圧	$V_{DD} = 1.5\text{V}$		0.95	1.0	1.05	V
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.8	1.0	1.15	
		$V_{DD} = 3.3\text{V}$		2.1	2.2	2.3	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	2	2.2	2.4	
		$V_{DD} = 5\text{V}$		3.28	3.33	3.38	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	3.2	3.33	3.46	
$V_{DD} = 12\text{V}$		7.92	8	8.08			
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	7.7	8	8.3			
$V_{DD} = 15\text{V}$		9.9	10	10.1			
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	9.6	10	10.4			
$I_{I(\text{THRES})}$	スレッショルド電流	$V_{DD} = 1.5\text{V} \sim 15\text{V}$			10	pA	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		1000		
$V_{I(\text{TRIG})}$	トリガ電圧	$V_{DD} = 1.5\text{V}$		0.48	0.5	0.52	V
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.42	0.5	0.58	
		$V_{DD} = 3.3\text{V}$		1.06	1.1	1.14	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	1	1.1	1.2	
		$V_{DD} = 5\text{V}$		1.64	1.67	1.70	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	1.6	1.67	1.75	
$V_{DD} = 12\text{V}$		3.95	4	4.05			
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	3.85	4	4.15			
$V_{DD} = 15\text{V}$		4.94	5	5.06			
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	4.8	5	5.2			
$I_{I(\text{TRIG})}$	トリガ電流	$V_{DD} = 1.5\text{V} \sim 15\text{V}$			10	pA	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		1000		
$V_{I(\text{RESET})}$	リセット電圧	$V_{DD} = 1.5\text{V}$		0.35	0.6	0.8	V
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.3	0.6	1	
		$V_{DD} = 3.3\text{V}$		0.5	0.77	1.05	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.4	0.77	1.2	
		$V_{DD} = 5\text{V}$		0.65	0.86	1.3	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.5	0.86	1.4	
$V_{DD} = 12\text{V}$		0.67	0.89	1.3			
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.5	0.89	1.4			
$V_{DD} = 15\text{V}$		0.67	0.89	1.3			
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.5	0.89	1.4			
$I_{I(\text{RESET})}$	リセット電流	$V_{DD} = 1.5\text{V} \sim 15\text{V}$ 、 $\text{RESET} = V_{DD}$			10	pA	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		1000		
		$V_{DD} = 1.5\text{V}$ 、 $\text{RESET} = 0\text{V}$			1.8	$\mu\text{A}$	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		1.9		
		$V_{DD} = 3.3\text{V}$ 、 $\text{RESET} = 0\text{V}$			3.9		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		4		
		$V_{DD} = 5\text{V}$ 、 $\text{RESET} = 0\text{V}$			5.9		
$-40^\circ\text{C} \sim +125^\circ\text{C}$			6				
$V_{DD} = 12\text{V}$ 、 $\text{RESET} = 0\text{V}$			14.2				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$		14.4				
$V_{DD} = 15\text{V}$ 、 $\text{RESET} = 0\text{V}$			17.8				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$		18				

## 5.5 電気的特性 (続き)

特に記述のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$

パラメータ		テスト条件		最小値	標準値	最大値	単位
$V_{I(\text{CONT})}$	制御電圧	オープン回路時 (無負荷時) の値、電源電圧に対する割合で表されます			66.7		%
	放電スイッチ、オン状態電圧	$I_{OL} = 1\text{mA}$ 、 $V_{DD} = 1.5\text{V} \sim 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.025	0.2	V	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.03	0.25		
		$I_{OL} = 10\text{mA}$ 、 $V_{DD} = 3.3\text{V} \sim 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.08	0.3		
		$I_{OL} = 100\text{mA}$ 、 $V_{DD} = 5\text{V} \sim 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.82	1.5		
				1.3	1.7		
	放電スイッチ、オフ状態電流	$V_{DD} = 1.5\text{V} \sim 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}^{(3)}$	0.01	70	nA	
$V_{OH}$	High レベル出力電圧	$I_{OH} = -1\text{mA}$ 、 $V_{DD} = 1.5\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	1.05	1.29	V	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	1.05	1.25		
		$I_{OH} = -1\text{mA}$ 、 $V_{DD} = 3.3\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	2.9	3.25		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	2.9	3.1		
		$I_{OH} = -1\text{mA}$ 、 $V_{DD} = 5\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	4.67	4.91		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	4.6	4.88		
		$I_{OH} = -10\text{mA}$ 、 $V_{DD} = 5\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	4.2	4.58		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	4.09	4.35		
$I_{OH} = -10\text{mA}$ 、 $V_{DD} = 12\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	11.2	11.54				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	11	11.4				
$I_{OH} = -10\text{mA}$ 、 $V_{DD} = 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	14.2	14.54				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	14	14.2				
$I_{OH} = -50\text{mA}$ 、 $V_{DD} = 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	10.5	11.5				
	$-40^\circ\text{C} \sim +125^\circ\text{C}^{(4)}$		9				
$V_{OL}$	Low レベル出力電圧	$I_{OL} = 1\text{mA}$ 、1.5V	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.1	0.25	V	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.2	0.35		
		$I_{OL} = 1\text{mA}$ 、3.3V	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.09	0.25		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.2	0.35		
		$I_{OL} = 1\text{mA}$ 、 $V_{DD} = 5\text{V} \sim 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.08	0.2		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.2	0.35		
		$I_{OL} = 10\text{mA}$ 、 $V_{DD} = 3.3\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.25	0.3		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.3	0.4		
$I_{OL} = 10\text{mA}$ 、 $V_{DD} = 5\text{V} \sim 15\text{V}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.17	0.3				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	0.25	0.4				
$I_{OL} = 100\text{mA}$ 、 $V_{DD} = 5\text{V} \sim 15\text{V}^{(4)}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	2.11	2.8				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	2.5	3.2				
$I_{OL} = 200\text{mA}$ 、 $V_{DD} = 15\text{V}^{(4)}$	$-40^\circ\text{C} \sim +125^\circ\text{C}$	5	6				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$	7					
$C_i$	トリガおよびしきい値のコンデンサ容量 (各ピン)			2.1		pF	
$C_{PD}$	消費電力容量 <sup>(1) (2)</sup>			50		pF	

## 5.5 電気的特性 (続き)

特に記述のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$

パラメータ		テスト条件		最小値	標準値	最大値	単位	
$I_Q$	静止時電流	$V_{DD} = 1.5\text{V}$			150	200	$\mu\text{A}$	
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		180	285		
		$V_{DD} = 3.3\text{V}$			180	250		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		210	330		
		$V_{DD} = 5\text{V}$			200	270		
			$-40^\circ\text{C} \sim +125^\circ\text{C}$		240	365		
$V_{DD} = 12\text{V}$			240	310				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$		290	425				
$V_{DD} = 15\text{V}$			260	330				
	$-40^\circ\text{C} \sim +125^\circ\text{C}$		310	465				

- (1)  $C_{PD}$  を使用して、動的な消費電力を決定します。
- (2)  $P_D = V_{DD}^2 f_o (C_{PD} + C_L)$ 。ここで、 $f_o$  は出力周波数、 $C_L$  = 出力負荷コンデンサ容量、 $V_{DD}$  = 電源電圧を示します。
- (3) リーク電流は温度の上昇とともに増加し、温度が  $10^\circ\text{C}$  上昇するごとに、その大きさはおよそ二倍になります。フルレンジとして規定された値は、 $T_A = 125^\circ\text{C}$  で測定されます。
- (4) この出力電流で動作を継続すると自己発熱が生じ、電源電圧および周囲温度によっては、デバイスが保護用のサーマルシャットダウン状態に入る可能性があります。大出力電流での動作は、過渡イベントなどの短時間に限定してください。

## 5.6 スイッチング特性

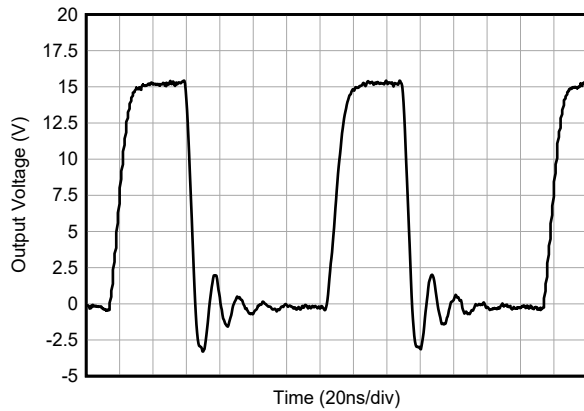
$T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$  における値 (特に注記がない限り)。特性値は、設計、特性評価、またはその両方に基づいて規定されています

パラメータ		テスト条件		最小値	標準値	最大値	単位
	内部タイミングの温度感度	$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$ 、 $C_T = 0.1\mu\text{F}$ 、 $R_A = R_B = 1\text{k}\Omega \sim 100\text{k}\Omega^{(2)}$			75		$\text{ppm}/^\circ\text{C}$
	タイミング間隔の電源電圧感度	$V_+ = 3.3\text{V} \sim 15\text{V}$ 、 $C_T = 0.1\mu\text{F}$ 、 $R_A = R_B = 1\text{k}\Omega \sim 100\text{k}\Omega$			0.17		$\%/V$
$t_r$	出力パルスの立ち上がり時間	$R_L = 10\text{M}\Omega$ 、 $C_L = 10\text{pF}$			7.8		ns
$t_f$	出力パルスの立ち下がり時間	$R_L = 10\text{M}\Omega$ 、 $C_L = 10\text{pF}$			4.7		ns
$f_{max}$	非安定モードでの最大周波数 <sup>(1)</sup>	$R_A = 470\Omega$ 、 $R_B = 200\Omega$ 、 $C_T = 200\text{pF}$		2.6	3	MHz	
			$V_{DD} = 15\text{V}$		3.1		
		プリーランニング発振器、THRES = TRIG = OUT					7.2
$t_{PD}$	トリガの伝搬遅延	立ち上がり	$V_{DD} = 3.3\text{V}$		85	ns	
			$V_{DD} = 5\text{V}$		75		
			$V_{DD} = 15\text{V}$		60		
		立ち下がり	$V_{DD} = 3.3\text{V}$		70		
			$V_{DD} = 5\text{V}$		50		
			$V_{DD} = 15\text{V}$		50		

- (1) この測定値は、基板の寄生成分の影響を大きく受けます。
- (2)  $(f_{125^\circ\text{C}} - f_{-40^\circ\text{C}}) / (\Delta T_A \times f_{25^\circ\text{C}}) \times 10^6$  として計算されます。ここで、 $f_T$  は温度 T における出力周波数、 $T_A$  は  $-40^\circ\text{C} \sim +125^\circ\text{C}$  です。

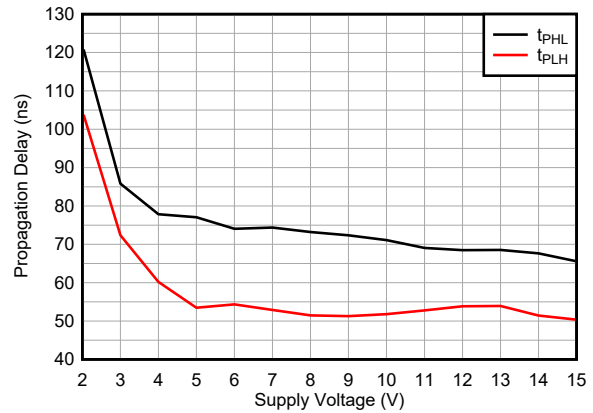
### 5.7 代表的特性

特に記述のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$



このテストでは、TRIG、THRES、OUT が互いに短絡しているため、 $f_{\text{max}} \cong 7.2\text{MHz}$  になります

図 5-1. 自発振器として動作時の出力電圧と時間との関係



このテストでは、TRIG と THRES が互いに短絡しているため、 $t_{\text{PH}}$  と  $t_{\text{PL}}$  への負荷抵抗の影響は個別に考慮します

図 5-2. 出力を放電するまでの伝搬遅延と電源電圧との関係

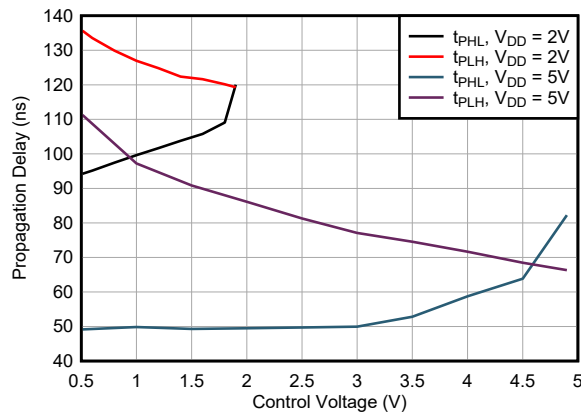


図 5-3. 伝搬遅延と制御電圧との関係

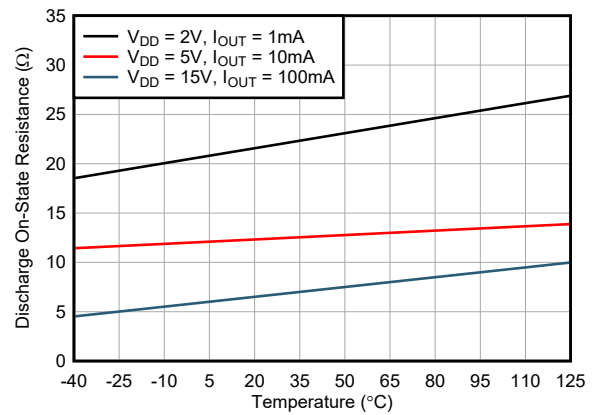


図 5-4. 放電スイッチのオン状態抵抗と自由空気温度との関係

## 5.7 代表的特性 (続き)

特に記述のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$

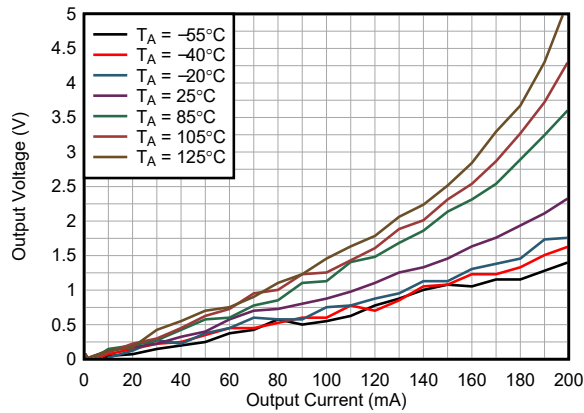


図 5-5. 出力電圧と出力電流との関係 (シンク)

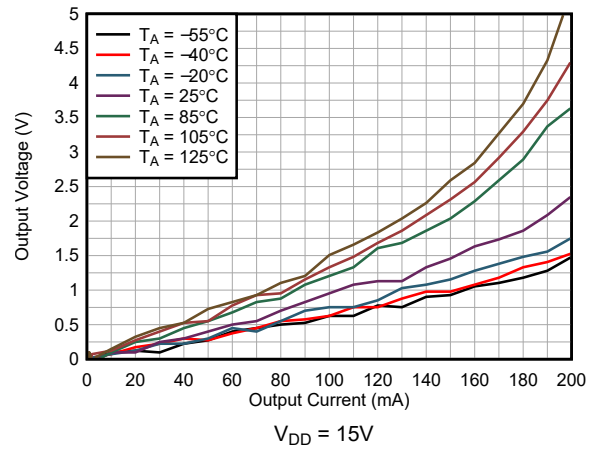


図 5-6. 出力電圧と出力電流との関係 (シンク)

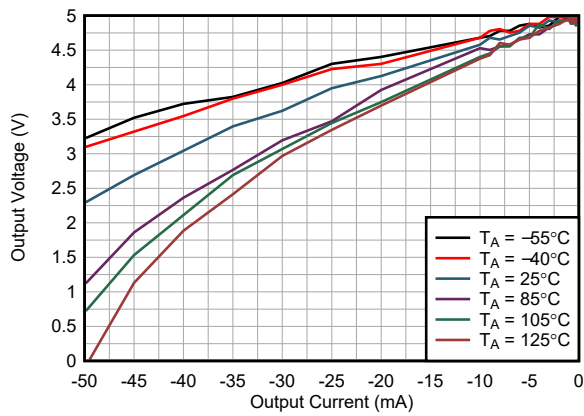


図 5-7. 出力電圧と出力電流との関係 (ソース)

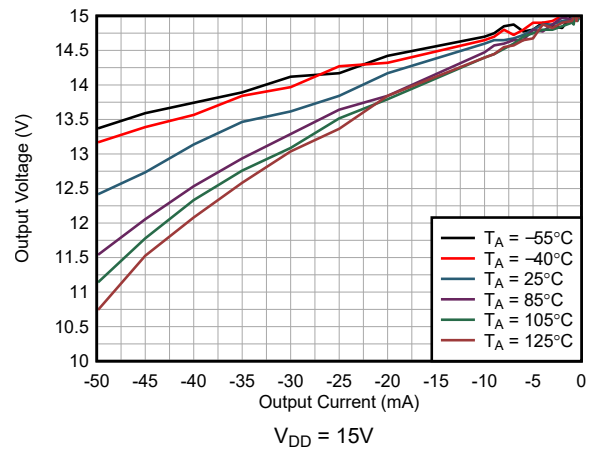


図 5-8. 出力電圧と出力電流との関係 (ソース)

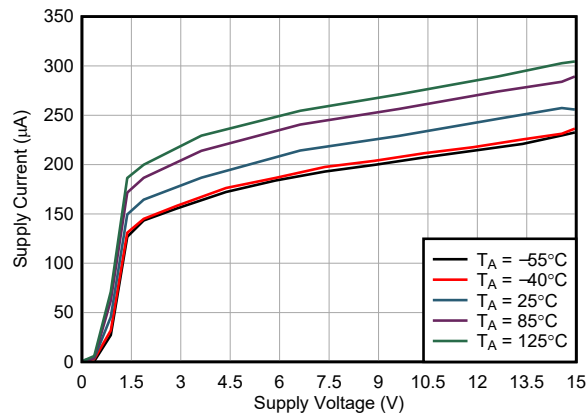


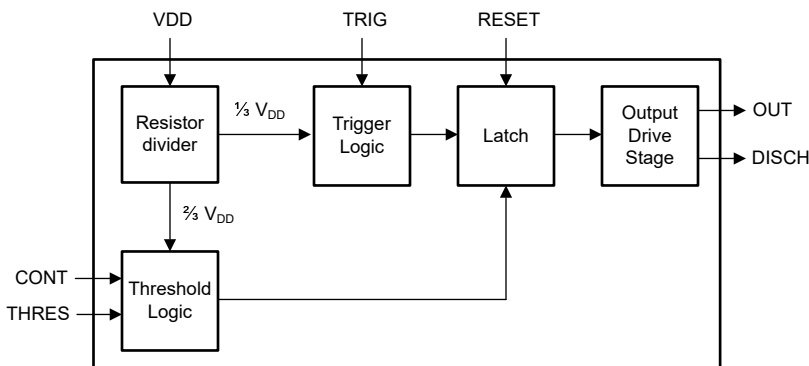
図 5-9. 電源電流と電源電圧との関係

## 6 詳細説明

### 6.1 概要

TLC3555-Q1 の次世代タイマーは、汎用用途と高精度タイミング用途の両方に適しており、非安定モードでは 325ns から数時間までの周期、および 3MHz 以上の周波数に対応できます。ほとんどの場合、アプリケーション回路の実装に使用される受動部品の許容差のほうが、TLC3555-Q1 自体の許容差よりも大きな誤差要因となります。従来世代のタイマーと比較して TLC3555-Q1 の精度が向上しているため、同じグレードの受動部品を使用した場合には、トリガおよびスレッシュホールドの許容差性能が向上します。また、より低グレードの受動部品を使用しても同等の最終許容差を実現できるため、コスト面でのメリットも得られます。

### 6.2 機能ブロック図



### 6.3 機能説明

#### 6.3.1 モノステーブル動作

単安定動作の場合、[図 6-1](#) のように TLC3555-Q1 を接続します。出力が Low の場合、TRIG (トリガ) に負方向パルスが入力されると、内部フリップフロップがセットされ、出力は High になり、DISCH はオフになります。コンデンサ  $C_T$  は、コンデンサの両端の電圧がスレッシュホールド (THRES) 入力のスレッシュホールド電圧に達するまで、 $R_A$  経由で充電されます。TRIG が High レベルに戻ると、スレッシュホールド コンパレータの出力によってフリップフロップがリセットされ、出力は Low になり、 $C_T$  は DISCH を通じて放電されます。

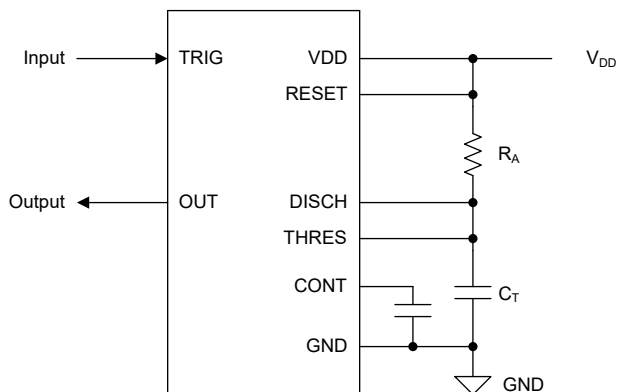
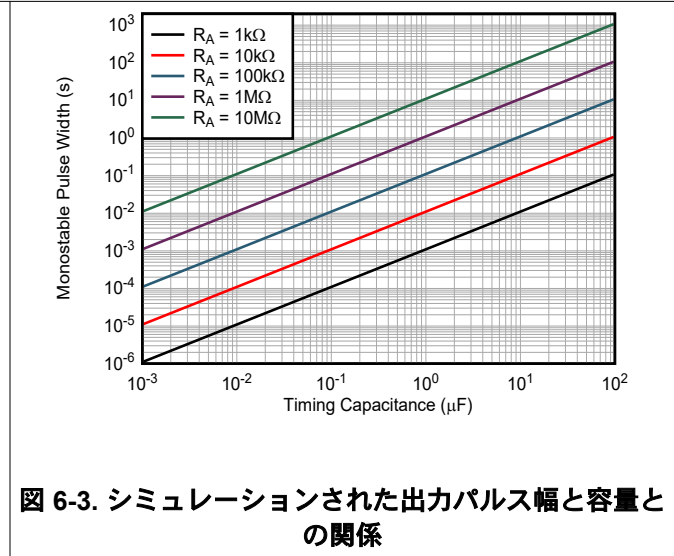
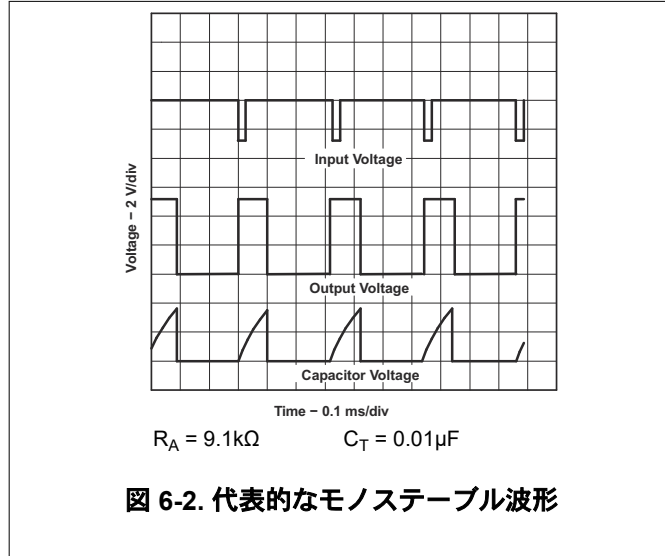


図 6-1. モノステーブル動作回路

TRIG 電圧がトリガ スレッシュホールドを下回ると、モノステーブル動作が開始します。開後始、タイミング インターバルの終了前に少なくとも にわたって TRIG が 500ns 以上 High である場合にのみ、シーケンスは終了します。トリガがグラウンドに接続されている場合、コンパレータの蓄積時間は最大 500ns に達することがあり、そのためモノスタブル パルス幅の最小値は 500ns に制限されます。スレッシュホールド レベルおよび放電トランジスタの飽和電圧の影響により、出力パルス幅はおよそ  $t_w = 1.1 \times R_A \times C_T$  となります。[図 6-3](#) は、 $R_A$  と  $C_T$  のさまざまな値に対する公称パルス幅のプロットです。スレッシュ

レベルと充電速度は、電源電圧 ( $V_{DD}$ ) に比例します。その結果、タイム インターバルの間、電源電圧が一定であれば、タイミング インターバルは電源電圧に依存しません。

タイミング期間中に、負方向トリガ パルスを **RESET** と **TRIG** に同時に印加すると、 $C_T$  が放電され、リセットパルスの立ち上がりエッジでサイクルが再開始されます。リセットパルスが **Low** である間、出力は **Low** に保持されます。



### 6.3.2 非安定動作

図 6-4 は、2 番目の抵抗 ( $R_B$ ) を回路に追加し、トリガ入力をスレッシュホールド入力に接続すると、タイマがセルフトリガしてマルチバイブレータとして動作することを示しています。 $C_T$  コンデンサは  $R_A$  および  $R_B$  経由で充電され、 $R_B$  経由でのみ放電されます。その結果、 $R_A$  と  $R_B$  の値によって デューティ サイクルが制御されます。 $D_B$  はオプションであり、通常はデューティ サイクルを 50% 未満にする必要がある場合にのみ使用します。これは、ダイオードが  $R_B$  をバイパスして  $C_T$  をより速く充電できるようにするためです。

この非安定接続により、 $C_T$  コンデンサはスレッシュホールド電圧レベル ( $\cong 0.67 \times V_{DD}$ ) とトリガ電圧レベル ( $\cong 0.33 \times V_{DD}$ ) の間で充電および放電されます。**CONT** ピンを外部から駆動すると、スレッシュホールド電圧レベルとトリガ電圧レベルがそれぞれ  $V_{CONT}$  および  $0.5 \times V_{CONT}$  にシフトされます。モノステーブル回路と同様に、充電時間と放電時間 (結果として、周波数とデューティ サイクル) は電源電圧に依存しません。

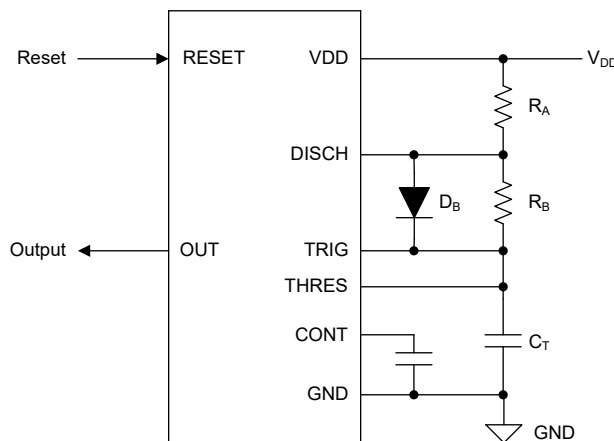


図 6-4. 非安定動作回路

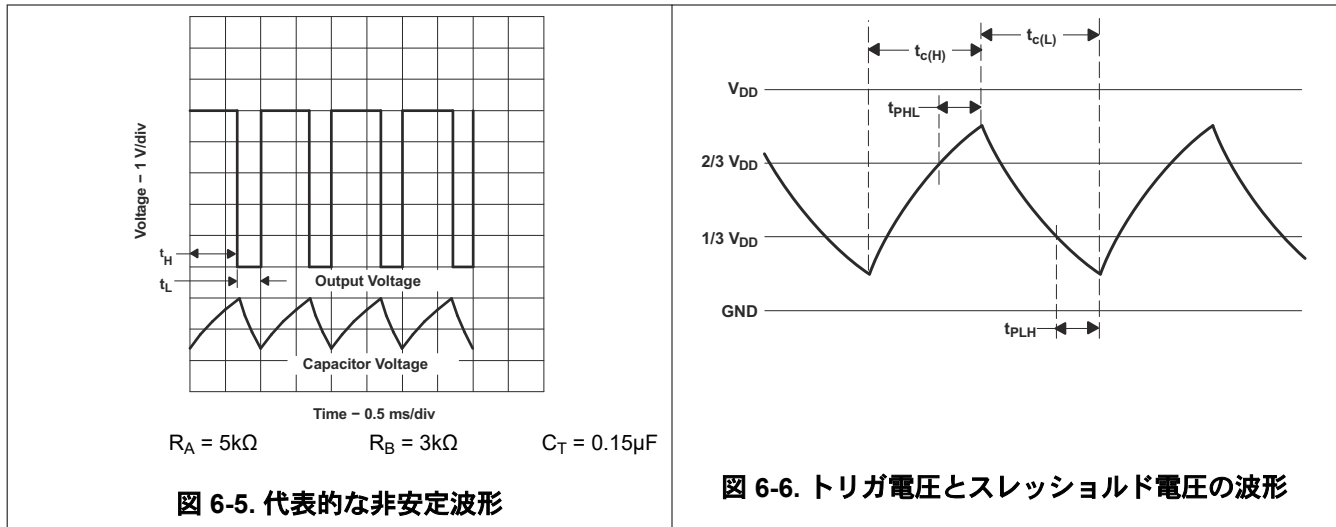


図 6-5. 代表的な非安定波形

図 6-6. トリガ電圧とスレッシュホールド電圧の波形

図 6-6 に、非安定動作中に生成される代表的な波形を示します。出力 High レベル期間 ( $t_H$ ) と Low レベル期間  $t_L$  は、以下の式で算出できます：

$$t_H = 0.693 \times (R_A + R_B) \times C_T \quad (1)$$

$$t_L = 0.693 \times R_B \times C_T \quad (2)$$

周期、周波数、ドライバ基準および波形基準のデューティサイクルに関して、その他の有用な関係を以下に示します。

$$T = t_H + t_L = 0.693 \times (R_A + 2R_B) \times C_T \quad (3)$$

$$f = \frac{1}{T} \cong \frac{1.44}{(R_A + 2R_B) \times C_T} \quad (4)$$

$$\text{Output driver duty cycle} = \frac{t_L}{T} = \frac{R_B}{R_A + 2R_B} \quad (5)$$

$$\text{Output waveform duty cycle} = \frac{t_H}{T} = 1 - \frac{R_B}{R_A + 2R_B} = \frac{R_A + R_B}{R_A + 2R_B} \quad (6)$$

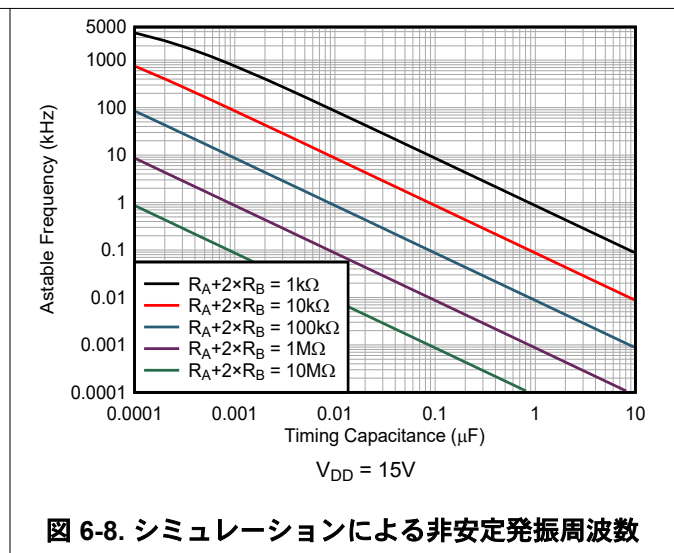
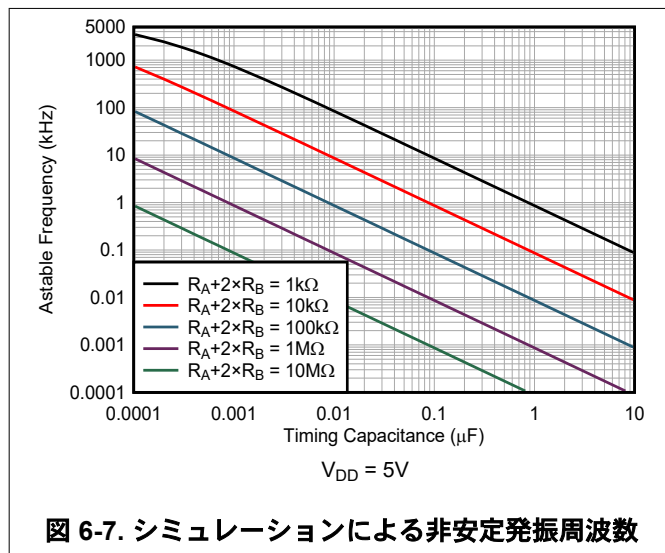
これらの式は、TRIG および THRES 入力から DISCH 出力までの伝搬遅延時間は考慮していません。これらの遅延時間は周期に直接加算され、コンデンサが過充電されるため、計算値と実際の値に周波数に応じて増加する差が生じます。さらに、 $R_B$  が非常に低い場合、放電時における放電オン状態抵抗  $r_{on}$  も、計算におけるタイミング誤差の別の要因となります。以下の式は、測定値と非常に近い値を導きます。式 7 および式 8 は、伝搬遅延と放電オン抵抗が式に追加されているため、より高い周波数 (100kHz 超) で使用したときの実際の Low および High 時間を表しています。 $C_T$  の値には、公称または意図的なタイミング容量だけでなく、PCB 上の寄生容量も含まれます。CONT のデカップリング容量もデューティサイクルに影響を及ぼし、コンデンサのリーク抵抗に依存する誤差が寄与します。詳細については、『[低デューティサイクルタイマ回路の設計](#)』の記事を参照してください。

$$t_{c(H)} = C_T \times (R_A + R_B) \times \ln \left( 3 - e^{\left( \frac{-t_{PD \text{ rising}}}{C_T \times (R_B + r_{on})} \right)} \right) + t_{PD \text{ falling}} \quad (7)$$

$$t_{c(L)} = C_T \times (R_B + r_{on}) \times \ln \left( 3 - e^{\left( \frac{-t_{PD \text{ falling}}}{C_T \times (R_A + R_B)} \right)} \right) + t_{PD \text{ rising}} \quad (8)$$

これらの式と前述の式は、時定数に数または関数の対数を乗算する点で類似しています。対数項の極限值は、低周波数での  $\ln(2)$ 、超高周波数での  $\ln(3)$  の間になければなりません。デューティサイクルが 50% に近い場合は、対数項の適切な定数を適切な結果で置き換えることができます。出力波形のデューティサイクルが 50% 未満では、 $t_{c(H)} / t_{c(L)} < 1$  が必要であり、場合によっては  $R_A \leq r_{on}$  が必要です。これらの条件を得るのは難しい場合があります。 $D_B$  を使用すると、コンデンサ充電時の実効的な  $R_B$  を低減できますが、応答は非線形になります。 $D_B$  を使用する場合は、最終的なタイミング部品の値を決定する前に、シミュレーションおよび実機評価によって性能を確認します。

図 6-7 および図 6-8 は、66% のデューティサイクル ( $R_A = R_B$  の場合) における、 $C_T$  と  $R_A + 2 \times R_B$  のさまざまな組み合わせに対応する公称自由発振周波数を示しています。 $r_{on}$ 、 $t_{PD \text{ falling}}$ 、 $t_{PD \text{ rising}}$  の値は、デバイスの電源電圧と温度に応じて変化します。 $R_A$ 、 $R_B$ 、 $C_T$  の許容誤差も変動に寄与します。簡略化した式と詳細な式を使用して計算したシミュレーション結果の差は 100kHz で明らかになり、 $V_{DD} = 15V$  では約 2.15% の誤差、 $V_{DD} = 5V$  では 2.6% の誤差になります。この誤差は、次の曲線では非直線性として現れます。1% 未満の誤差が求められるアプリケーションでは、 $V_{DD} = 5V$  の場合は 10kHz を超える周波数、 $V_{DD} = 15V$  の場合は 30kHz を超える周波数で、式 7 および式 8 を使用してください。



### 6.3.3 パワーオンリセット

TLC3555-Q1 にはパワーオンリセット機能が含まれており、電源投入が完了し、出力フリップフロップのステートマシンが有効な状態になるまで、出力はハイインピーダンス状態に保持されます。以前の世代の 555 タイマにはこの機能がなかったため、電源電圧の立ち上がり時における出力状態は予測不能でした。TLC3555-Q1 のパワーオンリセットは、電源立ち上がり時に出力をハイインピーダンス (Hi-Z) 状態に保持するためにアサートされます。電源電圧が最小スレッシュホールドに達すると、パワーオンリセットが解除され、表 6-1 で説明されているステートマシンとロジックテーブルが適用されます。TLC3555-Q1 の RESET ピンには  $V_{DD}$  への弱いプルアップ抵抗が内蔵されているため、RESET ピンを外部から駆動しない場合、デバイスはパワーオンリセット完了後にリセット状態から解除されます。その後、デバイスは THRES、TRIG、CONT の値によって決定される任意の状態に入ります。

### 6.3.4 サーマル シャットダウン

TLC3555-Q1 は、TLC555 などの従来の CMOS ベースの 555 タイマよりも多くの電流をソースおよびシンクできます。自己発熱による過度なストレスからデバイスを保護するために、TLC3555-Q1 にはサーマル シャットダウン機能が搭載されています。接合部温度がシャットダウン制限を超えると、サーマル イベントがアサートされ、出力はパワーオン リセット時と同様にハイ インピーダンス状態になります。接合部温度が十分に低下すると、デバイスはシャットダウン状態から復帰します。

非常に高速で極めて大きな過渡電流が発生した場合、ダイ温度の上昇が速すぎて、サーマル シャットダウン機能が間に合わないことがあります。出力に接続された負荷が、デバイス出力の絶対最大定格電流を超える電流を引き込む可能性がある場合は、デバイスの最大電流を制限するために、出力に直列抵抗を使用します。

## 6.4 デバイスの機能モード

表 6-1 に、デバイスの機能モードを記載します。TLC3555-Q1 には  $V_{DD}$  への弱い内部プルアップ抵抗がありますが、高速な過渡信号エッジやノイズの多い回路環境による結合ノイズによって、このプルアップが打ち負かされる可能性があります。信頼性を向上させるため、リセット機能を使用する場合は  $V_{DD}$  への外部プルアップ抵抗を使用し、リセット機能を使用しない場合はリセットピンを直接  $V_{DD}$  に短絡します。

表 6-1. 機能表

リセット	トリガ電圧 <sup>(1)</sup>	スレッシュホールド電圧 <sup>(1)</sup>	出力	放電スイッチ
低	影響なし	影響なし	低	オン
高	$< 1/3V_{CC}$	影響なし	高	オフ
高	$> 1/3V_{CC}$	$> 2/3V_{CC}$	低	オン
高	$> 1/3V_{CC}$	$< 2/3V_{CC}$	既に確かめたとおり	

(1) 表記の電圧レベルは公称値です。

## 7 アプリケーションと実装

### 注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 7.1 使用上の注意

TLC3555-Q1 タイマ デバイスは、抵抗とコンデンサの充電遅延を利用して、プログラム可能な時間遅延または動作周波数を実現します。TLC3555-Q1 は、ほとんどの 555 タイマ アプリケーションを直接ドロップインまたはアップグレードできます。TLC3555-Q1 の伝搬遅延の低減および許容差の改善により、高周波の非安定および単安定アプリケーションで従来の CMOS タイマを直接置き換える場合、結果にわずかな差異が生じる可能性があります。タイミング部品の最終的な値を選択する前に、基板レベルの寄生成分を評価します。TLC3555-Q1 の出力シンク電流定格はバイポーラ タイマと同等ですが、TLC3555-Q1 をバイポーラ 555 タイマの直接置き換えとして使用する場合は、ソース電流の制限を順守し、考慮する必要があります。

次のセクションでは、TLC3555-Q1 のいくつかの固有のアプリケーションに関する設計プロセスについて簡単に説明します。

### 7.2 代表的なアプリケーション

#### 7.2.1 ミッシングパルス検出器

図 7-1 に示す回路は、パルス列において連続するパルス間の欠落、または異常に長いパルス間隔を検出するために使用できます。モノステーブル回路のタイミング間隔は、入力パルス列のパルス間隔がタイミング間隔より短い限り、連続的に再トリガされます。パルス間隔が長い、パルスの欠落、またはパルス列が終了すると、タイミング間隔を完了でき、その結果図 7-2 に示すような出力パルスが生成されます。

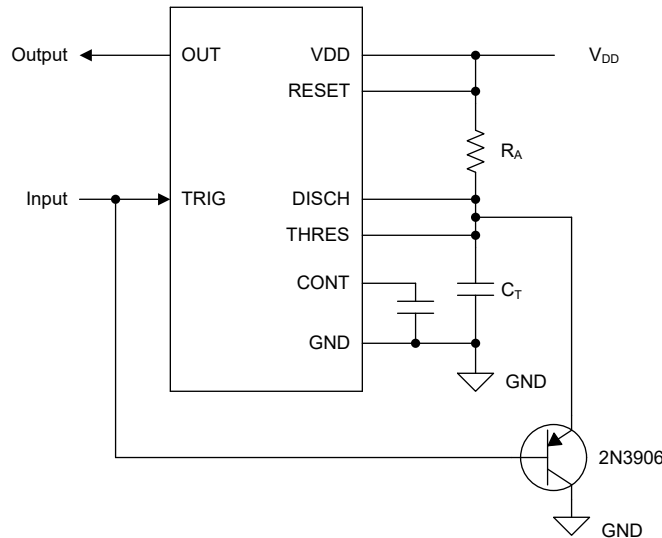


図 7-1. ミッシングパルス検出器回路

#### 7.2.1.1 設計要件

入力フォルト (パルス消失) は入力 High である必要があります。入力が Low に固定された状態は、タイミング コンデンサ ( $C_T$ ) が放電されたままになるため、検出できません。

### 7.2.1.2 詳細な設計手順

$R_A$  と  $C_T$  は、 $R_A \times C_T$  が通常入力 High 時間の最大値より大きくなるように選択します。

### 7.2.1.3 アプリケーション曲線

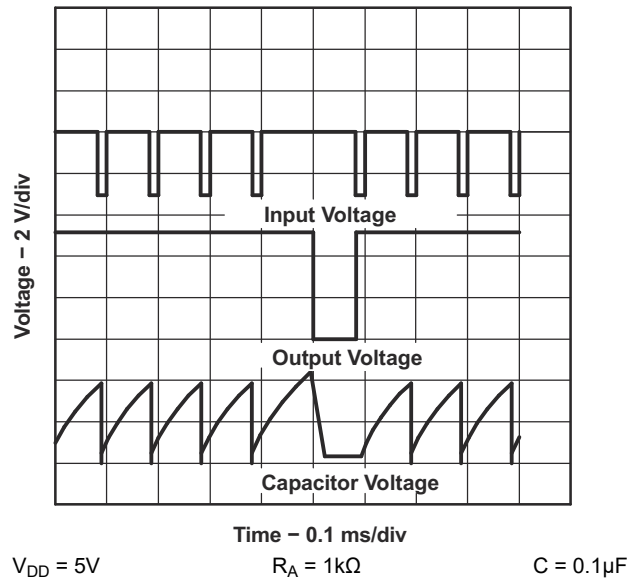


図 7-2. アプリケーションの波形

## 7.2.2 パルス幅変調

タイマ動作を変更するには、外部電圧 (または電流) を CONT に印可し、内部スレッシュホールドとトリガ電圧を変調します。図 7-3 に、パルス幅変調の回路を示します。連続入力パルストレインによってモノステーブル回路がトリガされ、制御信号によってスレッシュホールド電圧が変調されます。図 7-4 に、結果として得られるデューティサイクルと制御電圧の伝達関数との関係を示します。10% のデューティサイクルで動作させようとすると、出力パルスが一貫しない可能性があります。100% に近いデューティサイクルを試みると、2、3、4 の周波数分周になります。

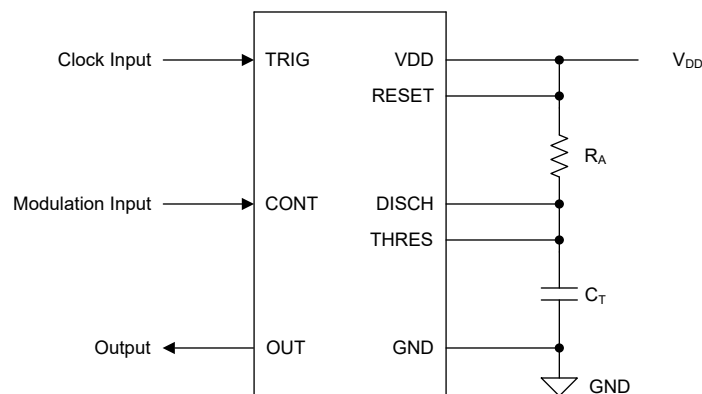


図 7-3. パルス幅変調回路

### 7.2.2.1 設計要件

クロック入力の  $V_{OL}$  および  $V_{OH}$  レベルは、それぞれ  $1/3 V_{DD}$  を下回る値と上回る値にする必要があります。クロック入力  $V_{OL}$  時間は最小出力 High 時間よりも短い必要があります。したがって、High (正) デューティサイクルクロックが推奨されます。推奨される最小変調電圧は 1V です。これは、CONT 電圧がそれより低い場合、スレッシュホールドコンパレータの伝

搬遅延および蓄積時間が増加する可能性があります。このアプリケーションは、非線形の伝達関数を許容する必要があります。コンデンサの電荷は、負の指数曲線の RC をベースとしているため、変調入力とパルス期間との関係は線形ではありません。

変調信号は、CONT に直接結合することも、容量結合することもできます。直接結合の場合、変調ソース電圧とインピーダンスがタイマのバイアスに及ぼす影響を考慮する必要があります。

### 7.2.2.2 詳細な設計手順

$R_A$  と  $C_T$  は、 $R_A \times C_T$  がクロック入力周期と同じか、それ以下になるように選択します。図 7-4 は、制御電圧と出力デューティサイクルの非線形な関係を示しています。デューティサイクルは、 $R_A \times C_T$  の時定数に対する制御電圧およびクロック周期の関数です。

### 7.2.2.3 アプリケーション曲線

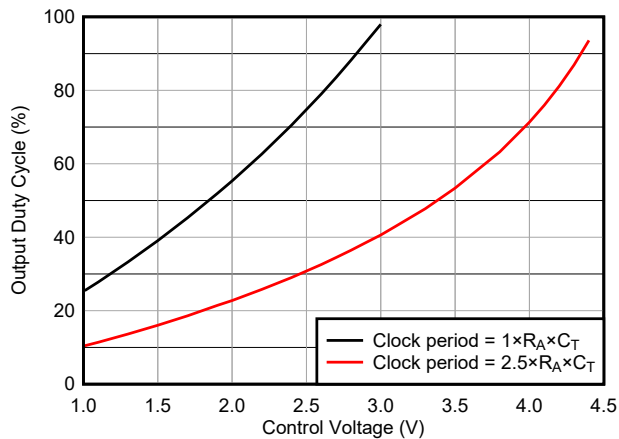


図 7-4. アプリケーションの波形

## 7.3 電源に関する推奨事項

TLC3555-Q1 には、1.5V ~ 18V の電源電圧が必要です。関連する回路を保護するには適切な電源をバイパスする必要があります。推奨される最小デカップリング容量値は 0.1 $\mu$ F であり、できれば 1 $\mu$ F の電解コンデンサと並列に接続してください。バイパス コンデンサは TLC3555-Q1 のできるだけ近くに配置し、パターン長を最小限にします。起動時には、パワーオンリセット機能を正しく動作させるため、電源の立ち上がり速度を 1V/ $\mu$ s 未満に抑えます。

## 7.4 レイアウト

### 7.4.1 レイアウトのガイドライン

PCB レイアウトの標準的なベスト プラクティスは、TLC3555-Q1 の配線に適用されます。0.1 $\mu$ F のデカップリング コンデンサを、できれば 1 $\mu$ F の電解バルク デカップリング コンデンサと並列にして、TLC3555-Q1 の電源ピンのできるだけ近くに配置する必要があります。遅延時間に使用するコンデンサは、放電ピンのできるだけ近くに配置します。下層にグランドプレーンを使用すると、ノイズ耐性とシグナル インテグリティが向上します。

100kHz 以上で動作する回路では、寄生容量が回路性能に大きく影響する可能性があるため、注意深く制御する必要があります。可能な限り隣接する配線間の間隔を広げ、重要なパターンの上下にある電源プレーンおよびグランドプレーンを除去し、重要なパターンではビアの使用を最小限に抑えます。パターンは単位長さ当たりの容量成分を持つため、パターンが短いほど容量は小さくなります。したがって、タイミング抵抗 (または複数の抵抗) およびタイミング コンデンサ間のパターン長は最小限にします。タイミング容量  $C_T$  の実効値は、意図的に追加したタイミング容量と寄生容量の合計になるため、タイミング コンデンサ値を選定する前に、基板容量をシミュレーション、計算、または実測します。対象周波数で測定したタイミング コンデンサの値は公称値と異なる場合があるため、LCR メータで確認します。

## 7.4.2 レイアウト例

図 7-5 および図 7-6 に、単安定および非安定アプリケーションの基本的なレイアウトを示します。安定性と再現性を向上させるために、C0G (NP0) コンデンサを使用します。

- $C_T$  – 時間遅延計算に基づく C0G (NP0) セラミック タイミング容量
- $C_1$  – 制御電圧ピン用 C0G (NP0) セラミック バイパス コンデンサ、 $0.1\mu\text{F}$
- $C_2$  – 電源ピン用 C0G (NP0) セラミック バイパス コンデンサ、 $0.1\mu\text{F}$
- $C_3$  – 電源ピン用電解バイパス コンデンサ、 $1\mu\text{F}$
- $R_A$  – 時間遅延計算に基づくタイミング抵抗
- $R_B$  – 時間遅延計算に基づくタイミング抵抗 (非安定モード)

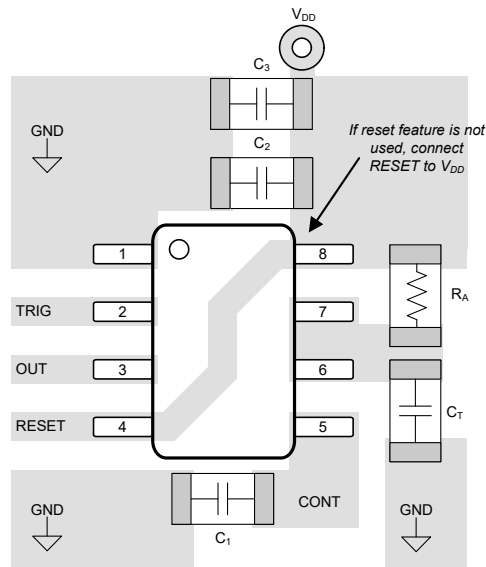


図 7-5. 推奨レイアウト、単安定構成

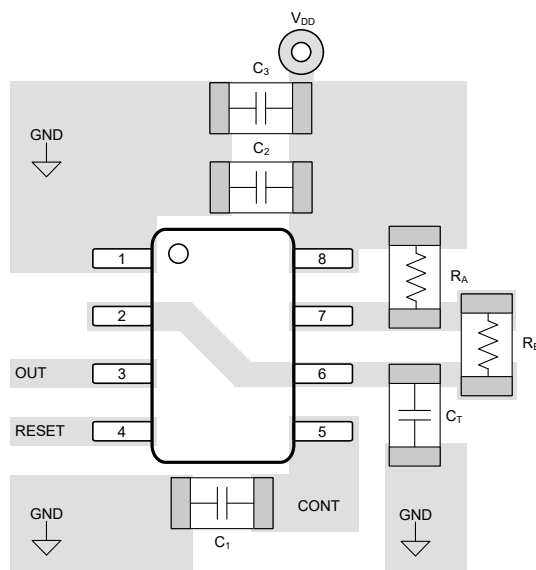


図 7-6. 推奨レイアウト、非安定構成

## 8 デバイスおよびドキュメントのサポート

### 8.1 ドキュメントのサポート

#### 8.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インストルメンツ、『[TLC3555EVM 評価基板](#)』
- テキサス・インストルメンツ、『[TLC555-Q1 を正および負のチャージ ポンプとして使用](#)』アプリケーション ノート
- テキサス・インストルメンツ、『[EMC 互換車載対応 LED リア ランプ、シーケンシャル 回転アニメーション リファレンス デザイン](#)』
- テキサス インストルメンツ、『[自動車照明向け高精度 PWM 調光 LED ドライバ リファレンス デザイン](#)』

### 8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 8.3 サポート・リソース

テキサス・インストルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インストルメンツの仕様を構成するものではなく、必ずしもテキサス・インストルメンツの見解を反映したものではありません。テキサス・インストルメンツの[使用条件](#)を参照してください。

### 8.4 商標

テキサス・インストルメンツ E2E™ is a trademark of Texas Instruments.  
すべての商標は、それぞれの所有者に帰属します。

### 8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インストルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 8.6 用語集

[テキサス・インストルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

#### Changes from Revision A (October 2024) to Revision B (June 2026) Page

• DDF パッケージのステータスを「事前情報」から「量産データ」に変更.....	1
---	---

#### Changes from Revision \* (July 2024) to Revision A (October 2024) Page

• DDF パッケージのステータスをプレビューから事前情報 (サンプルありのプレビュー) に変更.....	1
• 「熱に関する情報」に DDF パッケージの熱評価基準を追加 .....	4
• 「関連資料」に TLC3555EVM の参照を追加 .....	19

## 10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

## PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TLC3555QDDFRQ1</a>	Active	Production	SOT-23-THIN (DDF)   8	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	T3555
<a href="#">TLC3555QDRQ1</a>	Active	Production	SOIC (D)   8	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3555Q
TLC3555QDRQ1.A	Active	Production	SOIC (D)   8	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	3555Q
<a href="#">XTL3555QDDFRQ1</a>	Active	Preproduction	SOT-23-THIN (DDF)   8	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	
XTL3555QDDFRQ1.A	Active	Preproduction	SOT-23-THIN (DDF)   8	3000   LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF TLC3555-Q1 :**

- Catalog : [TLC3555](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC3555QDDFRQ1	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TLC3555QDRQ1	SOIC	D	8	3000	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC3555QDDFRQ1	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
TLC3555QDRQ1	SOIC	D	8	3000	340.5	336.1	25.0

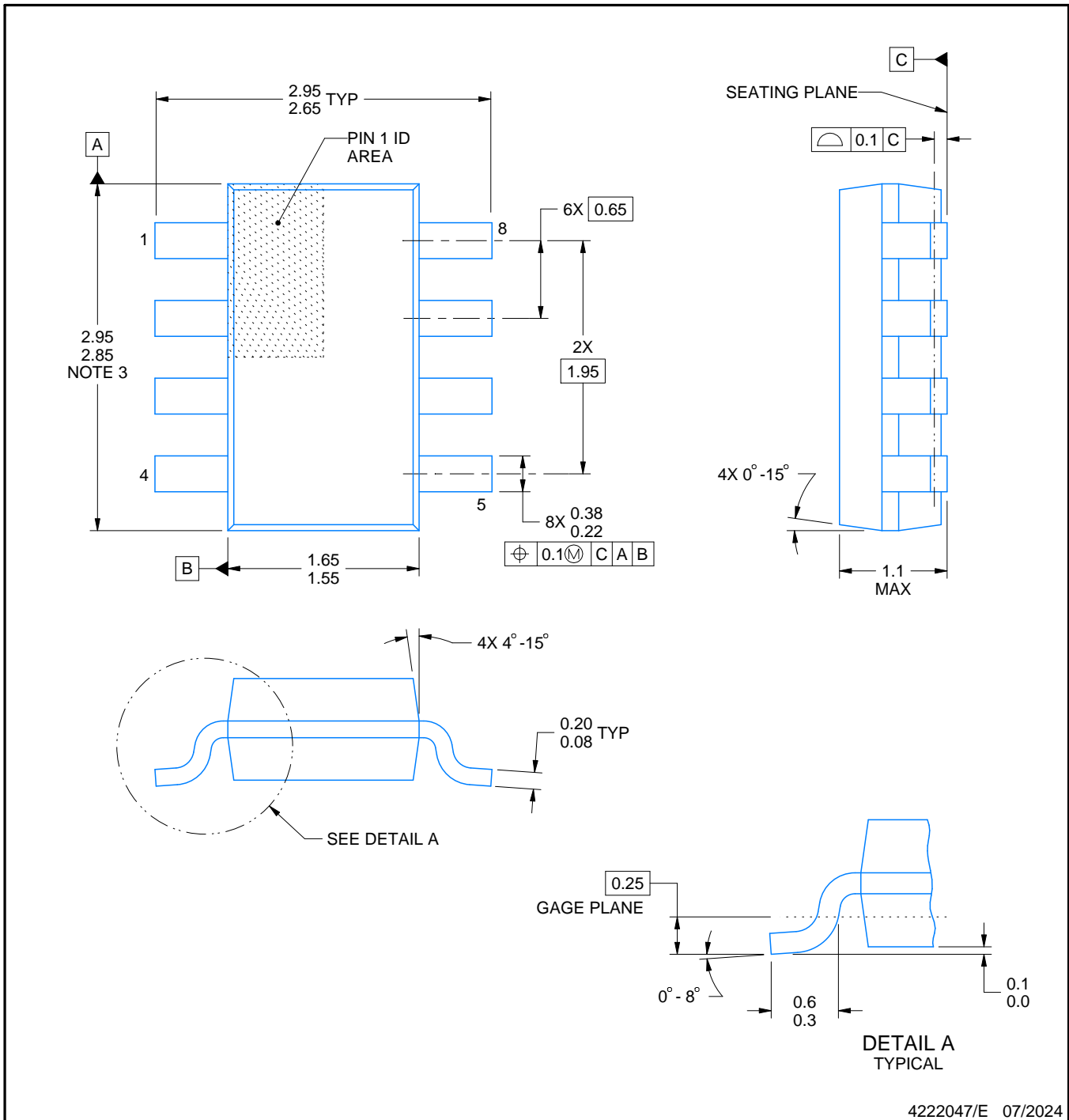
# DDF0008A



# PACKAGE OUTLINE

## SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



4222047/E 07/2024

### NOTES:

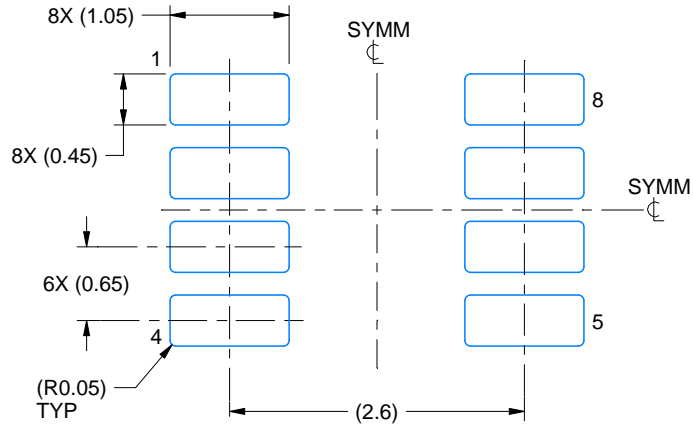
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

# EXAMPLE BOARD LAYOUT

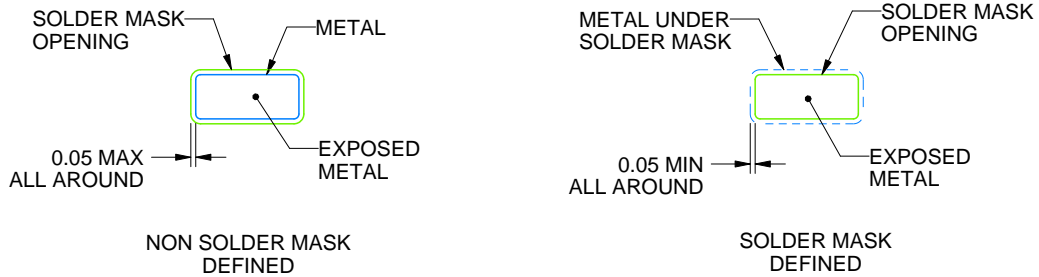
DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:15X



SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

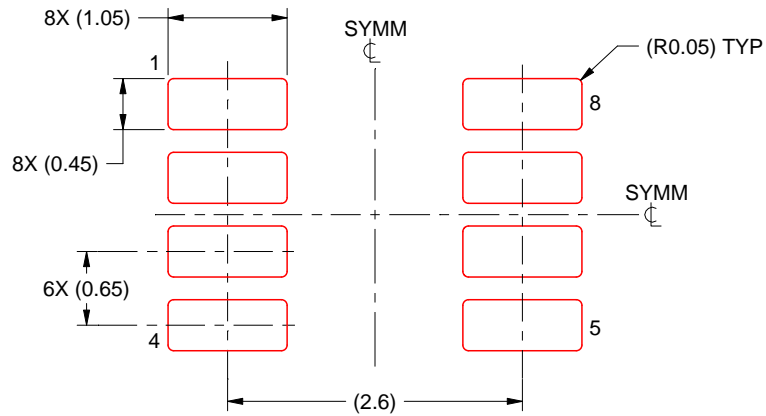
- 4. Publication IPC-7351 may have alternate designs.
- 5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE  
BASED ON 0.125 mm THICK STENCIL  
SCALE:15X

4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.



D0008A

# PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed  $.006$  [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

# EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE  
 EXPOSED METAL SHOWN  
 SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE  
BASED ON .005 INCH [0.125 MM] THICK STENCIL  
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月