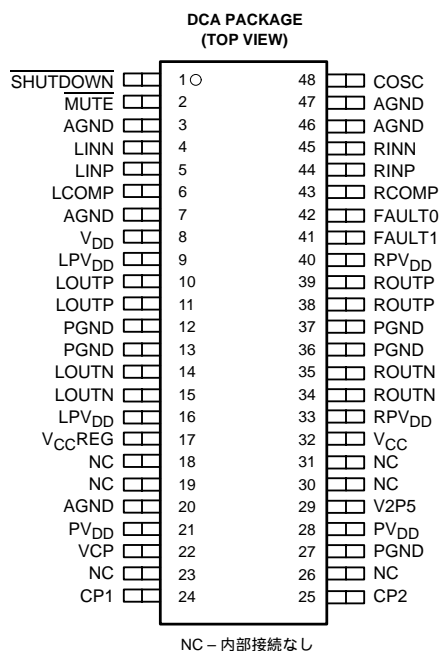


10WステレオD級オーディオ・パワーアンプ

- 非常に高効率なD級ステレオ動作
- L, R両チャンネルをドライブ
- 10WのBTL出力(12V電源、4Ω負荷)
- シャットダウン時消費電流20μA
- 熱的に強化されたパワーパッド(PowerPAD™)表面実装パッケージ
- 熱保護回路と低電圧保護回路



解 説

TPA032D02はモノリシックのパワーICであり、非常に高効率なD級動作のステレオ・オーディオ・アンプです。高速でスイッチングするパワーDMOSトランジスタを用いた出力段の高周波スイッチングにより、アナログ入力信号を再生します。TPA032D02はブリッジ結合型負荷(BTL)駆動のアンプを構成し、オーディオ周波数範囲(20Hz–20kHz)において高い忠実度を保ち、12V電源電圧、4Ω負荷、0.5%THD+Nで10Wの連続平均電力まで駆動できます。BTL構成では出力の外付けのカップリング用コンデンサが不要になります。デバイス単体のシャットダウン制御があり、そのときの全消費電流を20μAに制限します。したがって、本デバイスは電池駆動アプリケーションにも最適です。

電源電圧は8Vから14Vの範囲で使用できます。また、デバイスの信頼性を高める次の保護回路があります。すなわち、熱保護回路と低電圧シャットダウン保護回路であり、不良状態が発生した場合にそのステータスをフィードバックするピンが備わっています。

TPA032D02の高スイッチング周波数により、チャンネル当りの出力フィルタが3個の小コンデンサと2個の小インダクタで構成できます。さらに、この高スイッチング周波数により良好なTHD+N特性が得られます。

TPA032D02は、熱的に強化された48ピンパワーパッド(PowerPAD™)TSSOP表面実装パッケージで提供致します(名称はDCA)。

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお勧めします。TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましては如何なる責任も負いません。

アプリケーション情報

出力の計算方法

入力と出力との関係は以下の式で決まります。

$$\text{出力(Vrms)} = \text{入力(Vrms)} * 25\text{dB(固定)} * 2 \text{ (BTL出力のため)}$$

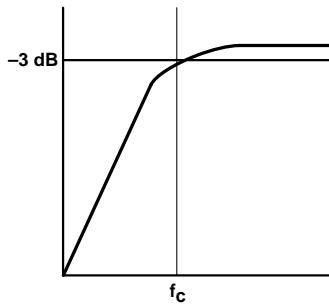
$$\text{出力(W)} = [\text{出力(Vrms)}]^2 / \text{スピーカ負荷}$$

入力コンデンサC₁

一般的なアプリケーションでは、アンプの入力信号に最適動作のための適切な直流バイアスをかけられるように、入力コンデンサC₁が必要になります。その場合、C₁とアンプの入力インピーダンスZ_iはハイパスフィルタを形成し、そのコーナー周波数(カットオフ周波数)は式(1)で決まります。

$$f_{C(\text{highpass})} = \frac{1}{2\pi Z_i C_1} \quad (1)$$

Z_iは標準10kΩ



C₁の値は考察に重要であり、回路のバス(低周波)特性に直接影響します。例として、40Hzまでフラットなバス特性を必要とする仕様について考察します。式(1)を式(2)のように書き換えます。

$$C_1 = \frac{1}{2\pi Z_i f_c} \quad (2)$$

式(2)より、この例ではC₁は0.40μFとなり、0.47μFから1μFのコンデンサを選ぶことになります。低リークのタンタルあるいはセラミックのコンデンサが、入力コンデンサの最善の選択になります。極性のあるコンデンサを使用する場合、コンデンサの+側をアンプ入力に接続します。その理由は、アンプ入力のDCレベルが一般の入力信号源のDCレベルよりも高い1.5Vに固定されているからです。このように、アプリケーションにおいてはコンデンサの極性の確認が重要なことにご注意願います。

差動入力

TPA032D02は差動入力であり、それがデバイスの入力における歪みを最小にします。各入力の名目値で1.5Vに設定されているので、DCブロッキング・コンデンサが各4入力ピンに必要になります。信号源がシングルエンドの場合、信号源のグランドを信号として取り扱ふと最適な特性が得られません。言い換えると、信号源における信号グランドを基準と

し、それをTPA032D02の極力近くに配置したDCブロッキング・コンデンサまで配線します。これが実現できない場合でも、使用しない入力ピンからDCブロッキング・コンデンサを通して近くのグランドに接地することが必要です。

電源デカップリング・コンデンサC_s

TPA032D02は高性能なD級CMOSオーディオ・アンプであり、出力の全高周波歪み(THD)を極力低くするために、適切な電源デカップリングを必要とします。また、電源デカップリングはアンプとスピーカ間の長い配線による発振を防止します。最適なデカップリングは、電源配線上の異なる種類の雑音に対応した、異なる2タイプのコンデンサを使用して実現します。配線上の高周波の遷移、スパイク、あるいはデジタルノイズには、かなり低い等価直列抵抗(ESR)のセラミック・コンデンサを、一般に0.1μFでデバイスの各V_{DD}ピンの極力近くに配置するのが最適です。低周波の雑音信号をフィルタするには、より大きい10μFかそれ以上のアルミ電解コンデンサを、オーディオ・パワーアンプの近くに配置することを推奨します。

TPA032D02にはいくつかの異なる電源ピンがあります。こうすることで、IC内部の雑音に敏感なアナログ回路を大電流スイッチングによる雑音から分離しています。

ミュートおよびシャットダウン・モード

TPA032D02はデバイス動作のミュート・モードおよびシャットダウン・モードを採用し、バッテリー電源の節約のために非使用時の電源電流I_{DD}を微小にする設計をしています。SHUTDOWN入力ピンは、アンプを使用している正常動作時はハイレベルに保ちます。SHUTDOWNをローレベルにすると、出力を抑え、アンプを低電流状態すなわちI_{DD} = 20μAにします。ミュート・モードだけの場合はI_{DD}を10mAに低減します。ミュートからの復帰時間はTYP値で180msとなっています。ミュートおよびシャットダウン機能と使わない場合、MUTE、SHUTDOWN端子はV_{cc}に接続して下さい。

ポップ音対策

電源投入/断時のポップノイズの対策はミュートさせておいてから電源を立ち上げる、またはミュートさせてから電源を落とすことにより、削減できます。ミュート復帰時間が180ms程度必要であることに注意する必要があります。

低ESRコンデンサの使用

低ESRコンデンサを本アプリケーション情報節の全体で推奨します。実際のコンデンサは(理想に反して)、理想コンデンサとそれに直列な抵抗の単純なモデルにできます。この抵抗にかかる電圧降下は、回路におけるコンデンサの効果を

小さくします。この抵抗の等価値が低いほど、実際のコンデンサは理想コンデンサに近い動作をします。

出力フィルタ部品

出力インダクタは、D級アンプシステムの特性のキーとなる部品です。このインダクタは十分大きな電流容量であることと、周波数と温度に対して比較的一定のインダクタンスであることが重要です。電流容量は予想される最大電流よりも大きくし、インダクタの磁気飽和を防止します。磁気飽和が発生すると、インダクタはその機能を失い、PWM信号に対して短絡回路のようになり、高調波歪みがかかなり増加します。D級アンプをEMIに敏感なシステムの近くに配置する場合、インダクタにシールドが必要になることもあります。しかし、本デバイスのスイッチング周波数はEMI対象より低く、ほとんどのシステムに対して問題になりません。インダクタのDC直列抵抗は低くして、インダクタにおける電力損失を最小にし、回路の効率を高めます。

コンデンサは、スイッチング周波数と高周波雑音の低減、および負荷電流の一部を供給するのに重要な部品です。また、低等価直列抵抗(ESR)のコンデンサを使用するのが最適です。コンデンサは高周波信号を分流するので、低ESRはコンデンサにおける電力損失を低減します。コンデンサを並列に接続すると、ESRもまた並列になり、全体のESR値を効果的に低減します。電圧定格もまた重要であり、目安として、予想される実効値電圧の2から3倍にすると、高ピーク電圧や遷移時のスパイクを許容できます。この出力フィルタ用コンデンサは、大電流が流れるので温度に対して安定でなければなりません。

D級対リニア動作の効率

アンプの効率は、電源から供給される電力と負荷に出力される電力の比で定義されます。効率を示す次式(3)において、 P_L は負荷における電力、 P_{SUP} は電源から供給される電力を各々示します。

$$\text{効率} = \eta = \frac{P_L}{P_{SUP}} \quad (3)$$

高効率のアンプには、低効率のアンプに比べて多くの利点があります。その利点のひとつは、与えられた出力における電力が小さいことです。これは、デバイスで低減すべき熱の発生を小さくし、また電源の電力を小さくし、その結果電池の寿命を長くします。

オーディオ・パワーアンプのシステムは、効率の悪いことが知られているリニアアンプを従来使用しています。D級アンプは、オーディオ・パワーアンプの効率を高める手段として開発されました。

リニアアンプは、電源と負荷間の可変抵抗網として働くように設計されます。そのトランジスタは線形領域で動作し、可変抵抗として働くトランジスタにかかる電圧は、特に出力トランジスタで熱になって失われます。D級アンプの出力トランジスタはオフ領域からオン領域(飽和領域)へスイッチし、また元にもどり、線形領域は非常に短時間で通過します。その結果、トランジスタが線形領域で動作せず、非常に小電力しか熱として失われません。トランジスタのオン抵抗が小さい場合は、そこでの電圧降下が小さく、したがって損失が低下します。理想的なD級アンプは100%の効率であり、その場合出力トランジスタのオン抵抗($r_{DS(on)}$)とスイッチング時間が両方ともゼロと仮定されます。

理想D級アンプ

D級アンプの出力トランジスタがどのように動作するか説明するため、最初にハーフブリッジのアプリケーションを調べます(図4 参照)。

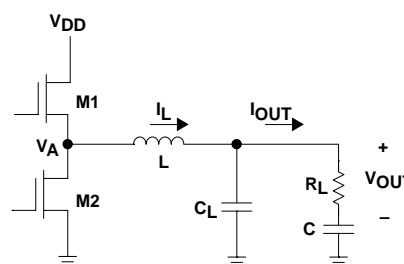


図4. ハーフブリッジのD級出力段

図5と図6は、ハーフブリッジ回路における電流と電圧をそれぞれ示します。トランジスタM1がオンでM2がオフの場合、インダクタ電流はほぼ電源電流と等しくなります。M2がオンに切り替わり、M1がオフに切り換わると、電源電流はゼロに低下します。しかし、このときインダクタは今までのインダクタ電流を維持します。そのため、グランドからM2を通る別のインダクタ電流が流れます。これはすなわち、 V_A (図4におけるM2のドレイン電圧)が、電源電圧とグランドよりわずかに低い電圧との間を遷移することを意味します。インダクタとコンデンサはローパスフィルタを形成し、出力電流をインダクタ電流の平均値に等しくします。また、このローパスフィルタは V_A を平均化した値、すなわち電源電圧にデューティ・サイクルをかけた値と V_{OUT} を等しくします。制御ロジック回路を用いて出力電力を調整し、両トランジスタは決して同時にオンしません。出力電圧が上昇中の場合、M1はM2より長い時間オンします。

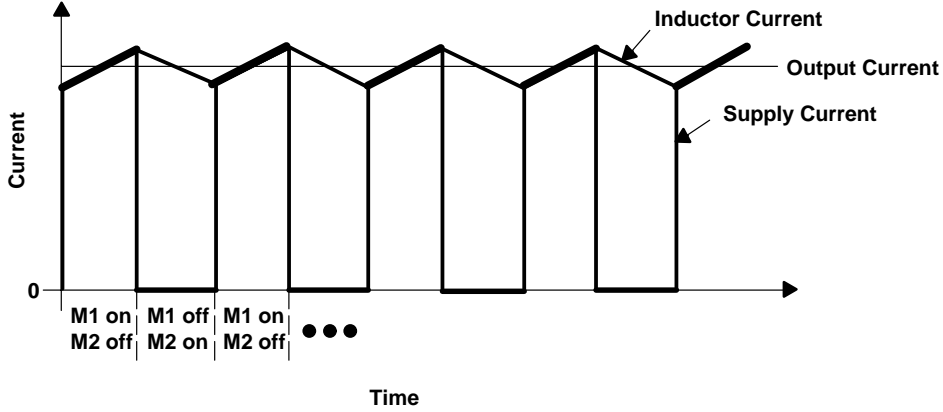


図5. D級電流

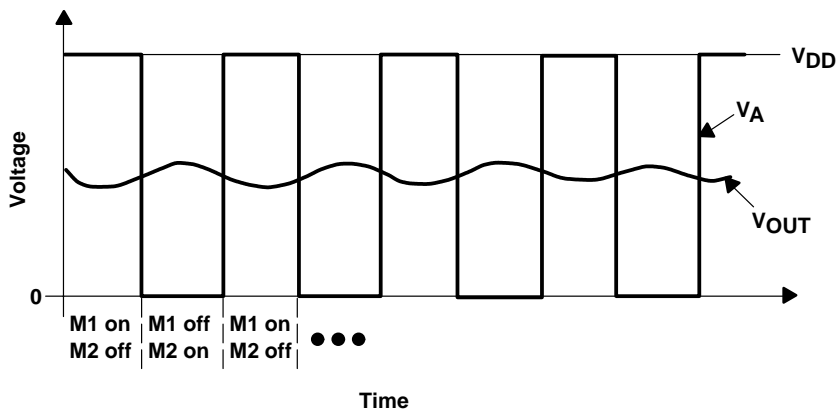


図6. D級電圧

図5と図6のプロット図より、D級デバイスの効率計算ができ、理想リニアアンプ・デバイスとの比較ができます。下記の効率計算の導出において、ピーク電圧(V_p)の正弦波は理想D級と理想リニアの両アンプの出力です。

D級

$$V_{L(rms)} = \frac{V_p}{\sqrt{2}} \tag{4}$$

$$\text{平均}(I_{DD}) = \frac{I_{L(rms)} \times V_{L(rms)}}{V_{DD}} \tag{5}$$

$$P_L = V_L \times I_L \tag{6}$$

$$P_{SUP} = V_{DD} \times \text{平均}(I_{DD}) \tag{7}$$

$$P_{SUP} = \frac{V_{DD} \times I_{L(rms)} \times V_{L(rms)}}{V_{DD}} \tag{8}$$

$$\text{効率} = \eta = \frac{P_L}{P_{SUP}} \tag{8}$$

$$\text{効率} = \eta = 1 \tag{9}$$

リニア

$$V_{L(rms)} = \frac{V_p}{\sqrt{2}} \tag{4}$$

$$P_L = \frac{V_{L(rms)}^2}{R_L} = \frac{V_p^2}{2R_L} \tag{5}$$

$$\text{平均}(I_{DD}) = \frac{2}{\pi} \times \frac{V_p}{R_L} \tag{10}$$

$$P_{SUP} = V_{DD} \times \text{平均}(I_{DD}) = \frac{V_{DD} V_p}{R_L} \times \frac{2}{\pi}$$

$$\text{効率} = \eta = \frac{P_L}{P_{SUP}}$$

$$\text{効率} = \eta = \frac{\frac{V_p^2}{2R_L}}{V_{DD} \times \frac{2}{\pi} \times \frac{V_p}{R_L}}$$

$$\text{効率} = \eta = \frac{\pi}{4} \times \frac{V_p}{V_{DD}} \tag{11}$$

以上の理想効率の式において、 $V_P = V_{DD}$ がクリッピングしない正弦波の最大振幅と仮定します。このとき、リニアアンプのクリッピングしない場合の最大効率は78.5%になります。一方、D級アンプの理想効率はすべての電力レベルにおいて理想的な100%になります。

上記の式の導出は、ハーフブリッジと同様にH型ブリッジにも適用できます。H型ブリッジは同じ出力電力を得るのに約2倍の電源電流を要しますが、電圧は半分です。したがって、効率の式において、これらの係数は相殺されません。H型ブリッジの回路図を図7に示します。

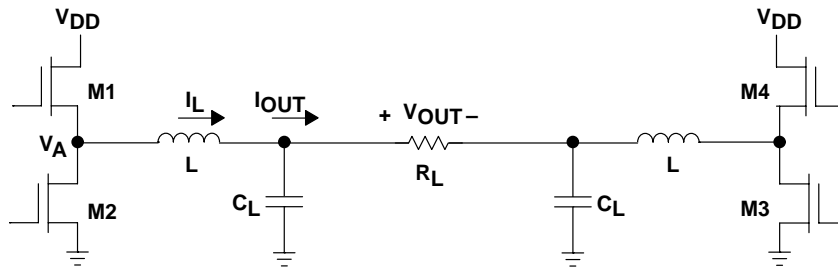


図7. H型ブリッジのD級出力段

実際のD級アンプにおける損失

損失はD級アンプを非理想的にし、効率を100%以下に低下させます。この損失は、出力トランジスタのオン抵抗 $r_{DS(on)}$ がゼロでないことと、その立ち上がり・立ち下り時間がゼロより大であることに起因します。

ゼロでない $r_{DS(on)}$ による損失は導通損失と呼ばれ、出力トランジスタがオン(飽和)している場合の非スイッチング時間において失われる電力です。0Ωより大きい $r_{DS(on)}$ であれば導通損失を発生します。図8は導通損失解析のために単純化したH型ブリッジ出力回路を示します。これによって、導通損失を考慮した新しい効率が求められます。

供給される電力 P_{SUP} は、常に2つのトランジスタがオンしていると仮定すると、負荷に出力される電力とトランジスタで消費される電力で決まります。

$$\text{効率} = \eta = \frac{P_L}{P_{SUP}}$$

$$\text{効率} = \eta = \frac{I^2 R_L}{I^2 2r_{DS(on)} + I^2 R_L}$$

$$\text{効率} = \eta = \frac{R_L}{2r_{DS(on)} + R_L}$$

$$\text{効率} = \eta = 95\%$$

(すべての出力レベルにおいて $r_{DS(on)} = 0.1\Omega$, $R_L = 4\Omega$)

$$\text{効率} = \eta = 85\%$$

(すべての出力レベルにおいて $r_{DS(on)} = 0.36\Omega$, $R_L = 4\Omega$)

ゼロより大きい立ち上がりと立ち下り時間による損失は、スイッチング損失と呼ばれます。スイッチング損失を示す出力のダイアグラムを図9に示します。

立ち上がりと立ち下り時間は、いくつかの理由によってゼロより大きくなります。そのひとつは、ドレインからソースへのチャネル(MOSFETと仮定)を形成するのに所定の時間を要するため、出力トランジスタが瞬時にスイッチできないことです。もうひとつは、トランジスタのゲート・ソース間容量と配線の寄生抵抗がRC時定数を形成し、立ち上がり・立ち下り時間を増加するからです。

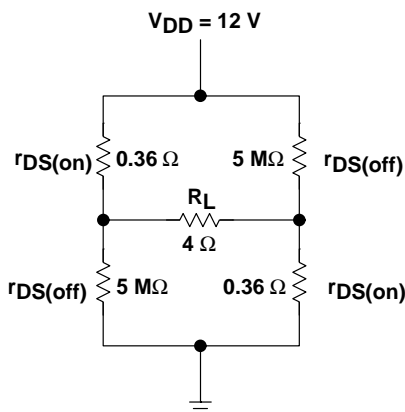


図8. 導通損失計算のために単純化した出力トランジスタ

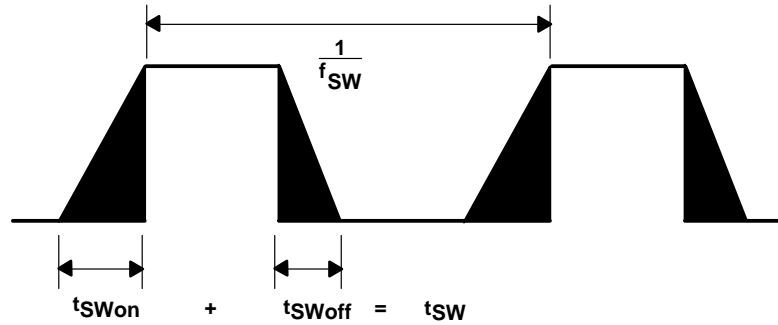


図9. 出力のスイッチング損失

スイッチング損失はすべての出力電力レベルで一定です。これは、ほとんどの場合の高出力電力レベルにおいてスイッチング損失が無視できることを意味します。しかし、低出力電力レベルの場合では、効率を計算する際にスイッチング損失を考慮する必要があります。このように、スイッチング損失は高出力電力時には導通損失により無視されますが、低出力電力時には考慮すべきです。スイッチング損失は、出力フィルタと負荷の静的電流を考慮すると自動的に計算されます。

電源におけるD級を使用する利点

アンプのシステムにおいて、効率計算は電源設計の重要な要素です。表2は、1kHz正弦波入力時のチャンネル当りの出力電力レベル範囲における効率を示します。1チャンネル当り10Wのステレオ・オーディオシステムが4Ω負荷・12V電源の場合、消費する最大電力は約26Wです。一方、TPA032D02と類似

したリニアアンプが消費する電力は、同じ条件下で50W以上になります。

正弦波の増幅では、D級アンプはリニアアンプに対して少しばかり電力を節約できます。しかし、音楽の増幅の場合には、その差異はより大きなものになります。その理由は、同じピーク出力電力の場合(図10参照)でも、音楽の実効出力電力レベルがより低いからです。リニアアンプは高実効出力レベルでは比較的良い効率ですが、中程度から低実効出力電力レベルでは非常に効率が悪くなります。与えられた信号において、実効電力に対してピーク電力を比較する一般的な方法はクレスト・ファクタ(クレスト係数、波高率)です。それを式(12)に示します。所定のピーク電力に対して実効電力が低いと、クレスト・ファクタは大きくなります。

$$\text{クレスト・ファクタ} = 10 \times \log \frac{P_{PK}}{P_{RMS}} \quad (12)$$

表2. 12V・4Ω時のH型ブリッジシステムの効率対出力電力

Output Power (W)	Efficiency (%)	Peak Voltage (V)	Internal Dissipation (W)
0.5	41.7	2	0.7
2	66.7	4	1.0
5	75.1	6.32	1.66
8	78	8	2.26
10	77.9	8.94†	2.84S

高ピーク電圧はTHDの増加の原因になります。

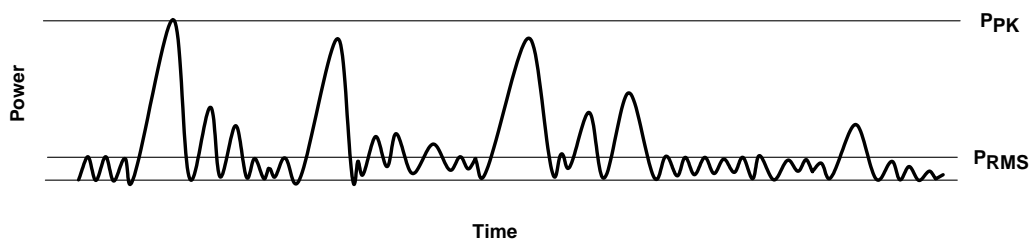


図10. オーディオ信号のピーク電力と実効電力

アCES プリケーション情報出プーカの方R

電源のデカップリング用コンデンサは、アプリケーションによって必要なものが異なります。EVM(デバイスの評価用モジュール)には、大形コンデンサを追加するためのパッドとスルーホールがあります(SLOU066Aを参照)。種々の大きさのコンデンサが、電源ラインにおけるリップル電圧に与える影響を図11に示します。このリップルは高周波時に最大になります。この図は、4Ω負荷への20kHz、10W出力での最悪ケースを示します。すべてのケースにおいて、2個の10μFと1個の1μFのセラミック・チップ・コンデンサでEVMの電源をデカップリングしました。1μFをICの電源ピンの直近に、10μFはそれより少し離れたところに2個互いに接近して配置しました。

図11における上の特性は、これら3個のコンデンサだけを使用した場合のリップルを示します。中間の特性は、さらに330μFのアルミ電解コンデンサ(定格が25V、90mΩ、100kHz時の許容リップル電流755mA)を追加した場合の影響を示します。下の特性は、330μFを390μFのアルミ電解コンデンサ(定格が35V、65mΩ、100kHz時の許容リップル電流1.2A)に置き換えた場合です。

EMIが制御されたシステムでは、より小容量のコンデンサですみませんが、上記結果より最小のリップル電圧が要求される敏感な回路では、より大容量で低ESRの大型コンデンサを推奨します。出力信号における歪みに関してはコンデンサ容

量にあまり関係しません。もちろん大型コンデンサを用いれば、スイッチング周波数が250kHz時にわずか数mΩというコンデンサの低ESRにより多少良くなりますが、大きく改善されるのは電源リップルです。そして電源リップルが減ることによりEMIも改善します。

計算方法入コデ計のサ差動電源カッグR

一般的な音楽CDは、歪みなしに最大音声部分を出力するために、平均出力電力に対して12dBから15dBのダイナミック・ヘッドルーム(余裕)が必要です。TPA032D02のデータシートより、TPA032D02は12V電源で4Ωスピーカーをドライブすると、20Wのピーク電力が得られることがわかります。ここでワットをデシベルに変換すると、

$$P_{dB} = 10 \text{Log} \left(\frac{P_W}{P_{ref}} \right) = 10 \text{Log} \left(\frac{20}{5} \right) = 6 \text{dB} \quad (13)$$

クレスト・ファクタによる制約を差し引いて、歪みの無い平均リスニング・レベルを求めると以下ようになります。

$$6.0 \text{dB} - 18 \text{dB} = -12 \text{dB} \text{ (18dB クレスト・ファクタ)}$$

$$6.0 \text{dB} - 15 \text{dB} = -9 \text{dB} \text{ (15dB クレスト・ファクタ)}$$

$$6.0 \text{dB} - 12 \text{dB} = -6 \text{dB} \text{ (12dB クレスト・ファクタ)}$$

$$6.0 \text{dB} - 9 \text{dB} = -3 \text{dB} \text{ (9dB クレスト・ファクタ)}$$

$$6.0 \text{dB} - 6 \text{dB} = 0 \text{dB} \text{ (6dB クレスト・ファクタ)}$$

$$6.0 \text{dB} - 3 \text{dB} = 3 \text{dB} \text{ (3dB クレスト・ファクタ)}$$

ここで、デシベルをワットに再変換すると、

$$\begin{aligned} P_W &= 10^{P_{dB}/10} \times P_{ref} & (14) \\ &= 315 \text{ mW (18dB クレスト・ファクタ)} \\ &= 630 \text{ mW (15dB クレスト・ファクタ)} \\ &= 1.25 \text{ W (12dB クレスト・ファクタ)} \\ &= 2.5 \text{ W (9dB クレスト・ファクタ)} \\ &= 5 \text{ W (6dB クレスト・ファクタ)} \\ &= 10 \text{ W (3dB クレスト・ファクタ)} \end{aligned}$$

以上の情報は、アンプシステムの熱消費の見積もりを試算する場合に有益なものです。絶対的な最悪ケース(10Wの連続出力電力、3dBのクレスト・ファクタ)を12dBや15dBのアプリケーションと比較すると、システムの最大周囲温度の定格に大きく影響します。12V・4Ωのシステムについて、電力消費曲線を用いたTPA032D02内部の電力消費と最大周囲温度定格を表3に示します。

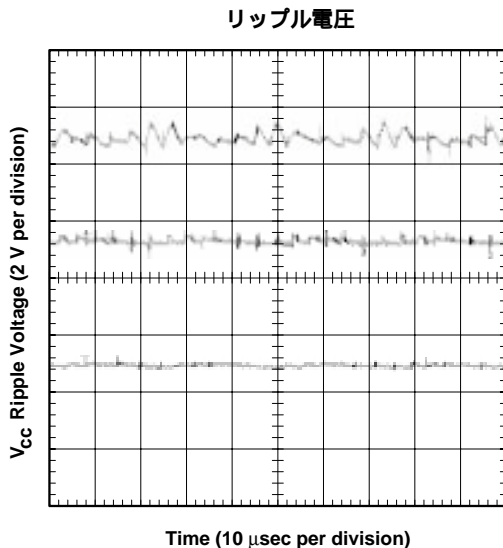


図11. 電源デカップリング

表3. TPA032D02電力定格 (12V・4Ωのステレオ)

PEAK OUTPUT POWER (W)	AVERAGE OUTPUT POWER	POWER DISSIPATION (W/Channel)	MAXIMUM AMBIENT TEMPERATURE
20	10 W (3 dB)	2.84	23°C
20	5 W (6 dB)	1.66	75°C
20	2.5 W (9 dB)	1.12	100°C
20	1.25 W (12 dB)	0.87	111°C
20	630 mW (15 dB)	0.7	118°C
20	315 mW (18 dB)	0.6	123°C

最大周囲温度はプリント基板のヒートシンク(放熱)能力に依存します。電力消費表の無風時のデータを使用すると、6.9平方インチの銅面積の多層基板上におけるDCAパッケージのディレーティング係数は44.8mW/°Cになります。これを Θ_{JA} に変換すると、

$$\begin{aligned} \text{熱抵抗 } \Theta_{JA} &= \frac{1}{\text{ディレーティング係数}} \\ &= \frac{1}{0.048} \\ &= 22.3^\circ\text{C/W} \end{aligned} \quad (15)$$

最大周囲温度を計算する際に、消費電力曲線が1チャンネル当たりなので、最初に2チャンネル動作のために放熱を2倍にする必要があります。 Θ_{JA} 、最大許容接合温度、および全内部電力消費が与えられると、最大周囲温度は以下の式で計算できます。TPA032D02の最大接合温度の推奨値は150°Cです。内部電力消費の値は、効率対出力電力の特性グラフから得ています。

$$\begin{aligned} T_{A\text{Max}} &= T_{j\text{Max}} - \Theta_{JA} P_D \\ &= 150 - 22.3(0.7 \times 2) = 118^\circ\text{C} \quad (15\text{dBクレスト・ファクタ}) \\ &= 150 - 22.3(2.84 \times 2) = 23^\circ\text{C} \quad (3\text{dBクレスト・ファクタ}) \end{aligned} \quad (16)$$

参考までに、パワーパッドを半田付けしない場合のディレーティング係数は13.2mWから22.4mWになります。

注記

4Wの内部電力消費は、10Wシステムの1チャンネル当たり15dBクレスト・ファクタで見積もる。

TPA032D02には過熱保護回路が設計されており、接合温度が150°Cを超えると、デバイスが損傷しないようにデバイスをオフにします。表3は歪み無しの最大リスニング音量について計算しました。出力レベルが低い場合には、表3の数値は大きく変化します。また、8Ωスピーカーを使用するとアンプの効率が上がり、熱特性が大幅に向上します。

熱的に強化されたDCAパッケージは56ピンのTSSOPがベースになっていますが、熱放散パッド(図12参照)を内蔵しており、デバイスとプリント配線板(PWB)間の効果的な熱的接触を得ています。

表面実装と電力とは伝統的に相互に相容れないものでした。TO-220型を小型化した多くのパッケージにはガル・ウイングを形成するリードがあり、表面実装アプリケーションに適用できます。しかし、これらのパッケージには2つの欠点があります。そのひとつは、今日の先進的な多くのシステムにおける非常に狭い基板間隔(< 2mm)に対応できないことです。もうひとつは、十分な多ピンを提供できず、デバイスの集積度の増加に対応できないことです。その一方で、伝統的な低許容消費電力の表面実装パッケージは電力消費のディレーティングを要し、多くの高性能アナログデバイスの使用可能な範囲を極度に制限しています。パワーパッド(PowerPAD™)パッケージは、プリント配線板への熱伝導を最適化するように設計しています。TSSOPが非常に小さい形状と限られた体積のため、デバイスから熱を放散する熱伝導経路を改良して熱的強化を実現しています。サーマルパッドは、特許のリードフレーム設計と熱を発生するICに直接接続できる製造技術を使用して形成されています。このパッドを半田付けあるいは他の方法で外部の放熱体と熱的に接続すると、高電力消費の可能な超薄、高精度ピッチの表面実装パッケージが高信頼性で実現できます。

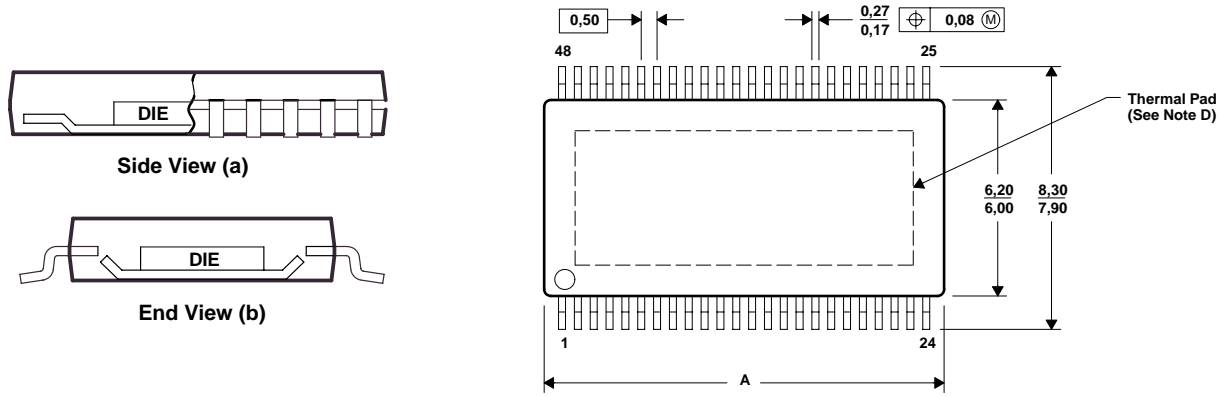
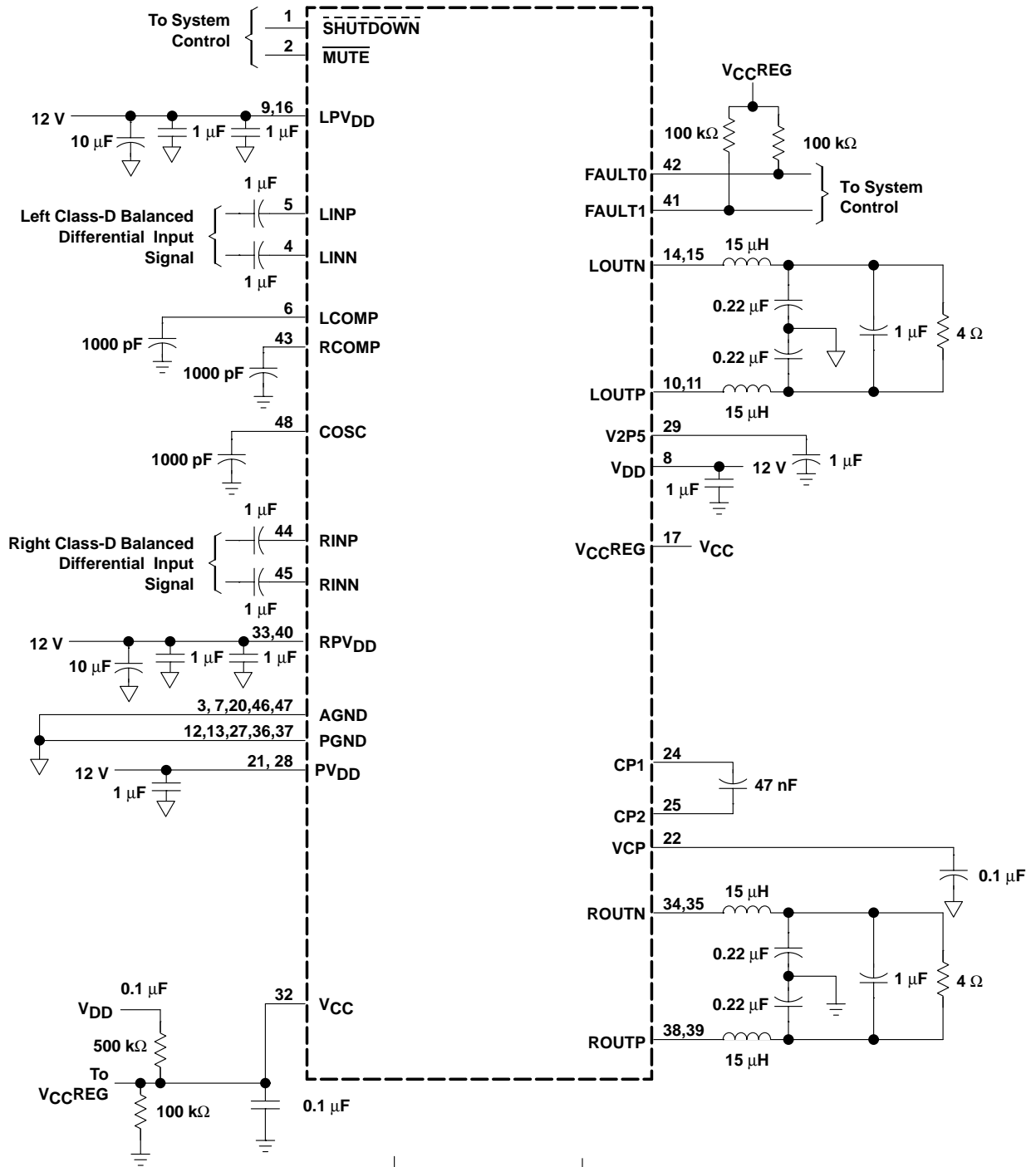


図12. 熱的に強化されたDCAパッケージの外観

・ ミュトおR



NOTE A: = power ground and = analog ground

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		Applications	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
Low Power Wireless	www.ti.com/lpw	Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265