

オフセット値を最小にするための ADC/オペアンプ選定方法

Heinz-Peter Beckemeyer

概要

アナログとデジタル両方の成分を含むミックスド・シグナル回路の設計は、設計技術者にとって難しい課題になることがあります。単極性(シングル・ポラリティ)電源電圧を低くするという要件と、高精度という要件が両立せず、部品の選択や最適な回路設計を行いにくくなる可能性があ

るためです。このレポートでは、信号処理に演算増幅器(オペアンプ)を使用する場合や、10ビットA/Dコンバータとデジタル・シグナル・プロセッサ(DSP)のインターフェイスをとる場合に起こる問題について説明します。

目次

背景.....	2
ユニポーラ電源とオペアンプ.....	2
CMOSオペアンプと入力オフセット電圧.....	3
ユニポーラ・アプリケーションの例.....	5
アナログからデジタルへの変換.....	6
参考文献.....	7

図目次

図1 CMOSオペアンプの入力段.....	2
図2 ダイナミック・レンジ.....	3
図3 TLC4502のブロック図.....	4
図4 差動アンプ.....	5
図5 計測アンプ.....	6
図6 TLV1544/8とTMS320C542のインターフェイス.....	6
図7 DSPインターフェイスのタイミング動作.....	7

表目次

表1 A/Dコンバータの分解能.....	3
----------------------	---

背景

デジタル・システムを使用した計測用や制御用のアプリケーションは増え続ける傾向にあります。ただし、センサの測定する変化量（温度、圧力、光の強さなど）はすべてアナログ値であるため、アナログ環境をデジタル・システムに関係付けるための何らかの要素が必要になります。つまりセンサから来る信号をデジタル・データ形式に変換するためには、信号を修正する必要があります。

演算増幅器（オペアンプ）は、センサからの信号を調整します。以前はオペアンプ用に $\pm 15V$ のバイポーラ電源電圧が使用されていました。このようなオペアンプでは、出力電圧の振幅が電源電圧の正負の最大値にまで達しないため、出力電圧の下限は負の電源電圧より約 $2V$ 上の値、上限は正の電源電圧より約 $2V$ 下の値にしかありません。同様に、入力に印加される同相電圧も、正負それぞれの電源電圧に達しません。ただし、 $\pm 15V$ のバイポーラ電源を使用するシステムでそれが特に制約となることはありませんでした。残りのダイナミック・レンジにも、信号用として十分な幅広さがあったためです。

ユニポーラ電源とオペアンプ

しかし、現在の大部分のアプリケーションで使用されているのは、 $5V$ のユニポーラ電源電圧か、（特にポータブル・システムで使用される）わずかに $3V$ の単電源です。

ユニポーラ電源電圧で動作するアプリケーションでは、オペアンプの入力を $0V$ つまりグラウンド（GND）電圧レベルまで下げられることが特に重要になります。これにより、センサから来る非常に低レベルの信号を増幅することが可能になります。

CMOSオペアンプは、この目的に理想的に適合していません。入力段にあるPチャンネル型電界効果トランジスタを使用して、入力の許容同相電圧を、負電源電圧またはユニポーラ電源電圧のグラウンド（GND）まで下げることが可能です。図1に、Texas InstrumentsのCMOSオペアンプの入力段を示します。

差動アンプは、Pチャンネル型電界効果トランジスタで構成されています。したがってオペアンプのリニア駆動は、入力電圧について $V_{GS} < V_T$ が当てはまる場合のみ可能です。入力特性が示すように、 V_T は電界効果トランジスタのスレショルド電圧です。

このような条件を満たせば、オペアンプを V_{DD} 、つまりGNDにまで下げることが可能になります。

ただし、正方向の駆動には限界があります。通常、この限界とは正の電源電圧より約 $0.8V \sim 1.5V$ 低い値を指します。

この入力段の入力抵抗は非常に高いため、入力電流を非常に低くできるという長所があります。

単電源のオペアンプで使用可能なダイナミック信号の範囲を制限するのが、正の電源電圧の振幅（つまり許容される駆動ダイナミック・レンジ）と、オペアンプの全誤差の合計です。電源電圧を $\pm 15V$ から $5V$ または $3V$ に下げるとダイナミック・レンジの最大値が減少し、したがって回路のパフォーマンスも低下します。図2は、電源電圧を $\pm 15V$ から $5V$ 、さらに $3V$ に下げた場合に、標準的なリニア部品のダイナミック・レンジが劣化していく様子を示しています。

重要なのは、下げられた後の電源電圧でも、有効なダイナミック・レンジを得るために十分使用できるということです。電源電圧の正負の限界まで駆動や制御が可能な部品を使用すれば、この目的は達成できます。このオペアンプの出力での機能は、「レール・トゥ・レール互換性 (rail-to-rail compatibility)」と呼ばれます。

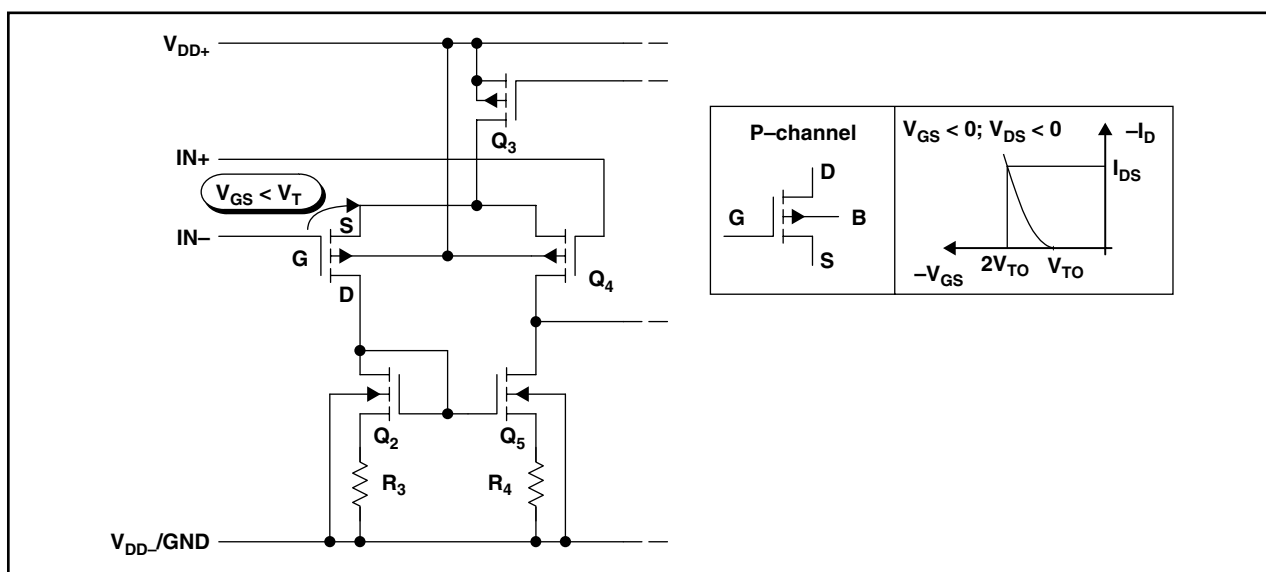


図1. CMOSオペアンプの入力段

Texas Instrumentsでは、5Vおよび3Vシステム用のアドバンストLinCMOS技術を利用したレール・トゥ・レール・オペアンプ製品を数多く提供しています。

バイポーラ技術と比較すると、CMOSオペアンプの電源電流は非常に低くなっています。

その結果、電力消費量が低くなるために、CMOSオペアンプは特にバッテリー駆動型のシステムに適しています。

CMOSオペアンプと入力オフセット電圧

バイポーラ部品と比較すると、CMOS技術にはひとつ短所があります。それは、入力オフセット電圧が比較的高いことです。CMOSオペアンプの入力オフセット電圧は、通常数ミリボルトです。この入力オフセット電圧はオペアンプによって増幅され、直流信号の信号処理で実現可能な精度を決定するのに重要なパラメータとなります。

表1は、複数のA/Dコンバータの最小分解可能電位差 (LSBの振幅) です。例えば、3Vシステムでは12ビットの精度が必要であり、LSB1段階分の変化が電圧0.73mV分の変化に対応しています。入力オフセット電圧が1mV、増幅係数が1のオペアンプでは、LSBの分解能に起因する誤差がすでに許容可能な値を超えていることになります。

Texas Instrumentsでは、チョッパ安定性を使用したCMOS精度オペアンプ (TLC2652とTLC2654) を製造して、この問題に対処しています。チョッパ型オペアンプは主に直流信号の増幅を目的として使用され、入力オフセット電圧が非常に低くなっています。内部クロック付きの (internally-clocked) 回路により入力オフセット電圧が調べられ、補償されます。この技術で、入力オフセット電圧をわずか1 μ Vまで下げることが可能になります。

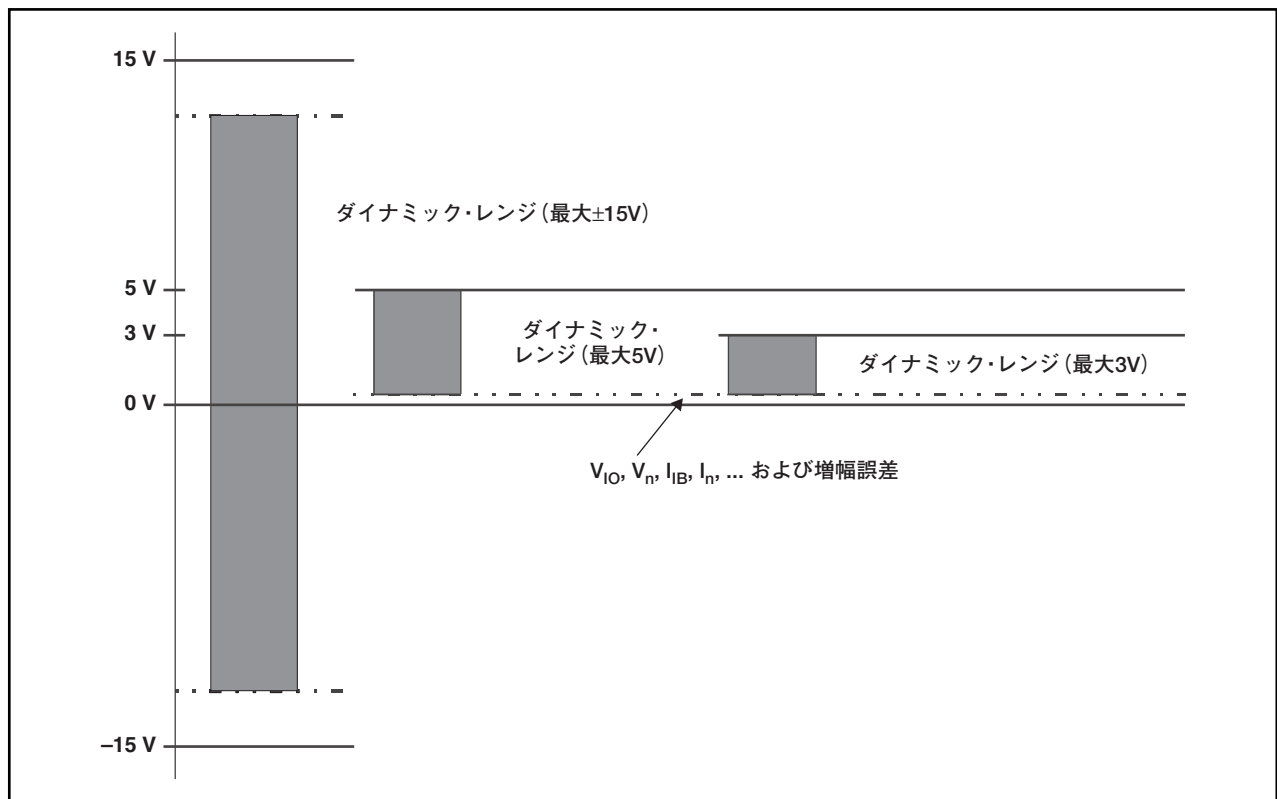


図2. ダイナミック・レンジ

ビット数	ステップ数	$V_{CC} = 5V$ での分解能	$V_{CC} = 3V$ での分解能	分解能 (%単位)
10	1024	4.88 mV	2.93 mV	0.098
12	4096	1.22 mV	0.73 mV	0.024

表1. A/Dコンバータの分解能

分解能12ビットの5Vシステムでも、入力オフセット電圧に起因する誤差が、LSBの分解能に起因する誤差よりも大きくならないようにして、より大きな増幅を選択することは可能です。ただし、外部ストレージ・キャパシタが必要なことと、使用できる帯域幅が限られていることが短所です。

Texas Instrumentsでは現在、外部回路を使わずに入力オフセット電圧を最大50 μ Vまでに制限する新しい技術 (Self-Cal™) を提供しています。この技術により、オペアンプで入力オフセット電圧を内部的に補償することが可能になります。TLC4502は、この自己校正機能のある最初のCMOSオペアンプです。TLC4502ではユニポーラ電源5Vを使用し、レール・ツー・レール出力段を備え、入力では0Vに下げることが可能です。電源電圧がオンにされた時点で自己校正を起動するには、通常300msかかります。

図3は、TLC4502補償回路のブロック図です。補償は、電源電圧がオンにされた時点で自動的に開始されます。この目的のために、オペアンプの非反転入力に反転入力にショートされます。

このフェーズ中に、通常信号入力から回路へのスイッチ2つによって2箇所の入力が絶縁されるため、同相入力電圧がオペアンプの出力電圧に影響を与えることがなくなります。出力電圧は、今回はオペアンプの入力オフセット電圧 (V_{IO}) に対応しています。内部アナログ・デジタル・コンバータ (ADC) が、出力電圧をデジタルに変換し、結果をレジスタに格納します。デジタル・データは、ADCと一緒に組み込まれたデジタル・アナログ・コンバータ (DAC) に印加されます。DACの出力電流により、最大5mVまでの入力オフセット電圧が補償できます。

校正フェーズ中には、RCオシレータが必要なクロック信号を提供します。ノイズ削減と低電力消費維持のため、オシレータは校正が完了すると直ちに停止されます。

入力オフセット電圧が低く、入力オフセット電圧の温度ドリフト (通常は1 μ V/°C) が少なく、さらに入力電流が低いため、TLC4502は特に、小さなDC電圧に大きな増幅をかけなければならないアプリケーションにとって理想的なアンプです。

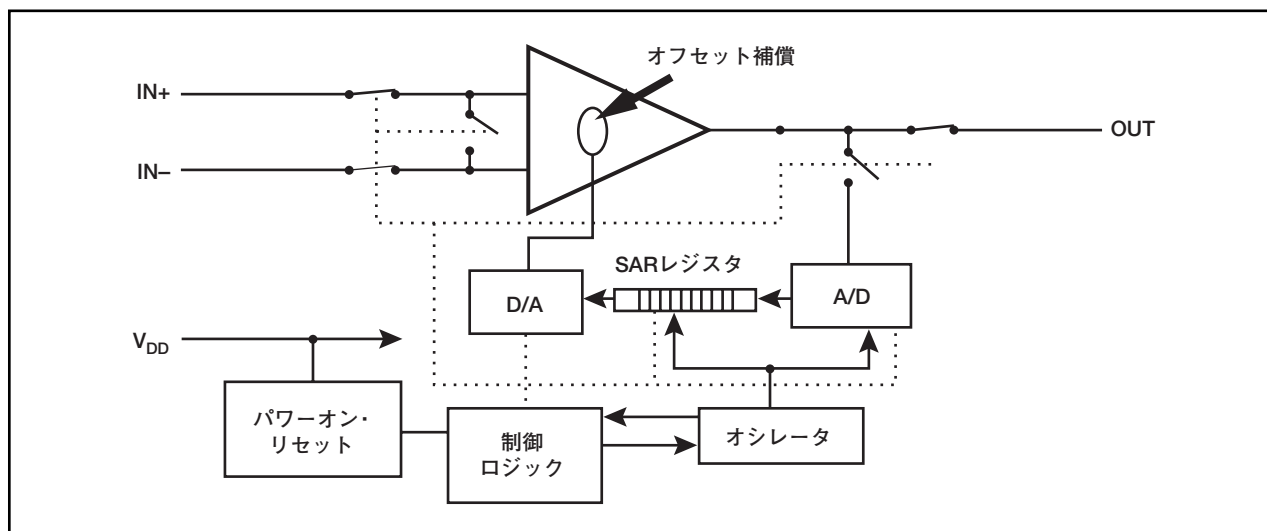


図3. TLC4502のブロック図

ユニポーラ・アプリケーションの例

次のアプリケーションでは、TLC4502を使用した測定アンプの設計を示しています。またその後、10ビットADCで測定信号をアナログからデジタルへ変換するという問題の解決法が提示されます。このアプリケーションでは、デジタル・シグナル・プロセッサ (DSP) でADCを制御します。

ホイートストン・ブリッジ回路の対角線上電圧のような電位差を増幅する場合には、シンプルな差動アンプを使用できます。差動アンプは、非反転アンプと反転アンプの組み合わせです (図4参照)。この回路が持つのは単電源電圧 (5V) であるため、出力で最大限の電圧振幅を得るには、オペアンプの持つバイアスが $V_{CC}/2$ である必要があります。TLE2425はこの目的には最適です。電圧4V~40Vから、基準電圧 $V_{REF} = 2.5V$ を生成できるためです。オペアンプの出力電圧は、次のように計算できます。

$$V_A = \frac{R_3}{R_1 + R_3} \times \left(1 + \frac{R_4}{R_2}\right) \times V_1 - \frac{R_4}{R_2} \times V_2 + V_{REF}$$

抵抗の計算には、次に示す式を適用します。

$$\frac{R_4}{R_2} = \frac{R_3}{R_1},$$

その結果、次のように非常に使いやすい形の式が得られます。

$$V_A = \frac{R_3}{R_1} \times (V_1 - V_2) + V_{REF},$$

$V_1 = V_2$ であるため、オペアンプの理論的な出力電圧は、中間点の電圧 $V_A = 2.5V$ となります。

TLC4502の同相除去比は通常100dBです。つまり同相電圧1Vには、オペアンプの両入力間の差動電圧10 μ Vと同じ効果があるということです。抵抗 $R_4/R_2 = R_3/R_1$ の比率を変更することは、同相増幅に大きな影響を与えます。

ただし、差動アンプは内部抵抗値の高い信号源には適していません。入力の抵抗値は有限であるため、信号源の内部抵抗で電圧低下が起こります。オペアンプを2つ追加すると、非常に高い入力抵抗が実現できます。図5にこの回路を示しますが、これは「計測 (計装) アンプ」としてよく知られているものです。 R_3 という抵抗はすべて同じ値であるため、この回路では、増幅係数1で動作する前述の差動アンプを使用します。2つのTLC4502オペアンプが、差動アンプの前で接続されています。計測アンプに接続された信号源 (センサ) には、TLC4502の入力抵抗のみが負荷となります。TLC4502の標準的な入力抵抗は、 $10^{12}\Omega$ です。

抵抗 R_2 を適切に選定することにより、計測アンプの増幅が調整されます。計測アンプの出力電圧は、次の式で計算できます。

$$V_A = (V_2 - V_1) \times \left(1 + \frac{2 \times R_1}{R_2}\right) + V_{REF},$$

高い同相除去比を実現するには、 R_3 には高精度の抵抗を使用することが重要です。

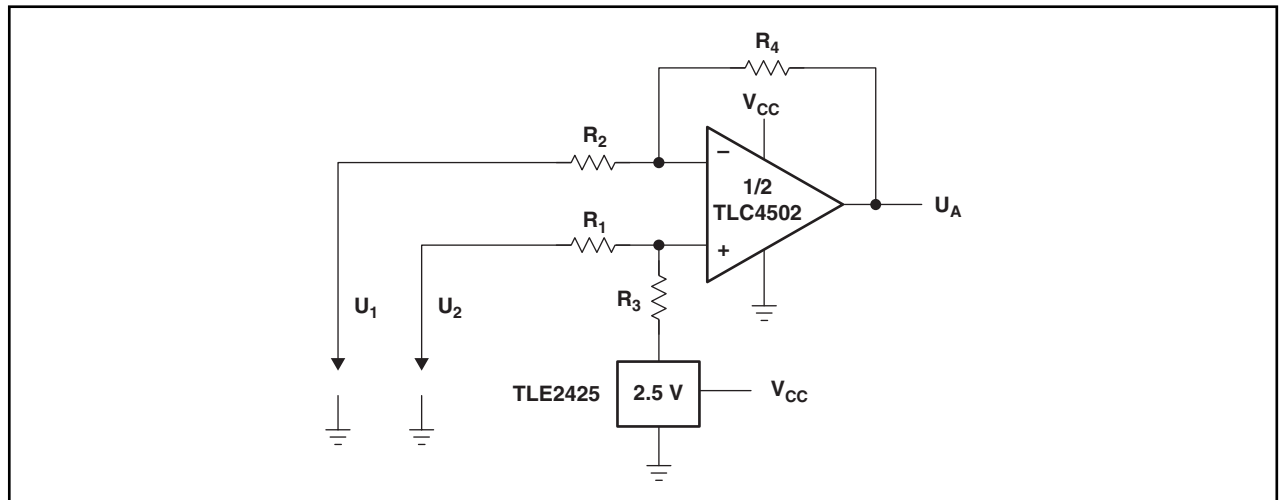


図4. 差動アンプ

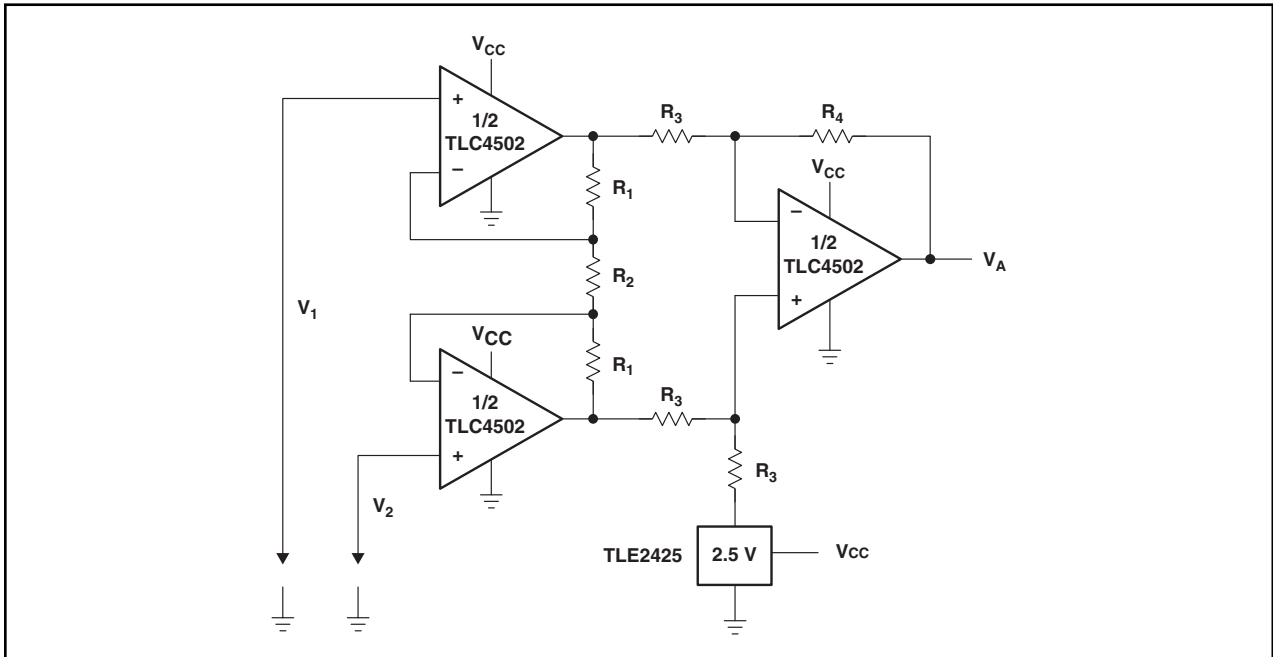


図5. 計測アンプ

アナログからデジタルへの変換

差動アンプまたは計測アンプからのアナログ出力信号 V_A は、この段階でデジタル信号に変換する必要があります。これを行うために、アナログ出力はADCのアナログ入力に直接接続されています。

このアプリケーションでは、TLV1544 (またはTLV1548) 10ビットADCを変換に使用します。

アナログ入力は、TLV1544では4つ、TLV1548では8つあります。アナログ入力チャンネルの他に、両方のコンバータには3つの自己テスト用チャンネルがあります。所要のチャンネルは、内部マルチプレクサを介して起動されます。これらのADCは、TMS320ファミリーのDSP製品に対する直接インター

フェイスを特徴としています。加えて、これらのADCにはSPI互換マイクロプロセッサのシリアル・コネクタに対する直接3極インターフェイスが備わっています。

TLV1544/8は、2.7V~5.5Vの電源電圧で動作し、最大電流消費量はわずか1mAと低くなっています。プログラム可能なパワー・ダウン機能により、電源電流は通常1 μ Aまで減少します。また、変換レート85kspが実現可能です。

このアプリケーションでは、DSP製品TMS320C542がADCを制御して、アナログからデジタルに変換された値を読み出します。図6は、ADCとDSPの間のインターフェイスです。

TMS320C542のシリアル・ポート (TDM) は、制御や、変換値の書き込み/読み出しに使用できます。

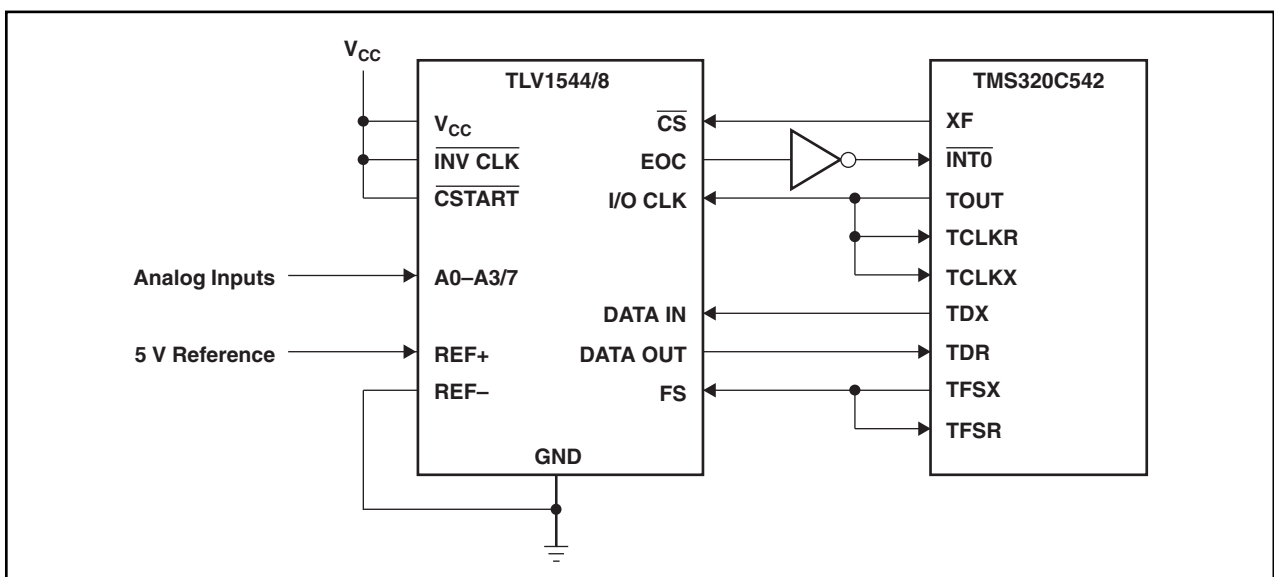


図6. TLV1544/8とTMS320C542のインターフェイス

DSPのXF出力信号で、ADCの入力チップ・セレクト (\overline{CS}) を制御します。DSPのTFSXパルスは、DSPからの送信開始を補助します。これに備えて、出力はTLV1544/8のFS入力に接続されている必要があります。

ポート (TDX) のシリアル出力は、TLV1544/8のデータ入力 (DATA IN) に接続されます。DSPではこの出力 (TDX) から、4ビットのシリアル・データ・ストリームをADCへ送信します。これらの4ビットには、適切なアナログ入力を選定し、パワーダウン・モードを起動し、「速い」と「遅い」どちらかの変換モードを選択するための情報が含まれています。

ポート (TDR) のシリアル入力ではデータ出力 (DATA OUT) から、変換されたデジタル値を受信します。ADCでは、EOC (end of conversion) からの出力で変換サイクルの終了を示します。この信号が反転されて、TMS320C542の割り込み入力INT0へ渡されると、変換サイクルが終了したことになります。

これにより、直前の変換結果を読み込んで処理を続けることが可能になります。

DSPの内部タイマでは、TLV1544/8のクロック信号を生成します。この目的のために、タイマ出力 (TOUT) はADCのクロック入力 (I/O CLK) に接続されています。クロック入力の最大クロック周波数は8MHzです。タイマ出力 (TOUT) は、シリアル・ポートのクロック入力 (TCLKRとTCLKX) にも接続されています。

基準電圧の上限と下限はTLV1544/8の入力REF-とREF+によって決まります。したがって、ADCの最大入力電圧範囲も入力REF-とREF+によって決まることになります。

図7は、ADCとDSP間のインターフェイスでのタイミング動作です。

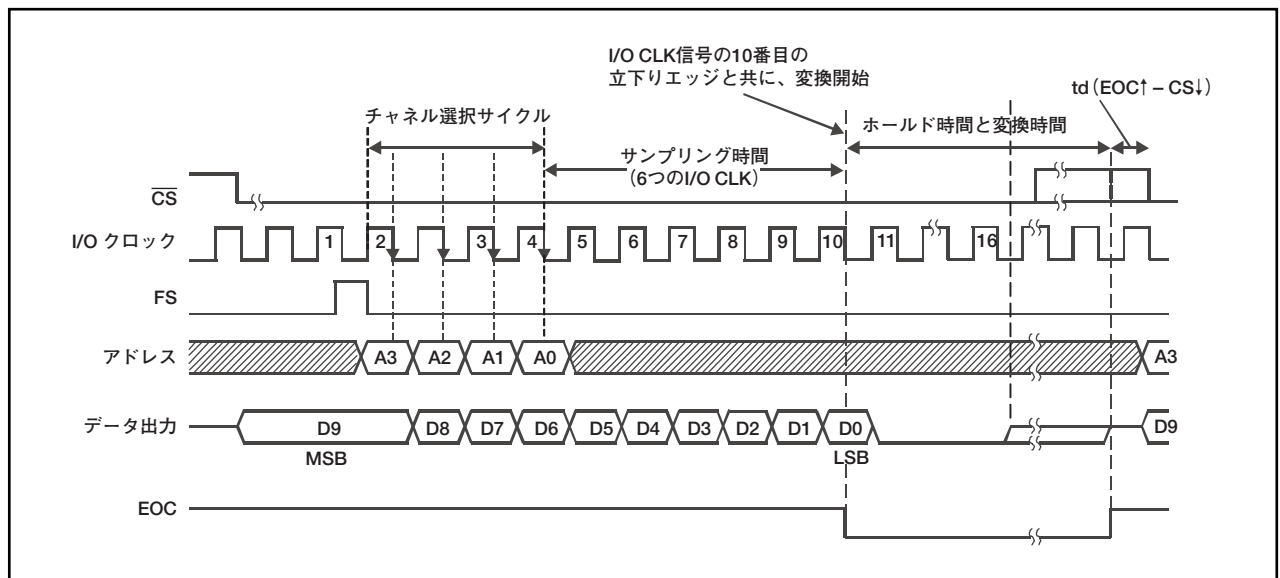


図7. DSPインターフェイスのタイミング動作

参考文献

1. Texas Instruments (TI) Data Book: Data Acquisition Circuits, SLAD001, 1995
 2. TI Data Sheet: TLV1544/8, SLAS139A, 1996
 3. TI Data Book: Operational Amplifiers, SLYD011A, SLYD012A, 1997
 4. TI Data Sheet TLC4502, SLOS161, 1996
 5. TI CD-ROM: Mixed Signal & Analogue Products, SLYC005A, 1997
- <http://www.ti.com/>

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIJが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIJが第三者の製品もしくはサービスについて情報を提供することは、TIJが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIJは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIJが特別に指定した製品である場合は除きます。TIJが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIJが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIJがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIJは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上