

スパイク電圧測定テクニックと仕様

Claus Neesgaard, Cetin Kaya, Fred Shipley Digital Audio

概要

このアプリケーション・ノートでは、TAS5111、TAS5112、TAS5121、TAS5122のデータシートの「絶対最大定格」に記載されているBSTピンおよびOUTピンの電圧定格の[ピーク電圧vs.時間]の限界値についてさらに詳細に説明します。

また、測定テクニックやセットアップ、アプリケーション設計のガイドラインについて説明し、デバイスの電圧限界(包絡線として定義)を超えないための測定方法を提供します。

目次

1.	はじめに.....	2
2.	背景.....	2
3.	絶対最大定格電圧 vs. 時間.....	2
3.1	BST_Xでの絶対最大定格電圧vs.時間(通常動作時).....	2
3.2	BST_Xでの絶対最大定格電圧vs.時間(障害時).....	3
4.	オーバーシュート電圧の測定テクニック.....	4
4.1	測定装置(オシロスコープとプローブ).....	4
4.2	テスト設定.....	5
4.2.1	測定の方法.....	5
4.2.2	通常動作のテスト設定.....	6
4.2.3	異常時のテスト設定.....	6
5.	推奨構成.....	7
5.1	PCBのレイアウト.....	7
5.2	ブートストラップの直列抵抗.....	7
5.3	パワーツェナーダイオード(TVS).....	7

図目次

図1	絶対最大定格電圧 vs. 時間、BSTでの立ち上がりエッジの遷移、通常動作時.....	3
図2	絶対最大定格電圧 vs. 時間、BSTでの立ち上がりエッジの遷移、異常時.....	3
図3	適切なプローブGNDのリード.....	4
図4	プローブは可能な限りピンに近づける.....	5

1. はじめに

TAS5111、TAS5112、TAS5121、TAS5122デバイスは、低高調波歪、高出力、高効率を可能にしたD級アンプの出力段です。高速・高出力のデバイスでは、出力ピンでの電位が非常に大きなdv/dt(電圧変化率)で、High to Low、Low to Highに遷移します。その結果いろいろなアーティファクトが生じます。出力段デバイスの設計をする際にはこれらのアーティファクトについて(パターンや周辺部品など)考慮することが重要です。

このアプリケーション・ノートでは、LowからHighへの遷移中に電流がハーフブリッジに流入する時に起こる、オーバーシュート電圧に重点を置いて説明します。

2. 背景

通常のD級アンプの構成では、ハーフブリッジ出力段の後に復調フィルタとスピーカ負荷で構成されます。

一般的に、復調フィルタには2次LCフィルタが使用されます。ハーフブリッジの出力にはインダクタンスが直列に付いていることとなります。これは、HighからLowまたはLowからHighへの遷移には関係なく、遷移モーメント付近の出力電流を一定に保ちます。

この時に対象となる遷移は、電流がハーフブリッジに流入している(以下この電流を「ネガティブ電流」と呼びます)時に起こる、LowからHighへの遷移です。遷移が起こる前にローサイドデバイス(LSD)がオンになり、電流がLSDチャンネルを通してハーフブリッジに流れ、GNDピンを介し、さらにPCB上のGNDに流れます。同時に、ハイサイドデバイス(HSD)がオフになり、電源からハーフブリッジの電源ピン(HSDドレイン)に流れる電流がなくなります。つまり、電源ピンでの電位差が電源のDC電位と同じになります。

遷移モーメントに近づくと、LSDがオフに、HSDがオンになります。また復調フィルタのインダクタンスがあるために、ハーフブリッジでは電流が流れ続けます。電流が流れる経路は、上側にあるHSD(および/またはHSDのボディダイオード)を通る経路か、電源ピンを通る経路です。ただし、電源ピンは繋がるパターンにてインダクタンス(寄生、あるいは意図的に作られたインダクタンス)は常に一定量存在します。推奨されるTAS51xx電力段の構成では、電流が流れることのできる初期経路はTTスナバ回路のR、Cを通る経路です。その結果電源ピンでの電位差が大きくなり、そのためにハーフブリッジ出力ピンでの電位差も大きくなります。そして(n sec単位の)時間が経つと、電源経路のインダクタンスが電流を搬送し、電源ピンの電圧が電源のDC値付近にまで低下します。

前述のように、LowからHighへの遷移により、電源ピンでの電圧ピークと出力ピンでのオーバーシュート電圧が発生します。出力ピンとブートストラップピンの間のコンデンサー結合による電圧オーバーシュートがブートストラップピン(BST)にも生じます。

このアプリケーション・ノートの情報は、データシートですでに記載されている「絶対最大定格」の値を拡張したものです。

3. 絶対最大定格電圧 vs. 時間

通常、部品の評価はDC電圧を基準に行われますが、実際にはもうひとつ「時間」という評価基準があります。デバイスにとっては、パルスの持続時間が短い方が障害を起こしにくくなります。

また、プロセス配分データ、デバイス特性、そして長期間にもわたる信頼性試験に基づいて、許容可能な絶対最大電圧 vs. 時間の仕様を定めることができます。

このアプリケーション・ノートでは、2種類の動作に焦点をおき、それぞれの状況での「最大許容電圧 vs. 時間」の仕様です。

文中に記載のデータは、デバイスの通常使用温度範囲でのデータです。

また、提示されるのはブートストラップピン(BST)についての結果のみです。電源ピン(PVDD)と出力ピン(OUT)の限界は、通常はBSTの限界よりも10V低くなります。

3.1 BST_X pin, 絶対最大定格電圧 vs. 時間(通常動作時)

図1に示す電圧vs.時間の曲線は、このアプリケーション・ノートに示す2つの限界曲線のうちの、変化の幅が小さい方です。これを包絡線として考えることにします。実際のアプリケーションで時間とともに変化する電圧の測定値が包絡線よりも下であれば、「立ち上がりエッジでのオーバーシュート電圧」についての信頼性には問題はありません。

「通常動作」というのは「日常動作として起こる可能性があり、かつデバイス内部の保護システムを起動させることがないような状態」と定義します。これには、電源変動、負荷インピーダンス低下(スピーカの動的挙動)、電源投入/切断などがあります。

異常時も含め、通常動作の包絡線を電圧を超えないアプリケーションを設計することができれば、オーバーシュート電圧に関しては問題ありません。

3.2 BST_X pin、絶対最大定格電圧vs. 時間(障害時)

異常時に電圧が通常動作の包絡線を超えないようにアプリケーションを設計することができない場合、デバイス内部の保護システムを起動させる様な場合には、上記よりも変化の幅が大きい (less conservative) 包絡線にて比べます (図2参照)。図1と比べてみると、図2では異常時の許容電圧がわずかに高くなっていますが、持続時間が短くなっていることがわかります。

異常時に、実際のアプリケーションでの電圧vs.時間の測定値が包絡線より下にあるうちは、このアプリケーションには電圧オーバーシュートについての信頼性は問題ありません。ただし、アプリケーションが異常時の余分な電圧マージンまで達してしまう様な場合には、外部部品にてオーバーシュート電圧を抑える必要があります (セクション 5.2参照)。

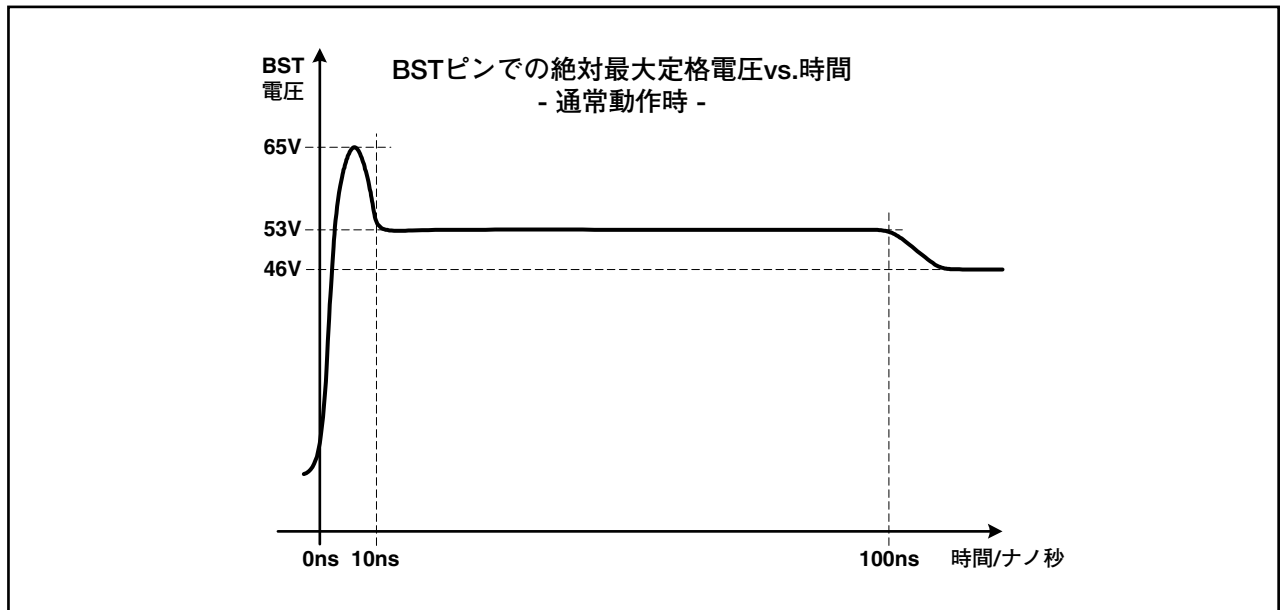


図1. 絶対最大定格電圧 vs. 時間、通常動作時

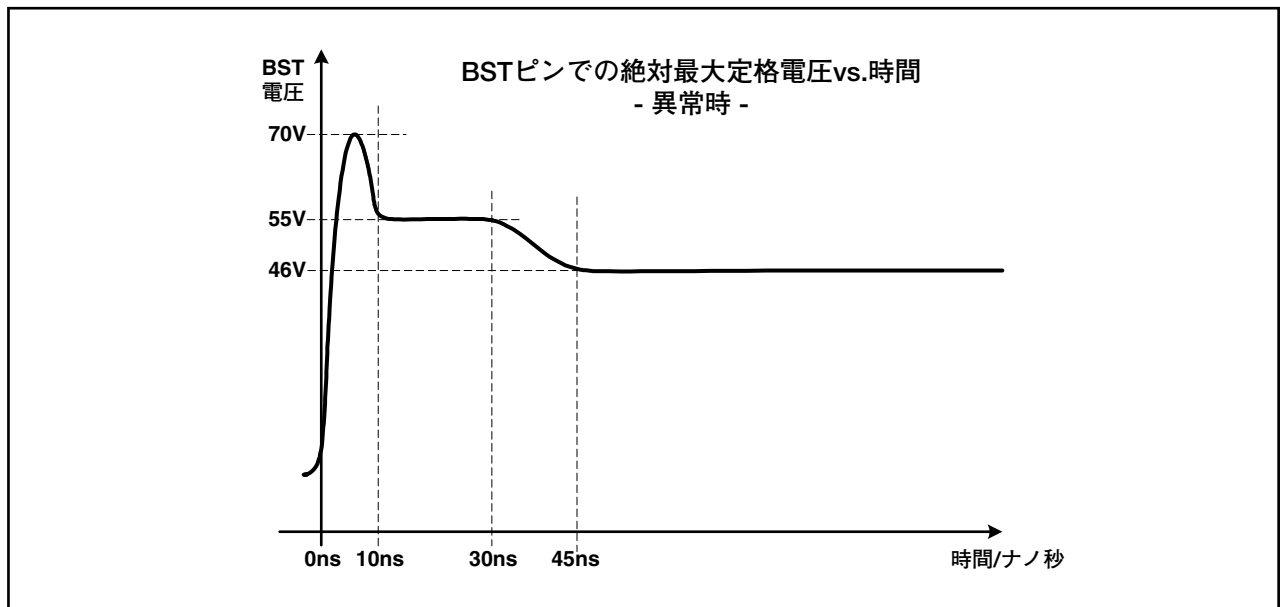


図2. 絶対最大定格電圧 vs. 時間、BSTでの立ち上がりエッジの遷移、異常時

4. オーバーシュート電圧の測定テクニック

ここで、実際のアプリケーション上、オーバーシュート電圧を正確に測定するにはどうすればよいかということに記載します。

高速のオシロスコープを使用することは重要ですが、他にも考慮すべき点が幾つかあります。

4.1 測定装置(オシロスコープとプローブ)

測定する信号(BSTピンでの立ち上がりエッジ遷移)の dv/dt (立ち上がり時間)の値は、通常では非常に高くなるため、オシロスコープの帯域幅が低すぎると測定が正確に測定できません。1GHz以上の帯域幅のオシロスコープを使用することをお勧めします。

次に、正しいプローブを使用することです。プローブが原因でオシロスコープの帯域幅が制限されないようにするためには、プローブに十分な定格電圧が必要です。ほとんどの高帯域幅プローブでは限られた電圧範囲しかサポートしていないため、この速度と電圧範囲の組み合わせのプローブを選択するのは難しいかもしれません。

実際の測定を行う場合、まずプローブの較正を行うことをお勧めします。プローブの較正では通常、プローブを基準信号(通常はオシロスコープからの出力)に接続し、プローブ~オシロスコープ間の容量分圧器の比率を調整して、プローブ~オシロスコープ間の抵抗分圧器の比率に一致させるなどのことを行います。調整して確度を高くしたプローブを使用することが、信頼できる測定の条件となります。プローブの較正/調整方法の詳細についてはオシロスコープの構成情報を御確認ください。

たとえ高帯域プローブであっても、大半のプローブには長いグラウンド・リード、通常は、ミノムシクリップの付いた長さ4インチのリード線が付いています。高周波の測定では、このようなグラウンド・リードは使用しないでください。

このアプリケーション・ノートでの測定では、常に短いグラウンド・リードを使用しています。図3を参照してください。



図3. 適切な形状のグラウンド・リード

4.2 テスト設定

デバイスの動作には次の2種類があります。(DUT: device under test)

1. 通常動作 (DUT保護システムが起動しない)
2. 異常状態 (DUT保護システムが起動する)

次のセクションでは、時間の経過に伴って生じる最悪ケースのテスト設定について説明します。ただし測定する基板や測定環境、等により条件が異なる為、必ずしもこの設定を適用できるわけではありません。

4.2.1 測定の方法

次に記載されている測定方法に従って測定することが重要となります(図4参照)。

1. 常に、可能な限りピンに近い位置でプローブを行うこと。
2. 常に短いグラウンド・クリップを使用し、DUTのGNDピン(1つまたは複数)に可能な限り近い位置でプローブの基準電圧を取ること。

図4に理想的な測定テクニックを示します。しかしながら、基板がこの測定方法を想定して作られていない限り、PAD-UPデバイス(パッケージ上面にヒート・スラグ)についてはこの方法が使えない事があるかもしれません。

PCBレイアウトの詳細については、セクション5.1を参照してください。

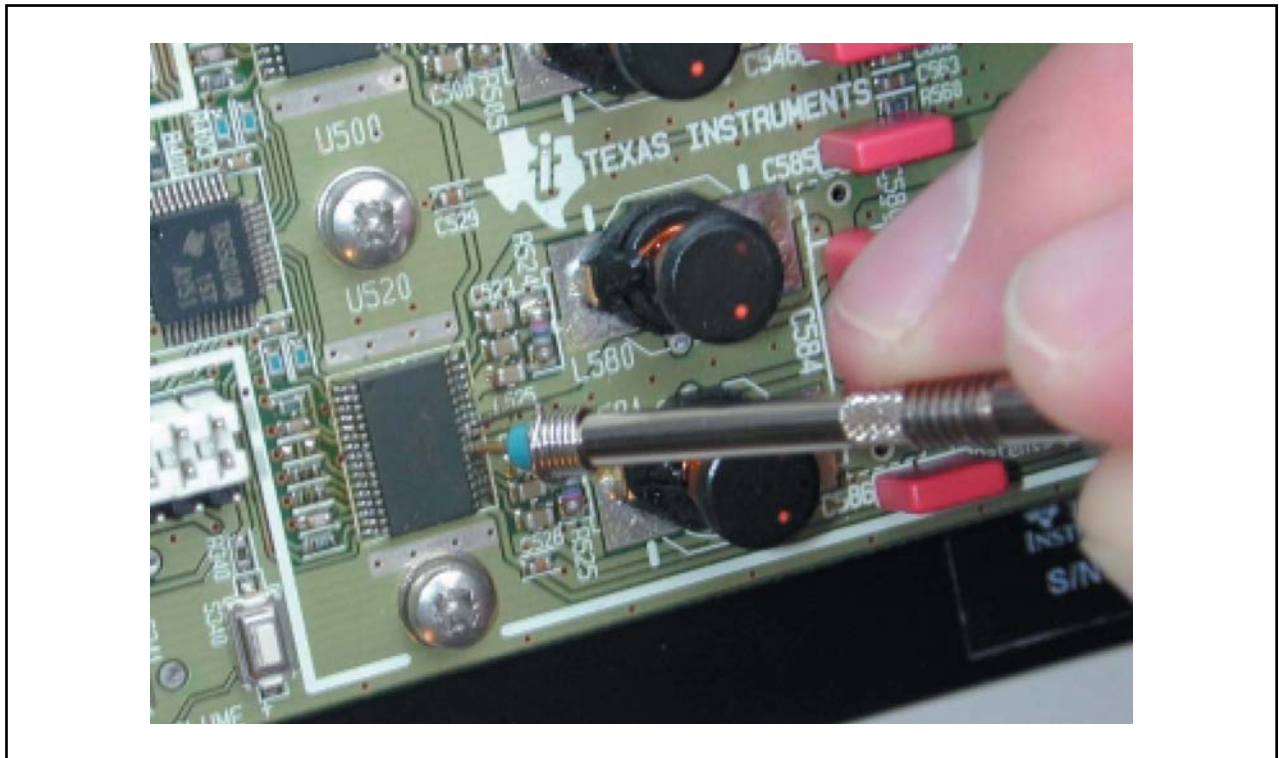


図4. プローブは可能な限りピンに近づける

4.2.2 通常動作のテスト設定

通常動作とは、「日常動作として起こる可能性があり、かつデバイス内部の保護システムを起動させることがないような状態」と定義します。

一般的に、オーバーシュート電圧に関する最悪のケースとは、大きなネガティブ電流を伴うLowからHighへの遷移時です。次のテスト手順にて、最悪ケースでの波形を撮る事が可能です。

1. 測定装置を用意し、プローブ（ひとつまたは複数）を接続する。
 - a. オシロスコープを調整して、適切な電圧/時間のスケールにする。（例：10V/div, 10ns/div）
 - b. トリガを立ち上がりエッジに設定する。
 - c. (可能ならば、“Digital Phosphorus Storage (デジタル・フォスファ・ストレージ) (DPO)” または “Infinite Persistence (無限残光)” 機能を有効にする)
2. 電源電圧を調整して、そのアプリケーションで通常見られる最も高い電位に設定する。
3. 接続されると考えられる負荷で、最も低い値のダミー・ロード抵抗を接続する。
4. デバイスにヒートシンクを取り付ける。（通常使用される温度に合わせてDUTの温度をコントロールする）
5. 1kHzでのフルスケールのサイン波入力（通常見られる最大振幅の信号）を入力する。
6. オシロスコープのトリガを調整して、最も高いオーバーシュート電圧のみを撮れる様に設定する。
 - a. 最悪のケースのオーバーシュート電圧が撮れた時に、トリガを停止する。（たいていはデータ取得は数百回行う。）
7. オシロスコープの測定機能やカーソル機能を利用して、目標の包絡線の限界を超えていないことを検証する。

注：テスト設定で実験を行い、前述の手順で撮れた波形と比較してさらに高いオーバーシュート電圧が発生する可能性のある状況が、他にもあるかどうかを調べることをお勧めします。

4.2.3 異常時のテスト設定

異常時とは、「デバイス内部の保護システムを起動させる、あらゆる状態」と定義されます。

通常、オーバーシュート電圧に関する最悪の状況とは、スピーカー端子が電源に短絡したことによる過電流(OC)シャットダウンの起こった直前の「LowからHighへの遷移」です。（電源への短絡に対する信頼性を持つようにアプリケーションが設計されていない場合には、スピーカの端子間短絡か、負荷インピーダンスの低下に起因するOCシャットダウンが最悪の状況になる可能性があります）

次の手順にて、最悪の状況（最大オーバーシュート電圧の振幅）の波形を撮る事が可能となります。

1. 測定装置を用意し、プローブ（ひとつまたは複数）を接続する。
 - a. オシロスコープを調整して、適切な電圧/時間のスケールにする。（例：10V/div, 10ns/div）
 - b. DUTのシャットダウン出力(/SD)を調べる。
 - c. トリガを/SDの立下りエッジに設定する。
 - d. オシロスコープ上で可能な場合は、“電圧ピーク測定”機能を有効にする。
 - e. (“Digital Phosphorus Storage (デジタル・フォスファ・ストレージ) (DPO)” または “Infinite Persistence (無限残光)” 機能を有効にする)
2. 電源電圧を調整して、そのアプリケーションで通常見られる最も高い電位に設定する。
3. デバイスにヒートシンクを取り付ける。（通常使用される温度に合わせてDUTの温度をコントロールする）
4. 1kHzフルスケールのサイン波入力（通常見られる最大振幅の信号）を入力する。
5. スピーカの終端を電源に短絡する（2つのスピーカ端子を短絡させる）。
6. 最大のオーバーシュート電圧が撮れるまで、手順5を何度も繰り返す。
7. オシロスコープの測定機能やカーソル機能を利用して、目標の包絡線の限界を超えていないことを検証する。

注：上記テスト設定で実験を行い、前述の手順で撮れた波形と比較してさらに高いオーバーシュート電圧が発生する可能性のある状況が、他にもあるかどうかを調べることをお勧めします。

5. 推奨構成

通常は、デバイスのデータシート等のTI提供ドキュメントに記載のアプリケーション回路図やレイアウト図のガイドラインに従うことを強くお勧めします。またこのセクションでも、信頼性のあるアプリケーションを設計するための重要なポイントをいくつか紹介します。

5.1 PCBのレイアウト

基本的なガイドラインは次のとおりです。

1. PCBの電源段セクションの下や周辺のグラウンド・プレーンは、可能な限りベタパターンで同一平面の状態にする。
2. TTスナバ回路ループのR-C部にあるインダクタンスは可能な限り低くすること。(詳細については、データシートのアプリケーション回路図を参照)
3. 全BSTピンでの電圧オーバーシュート測定のために、PCB上に次のような準備をしておくこと。
 - a. ビアをBSTピンの真下に設ける。パッドがあると、測定するピンをPCBの裏側から(最小限のインダクタンス経由で)プローブできるようになる。ヒートシンクがプローブの邪魔にならない。
 - b. GNDピンの真下のグラウンド・プレーンに確実にアクセスできるようにする。

5.2 ブートストラップの直列抵抗

推奨回路図を見ると分かりますが、抵抗(1R5)がブートストラップ・キャパシタに直列に接続されているアプリケーションもあります。この抵抗は次のように扱う必要があります。

- 異常時でも、通常動作時の包絡線以下に電圧が低下するようなアプリケーション。
- 異常時の包絡線の電圧マージンまで利用するようなアプリケーションでは、必ず抵抗を使用してください。

なお、BSTキャパシタのサイズは6.8 nFまでに制限することをお勧めします。

5.3 パワーツェナー・ダイオード(TVS)

オーバーシュート電圧を低く抑える為に、PCBレイアウトを次のポイントに注意し作成することをお勧めします。

- TTスナバ回路ループのR_C部のインダクタンスを減らす。
- グラウンド・プレーンを改良する。
- TTスナバ回路のインダクタンス(PVDDピンと電源デカップリング・キャパシタ間のインダクタンス)が、確実に正しく設計されるようにする。

それでもオーバーシュート電圧が包絡線より下がらない場合は、パワーツェナー・ダイオード(TVS)をデバイスの出力ピンとグラウンド間に実装することが解決になるかもしれません。(詳細については、電力段デバイスのデータシートを参照)

しかし、TVSを配置したとしても、電圧の値が包絡線より下になるという保証はありません。PCBレイアウトの最適化が最も重要となります。

¹TTスナバ回路は、PVDD_xピンとGND_xピンの間に配置されたR-Cネットワークです。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上