

## C6000ペリフェラルズリファレンス・ガイドに関する 参考資料(タイマ)

アプリケーション技術部

### アブストラクト

本資料は、日本語版TMS320C6000ペリフェラルズリファレンス・ガイドのうち「第12章 タイマ」を抜粋したものです。

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお勧めします。TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましては如何なる責任も負いません。

## 本文章について

本資料は、「TMS320C6000 Peripherals Reference Guide」(spru190c)を翻訳したTMS320C6000ペリフェラルズリファレンス・ガイド(spru537)の「第12章 タイマ」を抜粋したものです。

元となった英語版文書はのちに改定され、現在はC6000デバイスのペリフェラルの概要のみを述べる資料となっています。ペリフェラルの詳細説明に関しては、ペリフェラル固有のリファレンス・ガイドを用意しています。

本資料は、日本語でのペリフェラル理解の手助けのために、英語版ペリフェラル・リファレンス・ガイドの参考資料として用意しました。ペリフェラルの詳細につきましては、必ず最新の英語版リファレンス・ガイド及びデータシートをご参照ください。

## 参考文献

1. TMS320C6000 DSP Peripherals Overview Reference Guide (SPRU190)
2. TMS320C6000 DSP 32-bit Timer Reference Guide (SPRU582)

## 第12章

# タイマ

この章では、32ビット・タイマの機能、レジスタ、信号について解説します。

Topic	Page
12.1 概要 .....	12-2
12.2 タイマ・レジスタ .....	12-4
12.3 タイマのリセットとカウンタ動作のイネーブル:GOと $\overline{\text{HLD}}$ .....	12-7
12.4 タイマのカウント動作 .....	12-8
12.5 タイマのクロック・ソース選択:CLKSRC .....	12-8
12.6 タイマのパルス生成 .....	12-9
12.7 コントロール・レジスタにおけるバウンダリ条件 .....	12-11
12.8 タイマの割り込み .....	12-11
12.9 エミュレーションの動作 .....	12-11

## 12.1 概要

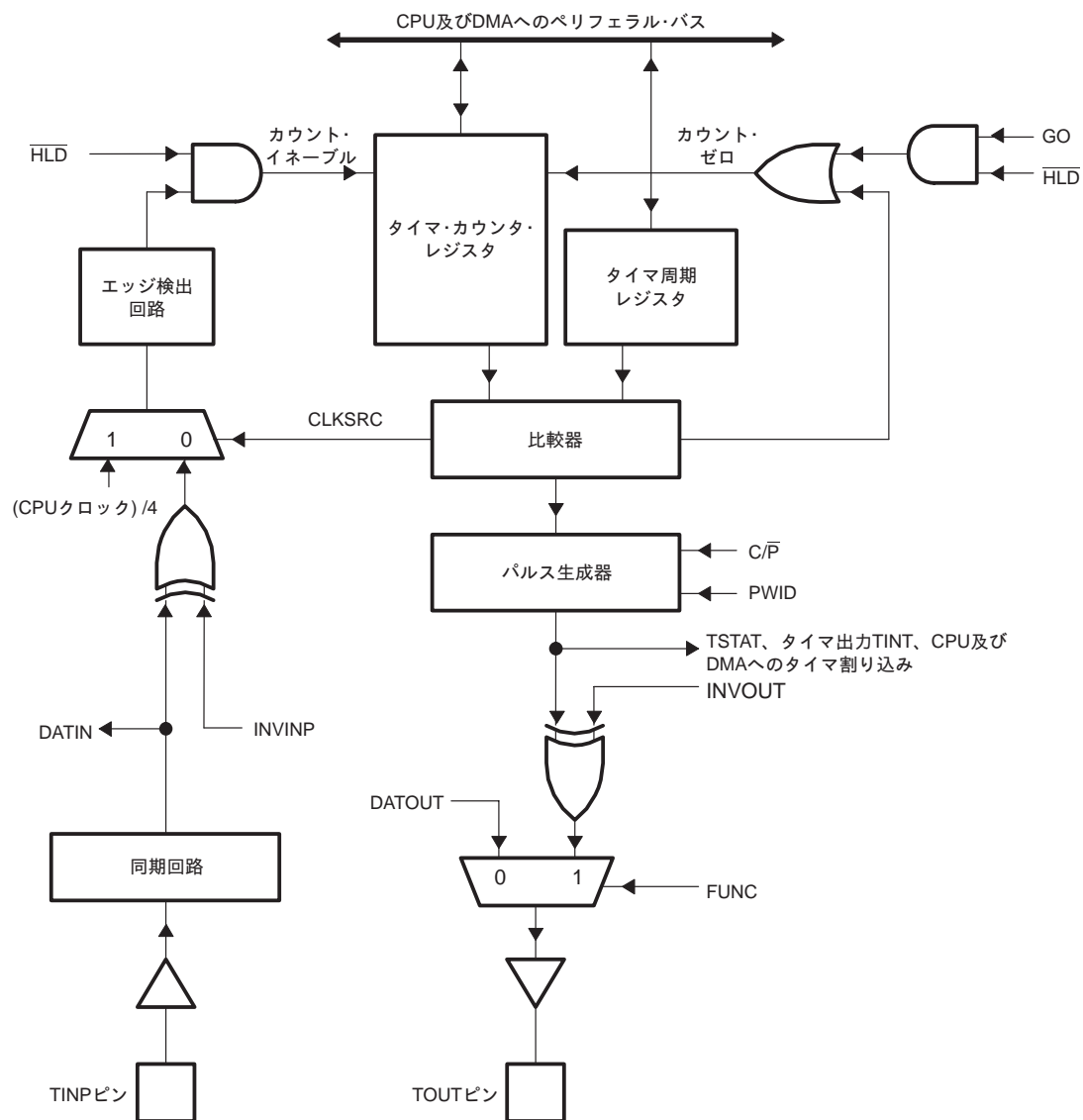
デバイスの2つの32ビット汎用タイマは以下の目的に使用することができます。

- イベントの時間を計測
- イベントのカウント
- パルスの生成
- CPUへの割り込み
- DMAへの同期イベントの送出

タイマには、2つの信号モードがあり、内部または外部のソースによるクロックが選択できます。タイマは、入力ピンと出力ピンを持っています。入力ピンと出力ピン(TINPとTOUT)は、タイマのクロック入力とクロック出力として機能します。これらは、また、それぞれ、汎用入力または汎用出力として設定することができます。

内部クロックを使用する場合には、例えば、タイマは外部のA/Dコンバータによる変換を起動したり、またはDMAをトリガしてデータ転送を開始させることができます。外部クロックの場合には、例えば、カウンタにより外部イベントの数をカウントし、指定したカウント数によってCPUへの割り込みを発生させることができます。図12-1に、タイマのブロック図を示します。

図12-1. タイマのブロック図



## 12.2 タイマ・レジスタ

表12-1に、タイマの動作を設定する3つのタイマ・レジスタを示します。

表12-1. タイマ・レジスタ

16進バイト・アドレス		名	解説	参照節
タイマ0	タイマ1			
01940000	01980000	タイマ・コントロール	タイマの動作モードを決定し、タイマの状態を監視し、TOUTピンの機能を制御します。	12.2.1
01940004	01980004	タイマ周期	タイマ入力クロック・サイクルのカウンタ数です。この数によりTSTATの信号周波数が決定されます。	12.2.2
01940008	01980008	タイマ・カウンタ	インクリメント中のカウンタの現在値	12.2.3

### 12.2.1 タイマ・コントロール・レジスタ

図12-2にタイマ・コントロール・レジスタを示します。表12-2に、このレジスタのビット・フィールドの解説を示します。

図12-2. タイマ・コントロール・レジスタ

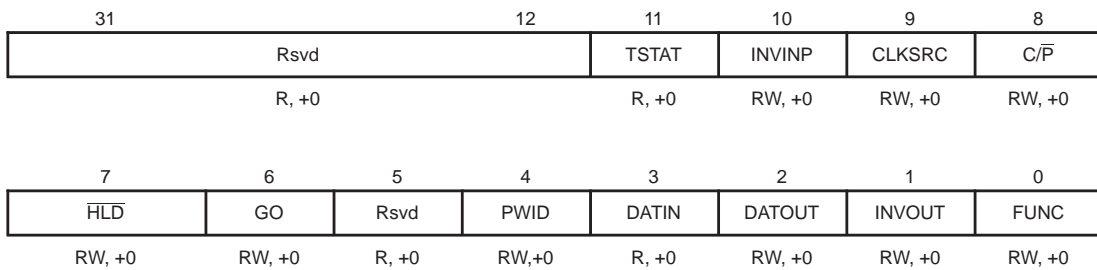


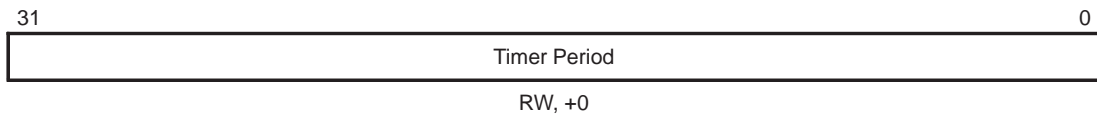
表12-2. タイマ・コントロール・レジスタ・フィールドの解説

ビット・フィールド	解説	参照節
FUNC	TOUTの機能 FUNC=0:TOUTは汎用出力ピン FUNC=1:TOUTはタイマ出力ピン	12.5
DATOUT	データ出力 FUNC=0のとき:DATOUTがTOUTにドライブされます。 FUNC=1のとき:TSTATがINVOUTの設定により反転されてTOUTにドライブされます。	
DATIN	Data in:TINPピンの値。	
GO	GOビット。タイマ・カウンタをリセットし、スタートします。 GO=0:タイマに影響なし。 GO=1:HLD=1で、カウンタ・レジスタがゼロ・クリアされ次のクロックでカウント動作を開始します。	12.3
HLD	ホールド。HLDの値に関係なくカウンタのリードは可能です。 HLD=0:カウンタがディスエーブルされ現在の状態が保持されます。 HLD=1:カウンタ動作が可能です。	12.3
C/P	クロック/パルス・モード C/P=0:パルス・モード、タイマがタイマ周期になってから1CPUクロック後にTSTATがアクティブになります。PWIDによりパルス幅が決まります。 C/P=1:クロック・モード。TSTATは、ハイ、ローの期間がそれぞれ1カウントの幅を持つ50%デューティ・サイクルになります。	12.6
PWID	パルス幅。パルス・モード(C/P=0)でのみ使用されます。 PWID=0:タイマ・カウンタの値がタイマ周期に一致してから1タイマ入力クロック・サイクル後にTSTATがインアクティブになります。 PWID=1:タイマ・カウンタの値がタイマ周期に一致してから2タイマ入力クロック・サイクル後にTSTATがインアクティブになります。	12.6
CLKSRC	タイマ入力クロック・ソース CLKSRC=0:外部クロック・ソースがTINPピンをドライブします。 CLKSRC=1:CPUクロック/4	12.5
INVINP	TINPインバータ・コントロール。CLKSRC=0の場合にのみ動作に影響を与えます。 INVINP=0:非反転のTINPがタイマをドライブします。 INVINP=1:反転されたTINPがタイマをドライブします。	12.5
TSTAT	タイマ・ステータス。タイマ出力の値。	12.6
INVOUT	TOUTインバータ・コントロール。FUNC=1のときにのみ使用されます。 INVOUT=0:非反転のTSTATがTOUTをドライブします。 INVOUT=1:反転されたTSTATがTOUTをドライブします。	

### 12.2.2 タイマ周期レジスタ

タイマ周期レジスタ(図12-3)は、カウントすべきタイマ入力クロック・サイクル数を保持します。この数により、TSTATの周波数は制御されます。

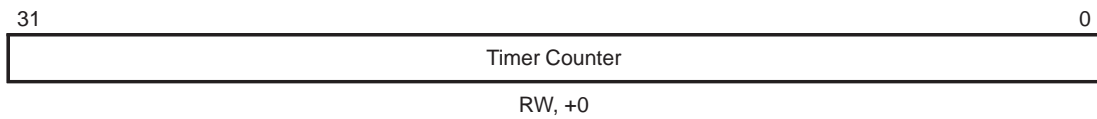
図12-3. タイマ周期レジスタ



### 12.2.3 タイマ・カウンタ・レジスタ

タイマ・カウンタ・レジスタ(図12-4)は、カウントがイネーブルされるとインクリメント動作をします。タイマ周期レジスタに設定された値になると、次のCPUクロックで0にリセットされます。

図12-4. タイマ・カウンタ・レジスタ





### 12.3 タイマのリセットとカウンタ動作のイネーブル:GOと $\overline{\text{HLD}}$

表12-3に、GOと $\overline{\text{HLD}}$ によりタイマ動作の基本的な機能がイネーブルされる様子を示します。

表12-3. タイマにおけるGOと $\overline{\text{HLD}}$ フィールドの動作

動作	GO	$\overline{\text{HLD}}$	解説
タイマをホールド	0	0	カウント動作ディスエーブル。
ホールド後にタイマを再スタート	0	1	タイマはホールド前の値から動作を継続します。タイマ・カウンタはリセットされません。
予約	1	0	未定義
タイマ・スタート	1	1	タイマ・カウンタは0にリセットされ、イネーブルされるとカウント動作を行ないます。設定された後では、GOにより自身をクリアします。

タイマの設定は、次の3つのステップで行われます。

- 1) タイマがホールド状態にないときは、タイマをホールド状態( $\overline{\text{HLD}}=0$ )にします。デバイスのリセット直後は、タイマはホールド状態にあります。
- 2) タイマ周期レジスタに希望する値をライトします。
- 3) タイマ・コントロール・レジスタに希望する値をライトします。このとき、タイマ・コントロール・レジスタのGOビットと $\overline{\text{HLD}}$ ビットは変更しないで下さい。
- 4) タイマ・コントロール・レジスタのGOビットと $\overline{\text{HLD}}$ ビットに1をライトしてタイマをスタートします。

## 12.4 タイマのカウンタ動作

タイマ・カウンタは、CPUのクロック・レートで動作します。しかし、カウンタ動作は、タイマ・カウンタをイネーブルするソースのロー・レベルからハイ・レベルへの遷移によってイネーブルされます。この遷移は、図12-1に示すエッジ検出回路によって検出されます。アクティブな遷移が検出されるたびに、1つのCPUクロックの幅を持ったクロック・パルスが生成されます。ユーザにとっては、これにより、カウンタがカウンタ・イネーブルのソースによってクロックされているように見えます。このため、このカウンタ・イネーブルのソースは、タイマ入力クロック・ソースと呼ばれます。

タイマのカウンタ値が、タイマ周期レジスタに保持された値と一致すると、タイマは、次のCPUクロックで0にリセットされます。そのため、タイマは、0からNまでのカウントを行います。ここで、周期が2でタイマ・クロック・ソースとしてCPUクロックの4分周が選択された(CLKSRC=1)とします。タイマが起動されると、タイマは、0、0、0、0、1、1、1、1、2、0、0、0、1、1、1、1、2、0、0、0、0・・・のようにカウントします。ここで、カウンタが0から2までのカウントを行なうにもかかわらず、周期は、12(=3\*4)クロック・サイクルではなく、8(=2\*4)クロック・サイクルであることに注意してください。このように、カウントダウンの周期は、TIMER PERIOD+1ではなく、TIMER PERIODの値になります。

## 12.5 タイマのクロック・ソース選択:CLKSRC

タイマ入力クロックのローからハイの遷移(INVINP=1の場合には、ハイからローへの遷移)により、タイマはインクリメント動作を行ないません。タイマ入力クロックのドライブには、次の2つのソースを使用することができます。

- CLKSRC=0によって、TINPピンの入力値。この信号は非同期の外部入力による準安定状態を防止するため、同期されます。TINPピンの状態はDATINに反映されます。
- CLKSRC=1によって、CPUクロック/4

## 12.6 タイマのパルス生成

図12-5と図12-6に示すように、それぞれ、パルス・モードとクロック・モードの2つの基本的なパルス生成モードがあります。このモードは、タイマ・コントロール・レジスタの $C/\bar{P}$ ビットによって選択することができます。パルス・モードでは、タイマ・コントロール・レジスタのPWIDビットにより、パルス幅を1入力クロック周期または2入力クロック周期に設定することができます。この機能は、TSTATがTOUT出力をドライブするとき、パルスの最小幅を設定するためのものです。TOUTがタイマ・ピンとして使用される場合(FUNC=1)に、TSTATがこのピンをドライブします。また、INVOUT=1に設定することで反転することも可能です。表12-4に、パルス・モードとクロック・モードにおけるさまざまなTSTATのタイミング・パラメータに対する計算式を示します。

図12-5. パルス・モード( $C/\bar{P}=0$ )におけるタイマ動作

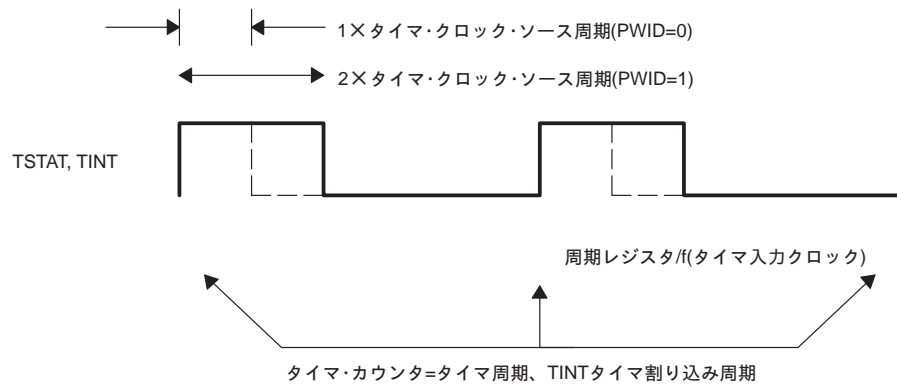
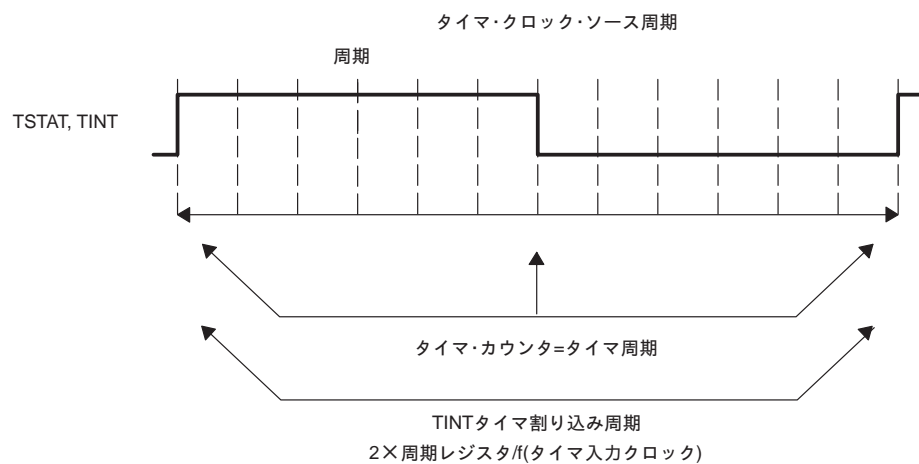


図12-6. クロック・モード( $C/\bar{P}=1$ )におけるタイマ動作



タイマのパルス生成

表12-4. パルス・モード、クロック・モードにおけるTSTATパラメータ

モード	周波数	周期	ハイ・レベル幅	ロー・レベル幅
パルス	$\frac{f(\text{クロック・ソース})}{\text{タイマ周期レジスタ}}$	$\frac{\text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$	$\frac{(\text{PWID}+1)}{f(\text{クロック・ソース})}$	$\frac{\text{タイマ周期レジスタ} - (\text{PWID}+1)}{f(\text{クロック・ソース})}$
	$\frac{f(\text{クロック・ソース})}{2 \times \text{タイマ周期レジスタ}}$	$\frac{2 \times \text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$	$\frac{\text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$	$\frac{\text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$
クロック	$\frac{f(\text{クロック・ソース})}{2 \times \text{タイマ周期レジスタ}}$	$\frac{2 \times \text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$	$\frac{\text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$	$\frac{\text{タイマ周期レジスタ}}{f(\text{クロック・ソース})}$

## 12.7 コントロールレジスタにおけるバウンダリ条件

バウンダリ条件によっては、タイマの動作に影響を与えます。

- 1) タイマ周期レジスタとタイマカウンタレジスタの値が0: デバイスのリセット後とタイマによるカウント動作の開始前に、TSTATは0にホールドされます。周期レジスタとカウンタレジスタが0の状態、 $\overline{\text{HLD}}=1$ と $\text{GO}=1$ の設定によりタイマが動作を開始した場合のタイマの動作は、 $\text{C}/\overline{\text{P}}$ によるモードの選択に依存します。パルスモードでは、タイマがホールド状態にあるかどうかに関係なく、 $\text{TSTAT}=1$ となります。クロックモードでは、タイマがホールド状態( $\overline{\text{HLD}}=0$ )にあるときは、TSTATはその直前の値を保持し、 $\overline{\text{HLD}}=1$ のときは、TSTATは、CPUのクロック周波数の2分の1でトグルされます。
- 2) カウンタのオーバフロー: カウンタレジスタに周期レジスタの値よりも大きな値が設定されると、カウンタは最大値(FFFFFFFFh)に達した後0に戻って動作を続けます。
- 3) アクティブなタイマのレジスタへのライト: ペリフェラルバスからのライトは、カウンタレジスタの更新やコントロールレジスタの状態の更新に優先されます。
- 4) パルスモードで小さなタイマ周期を指定: パルスモードで小さな周期を指定するとTSTATはハイレベルに保持されたままになる可能性があることに注意が必要です。この状態は、 $\text{TIMER PERIOD} \leq \text{PWID}+1$ の条件で発生します。

## 12.8 タイマの割り込み

TSTAT信号は、CPUの割り込みとDMAの同期イベントを直接ドライブします。割り込みの周波数は、TSTATの周波数と同じです。

## 12.9 エミュレーションの動作

エミュレータを使ったデバッグでは、CPUは、シングルステップ動作、ベンチマーク、プロファイリング、その他のデバッグ条件で、実行パケットのバウンダリでホールド状態となることがあります。エミュレーションにおけるホールドでは、クロックソースにCPUクロックの4分周が選択( $\text{CLKSRC}=1$ )されていると、タイマはホールド状態となります。この場合には、CPUがエミュレーションのホールドによりストール状態となっていないときのみ、カウント動作はイネーブルされています。つまり、カウント動作はシングルステップ動作をするときに、再びイネーブルに戻されます。 $\text{CLKSRC}=0$ のときは、タイマは、プログラムされた通りにカウント動作を続行します。

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上