

ステップ関数が入力に適用される場合に、SAR型ADCの最小アキュイジション時間を計算する方法

Miro Oljaca and Keith Sanborn

Data Acquisition Products

概要

このアプリケーション・レポートでは、逐次比較型レジスタを使用したアナログ-デジタル・コンバータ(以下、SAR型ADC)の最小アキュイジション時間を計算するための簡単な方法を検討します。駆動回路とともに、ADCの入力構造を調べます。その後、ステップ関数が駆動回路の入力に適用される場合について、サンプリング・コンデンサの電圧を明らかにします。続いて、3つの異なるテスト・ケースが正確な式と近似式の両方を使用して評価されます。

1 はじめに

アナログ-デジタル・コンバータ(ADC)用の入力駆動回路を正しく設計するには、アナログ入力の前段のRCフィルタの計算と、オペアンプの選定に重点を置くのが一般的です(参考文献1を参照)。外付けRC部品を選択については、内部構造、サンプリング・シーケンス、SAR型ADCのチャージ・インジェクションに依存します(参考文献2~4を参照)。内部ADCの入力構造、特にサンプリング・コンデンサの値について知ることは、外付けRC部品を最適化して、仕様として定められた最大の性能をデバイスから得るために役立ちます(参考文献5を参照)。

外付けRCフィルタの計算は通常、アナログ入力サンプリング・スイッチの抵抗値は無視できるものとして行いますが(参考文献5を参照)、以降の検討ではこれを含めて行います。

2 SAR 型 ADC アナログ入力等価回路

図1に示すように、ADCの標準的なアナログ入力駆動回路にはオペアンプの他に、 R_{IN} と C_{IN} から成る入力RCフィルタが含まれています。信号はその後、等価オン抵抗 R_{SW} の付いたサンプリング・スイッチ SW を介してサンプリング・コンデンサ C_{SH} に供給されます。入力スイッチは、CMOSによる開閉ゲートないしは同様の構造で構成されています。トランジスタの等価オン抵抗はリニアではなく、入力信号のレベルに依存します(参考文献6)。この解析では、リニア動作領域で見積もったスイッチの平均的なオン抵抗を使用します。

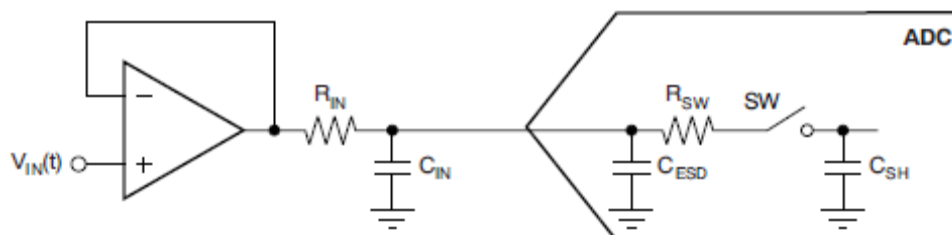


図 1 標準的なSAR型ADCの入力駆動回路

さらに、オペアンプが理想的な特性を持つことが前提とされています。その結果、オペアンプを理想的な電圧源としてモデル化でき、これにより図1の回路は図2のように簡素化できます。

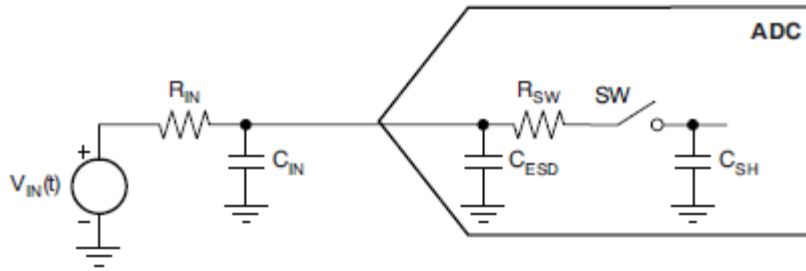


図 2 SAR型ADCの入力駆動回路の簡素化

ADCの入力におけるESD保護回路は等価静電容量 C_{ESD} を持ちます。この静電容量は入力ピンから電源レール、および入力ピンからグランドに接続された保護回路と並列結合になっています。 C_{ESD} の等価静電容量の範囲は4pF～10pFです。これに対して、入力フィルタの静電容量 C_{IN} の範囲は1nF～10nFです。 $C_{IN} \gg C_{ESD}$ であれば、 C_{ESD} は無視できます。

図1のオペアンプを理想オペアンプとして扱う他、ここでの検討は、サンプリング・スイッチSWが閉じた（サンプル・モード）後に、コンバータへの入力信号のレベルが変化する場合について調べます。この状態は、単一の入力チャンネルを持つSAR型ADCにおいて、アキュイジション時間中に入力信号が急に発生すると発生します。マルチプレクサを組み込んだSAR型ADCでは、入力チャンネルを変更する場合にこの状態が発生します。このような条件下では、入力信号の電圧 V_{IN} について単一のステップ関数として表すことができます。さらに、図2の回路は二次のローパス・フィルタとして表すこともできます。この場合の回路を、変数を更新して図3に示します。

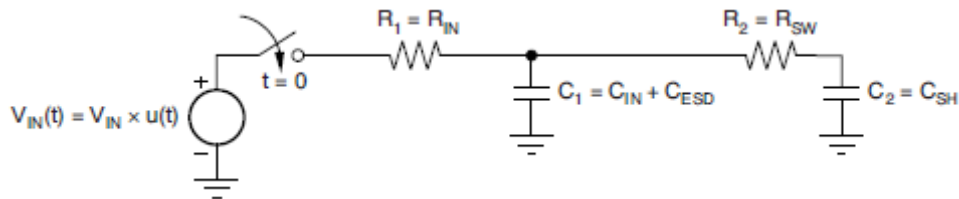


図 3 SAR型ADCの入力駆動回路を二次ローパス・フィルタとして表したもの

ワースト・ケースは、入力信号がゼロまたは負のフルスケール電圧(NFS)から入力電圧 V_{IN} または正のフルスケール電圧(PFS)に切り替わる時に発生します。ワースト・ケース条件下にある図3の回路を解析するために、コンデンサ C_1 と C_2 の初期電圧をゼロまたはNFSに設定します。図4は、この解析で使用される初期条件、基準電流、電圧で、図3の回路をラプラス変換したものです。

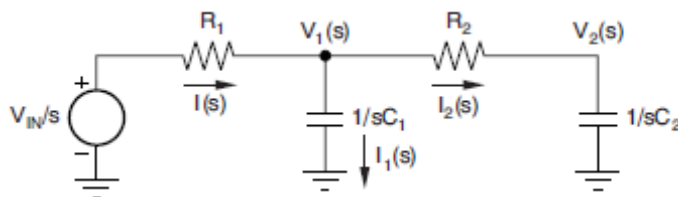


図 4 電圧と電流を定義した二次フィルタ

この解析の主目的は、コンデンサ C_2 の両端電圧の最小アキュイジション時間(t_{ACQ})を判定して、その値が R_1 、 C_1 、 R_2 、 C_2 の関数として、NビットSAR型ADCの入力信号の1/2 LSB以内に収まるように定めることです。この解析を行うためには、コンデンサ C_2 の両端電圧 V_2 についての式を時間の関数として計算する必要があります。このアプリケーション・レポートの次のセクションでは、この計算を中心とした説明を行います。

3 等価回路の数学的解析

図4の V_2 のラプラス変換は次のようになります。

$$V_2(s) = A(s) \times V_{IN} \quad (1)$$

ここで、

$$A(s) = \omega_n^2 \times \frac{1}{s} \times \frac{1}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2)$$

式1と式2の計算は付録Aに記載されています。式2の逆ラプラス変換は次のようになります。

$$A(t) = \omega_n^2 \times \left[\frac{1}{\omega_n^2} + \frac{1 - \zeta^2}{\omega_n^2 (\zeta^2 - 1)} \times e^{-\zeta\omega_n t} \times \cos(\omega_n \sqrt{1 - \zeta^2} t) + \frac{-\zeta}{\omega_n^2 \sqrt{1 - \zeta^2}} \times e^{-\zeta\omega_n t} \times \sin(\omega_n \sqrt{1 - \zeta^2} t) \right] \quad (3)$$

簡素化してオイラーの公式を適用すると、式3は次のように書き換えることができます(詳細については付録Bを参照)。

$$A(t) = 1 - \frac{1}{2\sqrt{\zeta^2 - 1}} \times \left[\left(\zeta + \sqrt{\zeta^2 - 1} \right) \times e^{-\omega_n (\zeta - \sqrt{\zeta^2 - 1}) t} - \left(\zeta - \sqrt{\zeta^2 - 1} \right) \times e^{-\omega_n (\zeta + \sqrt{\zeta^2 - 1}) t} \right] \quad (4)$$

同様に、式4は次のように表されます。

$$A(t) = 1 - \frac{1}{2\sqrt{\zeta^2 - 1}} \times \left[\left(\zeta + \sqrt{\zeta^2 - 1} \right) \times e^{-\frac{t}{\tau_1}} - \left(\zeta - \sqrt{\zeta^2 - 1} \right) \times e^{-\frac{t}{\tau_2}} \right] \quad (5)$$

ここで、時定数 τ_1 と τ_2 を、それぞれ式6と式7として次のように定義します。

$$\tau_1 = \frac{1}{\omega_n (\zeta - \sqrt{\zeta^2 - 1})} \quad (6)$$

$$\tau_2 = \frac{1}{\omega_n (\zeta + \sqrt{\zeta^2 - 1})} \quad (7)$$

これら2つの時定数の影響を観察するために、式5を次のように書き換えます。

$$A(t) = 1 - [k1(t) \cdot k2(t)] \quad (8)$$

ここで、

$$k1(t) = \frac{\zeta + \sqrt{\zeta^2 - 1}}{2\sqrt{\zeta^2 - 1}} \times e^{-\frac{t}{\tau_1}} \quad (9)$$

および

$$k2(t) = \frac{\zeta - \sqrt{\zeta^2 - 1}}{2\sqrt{\zeta^2 - 1}} \times e^{-\frac{t}{\tau_2}} \quad (10)$$

時間の関数としての式8、式9、式10のプロットを図5に示します。

図5では、以下の値を使用しました。

$$R_1 = 100 \, \Omega, R_2 = 800 \, \Omega, C_1 = 1000 \, \text{pF}, C_2 = 40 \, \text{pF}$$

これらの部品値により、 $\mathbf{a} = 100\text{ns}$ 、 $\mathbf{b} = 4\text{ns}$ 、 $\mathbf{c} = 32\text{ns}$ と置きます。これらの値により順に、 $\omega_n = 17.68\text{Mrad/s}$ および $\zeta = 1.202$ が成立します。さらに、時定数の計算は、 $\tau_1 = 105.7\text{ns}$ および $\tau_2 = 30.3 \, \text{ns}$ となります。

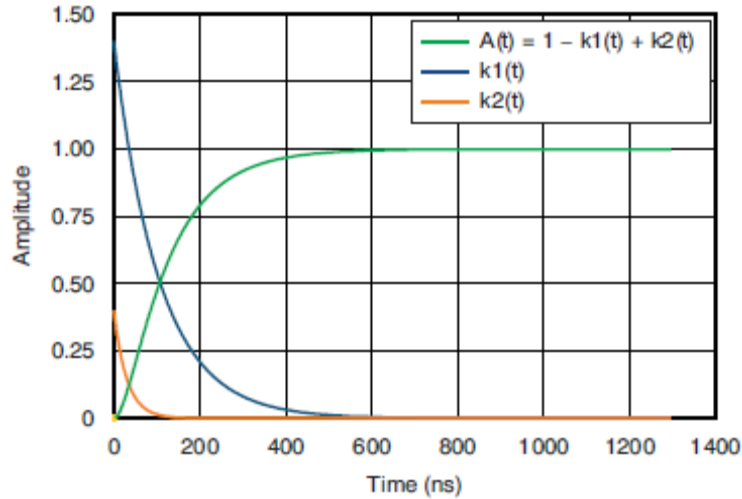


図 5 式(8)、(9)、(10) vs 時間のプロット

図5に示すように、 $\tau_2 \ll \tau_1$ の時、 $k_2(t)$ は $k_1(t)$ よりも短時間で減衰しています。実際、式6と式7が示すのは、 τ_1 は常に τ_2 よりも大きいということです。このような条件下では、式8は時定数 τ_1 のみを使用した関数として次のような近似式にできます。

$$A(t) \approx 1 - \frac{\zeta + \sqrt{\zeta^2 - 1}}{2\sqrt{\zeta^2 - 1}} \times e^{-\frac{t}{\tau_1}} \quad (11)$$

4 最小アクイジション時間

図3のコンデンサ C_2 の電圧がNビットSAR型ADCの入力信号の1/2 LSB以内に定まるようにするために、次のように計算します。

$$A(t) \geq 1 - \frac{1}{2^{N+1}} \quad (12)$$

最小アクイジション時間で $k_1(t) \gg k_2(t)$ となる場合は、 $A(t)$ について式11の近似式として式12を得す。この近似式化を行うと、NビットADCの最小アクイジション時間 t_{ACQ} は次のように計算されます(計算については付録Cを参照)。

$$t_{ACQ} \geq \frac{1}{\omega_n(\zeta - \sqrt{\zeta^2 - 1})} \times \left[N \times \ln(2) + \ln \left(\frac{\zeta + \sqrt{\zeta^2 - 1}}{\sqrt{\zeta^2 - 1}} \right) \right] \quad (13)$$

5 テスト・ケース

式11で導き出された近似式が有効かどうかを評価するために、次に示す3つのテスト・ケースを解析しました。

- (a) $R_1 C_1 = R_2 C_2 / 100$
- (b) $R_1 C_1 = R_2 C_2$
- (c) $R_1 C_1 = 100 \times R_2 C_2$

これらのケースの結果を表1に記載します。

表 1上記のテスト・ケースの結果

パラメータ	ケース			単位
	(a)	(b)	(c)	
R_1	100	100	10	Ω
C_1	1.00	1.00	0.10	nF
R_2	20	2000	2000	Ω
C_2	50	50	50	pF
f_1	1.59	1.59	159	kHz
f_2	159.00	1.59	1.59	kHz
f_2/f_1	100	1	0.01	
a	100	100	1	ns
b	5	5	0.5	ns
c	1	100	100	ns
ω_n	100	10	100	Mrad/s
ζ	5.3	1.025	5.07	
τ_1	105	125	100	ns
τ_2	0.95	80.00	0.99	ns
t_{ACQ}	1.24	1.60	1.19	μs

表1のアクイジション時間 t_{ACQ} を使用して、図1にあるADCのサンプリング・コンデンサの最終的な電圧を、各テスト・ケースについて式11と式8で計算しました。各テスト・ケースについて式11と式8で計算した最終電圧の差は、無視できる程度になっています。この調査が明確に示しているように、簡素化された式11を使用してサンプリング・コンデンサの最終電圧を計算しても、正確な式(式8)を使用した場合と比べて大幅な誤差が生じることはありません。この結果は、図6～図8のプロットにより証明されています。

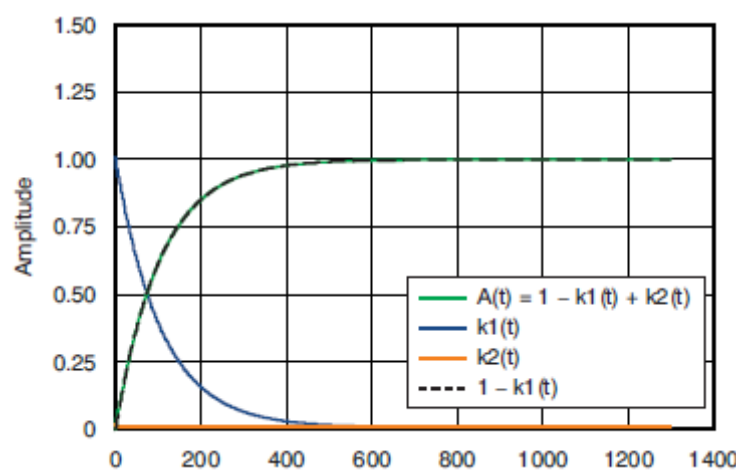


図 6ケース (a)

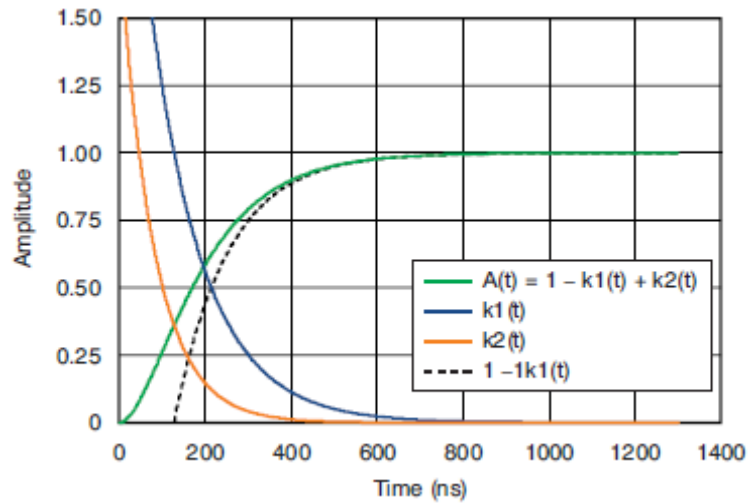


図 7 ケース(b)

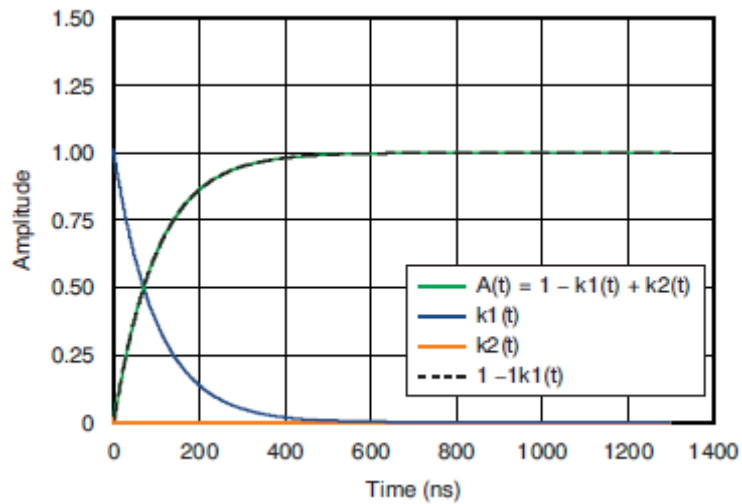


図 8 ケース(c)

6 結論

このアプリケーション・レポートで、SAR型ADCの最小アキュイジション時間を計算するためのシンプルな解析方法を紹介しました。ADCの入力構造を駆動回路とともに解析して、駆動回路の入力にステップ関数が発生する場合のサンプリング・コンデンサの電圧を判定しました。正確な式と簡素化された式の両方を使用して、3つの異なるテスト・ケースで計算した結果、最終的に得られた電圧の差は、無視できる程度であることがお分かり頂けたかと思います。

7 参考文献

次のドキュメントは、記載されたウェブ・サイトからダウンロードして入手できます。

1. Oljaca, M. and B. Baker. (2008). Start with the right op amp when driving SAR ADCs. EDN. October 16, 2008. Pp. 43-58. 次のURLからダウンロードできます。 <http://www.edn.com/article/CA6602451.html>
2. Downs, R. and M. Oljaca. (2005). Designing SAR ADC drive circuitry, Part I: A detailed look at SAR ADC operation. Analog Zone. 次のURLからダウンロードできます。 <http://www.analogzone.com/acqt0221.pdf>
3. Downs, R. and M. Oljaca. (2005). Designing SAR ADC drive circuitry, Part II: Input behavior of SAR ADCs. Analog Zone. 次のURLからダウンロードできます。 <http://www.analogzone.com/acqt1003.pdf>
4. Downs, R. and M. Oljaca. (2005). Designing SAR ADC drive circuitry, Part III: Designing the optimal input drive circuit for SAR ADCs. Analog Zone. 次のURLからダウンロードできます。 <http://www.analogzone.com/acqt0312.pdf>
5. Baker, B. and M. Oljaca. (2007). External components improve SAR-ADC accuracy. EDN. June 7, 2007. Pp. 67-75. 次のURLからダウンロードできます。 <http://www.edn.com/article/CA6447231.html>
6. Oljaca, M. (2004). Understand the limits of your ADC input circuit before starting conversions. Analog Zone. 次のURLからダウンロードできます。 <http://www.analogzone.com/acqt1101.pdf>

付録 A

図4の回路の電圧と電流は、次の式を使用して説明できます。

$$V_1(s) = \frac{I_1(s)}{sC_1} \quad (14)$$

$$V_2(s) = \frac{I_2(s)}{sC_2} \quad (15)$$

$$V_1(s) - V_2(s) = R_2 I_2(s) \quad (16)$$

$$\frac{V_{IN}}{s} - V_1(s) = R_1 I(s) \quad (17)$$

$$I(s) = I_1(s) + I_2(s) \quad (18)$$

式 14、式 15、式 17は次のように書き換えられます。

$$I_1(s) = sC_1 V_1(s) \quad (19)$$

$$I_2(s) = sC_2 V_2(s) \quad (20)$$

$$I(s) = \frac{V_{IN}}{sR_1} - \frac{V_1(s)}{R_1} \quad (21)$$

式19～式21を式18に代入すると、次のようになります。

$$V_{IN} = (s^2 R_1 C_1 + s) V_1(s) + s^2 R_1 C_2 V_2(s) \quad (22)$$

式16で式20を使用すると、次のような結果が生じます。

$$V_1(s) = (sR_2 C_2 + 1) V_2(s) \quad (23)$$

式23を式22に代入すると、次のようになります。

$$V_{IN} = \left[(s^2 R_1 C_1 + s)(sR_2 C_2 + 1) + s^2 R_1 C_2 \right] \times V_2(s) \quad (24)$$

$$a = R_1 C_1$$

$$b = R_1 C_2$$

$$c = R_2 C_2$$

上記の定数を使用すると、式24は次のように簡素化できます。

$$V_{IN} = s \left[(sa + 1)(sc + 1) + sb \right] \times V_2(s) \quad (25)$$

式25を再整理して次のようにすると、電圧 $V_2(s)$ を入力ステップ信号 V_{IN} の関数として記述できます。

$$V_2(s) = \frac{1}{ac} \times \frac{1}{s} \times \frac{1}{s^2 + s \frac{a+b+c}{ac} + \frac{1}{ac}} \times V_{IN} \quad (26)$$

式26の係数は、次の(27)と(28)のように表現できます。

$$\frac{a + b + c}{ac} = 2\zeta\omega_n \quad (27)$$

および

$$\frac{1}{ac} = \omega_n^2 \quad (28)$$

式27と式28を式26に代入すると、次のようになります。

$$V_2(s) = A(s) \times V_{IN} \quad (29)$$

ここで、

$$A(s) = \omega_n^2 \times \frac{1}{s} \times \frac{1}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (30)$$

付録 B

$$A(t) = \omega_n^2 \times \left[\frac{1}{\omega_n^2} + \frac{1 - \zeta^2}{\omega_n^2 (\zeta^2 - 1)} \times e^{-\zeta \omega_n t} \times \cos(\omega_n \sqrt{1 - \zeta^2} t) + \frac{-\zeta}{\omega_n^2 \sqrt{1 - \zeta^2}} \times e^{-\zeta \omega_n t} \times \sin(\omega_n \sqrt{1 - \zeta^2} t) \right] \quad (31)$$

上の式は、次のように変形できます。

$$A(t) = 1 - e^{-\zeta \omega_n t} \times \left[\cos(\omega_n \sqrt{1 - \zeta^2} t) + \frac{\zeta}{\sqrt{1 - \zeta^2}} \times \sin(\omega_n \sqrt{1 - \zeta^2} t) \right] \quad (32)$$

式32の余弦項と正弦項の引数は次のように定義できます。

$$x = \omega_n \sqrt{1 - \zeta^2} t \quad (33)$$

$$\sqrt{1 - \zeta^2} = i \sqrt{\zeta^2 - 1} \quad (34)$$

であるため、式33は次のように整理できます。

$$x = iy \quad (35)$$

ここで、

$$y = \omega_n \sqrt{\zeta^2 - 1} t \quad (36)$$

オイラーの公式を使用すると、式32の余弦項と正弦項を(37)と(38)のように表せます。

$$\cos(iy) = \frac{e^{-y} + e^y}{2} \quad (37)$$

および

$$\sin(iy) = \frac{e^{-y} - e^y}{2i} \quad (38)$$

式35と式36を式37と式38に代入すると、(39)と(40)のようになります。

$$\cos(\omega_n \sqrt{1 - \zeta^2} t) = \frac{e^{-\omega_n \sqrt{\zeta^2 - 1} t} + e^{\omega_n \sqrt{\zeta^2 - 1} t}}{2} \quad (39)$$

および

$$\sin(\omega_n \sqrt{1 - \zeta^2} t) = \frac{e^{-\omega_n \sqrt{\zeta^2 - 1} t} - e^{\omega_n \sqrt{\zeta^2 - 1} t}}{2i} \quad (40)$$

式39と式40を式32で使用すると、次のようになります。

$$A(t) = 1 - e^{-\zeta \omega_n t} \times \left(\frac{e^{-\omega_n \sqrt{\zeta^2 - 1} t} + e^{\omega_n \sqrt{\zeta^2 - 1} t}}{2} + \frac{\zeta}{\sqrt{1 - \zeta^2}} \times \frac{e^{-\omega_n \sqrt{\zeta^2 - 1} t} - e^{\omega_n \sqrt{\zeta^2 - 1} t}}{2i} \right) \quad (41)$$

式41の右辺項の分母の平方根部に式34を代入すると、次のようになります。

$$A(t) = 1 - e^{-\zeta \omega_n t} \times \left(\frac{e^{-\omega_n \sqrt{\zeta^2 - 1} t} + e^{\omega_n \sqrt{\zeta^2 - 1} t}}{2} + \frac{\zeta}{i \sqrt{\zeta^2 - 1}} \times \frac{e^{-\omega_n \sqrt{\zeta^2 - 1} t} - e^{\omega_n \sqrt{\zeta^2 - 1} t}}{2i} \right) \quad (42)$$

式42の項を再整理すると、次のように簡素化できます。

$$A(t) = 1 - \frac{1}{2\sqrt{\zeta^2 - 1}} \times \left[\left(\zeta + \sqrt{\zeta^2 - 1} \right) \times e^{-\omega_n (\zeta - \sqrt{\zeta^2 - 1}) t} - \left(\zeta - \sqrt{\zeta^2 - 1} \right) \times e^{-\omega_n (\zeta + \sqrt{\zeta^2 - 1}) t} \right] \quad (43)$$

付録 C

$k_1(t) \gg k_2(t)$ の場合に、式5は次のように変形できます。

$$A(t) \approx 1 - \frac{\zeta + \sqrt{\zeta^2 - 1}}{2\sqrt{\zeta^2 - 1}} \times e^{-\frac{t}{\tau_1}} \quad (44)$$

式44が式12の基準を満たすように、次のようにします。

$$\frac{1}{2^{N+1}} \geq \frac{\zeta + \sqrt{\zeta^2 - 1}}{2\sqrt{\zeta^2 - 1}} \times e^{-\frac{t_{ACQ}}{\tau_1}} \quad (45)$$

式45の項を再整理し、 t_{ACQ} について解くと、次のようになります。

$$t_{ACQ} \geq \tau_1 \times \left[N \times \ln(2) + \ln \left(\frac{\zeta + \sqrt{\zeta^2 - 1}}{\sqrt{\zeta^2 - 1}} \right) \right] \quad (46)$$

式46の τ_1 を式6で置き換えると、次の不等式ができます。

$$t_{ACQ} \geq \frac{1}{\omega_n(\zeta - \sqrt{\zeta^2 - 1})} \times \left[N \times \ln(2) + \ln \left(\frac{\zeta + \sqrt{\zeta^2 - 1}}{\sqrt{\zeta^2 - 1}} \right) \right] \quad (47)$$

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上