

LP5551

Application Note 1467 LP5551 Evaluation Board



Literature Number: JAJA295

LP5551 評価ボード

National Semiconductor
Application Note 1467
Mark Hartman
2007 年 6 月



LP5551 の概要

LP5551 は PWI 1.0 に準拠したエナジー・マネジメント・ユニットです。ベースバンド・プロセッサやアプリケーション・プロセッサといったスタンドアロン型携帯電話プロセッサの消費電力を抑えます。

LP5551 は、プロセッサ・コアとメモリに可変電圧を供給するデジタル制御式の最新のスイッチング・レギュレータを 2 組内蔵しています。2 系統のレギュレータは、スレッショルド・スケーリング・アプリケーションに対応して、P ウェルと N ウェルにバイアスを与えます。そのほか、I/O、PLL、スリープ・モード時のメモリ保持の電源として、4 系統のプログラマブル LDO レギュレータを内蔵しています。

LP5551 は PWI 1.0 オープン・スタンダード・インターフェースを介して制御します。LP5551 は PowerWise® テクノロジ互換プロセッサと組み合わせると、プロセスばらつきや温度変化に対応した電源電圧のアダプティブな制御や、あらかじめ設定した周波数/電圧ルックアップ・テーブルを使った電源電圧のダイナミックな制御が可能なほか、スレッショルド・スケーリングに対応して P ウェル / N ウェル・バイアスを与えます。

評価ボードの概要

LP5551 は、スタンドアロンで動作するほか、PowerWise 評価キット (PEK) または USB インタフェース・ボードといった上位ボードとの組み合わせで動作します。

評価ボードには、USB インタフェース・ボードと、LP5551 の機能を PC から制御できるグラフィカル・ユーザー・インターフェースを備えたソフトウェアが同梱されます。ソフトウェアの詳細は AN-1535 を参照してください。

LP5551 の動作条件は次のとおりです。

Parameter	Default Voltage	Programming Range	I_{out}
VBATT	3.6 V		
VAVS	1.2 V	0.6 - 1.2 V	300 mA
VDVS	1.2 V	0.6 - 1.2 V	300 mA
VO1	1.2 V	0.7 - 2.2 V	100 mA
VO2	3.3 V	1.5 - 3.3 V	250 mA
VO3	Tracks V_{AVS} (Active State)	$V_{AVS} + 0.04$ V	50 mA
	1.2 V (Sleep State)	0.6 - 1.35 V	5 mA
VO4	3.3 V	1.5 - 3.3 V	250 mA
VPWELL	0 V	-1 ~ 0.3 V	20 uA
VNWELL	$V_{AVS} + 0$ V	$V_{AVS} + (-0.3 ~ 1)$ V	7 mA

デバイスがスタートアップした後は、各レギュレータに異なる出力電圧を設定できます。

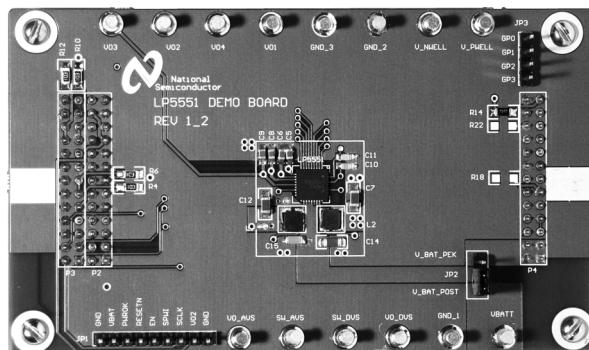


FIGURE 1. LP5551 Evaluation Board

LP5551 には、外部電源から、あるいは PEK または USB インタフェース・ボード (使用するいずれかのボード) から電源を供給します。電源の供給方法に合わせてジャンパ J2 を設定します。

ジャンパ	目的	備考
JP2	電源供給方法の選択	V_BAT_POST: 外部電源から LP5551 に電源を供給します
		V_BAT_PEK: PEK または USB インタフェース・ボードから LP5551 に電源を供給します

LP5551 評価ボードと USB2PWI インタフェース・ボードとの接続

LP5551 評価ボードを USB2PWI インタフェース・ボードに接続すると、PWI と LP5551 のすべての機能をソフトウェアから簡単に制御できます。Figure 2 に USB2PWI インタフェース・ボードを示します。ソフトウェアの詳細は AN-1535 を参照してください。

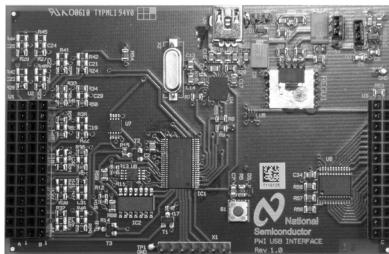


FIGURE 2. USB Interface Board

LP5551 評価ボードと外部コントローラとの接続

ジャンパ J1 は LP5551 が持つ PWI 機能を外部から制御するときに使用します。J1 のサイズは SIP-9 相当です。Table 1 に J1 のピン配置を示します。J1 の VBAT と VO2 は、RESETN、EN、SPWI、SCLK 各入力の駆動レベルを決めるセンス出力です。EN と RESETN には VBAT とグラウンドを電圧範囲とする信号を与え、SPWI と SCLK には VO2 とグラウンドを電圧範囲とする信号を与えます。

Pin	Function	Type	Description
1	GND	GND	Ground
2	VBAT	Output	VBAT Sense
3	PWROK	Output	PWROK Sense
4	RESETN	Input	VBAT: On GND: RESET LP5551
5	EN	Input	VBAT: On GND: Disable LP5551
6	SPWI	Input	PWI Data
7	SCLK	Input/Output	PWI Clock
8	VO2	Output	VO2 Sense
9	GND	GND	Ground

LP5551 評価ボードと PEK との接続

PEK は、PowerWise インタフェース (PWI) 準拠テストを目的として、LP5551 を速やかかつ簡単に制御できるように設計されています。Figure 3 に PEK を示します。詳細は PEK のユーザーズ・ガイドを参照してください。

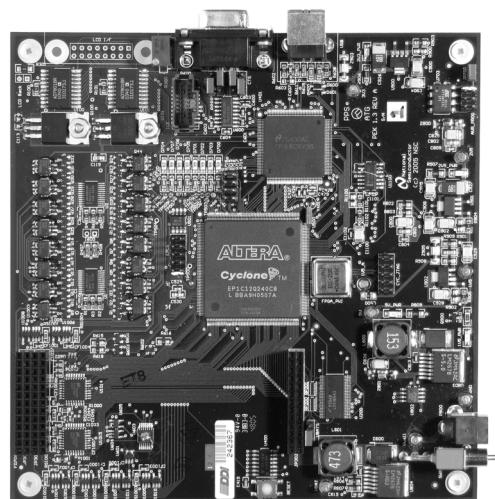


FIGURE 3. PowerWise Evaluation Kit (PEK)

基板レイアウトの考慮事項

評価ボードの層構成は次のとおりです。

1. 表面層、部品側
2. グラウンド層
3. 電源層
4. 裏面層

評価ボードのボード・パターンについては Figure 5 ~ Figure 7 を参照してください。

LP5551 のボード設計では、回路の性能を発揮させるために、入力コンデンサと出力コンデンサを回路のできるだけ近くに配置するとともに、大電流を流せるようにコンデンサへのトレースの幅はできるだけ広くしてください。また、デバイスの VIN ピンの近くに、デカップリング・コンデンサを配置してください。

ノイズに敏感な部品は、大きなパルス状の電流が流れる上記の部品から離して配置してください。

大電流バスとスイッチング電流バスはできるだけ短くすることを推奨します。

低ドロップアウト (LDO) レギュレータ

入力ピンと出力ピンのできるだけ近くにフィルタ・コンデンサを配置してください。大電流が流れるトレースとグラウンドへのリターン・トレースは幅を広くしてください。

降圧型レギュレータ

バイパス・コンデンサ、フィルタ・コンデンサ、インダクタは互いに近接して配置し、かつ、トレースは短くしてください。これら部品間のトレースには相対的に大きなスイッチング電流が流れ、アンテナとして作用します。放射ノイズを抑えるには次のルールに従ってください。

スイッチング電流のループが単一の方向に回るように部品を配置してください。

擬似グラウンド層となるような大きな銅箔パターンを部品側に設けて、降圧グラウンドとコンデンサのグラウンドとを接続します。次に、このグラウンドをボードの裏面層にある通常のグラウンド層に一点で接続します。擬似グラウンド層は上記部品の直下部分に配置し、電流ループ外側の出力コンデンサのシステム・グラウンドに接続します。このようにレイアウトすると、スイッチング電流からシステム・グラウンドにノイズが注入される問題を防止できます。上記部品とインダクタと出力コンデンサは、ボードの同じ面に実装し、それぞれ同じ層を使って接続してください。

電圧帰還バスなどノイズに敏感なトレースはインダクタから離してルーティングしてください。裏面層にルーティングするか、スイッチング・ノードと帰還バスの間にグラウンドに接続した銅箔パターンを設けます。電源部品間のノイズの多いトレースを減らすには、すべてのデジタル・ラインをこのセクションから遠ざけてください。帰還ノードができるだけ小さくすると、グラウンド・ピンとグラウンド・トレースが SW または降圧出力に対してシールドの役割を果たします。

電源部品間のトレース、DC/DC コンバータへの電源接続には、できるだけ広い幅のトレースを使用して、抵抗損失に起因する電圧誤差を排除してください。

センス・ラインはケルビン接続を行なってください。

部品表

P/N	Part Type	Designator	Footprint	Description	MNF
VJ0805X7R475MX AA	0.47uF	C15	805	Capacitor	Vishay
D251001501F	1.5K	R14	1206	Resistor	Vishay
D251001501F	1.5K	R13	1206	Resistor	Vishay
VJ0805X7R102MX AA	1nF	C11	805	Capacitor	Vishay
VJ0805X7R102MX AA	1nF	C10	805	Capacitor	Vishay
EMK212BJ475MG	4.7uF	C5	805	Capacitor	Taiyo Yuden
EMK212BJ475MG	4.7uF	C6	805	Capacitor	Taiyo Yuden
CRCW12061002F	10k	R6	1206	Resistor	Vishay
CRCW12061002F	10k	R4	1206	Resistor	Vishay
CRCW12061002F	10k	R2	1206	Resistor	Vishay
CRCW12061002F	10k	R5	1206	Resistor	Vishay
CRCW12061002F	10k	R12	1206	Resistor	Vishay
CRCW12061002F	10k	R7	1206	Resistor	Vishay
CRCW12061002F	10k	R11	1206	Resistor	Vishay
CRCW12061002F	10k	R10	1206	Resistor	Vishay
CRCW12061002F	10k	R9	1206	Resistor	Vishay
LMK316BJ226ML	22 uF	C14	1206	Capacitor	Taiyo Yuden
JMK316BJ226KL	22 uF	C7	805	Capacitor	Taiyo Yuden
JMK316BJ226KL	22 uF	C12	805	Capacitor	Taiyo Yuden
LMK212BJ105KG	1 uF	C9	805	Capacitor	Taiyo Yuden
LMK212BJ225KG	2.2 uF	C8	805	Capacitor	Taiyo Yuden
	LP5551	U1	SQA36A	PowerWise EMU	National Semiconductor
	NL	R22	1206	Resistor	
	NL	R18	1206	Resistor	
	NL	R20	1206	Resistor	
	NL	R21	1206	Resistor	
NR4012T4R7M	4.7 uH	L2	NR4012	Inductor	Taiyo Yuden
NR4012T4R7M	4.7 uH	L1	NR4012	Inductor	Taiyo Yuden

等価回路

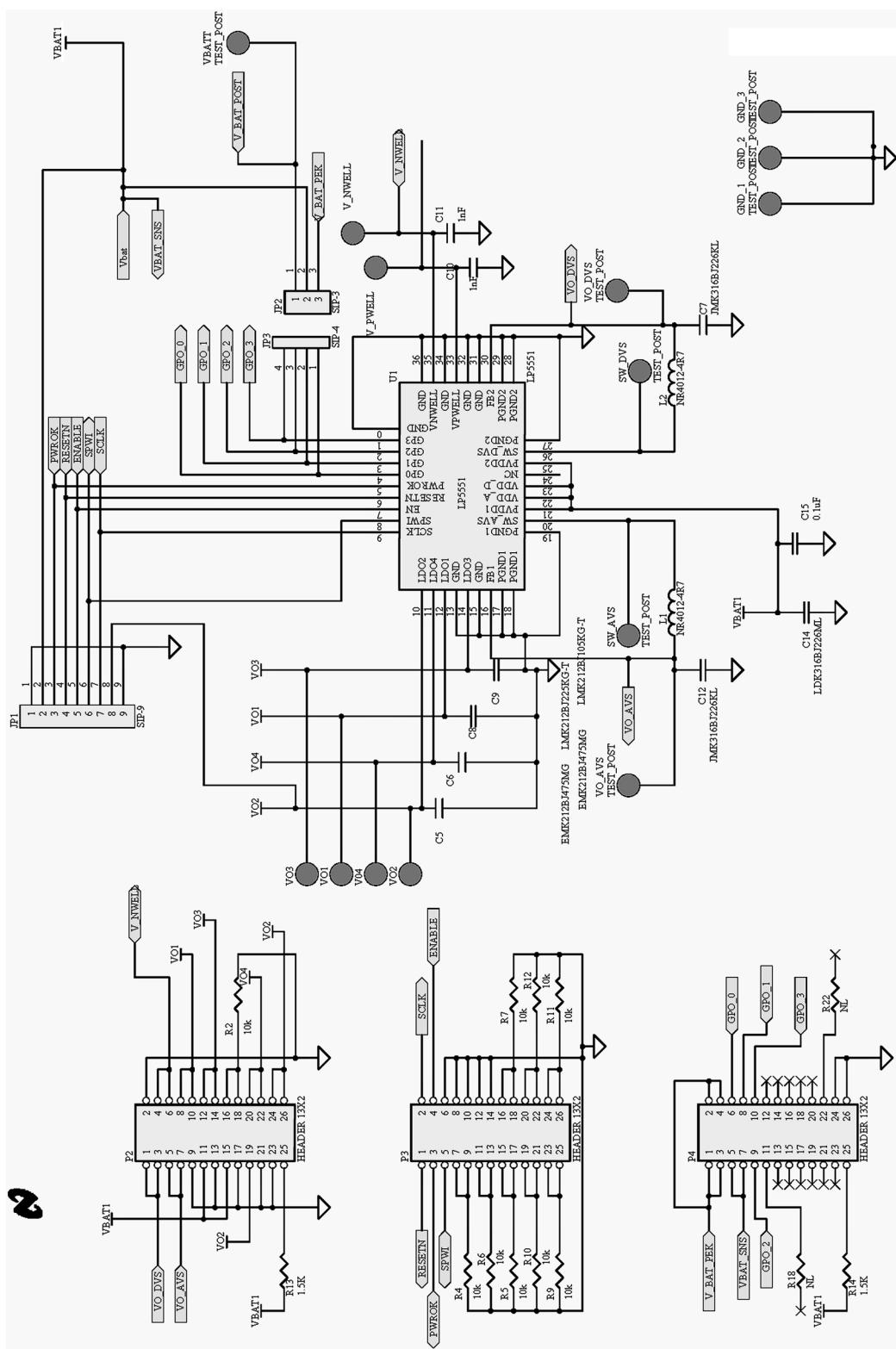


FIGURE 4. LP5551 Demo Board Schematic

レイアウト図

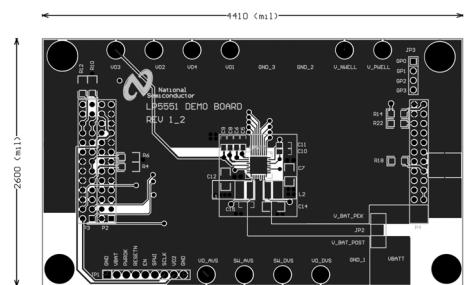


FIGURE 5. Top Layer

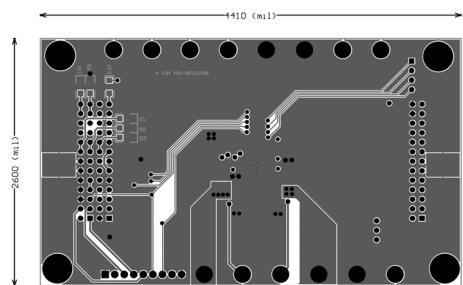


FIGURE 7. Bottom Layer

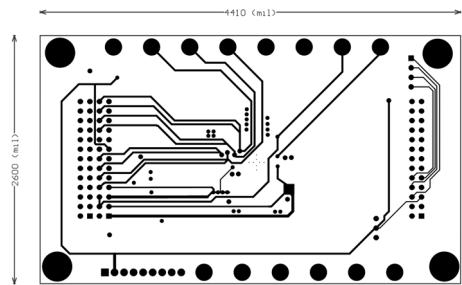


FIGURE 6. Mid Layer

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、默示的、禁反言による意起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのバラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいとする製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または默示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならぬ場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 湿度環境

- 温度：0～40°C、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要件及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計もされていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

- 直射日光があたる状態で保管・輸送しないこと。
- 3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
- 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
- 5. 熱衝撃
 - はんだ付け時は、最低限260°C以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
- 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上