



Literature Number: JAJA400

POWER | *designer*

Expert tips, tricks, and techniques for powerful designs

No.107

特集記事 1-7

2次側用ポスト・コントローラ
(SSPR) 2

同期整流降圧型
レギュレータ・コントローラ 4

高効率、中間バス・コンバータ ... 6

電源設計ツール 8

パワー・モジュールの解析

— Ramesh Khanna, Principal Applications Engineer

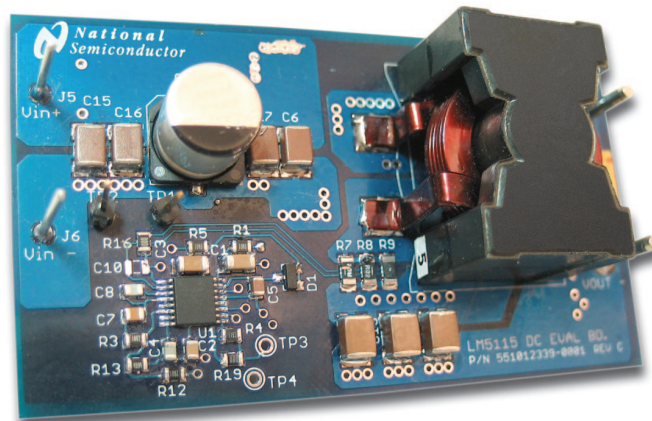


Figure 1: 電源

パワー・モジュールは、ASIC、DSP、マイクロプロセッサ、メモリ、FPGA、デジタル負荷やアナログ負荷に電力を供給する、PCB上に搭載された電源です (Figure 1 参照)。このようなモジュールは一般に、ポイント・オブ・ロード (POL) 電源、あるいは、ポイント・オブ・ユーズ電源 (PUPS) と呼ばれます。パワー・モジュールは多くの利点をシステムにもたらすため、高性能テレコミュニケーション、ネットワーキング、データ・コミュニケーションなどのシステムで広く採用が進んでいます。しかしさまざまな利点に隠れて、オンボードの DC/DC コンバータ設計やパワー・モジュールの設計では、いくつかの信頼性の問題や測定上の問題が見過ごされる傾向にあります。今回はこれらの問題を検証し対策を探ります。

電源モジュール使用の利点

入力電圧、出力パワー・レベル、機能、トポロジなどが異なるさまざまな電源が各電源メーカーから提供されています。ディスクリートによるオンボード設計と比べて、電源モジュールの採用は製品開発期間の短縮につながります。そのほかに次のような利点があります。

- 初期不良を排除するバーンインなどの徹底的な試験によって、各モジュールは高信頼が保証されている。対してディスクリート設計の場合、ボード上の他の回路と一体化しているため、試験は容易ではない。
- 複数のメーカーが既存のスタンダードに沿った同一形状の電源モジュールを提供しているため、システム・エンジニアは電源ニーズに応じた代替品を選択できる。

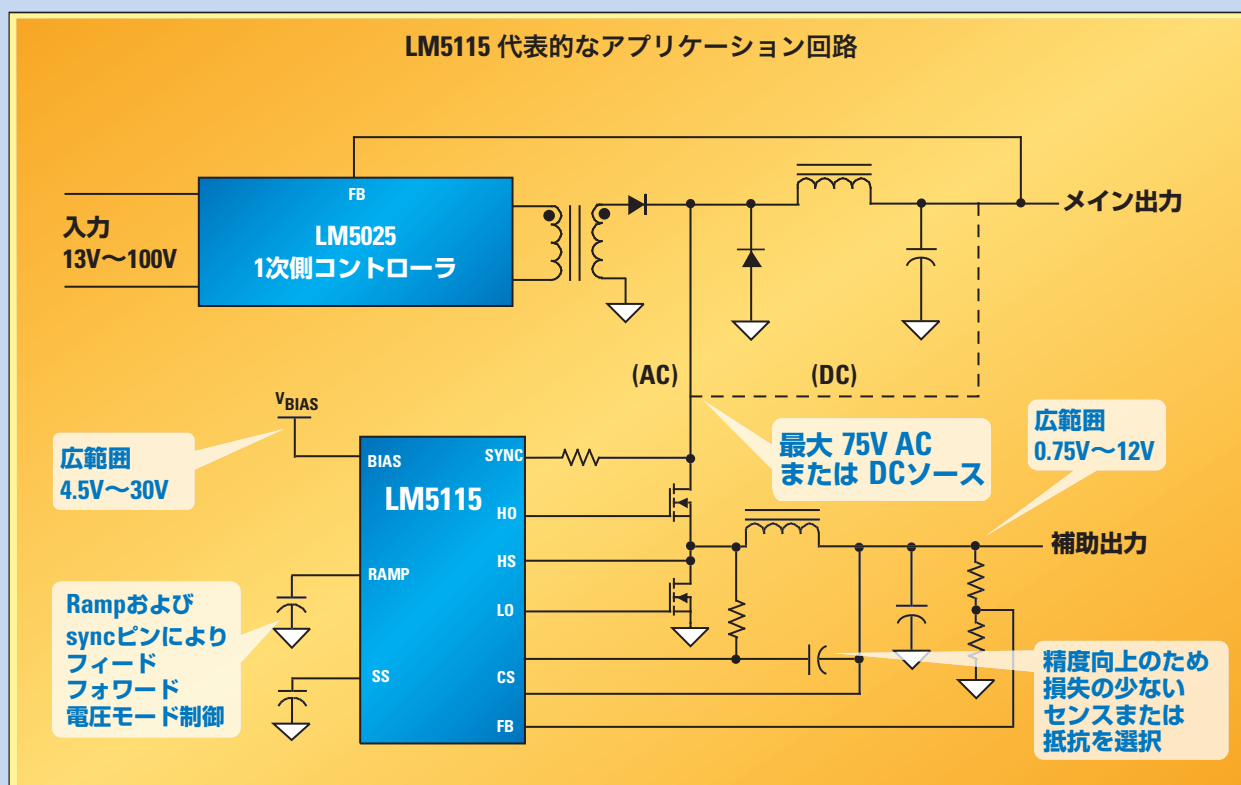
次号予告

アクティブ・クランプ・パワー・コンバータ

 **National
Semiconductor**
The Sight & Sound of Information

2 次側用ポスト・コントローラ (SSPR)

機能が豊富な LM5115 コントローラは多出力 DC/DC コンバータの設計を簡単にし、高耐圧同期整流降圧型コントローラとしても動作可能



概要

LM5115 は、2 次側ポスト・レギュレーション (SSPR) 方式を採用し、複数出力の電源コンバータに必要なすべての機能を搭載したコントローラです。SSPR 方式は、高効率を実現し、かつ絶縁型電源コンバータの二次側スイッチング波形から良好にレギュレーションされた補助出力を生成します。補助出力電圧のレギュレーションは、メイン・チャンネルのデューティ・サイクルの前縁パルス幅変調 (PWM) によって実現しています。前縁変調はメイン出力の電流モード制御または電圧モード制御のいずれかと互換性を有します。LM5115 は同期整流型降圧レギュレータとして構成された外付けハイサイドとローサイドの NMOS パワースイッチを駆動します。電流センス・アンプによって過負荷保護が行われ、また、広いコモンモード入力範囲に対応しています。そのほか、低ドロップアウト (LDO) バイアス・レギュレータ、エラー・アンプ、高精度リファレンス、ゲート信号のアダプティブ・デッド・タイム制御、サーマル・シャットダウンなどの機能を備えています。

マルチ出力 DC/DC 電源モジュール、産業用および民生用電子製品向けの入力範囲の広い DC/DC 電源に最適です。

パワー・モジュールの解析

- 各モジュールは標準化された性能要件を満たすように設計と試験が行われているため、技術的なリスクを最小限に抑えることができる。
- オンボードのディスクリート設計で回路が故障した場合はマザーボード全体を交換しなければならないが、モジュールの場合は故障したモジュール単体を交換すればよく、コストと時間を節約できる。

パワー・モジュールの設計で見過ごされやすい問題

以上述べた利点の一方で、モジュールの設計(オンボード DC/DC コンバータ設計も同様)では、以下のような問題が不適切に取り扱われたり、あるいは不適切に測定されることが見受けられます。

- 出力ノイズの測定
- 磁気回路の設計
- 同期整流型降圧コンバータでの貫通状態
- PCB の信頼性

本稿では以上の問題を検証し、合わせて、簡単な対処方法について説明します。

出力ノイズの測定テクニック

あらゆるスイッチング電源は出力ノイズを発生します。スイッチング周波数が高くなるにつれて、正確で信頼できる測定データを得るには、正しい測定手法が一層重要になります。出力ノイズのような重要度の高い測定では、Figure 2 に示す Tektronix 社のプローブ・チップ(コールド・ノーズ・プローブとも呼ばれる)を使用すれば、高信頼かつ予見可能な測定結果が得られます。この測定テクニックはグラウンド・ループを確実に局所化する方法です。

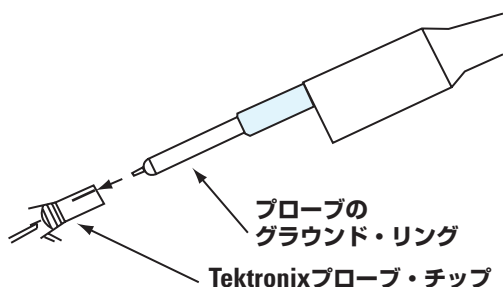


Figure 2: 出力ノイズの測定

測定を行う際には試験機器が伝搬遅延を持っているという点についても考慮が必要です。多くの電流プローブは電圧プローブに比べて大きな伝搬遅延を持ちます。すなわち、電圧波形と電流波形の両方を同時に必要とする場合、同一ではない両者の遅延を手動で調整しないかぎり、精度の高い測定結果は得られません。

また、電流プローブは回路内でインダクタンスとして働きます。標準的な電流プローブのインダクタンスは 600nH 程度です。そのため、回路のインダクタンスを 1 μ H 以下に抑える必要がある高周波設計では、プローブ・インダクタンスが電流の di/dt 測定に大きな誤差を与える要因になります。余剰なインダクタンス成分が許容されない回路で電流を正確に測定したい場合は、シャント抵抗としてインダクタに低抵抗を直列に接続し、その両端電圧を測定します。

磁気設計

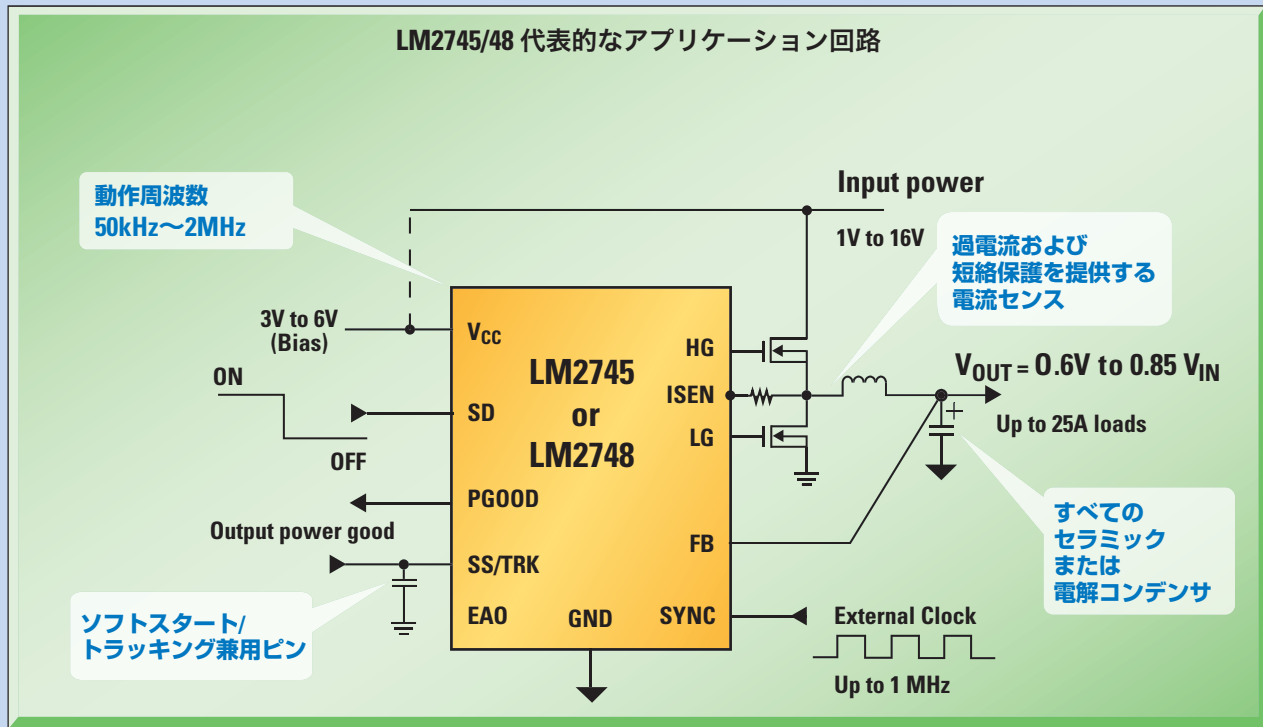
パワー・モジュールの設計で他に看過されがちな問題の 1 つが磁気コアの信頼性です。多くの出力インダクタには、利用可能な材料の中でもっともコストが安いことから、フェライト(鉄粉)がコア材として使用されています。フェライト・コアはおよそ 95% の純鉄粒子で作られ、粒子同士は有機性のバインダで固められています。このバインダは鉄粒子をおのおのから絶縁し、コア内に分散エア・ギャップを形成する役割も担っています。

コアの形成に使用されるフェライト材料はマンガン (Mn) やクロム (Cr) などごく微量の不純物を含有しています。このような不純物をどの程度制御できているかによってコアの信頼性が左右されます。走査型電子顕微鏡 (SEM) を使用してコアの断面を検査すると不純物の相対的な分布がわかります。素材とそのサプライ・チェーンを把握することが、コアの信頼性にとって重要です。

フェライト・コアは長期間にわたって高温にさらすとコア損が恒久的に増大する性質を持っています。その理由は、熱により有機バインダが破壊され、結果として渦電流損が増えるためです。この状態を熱エージングと呼び、最終的にはコアは熱暴走に至ります。

プリバイアス・スタートアップ機能内蔵、 外部クロック同期とシーケンス制御が選択可能な 業界唯一のスイッチング・コントローラ

LM2745/48 は FPGA、ASIC および Point-of-Load アプリケーションの設計を最適化



LM2745/48 概要

LM2745/2748 は精度 $\pm 1.5\%$ の高精度帰還電圧を備えた高速同期整流型降圧レギュレータ・コントローラです。最低 0.6V の出力電圧を得る単純な降圧回路を実現します。IC の制御セクションの定格は 3V ~ 6V ですが、ドライバ・セクションは最高 14V の入力電源に対応するように設計されています。オーバーラップ期間のない MOSFET ゲート・ドライバの採用によって、高効率を維持しながら、貫通電流問題が発生する可能性を排除しています。本 IC は、ハイサイドとローサイドの両方で N チャネル MOSFET のみを駆動する、よりコスト効率の高い回路方式にも対応しています。本 IC はローサイド・スイッチの電圧降下をセンスすることで、電流制限値を設定します。

LM2745/2748 は、単一の外付け抵抗によって動作周波数を 50kHz ~ 1MHz の範囲で設定できる、一定周波数の電圧モード PWM 制御アーキテクチャを特長としています。また LM2745 は、250kHz ~ 1MHz の範囲にある外部クロック信号に対して、スイッチング周波数の同期機能を備えています。このようにスイッチング周波数範囲が広いため、電源設計者は、部品サイズ、コスト、効率のトレードオフを考慮した自由度の高い設計が可能です。

そのほか、出力がプリバイアスされた状態でのスタートアップ、ソフトスタート、入力アンダーボルテージ・ロックアウト、パワーグッド (アンダーボルテージ検出とオーバーボルテージ検出の両方に基づく) の各機能を備えます。また、デバイスのシャットダウン端子を使用してスタートアップの遅延制御を、ソフトスタート端子を使用して外部電源電圧に対するシーケンス制御を目的とする高精度な追従制御を、それぞれ実装可能です。

パワー・モジュールの解析

コア損は、交流磁束密度、動作周波数、コアの体積、コアの材質に左右されます。高い周波数では渦電流損が損失メカニズムを支配しますが、低い周波数ではヒステリシス損が支配的になります。

コアの発熱を生み効率を低下させる渦電流損は、磁束が時間で変化する条件下において、強磁性材料の本体内に存在する循環電流が原因で発生します。渦電流損を低減させるには、磁性コアをムク素材で作るのではなく、薄い強磁性材料を積層して構成します。アモルファス合金 Metglas で作ったリボン巻きコアなどがそのようなコアの一例です。そのほか、Magnetics 社などがリボン巻きコアを製造しています。

Micrometals (www.micrometals.com)社などのコア・メーカーは、磁気部品を使った設計を支援するために、最新の熱エージング情報とコアの計算式を提供しています。最近では、無機バインダを使用して熱エージングの発生を防止したフェライト・コアが開発されています (例: Micrometal 社の 200C シリーズ・コア)。

同期整流型降圧コンバータにおける貫通状態

同期整流型降圧コンバータ (Figure 3) は POL 電源や PUPS 電源で広く使用されています。同期整流型降圧コンバータは、従来の降圧コンバータにおけるキャッチ・ダイオードの代わりにハイサイド MOSFET とローサイド MOSFET を使って回路を構成して、負荷電流が流れる低損失パスを形成しています。

降圧コンバータで看過されがちな問題の 1 つが「貫通 (shoot-through)」です。貫通とは、ハイサイド MOSFET とローサイド MOSFET の両方が全面的または部分的に同時オンとなり、入力電圧からグラウンドへ電流経路が形成された状態です。

貫通状態になるとスイッチングの瞬間に電流スパイクが発生し、コンバータ効率の明確な低下として現れます。インダクタンスが回路動作に大きく影響を与える電流プローブは、電流スパイクの測定には使用できません。貫通状態は 2 個の FET でゲート・ソース間の電圧スパイクを探して検出します (ハイサイド MOSFET のゲート・ソース電圧はグラウンド基準ではなく差電圧として観測します)。

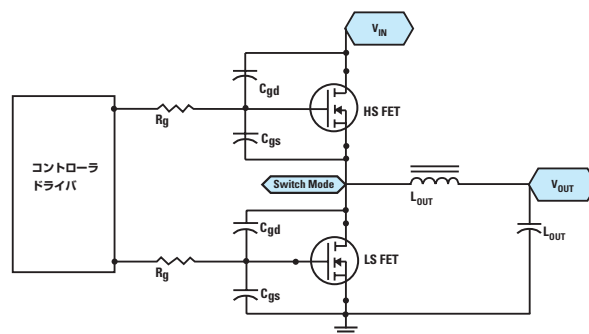


Figure 3: 同期整流型降圧コンバータ

貫通状態を抑制するにはいくつかの方法があります。

1 つは、ハイサイド MOSFET がオフしてからローサイド MOSFET がオンするまでの遅延を保证した「固定デッド・タイム」を持つコントローラ IC を使用することです。この方法は簡単ですが、実装には注意が必要です。デッド・タイムが短すぎると貫通状態を回避できない可能性があります。逆に長すぎると、デッド・タイム中にローサイド FET のボディ・ダイオードがオンになり、導通損失が増加します。デッド・タイム中にボディ・ダイオードが導通するため、この方法を用いたシステムの効率は、ローサイド MOSFET のボディ・ダイオードの特性にある程度依存します。

もう 1 つの方法は、「アダプティブ (適応型) デッド・タイム」を持つコントローラ IC を使用することです。この方法では、ハイサイド MOSFET のゲート・ソース間電圧をモニタしてローサイド MOSFET のターンオン・タイミングを決定します。ハイサイド MOSFET がターンオンするとローサイド MOSFET のゲートに dv/dt スパイクが発生し、ローサイド MOSFET のゲート電圧が上昇します (Figure 4)。ローサイド MOSFET のオンに十分なほどゲート・ソース電圧が高いと貫通スパイクが発生します。

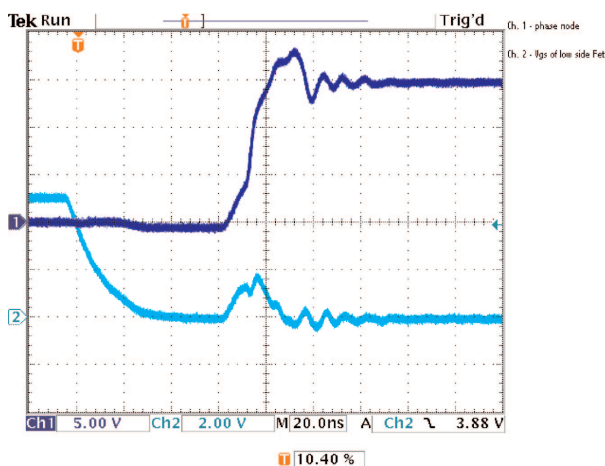


Figure 4: dv/dt によってローサイド MOSFET に電圧変化が発生
Ch1 スイッチ・ノード
Ch2 V_{gs} _ ローサイド MOSFET

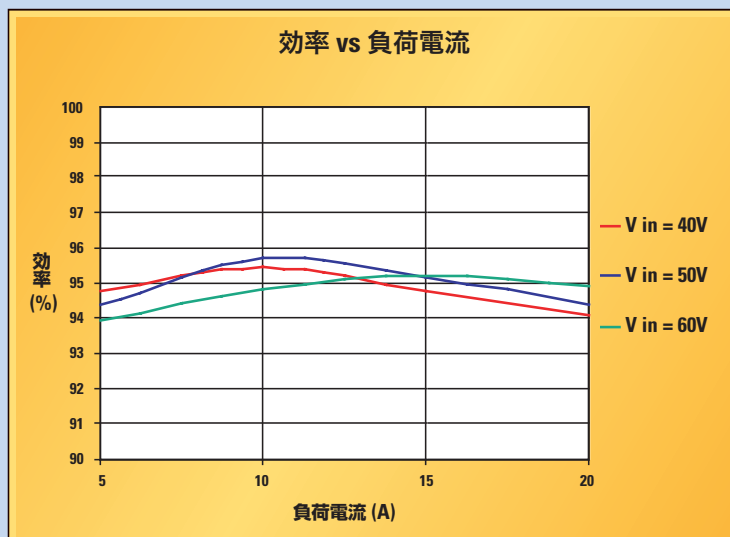
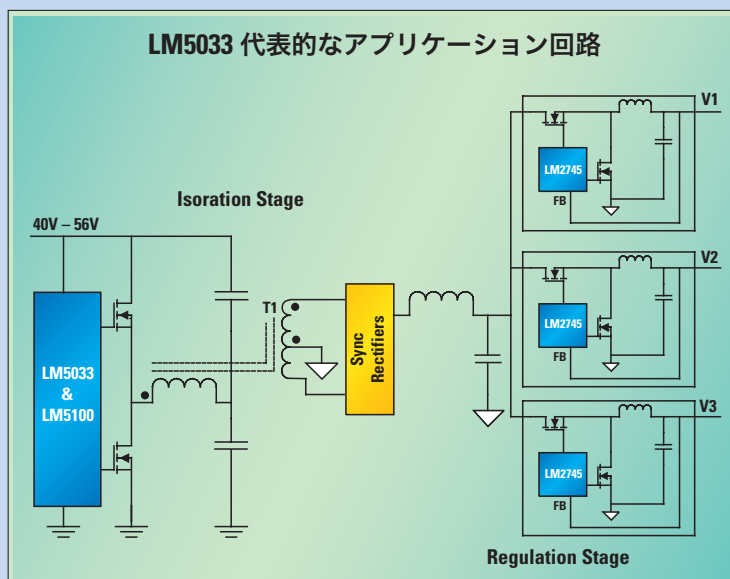
高効率、中間バス・コンバータ

LM5033 スタートアップ・レギュレータおよび高精度基準電圧源を内蔵

特長

LM5033 は、プッシュプル・トポロジ、ハーフブリッジ・トポロジ、さらにはフルブリッジ・トポロジの実装に必要なすべての機能を内蔵した高電圧 PWM コントローラです。高度にレギュレートされた出力電圧を備える閉ループ電圧モード・コンバータや、95% を超える効率を持つ中間バス・コンバータ (IBC) のような開ループ「DC トランス」などが、LM5033 のアプリケーションです。露出パッド付き小型 10 ピン LLP-10 パッケージによって高い放熱性能を実現しています。交互に切り替わる 2 本のゲート・ドライバ出力はデッドタイムが保証されています。また、15V から 100V という広い入力範囲に対応したスタートアップ・レギュレータを内蔵しています。そのほか、高精度電圧リファレンス出力、電流制限検出、リモート・シャットダウン、ソフトスタート、同期機能、サーマル・シャットダウンの各機能を内蔵しています。LM5033 は合計伝搬遅延時間が 100ns 未満と短く、また最高 1MHz に対応した内蔵発振器を内蔵する高速 IC です。

中間 DC/DC バス・コンバータ、通信用電源コンバータ、産業用電源コンバータなどに最適です。



パワー・モジュールの解析

アダプティブ・デッド・タイム機能を備えたコントローラは MOSFET ゲート電圧を外部からモニタします。電圧モニタ用ゲートに追加した外付け抵抗とコントローラの内蔵プルダウン抵抗とが抵抗分圧回路を形成します。したがって実際のゲート電圧は、コントローラによってモニタされる電圧よりも高くなります。

別の方法であるプレディクティブ (予見的) ゲート・ドライブは、ボディ・ダイオードの導通検出とボディ・ダイオードの導通を最小限に抑えるデッド時間遅延の調整にデジタル帰還を使用し、結果としてシステムの効率を最大限に高める方式です。この方式はコントローラ IC に追加ピンを必要とし、IC のコストとパワー・モジュールのコストを引き上げます。

プレディクティブ・ゲート・ドライブは、FET のターンオンで発生する dv/dt に対する保護が保証されない点に注意が必要です。

貫通状態を抑えるもう 1 つの方法は、ハイサイド MOSFET のターンオンを緩やかにすることです。この方法では貫通状態の抑制または排除が可能です。スイッチング損失の増加と効率の低下の代償を払わなければなりません。適切な MOSFET の選択もローサイド MOSFET のゲートの電圧変化で発生する dv/dt の抑制に効果があります。Cgs 対 Cgd の比が大きいほどローサイド MOSFET で発生する電圧は低くなります。

貫通状態の試験では、負荷が突然開放されるか軽くなったときなど、コントローラがパルス幅の狭いパルスを生成する負荷変動条件を見落としがちです。最近の大電流アプリケーションの多くが MOSFET を駆動するドライバ IC を使用したマルチ・フェーズ回路を採用しています。ドライバ IC によって、特に変動状態で、貫通問題に新たな要因が加わります。パルス幅の狭いドライブ・パルスがドライバ内の伝搬遅延と組み合わせたときに、貫通状態が発生する可能性があります。

ドライバ IC メーカーの多くはパルス幅の最小仕様を規定しています。すなわち、コントローラが出力するパルスが最小パルス幅を下回るような状態では、MOSFET のゲートにはパルスは印加されません。

このほかに IC メーカーが開発した機能にプログラマブル・デッド・タイム (T_{RT}) があります。この機能はアダプティブ・デッド・タイム制御の拡張版です。RT ピン (デッドタイム・プログラマブル・ピン) とグラウンドとの間に接続した抵抗によって、ハイサイドとローサイドの遷移におけるデッド・タ

イムを設定します。設定されたデッド・タイムに伝搬遅延 (tp) が加えられ、遷移時に両方の MOSFET をディスエーブルし、同期整流降圧コンバータの貫通状態を防止します。

信頼性

設計の初期段階においてモジュールの総合的な試験を行えば、設計の信頼性が保証されるとともに、土壇場での予期せぬトラブルを防止できます。ファンの故障やファンの一部閉塞など故障のあらゆる要因を考慮した事実を保証する上では、モジュールを実際のシステムに組み込んで試験することが不可欠です。分散アーキテクチャのシステムには、ダウンタイムをほとんど生じることなく、長時間の連続稼働が要求されます。パワー・モジュールの MTBF の計算値は数百万時間のオーダーなので、上記のような目標の達成は困難ではありません。

ただし、PCB の信頼性は見過ごされやすい点の 1 つです。最近の設計のトレンドでは、これまでにない大電流をこれまでにない小型 PCB で取り扱うことが求められており、増大する電流密度によって埋め込み (ベリード) ピアや他のピアで異常が発生する可能性があります。

PCB 上で多くの電流を運ぶ埋め込みピアに設計上の信頼性を与えるため、ピア周囲に適切な量の銅を設けることが重要です。このような工夫は同時に、製造工程や製品利用環境で PCB が温度変化にさらされたときに、開放ピアの原因となる z 軸方向の熱膨張を最小限に抑えます。PCB の設計では PCB メーカーからの意見を参考にした総合的なレビューが欠かせません。したがって、PCB 設計の信頼性に関して、PCB メーカーから製造能力に基づいた情報を入手してください。

まとめ

パワー・モジュールを使用して信頼性のある電源システムを実装するには、設計上の信頼性に関する数多くの問題に対処しなければなりません。本稿では、出力ノイズの測定方法、フェライト磁気コアの信頼性、同期整流降圧コンバータにおける貫通状態、大電流アプリケーションにおける PCB の信頼性を取り上げました。■

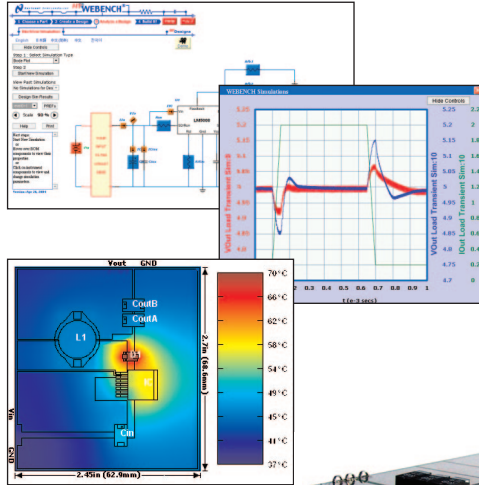
参考文献

1. Shoot-through in synchronous Buck Regulators - Jon Klein
2. High Efficiency predictive synchronous buck Driver -UCC27221 application note
3. MOSFET susceptibility to Cross Conduction
- Alan Elbanhawy

電源設計ツール

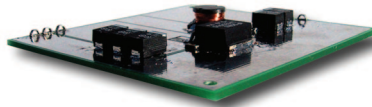
WEBENCH® オンライン設計支援ツール

回路設計からプロトタイプ入手までがオンラインで完了。
設計時間を大幅に短縮できます。



1. 選ぶ
2. 設計する
3. 電源回路を分析する
 - 電気特性シミュレーション
 - 熱特性シミュレーション
4. 製作する
 - カスタム・プロトタイプを注文

webench.national.com/jpn



Analog University

オンラインで提供している無料のトレーニング・ツールを
使用して、アナログの知識と理解を深めてください。

analogU.national.com

ナショナルの
パワー製品サイト：
power.national.com/jpn

お問い合わせ：
JPN.feedback@nsc.com
0120-666-116

どの号もお見逃しなく！



Power Designer のバックナンバーは
ナショナルのサイトでご覧いただけます。

power.national.com/jpndesigner

新しい Signal Path Designer もぜひご購入ください。
オンラインで提供しています。

signalpath.national.com/jpndesigner

ナショナル セミコンダクター ジャパン株式会社
〒135-0042 東京都江東区木場 2-17-16
TEL 03-5639-7300 (大代表) www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上