

ADC12EU050



Literature Number: JAJA433

SIGNAL PATH *| designer*

Tips, tricks, and techniques from the analog signal-path experts

No. 114

特集記事 1-3, 5

PowerWise®
コンティニュアス・タイム型
シグマ / デルタ
A/D コンバータ 4

設計支援ツール 6



コンティニュアス・タイム（連続時間）型 シグマ/デルタA/Dコンバータ

— Scott Kulchycki, Engineer, Ph. D.

A/Dコンバータ（ADC）には2つの基本的動作があります。すなわち、時間方向の離散化と振幅方向の離散化です。ADCの実際の構造は異なることもありますが、Figure 1はこの2つの基本動作を示した概念図です。[1]

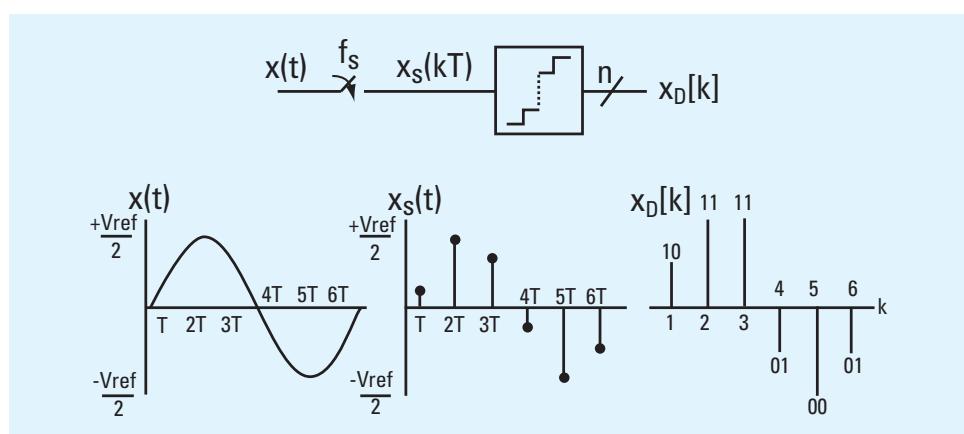


Figure 1: アナログ / デジタル変換

ADCが行う第1の動作は、連続的に時変する入力アナログ信号の時間方向の離散化とサンプリングです。通常、入力信号は、等間隔の時間刻みで周波数 f_s でサンプリングされ、このサンプルは周期 ($T_s = 1/f_s$) ごとに分割されます。一度入力信号がサンプリングされると、この信号は単にインパルスとして各サンプリング間隔 kT_s に存在するだけです。ただし、このサンプリングされた信号は、まだ無限範囲の値として想定されるので、正確にデジタル形態で表すことはできません。

ADCの第2の機能は、サンプリングされた信号の振幅方向の離散化です。すなわち、ADCは有限数の可能な値の中から1つの値を取り、これで各サンプルの振幅を近似します。ADCの出力は、有限数の可能な値しか取れません。そこで、ビット長がコンバータの可能出力総数に相当するデジタル符号を用いて、各サンプルの振幅を1つのデジタル符号で表します。この有限数のコンバータ出力値は、アナログ入力信号をデジタルで表したものに誤差を持ち込みます。このいわゆる量子化誤差が、コンバータの分解能の制約要因になります。

コンティニュアス・タイム（連続時間）型シグマ/デルタA/Dコンバータ

コンティニュアス・タイム型シグマ/デルタ（CT型 $\Sigma\Delta$ ）ADC

ナショナルのADC12EU050は、業界で初めて実用化された連続時間（CT）型 $\Sigma\Delta$ ADCです。ADC12EU050は、パイプライン型や従来型の不連続時間（Discrete Time: DT）型 $\Sigma\Delta$ ADCなどのサンプリング入力ADCと比べた際の固有のメリットと、ナショナルがオンチップ集積化した付加的回路により、性能の向上を実現しています。

消費電力の低減

CT型 $\Sigma\Delta$ アーキテクチャの最大のメリットは、高分解能のサブ100MSPSアプリケーションにおいて、サンプリング入力ADCに比べて消費電力低減を実現することにあります。ADCの一般的な性能比較には、消費電力の性能係数（Figure of Merit: FOM）が用いられます。FOMは通常、ADCの全体的な消費電力をADC出力の分解能と帯域幅で割って計算されます。CT型 $\Sigma\Delta$ 技術に固有の効率面の長所を活かしたADC12EU050は、極めて低い消費電力で優れた性能を発揮し、卓越したFOMを提供します。

消費電力面でのCT型 $\Sigma\Delta$ 方式の長所は、内部回路によるものです。パイプライン型、DT型 $\Sigma\Delta$ ADCの両方を含む、あらゆるサンプリング入力スイッチト・キャパシタ（SC）回路では、内部アンプはほぼターゲット分解能以内で各周期にセトリングしなければなりません。これが内部アンプにとって大きな速度上の制約となり、消費電力を増加させるとともに [2]、サンプリング・レートの最大化を妨げます。

CT帰還を用いるCT型 $\Sigma\Delta$ は、アンプ出力で出力電圧を瞬時に切り換えることをしないため出力のセトリングが不要で、アンプにとっての速度上の制約は緩和されます。[2] 正確な比較は困難ですが、SCの性質上、サンプリング入力ADCはCT型 $\Sigma\Delta$ と比べてより高速のアンプが必要になるため、パイプライン型ないしDT型 $\Sigma\Delta$ ADCでは概して消費電力が増加します。高速セトリングが必要なCT型 $\Sigma\Delta$ ADCは、従来型のDT型 $\Sigma\Delta$ ADCより高速のサンプリング・レートを達成することも可能です。

低消費電力で、エネルギー効率の高い動作はいかなるシステムにおいても重要ですが、ことに携帯機器の場合は、低電力化によりバッテリ寿命延長と発熱低減が

得られます。この発熱低減は、携帯型超音波システムなどの携帯型アプリケーションにとって特に重要です。ADC12EU050の電源電圧は1.2Vなので、単体バッテリによる動作が可能です。

アンチ・エイリアシング・フィルタリング

CT型 $\Sigma\Delta$ ADCアーキテクチャは、固有のアンチ・エイリアシング・フィルタ（AAF）機能を備えているため、厳格な入力フィルタリングは不要です。ADC12EU050では、AAFの性能特性がデジタル領域内で設定されるため、非常にハイレベルのパスバンド・フラットネスと急峻なロールオフ（高次）が得られます。

CT型 $\Sigma\Delta$ ADCのアンチ・エイリアシング性能は、 $\Sigma\Delta$ モジュレータとCT回路を兼備していることによるものです。パイプライン型ADCのようなナイキスト・レート ADCの場合、出力サンプリング・レートの倍数付近の信号によって帯域内でエイリアシングが発生するのを防ぐため、ADCの前に高次の外付けAAFを配置する必要があります。パイプライン型ADCでは、帯域内でエイリアシングを発生させる恐れのある周波数範囲を低減するため、オーバー・サンプリングを行うことがよくあり、それだけ外付けAAFの必要性は減ります。しかし、そうしたオーバー・サンプリングはナイキスト帯域幅を浪費し、後続のデジタル回路への要求を増やし、システムの消費電力増につながります。これに対して、（CT型、DT型のいずれでも） $\Sigma\Delta$ ADCでは、オーバー・サンプリングとそれに続くモジュレータ出力の間引きフィルタ処理によって、ADCの出力レートの半分のカットオフ周波数を持つ、非常に急峻なロールオフ特性のローパス・フィルタが得られます。

しかもCT型は、 $\Sigma\Delta$ アーキテクチャに固有な長所に加えて、DT型 $\Sigma\Delta$ ADCさえも凌ぐさらなるメリットを提供します。CT型 $\Sigma\Delta$ ADCはフォワード・ループ・フィルタの出力時点でサンプリングを行うので、信号はサンプリングの前にあらかじめこのループでローパス・フィルタ処理され、帯域内でエイリアスを発生させかねないモジュレータ・ループ・サンプリング・レート (Mf_s) 付近の信号を減衰させます。そして次に、これらのエイリアス信号は内部量子化器の入力に注入されて、量子化ノイズのシェーピングと同じ方法、ループによってノイズ・シェー

コンティニュアス・タイム（連続時間）型シグマ/デルタA/Dコンバータ

ピングされます。[1] この2つの効力を備えたCT型 $\Sigma\Delta$ ADCは、ナイキスト・レートADCと比べた時のオーバー・サンプリングとデジタル・フィルタリングのメリットに加えて、DT型 $\Sigma\Delta$ ADCと比べてより大きいアンチ・エイリアシング効果を発揮します。Figure 2は、CT型 $\Sigma\Delta$ ADCとパイプライン型ADCのアンチ・エイリアシング・フィルタ性能の比較です。

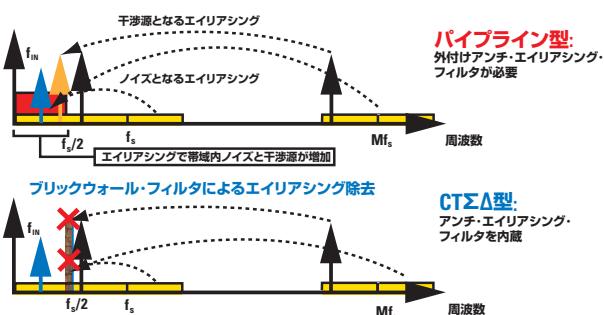


Figure 2. CT型 $\Sigma\Delta$ ADCとパイプライン型ADCのアンチ・エイリアシング性能

スイッチング・ノイズがなく、ドライブしやすい入力

CT型 $\Sigma\Delta$ ADCはまた、CTの内部回路の性格から、サンプリング入力ADCに比べてスイッチング・ノイズのない入力を提供します。パイプライン型や従来型のDT型 $\Sigma\Delta$ ADCなどのサンプリング入力ADCでは、入力段はスイッチト・キャパシタ(SC)で構成されますが、ADCの全体的な熱ノイズを低減するため、SCは通常大型になります。この大型のSCをドライブするのは難しく、特に内部モジュレータが出力データレートを幾度もサンプリングするDT型 $\Sigma\Delta$ ADCの場合はそうです。加えて、サンプリング入力からの大きいスイッチング・ノイズがシステムにカッピングし、システムの全体性能が低下する恐れもあります。入力サンプリング・スイッチのゲート/ソース間電圧が原因で、SC入力に印加される入力電圧も制限されます。CT型 $\Sigma\Delta$ 技術は、SCサンプリングADCと異なり、一定の抵抗性入力を提供します(Figure 3を参照)。

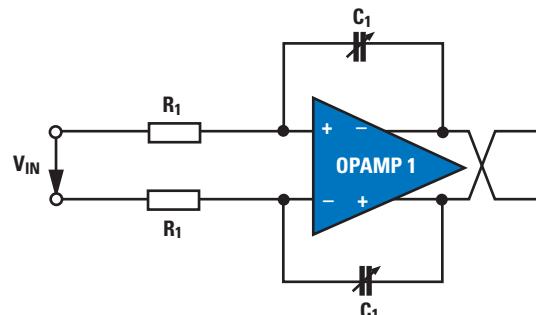


Figure 3. CT型 $\Sigma\Delta$ ADC入力のモデル

CT型 $\Sigma\Delta$ の入力はサンプリングされないので、SCを使わず、入力ドライブが容易なため、低コストの低電力駆動回路を使用できます。加えて、入力スイッチング・ノイズを発生しないためノイズのシステムへのカッピングが低減し、全体性能が向上します。しかも、入力電圧振幅を制限する入力時点でのスイッチングがないので、SCサンプリングADCに比べて許容入力電圧範囲を広く取ることができます。実際に、入力電圧が電源レールを上回ることさえあります。

低ジッタPLLが正確なサンプリング・クロックを提供

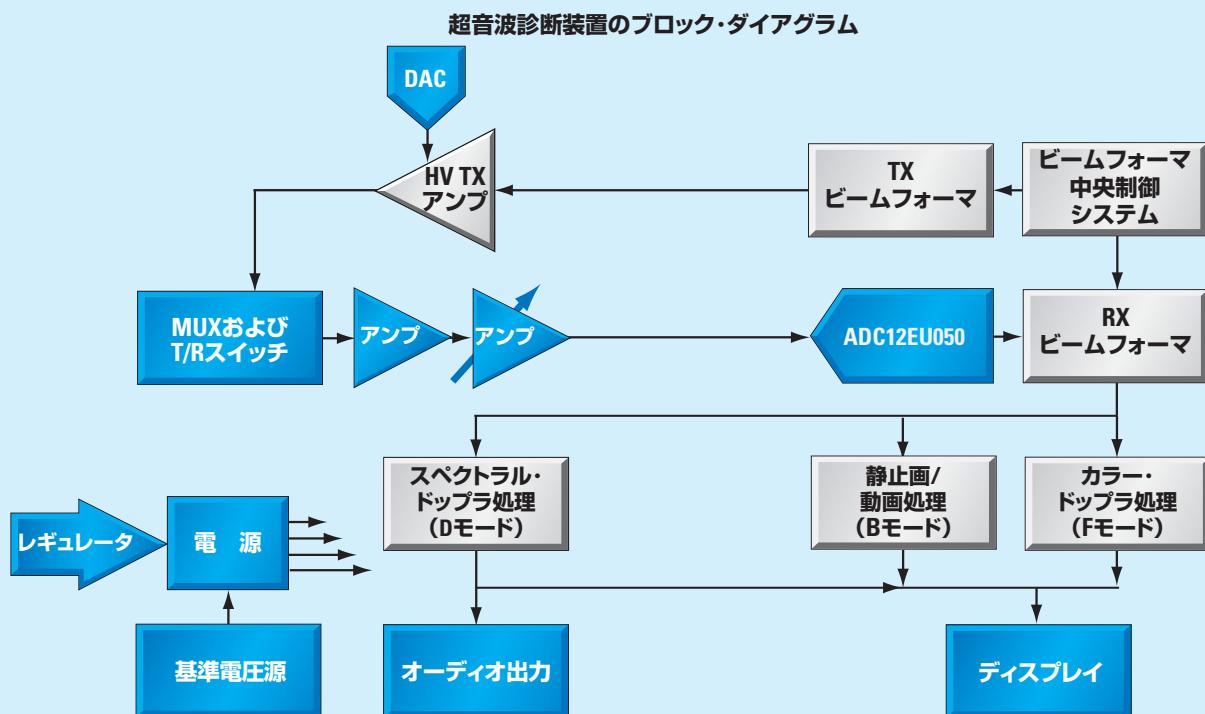
すべての高速・高分解能のデータ・コンバージョン・システムにおいて、ADCのフル分解能を発揮させるには低ジッタのサンプリング・クロックが不可欠です。ナショナルのADC12EU050では、モジュレータのオーバー・サンプリング・クロックで内部 $\Sigma\Delta$ ループの量子化器をドライブします。このクロックは、PLL+VCOで構成されるオンチップ・クロック・コンディショナから与えられます。この高性能PLLは、High-Q共振回路を生成するためにオンチップLC同調回路を使います。このオンチップ・クロック回路が周波数を倍し、低ジッタのサンプリング・エッジをモジュレータのループに与えます。このため、高コストの高性能外部クロック・ソースを使わずに、CT型 $\Sigma\Delta$ ADCのメリットを活かすことができます。システム設計者は、所望の出力サンプリング・レート(40~50MSPS)に合わせて通常品質の低価格の水晶発信器を用意するだけです。あとはADC12EU050のオンチップ・クロック回路に任せれば十分です。

PowerWise®高速コンティニュアス・タイム型 シグマ/デルタA/Dコンバータ

national.com/JPN/adc



シグマ/デルタA/Dコンバータは、アンチ・エイリアシング・フィルタとオンチップPLL+VCO機能を内蔵しています。



ADC12EU050の特長

- 8チャネル、12ビット、40~50MSPS A/Dコンバータ
- 超低消費電力: 350 mW
- 50MSPS時のチャネルあたり消費電力: 44mW
- エイリアシング・フリーのサンプリング帯域幅: 最大25MHz
- オンチップPLL+VCO
- 信号対ノイズ+歪み比 (SINAD) : 68dB
- 信号対ノイズ比 (SNR) : 70dBFs
- 即時過負荷回復 (IOR) 機能
- LLP-68/パッケージ

アプリケーション

医療用画像処理、産業用画像処理、通信、試験/計測機器および携帯システムに最適です。

PowerWise 製品のサンプル、データシート、およびその他の情報は：

national.com/JPN/adc

コンティニュアス・タイム（連続時間）型シグマ/デルタA/Dコンバータ

オンチップ高精度クロックのもうひとつの特長は、外部回路とつないでシステム内の時間が重視される他のブロック向けのシステム基準クロックとしても利用できることです。このため、低ジッタ・ソースへの余分なコストを節減でき、設計の簡素化と実装スペースの低減が可能になります。

即時過負荷回復

$\Sigma\Delta$ モジュレータは帰還ループなので、大きい入力信号があった時に過負荷の影響を受けやすいという問題があります。代表的な $\Sigma\Delta$ モジュレータでは、こうした過負荷状態の場合は、ループをリセットする必要がありますが、ループ内に蓄積されていたデータが失われ、ADC出力に大きなグリッチが発生することがあります。ループをリセットする代わり、モジュレータの動作を継続させ、過負荷状態をループから単純に抜け出させる方法もありますが、ADC出力データがキャプチャされている間、過負荷状態が解消されるまで数クロック・サイクルの間待機する必要があります。ADC12EU050は、過負荷状態から即時に回復させる回路を内蔵しています。この即時過負荷回復（Instant-Overload Recovery: IOR）回路により、ADC12EU050は入力過負荷状態が起きた場合でもシグナル・インテグリティ（信号の整合性）を維持し、パイプライン型ADCさえも上回る速さで回復を果たします。

技術的な順応性

CT型 $\Sigma\Delta$ 技術は、将来の技術に十分順応できる能力を持っており、ADC市場で長期的なプレゼンスを確保できます。CT型 $\Sigma\Delta$ では、サンプリング動作をループ・フィルタの出力時点で行うため、サンプリング動作のエラーが性能に及ぼす影響は大幅に低減します。パイプライン型やDT型 $\Sigma\Delta$ ADCなどのサンプリング入力ADCの場合は、サンプリングをADCの入力時点で行うので、いかなるサンプリング・エラーも重大です。CT型 $\Sigma\Delta$ が将来のスケーリングされたCMOSプロセスに対してより大きい順応性を持っている理由は、この点にあります。オーバードライブやリークの低減、さらには将来のプロセスにおける他のエフェクトが原因となるサンプリング回路の非理想性は、パイプライン型やDT型 $\Sigma\Delta$ などのサンプリング入力ADCに対して、CT型 $\Sigma\Delta$ ADCよりもはるか

に大きな影響を与えます。

ナショナルの新しいCT型 $\Sigma\Delta$ ADC

PowerWise®の12ビット、8チャネルのCT型 $\Sigma\Delta$ ADC製品ADC12EU050は、エイリアシング・フリーの20MHzから25MHzのサンプリング帯域と40MSPSから50MSPSの変換速度を提供します。信号対ノイズ+歪み比（SINAD）は68dB、信号対ノイズ比（SNR）は70dBFS（デシベル・フルスケール）です。1.2Vの単一電源で動作し、50MSPS時のチャネルあたり消費電力は44mW、総消費電力はわずか350mWで、現在市販されている競合のパイプライン製品に比べて30パーセント低減します。

ADC12EU050は、業界標準のLVDS（小振幅差動信号）およびSLVS（スケーラブル低電圧信号）モードを提供するプログラム可能なシリアル出力を使用しており、相互接続の複雑さを低減します。-40°Cから+85°Cまでの温度範囲で動作し、68ピン LLP®パッケージで提供されます。

まとめ

ナショナルの先進的なADC12EU050 ADCソリューションは、40年以上も前からCT型 $\Sigma\Delta$ ADCに期待されていた性能面の飛躍を実現し、研究段階から量産化段階への移行に成功した製品です。競合のいかなるパイプライン製品に比べて消費電力を30パーセントも低減し、現在市販されている最高速のDT型 $\Sigma\Delta$ ADCに比べ数倍も高速な出力レートで12ビットの分解能を提供します。

ADC12EU050のベースになっているCT型 $\Sigma\Delta$ 技術はまた、固有の大きなアンチ・エイリアシング・フィルタ機能と低ノイズのドライブしやすい入力段のメリットも提供します。ADC12EU050は、高コストの高性能クロック・ソースを不要にするオンチップ・コンディショナを内蔵しています。さらにADC12EU050は、入力過負荷状態からの即時回復機能を提供することで、ADCを入力過負荷持続のリスクから回避させます。■

コンティニュアス・タイム型シグマ/デルタA/Dコンバータの詳細情報は、ナショナルのサイトでご覧ください。

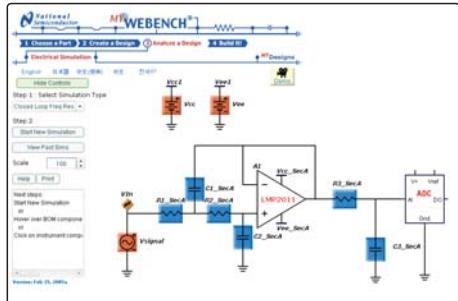
national.com/JPN/adc

[1] S. D. Kulchycki, "Continuous-Time $\Sigma\Delta$ Modulation for High-Resolution, Broadband A/D Conversion," Ph.D. dissertation, Stanford University, March 2007.

[2] E. van der Zwan and E. C. Djikmans, "A 0.2 mW CMOS $\Sigma\Delta$ -modulator for speech coding with 80 dB dynamic range," *IEEE Journal of Solid-State Circuits*, vol. 31, no. 12, pp. 1873-1880, December 1996.

設計支援ツール

WEBENCH® Signal-Path Designer 回路設計ツール



ナショナルは、簡単な操作で回路設計を加速するSignal-Path DesignerをWEBENCHプラットフォーム上で提供しています。

機能

- アンチ・エイリアシング・フィルタの合成
- アンプの選択、A/Dコンバータとの最適な組み合わせを選定
- SNR、SDFR、電源電圧にもとづくトレードオフ
- SPICEを使用した実際の動作環境でのシミュレーション

national.com/JPN/webench

WaveVision 4.1評価ボード

A/Dコンバータのテストと評価には、使いやすいナショナルのWaveVision 4.1評価ボードを。各評価ボードはUSBインターフェースを備え、ソフトウェアが同梱されています。

特長と利点

- プラグ・アンド・プレイなADC評価ボード
- パソコンと接続するUSB2.0インターフェース
- パソコン上で動作するデータ・キャプチャ機能
- データ・キャプチャと評価が容易
- 高調波とSFDR周波数を表示
- 波形確認が容易
- FFTグラフの生成と表示
- FFTと合わせてダイナミック性能パラメータを表示
- ヒストグラムの生成と表示



ナショナルの
シグナルパス製品サイト：
signalpath.national.com/jpn

お問い合わせ：
jpn.feedback@nsc.com

どの号もお見逃しなく！

Signal Path Designerのバックナンバーは
ナショナルのサイトでご覧いただけます。
signalpath.national.com/jpndesigner

Power Designerもぜひお読みください。
オンラインで提供しています。

power.national.com/jpndesigner



ナショナル セミコンダクター ジャパン株式会社

〒135-0042 東京都江東区木場2-17-16
TEL 03-5639-7300 (大代表) www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明しておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならぬ場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの默示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任も負いません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要件及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計もされていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 溫・湿度環境

- 温度：0～40°C、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260°C以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上