

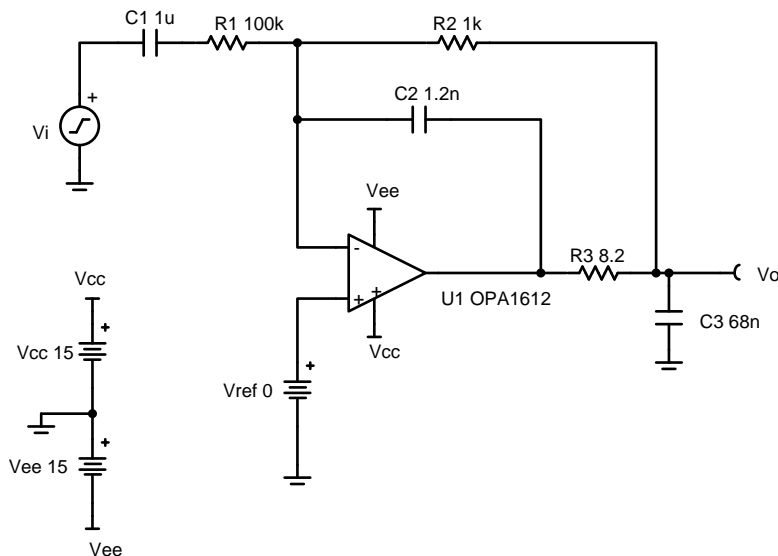
バンドパス・フィルタ付きの反転アッテネータ回路

設計目標

入力		出力		電源		
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
100mV _{pp}	50V _{pp}	1mV _{pp}	500mV _{pp}	15V	-15V	0V

設計の説明

この調節可能なバンドパス・アッテネータは、10Hz～100kHzの周波数範囲にわたって信号レベルを-40dB低下させます。また、DC出力レベルを独立に制御できます。この設計では、指定の帯域範囲内での減衰を最小化するため、極周波数が通過帯域外で選択されています。



デザイン・ノート

1. V_{ref} にDC電圧が印加される場合、同相制限を必ずチェックしてください。
2. 負荷の問題を回避し、安定性を維持するため、 R_3 はできるだけ小さくしてください。
3. ローパス・フィルタの2番目の極の周波数(f_{p3})は、最初の極の周波数(f_{p2})の2倍以上にしてください。

設計手順

1. 通過帯域のゲインを設定します。

$$\text{Gain} = -\frac{R_2}{R_1} = -0.01 \frac{V}{V} \quad (-40\text{dB})$$

$$R_1 = 100\text{k}\Omega$$

$$R_2 = 0.01 \times R_1 = 1 \text{ k}\Omega$$

2. ハイパス・フィルタの極周波数(f_{p1})を f_l よりも低く設定します。

$$f_l = 10\text{Hz}, f_{p1} = 2.5\text{Hz}$$

3. ローパス・フィルタの極周波数(f_{p2} および f_{p3})を f_h より高く設定します。

$$f_h = 100\text{kHz}$$

$$f_{p2} = 150\text{kHz}$$

$$f_{p3} \geq 2 \times f_{p2} = 300\text{kHz}$$

$$f_{p3} = 300\text{kHz}$$

4. C_1 を計算し、 f_{p1} の位置を設定します。

$$C_1 = \frac{1}{2\pi \times R_1 \times f_{p1}} = \frac{1}{2\pi \times 100\text{k}\Omega \times 2.5\text{Hz}} = 0.636 \mu\text{F} \approx 1 \mu\text{F} \quad (\text{Standard Value})$$

5. f_{p2} および f_{p3} を設定するための部品を選択します。

$$R_3 = 8.2\Omega \quad (\text{provides stability for cap loads up to } 100\text{nF})$$

$$C_2 = \frac{1}{2\pi \times (R_2 + R_3) \times f_{p2}} = \frac{1}{2\pi \times 1008.2\Omega \times 150\text{kHz}} \\ = 1052\text{pF} \approx 1200\text{pF} \quad (\text{Standard Value})$$

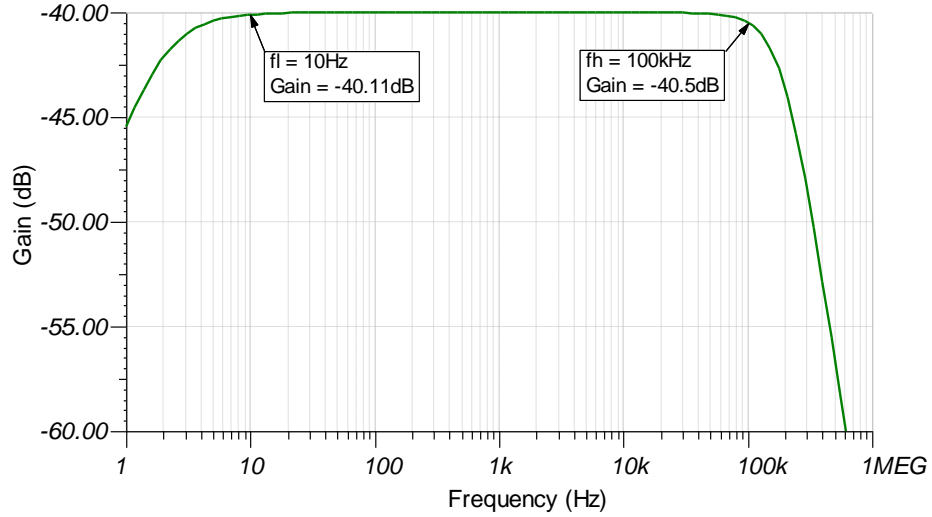
$$C_3 = \frac{1}{2\pi \times R_3 \times f_{p3}} = \frac{1}{2\pi \times 8.2\Omega \times 300\text{kHz}} = 64.7 \text{ nF} \approx 68\text{nF} \quad (\text{Standard Value})$$

設計シミュレーション

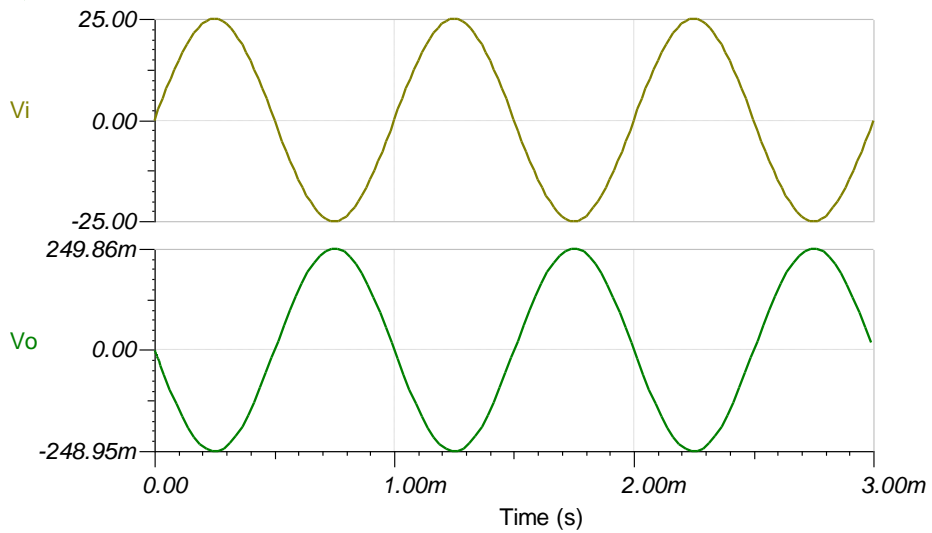
DCシミュレーション結果

アンプは、非反転ピンに印加されたDC電圧を、オペアンプの同相制限(この設計では $\pm 13V$)まで通過させます。

ACシミュレーション結果



過渡シミュレーション結果



設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 SPICE シミュレーション・ファイル [SBOC503](#) を参照してください。

TIPD118 (www.tij.co.jp/tool/jp/tipd118) を参照してください。

設計に使用されるオペアンプ

OPA1612	
V_{SS}	4.5V~36V
V_{inCM}	$V_{EE}+2V \sim V_{CC}-2V$
V_{out}	$V_{EE}+0.2V \sim V_{CC}-0.2V$
V_{OS}	100 μ V
I_q	3.6mA/Ch
I_b	60nA
UGBW	40MHz
SR	27V/ μ s
チャンネル数	1, 2
www.ti.com/product/opa1612	

設計の代替オペアンプ

OPA172	
V_{SS}	4.5V~36V
V_{inCM}	$V_{EE}-100mV \sim V_{CC}-2V$
V_{out}	レール・ツー・レール
V_{OS}	200 μ V
I_q	1.6mA/Ch
I_b	8pA
UGBW	10MHz
SR	10V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/opa172	

改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated