

ユニポーラ DAC からのユニポーラ負電圧源回路

Paul Frost

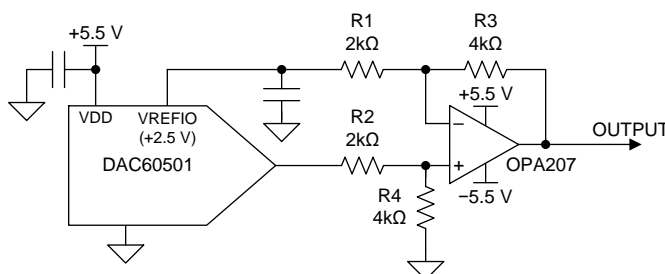
設計目標

DAC 電源電圧	アンプ電源電圧	DAC 出力範囲	出力電圧範囲	出力電流容量	パワー・オン・リセット時出力
5.5V	±5.5V	0V~2.5V	-5V~0V	±20mA	-5V

設計の説明

この回路は、正のユニポーラ・デジタル / アナログ・コンバータ (DAC) 出力を、外付け演算増幅器 (オペアンプ) と抵抗のみで、負のユニポーラ出力に変換する方法を示したものです。アクティブ・アンテナ・システム (AAS) やマクロ・リモート無線ユニット (RRU) など多くのアプリケーションで、窒化ガリウム (GaN) パワー・アンプ (PA) のゲートをバイアスするために DAC 出力が使用されています。これらのアンプをパワーダウンするには、ゲートに負電位を印加する必要があります。このため、ゲート電圧はデフォルトで負にするのが便利です。PA のバイアス印加用途でも、ほとんどの DAC のソース / シンク電流出力能力を超える電流が一般に必要とされます。

これらの設計目標は、基準電圧源を搭載した電圧出力 DAC を利用して実現できます。DAC 出力と基準電圧出力を差動アンプに接続します (基準電圧は反転入力に接続します)。こうすることで、DAC のゼロスケール出力がアンプ出力の負のフルスケール値に対応するように設定できます。



デザイン・ノート

- 電源オン時に、DAC 出力はデフォルト値になります。一部のデバイスでは、リセット選択ピンを HIGH または LOW 電位に接続することでこの値を設定できます。これにより、スタートアップ時の値がゼロスケールまたは中間スケールに設定されます。AAS の設計では、スタート時に PA が確実にディセーブルされるようにするため、ゼロスケールで起動するのが便利です。他のアプリケーションでは、DAC が中間スケールで起動することが必要な場合があります。
- 選択したアンプは、アプリケーションに必要な出力電流を供給する必要があります。レール・ツー・レール出力により、回路の目標出力範囲をクリップしないで、オペアンプの電源電圧を最小化できます。AAS アプリケーションでは通常、出力に容量性負荷も存在するため、容量性負荷での安定性も重要な考慮点になります。
- オペアンプの入力は、動作中常に 0V 以上であるため、オペアンプにはバイポーラの電源が必要です。負の電源は、出力が負の最大値に到達できるように、十分に低い必要があります。

設計手順

1. まず、分解能、チャンネル数、出力精度、電源など主要な要件に基づいて、回路用の DAC を選択します。これらの性能要件はアプリケーションによって異なります。さらに、少数の追加項目についても考慮する必要があります。

- 差動アンプにオフセットを提供するため使用される基準電圧源は、電流を供給する必要があります。電流は、基準電圧源から、帰還ネットワークの抵抗 (R1 および R3) を通ってアンプの出力へ流れます。電流が最大になるのは、DAC 出力が 0V で、アンプの出力が負の最大電位の時です。この電流は、次の式で計算されます。要求される DAC 基準電圧に対して電流負荷が大きすぎる場合、ユニティ・ゲイン・バッファを回路に追加します。

$$I_{\text{REF-MAX}} = \frac{V_{\text{REF}} - V_{\text{OUT-MIN}}}{R1 + R3}$$

- また、DAC の出力は R2 と R4 で構成される抵抗性負荷を駆動する必要があります。必要な最大電流駆動能力は、次の式で表されます。

$$I_{\text{DAC-MAX}} = \frac{V_{\text{DAC-MAX}}}{R2 + R4}$$

• 0V から V_{REF} までの出力範囲を持つ DAC を使用すると、負の出力について分解能を最適化できます。

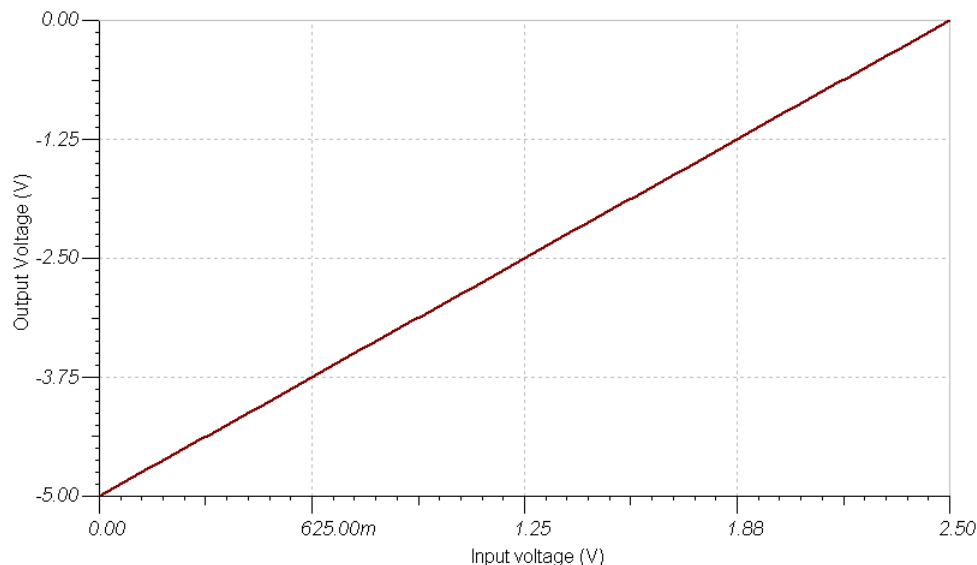
2. システムの出力範囲は、次の式で計算できます。ここでは、R3 と R4 が等しく、R1 と R2 が等しいと仮定しています。

$$V_{\text{OUT}} = \frac{R3}{R1} (V_{\text{DAC}} - V_{\text{REF}})$$

3. 出力ノイズと消費電力がバランスするように抵抗値を選択します。抵抗値を小さくすると抵抗の熱ノイズを最小限に抑えることができますが、消費電力は増大します。抵抗の最小値は、DAC と基準電圧出力の出力駆動能力によって制限されます。出力伝達関数の精度は、抵抗比の精度に大きく依存します。高精度の抵抗を推奨します。

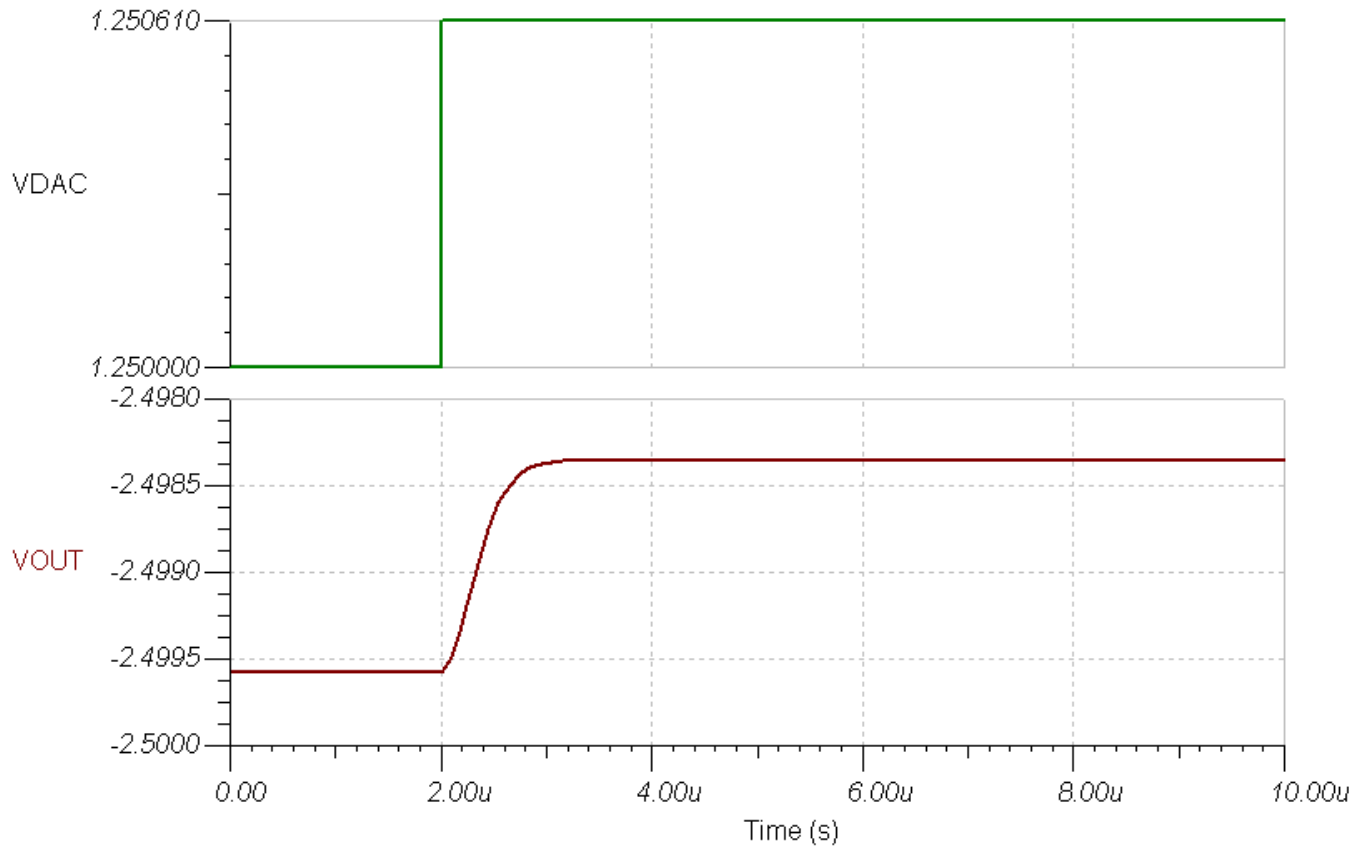
DC 伝達特性

次のシミュレーションは、回路の出力伝達関数を示したものです。



小ステップ応答

次の図は、出力に 15pF の負荷を使用した場合の回路の LSB ステップ応答を示したものです。



設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

[この回路用の付属シミュレーション・ファイル](#)をダウンロードできます。

使用デバイス

デバイス	主な特長	リンク	他の使用可能デバイス
DAC60501	高精度リファレンス内蔵、12 ビット、1LSB INL、電圧出力 D/A コンバータ (DAC)	http://www.ti.com/product/DAC60501	テキサス・インスツルメンツ製の 高精度 DAC
OPA207	低消費電力、高精度、低ノイズ、レール・ツー・レール出力のオペアンプ	http://www.ti.com/product/OPA207	高精度アンプの概要

その他のリンク

弊社の[高精度 DAC ラーニング・センター](#)で、高精度 DAC の使用法について学習できます。

TI の[高精度 DAC ポートフォリオ](#)や他の[技術資料](#)をご覧ください。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated