

今日のマルチレールFPGA およびDSPへの電源供給、第2部

By Jeff Falin (Email: j-falin1@ti.com)

Power Management Products/Portable Power dc/dc Applications

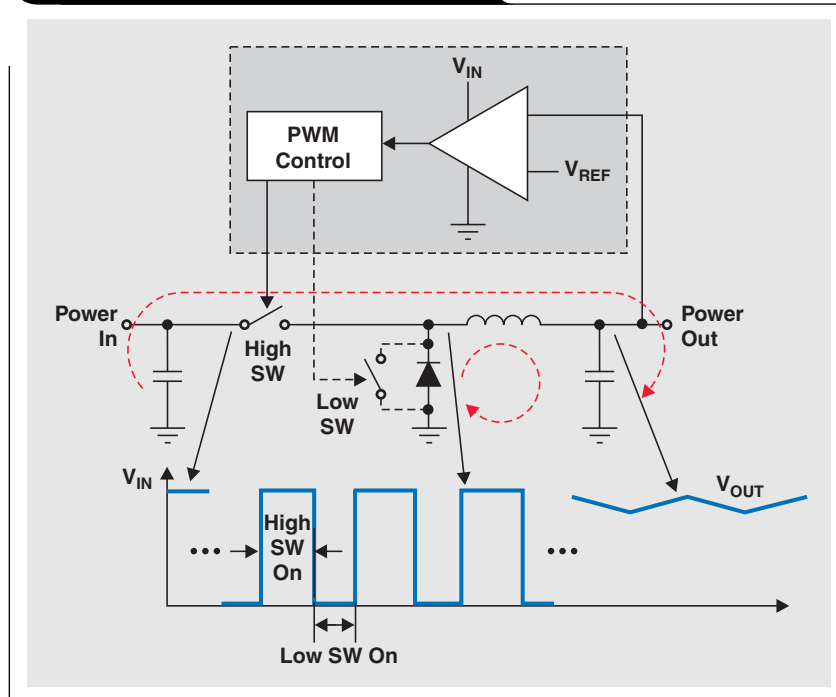
はじめに

ほとんどの電子機器には、FPGAやDSPなど、複数の電源レールを必要とするデジタル処理ICが含まれています。これらのデジタルICへの電源供給については、さまざまなオプションが考えられるとともに、避けるべき落とし穴もいくつかあります。2部構成の第2部である本記事では、入力電源電圧がシステムのレール電圧(12V、5V、3.3Vなど)以上と仮定されるマルチレール・アプリケーションに対して、電源ソリューションを開発するための推奨事項とガイダンスを提供します。第1部(参考文献1を参照)では電源バジェットやシーケンシングのオプションなど、システム・レベルの考慮事項について取り上げましたが、第2部では、POL(ポイント・オブ・ロード)用DC/DCコンバータの種類の選択と、DC精度、スタートアップ要件、および過渡要件を満足するための設計方法に焦点を当てています。

降圧型DC/DCコンバータのトポロジ

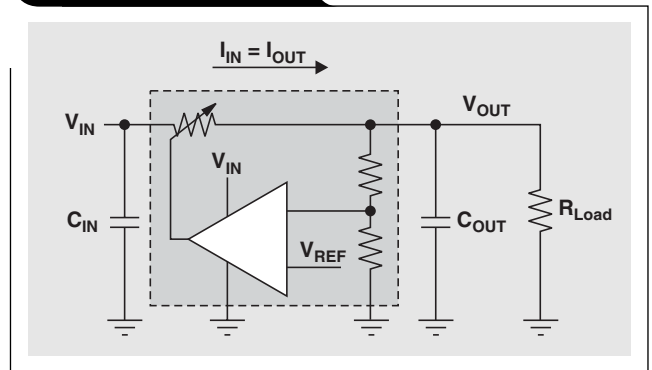
POL用の降圧型(バック)DC/DCコンバータには、リニア・レギュレータとインダクタ・ベースのスイッチング・レギュレータという2つの種類があります。図1に、リニア・レギュレータの機能図を示します。

図2. 同期降圧型スイッチング・レギュレータ



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

図1. リニア・レギュレータ



リニア・レギュレータの主な利点は、内部スイッチを持ち、入力および出力コンデンサだけを必要とするため、ICのコスト低減、設計時間の短縮、基板領域の削減が可能になることです。また、リニア・レギュレータはクリーンで低ノイズな出力電圧を提供します。主な欠点は、効率が低く(重負荷では V_{OUT}/V_{IN} に等しい)、 $(V_{OUT} - V_{IN}) \times I_{OUT}$ の電力を消費することです。電力は熱として失われ、これはレギュレータのパッケージや外部ヒート・シンクで放熱する必要があります。現在市場に見られるほとんどのレギュレータは最小入力電圧が1.8~2.7Vであるため、リニア・レギュレータは低負荷電流の高電圧レールに対して最も適しています。最も安価で機能の少ないタイプのレギュレータで見られるもう1つの欠点は、スタートアップが高速で、かつ制御できないことです。これについては、本記事で後述します。

図2に、同期降圧型スイッチング・レギュレータのブロック図を示します。降圧型スイッチング・レギュレータは、2つのスイッチを使用して、デューティ・サイクルが V_{OUT}/V_{IN} に等しい連続パルスを生じます。レギュレータの帰還制御ループでは、固定周波数連続パルスのパルス幅、またはパルス周波数と幅の両方を変調することで、負荷が変動してもレギュレーションを維持します。これにより、「パルス幅変調」(PWM)と呼ばれます。その後、方形波の連続パルスがインダクタとコンデンサ(LC出力フィルタ)によってフィルタリングされ、三角形の出力電圧リップルを持つDC出力電圧が得られます。

コンバータのトポロジ(固定または可変周波数PWM)は、出力リップルに影響を与えます。固定周波数PWMコンバータの制御ループでは、負の帰還ループを持つ誤差増幅器を使用して、パルス幅変調による出力電圧のレギュレーションを負荷範囲全体にわたって実現します。

これらのレギュレータの出力リップルは、インダクタのリップル電流と出力コンデンサの等価直列抵抗 (ESR) との積で構成されます。したがって、必要な値よりも大きなインダクタと低ESRの出力コンデンサを選択すれば、出力リップルを最小にできます。ただし、低ESRの出力コンデンサを使用すると、帰還ループの補償が難しくなります。幸いにも、電源ICのメーカーでは、固定周波数PWMコンバータの設計時間を大きく短縮できる電源設計ソフトウェアを提供しています。ほとんどの可変周波数コンバータの制御ループは、時間または電圧のヒステリシスを持つコンパレータで構成され、出力電圧がリファレンス電圧を下回る場合、または上回る場合に、それぞれスイッチをオンまたはオフにします。これらのヒステリシス・コンパレータでは、制御ループが単純であるため、固定周波数コンパレータの場合よりも設計時間が短くなります。また、出力がコンパレータのリファレンス電圧を下回ると、コンパレータはほとんど瞬時にスイッチをオンにするため、ヒステリシス・コンパレータは、有限帯域幅の制御ループを持つ固定周波数コンパレータよりも、電流の増加 (過渡事象) にすばやく応答できます。ただし、ヒステリシス・コンパレータの動作には最小限の出力リップルが必要です。

リニアレギュレータと比較して、スイッチング・コンパレータはずっと高い効率 (標準で85%~95%) を持ちますが、通常はICやサポート部品のコストが高くなり、設計時間や基板領域も増加します。リニアレギュレータと比較したスイッチングレギュレータのもう1つの短所は、スイッチング・ノイズ (EMIなど) と出力リップルです。スイッチング・ノイズは、シールドされたインダクタや低ESRの出力コンデンサなど、慎重な部品選択と適切な基板レイアウトによって、最小限に抑えることができます。ヒステリシス・コンパレータでは、出力電圧リップルおよび放射が可変スイッチング周波数で発生し、フィルタリングが困難な場合があります。ただし、出力電流または入力/出力間の差が大きい場合、入力電源の電力が制限されている (安価なウォールブリックなど) 場合、熱によって失われる電力を最小限に抑えるために十分な高い効率を提供できるのは、スイッチング・コンパレータだけです。

降圧型スイッチング・コンパレータは、さまざまな統合レベルで提供されます。ドロップイン・モジュールは設計の柔軟性が制限され、コストも高い傾向がありますが、設計時間は最も短くて済み、必要なのは入力および出力コンデンサだけです。それと対照的なのが、外部スイッチに加えてインダクタ、フィル

タ部品、補償部品などを必要とするコントローラです。これらのコントローラは設計において最も高い柔軟性を持ち、十分な設計上の配慮を行うことで最も低コストなソリューションとなり得ますが、通常は最も大きな基板領域を必要とします。それらの中間が統合FET降圧型コンパレータであり、コントローラと比べて必要な基板領域は小さく、設計の柔軟性はやや低く、合計のソリューション・コストはさまざまに異なります。同期コンパレータ/コントローラは両方のスイッチにトランジスタを使用するため、一般に出力電圧が2V未満の場合は、ローサイド・スイッチにダイオードを使用するコンパレータよりも効率が高くなります。したがって、リニアレギュレータ、固定周波数コントローラ/コンパレータ、またはヒステリシス・コントローラ/コンパレータの選択は、アプリケーション要件に加えて、効率、コスト、サイズ間のバランスによって決まります。

コンパレータの出力電圧精度

ほとんどのFPGAおよびDSPのコアおよびI/OレールのDC許容差は今のところ $\pm 5\%$ ですが、他のICの一部のコア・レールおよび電源レールは $\pm 3\%$ になっています。許容差範囲の下限 (-5% または -3%) は一般に、特定のICに対して何らかの性能基準 (DSP動作速度など) が保証される最低の電圧です。範囲の上限は、ICの絶対最大動作電圧に近くなります。電源のDC許容差の計算方法を理解することは、性能の保証だけでなく、システムの信頼性のためにも重要です。DC許容差には、負荷ステップ・トランジェントによる降下は含まれません。負荷ステップ・トランジェントは、POLコンパレータによって電源供給されているデジタル・デバイスの負荷電流需要が急激に増加したときに発生します。電源のDC許容差に直接影響する要素は、リファレンス電圧の許容差、帰還抵抗の許容差、およびICのライン/負荷レギュレーション仕様です。例として、調整可能降圧型スイッチング・コンパレータTPS54310のデータシートからの抜粋を図3に示します。

表1では、 $1.2V \pm 5\%$ の出力が負荷過渡状態中に、レギュレーションを維持しながら低下可能なパーセンテージを計算しています。ここでは、 $5V \pm 10\%$ の入力レールと $100mA \sim 3A$ のDC出力負荷範囲を仮定しています。同じ電源ICメーカーのデバイスでも、ラインレギュレーションおよび負荷レギュレーションの仕様はデバイスごとに異なるため、計算で使用する際には注意が必要です。最近のコンパレータのほとんどは電圧フィード

図3. TPS54310データシートの抜粋

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
CUMULATIVE REFERENCE					
V_{ref} Accuracy		0.882	0.891	0.900	V
REGULATION					
Line regulation ^{(1) (3)}	$I_L = 1.5 A, f_s = 350 kHz, T_J = 85^\circ C$			0.07	%V
	$I_L = 1.5 A, f_s = 550 kHz, T_J = 85^\circ C$			0.07	
Load regulation ^{(1) (3)}	$I_L = 0 A \text{ to } 3 A, f_s = 350 kHz, T_J = 85^\circ C$			0.03	%A
	$I_L = 0 A \text{ to } 3 A, f_s = 550 kHz, T_J = 85^\circ C$			0.03	

(1) Specified by design

(2) Static resistive loads only

(3) Specified by the circuit used in Figure 10 of TPS54310 datasheet.

フォワードを持ち、入力電圧に対する出力電圧の依存性が実質的に解消されるため、ラインレギュレーションはほとんど無視できます。負荷レギュレーションは、電源ICのループゲインの関数であり、ループゲインが高いほど負荷レギュレーション性能は向上します。固定出力電圧および内部補償を持つコンバータの多くは、内部帰還抵抗の調整によって出力電圧を設定できるため、出力電圧精度が優れています。

表1の例では、出力電圧が-5%の最小許容差に低下するまでに、負荷過渡による降下の余地は1.2Vの2.843% (=34.1mV)しかありません。電源レール上のコンデンサはこの負荷電流を、コンバータが応答するまで、または電圧がレギュレーション以下に低下するまで供給する必要があります。負荷トランジェントを処理するために、低直列抵抗、低インダクタンスの各種サイズのコンデンサを並列に接続します。この“デカップリング・ネットワーク”用のコンデンサのサイズ、およびコンバータの応答時間に与える影響については、本稿で後述します。

電源レールの単調上昇制御の実装

ここで述べる最後の推奨電源設計手法は、図4の上のグラフに示すような、スタートアップ時の単調上昇です。

CONTRIBUTING FACTOR	COMPUTATION	DROOP (%)
V _{REF} accuracy		-1
1% external feedback resistors	$2 \times (1 - V_{REF}/V_{OUT}) \times TOL$	-0.5
Worst-case output ripple	Design for $V_{OUT(PP)} < 1\% \times V_{OUT}$	-0.5
Line regulation	$(0.07\%/V) \times (5.5 - 4.5) \%$	-0.07
Load regulation	$(0.03\%/A) \times (3 - 0.1) A$	-0.087
Total		-2.157
Remainder for load-transient dips	$(5\% - 2.157\%)$	2.843

表1. コンバータの精度

バルク容量が大きすぎ、スタートアップ時にPOLコンバータの電流制限がかかる場合は、コンバータが過熱シャットダウンと復帰を繰り返し、レギュレーションに達しない可能性があります。高速起動のリニアレギュレータにおける、より一般的なスタートアップ問題の1つが発生するのは、スタートアップ時に入力電源がプルダウンされ、レギュレータの低電圧ロックアウト (UVLO) が入力コンデンサの再充電まで一時的に作動した場合です。これにより、レギュレータが短時間オフになった後オンに戻るサイクルが繰り返されるため、出力電圧が発振しているように見えたり、最終電圧まで段階的に到達したりしま

図4. スタートアップ電圧および電流

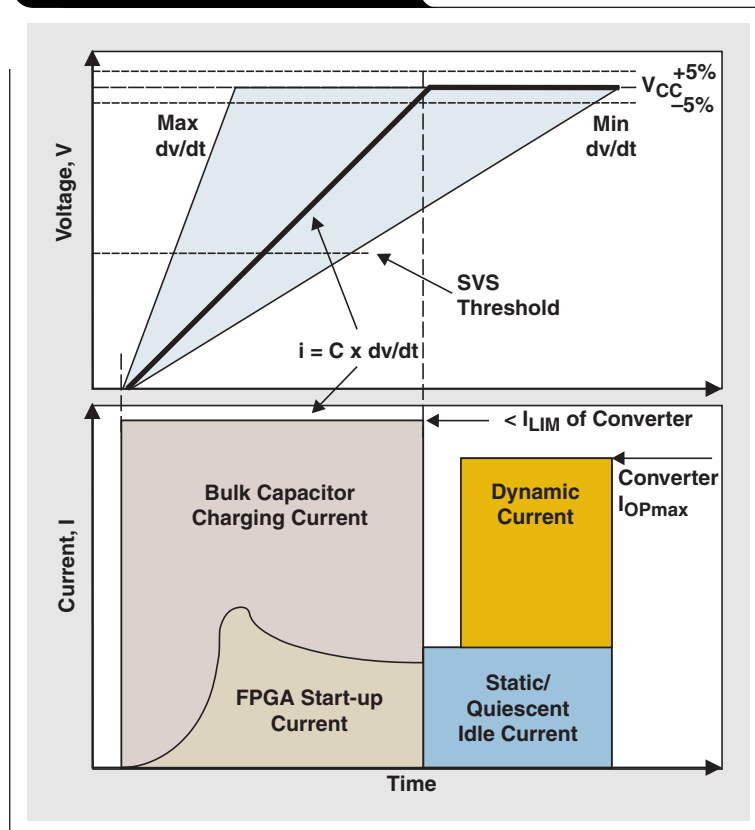


図5. 大きな容量性負荷を駆動するリニア・レギュレータ

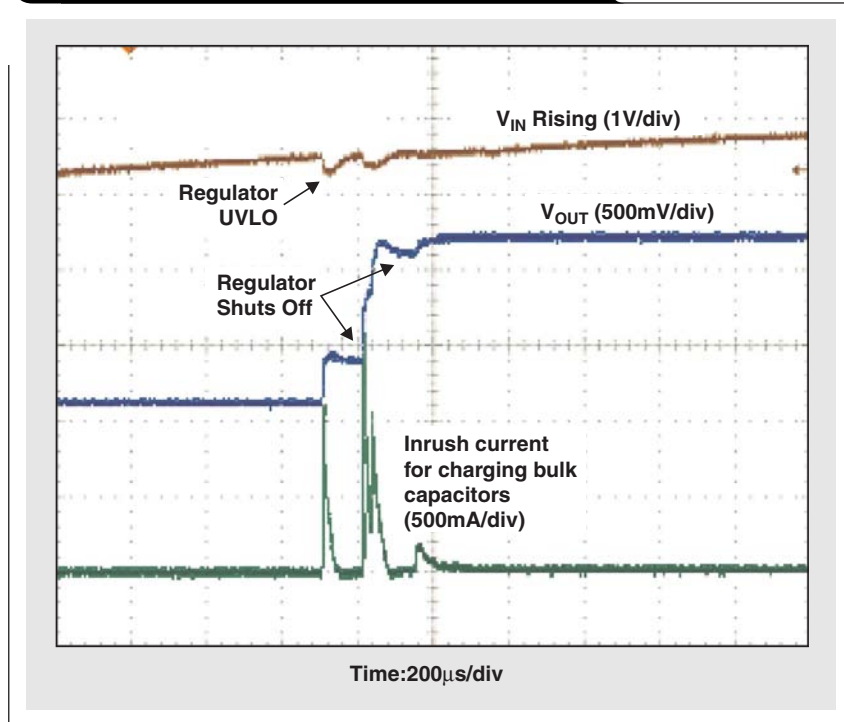


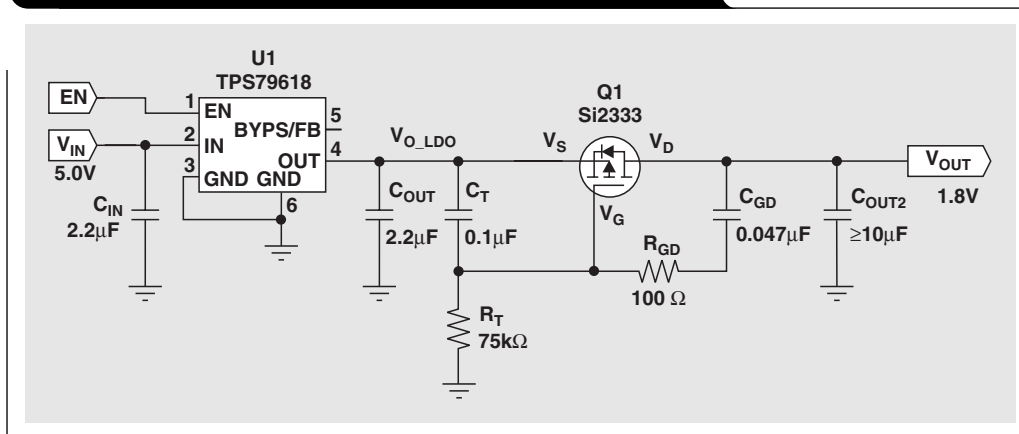
図5に示す例では、高速起動のリニア・レギュレータにベンチ電源から電力供給している状態で、入力電源をプルダウンしたときに、UVLOが作動してオフになるサイクルを繰り返しながら、最終的にレギュレーションされた出力電圧に到達しています。

制御可能なソフト・スタートに対応したリニア・レギュレータはほとんどありません。スタートアップ時には、出力容量を充電するために電流制限までの電流を供給した後、熱的な制限がかかるか、図5に示されるように入力レールがプルダウンされます。スイッチング・コンバータはすべて、何らかの種類のソフト・スタート（内部で固定、または外部調整可能）を備えています。DC/DCコンバータに続くFETを電流制限スイッチとし

て使用することで、ソフト・スタートを実現できます。参考文献3からの図6に、そのようなアプリケーションが示されています。同じく参考文献3からの図7には、ソフト・スタートの結果が示されています。

リニア・レギュレータおよびスイッチング・コンバータでソフト・スタートの実装のために一般的に使用される方法が2つあります。リファレンス電圧制御と、電流リミット制御です。いずれの場合も、小さな外部コンデンサ（pF単位～1µFの範囲）によってソフト・スタートのタイミングを制御します。電圧制御ソフト・スタートは通常、リファレンス電圧をゆっくり上昇させることで実現します。帰還ループによって、出力電圧がリファレンス電圧に追従するのに十分な電流がコンバータから供給される

図6. リニア・レギュレータに続くFETによるソフト・スタートの実現



ため、スタートアップ時にリファレンス電圧を提供するソフト・スタート・コンデンサに比例して出力電圧が上昇します。単純なタイミング式により、出力電圧の dv/dt を設定するのに必要な外部コンデンサの大きさが決まります。突入電流がほとんどパルク・コンデンサ C_{Bulk} の充電に働く場合は、図4に示されるように突入電流が $i = C_{Bulk} \times dv/dt$ に固定されます。このタイプのソフト・スタートを備えた2つのコンバータで同じソフト・スタート・コンデンサを共有することにより、第1部で述べたレシオメトリック・シーケンシングを実装できます。電流制限で制御されるソフト・スタートを使用した場合、コンバータは電流制限を最大値までゆっくりまたは段階的に上昇させます。それによりコンバータは、徐々に増加する電流を負荷に供給する電流源のように見えます。この場合も電圧帰還ループは目的の出力電圧を提供しようと働くため、コンバータは電流制限（および過熱保護）で許容される最大電流を提供します。出力電圧の厳密な上昇率 dv/dt は、出力電圧の絶対値（つまり、1.2Vレールは3.3Vレールより速く上昇）、レール上の抵抗性および容量性負荷、およびコンバータの最終電流制限設定によって変化します。

負荷ステップ・トランジェントの処理

すべてのPOL用DC/DCコンバータには、従来のPWMコンバータのループ帯域幅、またはヒステリシス・コンバータの固定オン/オフ時間として、有限の過渡応答時間があります。図8には、出力負荷電流の変化（DSPに複雑な計算を実行させるコード行など）に対する低電流リニア・レギュレータの応答を示しています。

ESRおよび等価直列インダクタンス（ESL）が低い出力コンデンサを使用すると、過渡降下を最小限に抑えるのに役立ちます。ただし、電源レールの出力にほとんど常に追加容量が必要となり、コンバータによるステップ・トランジェントの処理を支援するための局所的なバイパス容量も必要となります。図9に、負荷ステップ・トランジェントの伝播と、デカップリング・ネットワークによる抑制を示しています。各種のサイズのコンデンサによって負荷ステップ・トランジェントの異なる周波数成分が抑制されるため、POLコンバータ、および最終的にその入力電源は、負荷ステップ内の小さな低周波成分に対応するだけで済みます。例えば、FPGAまたはDSPから1000A/ μ sの負荷ステップが加わった場合には、デカッ

図7. リニア・レギュレータに続くFETによるソフト・スタートの実現

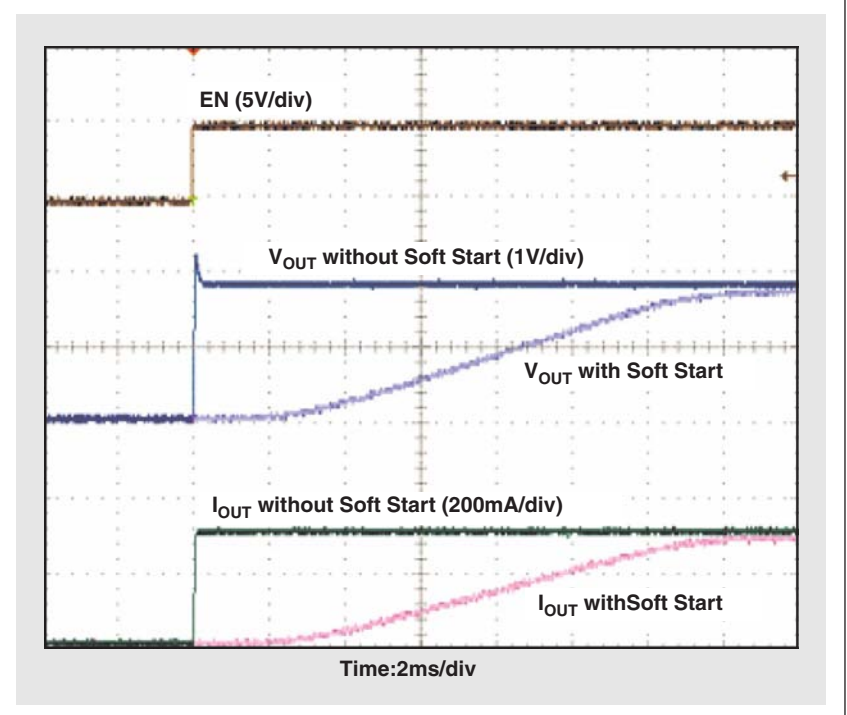


図8. 負荷ステップ過渡応答の例

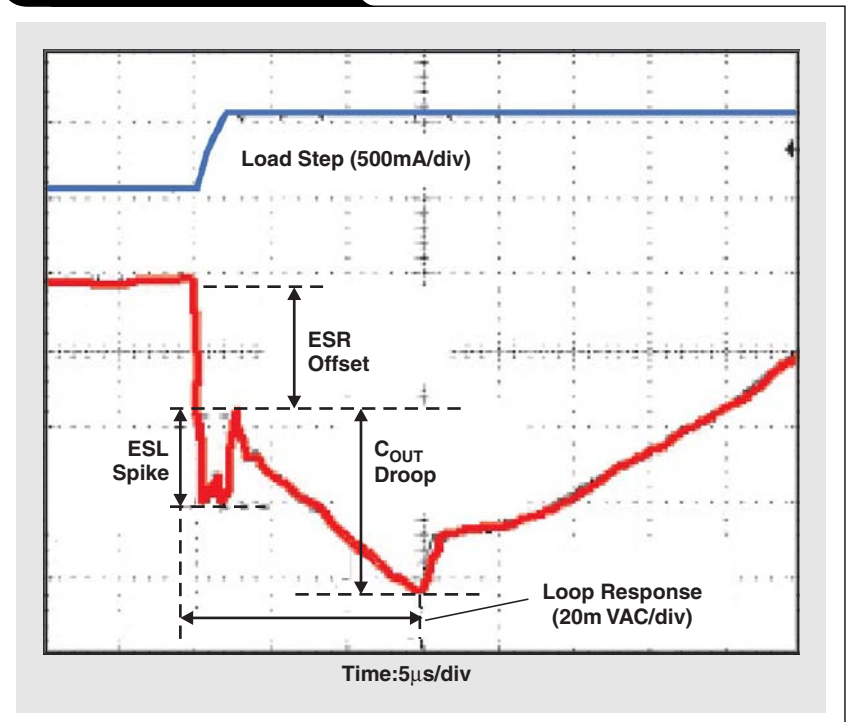
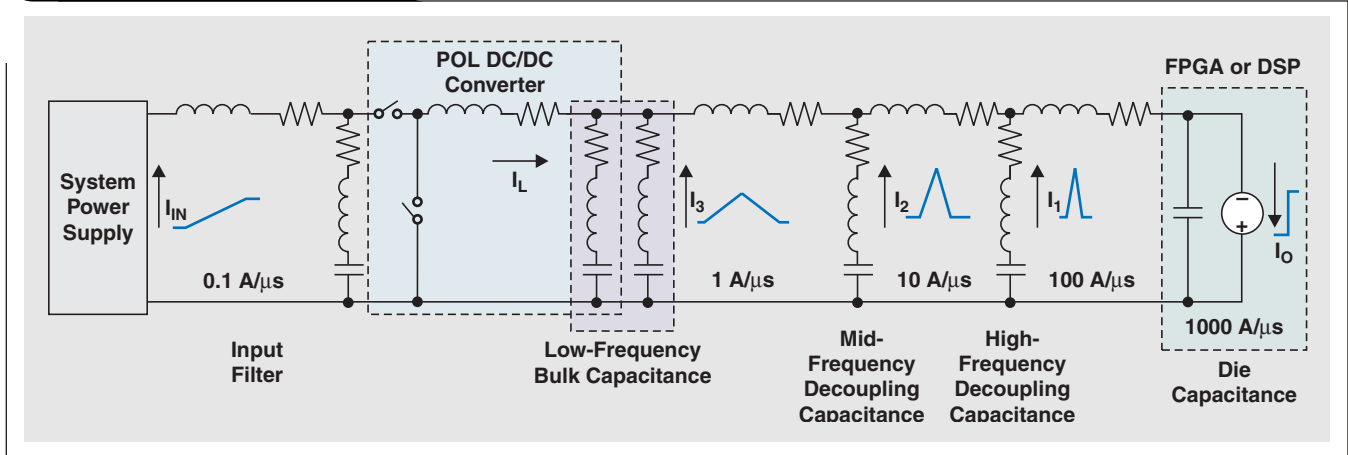


図9. デカップリング・ネットワーク



プリング・ネットワークでトランジェントが抑制されるため、コンバータは $1\text{A}/\mu\text{s}$ のトランジェントにだけ対応が必要です。

負荷ステップの高周波成分は小さなコンデンサ (pF 単位～ $1\mu\text{F}$ の範囲)で処理されます。 $1\sim 22\mu\text{F}$ のコンデンサで中周波数の成分を処理し、 $47\sim 1000\mu\text{F}$ の低ESRバルク・コンデンサで低周波成分を処理します。デカップリング・ネットワークを最適化する(追加する容量を最小にする)方法として一般的なものにターゲット・インピーダンス法があります。この方法を使用するには、設計者が電源供給先デバイスのワーストケースの負荷ステップ過渡電流(例えば、 $0.5\mu\text{s}$ で $200\text{mA}\sim 2.2\text{A}$ 、 $10\mu\text{s}$ で $4\text{A}/\mu\text{s}$ など)を知っていて、POLコンバータの過渡応答能力についてある程度把握している必要があります。POLコンバータが電源供給先デジタルICから離れている場合や、基板レイアウトで電源レールが負荷に至るまでに小さなトレースやビアが必要である場合には、図9に示されるように、モデルに対して基板の抵抗とインダクタンスの近似が必要になることがあります。ほとんどのFPGAおよびDSPアプリケーションでは、ワーストケースの負荷ステップ過渡電流がわかっていることはまれであり、経験則に従ってデカップリング・ネットワークを設計する方が簡単です。例えば、使用されている合計の電源ピン数ごと、またはデジタルICのセクションごとに、各種類(高周波、中周波、低周波)のコンデンサを特定のパーセンテージずつ割り当てることも多く行われます。この方法は効果的ですが、デカップリング・ネットワークの過剰設計となったり、リニア・レギュレータやスイッチング・コンバータの過渡応答能力を十分活用できない、または余分な容量のために基板領域が消費される、などの問題もあります。

経験則を用いる場合、デカップリング・ネットワークとPOLコンバータはそれぞれ独立に設計されます。それにより、デ

カップリング・ネットワークの追加容量によってPOLコンバータが不安定になる可能性があるため、出力での合計容量に対してコンバータを補償することが重要です。Texas Instrumentsでは、コンバータの設計および補償を支援するための参考ドキュメントや設計ソフトウェアをpower.ti.com/swiftに用意しています。コンバータの出力に負荷ステップ過渡電流を人為的に加えて、コンバータが応答する際の出力電圧のリングング(発振)を観測することも、コンバータの安定性を確認する方法の1つです。経験則として、コンバータが安定する前に3回以上の発振がある場合は、不安定の一步手前の状態(制動不足)と考えられます。リングングやオーバーシュートがなく、ゆっくりと応答する場合は、非常に安定している(過制動)と考えられます。

PCプロセッサでは $1000\text{A}/\mu\text{s}$ 範囲の複数の負荷ステップ過渡電流が生じる場合があるため、高速トランジェントPOLコンバータと大きなデカップリング・ネットワークの両方が必要となります。デカップリング・ネットワークのコストを低減し、占有基板領域を最小限に抑えるために、PCマザーボードのメーカーでは現在、ターゲット・インピーダンス法または同様な手法を使用して、コンデンサの数をできるだけ減らし、DC/DCコンバータの過渡応答能力をフル活用できるようにしています。現在、個々のFPGAおよびDSPアプリケーションは、PCプロセッサと比較すると低電力、低速スイッチングです。そのため、FPGAまたはDSPがPCプロセッサと同様な負荷ステップを生成するか、デカップリング・ネットワークのサイズまたはコストが極度に大きくなるまでの間は、経験則に従ってデカップリング・ネットワークのサイズを決定することが、最適な設計と市場までの時間短縮との間の合理的な妥協点となります。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上